【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第６部門第１区分
【発行日】平成22年9月24日(2010.9.24)

【公開番号】特開2007-198754(P2007-198754A)
【公開日】平成19年8月9日(2007.8.9)
【年通号数】公開・登録公報2007-030
【出願番号】特願2006-14401(P2006-14401)
【国際特許分類】
Ｇ０１Ｒ　31/28　(2006.01)
Ｇ０１Ｒ　31/3183　(2006.01)
Ｈ０１Ｌ　21/822　(2006.01)
Ｈ０１Ｌ　27/04　(2006.01)
【ＦＩ】
Ｇ０１Ｒ　31/28　Ｇ
Ｇ０１Ｒ　31/28　Ｑ
Ｈ０１Ｌ　27/04　Ｔ

【手続補正書】
【提出日】平成22年8月5日(2010.8.5)
【手続補正１】
【補正対象書類名】明細書
【補正対象項目名】００２３
【補正方法】変更
【補正の内容】
【００２３】
また従来の技術に関する特許文献として以下のものが存在する。
【特許文献１】特開２００２－２３６１４４号公報
【特許文献２】特許第４２５５２７０号公報　上記特許文献１には、パターン発生器によって発生された試験パターンを外部入力により修正してから複数のシフトレジスタに入力するパターン修正器を備え、シフトレジスタであるスキャンパス数を増やしスキャンパス段数を少なくすることで、集積回路（ＬＳＩ等）の試験時間を短縮することができ、その際に意味あるデータ部分のみをテスタから供給して修正するので、テスタに格納されるデータの量を削減することができる発明が記載されている。上記特許文献２には、パラレルスキャンチェーンに関するデータを抽出する技術が開示されている。