



## (12)发明专利

(10)授权公告号 CN 104283544 B

(45)授权公告日 2019.01.11

(21)申请号 201410321183.7

(22)申请日 2014.07.07

(65)同一申请的已公布的文献号

申请公布号 CN 104283544 A

(43)申请公布日 2015.01.14

(30)优先权数据

13/940,915 2013.07.12 US

(73)专利权人 密执安大学评议会

地址 美国密歇根州

(72)发明人 瑟皮瑞特·杰奥卡

桑顿马里·尼尔米尼·阿贝拉特尼

罗纳德·乔治·小德瑞林斯基

力图帕那·达斯

特雷沃尔·奈杰·马奇

大卫·希欧多尔·布拉奥

(74)专利代理机构 北京东方亿思知识产权代理  
有限责任公司 11258

代理人 李晓冬

(51)Int.Cl.

H03K 19/00(2006.01)

(56)对比文件

CN 101326505 A, 2008.12.17,

CN 102629913 A, 2012.08.08,

US 2007038791 A1, 2007.02.15,

US 2003206535 A1, 2003.11.06,

JP 2001053800 A, 2001.02.23,

JP H08307245 A, 1996.11.22,

审查员 王倩

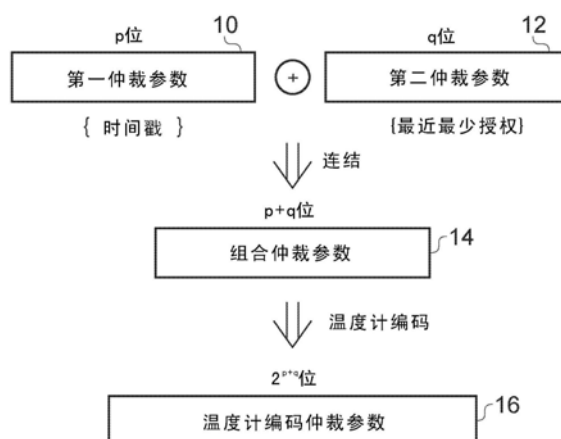
权利要求书2页 说明书7页 附图4页

### (54)发明名称

用于提供数据通信路径的互连电路系统和方法

### (57)摘要

本申请涉及单循环仲裁。集成电路(2)内的互连(6)提供仲裁以选择多个信号输入中的一者以用于连接至信号输出。所应用的仲裁使用时间戳值形式的第一仲裁参数值,并且在两个或更多个信号输入共享这种时间戳值的情况下,使用最近最少授权值形式的第二仲裁参数。当每一信号输入被授权接入信号输出时,应用于与该信号输入相关联的时间戳值的时间增量被选择以反映将与该信号输入相关联的服务质量。当在时间戳值之间进行比较时,最低时间戳值被给予优先级。较大时间增量值对应于较低优先级(服务质量)。



1. 一种互连电路系统,用于在N个信号输入中的所选信号输入与信号输出之间提供数据通信路径,其中,N是2或大于2的整数,该互连电路系统包括:

复用电路系统,被配置以依据选择信号而选择所述N个信号输入中的一信号输入作为所选信号输入,并将该所选信号输入连接至所述信号输出以发送给定数据;及

仲裁电路系统,被配置以产生所述选择信号,以便在单个循环内在多个各自具有待发送的数据的所述N个信号输入之间执行仲裁,其中

所述仲裁依据以下内容执行:

(i) 与多个所述N个信号输入中的每一者相关联的第一仲裁参数的各个值;及

(ii) 当多个所述N个信号输入中的两个或更多个信号输入关于所述第一仲裁参数具有共同值时,与多个所述N个信号输入中的所述两个或更多个信号输入相关联的第二仲裁参数,该第二仲裁参数对于多个所述N个信号输入中的所述两个或更多个信号输入中的每一者具有不同值。

2. 如权利要求1所述的互连电路系统,其中所述N个信号输入耦接至各自的数据源电路,并且所述信号输出耦接至数据目的地电路,所述互连电路系统、所述数据源电路及所述数据目的地电路全部形成于单个集成电路上。

3. 如权利要求1所述的互连电路系统,包括M个信号输出,其中,M是1或大于1的整数。

4. 如权利要求3所述的互连电路系统,其中 $M=N$ 。

5. 如权利要求1所述的互连电路系统,其中所述第一仲裁参数具有表示与从对应的信号输入发送的数据相关联的服务质量等级的值。

6. 如权利要求5所述的互连电路系统,其中所述第一仲裁参数是一时间戳值,并且当所选信号输入发送数据时,所选信号输入的时间戳值被更新。

7. 如权利要求6所述的互连电路系统,其中所选输入的时间戳值通过将一时间增量值增添至所选输入的时间戳值而被更新,所述时间增量值依据与所选信号输入相关联的服务质量等级而变化。

8. 如权利要求7所述的互连电路系统,其中所述仲裁电路系统被配置以比较具有待发送数据的多个信号输入的时间戳值,并消除具有待发送数据的多个输入中的任一者被选作所述所选信号输入,所述任一者比待发送数据的所述多个信号输入中的其他一个或更多个信号输入具有更高的时间戳值。

9. 如权利要求8所述的互连电路系统,其中当与给定信号输入相关联的时间增量值增加时,在所述N个信号输入中由所述给定信号输入对所述信号输出接入的相对优先级减小。

10. 如权利要求6所述的互连电路系统,其中所述仲裁电路系统被配置为使得在与所述N个信号输入相关联的时间戳值中的至少一者达到阈值水平时,全部时间戳值除以2。

11. 如权利要求1所述的互连电路系统,其中所述第二仲裁参数被分配至所述N个信号输入中的每一者以表示所述N个信号输入先前被选作所选信号输入的相对排序。

12. 如权利要求1所述的互连电路系统,其中所述第一仲裁参数及所述第二仲裁参数被连结以形成组合仲裁参数,所述第二仲裁参数控制所述组合仲裁参数的最低有效位部分。

13. 如权利要求12所述的互连电路系统,其中所述仲裁电路系统包括温度计编码电路系统,该温度计编码电路系统被配置为对所述N个信号输入中的每一者的所述组合仲裁参数进行温度计编码,以产生各个温度计编码仲裁参数。

14. 如权利要求13所述的互连电路系统,其中所述仲裁电路系统包括比较电路系统,该比较电路系统被配置为比较所述温度计编码仲裁参数以辨识所述N个信号输入中的何者被选为所述所选信号输入。

15. 如权利要求14所述的互连电路系统,其中所述比较电路系统包括多个信号线,每一信号线被预充电至预定信号水平,并且这些信号线依据所述温度计编码仲裁参数而被选择性地放电。

16. 如权利要求15所述的互连电路系统,其中所述多个信号线被分为 $2^X$ 个信号线群组,每一信号线群组与不同的第一仲裁参数值相关联,其中,X是所述第一仲裁参数的位长度,所述比较电路系统被配置为在所述N个信号输入中的任一者具有的第一仲裁参数与给定群组的第一仲裁参数相比指示高优先级的情况下,使所述给定信号线群组内的全部信号线放电。

17. 如权利要求16所述的互连电路系统,其中每一信号线群组包含N个信号线,每一信号线群组内的不同信号线对应于不同的第二仲裁参数值,所述比较电路系统被配置为依据与所述N个信号输入相关联的各自的唯一第二仲裁参数值而使阈值群组内的不同信号线放电,以便所述阈值群组内的单个信号线保持带电,从而辨识所述N个信号输入中的何者将被选为所选信号输入。

18. 如权利要求15所述的互连电路系统,其中所述信号线亦用以传达所述数据。

19. 一种用于在N个信号输入中的所选信号输入与信号输出之间提供数据通信路径的方法,其中,N是2或大于2的整数,该方法包括以下步骤:

依据选择信号选择所述N个信号输入中的一信号输入作为所选信号输入,并将该所选信号输入连接至所述信号输出以发送给定数据;及

产生所述选择信号,以便在单个循环内在多个各自具有待发送的数据的所述N个信号输入之间执行仲裁,其中

所述仲裁依据以下内容执行:

(i) 与多个所述N个信号输入中的每一者相关联的第一仲裁参数之各个值;及

(ii) 当多个所述N个信号输入中的两个或更多个信号输入关于所述第一仲裁参数具有共同值时,与多个所述N个信号输入中的所述两个或更多个信号输入相关联的第二仲裁参数,该第二仲裁参数对于多个所述N个信号输入中的所述两个或更多个信号输入中的每一者具有不同值。

## 用于提供数据通信路径的互连电路系统和方法

### 技术领域

[0001] 本发明涉及数据处理系统领域。更具体而言,本发明涉及互连电路系统的领域,该互连电路系统用于通过应用仲裁策略而在多个信号输入中所选择的一者与信号输出之间提供通信。

### 背景技术

[0002] 已知提供互连电路系统以用于在多个信号输入中所选的一者与单个输出之间提供通信路径。这种复用电路系统可应用仲裁策略以便在对信号输出的安全接入中向某些信号输入给予优先级。这种互连电路系统内的困难是在确保信号输入之间的公平性的同时减少用于仲裁的时间(从而减少用于仲裁的循环数目或允许较高时钟频率的使用),例如在一个以上参数控制仲裁的情况下。

### 发明内容

[0003] 从一个方面可见,本发明提供互连电路系统以用于在N个信号输入中的所选信号输入与信号输出之间提供数据通信路径,其中,N是2或大于2的整数,该互连电路系统包括:

[0004] 复用电路系统,被配置以依据选择信号而选择所述N个信号输入中的一信号输入作为所选信号输入,并将该所选信号输入连接至所述信号输出以发送给定数据;及

[0005] 仲裁电路系统,被配置以产生所述选择信号,以便在单个循环内在多个各自具有待发送的数据的所述N个信号输入之间执行仲裁,其中

[0006] 仲裁依据以下内容执行:

[0007] (i) 与多个所述N个信号输入中的每一者相关联的第一仲裁参数的各个值;及

[0008] (ii) 当多个所述N个信号输入中的两个或更多个信号输入关于所述第一仲裁参数具有共同值时,与多个所述N个信号输入中的所述两个或更多个信号输入相关联的第二仲裁参数,该第二仲裁参数对于多个所述N个信号输入中的所述两个或更多个信号输入中的每一者具有不同值。

[0009] 本技术基于第一仲裁参数及第二仲裁参数执行仲裁。当信号输入中的两个或更多个信号输入关于第一仲裁参数具有共同值时,第二仲裁参数被用以在具有相同优先级等级的信号输入之间进行决定,因为第二仲裁参数被配置为使得对于至少第一仲裁参数有联系的两个或更多个信号输入中的每一者具有不同值。在一些实施例中,第二仲裁参数可被配置为对于每一信号输入具有唯一值,无论是否与第一仲裁参数发生任何联系。

[0010] 多个信号输入可连接至各自的数据源电路,并且信号输出可耦接至数据目的地电路。数据源电路及目的地电路可与互连电路系统一起形成于单个集成电路上。集成电路内的内部电路通信是重要的处理瓶颈,因为诸如在芯片上系统的集成电路中,集成电路的设计复杂性增大并且在集成电路内提供的不同功能区块的数目增大。

[0011] 尽管将了解,本技术可用于仅存在单个信号输出的情况,但本技术也十分适合于存在多个信号输出的实施例,其中对每一信号输出的接入依据每一信号输出自身的仲裁优

优先级(此仲裁优先级在不同信号输出之间可能相同或可能不相同)来分别仲裁。输入的数目可与输出的数目相同,以提供对称配置,但输入的数目不同于输出的数目的其他配置亦有可能。

[0012] 第一仲裁参数可被配置以具有表示与从对应的输入发送的数据相关联服务质量等级的值。以此方式,使用第一仲裁参数的仲裁可被配置以按照与和各个信号输入相关联的所需服务质量等级匹配的方式提供对信号输出的接入。

[0013] 可能有多种不同形式的第一仲裁参数,例如可基于给定输入在某一时段期间能够发送的数据分组的数目形成第一仲裁参数。可用以在不同信号输入之间公正地分配对信号输出的接入的同时提供表示服务质量等级的仲裁的一种形式的第一仲裁参数如下所述:第一仲裁参数是时间戳值,并且当所选信号输入发送数据时,所选信号输入的时间戳值被更新。当每一信号输入发送数据时将时间戳与每一信号输入关联可用作协助在多个信号输入之间公正地分割对信号输出的接入的方式。时间戳可根据与信号输出相关联的带宽的公正配置指示何时发送数据,或相关信号输入预期下一次何时能够发送数据。

[0014] 通过依据与所选信号输入相关联的服务质量等级而变化的时间增量值更新时间戳值是在不同信号输入之间分割信号输出的可用带宽的方式。增量的时间戳值可表示给定信号输入下一次何时可公正地预期对信号输出进行接入。高优先级信号输入将应用较小时间增量,使得该信号输入将相对较快地再次有资格能够获得对信号输出的接入。相反,低优先级信号输入将应用相对较大的时间增量,使得在该信号输入能够接入信号输出之前将经过相对较长的时期。将了解,当不存在对信号输出接入的竞争时,可授权信号输入中具有待发送数据的任一者对信号输出进行接入,无论该信号输入的相关联时间戳值如何。

[0015] 仲裁电路系统可被配置以比较与信号输入相关联的时间戳值,这些信号输入具有待发送数据并正在竞争对信号输出的接入。仲裁电路可消除将具有待发送数据的多个输入中的任一输入选择作为所选信号输入的可能性,所述任一输入比具有待发送数据的该多个信号输入中的其他一个或更多个输入具有更高的时间戳值。由此,若单个信号输入具有最低时间戳值,则其他全部信号输入将被消除。时间戳反映接入历史。较低时间戳值指示相关联的信号输入相对于其他信号输入而言尚未接收到对信号输出进行接入的公正配额。若两个或更多个信号输入共享最低时间戳值,则其他全部剩余信号输入将被消除。

[0016] 为了解决与时间戳值的储存及操纵相关联的尺寸限制以及时间戳值的最终溢出,仲裁电路系统可被配置为使得在至少一个与信号输入中的一者相关联的时间戳值达到阈值水平的情况下使全部时间戳值除以2(右移一个位位置)。尽管该方法损失对所储存的时间戳值之间差异的一些决定,但在损失的决策水平之上维持了对时间戳值的粗水平的相对排序。

[0017] 与每个信号输入相关联的第二仲裁参数可具有多种不同形式,前提是第二仲裁参数值对于至少那些可共享共同的第一仲裁参数值信号输入而言不同。提供公正并保证对决定应选择哪一信号输入进行决定的一种此类形式的第二仲裁参数如以下所述:第二仲裁表示信号输入先前被选择充当所选信号输入的相对排序。例如,第二仲裁参数可利用由于具有最高优先级第二仲裁参数而先前被授权接入信号输出从而具有最长历时的信号以最近最少授权(least recently granted;LRG)参数的形式来表示相对排序。亦可使用其他形式的第二仲裁参数,例如可基于静态优先级、轮叫调度算法等等分配第二仲裁参数。

[0018] 第一仲裁参数及第二仲裁参数可被连结以形成至少在逻辑上结合的仲裁参数,第二仲裁参数控制该组合仲裁参数的最低有效位部分。以此方式连结这两个仲裁参数简化并加快了这两个仲裁参数的比较,同时维持了这两者的相对重要性,亦即,这两者作用以控制将特定信号输入选作所选信号输入的等级层次。

[0019] 当仲裁电路系统包括温度计编码电路系统时,组合仲裁参数的比较可加快,该温度计编码电路系统用以对逻辑上结合的仲裁参数进行温度计编码以产生温度计编码仲裁参数。温度计编码仲裁参数十分适合于以以下方式彼此并行比较:可在单个循环内辨识出该种温度计编码仲裁参数的最高优先级。组合仲裁参数的不同部分实际上可储存在不同结构中,但共同作用以提供整体温度计编码。

[0020] 用以执行温度计编码仲裁参数之间的比较的比较电路系统可包括多个信号线,其中每一信号线被预充电至预定信号水平,然后这些信号线依据温度计编码仲裁参数而被选择性地放电。

[0021] 经选定以放电的多个信号线可被分组,以便要在存在的N个信号输入之间进行选择的情况下,存在 $2^X$ 个信号线群组,每一信号线群组与不同的第一仲裁参数值相关联,其中,当第一仲裁参数已经历温度计编码时,X是第一仲裁参数的位长度。比较电路系统可被配置以在该N个信号输入中的任一者所具有的第一仲裁参数与和给定群组相关联的第一仲裁参数相比指示高优先级的情况下,使给定信号线群组内的全部信号线放电。由此,较高优先级信号输入将以表示需要执行的优先级等级比较的方式使与较低优先级信号输入相关联的信号线放电。

[0022] 每一信号线群组可包含N个信号线,其中每一信号线群组内的不同信号线对应于不同的各自的唯一第二仲裁参数值。比较电路系统可被配置为依据与N个信号输入相关联的第二仲裁参数使阈值群组(亦即,与最高优先级第一仲裁参数相关联的群组)内的不同信号线放电,以便阈值群组内的单个信号线将保持带电,从而辨识该N个信号输入中的何者将被选为所选信号输出。由此,第一仲裁参数可被视作用以控制对应于较低优先级值的第一仲裁参数的群组的整体放电,阈值群组内的放电依据第二仲裁参数而执行,以便在两个或更多个信号共享第一仲裁参数值的情况下可根据该第二仲裁参数选定单个信号输入。

[0023] 一旦仲裁已经决定,用以提供上述仲裁的信号线可被方便地再利用以在信号输入与信号输出之间传达数据。

[0024] 从另一方面可见,本发明提供一种互连电路系统,用于在N个信号输入中的所选信号输入与信号输出之间提供数据通信路径,其中,N是2或大于2的整数,该互连电路系统包括:

[0025] 复用装置,用于依据选择信号而选择所述N个信号输入中的一信号输入作为所选信号输入,并将该所选信号输入连接至所述信号输出以发送给定数据;及

[0026] 仲裁装置,用于产生所述选择信号,以便在单个循环内在多个具有各自待发送的数据的所述N个信号输入之间执行仲裁,其中

[0027] 所述仲裁依据以下内容执行:

[0028] (i) 与多个所述N个信号输入中的每一者相关联的第一仲裁参数的各个值;及

[0029] (ii) 当多个所述N个信号输入中的两个或更多个信号输入关于所述第一仲裁参数具有共同值时,与多个所述N个信号输入中的所述两个或更多个信号输入相关联的第二仲

裁参数,该第二仲裁参数对于多个所述N个信号输入中的所述两个或更多个信号输入中的每一者具有不同值。

[0030] 从又一方面可见,本发明提供一种方法,用于在N个信号输入中的所选信号输入与信号输出之间提供数据通信路径,其中,N是2或大于2的整数,该方法包括以下步骤:

[0031] 依据选择信号选择所述N个信号输入中的一信号输入作为所选信号输入,并将该所选信号输入连接至所述信号输出以发送给定数据;及

[0032] 产生所述选择信号,以便在单个循环内在多个各自具有待发送的数据的所述N个信号输入之间执行仲裁,其中

[0033] 所述仲裁依据以下内容执行:

[0034] (i) 与多个所述N个信号输入中的每一者相关联的第一仲裁参数之各个值;及

[0035] (ii) 当多个所述N个信号输入中的两个或更多个信号输入关于所述第一仲裁参数具有共同值时,与多个所述N个信号输入中的所述两个或更多个信号输入相关联的第二仲裁参数,该第二仲裁参数对于多个所述N个信号输入中的所述两个或更多个信号输入中的每一者具有不同值。

[0036] 本发明的上述及其他目标、特征及优势将在说明性实施例的以下详细描述中显而易见,该详细描述将结合附图阅读。

## 附图说明

[0037] 图1示意地图示一集成电路,该集成电路包括将多个数据源电路连接至多个数据目的地电路的拌和开关互连(swizzle switch interconnect)。

[0038] 图2示意地图示第一仲裁参数与第二仲裁参数,第一仲裁参数与第二仲裁参数被连结以形成组合仲裁参数,该组合仲裁参数自身然后经受温度计编码以形成温度计编码仲裁参数;

[0039] 图3是一流程图,该图示意地图示选择哪一数据发送及更新仲裁值;

[0040] 图4是示意地图示仲裁的流程图;及

[0041] 图5示意地图示以信号线形式提供的仲裁电路系统,这些信号线被预充电,然后依据第一仲裁参数及第二仲裁参数而选择性地被放电。

## 具体实施方式

[0042] 图1示意地图示集成电路2,该集成电路2包括多个数据源电路4,这些数据源电路4经由互连电路系统6连接至多个数据目的地电路8。互连电路系统6的形式可以是拌和开关互连,如同在共同待决的美国专利申请第13/438,920号中所描述,该申请的内容通过引用全部并入本文。

[0043] 拌和开关互连6提供将数据源电路4中的任何数据源电路连接至数据目的地电路8中的任何数据目的地电路的能力。在此实例中,存在四个数据源电路4及相同数目的数据目的地电路8。然而,这些数目可不同。而且,将了解,数据源电路4及数据目的地电路8被图示为不同实体,但实际上这些实体中的一个或更多者可以是共同实体,例如,连接至互连电路系统6的通用处理器可充当数据源及数据目的地两者。

[0044] 如在上述引用的共同待决申请中所述,互连电路系统6配备有信号线,这些信号线

可被预充电,然后选择性地被放电,以在源与目的地之间执行仲裁任务,以及在随后的循环中在源与目的地之间传递数据值。数据源电路4中的任何数据源电路可连接至数据目的地电路8中的任何数据目的地电路,由此在图1中图示的交叉处提供了复用电路系统。图1中指示的复用电路系统纵列用以选择N个数据源电路4中的一者以在该纵列的底部处连接至数据目的地电路8。存在于互连电路系统6内的仲裁电路系统设置于提供被预充电随后选择性地被放电的信号线的层下方的层中。由此,尽管本文中的图式并排显示仲裁电路系统及布线(信号线),但实际上,仲裁电路系统将位于提供该布线的金属层下方的集成电路层中,因此不会消耗任何额外电路面积。此仲裁电路系统将稍后进行描述。

[0045] 图2示意地图示p位的第一仲裁参数10及q位的第二仲裁参数12。第一仲裁参数10可采取根据虚拟时钟值分配的时间戳值的形式,时间戳值针对为每一信号输出执行的仲裁而被维持及更新,并被采样及与各个信号输入相关联,并由允许将数据值发送至信号输出的那些信号输入触发。第二仲裁参数12可为代表信号输入中的哪个信号输入最近最少被授权接入信号输出的值的形式。由此,每当信号输入中的一个信号输入被授权接入时,与其他信号输入相关联的全部最近最少授权值被更新以反映新的相对排序。使用代表最近最少授权状态的此第二仲裁参数提供了第二仲裁参数,其中每一信号输入具有不同的第二仲裁参数值。此举确保第二仲裁参数值可用以对共享第一仲裁参数值的信号输入之间的仲裁进行决定。

[0046] 如图2所图示,第一仲裁参数10及第二仲裁参数12可被连结以执行组合仲裁参数14,第二仲裁参数形成此组合仲裁参数14中最低有效部分。以此方式组合第一仲裁参数10与第二仲裁参数12确保在对应于第一仲裁参数10的最高当前值的较高阶位部分由两个或更多个不同信号输入共享的情况下,第二仲裁参数12将仅在优先等级之间进行鉴别时有效。

[0047] 为了加速仲裁参数值之间的比较,组合仲裁参数值14经受温度计编码(thermometer coding)以产生具有 $2^{p+q}$ 的温度计编码仲裁参数16。这些温度计编码仲裁参数值更适合于在单个循环中进行并行比较,从而允许快速决定哪个信号输入将被获准接入信号输出。

[0048] 图3是一流程图,该图示意地图示应用于数据发送及仲裁值更新的控制。在步骤18中,处理等候直至信号输入中至少一者具有待传达至信号输出的数据值并且由拌和开关互连提供的数据信道空闲(可用)。步骤20决定是否存在一个以上具有准备就绪以待发送数据的信号输入。若存在具有准备就绪以待发送的数据的一个以上信号输入,则步骤22在这些信号输入之间执行仲裁(如下所述)以选择单个信号输入作为允许发送数据的所选信号输入。在步骤24中,针对所选信号输入产生选择信号,该选择信号控制图1中图示的复用电路系统以选择信号输入及允许该信号输入将其数据值(或数据值突发,若特定实施例允许)传递至信号数据输出。此数据传送在步骤26中执行。在步骤28中,所选信号输入的时间戳被增大表示与所选信号输入相关联的服务质量等级的时间增量。具有较高服务质量等级的信号输入(高带宽水平将被分配至该信号输入)与相对较小时间戳增量相关联。相反,具有相对较低优先级及较低服务质量等级的信号输入(对应于相对较低带宽分配)具有相对较高的时间戳增量应用于该信号输入。当比较与信号输入相关联的时间戳值时,最低时间戳值被给予优先级。在信号输入之间存在对信号输出接入的竞争的情况下,与单个输入相关联的



时间戳值可被视作表示该信号在其优先等级及带宽分配已给定的情况下可适当预期被获准对信号输出的接入的时间。如若不存在竞争,则待发送数据的任何信号输入可发送数据及更新其时间戳值。当两个或更多个信号输入具有待发送数据时,这些信号输入的时间戳值充当第一仲裁参数并可经比较以决定应使这些信号输入中的何者获准对信号输出的接入。

[0049] 遵循应用于步骤28中的时间戳的增量,处理前进至步骤30,在此步骤中,与每一信号输入相关联的最近最少授权值被更新以反映对在步骤24中由选择信号所选择的信号输入接入信号输出的授权。全部最近最少授权值将更新以反映新的相对排序,该相对排序中的信号输入已经授权对信号输出的接入。最近最少授权值充当第二仲裁参数并且全部不同。

[0050] 图4是一流程图,该图示意地图示在步骤22中执行的仲裁。步骤32等候直至需要进行仲裁。然后,步骤34比较时间戳值。步骤36决定是否存在一个以上含有最低时间戳值的信号输入。若步骤36中的决定为存在唯一一个具有最低时间戳值的信号输入,则此信号输入在步骤38中被选中,并且处理返回步骤32。如若步骤36中的决定是存在一个以上具有最低时间戳值的信号输入,则处理前进至步骤40,在此步骤中,与这些具有最低时间戳值的信号输入相关联的最近最少授权值被比较。由此,在信号输入共享一共同第一仲裁参数值(最低时间戳值)时,第二仲裁参数生效。步骤42选择具有最高优先级的最近最少授权值的信号输入以用于在此单循环评估期间与信号输出通信。具有最高优先级的最近最少授权值是指示相关信号输入未被授权对信号输出接入达最久时间的值。

[0051] 图5示意地图示仲裁电路系统44,该电路系统用于控制对图1中图示的互连电路系统6的信号输出中的一者的接入。虚拟时钟计数值的最高有效位充当第一仲裁参数并由温度计编码电路系统46进行温度计编码以产生温度计编码值,该编码值具有与穿过互连6的各个信号线群组48相关联的一位位置。感测放大器赋能门锁50(由仲裁电路系统44在图5中图示的部分驱动),当与信号输入0相关联的第一仲裁值及第二仲裁值由于具有最高优先级(与这两者的服务质量关联)而赢得仲裁时,该感测放大器赋能门锁50在有效时用以选择信号输入0以接入信号输出。由温度计编码电路系统46产生的温度计编码仲裁值是在该时间点与信号输入0相关联的仲裁参数。此仲裁参数值的第一部分显示为包括图5中的位(0)至(15),这些位中的每一者控制复用器52的切换,该复用器52依据第二仲裁参数而使群组内信号线48中无一者、群组内全部信号线48,或一些信号线放电,该第二仲裁参数由温度计编码的表示最近最少授权值的最低有效部分给定并被储存在寄存器54内。

[0052] 如图5中图示,当时间戳值达到接近饱和的等级时,或时间戳值中至少一者接近饱和时,对储存在温度计编码电路系统46、缓存器60及虚拟时钟计数器的最低有效位的温度计编码仲裁值应用如下操作:使其右移达其位长度的一半。比较电路系统由门56提供,该门56依据温度计编码仲裁值而选择性地使预充电的信号线放电。将了解,图5图示关于单个信号输入的信号线48的选择性放电,但实际上也可以关于具有其自己的温度计编码仲裁值的其他信号输入而执行所选相同信号线48的放电。整体效应是用于给定信号输入的比较电路系统56将使与优先级较低的仲裁值相关联的信号线群组放电,并且将不使与优先级较高的仲裁值相关联的信号线48的群组放电。若两个信号输入具有共享第一仲裁值参数的仲裁值,则被放电与未被放电的信号线群组之间的边界将对于该两个信号输入而言相同。由此,

在信号线群组内由复用器52在温度计编码仲裁值内「1」位与「0」位之间边界处执行的信号线的部分放电将根据这些信号线自身的单独最近最少授权值(第二仲裁参数值)选择性地使这些信号线放电,由此,在这些最近最少授权值之间将进行比较,以便辨识具有最高优先级的最近最少授权值的信号输入。由储存在寄存器60内的二元形式的第一仲裁参数控制的复用器58用以选择信号线群组中的一者,该者将针对具有给定第二仲裁参数值的信号输入指示该信号输入是否被决定为赢得任何仲裁。所图示的信号输入对复用器58的输入连接至信号线0、4、8、.....60。下一信号输入(亦即信号输入1)对复用器58的输入将对应并将取自信号线1、5、9、.....61。

[0053] 总的来说,仲裁电路系统44利用对应于时间戳值(该时间戳值在依据相关联的服务质量等级而被授权之后经受时间增量)的第一仲裁参数值及被提供以在比较第一仲裁参数值的同一循环内用于决胜局决定(tie break resolution)用途的第二仲裁参数值(最近最少授权(LRG)值)来提供单循环仲裁。信号线48的预充电及选择性放电提供一种在单循环内支持对多个这种仲裁参数值进行并行比较的机制。

[0054] 尽管本发明的说明性实施例已在本文中通过参考附图而进行详细描述,但将理解,本发明并非限定于这些精确实施例,并且本领域技术人员可在不脱离本发明的范畴及精神的情况下对本文实施多种变更及修改,如所附权利要求所定义。

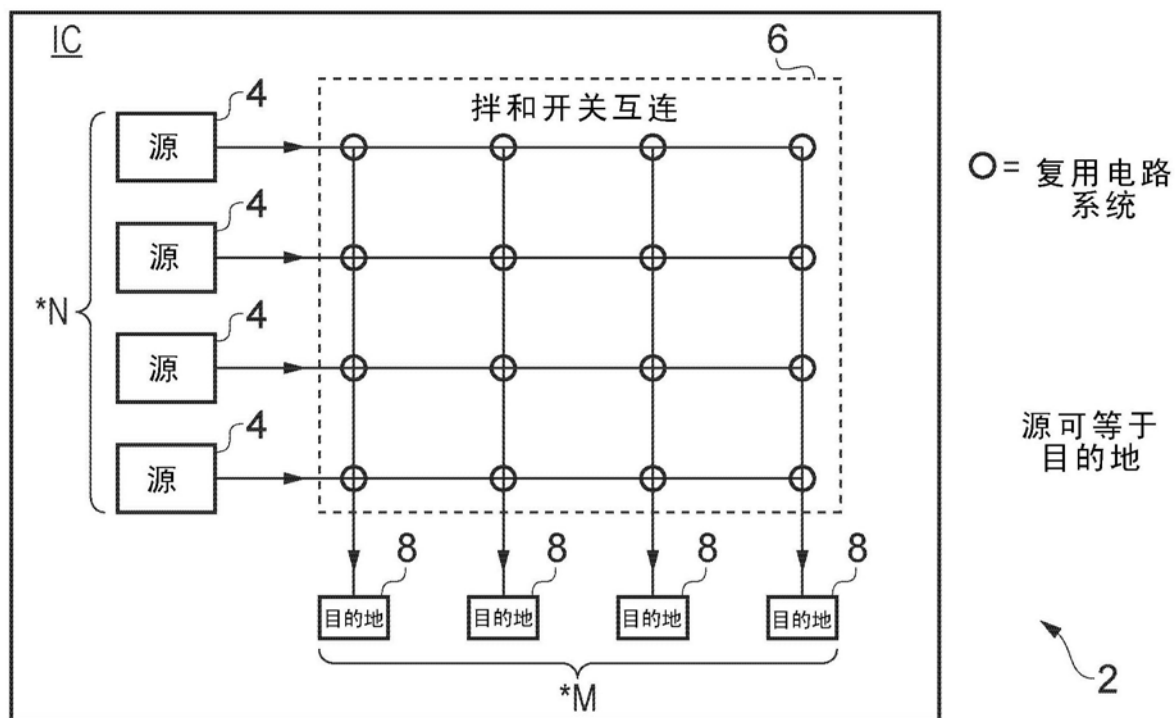


图1

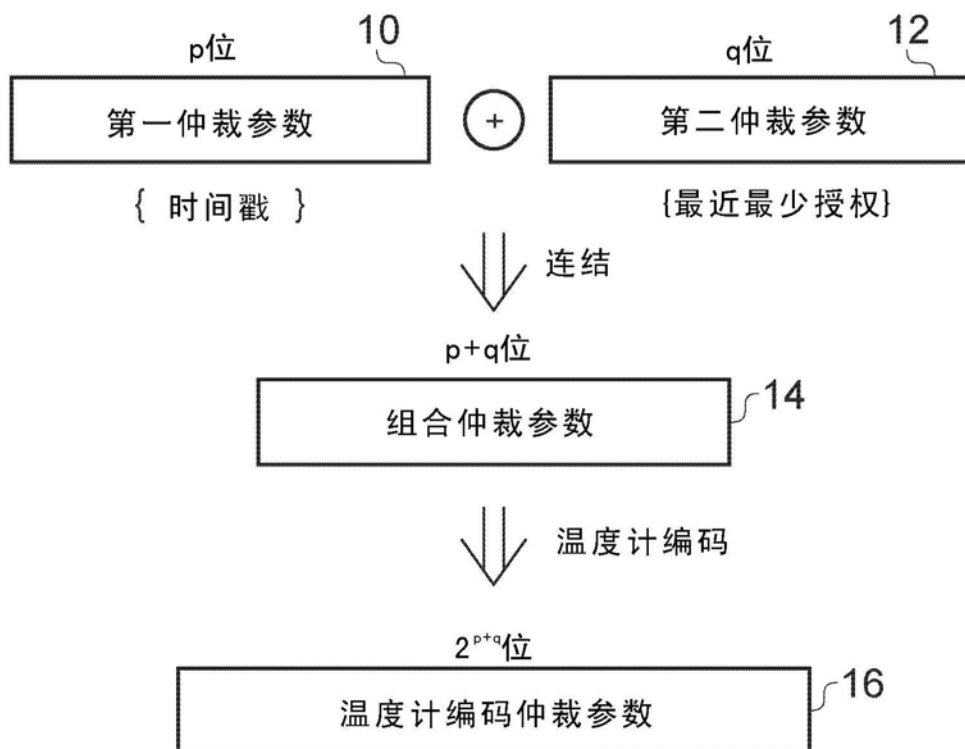


图2

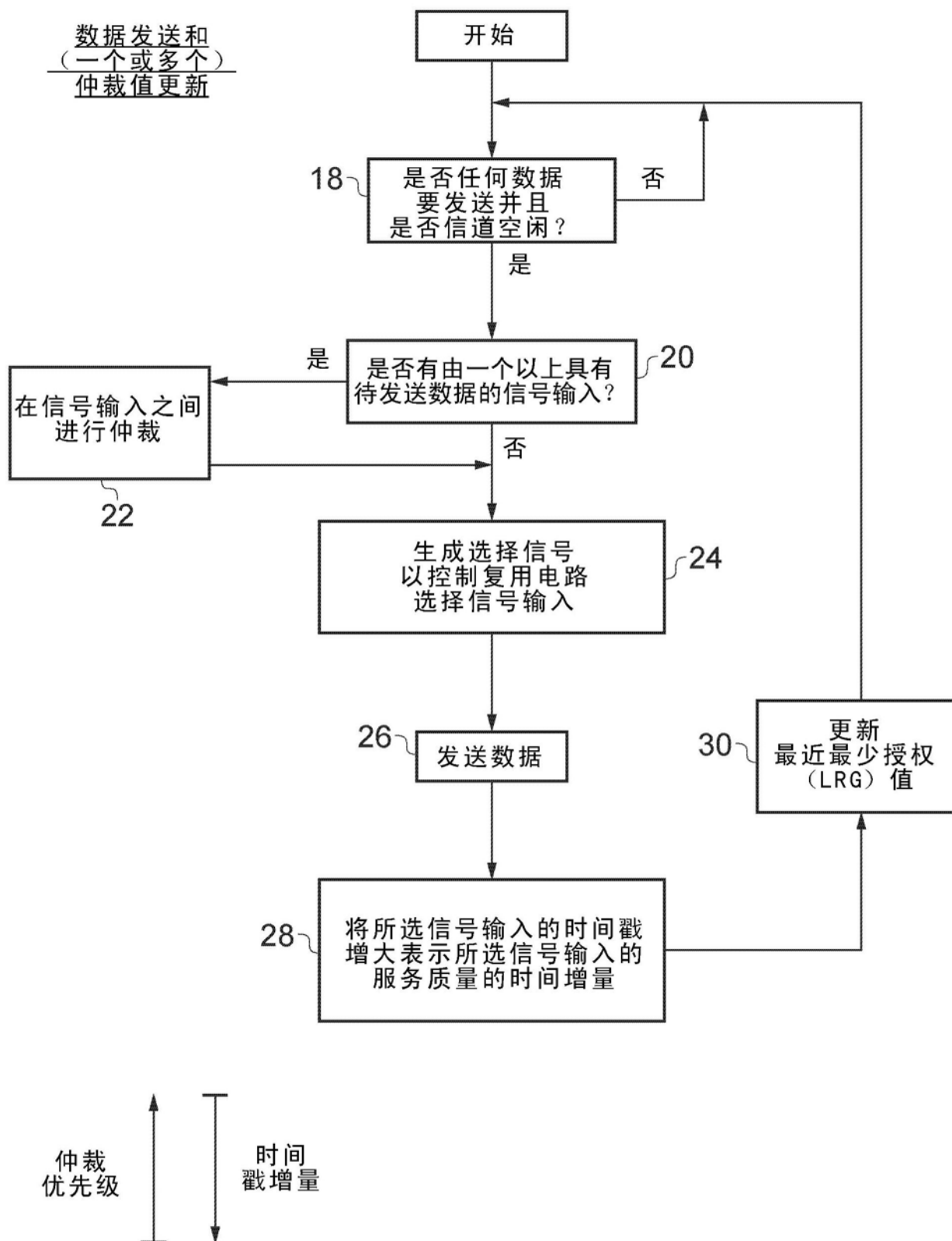


图3

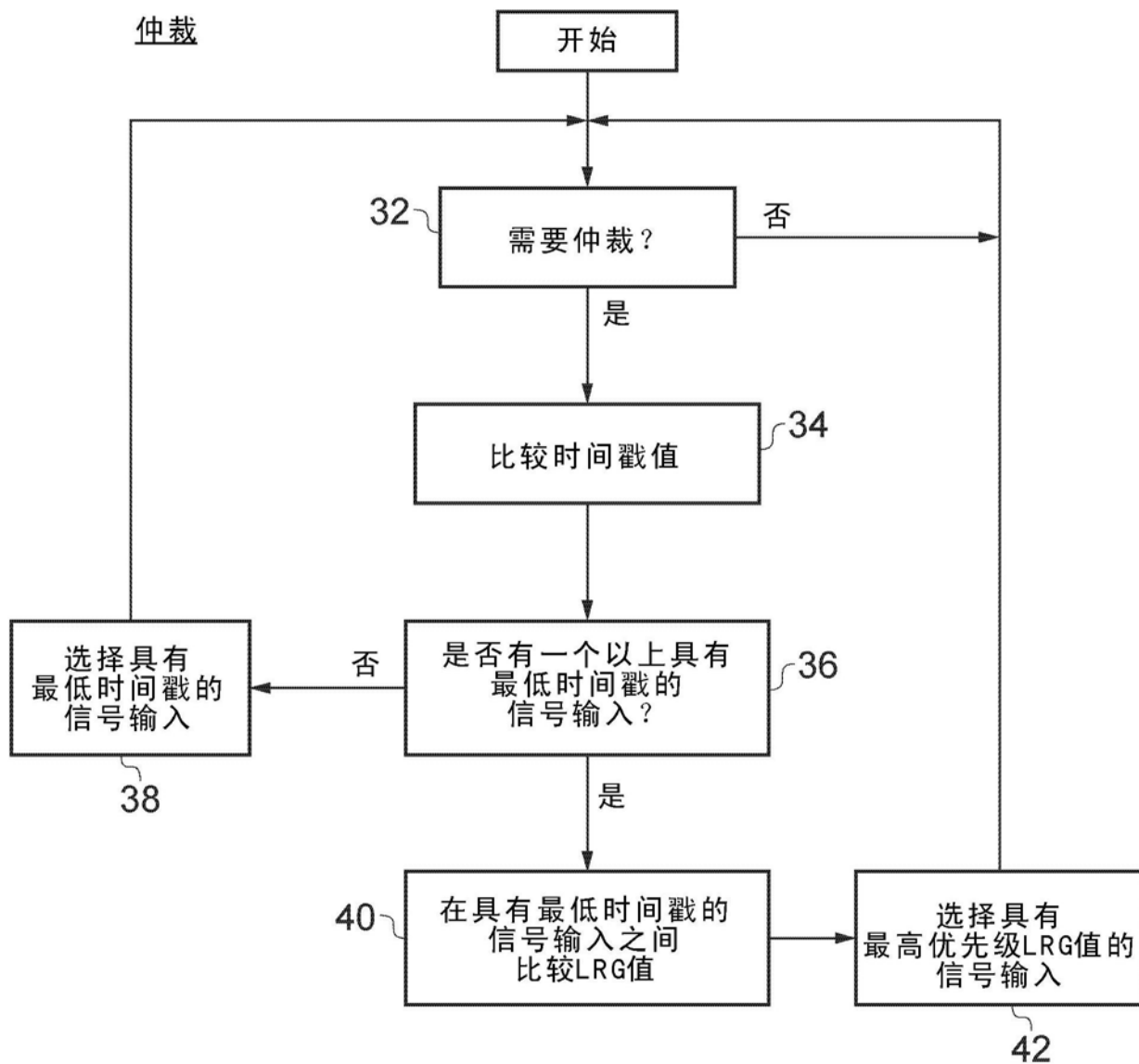


图4

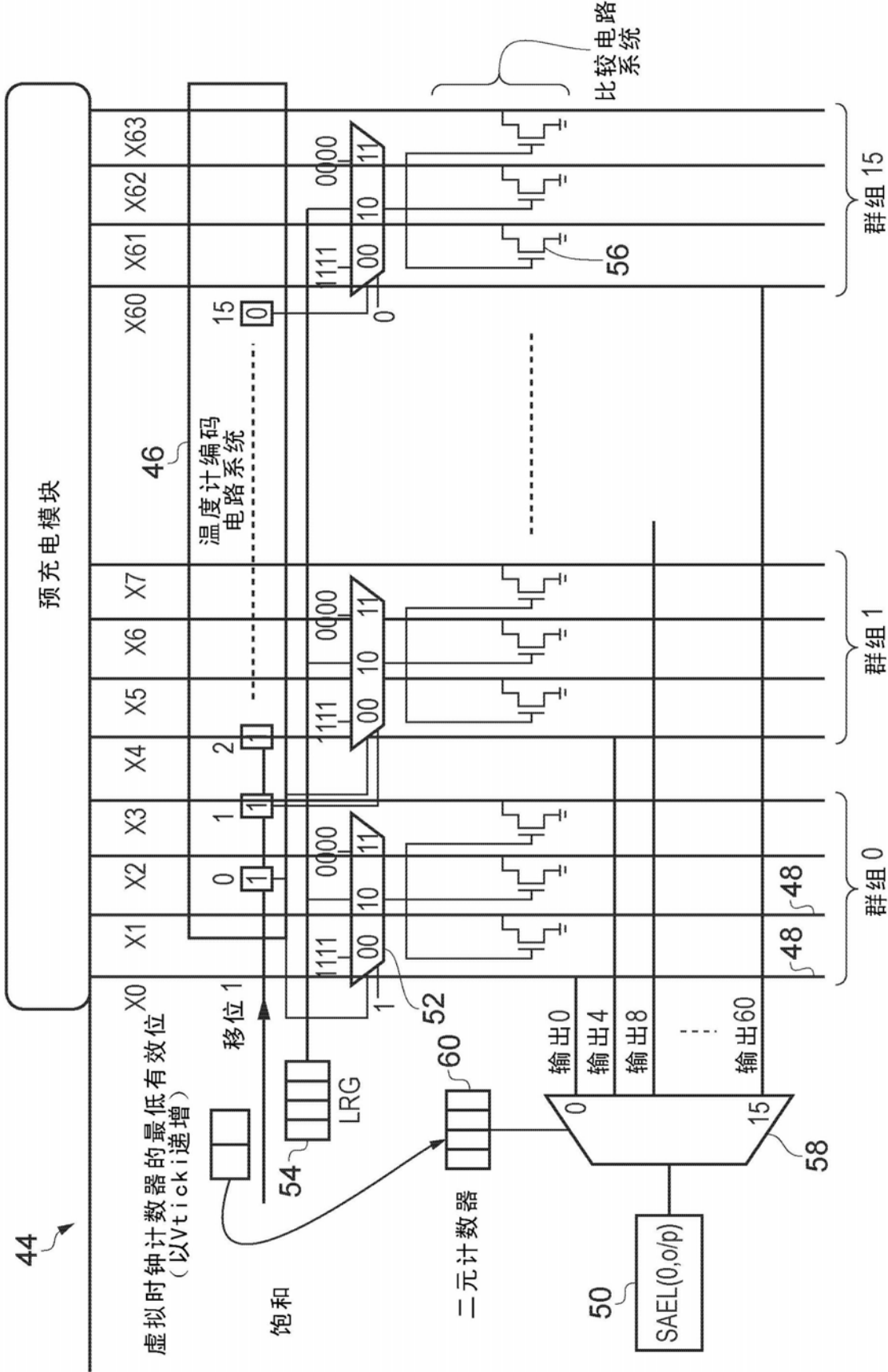


图5