

## 一、本案已向

國家(地區)申請專利	申請日期	案號	主張專利法第二十四條第一項優先權
		無	

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

寄存機構：

無

寄存日期：

寄存號碼：

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

無

寄存號碼：

熟習該項技術者易於獲得,不須寄存。

## 五、發明說明 (1)

## 【發明所屬之技術領域】

本發明係有關於一種畫素結構，特別是有關於一種藉由電流控制之主動矩陣 (active matrix)有機發光二極體 (organic light emitting diode)畫素結構。

## 【先前技術】

一般來說，於一個主動矩陣型影像顯示裝置中，係藉由矩陣中大量畫素來顯示一個影像，且根據一亮度資訊，控制每一個畫素的亮度。

如第 1圖所示，為一主動矩陣有機發光二極體 (active matrix organic light emitting diode, AMOLED)之畫素結構 10。當一掃描信號線 Scan Line進入一被選擇狀態，電晶體 T1會導通且代表亮度資訊之一資料位準被施加至一資料信號線 Data Line時，儲存電容 C1會被充電或放電，而且電晶體 T2之閘極上的電壓會與上述資料位準一致。當上述掃描信號線 Scan Line進入一非選擇狀態時，電晶體 T1會截止且電晶體 T2會與資料信號線電性隔離，而電晶體 T2閘極上的電壓會藉由儲存電容 C1穩定地維持住。通過電晶體 T2而流經有機發光二極體 (OLED)之電流，會依照電晶體 T2閘極與源極間之電壓 ( $V_{gs}$ )而產生，且有機發光二極體 OLED會依據通過的電流的大小，連續地產生亮度。

然而，傳統的畫素結構由於製程的變異性，使得各個驅動電晶體 T2的導通電壓 (threshold voltage)產生變化，所以流經發光二極體之電流，會變化而與需求值有差異，而因此導致每個發光二極體亮度不均，故均勻性 (uniformity)不佳。



## 五、發明說明 (2)

因此有人提出一電流驅動之畫素結構 20，如第 2 圖中所示。於寫入 (programming) 狀態時，掃描信號線 Scan Line1 及 Scan Line2 會被選擇到，藉由連接電流源 CS 的資料信號線 Data Line，對應於亮度資料的一信號電流  $I_5$  會流經電晶體 T5。由於電晶體 T5、T6 係構成一電流鏡結構，因此，一驅動電流會流通至發光二極體 OLED，且儲存電容 C2 會被充電或放電。當上述掃描信號線 Scan Line1 及 Scan Line2 進入一非選擇狀態時，電晶體 T3、T4 會截止，故電晶體 T6 會與資料信號線 Data Line 電性隔離，而電晶體 T6 閘極上之電壓會藉由儲存電容 C2 穩定地維持住。於此結構下，因為

$$I_5 = k(V_{gs} - V_t)^2 * W_5 / L_5, \quad k = \mu C_{ox} / 2;$$

$$I_{OLED} = k(V_{gs} - V_t)^2 * W_6 / L_6;$$

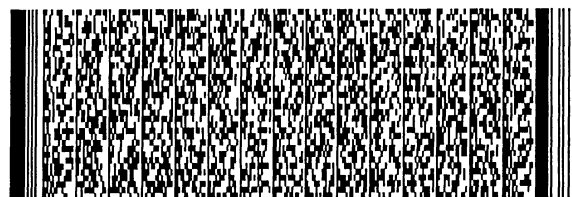
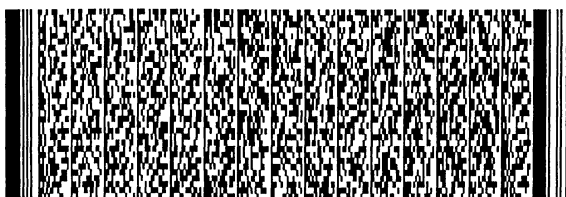
$$\text{所以， } I_{OLED} / I_5 = (W_6 * L_5) / (W_5 * L_6);$$

因此， $I_{OLED} = I_5 * (W_6 * L_5) / (W_5 * L_6)$ ，故流進發光二極體之驅動電流與電晶體 T5、T6 的尺寸有關，而與電晶體之導通電壓或製程參數無關。

然而，上述電流驅動之畫素結構 20，當掃描信號 Scan1 撤除 (deactivated) 時，電晶體 T5 汲極上的電壓會上升至 VDD，且藉由閘汲極間之寄生電容 Cgd，電容耦合至儲存電容 C2，因此，造成輸出電流與寫入的電流不同。

## 【發明內容】

有鑑於此，本發明之目的，在於提供一種主動矩陣有機發光二極體 (O-LED) 之畫素結構，可以穩定且準確地供應一所欲之電流至一畫素結構之發光二極體，不受其他製



## 五、發明說明 (3)

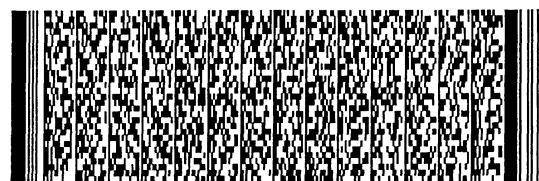
程參數的干擾。同時，本發明也可避免開關效應造成驅動電晶體之閘汲極間寄生電容(Cgd)耦合至儲存電容，而影響流進發光二極體之電流值，因此可提高元件的可靠度。

根據上述目的，本發明係提供一主動矩陣有機發光二極體之畫素結構，包括一第一開關電晶體，具有一閘極耦接一第一掃描信號，以及一汲極耦接一資料信號；一第一P型電晶體，具有相互連接之一汲極及一閘極，以及一源極耦接至一電源供應電位，其中上述第一P型電晶體之汲極耦接至上述第一開關電晶體之源極；一第二開關電晶體，具有一源極耦接上述第一P型電晶體之閘極，以及一閘極耦接一第二掃描信號；一第二P型電晶體，具有一源極耦接上述電源供應電位，以及一閘極耦接上述第二開關電晶體之汲極；一儲存電容，耦接於上述電源供應電位及上述第二P型電晶體之一閘極之間；以及一有機發光二極體，具有一陽極耦接上述第二P型電晶體之一汲極，以及一陰極耦接至接地。

為讓本發明之上述目的、特徵及優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

## 【實施方式】

如第3圖中所示，為本發明之一主動矩陣有機發光二極體(AMOLED)之畫素結構。此結構包括一第一開關電晶體T31，具有一閘極耦接一第一掃描信號，以及一汲極耦接一資料信號；一第一P型電晶體T32，具有相互連接之一汲極及一閘極，以及一源極耦接至一電源供應電位VDD，並



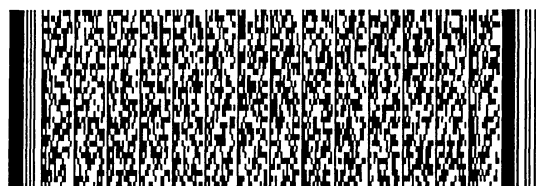
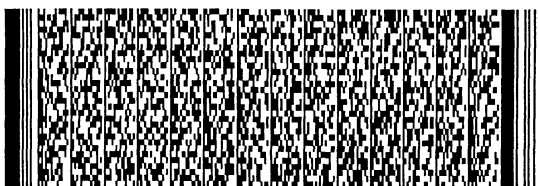
## 五、發明說明 (4)

且上述第一 P 型電晶體之汲極耦接至上述第一開關電晶體 T31 之源極；一第二開關電晶體 T33，具有一源極耦接上述第一 P 型電晶體 T32 之閘極，以及一閘極耦接一第二掃描信號；一第二 P 型電晶體 T34，具有一源極耦接上述電源供應電位 VDD，以及一閘極耦接至上述第二開關電晶體 T32 之汲極；一儲存電容 C3，耦接於上述電源供應電位 VDD 及上述第二 P 型電晶體 T34 之閘極之間；以及一有機發光二極體 OLED，具有一陽極耦接上述第二 P 型電晶體 T34 之一汲極，以及一陰極耦接至接地 GND。

其中第一開關電晶體 T31，藉由一掃描信號線 Scan1，控制上述畫素結構是否與資料信號線 Data Line 電性連接；第一 P 型電晶體 T32，用以流通一信號電流  $I_w$ ；第二開關電晶體 T33，用以於寫入周期時，短路第一 P 型電晶體 T32 之閘極與第二 P 型電晶體 T34 之閘極；儲存電容 C3，用以保持第二 P 型電晶體 T34 閘極上的電壓；第二 P 型電晶體 T34，接收連接於其閘極上儲存電容 C3 所保存之電壓位準後，輸出對應於該電壓位準之一驅動電流  $I_{drv}$  至發光二極體 OLED。

第一 P 型電晶體 T32 與第二 P 型電晶體 T34，係藉由第二開關電晶體 T33，而將閘極連接至一起，以構成一電流鏡電路，藉此信號電流  $I_w$  與驅動電流  $I_{drv}$  之間會呈現一比例關係。

基本上，如第 6a 圖中所示，適用於本發明之顯示裝置，係具有一掃描信號線驅動電路 21，用以連續性地選擇掃描信號線 Scan1、Scan2；一資料信號線驅動電路 22，含



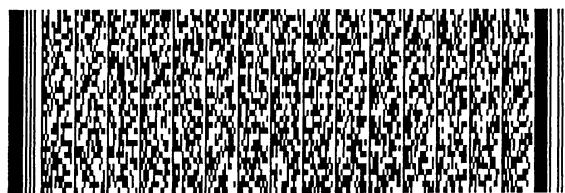
## 五、發明說明 (5)

有一電流源，用以依據亮度資料產生一具有對應位準之信號電流，並施加至資料信號線 Data line上；以及複數畫素結構，排列於掃描信號線 Scan1、Scan2與資料信號線 Data Line之交叉位置上，其中每一個畫素結構係如第3圖中所示。

首先，於寫入 (programming)時，掃描信號線 Scan1及 Scan2會進入選擇狀態，使第一及第二開關電晶體 T31、T33導通。於兩個掃描線 Scan1、Scan2都被選擇到的狀態下，經由連接電流源至資料信號線 Data Line，對應於亮度資料之一信號電流  $I_w$  會流通於第一 P型電晶體 T32，其中上述電流源係為一個依據亮度資料變化的電流源。

接著，掃描信號線 Scan2會先被關掉，進入非選擇狀態 (reproducing state)，故電晶體 T33會截止，而於第一 P型電晶體 T32與第二 P型電晶體 T34之間形成電性絕緣。然後，掃描信號線 Scan1也會被關閉，進入非選擇狀態 (reproducing state)，此畫素結構會與資料信號線 Data Line電性脫離，之後可以藉由該資料信號線 Data Line進行另一畫素結構之寫入，而第二 P型電晶體 T34之閘極上的電壓則由儲存電容 C3所保持。

由於在選擇狀態時，第一 P型電晶體 T32之汲極與閘極係一起耦接至第二 P型電晶體 T34之閘極，構成一電流鏡結構，故驅動電流  $I_{drv}$  與信號電流  $I_w$  會具有一比例關係，而與電晶體之導通電壓及製程參數無關。另外，於本發明中，於第一開關電晶體 T31截止時，雖然第一 P型電晶體 T32之閘極與汲極上的電壓會上升，但第一 P型電晶體 T32

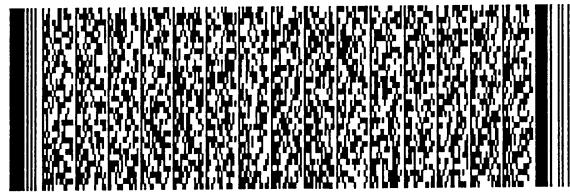
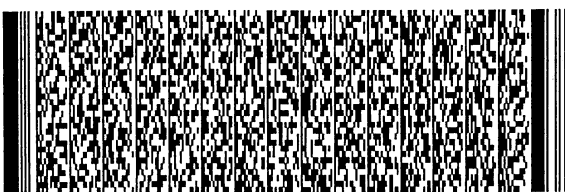


## 五、發明說明 (6)

與儲存電容 C3之間，由於第二開關電晶體 T33已先行截止而電性隔離，因此，儲存於儲存電容 C3上的電壓，不會受第一開關電晶體 T31的關閉的影響，即第二 P型電晶體 T34輸出之該驅動電流  $I_{drv}$ 亦不受影響。另外，於本實施例中，第一、第二開關電晶體 T31、T33係 P型電晶體所構成，但不用以限定本發明，故第一、第二開關電晶體 T31、T33係可為 N型電晶體，而第一 P型電晶體 T32以及第二 P型電晶體 T34係可用 N型電晶體 T62、T64來取代，如第 7 圖中所示，動作方式與第 3圖之畫素結構相同，故在此不再綴述。

另外，如第 4圖中所示，為本發明之畫素結構的另一型態，其中，與第 3圖中之元件相同的部份以相同的符號表示，以及其驅動方法請參考前述，在此不予贅述。如第 6b圖中所示，適用於本實施例之顯示裝置，係具有一掃描信號線驅動電路 21，用以連續性地選擇掃描信號線 Scan1、Scan2、/ Scan2；一資料信號線驅動電路 22，含有一電流源，用以依據亮度資料產生一具有對應位準之信號電流，並施加至資料信號線 Data line上；以及複數畫素結構，排列於掃描信號線 Scan1、Scan2、/ Scan2與資料信號線 Data Line之交叉位置上，其中每一個畫素結構係如第 4圖中所示。

由於第二開關電晶體 T33依據掃描信號線 Scan2切換時，第二開關電晶體 T33亦會產生所謂的時脈饋通效應 (clock feedthrough effect)至儲存電容 C3，即會產生一干擾電壓會耦合至上述儲存電容 C3，而影響第二 P型電晶



## 五、發明說明 (7)

體 T34之閘源極電壓，因此第二 P型電晶體 T34所輸出之驅動電流  $I_{drv}$ ，會偏離先前於寫入狀態 (programming state) 時之驅動電流。

為了克服上述問題，此一型態之畫素結構更包括一電容性元件，係為一冗餘電晶體 (dummy transistor) T41。上述冗餘電晶體 T41具有一源極耦接第二開關電晶體 T33之汲極，一汲極耦接第二 P型電晶體 T34之閘極，以及一閘極耦接一補償信號 /Scan2，其中冗餘電晶體 T41之汲極與源極係耦接於一起，且上述補償信號 /Scan2之相位與上述第二掃描信號 Scan2之相位相反，而且冗餘電晶體 T41之尺寸為第二開關電晶體 T33之尺寸的一半。

冗餘電晶體 T41係用以補償第二開關電晶體 T33切換時，所造成之時脈饋通效應。舉例來說，由於補償信號 /Scan2及第二掃描信號 Scan2的相位相反，當電晶體 T33截止而產生時脈饋通效應時，冗餘電晶體 T41則會產生一個反相的時脈饋通效應來作補償，以減少對儲存電容 C3上電壓的影響，反之亦然。另外，於本實施例中，第一、第二開關電晶體 T31、T33以及冗餘電晶體 T41係由 P型電晶體所構成，但不用以限定本發明，故第一、第二開關電晶體 T31、T33以及冗餘電晶體 T41係亦可由 N型電晶體來形成，且上述第一 P型電晶體 T32、第二 P型電晶體 T34可由電晶體 T62、T64來取代，如第 8圖中所示，動作方式與第 4圖中相同，故在此不再綴述。

同樣地，如第 5圖中所示，為本發明之畫素結構的另一型態，其中，與第 3圖中之元件相同的部份以相同的符



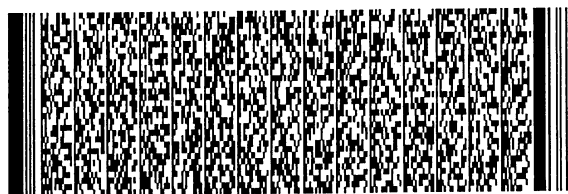
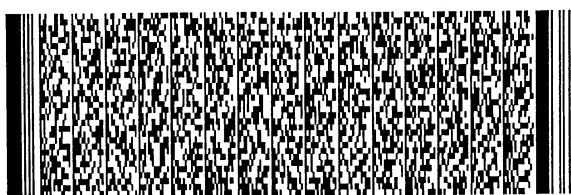


## 五、發明說明 (8)

號表示，以及其驅動方法請參考前述，在此不予贅述。如第 6b圖中所示，適用於本實施例之顯示裝置，係具有一掃描信號線驅動電路 21，用以連續性地選擇掃描信號線 Scan1、Scan2、 / Scan2；一資料信號線驅動電路 22，含有一電流源，用以依據亮度資料產生一具有對應位準之信號電流，並施加至資料信號線 Data line上；以及複數畫素結構，排列於掃描信號線 Scan1、Scan2、 / Scan2與資料信號線 Data Line之交叉位置上，其中每一個畫素結構係如第 5圖中所示。

為了克服第 3圖中第二開關電晶體 T33切換時，造成之時脈饋通效應此一型態之畫素結構更包括一第三開關電晶體 T35，具有一汲極耦接上述第二開關電晶體 T33之源極，一源極耦接上述第二開關電晶體 T33之汲極，一閘極耦接一補償信號，以構成一 CMOS開關。其中上述 CMOS開關之輸入端係耦接第一 P型電晶體 T32之閘極，輸出端係耦接至第二 P型電晶體 T34之閘極，補償信號 /Scan2之相位與第二掃描信號 Scan2之相位相反。

由於上述 CMOS開關係由一第三開關電晶體 T35及一第二開關電晶體 T33所組成，分別受控於補償信號 /Scan2及掃描信號 Scna2，故當第二開關電晶體 T33因為切換產生時脈饋通效應時，第三開關電晶體 T35亦會產生一補償的時脈饋通效應，故二者可抵消。因此，儲存電容 C3上所儲存之電壓將不受到影響。另外，於本實施例中，第一開關電晶體 T31係為一 P型電晶體，但不用以限定本發明，第一開關電晶體亦可由 N型電晶體所構成。並且第一、第二 P型電

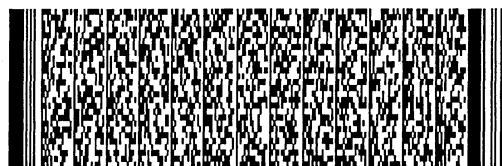


## 五、發明說明 (9)

晶體 T32、T34、亦可分別用 N 型電晶體 T62、T64 來取代，如第 9 圖中所示，動作方式與第 5 圖相同，故在此不予以綴述。

因此，本發明所提供的主動矩陣有機發光二極體 (O-LED) 之畫素結構，可以穩定且準確地供應一所欲之電流至一畫素結構之發光二極體，不受其他製程參數的干擾。同時，本發明也可避免開關效應造成驅動電晶體之閘汲極間寄生電容 ( $C_{gd}$ ) 耦合至儲存電容，而影響流進發光二極體之電流值，因此可提高元件的可靠度。

雖然本發明已以較佳實施例揭露如上，然其並非用以限制本發明，任何熟習此項技藝者，在不脫離本發明之精神和範圍內，當可做更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



**圖式簡單說明**

第 1 圖係表示一習知主動矩陣有機發光二極體之畫素結構。

第 2 圖係表示另一習知主動矩陣有機發光二極體之畫素結構。

第 3 圖係表示本發明之一主動矩陣有機發光二極體之畫素結構。

第 4 圖係表示本發明之主動矩陣有機發光二極體之畫素結構的另一型態。

第 5 圖係表示本發明之主動矩陣有機發光二極體之畫素結構的另一型態。

第 6a 圖係表示具有本發明第 3 圖中畫素結構之主動矩陣型發光裝置的示意圖。

第 6b 圖係表示具有本發明第 4、5 圖中畫素結構之主動矩陣型發光裝置的示意圖。

第 7 圖係表示本發明之一主動矩陣有機發光二極體之畫素結構。

第 8 圖係表示本發明之主動矩陣有機發光二極體之畫素結構的另一型態。

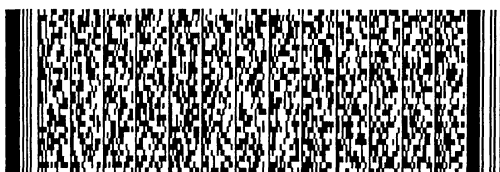
第 9 圖係表示本發明之主動矩陣有機發光二極體之畫素結構的另一型態。

**【符號說明】**

T1、T3~P型電晶體；

CS~電流源；

I<sub>w</sub>~信號電流；



## 圖式簡單說明

Idrv~輸出電流；

T2、T4、T5、T6~P型電晶體；

T31~第一開關電晶體；

T32~第一P型電晶體；

T33~第二開關電晶體；

T34~第二P型電晶體；

T35~第三開關電晶體；

T62~第一N型電晶體；

T64~第二N型電晶體；

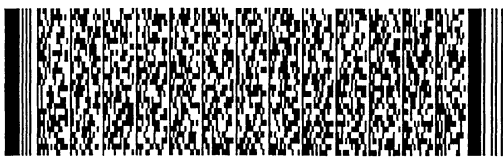
C1、C2、C3~儲存電容；

OLED~有機發光二極體；

VDD~電源供應電位；

Data Line~資料信號線；

Scan Line、Scan1、Scan2、/Scan2~掃描信號線。



## 四、中文發明摘要 (發明名稱：主動矩陣有機發光二極體(AMOLED)之畫素結構)

一種主動矩陣有機發光二極體 (AMOLED) 之畫素結構，包括一第一開關電晶體，具有一閘極耦接一第一掃描信號，以及一汲極耦接一資料信號；一第一 P 型電晶體，具有相互連接之一汲極及一閘極，以及一源極耦接至一電源供應電位，其中上述第一 P 型電晶體之汲極耦接至上述第一開關電晶體之源極；一第二開關電晶體，具有一源極耦接上述第一 P 型電晶體之閘極，以及一閘極耦接一第二掃描信號；一第二 P 型電晶體，具有一源極耦接上述電源供應電位，以及一閘極耦接上述第二開關電晶體之汲極；一儲存電容，耦接於上述電源供應電位及上述第二 P 型電晶體之一閘極之間；以及一有機發光二極體，具有一陽極耦接上述第二 P 型電晶體之一汲極，以及一陰極耦接至接地。

本案若有化學式，請揭示最能顯示發明特徵的化學式

## 五、英文發明摘要 (發明名稱：)



六、指定代表圖

(一)、本案代表圖為：第 \_\_\_\_\_圖

(二)、本案代表圖之元件代表符號簡單說明：



## 六、申請專利範圍

電晶體之源極與汲極相互連接。

4. 如申請專利範圍第3項所述之畫素結構，其中上述冗餘電晶體之尺寸為上述第二開關電晶體之尺寸的一半。

5. 如申請專利範圍第1項所述之畫素結構，更包括：

一 第三開關電晶體，具有一汲極耦接上述第二開關電晶體之源極，一源極耦接上述第二開關電晶體之汲極，以構成一CMOS開關，以及一閘極耦接一補償信號，其中上述補償信號之相位與上述第二掃描信號之相位相反。

6. 如申請專利範圍第1項所述之畫素結構，其中上述第一開關電晶體為一N型電晶體。

7. 如申請專利範圍第1項所述之畫素結構，其中上述第一開關電晶體為一P型電晶體。

8. 如申請專利範圍第1項所述之畫素結構，其中上述第二開關電晶體為一N型電晶體。

9. 如申請專利範圍第1項所述之畫素結構，其中上述第二開關電晶體為一P型電晶體。

10. 如申請專利範圍第5項所述之畫素結構，其中當上述第二開關電晶體為一N型電晶體時，上述第三開關電晶體為一P型電晶體。

11. 如申請專利範圍第5項所述之畫素結構，其中當上述第二開關電晶體為一P型電晶體時，上述第三開關電晶體為一N型電晶體。

12. 一種主動矩陣有機發光二極體之畫素結構，包括：  
一 第一開關電晶體，具有一閘極耦接一第一掃描信



## 六、申請專利範圍

號，以及一汲極耦接一資料信號；

一第一P型電晶體，具有相互連接之一汲極及一閘極，以及一源極耦接至一電源供應電位，其中上述第一P型電晶體之汲極耦接至上述第一開關電晶體之源極；

一第二開關電晶體，具有一源極耦接上述第一P型電晶體之閘極，一閘極耦接一第二掃描信號；

一第二P型電晶體，具有一源極耦接上述電源供應電位；

一冗餘電晶體，具有一汲極耦接上述第二開關電晶體之汲極，一源極耦接上述第二P型開關電晶體之閘極，以及一閘極耦接一補償信號，其中上述冗餘電晶體之源極與汲極相互連接，且上述補償信號之相位與上述第二掃描信號之相位相反；

一儲存電容，耦接於上述電源供應電位及上述第二P型電晶體之一閘極之間；以及

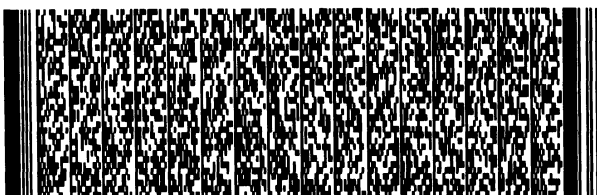
一有機發光二極體，具有一陽極耦接上述第二P型電晶體之一汲極，以及一陰極耦接至接地；

其中上述冗餘電晶體之尺寸為上述第二開關電晶體之尺寸的一半。

13. 如申請專利範圍第12項所述之畫素結構，其中上述第一開關電晶體為一N型電晶體。

14. 如申請專利範圍第12項所述之畫素結構，其中上述第一開關電晶體為一P型電晶體。

15. 如申請專利範圍第12項所述之畫素結構，其中上





## 六、申請專利範圍

述第二開關電晶體為一N型電晶體。

16. 如申請專利範圍第12項所述之畫素結構，其中上述第二開關電晶體為一P型電晶體。

17. 一種主動矩陣有機發光二極體之畫素結構，包括：

一第一開關電晶體，具有一閘極耦接一第一掃描信號，以及一汲極耦接一資料信號；

一第一P型電晶體，具有相互連接之一汲極及一閘極，以及一源極耦接至一電源供應電位，其中上述第一P型電晶體之汲極耦接至上述第一開關電晶體之源極；

一第二開關電晶體，具有一源極耦接上述第一P型電晶體之閘極，以及一閘極耦接一第二掃描信號；

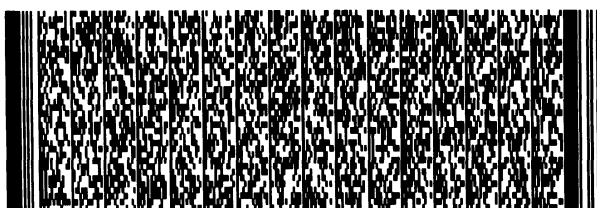
一第三開關電晶體，具有一汲極耦接上述第二開關電晶體之源極，一源極耦接上述第二開關電晶體之汲極，以形成一CMOS開關，以及一閘極耦接一補償信號，其中上述補償信號之相位與上述第二掃描信號之相位相反；

一第二P型電晶體，具有一源極耦接上述電源供應電位，以及一閘極耦接上述第二開關電晶體之汲極；

一儲存電容，耦接於上述電源供應電位及上述第二P型電晶體之一閘極之間；以及

一有機發光二極體，具有一陽極耦接上述第二P型電晶體之一汲極，以及一陰極耦接至接地。

18. 如申請專利範圍第17項所述之畫素結構，其中上述第一開關電晶體為一N型電晶體。



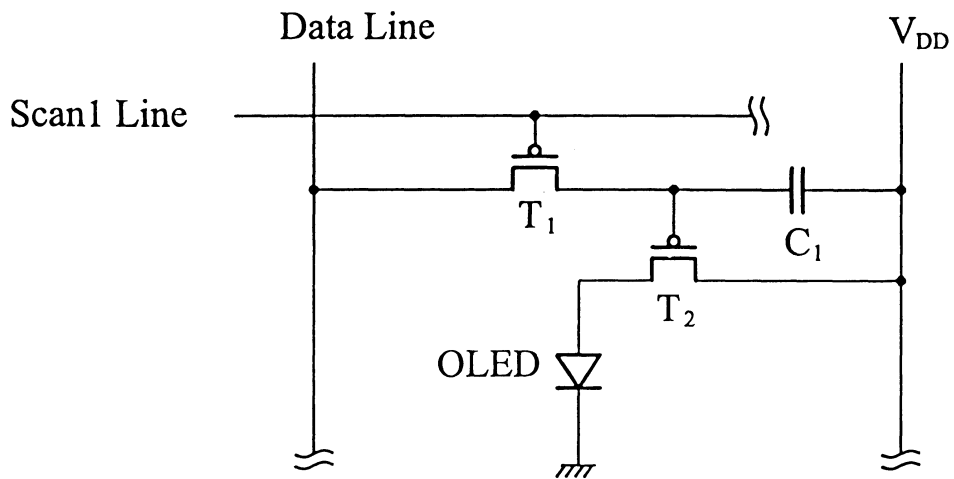
## 六、申請專利範圍

19. 如申請專利範圍第17項所述之畫素結構，其中上述第一開關電晶體為一P型電晶體。

20. 如申請專利範圍第17項所述之畫素結構，其中上述第二開關電晶體為一N型電晶體，且上述第三開關電晶體為一P型電晶體。

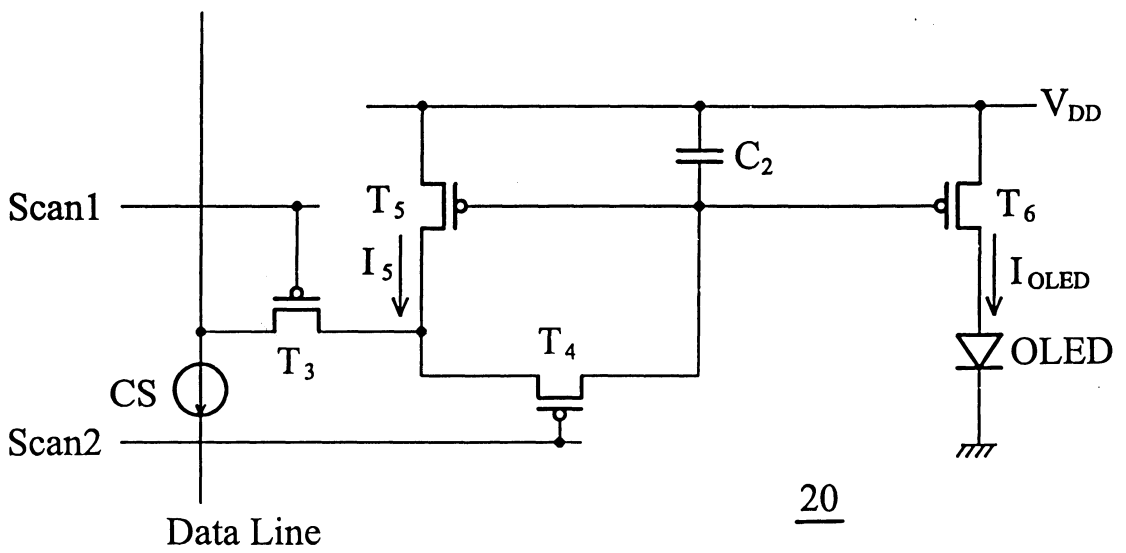
21. 如申請專利範圍第17項所述之畫素結構，其中上述第二開關電晶體為一P型電晶體，上述第三開關電晶體為一N型電晶體。





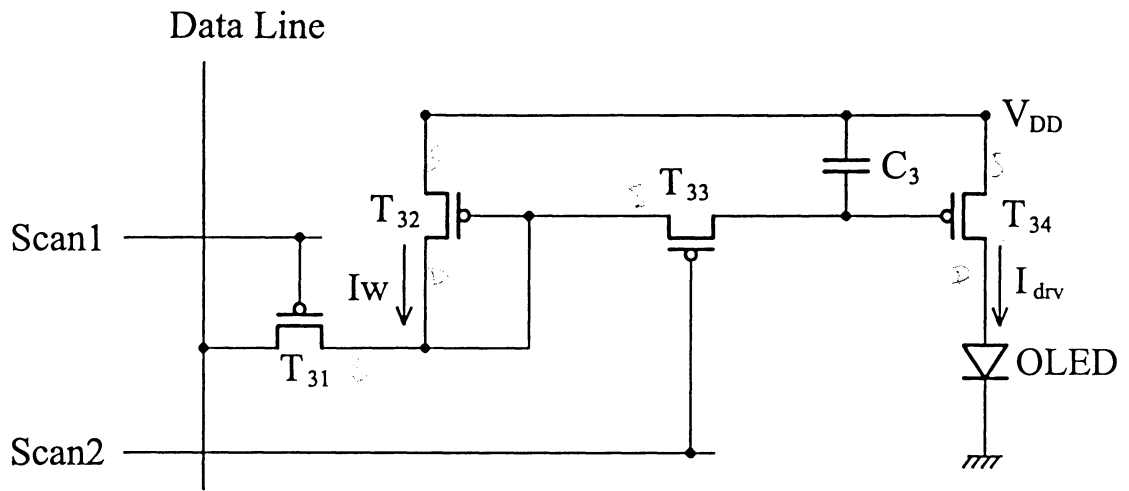
10

第 1 圖

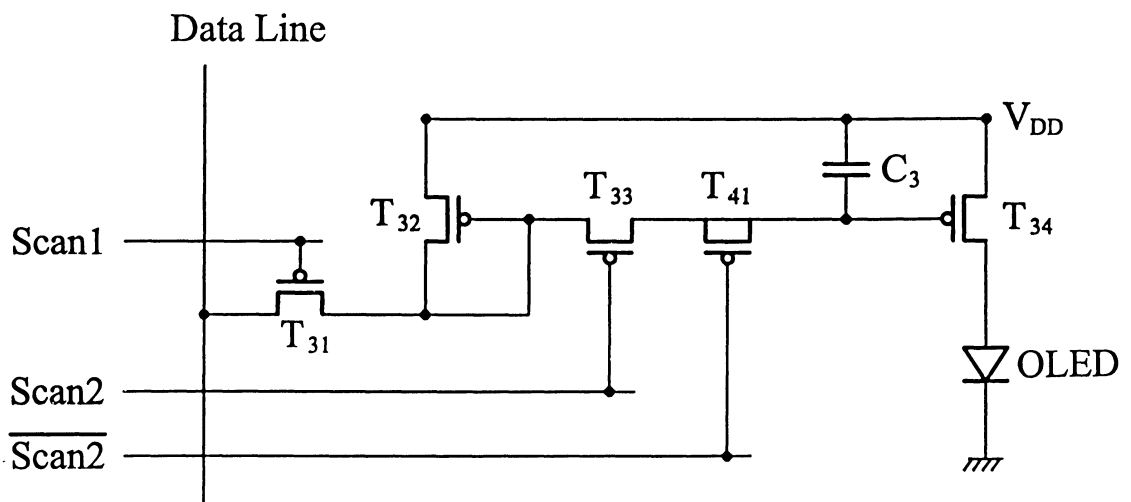


20

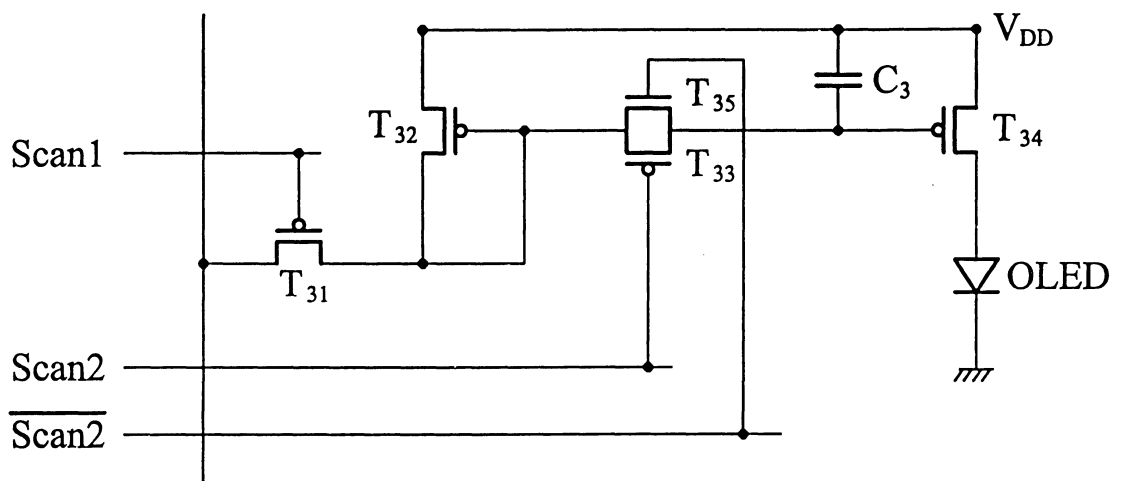
第 2 圖



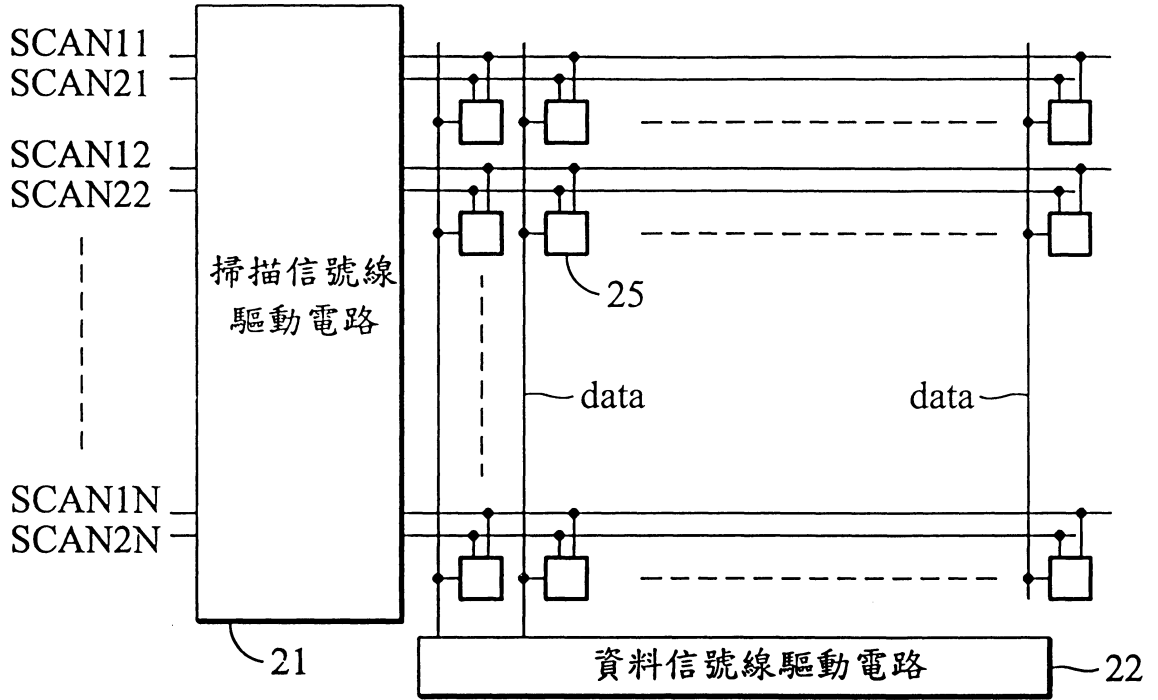
第 3 圖



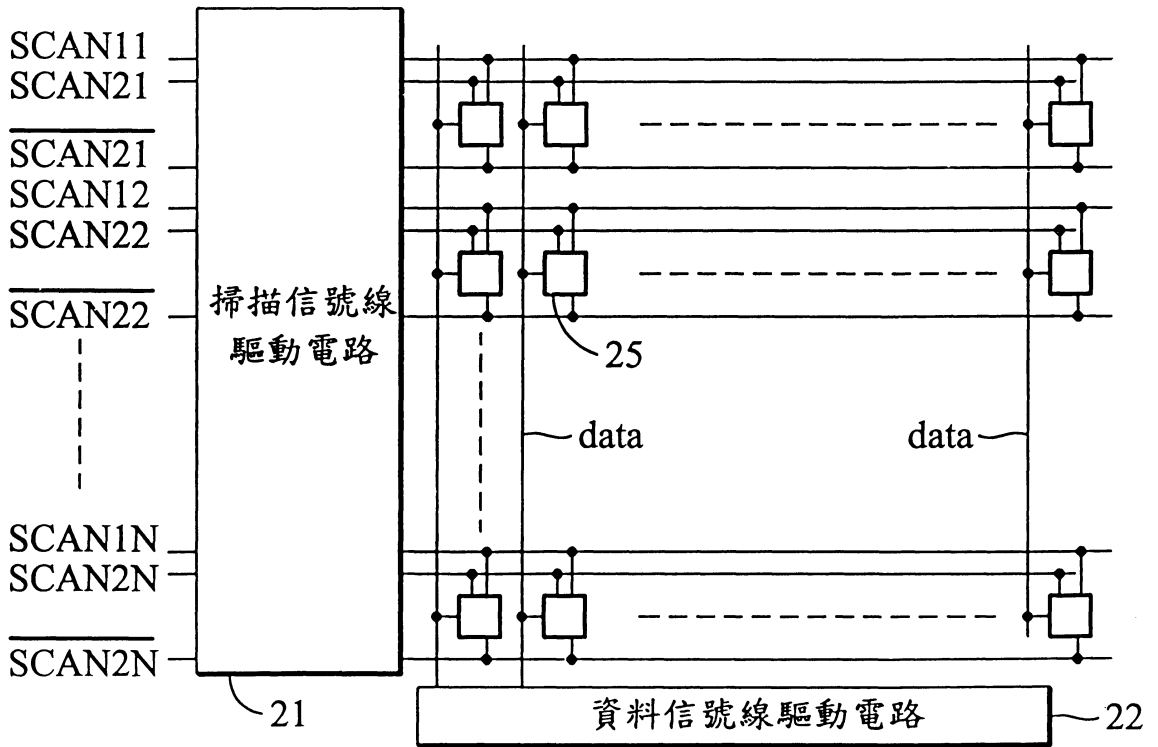
第 4 圖



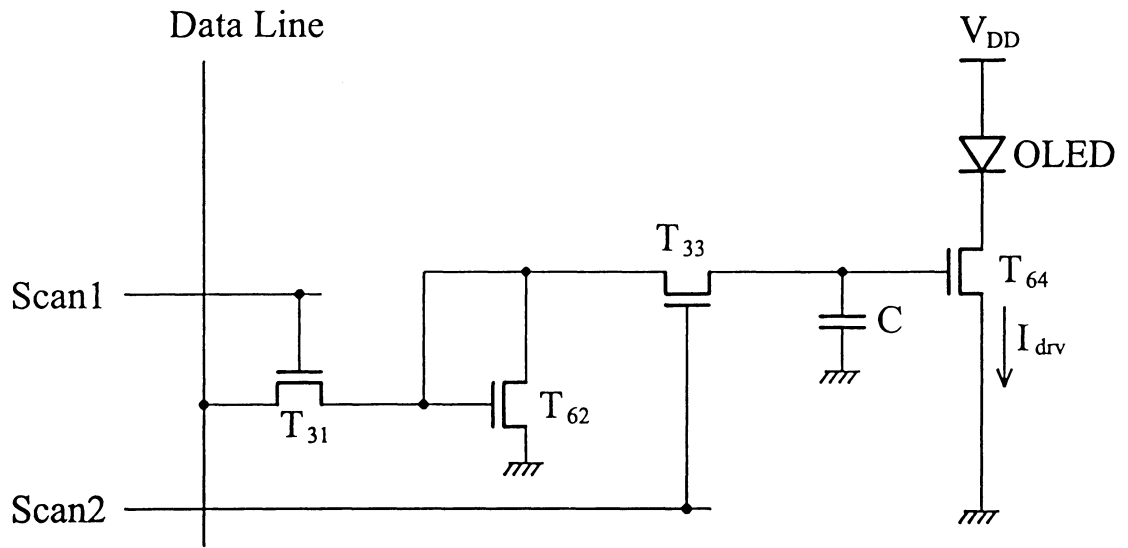
第 5 圖



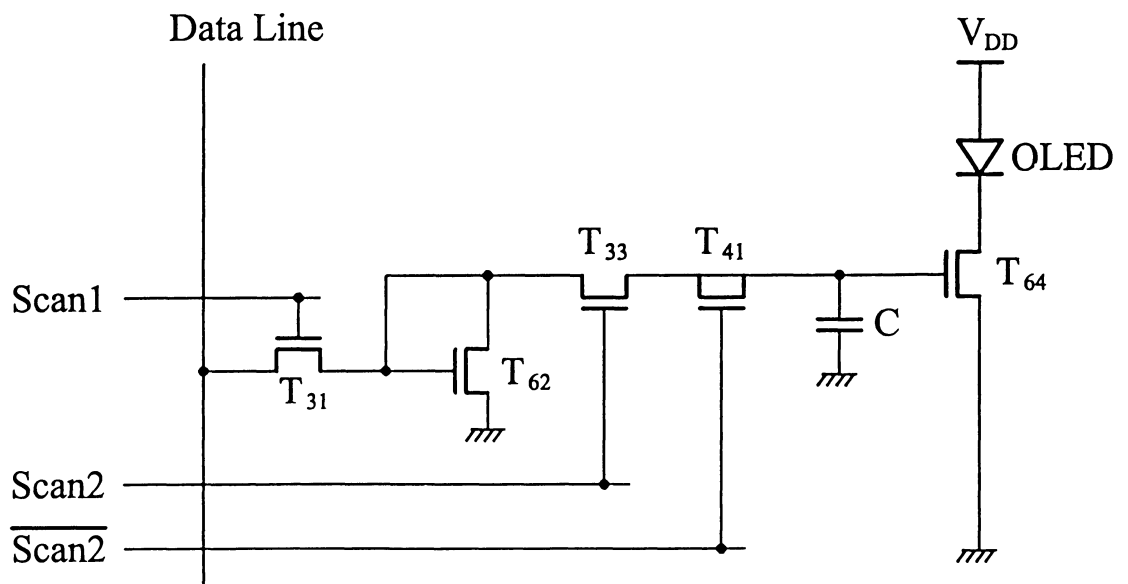
第6a圖



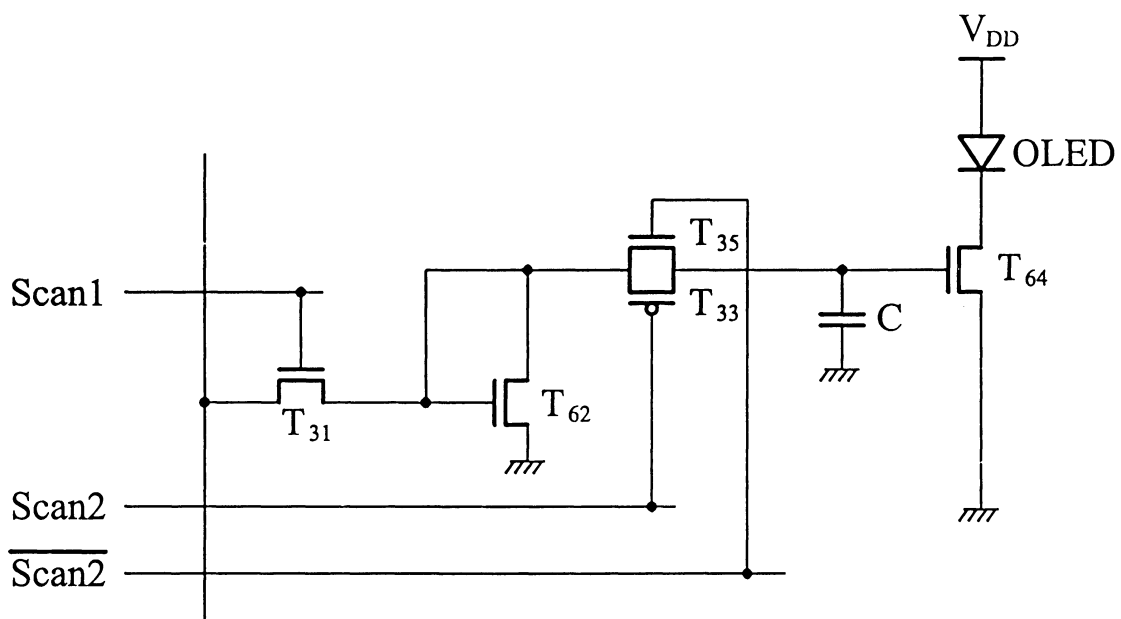
第6b圖



第 7 圖



第 8 圖



第 9 圖



# 公告本

92年1月30日

修正

申請日期： 91.9.19.	IPC分類	588468
申請案號：91121426	H01L 33/60 H05B 33/66.	

(以上各欄由本局填註)

## 發明專利說明書

一、 發明名稱	中文	主動矩陣有機發光二極體(AMOLED)之畫素結構
	英文	
二、 發明人 (共3人)	姓名 (中文)	1. 施俊任 2. 陳尚立 3. 陳建儒
	姓名 (英文)	1. 2. 3.
	國籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW 3. 中華民國 TW
	住居所 (中文)	1. 彰化縣秀水鄉彰水路2段305號 2. 新竹市金城一路62號4樓 3. 屏東縣里港鄉永春村民生路4號
	住居所 (英文)	1. 2. 3.
三、 申請人 (共1人)	名稱或姓名 (中文)	1. 財團法人工業技術研究院
	名稱或姓名 (英文)	1.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中文)	1. 新竹縣竹東鎮中興路4段195號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1.
	代表人 (中文)	1. 翁政義
代表人 (英文)	1.	



## 六、申請專利範圍

1. 一種主動矩陣有機發光二極體(AMOLED)之畫素結構，包括：

一第一開關電晶體，具有一閘極耦接一第一掃描信號，以及一汲極耦接一資料信號；

一第一P型電晶體，具有相互連接之一汲極及一閘極，以及一源極耦接至一電源供應電位，其中上述第一P型電晶體之汲極耦接至上述第一開關電晶體之源極；

一第二開關電晶體，具有一源極耦接上述第一P型電晶體之閘極，以及一閘極耦接一第二掃描信號；

一第二P型電晶體，具有一源極耦接上述電源供應電位，以及一閘極耦接上述第二開關電晶體之汲極；

一儲存電容，耦接於上述電源供應電位及上述第二P型電晶體之閘極之間；以及

一有機發光二極體，具有一陽極耦接上述第二P型電晶體之一汲極，以及一陰極耦接至接地。

2. 如申請專利範圍第1項所述之畫素結構，更包括：

一電容性元件，具有一端耦接於上述第二開關電晶體之汲極與上述第二P型電晶體之閘極之間，以及一另一端耦接一補償信號，其中上述補償信號之相位與上述第二掃描信號之相位相反。

3. 如申請專利範圍第1項所述之畫素結構，其中上述電容性元件係為一冗餘電晶體，具有一源極及一汲極，分別連接至上述第二開關電晶體之汲極以及上述第二P型電晶體之閘極，以及一閘極接上述補償信號，並且上述冗餘

