



República Federativa do Brasil
Ministério da Economia
Instituto Nacional da Propriedade Industrial

(21) PI 0919549-1 A2



(22) Data do Depósito: 09/06/2009

(43) Data da Publicação Nacional: 08/04/2010

(54) Título: DISPOSITIVO DE EXIBIÇÃO

(51) Int. Cl.: G02F 1/133; G02F 1/1368; G06T 1/00; G09G 3/20; G09G 3/36.

(30) Prioridade Unionista: 30/09/2008 JP 2008-254398.

(71) Depositante(es): SHARP KABUSHIKI KAISHA.

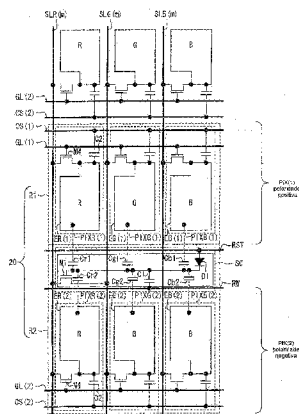
(72) Inventor(es): HIROAKI SUGIYAMA; KAZUHIRO MAEDA; ICHIRO SHIRAKI.

(86) Pedido PCT: PCT JP2009060542 de 09/06/2009

(87) Publicação PCT: WO 2010/038512 de 08/04/2010

(85) Data da Fase Nacional: 29/03/2011

(57) Resumo: DISPOSITIVO DE EXIBIÇÃO O fornecimento externo de primeiras linhas de fileira (CS(1) e CS(2)) é idêntico entre uma primeira fileira de elemento de imagem (R1) e uma segunda fileira de elemento de imagem (R2) de cada par de fileiras de elementos de imagem (20) em termos de se cada primeira linha de fileira é fornecida, com relação aos eletrodos de elemento de imagem (ER(1), EG(1), EB(1), ER(2), EG(2), e EB(2)), de modo a estar mais próxima de um circuito fotossensor (SC) ou mais distante do circuito fotossensor (SC).



Relatório Descritivo da Patente de Invenção para "**DISPOSITIVO DE EXIBIÇÃO**".

Campo Técnico

A presente invenção refere-se a um dispositivo de exibição incluindo um fotossensor em uma região de exibição.

Técnica Antecedente

Existe um dispositivo de exibição de cristal líquido de utilização pública incluindo um fotossensor em um circuito de pixel. Tentativas têm sido feitas no sentido de se utilizar tal dispositivo de exibição para autenticação de impressões digitais ou em um painel de toque, por exemplo.

A figura 7 ilustra (i) uma configuração de uma região de exibição em tal dispositivo de exibição descrita na Literatura de Patente 1 e (ii) um diagrama em bloco de um circuito para o acionamento da região de exibição.

Na região de exibição, pixels 18 constituindo um conjunto incluem, cada um, não apenas um circuito de exibição incluindo elementos tal como um capacitor de cristal líquido CLC, um capacitor de armazenamento C2, e um TFT M4, mas também um circuito de sensor 10. O circuito de sensor 10 inclui um amplificador tipo canal n TFT M1, um fotossensor D1 e um capacitor C1.

O circuito de exibição é configurado como se segue: o TFT M4 possui (i) uma porta conectada a uma linha de porta GL e (ii) uma fonte conectada a uma linha de dados 6'. O capacitor de cristal líquido CLC é formado entre (i) um eletrodo de pixel conectado a um dreno do TFT M4 e (ii) um eletrodo comum ao qual uma voltagem comum VCOM é aplicada. O capacitor de armazenamento C2 é formado entre o eletrodo de pixel e uma linha comum TFTCOM.

A linha de porta GL e a linha comum TFTCOM são acionados por um acionador de porta 15, ao passo que a linha de dados 6' é acionada por um acionador de porta 14.

O circuito de sensor 10 é configurado como se segue: O fotossensor D1 possui um catodo conectado a uma primeira extremidade do capacitor C1. O amplificador TFT M1 possui (i) uma porta conectada a um nó

entre o fotossensor D1 e o capacitor C1, (ii) um dreno conectado à linha de dados 6', e (iii) uma fonte conectada a uma linha de entrada de sensor 6. A linha de dados 6' é acionada por um acionador de leitura de sensor 17 através de um comutador (não ilustrado) durante um período de acionamento de sensor, que é um período separado de um período de escrita de sinal de dados. O acionador de leitura de sensor 17 lê uma voltagem da linha de saída do sensor 6.

O fotossensor D1 possui um anodo conectado a uma linha de reconfiguração RST. O capacitor C1 possui uma segunda extremidade conectada a uma linha de seleção de fileira RS. A linha de reconfiguração RST e a linha de seleção de fileira RS são acionadas por um acionador de fileira de sensor 16.

A figura 8 ilustra em detalhes uma configuração de circuito específica do circuito de sensor 10. O dreno do amplificador TFT M1 é conectado à linha de dados 6', e recebe uma voltagem Vdd do acionador de leitura de sensor 17 durante o período de acionamento de sensor. A fonte do amplificador TFT M1 supre uma voltagem de saída de sensor Vout para a linha de saída de sensor 6. a porta e o dreno do amplificador TFT M1 formam um capacitor Cagd entre os mesmos, ao passo que a porta e a fonte do amplificador TFT M1 formam um capacitor Cags entre os mesmos.

O fotossensor D1 inclui um fotodiodo de pino. O anodo A do fotossensor D1 recebe uma voltagem Vrst aplicada a partir da linha de reconfiguração RST.

O capacitor C1 possui um valor de capacitor Cst, e recebe na segunda extremidade uma voltagem Vrw aplicada a partir da linha de seleção de fileira RS.

A porta do amplificador TFT M1, o catodo K do fotossensor D1, e a primeira extremidade do capacitor C1 são conectados um ao outro em um nó, que a descrição abaixo se refere como "nó NetA".

Com referência à figura 9, a descrição a seguir lida com a operação do circuito de sensor 10 possuindo a configuração acima.

Durante o período de acionamento de sensor, a linha de dados

6' é desconectada do acionador de fonte 14 e é conectada ao acionador de leitura de sensor 17. Em um momento inicial t_1 do período de acionamento de sensor, a voltagem V_{rst} aplicada a partir do acionador de fileira de sensor 16 para a linha de reconfiguração RST é configurada para um nível alto (por exemplo, 0V). Como tal, um fotossensor D1 se torna condutor em uma direção de avanço, e um potencial V_{netA} no nó NetA é, dessa forma, configurado para um nível alto (por exemplo, 0 V). No momento t_1 , a voltagem V_{rw} aplicada a partir do acionador de fileira de sensor 16 para a linha de seleção de fileira RS é configurado para um nível baixo (por exemplo, 0 V). Adicionalmente, no momento t' , a voltagem V_{dd} aplicada a partir do acionador de leitura de sensor 17 para a linha de dados 6' é configurada para, por exemplo, uma voltagem de 15 V DC.

A seguir, no momento t_2 , o acionador de fileira de sensor 16 configura a voltagem V_{rst} para um nível baixo (por exemplo, - 10 V). Como tal, o anodo A do fotossensor D1 possui um potencial inferior a um potencial do catodo K, e o fotossensor D1, dessa forma, se torna orientado de forma invertida.

No momento t_2 , um período de carga T1 começa. Durante o período de carga T1, o nó NetA é carregado em correspondência a uma intensidade de luz emitida para o fotossensor D1. Quando a luz é emitida para o fotossensor D1, uma quantidade de uma corrente de vazamento que flui do catodo K para o anodo A muda em correspondência à intensidade da luz emitida. Em uma parte clara, a quantidade de corrente de vazamento é grande. Devido a tal quantidade grande de corrente de vazamento, o potencial no anodo A, isso é, o potencial V_{netA} , diminui rapidamente. Em uma parte escura, por outro lado, a quantidade de corrente de vazamento é pequena. Devido a tal quantidade pequena de corrente de vazamento, o potencial V_{netA} diminui lentamente.

O período de carga T1 termina no momento t_3 , momento no qual o acionador de fileira de sensor 16 configura a voltagem V_{rw} para um nível alto (por exemplo, 20 V). O potencial V_{netA} em resposta aumenta de um potencial negativo para um potencial positivo devido ao acoplamento capaci-

tivo fornecido pelo capacitor C1. Como tal, uma diferença potencial entre a parte clara e a parte escura é mantida. No momento 3, o amplificador TFT M1 se torna condutor. Adicionalmente, o potencial VnetA, isso é, um potencial de porta do amplificador TFT M1, é aumentado devido a um efeito de bootstrap através do acoplamento capacitivo entre os capacitores Cagd e Cags. O amplificador TFT M1, dessa forma, envia a partir de sua fonte, uma voltagem de saída Vout que é maior do que uma voltagem de saída Vout que seria obtida sem o efeito bootstrap. No momento t3, um período de saída T2 para a saída do sensor tem início.

10 A voltagem Vrw faz com que o potencial VnetA aumente por um valor de boost de ΔV_{netA} , que é definido como:

$$\Delta V_{netA} = \alpha \times V_{rw_{p-p}}$$

Nessa expressão, α é definido como

$$\alpha = C_{st}/C_{total},$$

15 onde Ctotal (valor de capacitor total) é definido como se segue:

$C_{total} = C_{dgs} + C_{st} + C_{agd} + C_{ags}$ (com cada símbolo de capacitor no lado direito representando seu valor de capacitor correspondente).

Adicionalmente, $V_{rw_{p-p}}$ é uma voltagem de pico para pico da voltagem Vrw, e é igual a 20 V nesse exemplo.

20 A voltagem de saída Vout possui um valor correspondendo ao potencial VnetA. Dessa forma, fazendo-se com que o acionador de leitura de sensor 17 leia a voltagem de saída Vout durante o período de saída T2, é possível se detectar a saída do sensor do fotossensor D1, isso é, a intensidade da luz emitida para o fotossensor D1.

25 O período de saída T2 termina em um momento t4, no qual o acionador de fileira de sensor 16 configura a voltagem Vrw de volta para o nível baixo (por exemplo, 0V) para encerrar o período de acionamento de sensor.

Lista de Citação

30 Literatura de Patente 1

Publicação Internacional PCT WO2007/145347 (Data de Publicação: 21 de dezembro de 2007);

Literatura de Patente 2

Publicação do Pedido de Patente Japonês, Tokukai, No. 2007-47992 A (Data de Publicação: 22 de fevereiro de 2007).

Sumário da Invenção5 Problema Técnico

A figura 10 ilustra uma apresentação ilustrativa de pixels em cada um dos quais o circuito de sensor descrito acima é fornecido. Na presente especificação, as expressões tal como "externamente adjacente a 'limites X'" são utilizadas para descrever uma região que não é cercada por uma periferia de 'limites X' em uma vista plana. Essa vista plana é uma vista tirada como uma configuração alvo e é observada em uma direção perpendicular a uma superfície de painel (superfície de exibição). Adicionalmente, as expressões tal como "externamente adjacente a 'limites X' em uma direção Y" são utilizadas para descrever uma parte de uma região fora dos 'limites X' que é localizada para longe dos 'limites X' em uma "direção Y". O termo "direção Y" engloba os primeiro e segundo sentidos opostos um ao outro. A expressão "externamente adjacente a 'limites X'" pode, dessa forma, ser construída como descrevendo uma região que está localizada fora de e longe de uma região X em um primeiro sentido ou descrevendo uma região que está localizada fora de e longe de uma região X em um segundo sentido.

As expressões "camada (acima ou sobre X)" e "camada (abaixo ou sob X)" descrevem locais com relação um ao outro em uma direção de espessura de painel. A expressão "camada acima/abaixo de X" descreve locais com relação um ao outro na direção da espessura do painel pela especificação de uma camada, entre camadas empilhadas na direção da espessura do painel, onde cada alvo de comparação pertence. A expressão "camada sobre/sob X" descreve os locais com relação um ao outro na direção da espessura do painel, os locais sendo locais respectivos de alvos de comparação compartilhando uma região em uma vista plana tirada na direção perpendicular à superfície do painel (superfície de exibição).

A figura 10 é uma vista plana, como observado na direção perpendicular à superfície de exibição, que ilustra as respectivas configurações

de pixels compostos PIX(1) e PIX(2) alinhados em uma direção de coluna em uma coluna m. O pixel composto PIX(1) inclui um elemento de imagem R PIXR(1), um elemento de imagem G PIXG(1), um elemento de imagem B PIXB(1), e um circuito de sensor SC(1). O pixel composto PIX(2) inclui um

5 elemento de imagem R PIXR(2), um elemento de imagem G PIXG(2), um elemento de imagem B PIXB(2), e um circuito de sensor SC(2). O circuito de sensor SC(1) é adjacente aos elementos de imagem PIXR(1), PIXG(1) e PIXB(1), que são alinhados em uma direção de fileira, em um primeiro sentido incluídos na direção de coluna de modo a estar mais perto de uma linha

10 de capacitor de armazenamento CS(1). O circuito de sensor SC(2) é adjacente aos elementos de imagem PIXR(2), PIXG(2) e PIXB(2), que são alinhados na direção da fileira, em um segundo sentido incluídos na direção de coluna de modo a estar mais próximo de uma linha de capacitor de armazenamento CS(2).

15 O dispositivo de exibição inclui adicionalmente linhas de porta GL(1) e GL(2), que correspondem aos pixels compostos PIX(1) e PIX(2), respectivamente. Como ilustrado na figura 11, a linha de porta GL(1) na prática se estende através dos eletrodos de elemento de imagem ER(1), EG(1), e EB(1) em uma camada sob os mesmos, ao passo que a linha de porta

20 GL(2) na prática se estende através dos eletrodos de elemento de imagem ER(2), EG(2) e EB(2) em uma camada sob os mesmos. Adicionalmente, como ilustrado na figura 11, a linha de capacitor de armazenamento CS(1), que corresponde ao pixel composto PIX(1), na prática se estende através de uma região que é externamente adjacente aos eletrodos de elemento de

25 imagem ER(1), EG(1), e EB(1) na direção de coluna na vista plana, ao passo que a linha de capacitor de armazenamento CS(2) que corresponde ao pixel composto PIX(2), na prática se estende através de uma região que é externamente adjacente aos eletrodos de elemento de imagem ER(2), EG(2) e EB(2) na direção de coluna na vista plana. As linhas de porta GL(1) e GL(2)

30 e as linhas de capacitor de armazenamento CS(1) e CS(2) são, cada uma, feitas de um metal de porta. Os eletrodos de elemento de imagem ER(1), EG(1), EB(1), ER(2), EG(2) e EB(2) são, cada um, por exemplo, um eletrodo

transparente feito de ITO ou similares, e são fornecidos em uma camada acima do metal de porta.

As linhas de capacitor de armazenamento CS(1) e CS(2), cada uma, formam um capacitor de armazenamento C2 entre cada eletrodo correspondente 101 e si mesmo. O eletrodo 101 é feito de uma camada de material Si, e é fornecido em uma camada abaixo do metal de porta.

O dispositivo de exibição inclui adicionalmente linhas de fonte SLR(m), SLG(m), e SLB(m) para R, G e B, respectivamente. As linhas de fonte SLR(m), SLG(m) e SLB(m) correspondem, cada uma, à linha de dados 6' ilustrada na figura 7. Como ilustrado na figura 11, as linhas de fonte SLR(m), SLG(m) e SLB(m) são fornecidas em uma camada acima das linhas de porta GL(1), e GL(2) e as linhas de capacitor de armazenamento CS(1) e CS(2).

Como ilustrado na figura 10, o circuito de sensor SC(1) inclui um amplificador TFT M1, um fotossensor D1, e um capacitor C1. O amplificador TFT M1, o fotossensor D1, e o capacitor C1 são todos fornecidos em uma região localizada, na vista plana, entre uma linha de reconfiguração RST(1) e uma linha de leitura RW(1), ambas as quais se estendem na direção de fileira. A linha de reconfiguração RST(1) e a linha de leitura RW(1) servem como lados opostos de uma região do circuito de sensor SC(1), lados esses que se alinham na direção da coluna.

De forma similar, o circuito de sensor SC(2) inclui um amplificador TFT M1, um fotossensor D1, e um capacitor C1. O amplificador TFT M1, o fotossensor D1 e o capacitor C1 são todos fornecidos em uma região localizada, na vista plana, entre uma linha de reconfiguração RST(2) e uma linha de leitura RW(2), ambas as quais se estendem na direção da fileira. A linha de reconfiguração RST(2) e a linha de leitura RW(2) servem como lados opostos de uma região do circuito de sensor SC(2), lados esses que alinham na direção da coluna.

As linhas de reconfiguração RST(1) e RST(2) correspondem, cada uma, à linha de reconfiguração RST ilustrada na figura 7, ao passo que as linhas de leitura RW(1) e RW(2) correspondem, cada uma, à linha de se-

leção de fileira RS ilustrada na figura 7. As linhas de reconfiguração RST(1) e RST(2) e as linhas de leitura RW(1) e RW(2) são, cada uma, feitas de metal de porta.

O amplificador TFT M1, o fotossensor D1 e o capacitor C1 de cada circuito de sensor são conectados um ao outro em um nó NetA através de um condutor de interconexão 102. O condutor de interconexão 102 é feito de uma camada de material Si e é fornecido em uma camada abaixo do metal de porta. Os circuitos de sensor podem, cada um, incluir adicionalmente uma proteção contra luz em uma camada sob o fotossensor D1.

Nos pixels compostos PIX(1) e PIX(2) com a configuração acima, os circuitos de sensor SC(1) e SC(2) são, cada um, fornecidos de modo a serem separados de seus eletrodos de elemento de imagem correspondentes por uma linha de capacitor de armazenamento como descrito acima, ao passo que os circuitos de sensor SC(1) e SC(2) são, cada um, fornecidos perto dos eletrodos de elemento de imagem de um pixel composto que é fornecido adjacente ao circuito de sensor na direção de coluna através da linha de capacitor de armazenamento.

O dispositivo de exibição de cristal líquido é acionado pelo acionamento AC. Como tal, os eletrodos de elemento de imagem ER(1), EG(1) e EB(1) do pixel composto PIX(1) retêm um potencial de dados de uma polaridade positiva ou uma polaridade negativa, ao passo que os eletrodos de elemento de imagem ER(2), EG(2) e EB(2) do pixel composto PIX(2) retêm um potencial de dados de uma polaridade oposta à polaridade acima (ver figura 10). O circuito de sensor SC(2) é, dessa forma, submetido às flutuações em potencial causadas por (i) o pixel composto vizinho PIX(1) através de uma capacitância parasítica Cr1, Cg1, e Cb1 dos respectivos eletrodos de elemento de imagem ER(1), EG(1) e EB(1) e (ii) o pixel composto correspondente PIX(2) através das capacitâncias parasíticas Cr2, Cg2 e Cb2 dos eletrodos de elemento de imagem respectivos ER(2), EG(2) e EB(2). Essas flutuações em potencial aumentam em correspondência a um grau de desequilíbrio visto que os eletrodos de elemento de imagem ER(1), EG(1) e EB(1) não são equilibrados na posição com relação a (ii) os eletrodos de

elemento de imagem ER(2), EG(2) e EB(2) com relação ao circuito de sensor SC(2).

Esse desequilíbrio é ilustrado na figura 12, que é uma vista transversal tirada ao longo da linha A-A' da figura 11.

5 O condutor de interconexão 102 do circuito de sensor SC(2) forma (i) a capacitância parasítica Cb1 entre o eletrodo de elemento de imagem EB(1) e si mesmo e (ii) a capacitância parasítica Cb2 entre o eletrodo de elemento de imagem EB(2) e si mesmo. O eletrodo de elemento de imagem EB(1) possui um potencial de dados que é oposto em polaridade a um
10 potencial de dados do eletrodo de elemento de imagem EB(2). Nesse exemplo, a capacitância parasítica Cb1 é maior do que a capacitância parasítica Cb2. O potencial do condutor de interconexão 102 é, dessa forma, afetado mais pelo eletrodo de elemento de imagem EB(1) do que pelo eletrodo de elemento de imagem EB(2). Adicionalmente, o circuito de sensor SC nesse
15 caso está mais perto da linha de capacitor de armazenamento CS(2) do que do eletrodo de elemento de imagem EB(2). O condutor de interconexão 102 é, dessa forma, mais provável de ser afetado por um potencial da linha de capacitor de armazenamento CS(2) através de uma capacitância parasítica Cx, que é formada entre o condutor de interconexão 102 e a linha de capaci-
20 tor de armazenamento CS(2). Como tal, o circuito de sensor SC(2) é afetado mais pelo desequilíbrio causado por um alinhamento de padrão geral em torno do circuito de sensor SC(2). Como resultado disso, mesmo se o circuito de sensor SC(2) for projetado de modo que um potencial no Nó netA seja controlado pela aplicação de voltagens à linha de reconfiguração RST(2) e a
25 linha de leitura RW(2), o potencial do circuito de sensor SC(2) é afetado de forma defeituosa pelos potenciais de seus padrões vizinhos de modo a se encontrar fora de uma faixa de valores projetados.

Como descrito acima, os dispositivos de exibição convencionais incluindo um circuito fotossensor em uma região de pixel possuem um pro-
30 blema de o circuito fotossensor ser submetido a flutuações em potencial devido ao desequilíbrio causado pelo posicionamento dos eletrodos de elemento de imagem vizinhos.

A presente invenção foi realizada em vista do problema acima da técnica convencional. É um objetivo da presente invenção se fornecer um dispositivo de exibição incluindo um circuito fotossensor que não é facilmente submetido às flutuações em potencial causadas pelo posicionamento dos eletrodos de elemento de imagem perto do circuito de fotossensor.

Solução para o problema

A fim de se solucionar o problema acima, um dispositivo de exibição da presente invenção é um dispositivo de exibição que é um dispositivo de exibição de matriz ativa, incluindo: um conjunto de uma pluralidade de elementos de imagem, cada um incluindo um eletrodo de elemento de imagem ao qual um sinal de dados é escrito; pelo menos um circuito fotossensor que é fornecido de tal forma a ser inserido no conjunto e que envia um sinal de acordo com uma intensidade de luz de irradiação; e meios de detecção de intensidade de luz para detectar o sinal de pelo menos um circuito fotossensor de modo a detectar a intensidade da luz de irradiação, o pelo menos um circuito fotossensor sendo respectivamente fornecido em uma região entre uma primeira fileira de elemento de imagem e uma segunda fileira de elemento de imagem adjacente uma à outra e compondo um par de elementos de imagem, a primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem, incluindo, cada uma, pelo menos uma primeira linha de fileira, separada de uma linha para o pelo menos um circuito fotossensor, do qual uma pegada cobre, como observado em uma primeira direção perpendicular a uma superfície de exibição, pelo menos uma parte de uma área externa sendo externamente adjacente a qualquer uma das bordas, opostas em uma direção de coluna, de uma pegada do eletrodo de elemento de imagem, as áreas externas com relação à primeira fileira de elemento de imagem e à segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem sendo, ambas, externamente adjacentes às bordas mais próximas das bordas opostas a pelo menos um circuito fotossensor ou as bordas mais distantes das bordas opostas do pelo menos um circuito fotossensor.

Em um caso onde o acionamento AC é realizado de forma que o

sinal de dados possui uma polaridade que é oposta entre (i) elementos de imagem da primeira fileira de elemento de imagem e (ii) elementos de imagem da segunda fileira de elemento de imagem, o circuito fotossensor é submetido a (i) flutuações potenciais causadas pelos eletrodos de elemento de imagem através de capacitâncias parasíticas respectivas, eletrodos de elemento de imagem que mantêm um potencial de dados da primeira fileira de elemento de imagem, o potencial de dados possuindo uma polaridade positiva ou uma polaridade negativa, e (ii) flutuações em potencial causadas pelos eletrodos de elemento de imagem através das respectivas capacitâncias parasíticas, eletrodos de elemento de imagem esses que mantêm um potencial de dados da segunda fileira de elemento de imagem, o potencial de dados possuindo uma polaridade oposta à polaridade acima. De acordo com a disposição acima, no entanto, os eletrodos de elemento de imagem da primeira fileira de elemento de imagem são posicionados com relação aos eletrodos de elemento de imagem da segunda fileira de elemento de imagem de modo que um estado próximo a um estado equilibrado seja alcançado para o circuito fotossensor. As flutuações em potencial acima são consequentemente pequenas visto que um efeito dos eletrodos de elemento de imagem da primeira fileira de elemento de imagem cancela o dos eletrodos de elemento de imagem da segunda fileira de elemento de imagem.

Como tal, é possível se fornecer um dispositivo de exibição incluindo um circuito fotossensor que não seja facilmente submetido às flutuações em potencial causadas pelo posicionamento dos eletrodos de elemento de imagem perto do circuito fotossensor.

A fim de se solucionar o problema acima, o dispositivo de exibição da presente invenção pode ser disposto de modo que a primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem, cada uma incluindo adicionalmente pelo menos uma segunda linha de fileira, separada da linha para o pelo menos um circuito fotossensor, do qual uma pegada cobre qualquer parte de uma área interna ao invés de a da área externa como observado na primeira direção; a área interna está presente dentro de uma abrangência na direção da coluna, a abrangência sendo definida por

duas bordas de eletrodo de elemento de imagem incluindo uma primeira
borda de eletrodo de elemento de imagem e uma segunda borda de eletrodo
de elemento de imagem, a primeira borda de eletrodo de elemento de ima-
gem estando mais perto do pelo menos um circuito fotossensor do que a
5 segunda borda de eletrodo de elemento de imagem; e as áreas internas com
relação à primeira fileira de elemento de imagem e à segunda fileira de ele-
mento de imagem do par respectivo de fileiras de elemento de imagem são,
como observado na primeira direção, ambas internamente adjacentes mais
próximas à primeira borda de eletrodo de elemento de imagem do que se-
10 gunda borda de eletrodo de elemento de imagem ou mais próxima da se-
gunda borda de eletrodo de elemento de imagem do que a primeira borda de
eletrodo de elemento de imagem.

Com a disposição, os eletrodos de elemento de imagem da pri-
meira fileira de elemento de imagem são posicionados com relação aos ele-
15 trodos de elemento de imagem da segunda fileira de elemento de imagem
de modo que um estado próximo a um estado equilibrado é alcançado para
o circuito fotossensor. Adicionalmente, os eletrodos de elemento de imagem
são posicionados com relação à segunda linha de fileira, fornecidos perto
dos eletrodos de elemento de imagem na direção de espessura de painel, de
20 modo que um estado próximo a um estado equilibrado é alcançado para o
circuito fotossensor. Como resultado disso, o circuito fotossensor tem menos
chance de ser submetido às flutuações potenciais causadas por padrões
vizinhos.

A fim de se solucionar o problema acima, o dispositivo de exibi-
25 ção da presente invenção pode ser disposto de modo que pelo menos uma
primeira linha de fileira seja uma linha de capacitor de armazenamento; e
ambas (i) a pelo menos uma primeira linha de fileira da primeira fileira de
elemento de imagem do respectivo par de fileiras de elemento de imagem e
(ii) a pelo menos uma primeira linha de fileira da segunda fileira de elemento
30 de imagem do respectivo par de fileiras de elemento de imagem são forneci-
das de modo que as áreas externas com relação à primeira fileira de ele-
mento de imagem e à segunda fileira de elemento de imagem do respectivo

par de fileiras de elemento de imagem são, como observado na primeira direção, ambas externamente adjacentes às bordas mais distantes das bordas opostas a partir do pelo menos um circuito de fotossensor.

De acordo com a disposição acima, em um caso onde as linhas de capacitor de armazenamento nas respectivas primeira e segunda fileiras de elemento de imagem são acionadas de modo a não serem opostas uma à outra em fase. Com a disposição, é possível, pela separação das linhas de capacitor de armazenamento distantes do circuito de fotossensor, se solucionar o problema que é difícil de causar os efeitos das respectivas linhas de capacitor de armazenamento no potencial do circuito fotossensor para se cancelarem mutuamente.

A fim de se solucionar o problema acima, o dispositivo de exibição da presente invenção pode ser disposto de modo que pelo menos uma primeira linha de fileira seja uma linha de capacitor de armazenamento; a pelo menos uma segunda linha de fileira é uma linha de sinal de digitalização; e ambas (i) a pelo menos uma primeira linha de fileira da primeira fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem e (ii) a pelo menos uma primeira linha de fileira da segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem são fornecidos de modo que as áreas externas com relação à primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem são, como observado na primeira direção, ambas externamente adjacentes às bordas mais distantes das bordas opostas a partir do pelo menos um circuito de fotossensor.

De acordo com a disposição acima, em um caso no qual as linhas de capacitor de armazenamento nas respectivas primeira e segunda fileiras de elemento de imagem são acionadas de modo a não estarem em oposição uma à outra em fase. Com a disposição, é possível, pela separação das linhas de capacitor de armazenamento distantes do circuito de fotossensor, para solucionar o problema que é difícil de causar efeitos das linhas de capacitor de armazenamento respectivas no potencial do circuito de fotossensor para se cancelarem mutuamente.

A fim de se solucionar o problema acima, o dispositivo de exibição da presente invenção pode ser disposto de modo que pelo menos uma primeira linha de fileira é uma linha de capacitor de armazenamento; e ambas (i) a pelo menos uma primeira linha de fileira da primeira fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem e (ii) a pelo menos uma primeira linha de fileira da segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem são fornecidos de modo que as áreas externas com relação à primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem são, como observado na primeira direção, ambas externamente adjacentes às bordas mais próximas das bordas opostas ao pelo menos um circuito de fotossensor.

Com a disposição, as linhas de capacitor de armazenamento não causam qualquer efeito no potencial do circuito de fotossensor em um caso onde as linhas de capacitor de armazenamento não são acionadas de modo que cada uma configure de forma constante em um potencial fixo. Como tal, no caso onde as linhas de capacitor de armazenamento do dispositivo de exibição não são acionadas, é possível se impedir uma mudança no potencial do circuito fotossensor.

A fim de se solucionar o problema acima, o dispositivo de exibição da presente invenção pode ser disposto de modo que pelo menos uma primeira linha de fileira seja uma linha de capacitor de armazenamento; a pelo menos uma segunda linha de fileira seja uma linha de sinal de digitalização, e ambas (i) a pelo menos uma primeira linha de fileira da primeira fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem e (ii) a pelo menos uma primeira linha de fileira da segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem sejam fornecidas de modo que as áreas externas com relação à primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem sejam, como observado na primeira direção, externamente adjacentes às bordas mais próximas das bordas opostas do pelo menos um circuito fotossensor.

Com a disposição, as linhas de capacitor de armazenamento não têm efeito no potencial do circuito fotossensor em um caso no qual as linhas de capacitor de armazenamento não são acionadas de modo a serem, cada uma, constantemente configuradas em um potencial fixo. Como tal, no caso onde as linhas de capacitor de armazenamento do dispositivo de exibição não são acionadas, é possível se impedir uma mudança no potencial do circuito fotossensor.

A fim de se solucionar o problema acima, o dispositivo de exibição da presente invenção pode ser disposto de modo que a pelo menos um primeira linha de fileira seja uma linha de sinal de digitalização; e ambas (i) a pelo menos uma primeira linha de fileira da primeira fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem e (ii) a pelo menos uma primeira linha de fileira da segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem sejam fornecidas de modo que as áreas externas com relação à primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem sejam, como observado na primeira direção, ambas externamente adjacentes a bordas mais distantes das bordas opostas a partir de pelo menos um circuito fotossensor.

Com a disposição, as linhas de sinal de digitalização incluem, cada uma, ambas uma parte conectada ao elemento de seleção de um elemento de imagem e a outra parte. Um eletrodo de elemento de imagem é, dessa forma, improvável de causar um efeito uniforme no potencial do circuito de fotossensor através de uma linha de sinal de digitalização única. Como tal, é possível, pela separação das linhas de sinal de digitalização distantes do circuito fotossensor, se solucionar facilmente o problema que é necessário para causar efeitos das respectivas primeira e segunda fileiras de elemento de imagem para se cancelarem mutuamente com mais precisão.

A fim de se solucionar o problema acima, o dispositivo de exibição da presente invenção pode ser disposto de modo que pelo menos uma primeira linha de fileira seja uma linha de sinal de digitalização; a pelo menos uma segunda linha de fileira sendo uma linha de capacitor de armazenamen-

to; e ambas (i) a pelo menos uma primeira linha de fileira da primeira fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem e (ii) a pelo menos uma primeira linha de fileira da segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem são fornecidas de modo que as áreas externas com relação à primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem são, como observado na primeira direção, ambas externamente adjacentes com relação às bordas mais distantes das bordas opostas a partir do pelo menos um circuito de fotossensor.

5 Com a disposição, as linhas de sinal de digitalização incluem, cada uma, ambas uma parte conectada ao elemento de seleção de um elemento de imagem e a outra parte. Um eletrodo de elemento de imagem é, dessa forma, improvável de causar um efeito uniforme no potencial do circuito de fotossensor através de uma única linha de sinal de digitalização. Como
10 tal, é possível, pela separação das linhas de sinal de digitalização do circuito de fotossensor, se solucionar facilmente o problema de que é necessário para causar efeitos das respectivas primeira e segunda fileiras de elemento de imagem para se cancelarem mutuamente de forma mais precisa.

A fim de se solucionar o problema acima, o dispositivo de exibição da presente invenção pode ser disposto de modo que a pelo menos uma primeira linha de fileira seja uma linha de sinal de digitalização; e ambas (i) a pelo menos uma primeira linha de fileira da primeira fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem e (ii) a pelo menos uma primeira linha de fileira da segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem sejam fornecidas de modo que as áreas externas com relação à primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem sejam, como observado na primeira direção, ambas externamente adjacentes às bordas mais próximas das bordas opostas do pelo menos um circuito de fotossensor.

20 25 30 Com a disposição, as linhas de sinal de digitalização são normalmente não acionadas quando o circuito de fotossensor é acionado, e,

dessa forma, cada uma, normalmente possui apenas um pequeno efeito no potencial do circuito de fotossensor. Como tal, é possível se impedir facilmente uma mudança no potencial do circuito fotossensor.

A fim de se solucionar o problema acima, o dispositivo de exibição da presente invenção pode ser disposto de modo que a pelo menos uma primeira linha de fileira seja uma linha de sinal de digitalização, a pelo menos uma segunda linha de fileira seja uma linha de capacitor de armazenamento; e ambas (i) a pelo menos uma primeira linha de fileira da primeira fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem e (ii) a pelo menos uma primeira linha de fileira da segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem sejam fornecidas de modo que as áreas externas com relação à primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem sejam, como observado na primeira direção, ambas externamente adjacentes às bordas mais próximas das bordas opostas para pelo menos um circuito de fotossensor.

Com a disposição, as linhas de sinal de digitalização são normalmente não acionadas quando o circuito de fotossensor é acionado, e, dessa forma, cada uma, normalmente possui apenas um efeito pequeno no potencial do circuito fotossensor. Como tal, é possível se impedir facilmente uma mudança no potencial do circuito fotossensor.

A fim de se solucionar o problema acima, o dispositivo de exibição da presente invenção pode ser disposto de forma que a pelo menos uma primeira linha de fileira de cada uma das primeira linha de elemento de imagem e a segunda fileira de elemento de imagem inclua uma pluralidade de linhas para os respectivos sinais; e a pluralidade de linhas incluídas na pelo menos uma primeira linha de fileira sejam dispostas na direção de coluna em uma ordem que é, como observado na primeira direção, invertida entre a primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem.

Com essa disposição, é possível se causar efeitos das respectivas primeiras linhas de fileira no potencial do circuito fotossensor para que

se cancelem mutuamente de forma altamente precisa.

A fim de se solucionar o problema acima, o dispositivo de exibição da presente invenção pode ser disposto de modo que a pelo menos uma segunda linha de fileira de cada uma das primeira fileira de elemento de imagem e da segunda fileira de elemento de imagem inclua uma pluralidade de linhas para os respectivos sinais; e a pluralidade de linhas incluídas em pelo menos uma segunda linha de fileira são dispostas na direção de coluna em uma ordem que é, como observado na primeira direção, invertida entre a primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem.

Com a disposição, é possível se causar efeitos das respectivas segundas linhas de fileira no potencial do circuito fotossensor para que se cancelem mutuamente de forma altamente precisa.

A fim de se solucionar o problema acima, o dispositivo de exibição da presente invenção pode ser disposto de modo que o dispositivo de exibição seja capaz de ser acionado de modo que o sinal de dados tenha uma polaridade que é oposta entre a primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem.

Com a disposição, é possível que um efeito dos eletrodos de elemento de imagem da primeira fileira de elemento de imagem no potencial do circuito fotossensor cancele um efeito dos eletrodos de elemento de imagem da segunda fileira de elemento de imagem no potencial do circuito fotossensor.

A fim de se solucionar o problema acima, o dispositivo de exibição da presente invenção pode ser disposto de modo que cada fileira de elemento de imagem no conjunto corresponda ao respectivo par de fileiras de elemento de imagem.

Com a disposição, uma fileira de circuitos fotossensores é fornecida para cada duas fileiras de elemento de imagem. Como tal, o dispositivo de exibição é disposto de modo a ser adequado para o acionamento AC no qual a polaridade do sinal de dados é invertida a cada fileira de elemento de

imagem.

A fim de se solucionar o problema acima, o dispositivo de exibição da presente invenção pode ser disposto de modo que uma pluralidade de respectivos pares de fileira de elemento de imagem seja formada de modo a serem individualmente separados por um espaço equivalente a $k-2$ fileiras de elemento de imagem em um caso no qual uma fileira de elemento de imagem superior das duas fileiras de elemento de imagem de um par mais superior dentre a pluralidade de respectivos pares de fileira de elemento de imagem corresponda a uma fileira k , onde k é um número natural não inferior a 2.

Com a disposição, as duas fileiras de elemento de imagem do par de fileiras de elemento de imagem na fileira k são separadas uma da outra por um espaço equivalente a $k-2$ fileiras de elemento de imagem. Como tal, em um caso no qual os modos de exibição são convertidos um no outro para exibição, modos de exibição esses que possuem resoluções respectivas cujos fatores de multiplicação respectivos são diferentes um do outro a uma razão de fatores de k , é possível se fazer com que as polaridades dos respectivos sinais de dados para as primeira e segunda fileiras de elemento de imagem em cada par de fileiras de elemento de imagem sejam diferentes um do outro para qualquer resolução.

Efeitos Vantajosos da Invenção

Como descrito acima, um dispositivo de exibição da presente invenção é um dispositivo de exibição que é um dispositivo de exibição de matriz ativa, incluindo: um conjunto de uma pluralidade de elementos de imagem, cada um incluindo um eletrodo de elemento de imagem ao qual um sinal de dados é escrito; pelo menos um circuito fotossensor que é fornecido de tal forma a ser inserido no conjunto e que envia um sinal de acordo com uma intensidade da luz de irradiação; e meios de detecção de intensidade de luz para detecção de sinal do pelo menos um circuito fotossensor de modo a detectar a intensidade da luz de irradiação, o pelo menos um circuito fotossensor sendo fornecido respectivamente em uma região entre uma primeira fileira de elemento de imagem e uma segunda fileira de elemento de

imagem adjacente uma à outra compondo um par de elementos de imagem, a primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem incluindo pelo menos uma primeira linha de fileira, separada de uma linha para o pelo menos um circuito fotossensor, do qual uma pegada cobre, como observado em uma primeira direção perpendicular a uma superfície de exibição, pelo menos uma parte de uma área externa sendo externamente adjacente a cada uma das bordas, oposta em uma direção de coluna, de uma pegada do eletrodo de elemento de imagem, as áreas externas com relação à primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem sendo externamente adjacentes a qualquer borda mais próxima das bordas o postas ao pelo menos um circuito fotossensor ou bordas mais distantes das bordas opostas do pelo menos um circuito fotossensor.

Como tal, é possível se fornecer um dispositivo de exibição incluindo um circuito fotossensor que não é facilmente submetido às flutuações potenciais causadas pelo posicionamento dos eletrodos de elemento de imagem perto do circuito fotossensor.

Breve Descrição dos Desenhos

A figura 1 é uma vista plana ilustrando uma apresentação de pixels em um dispositivo de exibição incluindo um circuito fotossensor de acordo com uma modalidade da presente invenção;

A figura 2 é uma vista plana ilustrando em maiores detalhes a apresentação de pixel da figura 1;

A figura 3 é uma vista transversal tirada ao longo da linha B-B' da figura 4;

A figura 4 é um diagrama em bloco ilustrando uma configuração do dispositivo de exibição de acordo com a modalidade da presente invenção;

A figura 5 é um diagrama em bloco de circuito ilustrando uma configuração de um painel de exibição incluído no dispositivo de exibição da figura 4;

A figura 6 é uma vista plana ilustrando como os circuitos fotos-

sensores são dispostos para resolução de conversão de acordo com a modalidade da presente invenção;

A figura 7 é um diagrama em bloco de circuito ilustrando uma configuração de um dispositivo de exibição incluindo um fotossensor de acordo com a técnica convencional;

A figura 8 é um diagrama de circuito ilustrando uma configuração de um circuito fotossensor de acordo com a técnica convencional;

A figura 9 é um gráfico de temporização ilustrando a operação do circuito fotossensor da figura 8;

A figura 10 é uma vista plana ilustrando uma apresentação de pixel em um dispositivo de exibição convencional incluindo o circuito fotossensor da figura 8;

A figura 11 é uma vista plana ilustrando em detalhes a apresentação de pixel da figura 10;

A figura 12 é uma vista transversal tirada ao longo da linha A-A' da figura 11;

A figura 13 é uma vista plana ilustrando outra apresentação de pixel de acordo com a modalidade da presente invenção;

Descrição das Modalidades

Uma modalidade da presente invenção é descrita abaixo com referência às figuras de 1 a 6 e 13.

A figura 4 ilustra uma configuração de um dispositivo de exibição de cristal líquido 1 (dispositivo de exibição) de acordo com a presente modalidade.

O dispositivo de exibição de cristal líquido 1 é um dispositivo de exibição de matriz ativa, e inclui um painel de exibição 2 e um controlador hospedeiro 3.

O painel de exibição 2 possui uma região de exibição/sensor 2a, um acionador de fonte 4 (circuito de acionamento de linha de sinal de dados), um circuito de digitalização de porta 5 (circuito de acionamento de linha de sinal de digitalização), e um circuito de digitalização de sensor 6. A região de exibição/sensor 2a é uma região feita de, por exemplo, silício amorfo, po-

lisilício, silício CG (grão contínuo), ou silício micro cristalino no painel de exibição 2. A região de exibição/sensor 2a inclui pixels e circuitos de sensor SC dispostos em uma matriz. Os pixels e os circuitos de sensor SC são exemplificados na figura 5 referida abaixo.

5 O acionador de fonte 4 é, por exemplo, um acionador COG (chip em vidro), isso é, um chip LSI montado diretamente no painel de exibição 2. O acionador de fonte 4 supre, para as linhas de sinal de dados, sinais de dados para os pixels na região de exibição/sensor 2a. O acionador de fonte 4 processa adicionalmente as saídas dos circuitos de sensor.

10 O circuito de digitalização de porta 5 supre, para as linhas de porta (linhas de sinal de digitalização), sinais de digitalização para uso na escrita de sinais de dados para os pixels na região de exibição/sensor 2a. O circuito de digitalização de sensor 6 supre as voltagens necessárias para os circuitos de sensor na região de exibição/sensor 2a.

15 O controlador hospedeiro 3 é um painel de controle fornecido fora do painel de exibição 2. O controlador hospedeiro 3 supre, para o acionador de fonte 4, (i) dados de exibição a serem supridos para o acionador de fonte 4, (ii) um sinal de relógio, um pulso inicial e similares a serem supridos para o circuito de digitalização de porta 5, e (iii) um sinal de relógio, um pulso
20 inicial, voltagens fonte e similares a serem supridos ao circuito de digitalização de sensor 6. O controlador hospedeiro 3 supre os sinais e voltagens acima para o circuito de digitalização de porta 5 e o circuito de digitalização de sensor 6 através do acionador de fonte 4.

A figura 5 ilustra um exemplo de (i) como a região de exibição/sensor 2a é conectada ao acionador de fonte 4 e (ii) como a região de
25 exibição/sensor 2a é configurada.

Na região de exibição/sensor 2a, um elemento de imagem R PIXR, um elemento de imagem G PIXG, e um elemento de imagem B PIXB constituem um pixel composto. Os circuitos de sensor SC são, cada um, inseridos em um local predeterminado dentro de um conjunto de pixels compostos, isso é, em um local predeterminado dentro de um conjunto de uma
30 pluralidade de elementos de imagem. (Essa configuração é descrita abaixo

com referência às figuras de 1 a 3). Os elementos de imagem PIXR, PIXG e PIXB de cada pixel composto são acionados, por exemplo, pela divisão de tempo durante um período horizontal de acordo com SSD (acionamento de compartilhamento de fonte).

- 5 Os elementos de imagem são, cada um, fornecidos em uma interseção de uma linha de porta GL com uma linha de sinal de dados SL (SLR para R, SLG para G e SLB para B). O elemento de imagem é configurado de modo que um sinal de dados seja escrito em um capacitor de cristal líquido CL com o uso de um TFT M4 servindo como um elemento de seleção.
- 10 Adicionalmente, cada eletrodo de elemento de imagem forma um capacitor de armazenamento C2 entre uma linha de capacitor de armazenamento CS e si mesmos. As linhas de sinal de dados SLR, SLG e SLB são conectadas a um terminal único P do acionador de fonte 4 através de comutadores SWR, SWG e SWB, respectivamente. As cores dos elementos de imagem
- 15 não estão limitadas às três cores acima R, G e B. Dessa forma, os elementos de imagem podem ter qualquer cor.

- Os circuitos de sensor SC são, cada um, conectados a seus elementos de imagem correspondentes, e são, cada um, fornecidos em uma região localizada através dos comutadores SWR, SWG e SWB a partir do
- 20 terminal P. O circuito de sensor SC inclui um amplificador tipo canal n TFT M1, um capacitor C1, e um fotossensor D1, cada um dos quais é equivalente a seu elemento correspondente ilustrado na figura 7. O amplificador TFT M1 possui (i) um terminal de dreno conectado à linha de sinal de dados SLG e (ii) um terminal de fonte conectado à linha de sinal de dados SLR. O capacitor C1 e o fotossensor D1 são conectados um ao outro em série em um nó
- 25 NetA localizado no lado de catodo do fotossensor D1. O nó NetA é conectado a uma porta do amplificador TFT M1. O capacitor C1 possui uma segunda extremidade conectada ao circuito de digitalização de sensor 6 através de uma linha correspondente dentre as linhas de leitura RW (equivalentes à
- 30 linha de seleção de fileira RS na figura 7) fornecida para as respectivas fileiras de pixel compostas. O fotossensor D1 possui um anodo conectado ao circuito de digitalização de sensor 6 através de uma linha correspondente

dentre as linhas de reconfiguração RST (equivalente à linha de reconfiguração RST na figura 7) fornecida para as respectivas fileiras de elemento de imagem. A linha de leitura RW em cada fileira de elemento de imagem é conectada à segunda extremidade de cada capacitor C1 na fileira de elemento de imagem. A linha de reconfiguração RST em cada fileira de elemento de imagem é conectada ao anodo de cada fotossensor D1 na fileira de elemento de imagem. A linha de sinal de dados SLG possui uma extremidade localizada a partir do terminal P cuja extremidade é conectada a uma fonte de voltagem V0 através de um comutador SWS.

10 O acionador de fonte 4 inclui um circuito de entrada/saída de fonte 47 possuindo saídas, cada uma conectada a um terminal P. O circuito de saída de fonte 47 inclui estágios, cada um constituído por um par de (i) um armazenador 47a incluindo um seguidor de voltagem de um amplificador operacional e (ii) uma seção de comutador 47b. Cada um dos estágios é
15 conectado a um terminal P. O armazenador 47a possui (i) um terminal de entrada conectado a uma saída de um circuito de conversão DA 46 e (ii) uma saída conectada ao terminal P. A seção de comutador 47b é um circuito para comutar entre a conexão e desconexão entre um terminal de entrada de um circuito de conversão AD 45 e o terminal P. O circuito de conversão
20 DA 46 utiliza sua fonte de voltagem dedicada e GND, ao passo que o circuito de conversão AD 45 utiliza sua fonte de voltagem dedicada e GND.

Durante um período de exibição para a realização da exibição na região de exibição/sensor 2a, com o uso de elementos de imagem, o armazenador 47a é eletricamente ativado, enquanto a seção de comutação 47b
25 desconecta o terminal de entrada do circuito de conversão AD 45 do terminal P. Como tal, as saídas de fonte (sinais de dados) Vd dos respectivos R, G e B são sequencialmente supridas para a região de exibição/sensor 2a. Na região de exibição/sensor 2a, os comutadores SWR, SWG e SWB são sequencialmente ligados de uma forma de compartilhamento de tempo. Como
30 tal, as saídas de fonte Vd são sequencialmente supridas para as linhas de sinal de dados SLR, SLG e SLB, respectivamente, de modo que a exibição seja realizada com o uso dos elementos de imagem PIXR, PIXG e PIXB.

Durante esse período de exibição, o comutador SWS é desligado.

Durante um período de acionamento de sensor para detecção na região de exibição/sensor 2a uma intensidade da luz emitida por um dispositivo de luz de fundo ou luz externa, os comutadores SWR, SWG, SWB
5 são desligados e o comutador SWS é ligado de modo que a linha de sinal de dados SLG seja conectada à fonte de voltagem V0. Adicionalmente, de uma forma ilustrada na figura 9, o capacitor C1 é carregado de antemão a uma voltagem predeterminada em uma direção de avanço do fotossensor D1. Como tal, a porta do amplificador TFT M1 possui uma voltagem durante esse período para detecção de intensidade de luz, voltagem essa que corresponde à intensidade de luz emitida para o fotossensor D1. Com a disposição, uma voltagem correspondente à intensidade de luz detectada é suprida para a linha de sinal de dados SLR. O comutador SWR é então ligado de modo que a linha de sinal de dados SLR seja conectada ao terminal P do
10 acionador de fonte 4. Note-se que a linha de sinal de dados conectada à fonte de voltagem V0 durante o período de acionamento de sensor não é necessariamente a linha de sinal de dados SLG. Ao invés disso, a linha de sinal de dados B pode ser conectada à fonte de voltagem V0 de modo a servir como uma linha de fonte de voltagem para o amplificador TFT M1. Alternativamente, as linhas de sinal de dados G e B podem servir como uma linha de
15 fonte de voltagem para o amplificador TFT M1, e podem ser conectadas simultaneamente à fonte de voltagem V0.

Durante o período de acionamento de sensor, (i) o armazenador 47a do acionador de fonte 4 é desconectado de sua fonte de voltagem de modo que o armazenador 47a tenha uma saída em um estado de alta impedância, e (ii) a seção de comutação 47b conecte o terminal de entrada do
25 circuito de conversão AD 45 ao terminal P. Como tal, uma voltagem de sensor Vs, isso é, uma saída analógica do circuito de sensor SC, é suprida para o circuito de conversão AD 45. O circuito de conversão AD 45 então converte a voltagem de sensor suprida Vs em dados digitais. Os dados digitais são
30 utilizados por um circuito de processamento subsequente como resultado da detecção de intensidade de luz.

Como descrito acima, o acionador de fonte 4 funciona como meios de detecção de intensidade de luz para detectar a intensidade de luz emitida para o fotossensor D1.

5 A figura 1 ilustra uma apresentação ilustrativa dos pixels compostos PIX e dos circuitos de sensor descritos acima SC na região de exibição/sensor 2a.

A figura 1 é uma vista plana, como observado em uma direção perpendicular a uma superfície de exibição, que ilustra configurações respectivas de pixels compostos PIX(1) e PIX(2) alinhados em uma direção de
10 coluna em uma coluna m. O pixel composto PIX(1) inclui um elemento de imagem R PIXR(1), um elemento de imagem G PIXG(1), e um elemento de imagem B PIXB(1) alinhados em uma direção de fileira. O pixel composto PIX(2) inclui um elemento de imagem R PIXR(2), um elemento de imagem G PIXG(2), e um elemento de imagem B PIXB(2) alinhados na direção de filei-
15 ra. Os pixels compostos PIX(1) e PIX(2) são separados um do outro por uma região na qual um circuito de sensor SC é fornecido.

Como descrito acima, a região de exibição/sensor 2a da presente modalidade inclui um ar de fileiras de elemento de imagem 20 feito de duas fileiras de elemento de imagem R1 e R2 que são adjacentes uma à outra
20 e que são separadas uma da outra por uma região na qual um circuito de sensor SC é fornecido, como representado pelos pixels compostos PIX(1) e PIX(2). A descrição abaixo utiliza a frase "primeira fileira de elemento de imagem" para se referir a uma fileira de elemento de imagem R1 do par de fileiras de elemento de imagem 20, fileira de elemento de imagem R1 essa
25 que inclui o pixel composto PIX(1). A descrição abaixo utiliza a frase "segunda fileira de elemento de imagem" para se referir a uma fileira de elemento de imagem R2 do par de fileiras de elemento de imagem 20, fileira de elemento de imagem R2 essa que inclui o pixel composto PIX(2). Com o painel de exibição 2, o dispositivo de exibição pode ser acionado pelo acionamento
30 AC de modo que os pixels compostos PIX(1) e PIX(2) recebam seus respectivos sinais de dados possuindo suas respectivas polaridades que são opostas uma à outra.

Os pares de fileira de elemento de imagem 20 ilustrados na figura 1 podem ser fornecidos de forma ininterrupta na direção de coluna, ou podem ser fornecidos na direção de coluna como individualmente separados um do outro por um espaço equivalente a um número predeterminado de fileiras de elemento de imagem. Essa disposição é descrita abaixo em detalhes.

Na fileira de elemento de imagem R1, o elemento de imagem R PIXR(1) inclui um eletrodo de elemento de imagem ER(1), um TFT M4, e um capacitor de armazenamento C2; o elemento de imagem G PIXG(1) inclui um eletrodo de elemento de imagem EG(1), um TFT M4, e um capacitor de armazenamento C2; e o elemento de imagem B PIXB(1) inclui um eletrodo de elemento de imagem EB(1), um TFT M4, e um capacitor de armazenamento C2. Na fileira de elemento de imagem R2, o elemento de imagem R PIXR(2) inclui um eletrodo de elemento de imagem ER(2), um TFT M4, e um capacitor de armazenamento C2; o elemento de imagem G PIXG(2) inclui um eletrodo de elemento de imagem EG(2), um TFT M4, e um capacitor de armazenamento C2; e o elemento de imagem B PIXB(2) inclui um eletrodo de elemento de imagem EB(2), um TFT M4, e um capacitor de armazenamento C2.

Na vista plana, a linha de capacitor de armazenamento (primeira linha de fileira) CS(1) na fileira de elemento de imagem R1 possui uma pegada que cobre pelo menos uma parte de uma área externa sendo externamente adjacente a uma borda de uma pegada dos eletrodos de elemento de imagem ER(1), EG(1) e EB(1) na direção de coluna. Adicionalmente, na vista plana, a linha de capacitor de armazenamento (primeira linha de fileira) CS(2) na fileira de elemento de imagem R2 possui uma pegada que cobre pelo menos uma parte de uma área externa sendo externamente adjacente a uma borda de uma pegada dos eletrodos de elemento de imagem ER(2), EG(2) e EB(2) na direção de coluna. A figura 2 ilustra um exemplo prático de padrões na vista plana. Como ilustrado na figura 2, toda a pegada da linha de capacitor de armazenamento CS(1) nesse exemplo se estende, através da área externa sendo externamente adjacente à pegada dos eletrodos de elemento de imagem ER(1), EG(1) e EB(1) na direção de coluna. Adicional-

mente, toda a pegada da linha de capacitor de armazenamento CS(2), nesse exemplo, se estende através da área externa sendo externamente adjacente à pegada dos eletrodos de elemento de imagem ER(2), EG(2), e EB(2) na direção de coluna. Note-se que para a simplificação, a figura 2 omite as configurações dos respectivos elementos de imagem além do elemento de imagem B.

As linhas de capacitor de armazenamento CS(1) e CS(2) podem ser alternativamente dispostas como se segue: A linha de capacitor de armazenamento CS(1) é, como ilustrado na figura 13, possuir uma pegada na qual (i) uma parte csx da linha de capacitor de armazenamento CS(1) se estende através da área externa sendo externamente adjacente a uma pegada dos eletrodos de elemento de imagem ER(1), EG(1) e EB(1) na direção de coluna, e (ii) uma parte restante csy da linha de capacitor de armazenamento CS(1) se estende em uma camada sob os eletrodos de elemento de imagem ER(1), EG(1) e EB(1), isso é, através da pegada dos eletrodos de elemento de imagem ER(1), EG(1) e EB(1); e a linha de capacitor de armazenamento CS(2) é, como ilustrado na figura 13, possui uma pegada na qual (i) uma parte csx da linha de capacitor de armazenamento CS(2) se estende através da área externa sendo externamente adjacente a uma pegada dos eletrodos de elemento de imagem ER(2), EG(2) e EB(2) na direção de coluna, e (ii) uma parte restante csy da linha de capacitor de armazenamento CS(2) se estende em uma camada sob os eletrodos de elemento de imagem ER(2), EG(2) e EB(2), isso é, através da pegada dos eletrodos de elemento de imagem ER(2), EG(2) e EB(2).

A linha de capacitor de armazenamento CS(1) em cada par de fileiras de elemento de imagem 20 possui uma pegada que cobre pelo menos uma parte da área externa sendo externamente adjacente à pegada dos eletrodos de elemento de imagem ER(1), EG(1) e EB(1) na direção de coluna de modo a estar mais distante de um circuito de sensor SC intercalado entre o par de fileiras de elemento de imagem 20. A linha de capacitor de armazenamento CS(2) em cada par de fileiras de elemento de imagem 20 possui

uma pegada que cobre pelo menos uma parte da área externa sendo externamente adjacente à pegada dos eletrodos de elemento de imagem ER(2), EG(2) e EB(2) na direção de coluna de modo a estar mais distante de um circuito de sensor SC intercalado entre o par de fileiras de elemento de imagem 20. Alternativamente, as linhas de capacitor de armazenamento CS(1) e CS(2) em cada par de fileiras de elemento de imagem 20 podem ser dispostas de modo que (i) a linha de capacitor de armazenamento CS(1) possua uma pegada que cobre pelo menos uma parte da área externa sendo externamente adjacente à pegada dos eletrodos de elemento de imagem ER(1), EG(1) e EB(1) na direção de coluna de modo a estar mais perto do circuito fotossensor SC intercalado entre o par de fileiras de elemento de imagem 20 e que (ii) a linha de capacitor de armazenamento CS(2) possua uma pegada que cobre pelo menos uma parte da área externa sendo externamente adjacente à pegada dos eletrodos de elemento de imagem ER(2), EG(2), e EB(2) na direção de coluna de modo a estar mais perto do circuito fotossensor SC intercalado entre o par de fileiras de elemento de imagem 20.

Como descrito acima, as linhas de capacitor de armazenamento CS das fileiras de elemento de imagem R1 e R2 de cada par de fileiras de elemento de imagem 20 possuem, cada uma, uma pegada que possui uma área externa que é, como observado na direção perpendicular à superfície de exibição, externamente adjacente às bordas mais próximas das bordas opostas para um circuito de sensor SC fornecido em uma região entre as fileiras de elemento de imagem R1 e R2 ou as bordas mais distantes das bordas opostas a partir do circuito de sensor SC fornecido na região entre as fileiras de elemento de imagem R1 e R2.

O dispositivo de exibição pode ser acionado pelo acionamento AC de modo que os pixels compostos PIX(1) e PIX(2) recebam seus respectivos sinais de dados que são opostos em polaridade um ao outro. Como tal, os eletrodos de elemento de imagem ER(1), EG(1) e EB(1) do pixel composto PIX(1) retêm, cada um, um potencial de dados de uma polaridade positiva ou uma polaridade negativa, ao passo que os eletrodos de elemento de imagem ER(2), EG(2) e EB(2) do pixel composto PIX(2) retêm, cada um, um

potencial de dados de uma polaridade oposta à polaridade acima (ver figura 1). O circuito de sensor SC é, dessa forma, submetido às flutuações potenciais causadas por (i) o pixel composto PIX(1) através de capacitâncias parasíticas Cr1, Cg1, e Cb1 dos eletrodos de elemento de imagem respectivos ER(1), EG(1) e EB(1) e (ii) o pixel composto PIX(2) através das capacitâncias parasíticas Cr2, Cg2, e Cb2 dos respectivos eletrodos de elemento de imagem ER(2), EG(2) e EB(2). Nesse caso, no entanto, os eletrodos de elemento de imagem ER(1), EG(1) e EB(1) são posicionados com relação aos eletrodos de elemento de imagem ER(2), EG(2) e EB(2) de modo que um estado próximo a um estado equilibrado seja alcançado para o circuito de sensor SC. As flutuações em potencial acima são consequentemente pequenas visto que um efeito dos eletrodos de elemento de imagem ER(1), EG(1) e EB(1) que cancela o dos eletrodos de elemento de imagem ER(2), EG(2) e EB(2).

Como tal, é possível se fornecer um dispositivo de exibição incluindo um circuito fotossensor que não é facilmente submetido às flutuações potenciais causadas pelo posicionamento dos eletrodos de elemento de imagem perto do circuito fotossensor. Em particular, o exemplo da figura 1 inclui os pixels compostos PIX(1) e PIX(2) nas fileiras de elemento de imagem respectivas R1 e R2, pixels compostos esses PIX(1) e PIX(2) que possuem seus padrões respectivos que alcançam a simetria na vista plana, com o circuito sensor SC como um centro, com relação à direção de coluna. O circuito sensor SC é, dessa forma, apenas extremamente ligeiramente submetido às flutuações potenciais.

Adicionalmente, como ilustrado na figura 2, a linha de porta GL(1) é fornecida de modo a se estender em uma camada sob os eletrodos de elemento de imagem ER(1), EG(1) e EB(1), ao passo que a linha de porta GL(2) é fornecida de modo a se estender em uma camada sob os eletrodos de elemento de imagem ER(2), EG(2) e EB(2). Especificamente, na vista plana, a linha de porta (segunda linha de fileira) GL(1) na fileira de elemento de imagem R1 possui uma pegada que cobre qualquer parte de uma área interna ao invés de uma área externa sendo externamente adjacente à pe-

gada dos eletrodos de elemento de imagem ER(1), EG(1) e EB(1) na direção de coluna. Adicionalmente, na vista plana, a linha de porta (segunda linha de fileira) GL(2) na fileira de elemento de imagem R2 possui uma pegada que cobre qualquer parte de uma área interna ao invés da área externa sendo

5 externamente adjacente à pegada dos eletrodos de elemento de imagem ER(2), EG(2) e EB(2) na direção de coluna.

A região interna acima para a linha de porta GL(1) pode ser localizada dentro de uma região possuindo uma abrangência SP1 na direção de coluna, abrangência essa SP1 que é definida pelas duas bordas de eletrodo

10 de elemento de imagem Ea1 e Eb1. A linha de porta GL(1) em cada par de fileiras de elemento de imagem 20 possui uma pegada cobrindo uma parte da região interna com relação aos eletrodos de elemento de imagem ER(1), EG(1) e EB(1) que estão mais perto da borda de eletrodo de elemento de

15 imagem Eb1 das duas bordas, que é a borda mais distante de um circuito sensor SC intercalado entre o par de fileiras de elemento de imagem 20. a região interna acima para a linha de porta GL(2) pode ser localizada dentro de uma região possuindo uma abrangência SP2 na direção de coluna, abrangência essa SP2 que é definida por duas bordas de eletrodo de elemento de imagem Ea2 e Eb2. A linha de porta GL(2) em cada par de fileiras de

20 elemento de imagem 20 possui uma pegada cobrindo uma parte da região interna com relação aos eletrodos de elemento de imagem ER(2), EG(2) e EB(2) e está mais perto da borda de eletrodo de elemento de imagem eB2 das duas bordas, que é a borda mais distante de um circuito sensor SC intercalado entre o par de fileiras de elemento de imagem 20. Alternativamen-

25 te, as linhas de porta GL(1) e GL(2) podem ser dispostas de modo que (i) a linha de porta GL(1) tenha uma pegada cobrindo uma parte da região interna com relação aos eletrodos de elemento de imagem ER(1), EG(1) e EB(1) e está mais perto da borda de eletrodo de elemento de imagem Ea1, que é a borda mais próxima do circuito de sensor SC intercalado entre o par de filei-

30 ras de elemento de imagem 20, e (ii) a linha de porta GL(2) possui uma pegada cobrindo uma parte da região interna com relação aos eletrodos de elemento de imagem ER(2), EG(2) e EB(2) e está mais perto da borda de

eletrodo de elemento de imagem Ea2, que é a borda mais próxima do circuito de sensor SC intercalado entre o par de fileiras de elemento de imagem 20.

Como descrito acima, as linhas de porta respectivas GL nas fileiras de elemento de imagem R1 e R2 em cada par de fileiras de elemento de
5 imagem 20 possuem, cada uma, uma pegada que possui uma região interna que está presente dentro de uma abrangência na direção da coluna, abrangência essa que é definida por duas bordas de eletrodo de elemento de imagem, as regiões internas sendo fornecidas de modo que cada uma das
10 linhas de porta GL seja, como observado na direção perpendicular à superfície de exibição, mais perto (i) de uma primeira borda dentre as duas bordas de eletrodo de elemento de imagem, a primeira sendo mais próxima de um circuito de sensor SC fornecido em uma região entre as fileiras de elemento de imagem R1 e R2, ou (ii) de uma segunda borda dentre as duas bordas de
15 eletrodo de elemento de imagem, a segunda sendo mais distante do circuito de sensor SC.

Com a disposição, os eletrodos de elemento de imagem ER(1), EG(1) e EB(1) são posicionados com relação aos eletrodos de elemento de imagem ER(2), EG(2) e EB(2) de modo que um estado próximo a um estado
20 equilibrado seja alcançado para o circuito de sensor SC. Adicionalmente, os eletrodos de elemento de imagem ER, EG e EB são posicionados com relação à linha de porta GL, fornecidos perto dos eletrodos de elemento de imagem ER, EG e EB na direção da espessura do painel, de modo que um estado próximo a um estado equilibrado seja alcançado para o circuito de sensor SC. Como resultado disso, o circuito de sensor SC é adicionalmente me-
25 nos provável de ser submetido às flutuações em potencial causadas pelos padrões vizinhos.

As linhas de porta GL(1) e GL(2) e as linhas de capacitor de armazenamento CS(1) e CS(2) são, cada uma, feitas de um metal de porta.
30 Os eletrodos de elemento de imagem ER(1), EG(1) e EB(1), ER(2), EG(2) e EB(2) são, cada um, por exemplo, um eletrodo transparente feito de ITO ou similar, e são fornecidos em uma camada acima do metal de porta.

As linhas de capacitor de armazenamento CS(1) e CS(2) formam, cada uma um capacitor de armazenamento C2 entre cada eletrodo correspondente 101 e si mesmas. O eletrodo 101 é feito de uma camada de material Si, e é fornecido em uma camada abaixo do metal de porta. Nos
 5 exemplos das figuras 2 e 13, o eletrodo 101 é direcionado através de um percurso que é dobrado em um dreno do TFT M4 e que é dobrado de volta em uma parte que se sobrepõe a uma linha correspondente dentre as linhas de capacitor de armazenamento CS(1) e CS(2). O eletrodo 101 pode, no entanto, ser estendido de qualquer forma. O eletrodo 101 pode, por exem-
 10 plo, ser dobrado de modo a conectar de forma linear o TFT M4 a uma posição na qual o eletrodo 101 se sobrepõe a uma linha correspondente dentre as linhas de capacitor de armazenamento CS(1) e CS(2). Uma região sobreposta entre o eletrodo 101 e uma linha correspondente dentre as linhas de capacitor de armazenamento CS(1) e CS(2), região na qual um capacitor de
 15 armazenamento C2 é formado, é ajustada para um tamanho desejado.

O dispositivo de exibição inclui adicionalmente linhas de fonte SLR(m), SLG(m), e SLB(m) para R, G e B, respectivamente. As linhas de fonte SLR(m), SLG(m) e SLB(m) correspondem, cada uma, à linha de dados 6' ilustrada na figura 7. Como ilustrado na figura 11, as linhas de fonte
 20 SLR(m), SLG(m) e SLB(m) são fornecidas em uma camada acima das linhas de porta GL(1) e GL(2) e as linhas de capacitor de armazenamento CS(1) e CS(2).

Como ilustrado na figura 2, o circuito de sensor SC inclui um amplificador TFT M1, um fotossensor D1 e um capacitor C1. O amplificador
 25 TFT M1, o fotossensor D1 e o capacitor C1 são todos fornecidos em uma região localizada, na vista plana, entre uma linha de reconfiguração RST e uma linha de leitura RW, ambas as quais se estendem na direção de fileira. A linha de reconfiguração RST e a linha de leitura RW serve como lados opostos de uma região do circuito de sensor SC, lados esses que se alinham
 30 na direção de coluna. A linha de reconfiguração RST e a linha de leitura RW são criadas, cada uma, de metal de porta.

O amplificador TFT M1, o fotossensor D1, e o capacitor C1 de

cada circuito de sensor são conectados um ao outro em um nó NetA através de um condutor de interconexão 102. O condutor de interconexão 102 é feito de camada de material Si, e é fornecido em uma camada abaixo do metal de porta. Os circuitos de sensor podem, cada um, incluir adicionalmente uma
5 proteção contra luz em uma camada sob o fotossensor D1.

A figura 3 é uma vista transversal tirada ao longo da linha B-B' da figura 2.

O condutor de interconexão 102 do circuito de sensor SC forma
(i) a capacitância parasítica Cb1 entre o eletrodo de elemento de imagem
10 EB(1) e si mesmo e (ii) a capacitância parasítica Cb2 entre o eletrodo de elemento de imagem EB(2) e si mesma. O eletrodo de elemento de imagem EB(1) possui um potencial de dados que é oposto em polaridade a um potencial de dados do eletrodo de elemento de imagem EB(2). Um efeito do eletrodo de elemento de imagem EB(1) em um potencial do condutor de interconexão 102 cancela um efeito do eletrodo de elemento de imagem EB(2)
15 no potencial do condutor de interconexão 102. Adicionalmente, o posicionamento das linhas de porta GL(1) e GL(2) com relação ao condutor de interconexão 102 alcança um estado próximo a um estado equilibrado. Dessa forma, o efeito do eletrodo de elemento de imagem EB(1) no potencial do condutor de interconexão 102 tem mais chances de cancelar o efeito do eletrodo de elemento de imagem EB(2) no potencial do condutor de interconexão 102.
20

Como tal, de acordo com a presente modalidade, o potencial no nó NetA é menos provável de ser afetado de forma defeituosa pelos potenciais de seus padrões vizinhos de modo a estar fora de uma faixa de valores designados.
25

Os exemplos das figuras de 1 a 3 ilustram, cada um, uma configuração incluindo (i) uma linha de capacitor de armazenamento CS como a primeira linha de fileira e (ii) uma linha de porta GL como a segunda linha de fileira. A presente invenção não é, no entanto, limitada a isso. A presente invenção pode, dessa forma, incluir (i) uma linha de porta GL como a primeira
30 linha de fileira e (ii) uma linha de capacitor de armazenamento como a

segunda linha de fileira. Adicionalmente, as primeira e segunda linhas de fileira, podem, cada uma, ser uma linha de fileira além da linha de capacitor de armazenamento CS e a linha de porta GL.

5 A presente invenção engloba uma configuração que inclui a primeira linha de fileira, mas não inclui a segunda linha de fileira. Nesse caso, a primeira linha de fileira é, por exemplo, uma linha de porta GL.

O dispositivo de exibição pode ser disposto de modo que a primeira linha de fileira seja uma linha de capacitor de armazenamento CS e que ambas (i) a primeira linha de fileira da fileira de elemento de imagem R1 de cada par de fileiras de elemento de imagem 20 e (ii) a primeira linha de fileira da fileira de elemento de imagem R2 de cada par de fileiras de elemento de imagem 20 possuam, cada uma, uma pegada que possui áreas externas que são, como observado na primeira direção, externamente adjacentes às bordas mais distantes das bordas opostas do circuito de sensor SC. Nesse caso, as linhas de capacitor de armazenamento CS nas respectivas fileiras de elemento de imagem R1 e R2 podem ser acionadas de modo a não estarem opostas uma à outra em fase. Com a disposição, é possível, pela separação das linhas de capacitor de armazenamento CS distantes do circuito de sensor SC, se solucionar o problema no qual é difícil se causar efeitos das linhas de capacitor de armazenamento respectivas CS no potencial do circuito de sensor SC para que se cancelem mutuamente.

O dispositivo de exibição pode ser disposto de modo que a primeira linha de fileira seja uma linha de capacitor de armazenamento CS, e que ambas (i) a primeira linha de fileira da fileira de elemento de imagem R1 de cada par de fileiras de elemento de imagem 20 e (ii) a primeira linha de fileira da fileira de elemento de imagem R2 de cada par de fileiras de elemento de imagem 20 possuam, cada uma, uma pegada que possui áreas externas que são, como observado na primeira direção, externamente adjacentes às bordas mais próximas das bordas opostas para o circuito de sensor SC. Nesse caso, as linhas de capacitor de armazenamento não têm qualquer efeito no potencial do circuito de sensor SC em um caso no qual as linhas de capacitor de armazenamento não são acionadas de modo que ca-

da uma seja constantemente configurada em um potencial fixo. Como tal, no caso onde as linhas de capacitor de armazenamento do dispositivo de exibição não são acionadas, é possível se impedir uma mudança no potencial do circuito de sensor SC.

5 O dispositivo de exibição pode ser disposto de forma que a primeira linha de fileira seja uma linha de porta GL, e que ambas (i) a primeira linha de fileira da fileira de elemento de imagem R1 de cada par de fileiras de elemento de imagem 20 e (ii) a primeira linha de fileira da fileira de elemento de imagem R2 de cada par de fileiras de elemento de imagem 20 sejam fornecidas possuindo, cada uma, uma pegada que possui áreas externas que são, como observado na primeira direção, externamente adjacentes às bordas mais distantes das bordas opostas a partir do circuito de sensor SC. Nesse caso, as linhas de porta GL incluem, cada uma, ambas uma parte conectada ao elemento de seleção de um elemento de imagem e a outra parte. Um eletrodo de elemento de imagem, é, dessa forma, provável de causar um efeito uniforme no potencial do circuito de sensor SC através de uma única linha de porta GL. Como tal, é possível, pela separação das linhas de porta GL distantes do circuito de sensor SC, se solucionar facilmente o problema no qual é necessário se fazer com que os efeitos das respectivas primeira e segunda fileiras de elemento de imagem se cancelem mutuamente de forma mais precisa.

 O dispositivo de exibição pode ser disposto de modo que a primeira linha de fileira seja uma linha de porta GL, e que ambas (i) a primeira linha de fileira da fileira de elemento de imagem R1 de cada par de fileiras de elemento de imagem 20 e (ii) a primeira linha de fileira da fileira de elemento de imagem R2 de cada par de fileiras de elemento de imagem 20 possuam, cada uma, uma pegada que possui áreas externas que são, como observado na primeira direção, externamente adjacentes às bordas mais próximas das bordas opostas do circuito de sensor SC. Nesse caso também, as linhas de porta GL normalmente não são acionadas quando o circuito de sensor SC é acionado, e, dessa forma, cada uma possui normalmente apenas um pequeno efeito no potencial do circuito de sensor SC. Como tal, é

possível se facilmente impedir uma mudança no potencial do circuito de sensor SC.

A primeira linha de fileira pode incluir alternativamente uma pluralidade de linhas para sinais diferentes um do outro. Adicionalmente, a segunda linha de fileira pode incluir alternativamente uma pluralidade de linhas para sinais diferentes um do outro. A primeira linha de fileira pode, por exemplo, incluir uma linha de capacitor de armazenamento CS e uma linha de porta GL. A segunda linha de fileira pode, por exemplo, incluir uma linha de capacitor de armazenamento CS e uma linha de porta GL. Em um caso no qual as primeira e segunda linhas de fileira são ambas fornecidas, é possível que pelo menos uma das primeira e segunda linhas de fileira inclua tal pluralidade de linhas.

Em cada par de fileiras de elemento de imagem 20, as fileiras de elemento de imagem R1 e R2 possuem seus respectivos números de primeira linha de fileira, números esses que podem ser diferentes um do outro. Essa disposição pode ser aplicada à segunda linha de fileira.

Em um caso onde (i) a primeira linha de fileira da fileira de elemento de imagem R1 em cada par de fileiras de elemento de imagem 20 inclui uma primeira pluralidade de condutores para sinais diferentes um do outro, (ii) a primeira linha de fileira na fileira de elemento de imagem R2 no par de fileiras de elemento de imagem 20 inclui uma segunda pluralidade de condutores para sinais diferentes um do outro e (iii) a primeira pluralidade sendo igual em número à segunda pluralidade, a primeira pluralidade de linhas incluída na primeira linha de fileira na primeira fileira de elemento de imagem pode ser, como observado na direção perpendicular à superfície de exibição, alinhada na direção da coluna em uma ordem diferente de uma ordem na qual a segunda pluralidade de linhas incluída na primeira linha de fileira na segunda fileira de elemento de imagem é alinhada na direção de coluna. Essa disposição pode ser aplicada à segunda linha de fileira também. Com a disposição, é possível se causar efeitos das respectivas primeiras linhas de fileira ou segundas linhas de fileira no potencial do circuito de sensor SC para que se cancelem mutuamente de forma precisa.

Entre quaisquer pares de fileiras de elementos de imagem 20, as respectivas primeiras linhas de fileira ou as respectivas segundas linhas de fileiras podem ser posicionadas diferentemente uma da outra com relação aos elementos de imagem. Como tal, se uma linha é fornecida fora ou dentro

5 pode ser determinado diferentemente para cada par de fileiras de elemento de imagem 20.

Como descrito acima, todas as fileiras de elemento de imagem no conjunto podem ser divididas em pares de fileira de elemento de imagem 20. Nesse caso, uma fileira de circuitos de sensor SC é fornecida para cada

10 duas fileiras de elemento de imagem. Como resultado disso, é possível se fornecer um dispositivo de exibição adequadamente disposto para acionamento AC no qual as polaridades dos sinais de dados são invertidas a cada fileira de elemento de imagem.

Como descrito acima, os pares de fileira de elemento de imagem

15 20 podem ser fornecidos de modo a serem separados um do outro por um espaço equivalente a um número predeterminado de fileiras de elemento de imagem. Os elementos de imagem não constituindo os pares de fileira de elemento de imagem 20 podem ser fornecidos em um padrão que não é particularmente limitado no sentido. Nesse caso, em particular, os pares de filei-

20 ra de elemento de imagem 20 podem ser fornecidos de modo a serem separados um do outro por um espaço equivalente a $k-2$ fileiras de elemento de imagem, em um caso no qual um par de fileiras de elemento de imagem mais superior 20 entre os pares de fileira de elemento de imagem 20 inclui duas fileiras de elemento de imagem das quais uma fileira de elemento de

25 imagem superior é uma fileira de elemento de imagem k (onde k é um número natural não inferior a 2).

Com a disposição, as duas fileiras de elemento de imagem do par de fileiras de elemento de imagem na fileira k são separadas uma da outra por um espaço equivalente a $k-2$ fileiras de elemento de imagem. Co-

30 mo tal, em um caso no qual os modos de exibição são convertidos um ao outro para exibição, modos de exibição esses que possuem resoluções verticais respectivas cuja multiplicação de fatores respectiva é diferente uma da

outra em uma razão de fatores de k , é possível se fazer com que as polaridades dos respectivos sinais de dados para as primeira e segunda fileiras de elemento de imagem em cada par de fileiras de elemento de imagem sejam diferentes uma da outra para qualquer resolução vertical. Isso é adicionalmente descrito abaixo com referencia a um exemplo específico ilustrado na figura 6.

A figura 6 ilustra uma disposição de um painel de exibição 2 que pode realizar a exibição com dois modos de resolução, isso é, um modo VGA e um modo QVGA. A figura 6 ilustra (i) com linhas tracejadas, as regiões em cada uma das quais os circuitos de sensor SC são inseridos, e (ii) pares de fileira de elemento de imagem 20 incluindo, cada um, duas fileiras de elemento de imagem separadas pelos circuitos de sensor SC. Um par de fileiras de elemento de imagem mais superior 20 é criado a partir de uma fileira de elemento de imagem na segunda fileira e uma fileira de elemento de imagem na terceira fileira. O par de fileiras de elemento de imagem mais superior 20 é seguido por outro par de fileiras de elemento de imagem 20 sem qualquer fileira de elemento de imagem entre as mesmas. Esse é o caso de $k = 2$. Com a disposição, visto que os fatores do número 2 são 1 e 2, a exibição de inversão de polaridade é compatível entre os modos QVGA e VGA possuindo as resoluções verticais respectivas que são diferentes uma da outra em uma razão de 1:2. Em outras palavras, no modo VGA ou no modo QVGA possuindo uma resolução vertical, metade do modo VGA, quaisquer duas fileiras de elemento de imagem separadas por uma fileira dos circuitos de sensor SC podem possuir polaridades respectivas dos sinais de dados, polaridades essas que são opostas uma à outra.

Em um caso de $k = 3$, a exibição de reversão de polaridade é compatível entre dois modos possuindo resoluções verticais respectivas que são diferentes uma da outra em uma razão de 1:3. Em um caso de $k = 4$, visto que os fatores do número 4 são 1, 2 e 4, a exibição de reversão de polaridade é compatível entre resoluções verticais possuindo uma razão de 1:2:4. Como tal, é possível se alcançar uma compatibilidade entre quaisquer resoluções verticais.

A presente modalidade é um exemplo que inclui um único circuito de sensor SC para cada pixel composto incluindo três elementos de imagem de R, G e B. A presente invenção não é, no entanto, limitada a isso. Os circuitos de sensor SC podem, portanto, ser fornecidos em qualquer razão.

5 Por exemplo, um único circuito de sensor pode ser fornecido para cada pluralidade de pixels compostos. Adicionalmente, os circuitos de sensor SC não são necessariamente configurados como descrito no exemplo acima, e podem, dessa forma, ser configurados de qualquer forma. Como tal, os circuitos de sensor SC podem ser, cada um, (i) um fotossensor D1 incluindo um
10 transistor conectado por diodo (ii) uma pluralidade de fotossensores D1 conectados em paralelo ou em série, ou (iii) uma pluralidade de capacitores C1 dispostos de forma dispersa em uma região de circuito de sensor. A saída do sensor pode ser suprida para uma das linhas de sinal de dados de R, G e B, ou suprida para uma linha fornecida, separadamente das linhas de sinal
15 de dados, especialmente para a saída do sensor. A linha de fonte de voltagem para cada circuito de sensor SC pode ser uma das linhas de sinal de dados para R, G e B que não seja uma linha de sinal de dados para a qual a saída de sensor seja suprida, ou pode ser sua linha de fonte de voltagem dedicada fornecida de modo a servir especificamente como tal.

20 O acionador de fonte 4 no exemplo acima é um acionador COG. O acionador de fonte 4 da presente invenção não é, no entanto, limitado a tal acionador de cristal líquido COG montado no vidro. Como tal, o acionador de fonte 4 pode, por exemplo, ser (i) um acionador TCP não montado em um painel ou (ii) um acionador, montado em um painel externo, que supre saídas analógicas diretamente para um painel.
25

Visto que um acionador COG possui um número limitado de saídas, o método SSD no exemplo acima é vantajoso visto que é desnecessário para se aumentar o número de saídas. A presente invenção pode empregar, além do método SSD, o acionamento sequencial em linha normal ou
30 acionamento sequencial dot.

De acordo com o exemplo acima, um bloco de conversão AD para converter dados de sensor sem dados digitais é incluído em um acionador

COG. A presente invenção não é, no entanto, limitada a isso. Como tal, o bloco de conversão AD pode, por exemplo, ser montado em um painel externo, ou incluído em um painel como um bloco SSD.

- 5 A presente invenção não está limitada à descrição das modalidades acima, mas pode ser alterada de várias formas por uma pessoa versada na técnica dentro do escopo das reivindicações. Qualquer modalidade baseada em uma combinação de meios técnicos adequadamente alterada dentro do escopo das reivindicações também é englobada no escopo técnico da presente invenção.

10 Aplicabilidade Industrial

A presente invenção é adequadamente aplicável, por exemplo, à autenticação de impressões digitais envolvendo o uso de um fotossensor ou em um dispositivo de exibição incluindo um painel de toque.

Listagem de Referência

1		Dispositivo de exibição de cristal líquido (dispositivo de exibição)
4		acionador de fonte (meios de detecção de intensidade de luz)
5	20	par de fileiras de elemento de imagem
	M1	amplificador TFT
	C1	capacitor
	D1	fotossensor
	SC	circuito de sensor (circuito fotossensor)
10	CS(1), CS(2)	linha de capacitor de armazenamento (primeira linha de fileira)
	GL(1), GL(2)	linha de porta (linha de sinal de digitalização; segunda linha de fileira)
	R1	fileira de elemento de imagem (primeira fileira de elemento de imagem)
15	R2	fileira de elemento de imagem (segunda fileira de elemento de imagem)

REIVINDICAÇÕES

1. Dispositivo de exibição que é um dispositivo de exibição de matriz ativa, compreendendo:

um conjunto de uma pluralidade de elementos de imagem, cada um incluindo um eletrodo de elemento de imagem ao qual um sinal de dados é escrito;

pelo menos um circuito de fotossensor que é fornecido de tal forma a ser inserido no conjunto e que envia um sinal de acordo com uma intensidade de luz de irradiação; e

um dispositivo de detecção de intensidade de luz para detectar o sinal de pelo menos um circuito fotossensor de modo a detectar a intensidade da luz de irradiação;

o pelo menos um circuito de fotossensor sendo fornecido de forma respectiva em uma região entre uma primeira fileira de elemento de imagem e uma segunda fileira de elemento de imagem adjacente uma à outra compondo um par de elementos de imagem;

a primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem incluindo, cada uma, pelo menos uma primeira linha de fileira, separada de uma linha para o pelo menos um circuito de fotossensor, do qual uma pegada cobre, como ilustrado em uma primeira direção perpendicular a uma superfície de exibição, pelo menos uma parte de uma área externa sendo externamente adjacente a uma das bordas, oposta em uma direção de coluna, de uma pegada do eletrodo de elemento de imagem,

as áreas externas com relação à primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem do par de fileiras de elemento de imagem respectivas sendo externamente adjacentes às bordas mais próximas das bordas opostas para pelo menos um circuito de fotossensor ou bordas mais distantes das bordas opostas a partir do pelo menos um circuito de fotossensor.

2. Dispositivo de exibição, de acordo com a reivindicação 1, em que:

a primeira fileira de elemento de imagem e a segunda fileira de

elemento de imagem incluem adicionalmente, cada uma, pelo menos uma segunda linha de fileira, separada da linha para pelo menos um circuito fotossensor, do qual uma pegada cobre qualquer parte de uma área interna ao invés da área externa como observado na primeira direção;

5 a área interna está presente dentro da abrangência na direção de coluna, a abrangência sendo definida por duas bordas de eletrodo de elemento de imagem incluindo uma primeira borda de eletrodo de elemento de imagem e uma segunda borda de eletrodo de elemento de imagem, a primeira borda de eletrodo de elemento de imagem estando mais perto do
10 pelo menos um circuito fotossensor do que a segunda borda de eletrodo de elemento de imagem; e

as áreas internas com relação à primeira fileira de elemento de imagem e à segunda fileira de elemento de imagem do par de fileiras de elemento de imagem respectivas são, como observado na primeira direção,
15 ambas internamente adjacentes de forma mais próxima à primeira borda de eletrodo de elemento de imagem do que a segunda borda de eletrodo de elemento de imagem ou mais próxima à segunda borda de eletrodo de elemento de imagem do que a primeira borda de eletrodo de elemento de imagem.

20 3. Dispositivo de exibição, de acordo com a reivindicação 1 ou 2, em que:

a pelo menos uma primeira linha de fileira é uma linha de capacitor de armazenamento; e

ambas (i) a pelo menos uma primeira linha de fileira da primeira
25 fileira de elemento de imagem do par respectivo de fileiras de elemento de imagem e (ii) a pelo menos uma primeira linha de fileira da segunda fileira de elemento de imagem do par respectivo de fileira de elemento de imagem é fornecida de modo que das áreas externas com relação à primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem do par de
30 fileiras de elemento de imagem respectivo são, como observado na primeira direção, ambas adjacentes externamente com relação às bordas mais distantes das bordas opostas do pelo menos um circuito de fotossensor.

4. Dispositivo de exibição, de acordo com a reivindicação 2, em que:

a pelo menos uma primeira linha de fileira é uma linha de capacitor de armazenamento;

5 a pelo menos uma segunda linha de fileira é uma linha de sinal de digitalização; e

ambas (i) a pelo menos uma primeira linha de fileira da primeira fileira de elemento de imagem do par de fileiras de elemento de imagem respectivo e (ii) a pelo menos uma primeira linha de fileira da segunda fileira de elemento de imagem do par de fileiras de elemento de imagem respectivo
10 são fornecidos de modo que as áreas externas com relação à primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem do par de fileiras de elemento de imagem respectivo são, como observado na primeira direção, ambas externamente adjacentes às bordas mais distantes
15 das bordas opostas a partir do pelo menos um circuito fotossensor.

5. Dispositivo de exibição, de acordo com a reivindicação 3 ou 4, em que:

um sinal para acionar pelo menos uma primeira linha de fileira da primeira fileira de elemento de imagem não está em antifase com um sinal para acionar a pelo menos uma primeira linha de fileira da segunda fileira de elemento de imagem.
20

6. Dispositivo de exibição, de acordo com a reivindicação 1 ou 2, em que:

a pelo menos uma primeira linha de fileira é uma linha de capacitor de armazenamento;
25

ambas (i) a pelo menos uma primeira linha de fileira da primeira fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem e (ii) a pelo menos uma primeira linha de fileira da segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem
30 são fornecidas de modo que as áreas externas com relação à primeira fileira de elemento de imagem e à segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem são, como observado na pri-

meira direção, ambas adjacentes externamente às bordas mais próximas das bordas externas do pelo menos um circuito fotossensor.

7. Dispositivo de exibição, de acordo com a reivindicação 2, em que:

5 a pelo menos uma primeira linha de fileira é uma linha de capacitor de armazenamento;

a pelo menos uma segunda linha de fileira é uma linha de sinal de digitalização, e

10 ambas (i) a pelo menos uma primeira linha de fileira da primeira fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem e (ii) a pelo menos uma primeira linha de fileira da segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem são fornecidas de modo que as áreas externas com relação à primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem do res-
15 pectivo par de fileiras de elementos de imagem são, como observado na primeira direção, ambas externamente adjacentes às bordas mais próximas das bordas opostas de pelo menos um circuito fotossensor.

8. Dispositivo de exibição, de acordo com a reivindicação 6 ou 7, em que:

20 a pelo menos uma primeira linha de fileira não é acionada dinamicamente.

9. Dispositivo de exibição, de acordo com a reivindicação 1 ou 2, em que:

25 a pelo menos uma primeira linha de fileira é uma linha de sinal de digitalização; e

ambas (i) a pelo menos uma primeira linha de fileira da primeira fileira de elemento de imagem do respectivo par de fileiras de elementos de imagem e (ii) a pelo menos uma primeira linha de fileira da segunda fileira de elemento de imagem do respectivo par de fileiras de elementos de imagem
30 são fornecidas de modo que as áreas externas com relação à primeira fileira de elemento de imagem e à segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem são, como observado na pri-

meira direção, ambas externamente adjacentes às bordas mais distantes das bordas opostas a partir do pelo menos um circuito fotossensor.

10. Dispositivo de exibição, de acordo com a reivindicação 2, em que:

5 a pelo menos uma primeira linha de fileira é uma linha de sinal de digitalização;

a pelo menos uma segunda linha de fileira é uma linha de capacitor de armazenamento, e

10 ambas (i) a pelo menos uma primeira linha de fileira da primeira fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem e (ii) a pelo menos uma primeira linha de fileira da segunda fileira de elemento de imagem do respectivo par de fileiras de elementos de imagem são fornecidas de modo que as áreas externas com relação à primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem do res-
15 pectivo par de fileiras de elementos de imagem são, como observado na primeira direção, ambas externamente adjacentes às bordas mais distantes das bordas opostas a partir do pelo menos um circuito fotossensor.

11. Dispositivo de exibição, de acordo com a reivindicação 1 ou 2, em que:

20 a pelo menos uma primeira linha de fileira é uma linha de sinal de digitalização; e

ambas (i) a pelo menos uma primeira linha de fileira da primeira fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem e (ii) a pelo menos uma primeira linha de fileira da segunda fileira de
25 elemento de imagem do respectivo par de fileiras de elemento de imagem são fornecidas de modo que as áreas externas com relação à primeira fileira de elemento de imagem e à segunda fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem são, como observado na primeira direção, ambas externamente adjacentes às bordas mais próximas
30 das bordas opostas com relação a pelo menos um circuito fotossensor.

12. Dispositivo de exibição, de acordo com a reivindicação 2, em que:

a pelo menos uma primeira linha de fileira é uma linha de sinal de digitalização;

a pelo menos uma segunda linha de fileira é uma linha de capacitor de armazenamento; e

5 ambas (i) as pelo menos uma primeira linha de fileira da primeira fileira de elemento de imagem do respectivo par de fileiras de elemento de imagem e (ii) a pelo menos uma primeira linha de fileira da segunda fileira de elemento de imagem do respectivo par de fileiras de elementos de imagem são fornecidas de modo que as áreas externas com relação à primeira fileira
10 de elemento de imagem e a segunda fileira de elemento de imagem do respectivo par de fileiras de elementos de imagem sejam, como observado na primeira direção, ambas externamente adjacentes às bordas mais próximas das bordas opostas a pelo menos um circuito fotossensor.

13. Dispositivo de exibição, de acordo com a reivindicação 1 ou
15 2, em que:

a pelo menos uma primeira linha de fileira de cada primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem inclui uma pluralidade de linhas para sinais respectivos; e

a pluralidade de linhas incluída na pelo menos uma primeira linha de fileira é disposta na direção de coluna em uma ordem que é, como observado na primeira direção, invertida entre a primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem do respectivo par de fileiras de elementos de imagem.
20

14. Dispositivo de exibição, de acordo com a reivindicação 2, em
25 que:

a pelo menos uma segunda linha de fileira de cada uma das primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem inclui uma pluralidade de linhas para os sinais respectivos; e

a pluralidade de linhas incluída na pelo menos uma segunda linha de fileira é disposta na direção da coluna em uma ordem que é, como observado na primeira direção, invertida entre a primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem do respectivo par de
30

fileiras de elementos de imagem.

15. Dispositivo de exibição, de acordo com qualquer uma das reivindicações de 1 a 14, em que:

5 o dispositivo de exibição é capaz de ser acionado de modo que o sinal de dados possui uma polaridade que é oposta entre a primeira fileira de elemento de imagem e a segunda fileira de elemento de imagem do respectivo par de fileiras de elementos de imagem.

16. Dispositivo de exibição, de acordo com qualquer uma das reivindicações de 1 a 15, em que:

10 cada fileira de elemento de imagem no conjunto corresponde ao par de fileiras de elemento de imagem respectivo.

17. Dispositivo de exibição, de acordo com qualquer uma das reivindicações de 1 a 16, em que:

15 uma pluralidade de pares de fileiras de elementos de imagem respectivos é formada de modo a ser individualmente separada por um espaço equivalente a fileiras de elemento de imagem $k-2$ em um caso em que uma fileira de elemento de imagem superior das duas fileiras de elemento de imagem de um par de fileiras de elementos de imagem mais superior dentre a pluralidade de pares de fileiras de elementos de imagem respectivos cor-
20 responde a uma fileira k , onde k é um número natural não inferior a 2.

FIG. 1

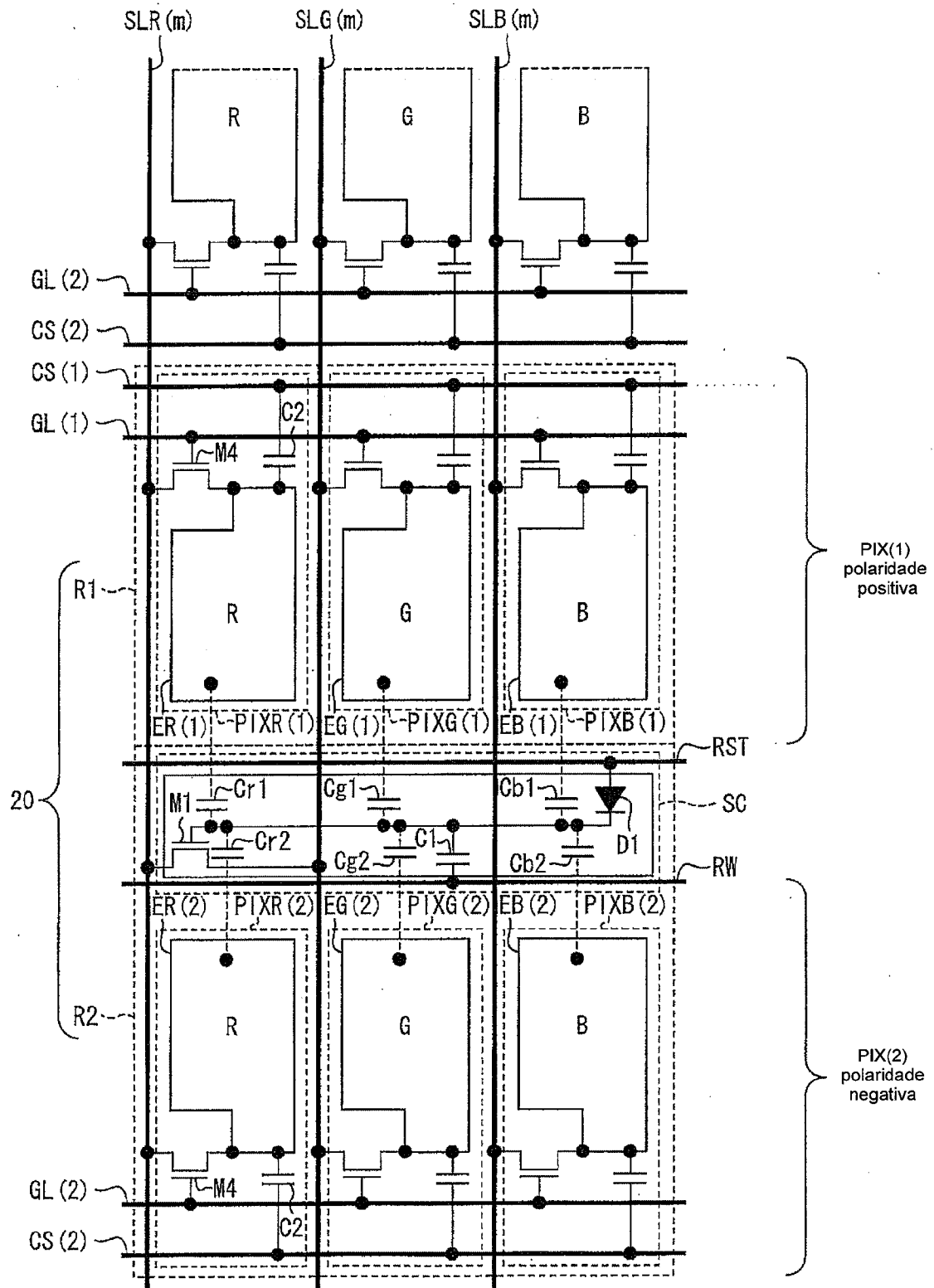


FIG. 2

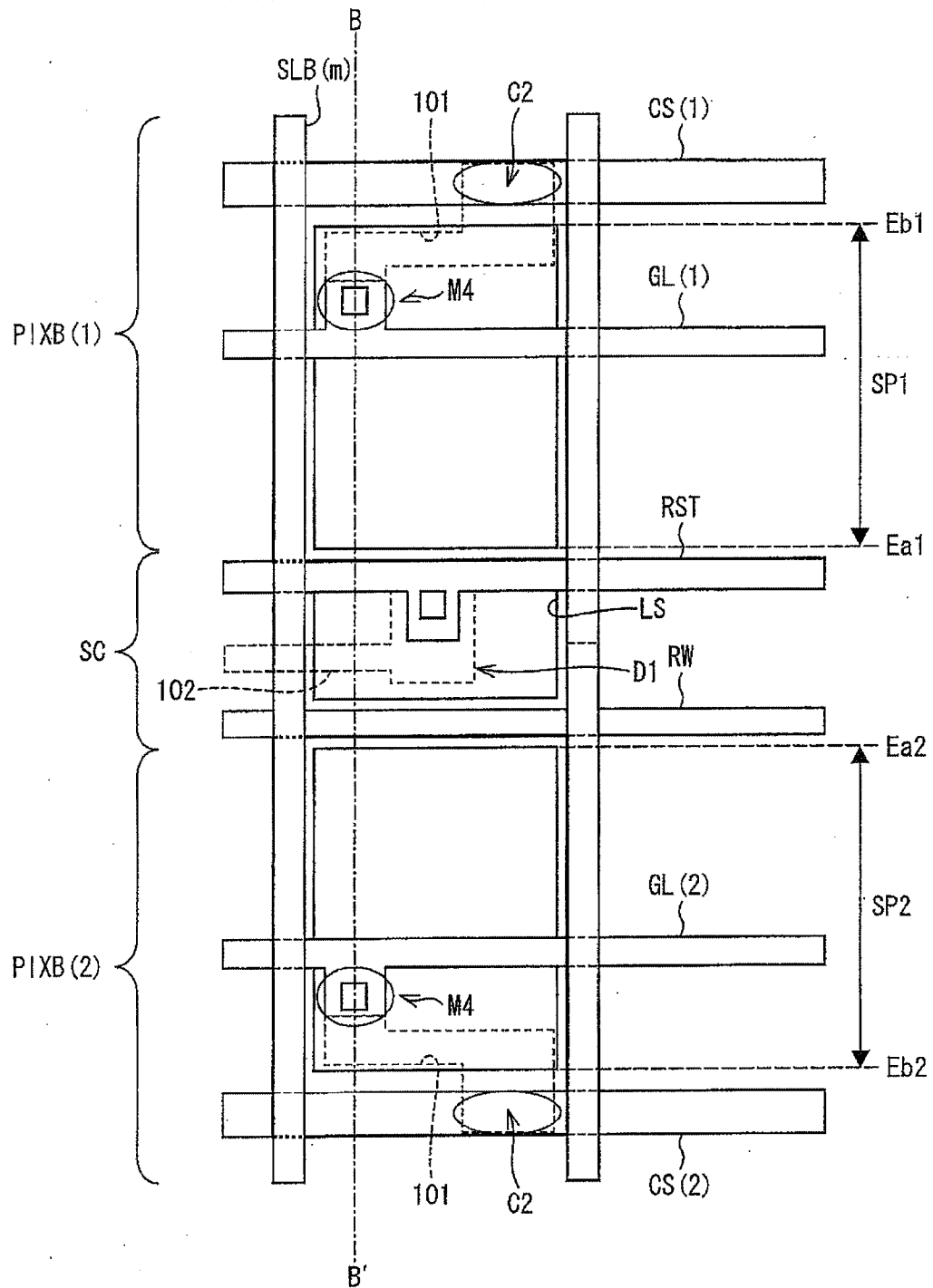


FIG. 3

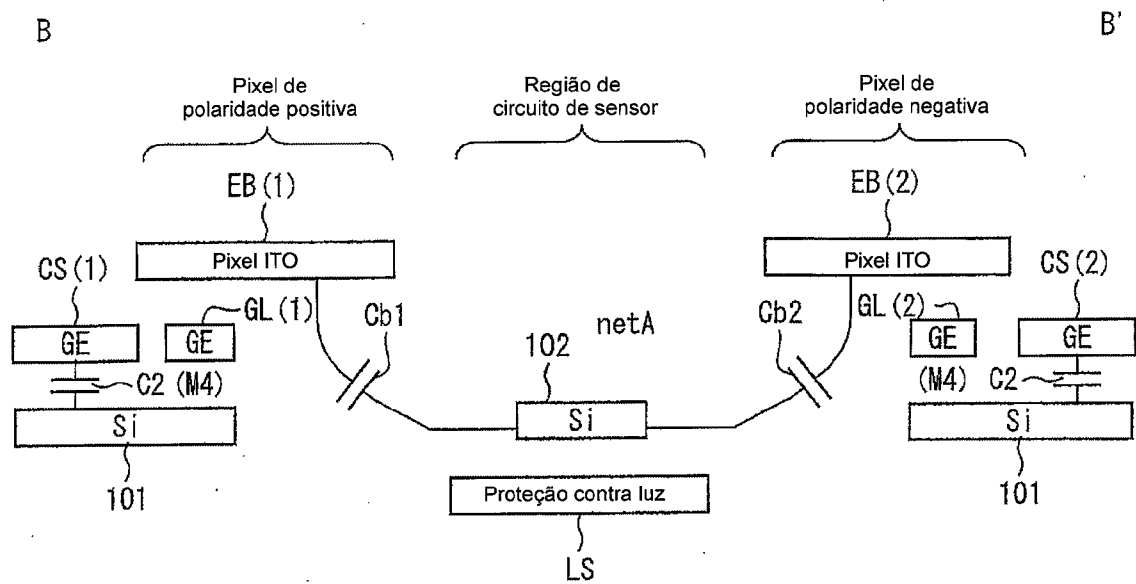


FIG. 4

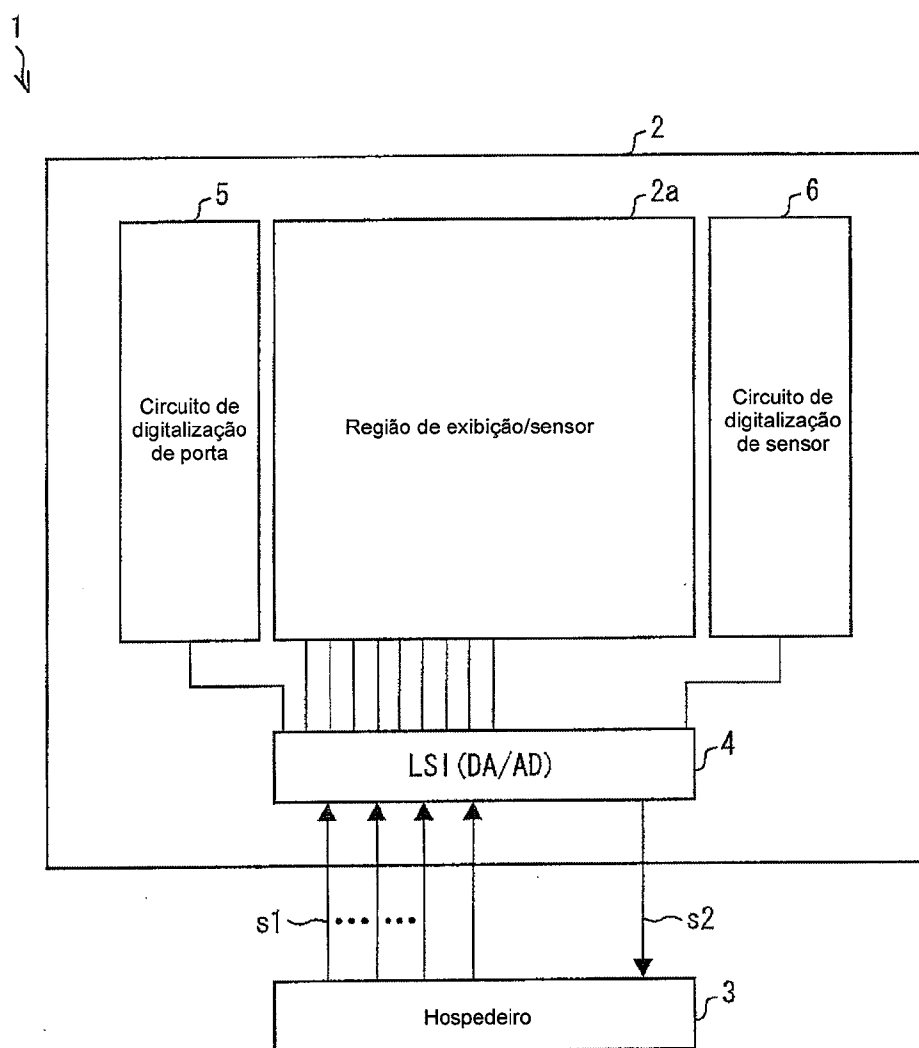


FIG. 6

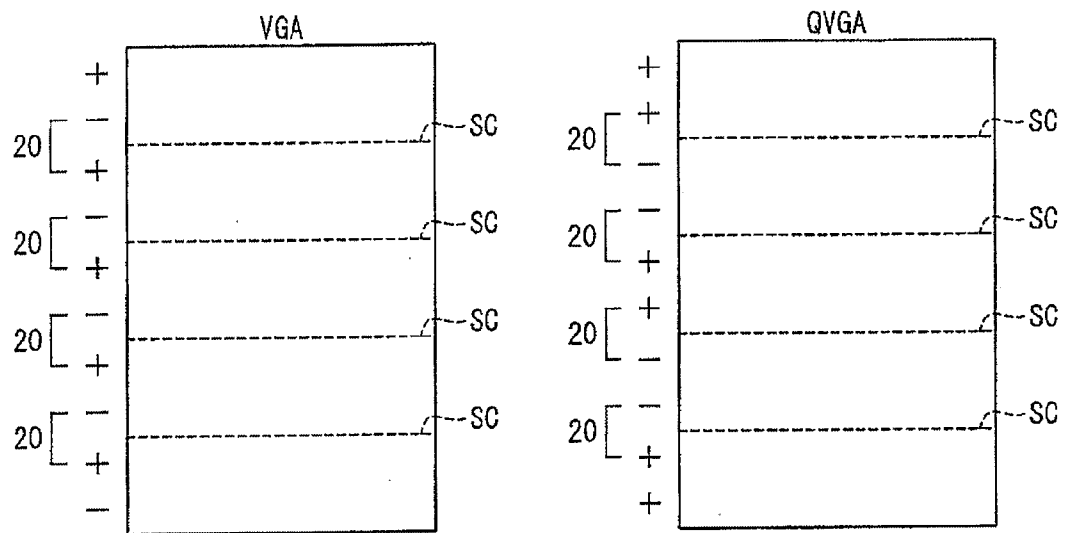


FIG. 7

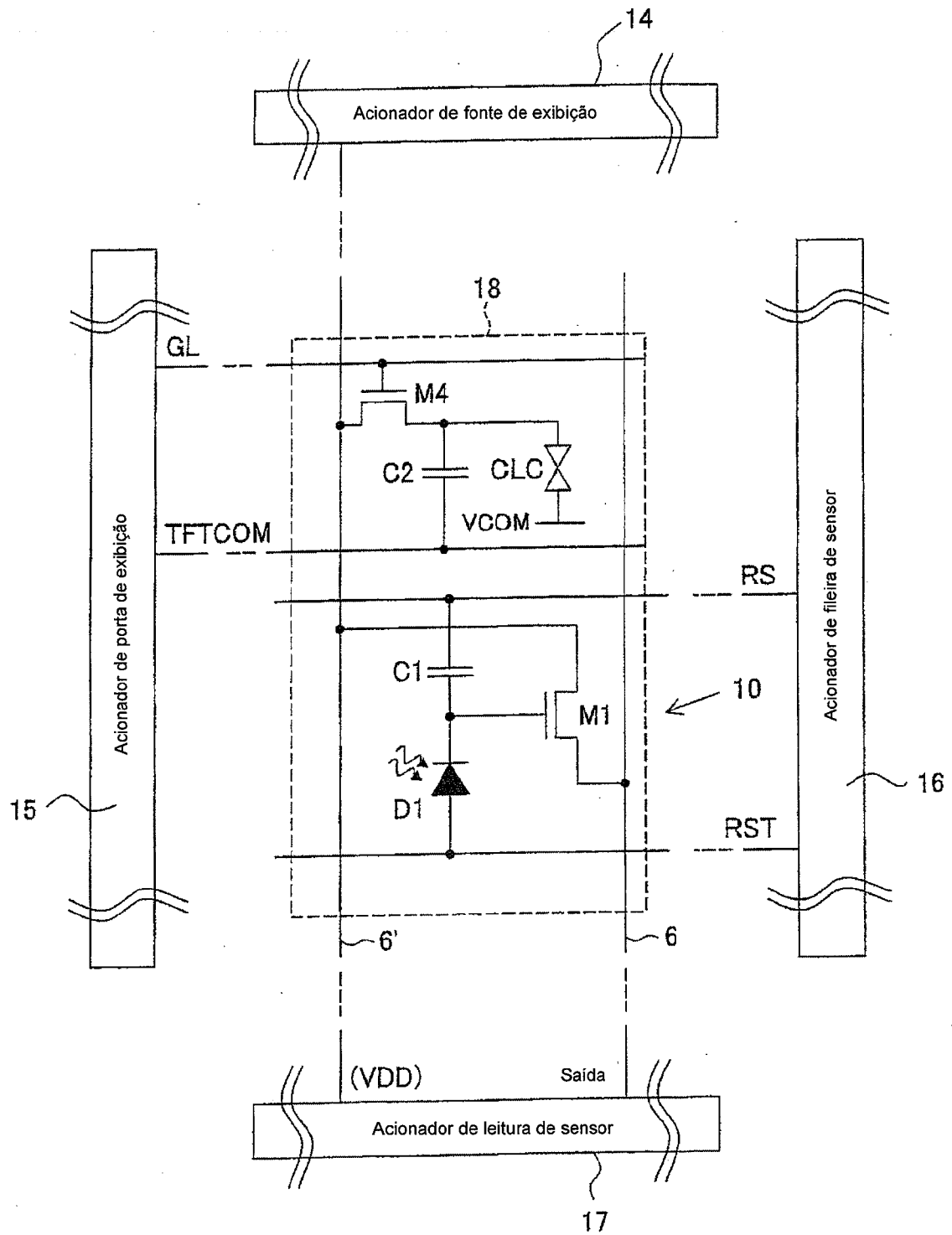


FIG. 8

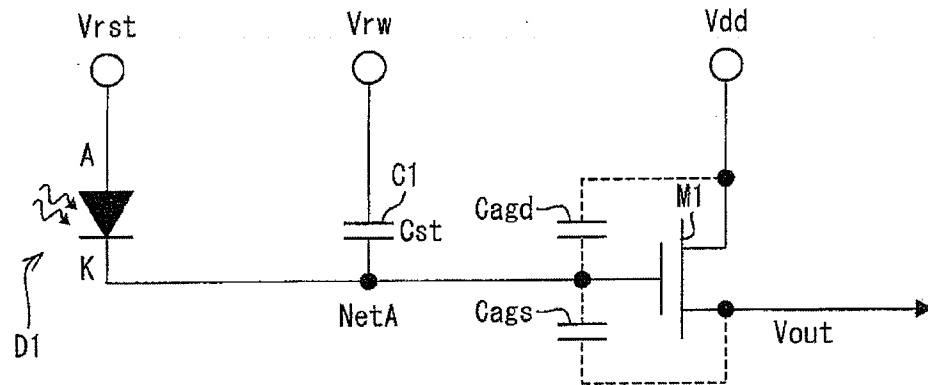


FIG. 9

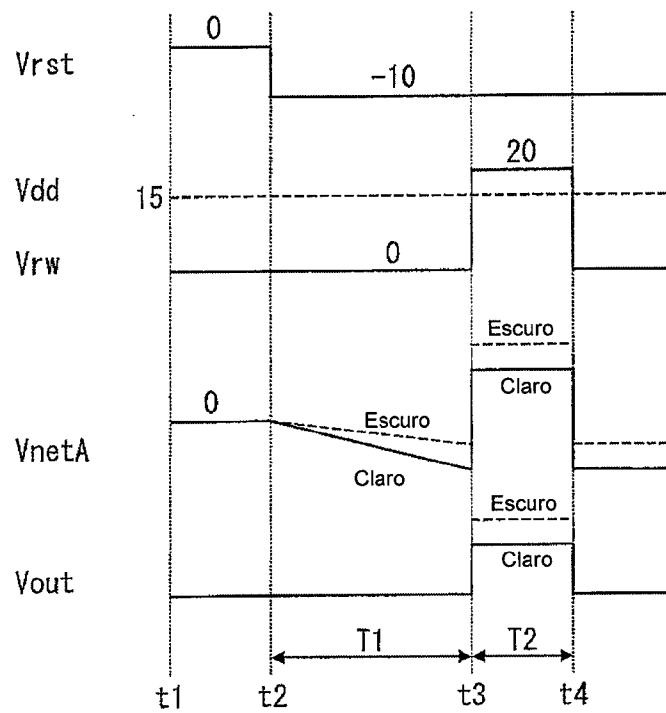


FIG. 10

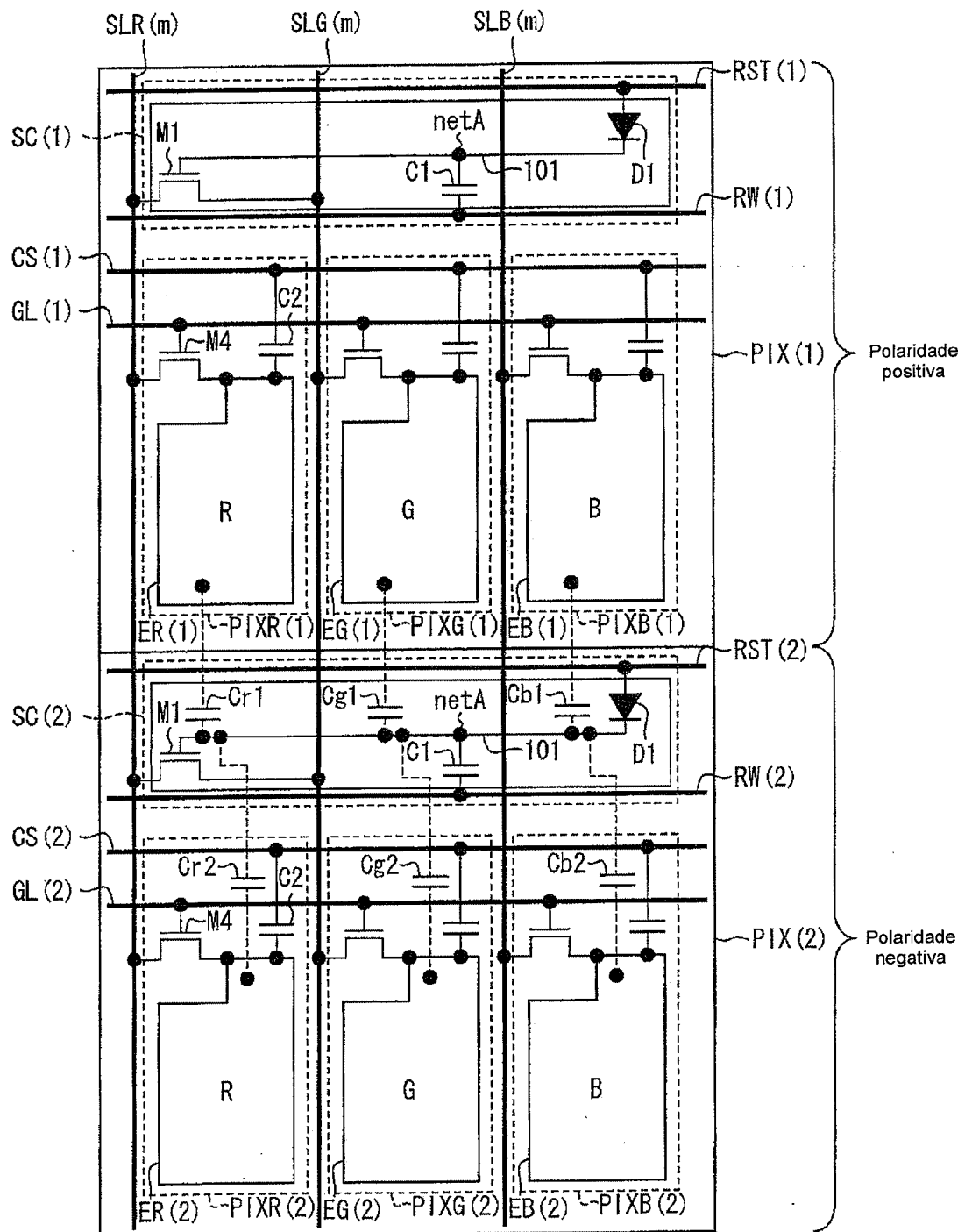


FIG. 11

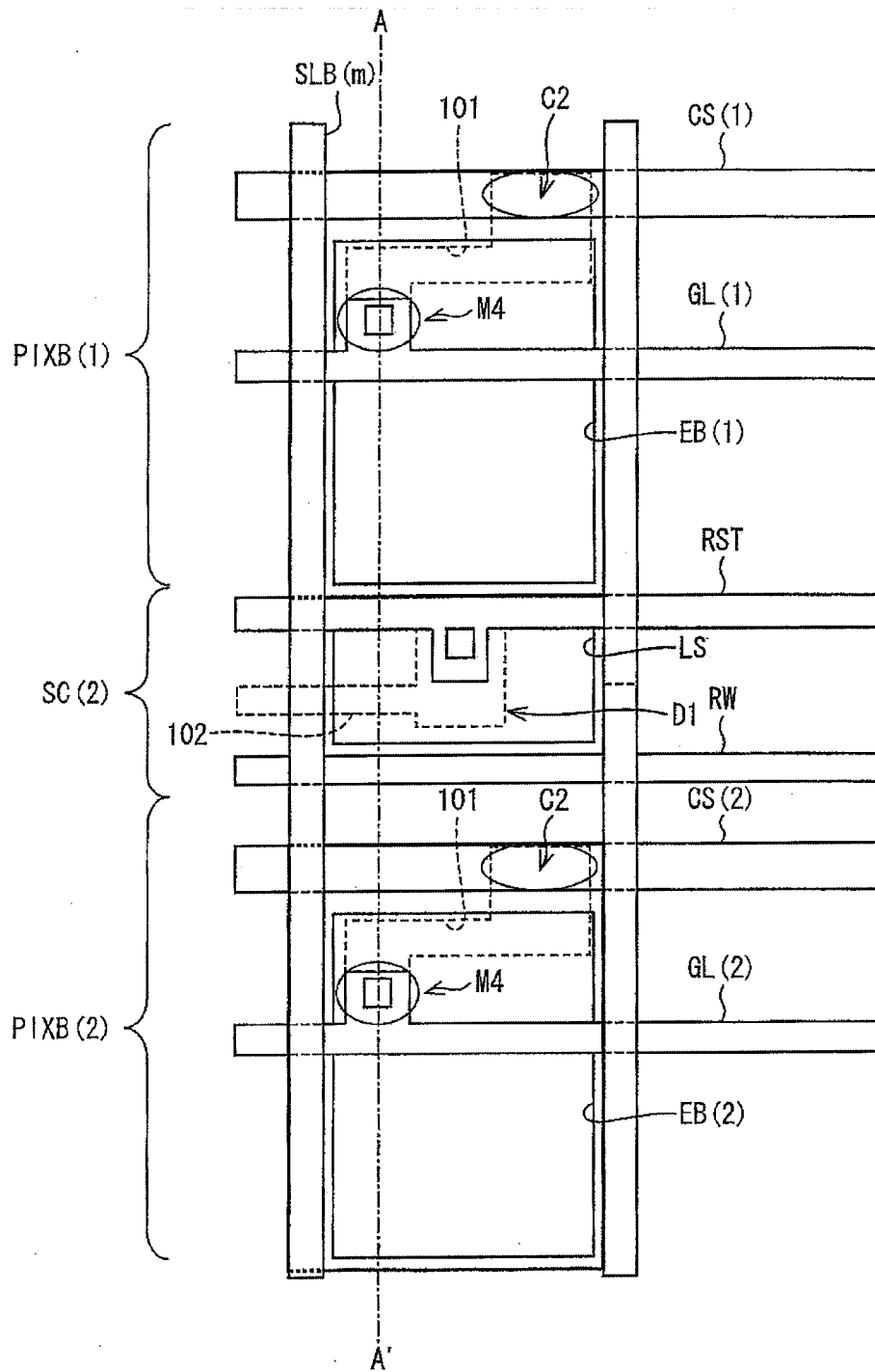


FIG. 12

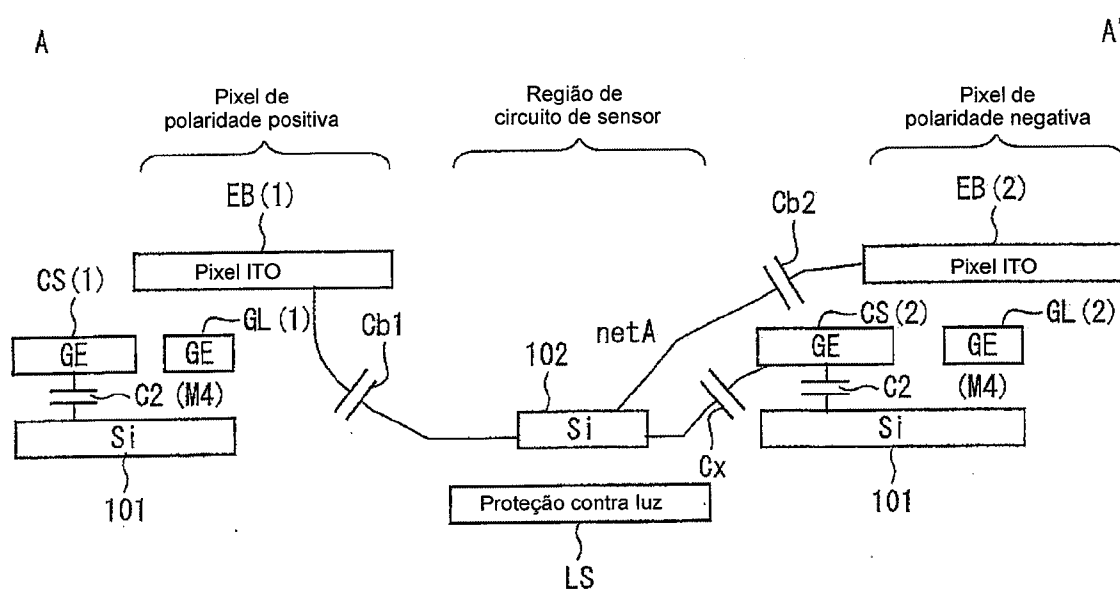
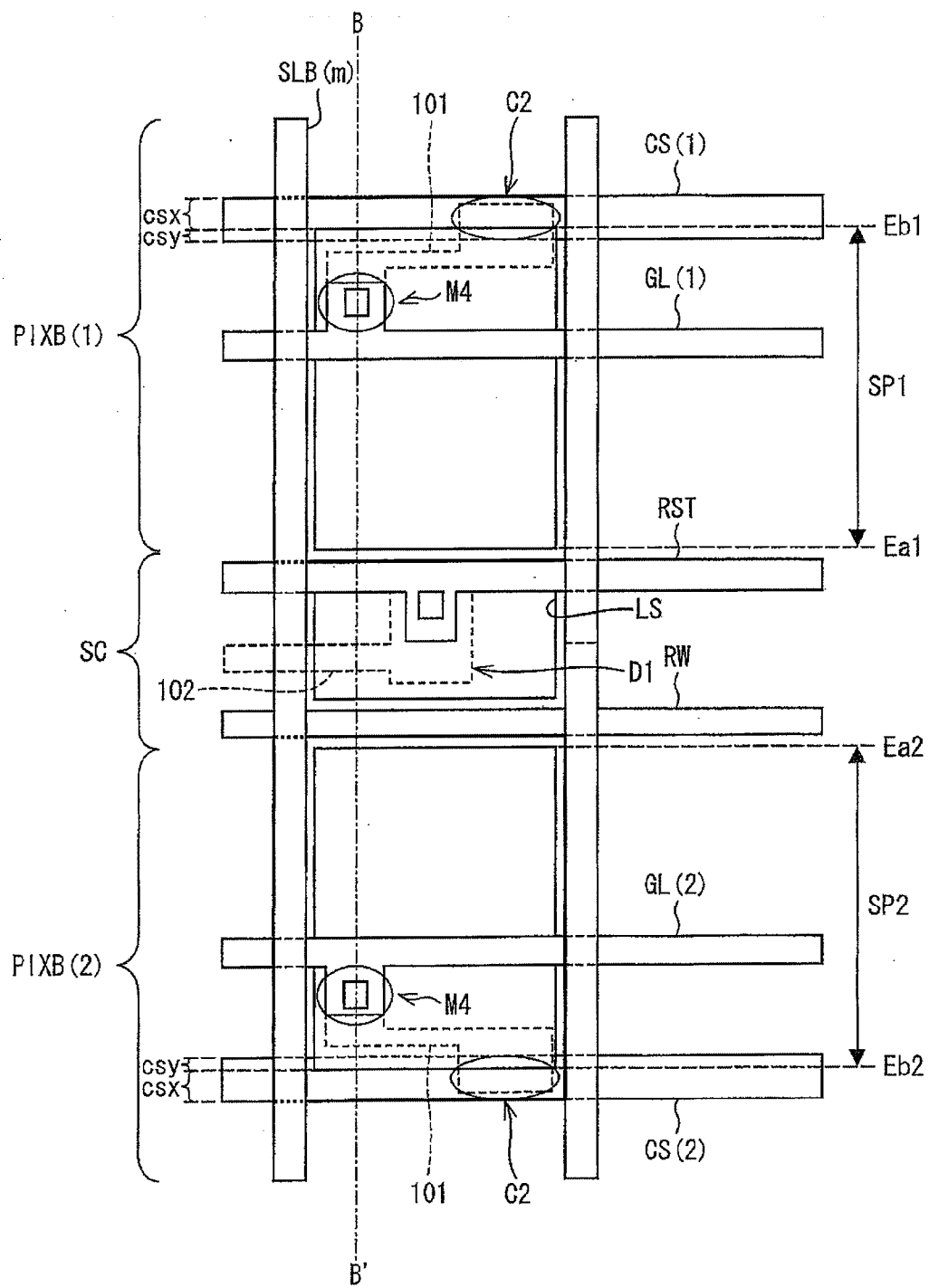


FIG. 13



RESUMO

Patente de Invenção: **"DISPOSITIVO DE EXIBIÇÃO"**.

- 5 O fornecimento externo de primeiras linhas de fileira (CS(1) e CS(2)) é idêntico entre uma primeira fileira de elemento de imagem (R1) e uma segunda fileira de elemento de imagem (R2) de cada par de fileiras de elementos de imagem (20) em termos de se cada primeira linha de fileira é fornecida, com relação aos eletrodos de elemento de imagem (ER(1), EG(1), EB(1), ER(2), EG(2), e EB(2)), de modo a estar mais próxima de um circuito fotossensor (SC) ou mais distante do circuito fotossensor (SC).