

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-294444

(P2005-294444A)

(43) 公開日 平成17年10月20日(2005.10.20)

(51) Int.Cl.⁷
H01L 23/00
// **G02B 6/42**
H01L 31/12

F 1
H01L 23/00
G02B 6/42
H01L 31/12

Z
5FO89
B

テーマコード(参考)

2H137

5FO89

審査請求 未請求 請求項の数 55 O L (全 23 頁)

(21) 出願番号
(22) 出願日

特願2004-105835 (P2004-105835)
平成16年3月31日 (2004.3.31)

(71) 出願人 000002185
ソニー株式会社
東京都品川区北品川6丁目7番35号
(74) 代理人 100076059
弁理士 逢坂 宏
(72) 発明者 波多野 正喜
東京都品川区北品川6丁目7番35号 ソ
ニー株式会社内
(72) 発明者 浅見 博
東京都品川区北品川6丁目7番35号 ソ
ニー株式会社内
(72) 発明者 大島 伸雄
東京都品川区北品川6丁目7番35号 ソ
ニー株式会社内

最終頁に続く

(54) 【発明の名称】半導体装置及びその製造方法、疑似ウェーハ及びその製造方法、並びに半導体装置の実装構造及びその実装方法

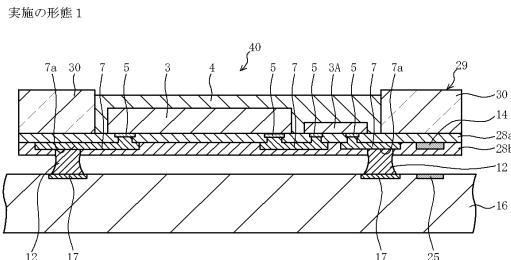
(57) 【要約】

【課題】チップ部品の位置精度が良好に保たれた半導体装置及びその製造方法、その製造に用いる疑似ウェーハ及びその製造方法、並びに半導体装置の実装構造及び実装方法を提供すること。

【解決手段】チップ部品3、3Aの支持体として透明なガラス基板30を用い、このガラス基板30で囲まれた狭い欠陥部31の領域のみに樹脂4を配し、この領域に配置したチップ部品3、3Aを樹脂4で覆うことにより、変形し易い樹脂4の量が少なく硬化収縮による変形が小さいため、チップ部品3、3Aの位置精度が保たれ、ガラス基板30に接した感光性絶縁膜28a、28bの層間にアライメントマーク14を設けることにより、ガラス基板30を通して、アライメントマーク14をプリント配線板16のアライメントマーク25に対し、位置合せできることにより精度良く実装できる。

【選択図】

図1



【特許請求の範囲】**【請求項 1】**

一方の面に電極が設けられたチップ部品と、このチップ部品の電極面以外の少なくとも側面を覆う保護物質とによって構成された半導体装置において、

前記チップ部品の側方に設けられた光透過性の支持体に、前記保護物質を介して前記チップ部品が一体化されていることを特徴とする、半導体装置。

【請求項 2】

前記支持体が前記チップ部品の外周囲の少なくとも 2 辺に設けられている、請求項 1 に記載した半導体装置。

【請求項 3】

前記支持体が前記チップ部品の外周囲全体に亘って設けられている、請求項 2 に記載した半導体装置。

【請求項 4】

前記支持体が耐熱性及び機械的強度の良好な材料からなる、請求項 1 に記載した半導体装置。

【請求項 5】

前記支持体が、低線膨張であると共に、熱変形が小さく、寸法安定性のある材料からなっている、請求項 4 に記載した半導体装置。

【請求項 6】

前記支持体としてガラスが用いられている、請求項 5 に記載した半導体装置。

【請求項 7】

前記支持体の領域に位置合せ用のマークが形成されている、請求項 1 に記載した半導体装置。

【請求項 8】

前記位置合せ用のマークが、前記チップ部品の前記電極から引き出された配線と同一の配線材料によって形成されている、請求項 7 に記載した半導体装置。

【請求項 9】

前記配線の上下に設けられた絶縁層が光透過性である、請求項 8 に記載した半導体装置。

【請求項 10】

前記チップ部品が、光学素子チップを含む複数の半導体チップからなる、請求項 1 に記載した半導体装置。

【請求項 11】

前記チップ部品が、実装基板に接続される、請求項 1 に記載した半導体装置。

【請求項 12】

一方の面に電極が設けられたチップ部品と、このチップ部品の電極面以外の少なくとも側面を覆う保護物質とによって構成された半導体装置を製造する方法において、

光透過性の材料からなる支持体の近傍位置にチップ部品を配置する工程と、

前記チップ部品の少なくとも側面を覆うようにして前記支持体と前記チップ部品との間を保護物質で一体化する工程と

を有することを特徴とする、半導体装置の製造方法。

【請求項 13】

基体上に前記支持体を固定すると共に電極面を下にして前記チップ部品を固定し、前記保護物質を前記支持体と前記チップ部品との間に充填して前記チップ部品の少なくとも前記電極面以外を覆い、前記保護物質によって前記チップ部品が一体化された前記支持体からなる疑似ウェーハを前記基体から分離した後、前記疑似ウェーハを切断して各半導体装置に個片化する、請求項 12 に記載した半導体装置の製造方法。

【請求項 14】

前記基体上に粘着手段を介して前記支持体及び前記チップ部品を固定し、これらを前記保護物質で一体化した後に、前記疑似ウェーハを前記基体から分離する、請求項 13 に記

10

20

30

40

50

載した半導体装置の製造方法。

【請求項 15】

前記基体上に、前記チップ部品配置用のアライメントマークを形成した後に、前記粘着手段を介して前記支持体及び前記チップ部品を貼り付けて固定する、請求項 14 に記載した半導体装置の製造方法。

【請求項 16】

前記支持体を前記チップ部品の外周囲の少なくとも 2 辺に設ける、請求項 12 に記載した半導体装置の製造方法。

【請求項 17】

前記支持体を前記チップ部品の外周囲全体を囲むように設ける、請求項 16 に記載した半導体装置の製造方法。 10

【請求項 18】

前記支持体を耐熱性及び機械的強度の良好な材料によって形成する、請求項 12 に記載した半導体装置の製造方法。

【請求項 19】

前記支持体を、低線膨張であると共に、熱変形が小さく、寸法安定性のある材料によって形成する、請求項 18 に記載した半導体装置の製造方法。

【請求項 20】

前記支持体としてガラスを用いる、請求項 19 に記載した半導体装置の製造方法。

【請求項 21】

前記支持体の領域に位置合せ用のマークを形成する、半導体装置の製造方法。

【請求項 22】

前記位置合せ用のマークを、前記チップ部品の前記電極から引き出された配線と同一の配線材料によって形成する、請求項 21 に記載した半導体装置の製造方法。

【請求項 23】

前記配線の上下に光透過性の絶縁層を形成する、請求項 22 に記載した半導体装置の製造方法。

【請求項 24】

前記チップ部品として、光学素子チップを含む複数の半導体チップを配置する、請求項 12 に記載した半導体装置の製造方法。 30

【請求項 25】

前記チップ部品を実装基板に接続される構造とする、請求項 12 に記載した半導体装置の製造方法。

【請求項 26】

特性測定により良品と判定された前記チップ部品を有する前記疑似ウェーハを作製する、請求項 12 に記載した半導体装置の製造方法。

【請求項 27】

前記疑似ウェーハの状態において前記チップ部品の特性測定を行い、良品のチップ部品を選択する、請求項 12 に記載した半導体装置の製造方法。

【請求項 28】

一方の面に電極が設けられたチップ部品と、このチップ部品の電極面以外の少なくとも側面を覆う保護物質と、この保護物質によって前記チップ部品と一体化された光透過性の支持体とによって構成されている、疑似ウェーハ。 40

【請求項 29】

請求項 2 ~ 11 のいずれか 1 項に記載した半導体装置を製造するのに用いられる、請求項 28 に記載した疑似ウェーハ。

【請求項 30】

一方の面に電極が設けられたチップ部品と、このチップ部品の電極面以外の少なくとも側面を覆う保護物質とによって構成された半導体装置を製造するのに用いる疑似ウェーハの製造方法において、 50

光透過性の材料からなる支持体の近傍位置にチップ部品を配置する工程と、前記チップ部品の少なくとも側面を覆うようにして前記支持体と前記チップ部品との間を保護物質で一体化する工程と
によって、前記保護物質で前記チップ部品が前記支持体と一体化されてなる疑似ウェーハを得る、疑似ウェーハの製造方法。

【請求項 3 1】

基体上に前記支持体を固定すると共に電極面を下にして前記チップ部品を固定し、前記保護物質を前記支持体と前記チップ部品との間に充填して前記チップ部品の少なくとも前記電極面以外を覆い、前記保護物質によって前記チップ部品が一体化された前記支持体からなる疑似ウェーハを前記基体から分離した後、前記疑似ウェーハを切断して各半導体装置に個片化する、請求項 1 2 に記載した疑似ウェーハの製造方法。 10

【請求項 3 2】

前記基体上に粘着手段を介して前記支持体及び前記チップ部品を固定し、これらを前記保護物質で一体化した後に、前記疑似ウェーハを前記基体から分離する、請求項 3 1 に記載した疑似ウェーハの製造方法。

【請求項 3 3】

前記基体上に、前記チップ部品配置用のアライメントマークを形成した後に、前記粘着手段を介して前記支持体及び前記チップ部品を貼り付けて固定する、請求項 3 2 に記載した疑似ウェーハの製造方法。

【請求項 3 4】

前記支持体を前記チップ部品の外周囲の少なくとも 2 辺に設ける、請求項 3 0 に記載した疑似ウェーハの製造方法。 20

【請求項 3 5】

前記支持体を前記チップ部品の外周囲全体に亘って設ける、請求項 3 4 に記載した疑似ウェーハの製造方法。

【請求項 3 6】

前記支持体を耐熱性及び機械的強度の良好な材料によって形成する、請求項 3 0 に記載した疑似ウェーハの製造方法。 30

【請求項 3 7】

前記支持体を、低線膨張であると共に、熱変形が小さく、寸法安定性のある材料によって形成する、請求項 3 6 に記載した疑似ウェーハの製造方法。

【請求項 3 8】

前記支持体としてガラスを用いる、請求項 3 7 に記載した疑似ウェーハの製造方法。

【請求項 3 9】

前記支持体の領域に位置合せ用のマークを形成する、請求項 3 0 に記載した疑似ウェーハの製造方法。

【請求項 4 0】

前記位置合せ用のマークを、前記チップ部品の前記電極から引き出された配線と同一の配線材料によって形成する、請求項 3 9 に記載した疑似ウェーハの製造方法。 40

【請求項 4 1】

前記配線の上下に光透過性の絶縁層を形成する、請求項 4 0 に記載した疑似ウェーハの製造方法。

【請求項 4 2】

前記チップ部品として、光学素子チップを含む複数の半導体チップを配置する、請求項 3 0 に記載した疑似ウェーハの製造方法。

【請求項 4 3】

前記チップ部品を実装基板に接続される構造とする、請求項 3 0 に記載した疑似ウェーハの製造方法。

【請求項 4 4】

特性測定により良品と判定された前記チップ部品を有する前記疑似ウェーハを作製する 50

、請求項 30 に記載した疑似ウェーハの製造方法。

【請求項 45】

前記疑似ウェーハの状態において前記チップ部品の特性測定を行い、良品のチップ部品を選択する、請求項 30 に記載した疑似ウェーハの製造方法。

【請求項 46】

請求項 1 に記載した半導体装置を回路基板に実装した実装構造であって、前記支持体を通して光学的に検出される位置合せ用のマークが、前記半導体装置と前記回路基板との双方に設けられている、半導体装置の実装構造。

【請求項 47】

請求項 2 ~ 11 のいずれか 1 項に記載した半導体装置が実装されている、請求項 46 に記載した半導体装置の実装構造。 10

【請求項 48】

前記チップ部品としての光学素子チップに対向して前記回路基板に光導波路が固定され、この光導波路に前記位置合せ用のマークが設けられている、請求項 46 に記載した半導体装置の実装構造。

【請求項 49】

前記回路基板上に設けられたスペーサ材を介して前記半導体装置が実装されている、請求項 46 に記載した半導体装置の実装構造。

【請求項 50】

前記スペーサ材が熱硬化性樹脂からなる、請求項 49 に記載した半導体装置の実装構造。 20

【請求項 51】

請求項 1 に記載した半導体装置を回路基板に実装する方法であって、前記半導体装置と前記回路基板との双方に位置合せ用のマークを設け、前記支持体を通して前記位置合せ用のマークを光学的に検出して、前記回路基板に対し前記半導体装置を位置合せして実装する、半導体装置の実装方法。

【請求項 52】

請求項 2 ~ 11 のいずれか 1 項に記載した半導体装置を実装する、請求項 41 に記載した半導体装置の実装方法。

【請求項 53】

前記チップ部品としての光学素子チップに対向して前記回路基板に光導波路を固定し、この光導波路に前記位置合せ用のマークを設ける、請求項 51 に記載した半導体装置の実装方法。 30

【請求項 54】

前記回路基板上に設けられたスペーサ材を介して前記半導体装置を実装する、請求項 51 に記載した半導体装置の実装方法。

【請求項 55】

熱硬化性樹脂を前記回路基板上に付着させ、前記半導体装置の実装時に前記熱硬化性樹脂を硬化させる、請求項 54 に記載した半導体装置の実装方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、例えば MCM (マルチチップモジュール) の構成に好適な半導体装置及びその製造方法、疑似ウェーハ及びその製造方法、並びに半導体装置の実装構造及びその実装方法に関するものである。

【背景技術】

【0002】

従来、携帯用電子機器の小型・軽量化、高速化の要求に対し、一つの方法として、IC 50

の高集積化、微細化を図って複数の機能をワンチップ（システムLSI）化しているが、歩留低下等による製造コストの増大等の問題でシステムLSIを低コストで実現することが難しくなっている。一方で、複数の半導体チップをワンパッケージ化したMCM（Multi Chip Module）が提案されている。

【0003】

MCMは多層配線基板に半導体チップを配置しているが、搭載する半導体チップの接続端子ピッチが狭くなると配線基板の製造が難しくなり、基板のコストアップとなる。また、バンプやワイヤボンディング、タブ等で接続するため、接続端子数に制限がある上、その平面視面積は搭載半導体チップの平面視面積の総和より大きくなってしまう。更に、信号伝達が遅くなり、性能低下等の問題がある。

10

【0004】

MCMの製造技術については、厚さの異なる複数のチップの電極パッドを下にして接着剤を含んだシート上に配し、シートの周縁を型で囲んでこの型内に熱硬化性樹脂を充填し、硬化後に型とシートを剥離することにより、厚さの異なるチップで構成したモジュールを形成できることが開示されている（後述の特許文献1参照）。また、支持基板に良品チップを貼り付けた後に、保護物質を被着して剥離することで疑似ウェーハを作製し、その上に半導体プロセスにより配線することが開示されている（後述の特許文献2参照）。

【0005】

このうち、本出願人が提起した特許文献2（以下、先願発明と称する。）は、自社製又は他社製の区別なく、ウェーハより半導体チップを切り出した後、オープン／ショート或いはDC（直流）電圧測定により良品と確認された半導体ベアチップのみを疑似ウェーハ上に再配置し、これに所定の製造工程を施してチップ状電子部品を作製するものであるが、その製造プロセスを図16に示す。

20

【0006】

まず、図16（a）のように、仮の支持基板としての石英基板（加熱プロセスは400以下であるのでガラス基板でもよい。）1上に、紫外線を照射されると粘着力が低下する例えばアクリル系の粘着シート2を貼り付ける。

30

【0007】

次に、図16（b）のように、良品と確認された複数の良品ベアチップ3のチップ表面（デバイス面）を下向きに配列して粘着シート2に貼り付ける。なお、良品ベアチップ3は、通常のウェーハ工程でダイシングして、使用したダイシングシート（図示せず）の延伸状態から取り出してもよく、チップトレイから移載してもよい。

40

【0008】

次に、図16（c）のように、良品ベアチップ3上から有機系絶縁性樹脂、例えばエポキシ系等の樹脂4をスピンドルコート法か印刷法により、均一に塗布する。

【0009】

次に、図16（d）のように、石英基板1の裏側より紫外線を照射して、粘着シート2の粘着力を弱め、樹脂4で側面及び裏面が連続して固められた複数の良品ベアチップ（以下、半導体チップ、チップ又はチップ部品と称することがある。）3を配した疑似ウェーハ29を石英基板1から剥離する。

40

【0010】

次に図16（e）のように、良品ベアチップ表面（デバイス面）が上になるように疑似ウェーハ29をひっくり返す。

【0011】

その後、無電解めっき法（図示省略）により、開口されたA1電極パッド5の上面のみに選択的にNiめっき層を形成し、この上に配したはんだペーストを加熱溶融してはんだバンプをウェーハー括で形成後に、再度プローブ検査により電気的特性を測定することにより、更により確実に良品チップのみを選別する。

【0012】

上記のように形成した半導体チップ3は、図17に示すように半導体装置39としてワ

50

ンチップに個片化後、図示しないが、例えば、外部接続端子9にはんだバンプを配して回路基板にマウントしたり、複数のチップを並列又は上下に配してチップ間の再配置配線（半導体チップ内の配線をチップ上の任意の位置に引き出して行う配線）を行うことにより、平置構造又は積層構造のMCMを構成することができる。また、図16において配置する半導体チップ3は、同一種類のチップに限らず、種類の異なるチップを組み合わせた半導体装置を形成することもでき、これらを疑似ウェーハ29上で一括して行うことができる。

【0013】

このように、先願発明によれば、半導体チップの電極面以外（即ち、チップの側面及び裏面）が連続した保護物質によって保護されるので、チップ化後のハンドリングにおいてチップが保護され、ハンドリングが容易となる。10

【0014】

また、半導体ウェーハから切出した良品のみを選択して再配置しているので、あたかも全品が良品チップからなる疑似ウェーハが得られ、配置した良品チップに対してウェーハ一括でのバンプ処理等が可能となり、低コストのバンプチップを形成できると共に、半導体チップを疑似ウェーハから切り出す際に、チップ間の保護物質の部分を切断することになるので、半導体チップ本体への悪影響（歪みやばり、亀裂等のダメージ）を抑えて容易に切断することができる。

【0015】

しかも、保護物質によってチップの側面及び裏面が覆われているため、Ni無電解めっき処理も可能である。そして、自社製ウェーハのみならず、他社から購入したベアチップでも容易にはんだバンプ処理等が可能になる。20

【0016】

また、MCMに搭載される異種LSIチップを全て同一半導体メーカーから供給されるケースは少なく、SRAM、フラッシュメモリーやマイコン、更にCPU（中央演算処理ユニット）を、それぞれ得意とする半導体メーカーから別々にチップで供給してもらい、これらをMCM化することもできる等の優れた特徴を有している。

【0017】

上記した先願発明の半導体装置は光導波路と組み合せて実装することもでき、この場合は、例えば図18に示すようにして実装することができる。30

【0018】

図18は、半導体チップ3とLD（レーザダイオード）又はLED（発光ダイオード）10との組み合せにより半導体装置42が形成され。この半導体装置42がプリント配線板16との間に光導波路20を挟んで実装される状態を示している。

【0019】

図示の如く、実装基板であるプリント配線板16上には光導波路20（この図では後述の図12における半導体装置41側の半分を示す。）が所定位置に貼り付けられ、プリント配線板16は加熱ステージ等からなる支持台18上に固定される。一方、実装される半導体装置42は、配線7の開口部に形成された外部接続端子7aにはんだボール12Aが設けられ、真空チャック15に把持されながら下降し、実装される状態である。40

【0020】

光導波路20にはアライメントマーク19が設けられており、光導波路20の先端側の上面には、不図示の光入射部20aがアライメントマーク19に対してDの距離に設けられている。そして、後述する入射光は1点鎖線で示すように、この光入射部20aから入射し、45°に傾斜した反射面20bで反射してコア層22内を全反射しながら、反対側へ導波される。

【0021】

また、半導体装置42のチップ部品の電極5の面側にはアライメントマーク14が設けられており、LDチップ10の発光部11との間に光導波路20側と同一の距離Dが形成されている。従って、半導体装置42のアライメントマーク14を光導波路20のアライ50

メントマーク 19 の位置に合せて実装することにより、LDチップ 10 の発光部 11 が自動的に光導波路 20 の光入射部 20a の位置に一致するようになっている。

【0022】

また、図 18 に示すように、半導体装置 42 側のアライメントマーク 14 は絶縁膜 8 内に設けられ、光導波路 20 側のアライメントマーク 19 はコア層 22 の外側のクラッド層 1 内に設けられているが、絶縁膜 8 及びクラッド層 21 は光透過性の材料からなっているので、後述する光を透過させてアライメントマーク 14、19 で反射することができる。

【0023】

実装時の半導体装置 42 の実装面（はんだボール 12A が形成されている側）とプリント配線板 16 の表面との間は、非常に離れた距離（例えば 70mm）から徐々に近づけられ、双方のアライメントマーク 14、19 を位置合せしながら実装されるが位置ずれが生じ易い。

【0024】

従って、図 18 に示すように、両者の間にカメラ 36 を配置し、カメラ 36 からの出射光（実線）L₁ が、光導波路 20 のアライメントマーク 19 で反射する反射光（破線）L₂ と、半導体装置 42 のアライメントマーク 14 で反射する反射光（破線）L₃ とを、カメラ 36 によって光学的に検出し、その画像を観察して位置合せしながら半導体装置 42 を下降させる。

【0025】

なお、この図において、図の領域外の右側に示したマークは、それぞれのアライメントマークの平面形状を拡大図示したものである。即ち、例えば図示のように十文字状のアライメントマークが形成され、半導体装置 42 側のアライメントマーク 14 よりも光導波路 20 側のアライメントマーク 19 が一回り大きく、カメラ 36 の領域外に示したように、アライメントマーク 19 の中にアライメントマーク 14 がぴったり位置する状態に、カメラ 36 で観察しながら位置合せされる。

【0026】

双方のアライメントマーク 14、19 の位置が合わされた後、カメラ 36 を外して半導体装置 42 を接近させ、はんだボール 12A をプリント配線板 16 の外部接続端子 17 に接触させる。これにより、外部接続端子 17 の表面に配された不図示のはんだペーストにはんだボール 12A が粘着し、仮固定される。そしてこの状態のプリント配線板 16 及び半導体装置 42 は、この両者を所定間隔を保持しながら挟み込む治具を用いて、不図示のリフロー炉に搬入される。

【0027】

図 19 は、実装後の状態を示しており、実装された半導体装置 42 はリフロー後のはんだ 12 を介して、光導波路 20 との間に一定の間隔を保った状態でプリント配線板 16 に実装される。このように、半導体装置 42 側のアライメントマーク 14 と光導波路 20 側のアライメントマーク 19 とを位置合せすることにより、LDチップ 10 の発光部 11 と光導波路 20 の光入射部 20a の位置が一致する。

【0028】

上記したように、先願発明の半導体装置は、良品チップのみを選んで再配置し、その側面及び裏面を樹脂で覆って一体化し、更に特性検査を行って 100% 良品チップが配された疑似ウェーハ上で再配置配線し、MCM を疑似ウェーハ段階で形成して、個片化後に光導波路と組み合せて実装することもできる等の優れた特長を有している。

【0029】

【特許文献 1】特開平 7 - 7134 号（第 3 頁 4 欄第 13 ~ 18 行、及び図 2）

【特許文献 2】特開 2001 - 308116（第 8 頁 13 欄第 17 ~ 41 行、及び図 2）

【発明の開示】

【発明が解決しようとする課題】

【0030】

しかしながら、先願発明においては、疑似ウェーハ材料としてエポキシ系樹脂を用いて

10

20

30

40

50

いるため、成型時の硬化収縮により、半導体装置 41 内でのチップ部品の位置ずれや反り等が発生し、寸法安定性がないという問題がある。また、光導波路と組み合せる実装では、光学素子（P D や L D ）10 と光導波路 20 の位置精度を ~5 μm 程度に抑えて実装することが求められており、従来のアライメント方式では、光学素子 10 と光導波路 20 の位置精度がでないという問題がある。そして、これらの問題は特許文献 1 においても同様である。

【0031】

そこで本発明の目的は、チップ部品の位置精度が十分に保たれた半導体装置及びその製造方法、その製造に用いる疑似ウェーハ及びその製造方法、並びに半導体装置の実装構造及びその実装方法を提供することにある。

10

【課題を解決するための手段】

【0032】

即ち、本発明は、一方の面に電極が設けられたチップ部品と、このチップ部品の電極面以外の少なくとも側面を覆う保護物質とによって構成された半導体装置において、

前記チップ部品の側方に設けられた光透過性の支持体に、前記保護物質を介して前記チップ部品が一体化されていることを特徴とする、半導体装置（以下、本発明の半導体装置と称する。）に係るものである。

【0033】

また、本発明は、一方の面に電極が設けられたチップ部品と、このチップ部品の電極面以外の少なくとも側面を覆う保護物質とによって構成された半導体装置を製造する方法において、

20

光透過性の材料からなる支持体の近傍位置にチップ部品を配置する工程と、

前記チップ部品の少なくとも側面を覆うようにして前記支持体と前記チップ部品との間を保護物質で一体化する工程と

を有することを特徴とする、半導体装置の製造方法（以下、本発明の半導体装置の製造方法と称する。）に係るものである。

【0034】

また、本発明は、一方の面に電極が設けられたチップ部品と、このチップ部品の電極面以外の少なくとも側面を覆う保護物質と、この保護物質によって前記チップ部品と一体化された光透過性の支持体とによって構成されている、疑似ウェーハ（以下、本発明の疑似ウェーハと称する。）に係るものである。

30

【0035】

また、本発明は、一方の面に電極が設けられたチップ部品と、このチップ部品の電極面以外の少なくとも側面を覆う保護物質とによって構成された半導体装置を製造するのに用いる疑似ウェーハの製造方法において、

光透過性の材料からなる支持体の近傍位置にチップ部品を配置する工程と、

前記チップ部品の少なくとも側面を覆うようにして前記支持体と前記チップ部品との間を保護物質で一体化する工程と

によって、前記保護物質で前記チップ部品が前記支持体に一体化されてなる疑似ウェーハを得る、疑似ウェーハの製造方法（以下、本発明の疑似ウェーハの製造方法と称する。）に係るものである。

40

【0036】

また、本発明は、上記した半導体装置を回路基板に実装した実装構造であって、前記支持体を通して光学的に検出される位置合せ用のマークが、前記半導体装置と前記回路基板との双方に設けられている、実装構造（以下、本発明の実装構造と称する。）に係るものである。

【0037】

また、本発明は上記した半導体装置を回路基板に実装する方法であって、前記半導体装置と前記回路基板との双方に位置合せ用のマークを設け、前記支持体を通して前記位置合

50

せ用のマークを光学的に検出して、前記回路基板に対し前記半導体装置を位置合せして実装する、実装方法（以下、本発明の実装方法と称する。）に係るものである。

【発明の効果】

【0038】

本発明によれば、チップ部品が、少なくともその側面を覆った保護物質を介して、光透過性の支持体に一体化されているので、前記保護物質の領域が小さく形成されるため、成型時の硬化収縮により保護物質の変形度合は小さくなる。これによって、前記チップ部品が位置変動することが少なくなると共に、配線等の形成を一括処理した疑似ウェーハから支持体を切断して個片化できるため、チップ部品がダメージを受けることがなく、また、チップ部品が保護物質によって保護されて支持体と一体化しているために、個片化後のハンドリングも容易である。10

【0039】

そして、光透過性の支持体を通して、光学的に検出される位置合せ用マークが半導体装置と回路基板との双方に設けられているので、回路基板上に半導体装置を載置した状態で光透過性の支持体に検出用の光を通じることにより、その反射光を検出して双方の位置合せ用マークを容易かつ高精度に検出することができ、半導体装置を位置精度良く実装することができる。

【発明を実施するための最良の形態】

【0040】

上記した本発明の半導体装置、半導体装置の製造方法、疑似ウェーハ、疑似ウェーハの製造方法、実装構造及び実装方法においては、前記支持体が前記チップ部品の外周囲の少なくとも2辺に設けられていてもよく、好ましくは前記支持体が前記チップ部品の外周囲全体に亘って設けられていることがチップ部品の位置精度保持の点で望ましい。20

【0041】

更に、前記支持体が耐熱性及び機械的強度の良好な材料からなり、低線膨張であると共に、熱変形が小さく、寸法安定性のある材料によって形成することができ望ましく、好適な前記支持体の材料としてガラスを用いることが望ましい。

【0042】

そして、基体上に前記支持体を固定すると共に、電極面を下にして前記チップ部品を固定し、前記保護物質を前記支持体と前記チップ部品との間に充填して前記チップ部品の少なくとも前記電極面以外を覆い、前記保護物質によって前記チップ部品が一体化された前記支持体からなる疑似ウェーハを前記基体から分離した後、前記疑似ウェーハを切断して各半導体装置に個片化することが望ましい。30

【0043】

この場合、前記基体上に粘着手段を介して前記支持体及び前記チップ部品を固定し、これらを前記保護物質で一体化した後に、前記疑似ウェーハを前記基体から分離することにより、それ以後の処理工程を疑似ウェーハ上で一括処理し易い点で望ましい。

【0044】

更にこの場合、前記基体上に、前記チップ部品配置用のアライメントマークを形成した後に、前記粘着手段を介して前記支持体及び前記チップ部品を貼り付けて固定することが望ましい。40

【0045】

そして、前記支持体の領域に位置合せ用のマークを形成し、この位置合せ用のマークを前記チップ部品の前記電極から引き出された配線と同一の配線材料によって形成することが望ましい。

【0046】

また、前記配線の上下に光透過性の絶縁層を形成することが望ましい。

【0047】

そして、前記チップ部品として、光学素子チップを含む複数の半導体チップを配置し、これらのチップ部品を実装基板に接続する構造とすることが望ましい。50

【 0 0 4 8 】

この場合、特性測定により良品と判定された前記チップ部品を搭載して前記疑似ウェーハを作製し、疑似ウェーハの状態において更に前記チップ部品の特性測定を行い、良品のチップ部品を選択することが歩留りを高める点で望ましい。

【 0 0 4 9 】

上記のようにして疑似ウェーハを作製することによって、位置精度良くチップ部品が搭載された半導体装置を製造することができる。

【 0 0 5 0 】

これにより、上記のようにして形成した半導体装置を回路基板に精度良く実装することができる。

10

【 0 0 5 1 】

この場合、前記チップ部品としての光学素子チップに対向して前記回路基板に光導波路を固定し、この光導波路に前記位置合せ用のマークを設けることにより、容易に実装することができる点で望ましい。

【 0 0 5 2 】

なお、前記回路基板上にスペーサを設け、このスペーサ材を介して前記半導体装置を実装することが、光導波路と実装される半導体装置との間の距離を一定に保つために望ましい。

【 0 0 5 3 】

スペーサ材として熱硬化性樹脂を用い、この熱硬化性樹脂を前記回路基板上に付着させ、前記半導体装置の実装時に前記熱硬化性樹脂を硬化させることが望ましい。

20

【 0 0 5 4 】

次に、上記した発明を実施するための最良の形態を図面参照下で具体的に説明する。

【 0 0 5 5 】実施の形態 1

図1は、本実施の形態の半導体装置及びその実装構造の概略断面図を示す。図示の如く、個片化後の半導体装置40は、支持体がガラス基板30で形成され、これに囲まれて複数の異なるチップ部品3、3Aが配され、これらのチップ部品3、3Aの電極5の側以外の面が例えばエポキシ樹脂4で覆われ、このエポキシ樹脂4を介してチップ部品3、3Aがガラス基板30に一体化されている。

30

【 0 0 5 6 】

そして、チップ部品3、3Aの電極5から引き出された配線7が感光性絶縁膜28a、28bの層間に形成され、半導体装置40に設けられたアライメントマーク14がプリント配線板16上のアライメントマーク25に位置合せされた後、はんだ12を介して上記配線7の外部接続端子7aがプリント配線板16の外部接続端子17に接続され、実装された状態である。

【 0 0 5 7 】

このように、チップ部品3、3Aの搭載エリアとして、例えばくり貫き加工を行ったガラス基板30等の光透過性材料を支持体材料とし、硬化収縮等による寸法変化が起こり易い材料である樹脂4のエリアを小さくすることにより、寸法安定性のあるMCMを構成できると共に、ガラスを支持体材料とすることにより、光透過型アライメントを利用して位置精度良く実装できる。後述する他の実施の形態も同様。

40

【 0 0 5 8 】

図2～図6によりその製造プロセスを説明する。

【 0 0 5 9 】

まず、図2(a)に示すように、従来と同様に仮の基板として例えば石英基板1を用い、その表面の所定位置にチップ部品を搭載するためのアライメントマーク13をプリント配置する。勿論、基板材料としては従来と同様にガラスを用いてもよい。

【 0 0 6 0 】

次に、図2(b)に示すように、上記のアライメントマーク13を形成した面側の石英

50

基板 1 上に、チップ部品等の固定材として、例えば紫外線照射により粘着力が低下する粘着シート 2 を貼り付ける。

【 0 0 6 1 】

次に、図 2 (c) に示すように、搭載するチップ部品 3、3 A の電極 5 を下向きにし、かつこれらの電極 5 を石英基板 1 上のアライメントマーク 13 に精度良く位置合せして、チップ部品 3、3 A を粘着シート 2 に貼り付ける。なお、これらのチップ部品は予め検査により良品と確認されたものである。

【 0 0 6 2 】

一方、上記したプロセスと平行して、光透過性の支持体となるガラス基板 30 を図 5 のように作製する。図 5 (a) は加工終了後のガラス基板 30 の概略斜視図、図 5 (b) は図 5 (a) の b - b 線拡大断面図の一部分を示す。そして図 5 (b) における B 部分として図 3 以降の各図を説明する。

【 0 0 6 3 】

光透過性の支持体として用いる材料は、耐熱性、機械的強度及び透明性に優れたものである。この材料としては例えば石英等のガラス系材料が好適であり、またポリカーボネート等も使用可能であるが、本実施の形態では青板ガラス（以下、ガラスと称する。）を材料に用い、上記プロセスと平行して、ガラス基板 30 に所定のパターンでチップ部品搭載エリアをくり貫いた欠除部 31 の加工を行う。穴加工方法としては、サンドブラスト法やケミカルエッティング法で行うことが可能である。ここで、ガラス基板 30 は低線膨張で熱変形が小さく、光透過性があることが重要であり、この要件を満たせば、ガラス基板でなくてもよい。

【 0 0 6 4 】

また、くり貫いた欠除部 31 のサイズは、搭載チップサイズに対して必要最低限の極力小さいサイズ（チップサイズ + 0.4 mm が目安サイズ）で開口することがポイントであり、これにより後述する充填材の塗布量を少なくすることができ、寸法安定性のある MCM が達成できる。

【 0 0 6 5 】

また、図 6 に示すように、ガラス基板 30 の形状は円形であってもよい。基板が円形であっても、欠如部 31 は図 5 に示した方形の基板の場合と同じである。

【 0 0 6 6 】

次に、図 3 (d) に示すように、ガラス基板 30 に形成した欠除部 31 の中にチップ部品 3、3 A を精度良く位置させて、ガラス基板 30 と共に粘着シート 2 に貼り付ける。

【 0 0 6 7 】

次に、図 3 (e) に示すように、ガラス基板 30 の欠除部 31 に対して、チップ部品 3、3 A の電極面以外を覆うように樹脂 4 を塗布する。この材料としては高フィラー充填のエポキシ樹脂やガラス系の材料を使用する。このように、限られた狭い領域の欠除部 31 のみに樹脂 4 を充填することにより、樹脂 4 の硬化収縮による変形が極めて小さいため、寸法安定性のあるチップ部品 3、3 A を形成できると共に、ガラス基板 30 が疑似ウェーハ 29 として機能する。

【 0 0 6 8 】

次に、図 3 (f) に示すように、石英基板 1 の裏側から紫外線 27 を照射して、粘着シート 2 の粘着力を弱め、疑似ウェーハ 29 を粘着シート 2 から剥離する。この場合、紫外線 27 の照射に代えて、加熱により剥離することもできる。

【 0 0 6 9 】

次に、図 4 (g) に示すように、チップ部品 3、3 A の電極 5 が上になるように疑似ウェーハ 29 をひっくり返す。そして感光性絶縁膜 28 a を全面に塗布し、かかる後、チップ部品 3、3 A の電極 5 の上部を開口する。この場合、感光性絶縁膜 28 としては 400 nm (短波長) で光を吸収する感光性絶縁樹脂をスピノコートし、400 nm の光を用いたフォトプロセスで開口し、後述する配線はセミアディティブ法で形成する。

【 0 0 7 0 】

10

20

30

40

50

即ち、全面に Ti / Cu 等のシードメタル（図示省略）を形成後、図 4 (h) に示すように、レジストマスク 32 を形成して Cu 電界めっきを行い配線 7 を形成する。しかる後に、レジストマスク 32 の除去及びシードメタル膜エッチング（いずれも図示省略）を行う。そして、配線 7 の形成と同時に、配線 7 と同じ材料を用いてアライメントマーク 14 を形成する。

【 0 0 7 1 】

次に、図 4 (i) に示すように、上記した感光性絶縁膜 28a と同様の感光性絶縁樹脂を全面にスピンコートして感光性絶縁膜 28b を形成し、更に上記と同様に 400 nm の光を用いたフォトプロセスにより、配線 7 の上部の感光性絶縁膜 28b を開口して外部接続端子 34 を形成する。

10

【 0 0 7 2 】

これにより、400 nm の光に感光されていない部分の感光性絶縁膜 28a と 28b との層間に存在する形でアライメントマーク 14 が形成される。従って、透明なガラス基板 30 に接して感光性絶縁膜 28a、28b が設けられ、この感光性絶縁膜 28a と 28b の中に位置するアライメントマーク 14 が、後述する位置合せの際に検出し易くなる。

【 0 0 7 3 】

以上のプロセスを経た後に、図 4 (i) における切断線 33 の位置で切断する。従って、チップ部品 3、3A は樹脂 4 で保護されており、ガラス基板 30 の位置で切断するので、チップ部品 3、3A にはダメージを与えることがなく、個片化後のハンドリングが容易となる。

20

【 0 0 7 4 】

このように、チップ部品 3、3A の支持体となる疑似ウェーハ 29 を光透過性の材料、即ちガラス基板 30 で形成し、アライメントマーク 14 を配線 7 と同一の材料を用いてこの配線 7 と一緒に形成し、このアライメントマーク 14 の上下に 400 nm で感光する感光性絶縁膜 28a と 28b を配することによって、光透過性の支持体及び感光性絶縁膜を通してアライメントが可能な光透過型アライメントを利用するのが本実施の形態（後述の実施の形態も同様。）の特長である。

【 0 0 7 5 】

図 7 は、本実施の形態の実装方法を示す。図示の如く、図 18 に示した従来の実装方法とは異なり、位置合せ用のカメラ 26 を実装される半導体装置 40 のガラス基板 30 の上方に配置する。なお、本実施の形態においても、実装される半導体装置 40 は真空チャックで支持され、プリント配線板 16 も加熱ステージ上等に固定されるが図示省略する。

30

【 0 0 7 6 】

アライメントマークは従来と同様に十文字状に形成されている。即ち、カメラ 26 の領域の外側に示したように、半導体装置 40 のアライメントマーク 14 よりも一回り大きいマーク 25 がプリント配線板 16 に形成されており、カメラ 26 からの出射光 L₁ が、一つは半導体装置 40 のアライメントマーク 14 に当たって反射する反射光 L₂ をなし、他の一つはプリント配線板 16 のアライメントマーク 25 に当たって反射する反射光 L₂ となり、これらの反射光 L₂ によって双方のアライメントマーク 14、25 を光学的に検出して、補正しながら位置合せすることができる。勿論、図 18 に示した従来と同様な方法で位置合せすることも可能である。

40

【 0 0 7 7 】

図 7 (j) に示すように、実装に当っては半導体装置 40 の外部接続端子 34 にはんだボール 12A を形成し、不図示の真空チャックで半導体装置 40 を把持し、カメラ 26 からそれぞれのアライメントマーク 14、25 に対して光 L₁ を出射してその反射光 L₂ を検出しながら位置合せを行うが、既述したように、チップ部品 3、3A の支持体が透明なガラス基板 30 からなり、これに接する感光性絶縁膜 28a、28b が 400 nm の短波長の光を吸収する感光性樹脂からなっている。

【 0 0 7 8 】

従って、位置合せ時には、約 1 μm (10³ nm) の長波長の赤外光 L₁ をカメラ 26 か

50

ら出射することにより、90%以上の透過率にて感光性絶縁膜28a、28bを通して、アライメント14及び15での赤外光L₁の反射光L₂を検出することができる。しかし、透過率は95~96%が好ましいため、透過率が十分でない場合は、赤外光L₁として更に長波長の光を選ぶか、若しくは感光性絶縁膜28a、28bの界面の調整又は材質の選択により透過率を高めることができる。

【0079】

更に、本実施の形態は、従来のように位置合せ後にカメラを外すことなしで、双方のアライメントマーク14、25をカメラ26によって位置合せしながら半導体装置40を接近させ、はんだボール12Aをプリント配線板16の外部接続端子17に接触させ、外部接続端子17の表面に配された不図示のはんだペーストにはんだボール12Aが粘着し、仮固定後もカメラ26を用いて位置合せができるため、従来よりも更に精度良く位置合せができる。そして位置合せ終了後は、この状態のプリント配線板16及び半導体装置40は、従来と同様な治具を用いて不図示のリフロー炉に搬入される。

【0080】

図7(k)は実装完了の状態を示しており、実装された半導体装置40はリフロー後のはんだ12を介して、半導体装置40の外部接続端子34とプリント配線板16の外部接続端子17とが接続される。

【0081】

本実施の形態によれば、チップ部品3、3Aが樹脂4を介して、ガラス基板30の欠陥部31においてこのガラス基板に一体化されているので、樹脂4の領域が小さく形成されるため、硬化収縮による樹脂4の変形は小さいことにより、チップ部品3、3Aの位置精度を保つことができると共に、配線7等の形成も疑似ウェーハレベルで一括処理後に、疑似ウェーハからガラス基板30の位置で切断して個片化できることにより、チップ部品3、3Aが樹脂4で保護され、ガラス基板30に一体化されているため、個片化の際にチップ部品3、3Aがダメージを受けることもなく、個片化後のハンドリングも容易である。

【0082】

更に、半導体装置40をプリント配線板16上に仮固定した状態で、半導体装置40のアライメントマーク14とプリント配線板16のアライメントマーク25とを、ガラス基板30を通して、カメラ26からの出射光L₁の各アライメントマーク14、25での反射光L₂を検出し、双方のアライメントマーク14、25を容易かつ高精度に位置合せできるため、半導体装置40をプリント配線板16に対して位置精度良く実装できる。

【0083】

実施の形態2

図8(a)は、本実施の形態の半導体装置及びその実装構造の概略断面図、図8(b)は同実施の形態の他の実装構造の概略断面図を示す。

【0084】

本実施の形態においても実施の形態1と同様に、支持体の材料としてガラスを使用していることにより、光学素子(PDやLD)を含むMCMの光実装においても、光透過型アライメントを利用して、半導体装置に形成されたアライメントマークと、光導波路に形成されたアライメントマークを透過アライメントして位置合せしながら、位置精度良くアライメントして実装することができる。

【0085】

図示の如く、本実施の形態の半導体装置41及び半導体装置41Aも、その基本構造は実施の形態1と同様であり、記述した作製プロセス(図2~図6参照)により形成されるので、半導体装置41、41Aの作製プロセスの説明は省略する。

【0086】

しかし、本実施の形態において配置されているチップ部品が、半導体装置41は半導体チップ3に対して例えばLD(レーザダイオード)又はLED(発光ダイオード)10が配され、半導体装置41Aは半導体チップ3に対して例えばPD(フォトダイオード)23が配され、双方が光導波路20を介して光信号を送受信する平置構造のMCMとして構

成されている。

【0087】

従って、半導体装置41のLD又はLED(以下、LDと称する。)10の発光部11に対向する位置に光導波路20の光入射部20aが配され、入射光が反射面20bで反射し、光導波路20のコア層22内で導波されて反対側の反射面20bで反射し、この反射光が光導波路20の光出射部20cから出射して半導体装置41AのPD23の受光部24に入射するように、この受光部24に対向する位置に光導波路20の光出射部20cが配置されている。

【0088】

このように、半導体装置41、41Aを光導波路20と組み合せたMCM構造においては、各半導体装置41、41Aの光導波路20に対する位置精度は極めて重要であるため、上記した実施の形態1と同様に形成された半導体装置41、41Aのアライメントマーク14と、光導波路20に形成されたアライメントマーク19との正確な位置合せが必要であり、この位置合せが実施の形態1と同様に光透過型アライメントを利用することにより、良好に実施することができる。

【0089】

図8(a)は、このような構成の半導体装置41、41Aが、はんだ12を介してプリント配線板16の外部接続端子17に対して接続された状態であるが、これと同様な構成の半導体装置41、41Aをメタルポスト43及びはんだバンプ44を介してプリント配線板16の外部接続端子17に接続し、図8(b)のような構造で実装することもできる。いずれも、スペーサ35を介して半導体装置41、41Aとプリント配線板16との距離が100μmに規制されている構造となっている。

【0090】

図9～図11によりその実装プロセスを説明する。なお、本実施の形態の半導体装置41、41Aも、チップ部品3、10及び23も樹脂4で保護されており、ガラス基板30の位置で切断されるので、これらのチップ部品がダメージを受けることはなく、個片化後のハンドリングが容易である。

【0091】

まず、図9(a)は実装基板としてのプリント配線板16及びその外部接続端子17を示し、このプリント配線板16の上面に、図9(b)に示すように光導波路20が不図示の接着剤を介して所定位置に貼り付けられる。なお、図9～図11においては各部の構造を明示するために、上記した図8における左半分(即ち、半導体装置41側に対応する部分)を図示し、これとほぼ対称的な右半分は図示省略する。

【0092】

次に、図10(a)に示すように、プリント配線板16上の所定場所にスペーサ35の材料として、熱硬化性樹脂(例えばエポキシ樹脂)を滴下する。図10(b)はこの平面図を示しており、この図において、大小の四角形に仮想線で示す領域30は実装する半導体装置41のガラス基板30の位置を示し、例えば内側の仮想線の角部(4ヶ所)に実線で示す符号35の位置に、図10(a)に示したスペーサ35は滴下されるものであるが、図10(a)においては簡略図示している。なお、このスペーサ35は図10(b)に仮想線にて示したように、例えば3ヶ所に設けてよい。

【0093】

次は図11(a)に示すように、実装する半導体装置41をこの上方から徐々に近づけ、カメラ26を用いて双方のアライメントマークを位置合せしながら位置合せ終了後にリフロー炉に搬入されるが、実施の形態1と同じ要領で行われるので、同様な位置合せ動作等の説明は省略する。

【0094】

しかしこの場合、半導体装置41のアライメントマーク14は実施の形態1と同様に形成されているが、実施の形態1におけるプリント配線板16側のアライメントマークはなく、光導波路20に設けられたアライメントマーク19に対して半導体装置41のアライ

10

20

30

40

50

メントマーク 14 が位置合せされる。なお、この場合も図 18 で説明した従来の方法で位置合せすることも可能である。

【0095】

本実施の形態の場合、光導波路 20 の光入射部 20a を通して反射面 20b と LD チップ 10 の発光部 11 との位置が一致することが最も重要であり、この位置決めの方法としては、従来（図 18）と同様に、光導波路 20 のアライメントマーク 19 と、この光導波路 20 の先端側の上面の不図示の光入射部 20a との距離 D と、半導体装置 41 のアライメントマーク 14 と LD チップ 10 の発光部分 11 との距離 D とは同一であるので、双方のアライメントマーク 14 と 19 を位置合せし、補正しながら実装することにより、LD チップ 10 の発光部 11 が自動的に光導波路 20 の光入射部 20a の位置に一致する。10

【0096】

従って、光導波路 20 の光入射部 20a から入射する LD チップ 10 の発光部 11 の出射光は、光導波路 20 のコア層 22 の 45° 傾斜の反射面 20b で反射し、コア層 22 内を全反射しながら反対側の不図示の半導体装置 41A 側へ導波される。

【0097】

プリント配線板 16 に滴下されたスペーサ 35 となる熱硬化性樹脂は、150 ~ 200 での数秒で硬化するため、半導体装置 41 の外部接続端子 7a に設けられたはんだボール 12A のリフロー時の熱によっても変形せず、図 11(b) に示すように実装を完了するまではスペーサ 35 として機能する。又、この熱硬化性樹脂はリフロー時のはんだボール 12A のセルフアライメント効果も抑えることにもなり、半導体装置 41 とプリント配線板 16 及び光導波路 20 の上面との距離、及び反射面 20b と LD チップ 10 の発光部 11 との位置が一定に保たれた状態で、半導体装置 41 とプリント配線板 16 とは、はんだ 12 を介して接続され、不図示の右側の半導体装置 41A 側も同時に実装を完了する。20

【0098】

本実施の形態によれば、上記した実施の形態 1 と同様に、チップ部品 3、10、23 が樹脂 4 を介して、ガラス基板 30 の欠除部 31 においてこのガラス基板 30 に一体化されているので、樹脂 4 の領域が小さく形成されるため、硬化収縮による樹脂 4 の変形は小さくなることにより、チップ部品 3、10、23 の位置精度を保つことができると共に、配線 7 等の形成も疑似ウェーハレベルで一括処理後に、疑似ウェーハからガラス基板 30 の位置で切断して個片化できることにより、チップ部品 3、10、23 が樹脂 4 で保護され、ガラス基板 30 に一体化されているため、個片化の際にチップ部品 3、10、23 がダメージを受けることもなく、個片化後のハンドリングも容易である。30

【0099】

更に、半導体装置 41、41A をプリント配線板 16 上に仮固定した状態で、半導体装置 41、41A のアライメントマーク 14 とプリント配線板 16 のアライメントマーク 19 を、ガラス基板 30 を通して、カメラ 26 からの出射光 L₁ の各アライメントマーク 14、19 での反射光 L₂ を検出し、双方のアライメントマーク 14、19 を容易かつ高精度に位置合せできるため、半導体装置 41、41A をプリント配線板 16 に対して位置精度良く実装できる。40

【0100】

図 12 は、プリント配線板 16 に複数の半導体装置が実装された状態の一例を示す。上記した実施の形態 1 による半導体装置 40 及び実施の形態 2 による半導体 41、41A は、図示の如く、同一のプリント配線板 16 上に不図示の他の電子部品等と共に、混載して実装することもできる。

【0101】

図 13 は、上記した実施の形態 1 による実装構造の変形例を示す。上記した各実施の形態における半導体装置とプリント配線板との接続方法としては、図示の如く、樹脂核 37 入りのはんだ 12 を用いてもよい。この場合、リフロー前のはんだボールは、内部に樹脂核 37 入りのはんだボールの直径を 150 μm 程度とすることにより、リフロー後は半導

10

20

30

40

50

体装置とプリント配線板との距離を $100\mu m$ に形成することができる。これは実施の形態2にも適用できる。

【0102】

図14は他の変形例を示す。上記した各実施の形態は、種類の異なる複数のチップ部品をワンパッケージ化した半導体装置の実装であるが、図14に示すように、単品のチップ部品の実装にも上記実施の形態は適用することができる。

【0103】

図15は、更に他の変形例を示すものであり、図5及び図6に示したガラス基板30は、一部分または全部を例えば図15に示すガラス基板30aのように作製してもよい。即ち、例えば図5における欠除部31を2個連続したような欠除部31a(図15(a))におけるA₁、A₂及びB₁からB₂に亘る領域の欠除部31a)、または図5における欠除部31を4個合せたような欠除部31b(図15(a))におけるC₁からC₂に亘る領域の欠除部31b)のように形成することもできる。

【0104】

図15(a)において交差する直線の仮想線は切断線50を示し、実施の形態1に説明したプロセス(図3～図4参照)を経て、この欠除部31a、31bに配したチップ部品を樹脂4で覆った後に、この切断線50で切断して個片化することにより、図15(a)におけるA₁、A₂、B₁、B₂領域のA及びB区域では、図15(b)に示すように、3辺がガラス基板30aで囲まれた半導体装置が得られる。

【0105】

また、図15(a)におけるC₁、C₂領域のA及びB区域では、図15(c)に示すように、2辺がガラス基板30bで囲まれた半導体装置が得られ、いずれも樹脂4の塗布領域が小さくなることにより、樹脂4の硬化収縮によるチップ部品の位置ずれ等を抑えることができる。

【0106】

上記した各実施の形態は、本発明の技術的思想に基づいて種々に変形できる。

【0107】

例えば、半導体装置の作製プロセス終了後は、図4(i)に示すように、ガラス基板30の位置で切断し、半導体装置に個片化するとしたが、例えば、図8のように、光導波路20と組み合せて2個の半導体装置41、41Aを隣接して実装するものである場合、光導波路20との寸法関係等の条件が合えば、図5又は図6に示したガラス基板30の隣接した欠除部において、予め半導体装置41、41Aを配設しておくことにより、双方の間で切断することなしに、半導体装置41、41Aを連結して形成でき、連結された半導体装置41、41Aを用いて実装することもできる。また、これに限らず、他の半導体装置40同士でも条件が合えば適用可能である。

【0108】

また、実施の形態に示した各部の構造や形状及び材料等も適宜に変更してもよい。

【図面の簡単な説明】

【0109】

【図1】本発明の実施の形態1による半導体装置と実装構造を示す概略断面図である。

【図2】同、半導体装置の作製プロセスを示す概略断面図である。

【図3】同、半導体装置の作製プロセスを示す概略断面図である。

【図4】同、半導体装置の作製プロセスを示す概略断面図である。

【図5】同、作製プロセスにおけるガラス基板の概略斜視図である。

【図6】同、作製プロセスにおけるガラス基板の概略斜視図である。

【図7】同実施の形態における実装方法を示す概略断面図である。

【図8】本発明の実施の形態2による半導体装置と実装構造を示す概略断面図である。

【図9】同、半導体装置の実装プロセスを示す概略断面図である。

【図10】同、半導体装置の実装プロセスを示す概略断面図(a)とその平面図(b)である。

10

20

30

40

50

【図11】同、半導体装置の実装プロセスを示す概略断面図である。

【図12】本発明の実施の形態1及び2による半導体装置をプリント配線板に混載して実装した状態を示す概略断面図である。

【図13】変形例を示す概略断面図である。

【図14】変形例を示す概略断面図である。

【図15】変形例を示す概略断面図である。

【図16】従来例による半導体装置の作製プロセスを示す概略断面図である。

【図17】同、半導体装置を示す概略断面図である。

【図18】同、半導体装置の実装方法を示す概略断面図である。

【図19】同、半導体装置の実装構造を示す概略断面図である。

10

【符号の説明】

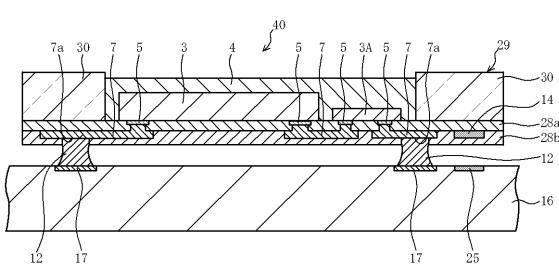
【0110】

1...石英基板、2...粘着シート、3、3A...半導体チップ、4...樹脂、
 5...電極パッド、7...配線、7a、17、34...外部接続端子、10...L D又はL E D、
 11...発光部、12...はんだ、12A...はんだボール、
 13、14、19、25...アライメントマーク、16...プリント配線板、
 20...光導波路、20a...光入射部、20b...反射面、20c...光出射部、
 21...クラッド層、22...コア層、23...FD、24...受光部、26...カメラ、
 27...紫外線、28a、28b...感光性絶縁膜、29...疑似ウェーハ、
 30...ガラス基板、31...欠除部、32...レジストマスク、33...切断線、
 35...スペーサ、37...樹脂核、40、41、41A...半導体装置、
 43...メタルポスト、44...はんだバンプ、50...切断線、B...個片領域、D...距離、
 L₁...出射光、L₂...反射光

20

【図1】

実施の形態1



【図2】

実施の形態1の作製プロセス

基板にアライメントマーク形成

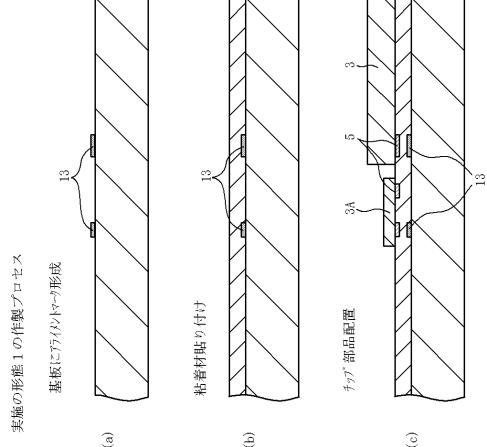
(a)

粘着材貼り付け

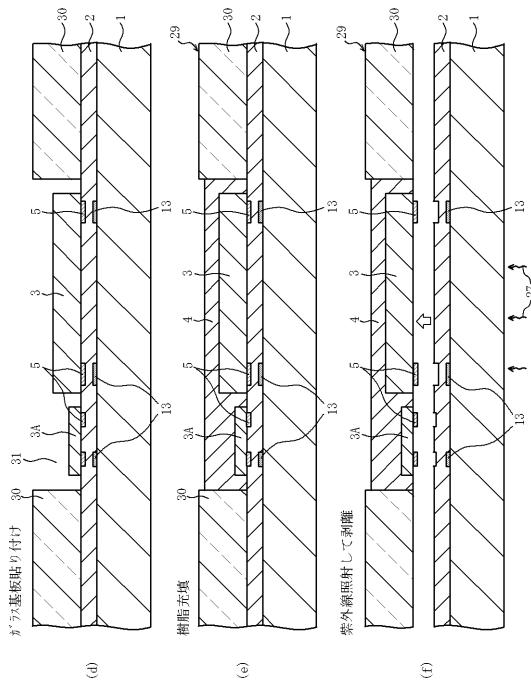
(b)

チップ部品配置

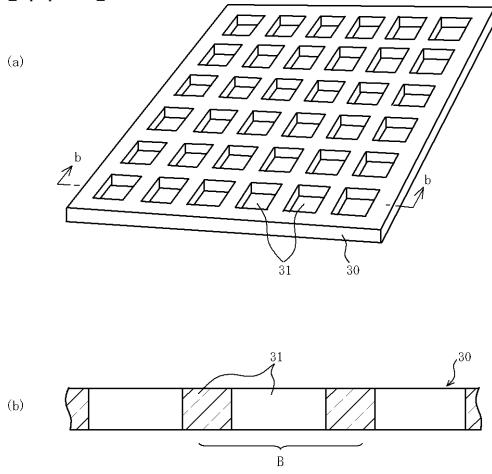
(c)



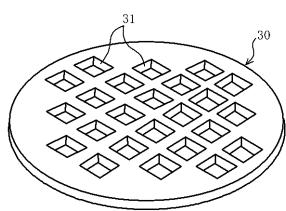
【 四 3 】



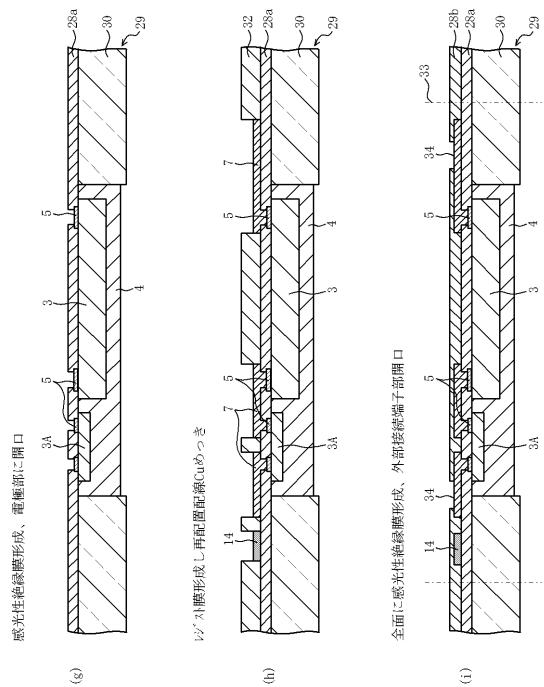
【 四 5 】



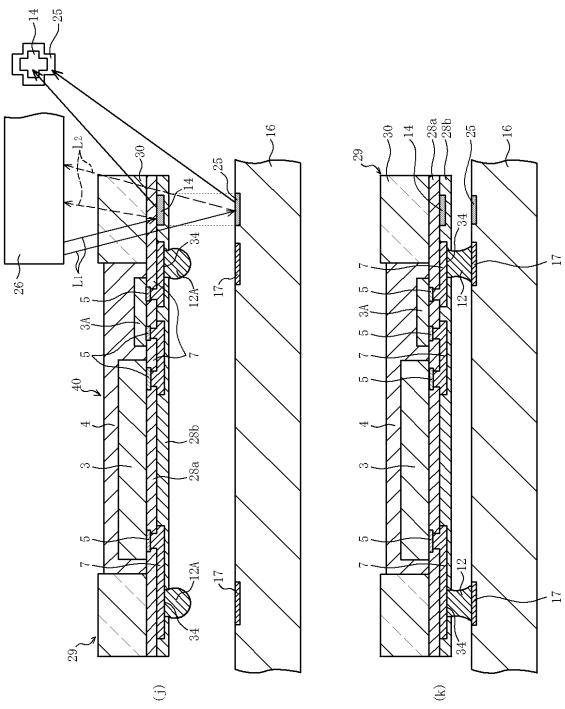
【 四 6 】



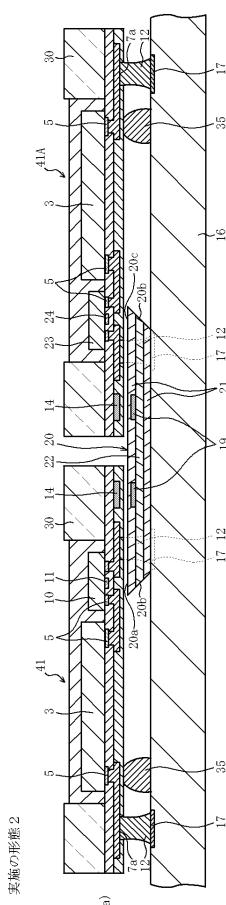
【 図 4 】



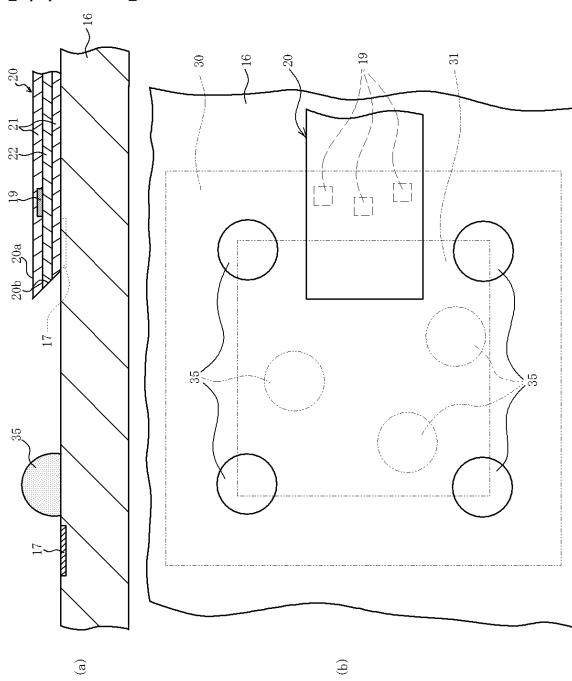
【 図 7 】



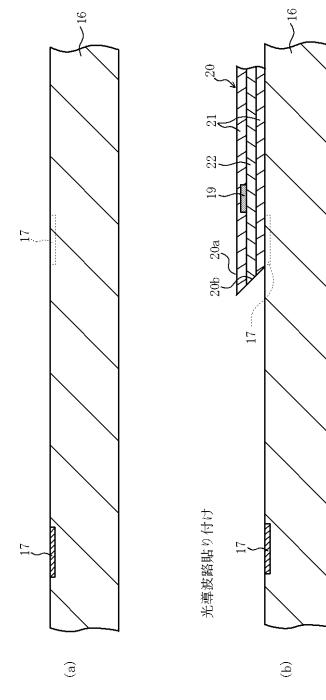
【 四 8 】



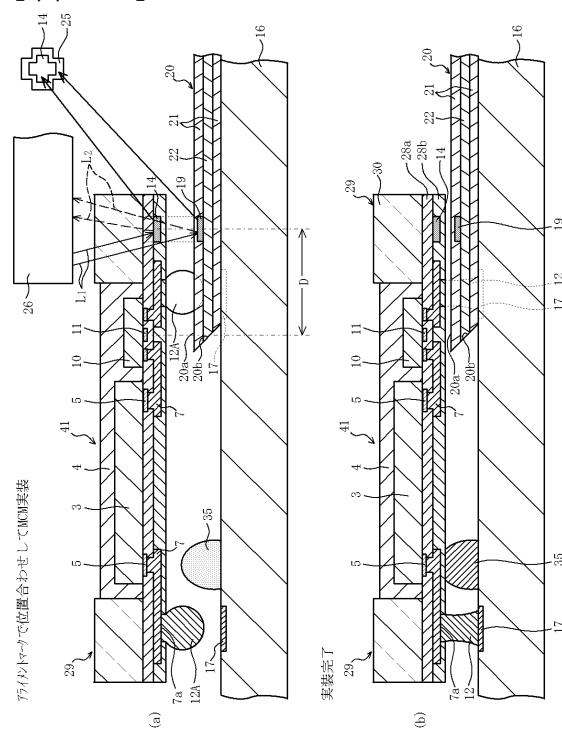
【 四 10 】



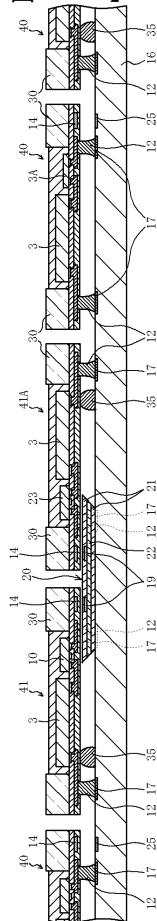
【 四 9 】



【 図 1 1 】

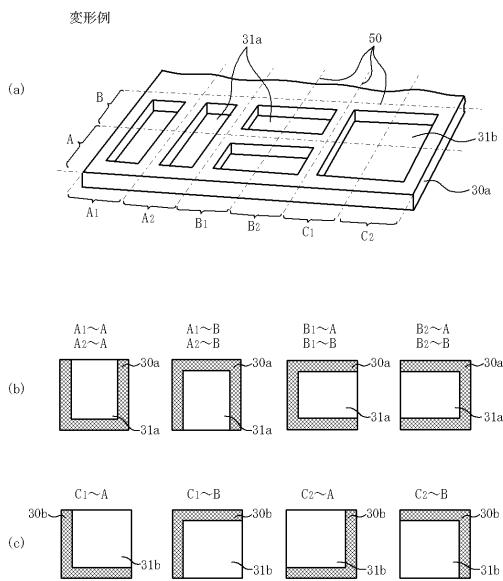


【 図 1 2 】



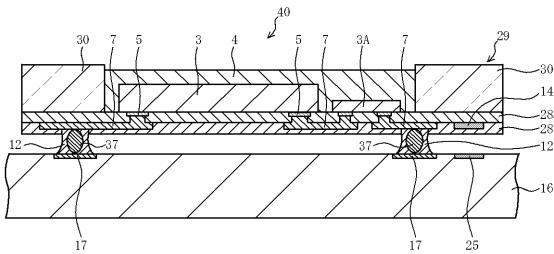
【 図 1 5 】

变形例



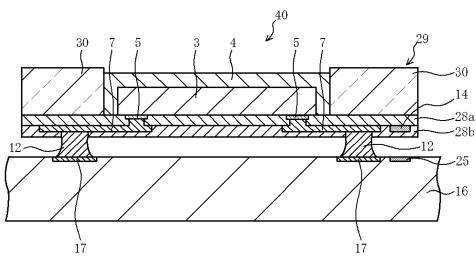
【 図 1 3 】

変形例（スペース付きパンプ）

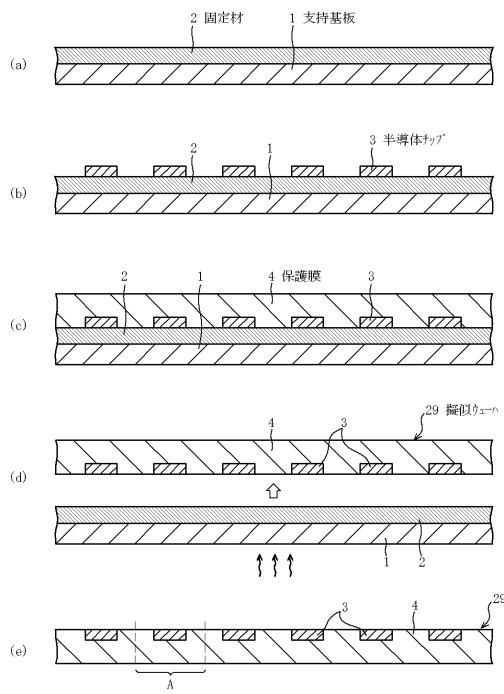


【 図 1 4 】

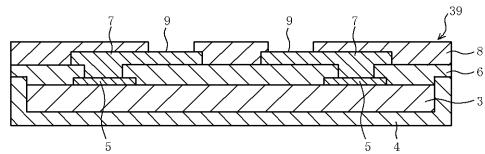
変形例（単品チップの実装）



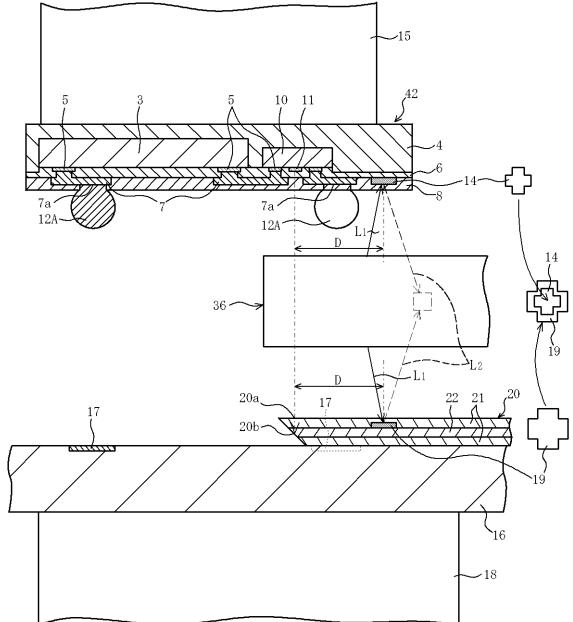
【 図 1 6 】



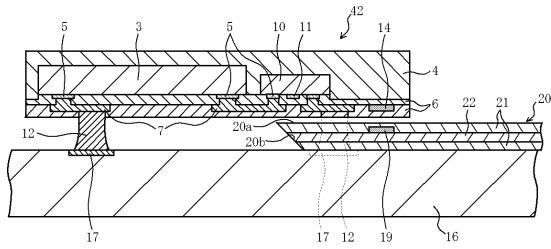
【図17】



【図18】



【図19】



フロントページの続き

F ターム(参考) 2H137 AB12 AC04 BB02 BB12 BC52 CA19B CB03 CB25 CC05 DB09
5F089 AC16 AC19 AC20 AC24 BB03 BC11 BC16 BC22 CA21 EA01