

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015年7月9日(09.07.2015)



(10) 国際公開番号
WO 2015/102060 A1

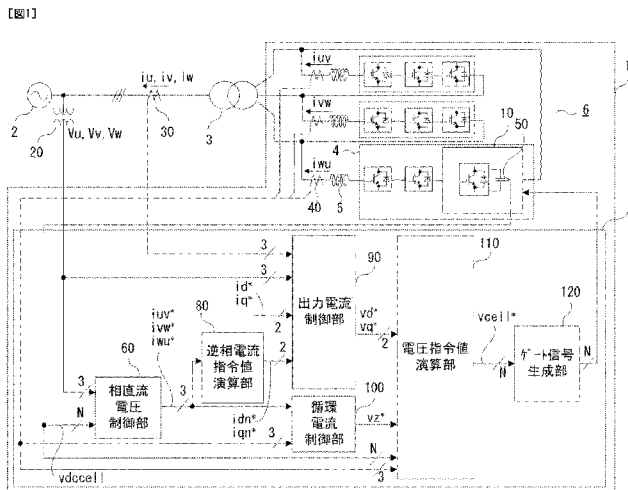
- (51) 国際特許分類:
H02M 7/49 (2007.01) H02M 7/48 (2007.01)
- (21) 国際出願番号: PCT/JP2014/067644
- (22) 国際出願日: 2014年7月2日(02.07.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-000069 2014年1月6日(06.01.2014) JP
- (71) 出願人: 三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP). 東芝三菱電機産業システム株式会社(TOSHIBA MITSUBISHI-ELECTRIC INDUSTRIAL SYSTEMS CORPORATION) [JP/JP]; 〒1040031 東京都中央区京橋三丁目1番1号 Tokyo (JP).
- (72) 発明者: 菊地 健(KIKUCHI Takeshi); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 椋木 香帆(MUKUNOKI Kaho); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 藤井 俊行(FUJII Toshiyuki); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 森 修(MORI Osamu); 〒1008310 東京都

千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 玉井 伸三(TAMAI Shinzo); 〒1040031 東京都中央区京橋三丁目1番1号 東芝三菱電機産業システム株式会社内 Tokyo (JP). 船橋 眞男(FUNAHASHI Sadao); 〒1040031 東京都中央区京橋三丁目1番1号 東芝三菱電機産業システム株式会社内 Tokyo (JP). 細川 靖彦(HOSOKAWA Yasuhiko); 〒1040031 東京都中央区京橋三丁目1番1号 東芝三菱電機産業システム株式会社内 Tokyo (JP). 東 耕太郎(HIGASHI Kotaro); 〒1040031 東京都中央区京橋三丁目1番1号 東芝三菱電機産業システム株式会社内 Tokyo (JP).

- (74) 代理人: 村上 啓吾, 外(MURAKAMI Keigo et al.); 〒6610033 兵庫県尼崎市南武庫之荘3丁目3番5号 Hyogo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,

[続葉有]

(54) Title: ELECTRIC POWER CONVERSION DEVICE
(54) 発明の名称: 電力変換装置



- 60... PHASE DIRECT-CURRENT VOLTAGE CONTROL UNIT
- 80... NEGATIVE-PHASE-SEQUENCE CURRENT COMMAND VALUE CALCULATION UNIT
- 90... OUTPUT CURRENT CONTROL UNIT
- 100... CIRCULATING CURRENT CONTROL UNIT
- 110... VOLTAGE COMMAND VALUE CALCULATION UNIT
- 120... GATE SIGNAL GENERATION UNIT

(57) Abstract: This electric power conversion device (1) is equipped with an electric power conversion unit (6) and a converter control unit (7). The electric power conversion unit (6) is equipped with three arms (4) that are connected to an alternating-current circuit. The converter control unit (7) is equipped with a phase direct-current voltage control unit (60), a negative-phase-sequence current command value calculation unit (80), an output current control unit (90), a circulating current control unit (100), a voltage command value calculation unit (110), and a gate signal generation unit (120) and controls inter-phase imbalance of respective cell direct-current capacitor voltages due to system imbalance by means of a circulating current and a negative-phase-sequence current.

(57) 要約: 電力変換装置(1)は、電力変換部(6)と変換器制御部(7)とを備え、電力変換部(6)は交流回路に接続された3つのアーム(4)を備え、変換器制御部(7)は相直流量電圧制御部(60)と逆相電流指令値演算部(80)と出力電流制御部(90)と循環電流制御部(100)と電圧指令値演算部(110)とゲート信号生成部(120)とを備え、系統不平衡による相間の各セル直流コンデンサ電圧のアンバランスを循環電流と逆相電流により制御する。



WO 2015/102060 A1



SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,
MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラ
シア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッ
パ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI,

FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK,
MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM,
ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：電力変換装置

技術分野

[0001] この発明は、複数の半導体スイッチと直流コンデンサからなる単位セルを複数台、カスケード接続したアームをデルタ結線した三相の電力変換装置に関するものである。

背景技術

[0002] 大容量電力変換装置は、変換器出力が高電圧または大電流となるため、複数の変換器を直列または並列に多重化することで構成されていることが多い。変換器を多重化することは、変換器容量を大きくするのみでなく、出力を合成することにより、出力電圧波形に含まれる高調波を低減し、変換装置の外部に流出する高調波電流を低減することが知られている。

変換器を多重化する方法は、様々存在し、リアクトル多重や変圧器多重、直接多重などがある。変圧器で多重化すると、交流側は変圧器で絶縁されるため各変換器の直流を共通化できるというメリットがある。しかし、出力電圧が高電圧となると多重変圧器の構成が複雑となる点および変圧器のコストが高くなる点がデメリットである。（例えば、特許文献1）。

[0003] そこで、高圧用途に適した多重変圧器を必要としない電力変換装置として、複数の変換器の出力をカスケード接続したマルチレベル変換器が提案されており、その中の一つにモジュラーマルチレベル変換器（以下、MMCと称す）がある。MMCは高耐圧大容量化が可能のため電力系統に連系可能な変換器であり、高圧直流送電（HVDC）、BTB（Back To Back）（非同期連系装置）、周波数変換装置（FC）、無効電力補償装置（STATCOM）など、広く適用が検討されている。

[0004] MMCは、セルと呼ばれる複数の単位変換器（以下、単位セルと称す）がカスケード接続されたアームで構成されている。単位セルは、複数の半導体スイッチと直流コンデンサを備えており、半導体スイッチをオン・オフさせ

ることにより、直流コンデンサの両端電圧またはゼロ電圧を出力する。

三相MMCはアームの結線方法により様々な構成が可能であり、その中の1つの変換器構成として、デルタ結線カスケード方式がある。デルタ結線カスケード変換器は、複数の単位セルをカスケード接続し、更にリアクトルを直列接続したアームをデルタ結線した構成であり、リアクトルまたは変圧器を介し、交流電力系統に並列接続した構成である。そのため、系統から相間を流れる電流と、系統側には出力されず変換器のデルタ結線内を循環する電流の2つの電流成分が存在する。したがって、三相MMCでは、これらの電流成分を制御する必要がある。また、各々のセルには直流コンデンサが構成されており、この直流コンデンサは電源を持たないため、電圧を一定の範囲内に制御する必要がある。

[0005] 三相MMCでは、複数の電流成分および直流コンデンサ電圧を制御する必要があり、系統不平衡による相間の直流コンデンサ電圧のアンバランスを循環電流により制御する方法が開示されている（例えば、特許文献1）。

先行技術文献

特許文献

[0006] 特許文献1：特開2011-223784号（段落[0027]～[0085]、図1）

発明の概要

発明が解決しようとする課題

[0007] 三相MMCの特徴として、系統平衡時では系統電圧と位相差が90度となる無効電流を流すように制御をしているため、直流コンデンサ電圧は一定となり、バランスする。しかし、系統不平衡時では不平衡である系統電圧に対して、平衡時と同じ電流が流れるため、系統電圧に有効電流が流れることで、コンデンサが充放電してアンバランスする。したがって、不平衡時では直流電圧がアンバランスする。

特許文献1の開示発明では、不平衡率が高い系統事故においては相間の直

流コンデンサ電圧をバランスさせるために大きな循環電流を流す必要があり、変換器、すなわち電力変換部に流れる電流が大きくなるという問題があった。

[0008] この発明は、上記のような問題を解決するためになされたものであり、系統不平衡時による相間の直流コンデンサ電圧をバランスさせる際に電力変換部に流れる電流を小さくすることが可能な電力変換装置を提供することを目的とする。

課題を解決するための手段

[0009] この発明に係る電力変換装置は、三相の交流回路に接続される電力変換部と電力変換部を制御するための変換器制御部とを備え、電力変換部は、交流回路に接続されデルタ結線された3つのアームを備え、各アームは、1つまたは複数カスケード接続した単位セルとリアクトルとを直列に接続した構成であり、単位セルは、互いに直列接続された複数の半導体スイッチの直列体とこの直列体と並列に接続された直流コンデンサとを備え、変換器制御部は、各セルの直流コンデンサ電圧に基づき各相アーム電流指令値を演算する相直流電圧制御部と、各相アーム電流指令値に基づき逆相電流指令値を演算する逆相電流指令値演算部と、逆相電流指令値と所定の正相電流指令値とに基づき電力変換部の出力電流を制御する正相成分と逆相成分の両方を含む電圧指令値を演算する出力電流制御部と、各相アーム電流指令値に基づいて循環電流を制御する零相電圧指令値を演算する循環電流制御部と、正相成分と逆相成分の両方を含む電圧指令値と零相電圧指令値と各セル直流コンデンサ電圧と各相アーム電流に基づき単位セルそれぞれの出力電圧指令値を演算する電圧指令値演算部と、出力電圧指令値に基づき単位セルの半導体スイッチを制御するためのゲート信号を演算するゲート信号生成部とを備え、系統不平衡による相間の各セル直流コンデンサ電圧のアンバランスを循環電流と逆相電流により制御する構成としたものである。

発明の効果

[0010] この発明に係る電力変換装置は、上記のように構成され、系統不平衡によ

る相間の各セル直流コンデンサ電圧のアンバランスを循環電流と逆相電流により制御するため、系統不平衡時における、定常状態に対する単位セル電流の増加が抑制されるため電力変換部の定格電流を小さくでき、電力変換装置を小型化できる。

図面の簡単な説明

- [0011] [図1]この発明の実施の形態1の電力変換装置に係る全体構成図である。
- [図2]この発明の実施の形態1の電力変換装置に係る単位セルの内部構成を示す回路図である。
- [図3]この発明の実施の形態1の電力変換装置に係る単位セルの別の内部構成を示す回路図である。
- [図4]この発明の実施の形態1の電力変換装置に係る変換器制御部の構成を示すブロック図である。
- [図5]この発明の実施の形態1の電力変換装置に係る相直流電圧制御部の内部構成を示すブロック図である。
- [図6]この発明の実施の形態1の電力変換装置に係る全電圧制御部の構成を示すブロック図である。
- [図7]この発明の実施の形態1の電力変換装置に係る逆相電流指令値演算部の内部構成を示すブロック図である。
- [図8]この発明の実施の形態1の電力変換装置に係る出力電流制御部の内部構成を示すブロック図である。
- [図9]この発明の実施の形態1の電力変換装置に係る循環電流制御部の内部構成を示すブロック図である。
- [図10]この発明の実施の形態1の電力変換装置に係る電圧指令値演算部の内部構成を示すブロック図である。
- [図11]この発明の実施の形態1の電力変換装置に係るセル直流電圧制御部の内部構成を示すブロック図である。
- [図12]この発明の実施の形態2の電力変換装置に係る出力電流制御部の制御器の構成を示すブロック図である。

[図13]この発明の実施の形態3の電力変換装置に係る出力電流制御部の基準電圧演算部の構成を示すブロック図である。

[図14]この発明の実施の形態4の電力変換装置に係る全体構成図である。

[図15]この発明の実施の形態5の電力変換装置に係る推定変換器電圧演算部の構成を示すブロック図である。

[図16]この発明の実施の形態6の電力変換装置に係る推定変換器電圧演算部の構成を示すブロック図である。

発明を実施するための形態

[0012] 実施の形態1.

実施の形態1は、電力変換部と変換器制御部を備え、変換器制御部は3つの電圧制御系（相直流電圧制御部、全電圧制御部、セル直流電圧制御部）と、2つの電流制御系（出力電流制御部、循環電流制御部）と、2つの演算部（逆相電流指令値演算部、相電圧指令値演算部）と、さらにゲート信号生成部とを備え、系統不平衡による相間の各セル直流電圧のアンバランスを循環電流と逆相電流により制御する電力変換装置に関するものである。

[0013] 以下、本願発明の実施の形態1に係る電力変換装置1の構成、動作について、電力変換装置の全体構成図である図1、単位セルの回路図である図2、3、変換器制御部のブロック図である図4、相直流電圧制御部のブロック図である図5、全電圧制御部ブロック図である図6、逆相電流指令値演算部のブロック図である図7、出力電流制御部のブロック図である図8、循環電流制御部のブロック図である図9、電圧指令値演算部のブロック図である図10、セル直流電圧制御部のブロック図である図11に基づいて説明する。

[0014] 図1は、本発明の実施の形態1の電力変換装置1を含む全体システムの構成を示す。システム全体は、電力変換装置1と交流電力系統2と変圧器3から構成され、電力変換装置1は変圧器3を介して交流電力系統2に並列接続されている。

なお、図1では、電力変換装置1は変圧器3を介して交流電力系統2に接続されているが、連系リアクトルを介して接続される構成であってもよい。

[0015] 次に、電力変換装置 1 の全体構成を図 1 に基づいて説明する。電力変換装置 1 は、電力変換部 6 と変換器制御部 7 から構成される。

[0016] 電力変換部 6 は、各相にアーム 4 を備え、各アーム 4 は複数の単位セル 10、更にアームリアクトル 5 を直列に接続したものである。各相のアーム 4 はデルタ結線で接続され、各相アームの接続端は交流電力系統 2 に接続される。

アームリアクトル 5 は、後述する循環電流成分を抑制するために挿入するもので、単位セル 10 と直列に接続されるものであれば、その挿入位置は、図 1 に示された位置に限られるものではなく、また、複数個を分散して挿入するものであってもよい。

電力変換部 6 は、各アーム 4 の電流を検出するアーム電流検出部 40 を備える。さらに後で説明する単位セル 10 の直流コンデンサ 15 の電圧を検出する直流コンデンサ電圧検出部 50 を備える。また、電力変換部 6 は、交流電力系統 2 の交流電圧を検出する交流電圧検出部 20 からの電圧信号を受信し、さらに交流電力系統 2 の出力電流を検出する出力電流検出部 30 からの電流信号を受信する。

[0017] 図 1 の変換器制御部 7 の構成は、交流電力系統 2 および電力変換部 6 との信号の授受を中心に記載しているため、一部構成部を省略している。変換器制御部 7 の構成、機能は図 4 に基づいて後述する。

[0018] 次に、単位セル 10 の具体的内部構成を図 2、図 3 に基づいて説明する。

図 2 は、単位セル 10 の内部構成を示す回路図である。フルブリッジで構成されている単位セル 10 は、IGBT (Insulated-Gate Bipolar Transistors) 等の自己消弧型のスイッチング素子 13 から構成される直列体 11 を 2 つ並列接続し、さらに直流コンデンサ 15 を並列接続した構成である。直列体 11 は、このスイッチング素子 13 に逆並列に接続されたダイオード 14 からなる半導体スイッチ 12 を複数 (ここでは、2 つ) 直列接続したものである。そして、単位セル 10 は図 2 に示すように、それぞれの直列体 11 の内部中間接続点となる半導体スイッ

チ12の端子を出力端とし、スイッチング素子13をオン・オフさせることにより、この出力端から直流コンデンサ15の同極性、逆極性電圧またはゼロ電圧を出力する。

[0019] 単位セル10の他の構成例を図3に基づいて説明する。図3はハーフブリッジで構成されている単位セル10の内部構成を示す回路図である。図3において、単位セル10は、スイッチング素子13から構成される直列体11および直列体11に並列に接続された直流コンデンサ15から構成される。直列体11はこのスイッチング素子13に逆並列に接続されたダイオード14からなる半導体スイッチ12を複数（ここでは、2つ）直列接続したものである。そして、単位セル10は図3に示すように、一方の半導体スイッチ12の両端子を出力端とし、スイッチング素子13をオン・オフさせることにより、この出力端から直流コンデンサ15の同極性電圧またはゼロ電圧を出力する。

[0020] 単位セル10の構成は、半導体スイッチにより構成される直列体と、この直列体に並列に接続された直流コンデンサから構成され、直列体の半導体スイッチにより出力端に直流コンデンサ電圧を選択的に出力する構成であれば、図2および図3に限定されるものではない。

なお、以降「単位セル」を適宜、「セル」と記載する。

[0021] 次に、本発明の電力変換装置1の制御について説明する。図4は、本発明の実施の形態1による電力変換部6を制御するための変換器制御部7の全体ブロック図である。変換器制御部7は主な構成部として、3つの電圧制御系（相直流電圧制御部60、全電圧制御部70、セル直流電圧制御部140）および2つの電流制御系（出力電流制御部90、循環電流制御部100）、さらに2つの演算部（逆相電流指令値演算部80、相電圧指令値演算部130）を備える。なお、相電圧指令値演算部130およびセル直流電圧制御部140をまとめた機能部を電圧指令値演算部110としている。

[0022] 変換器制御部7の機能概要、特に本発明の要部となる電力変換装置1の各セルの直流コンデンサ電圧を相間でバランスさせるための相間を循環する電

流の制御および逆相電流指令値演算について最初に説明する。さらに、変換器制御部7の各部の構成、機能を順次説明する。

[0023] まず、変換器制御部7の機能概要を説明する。

出力電流制御部90では、有効電流 i_q と無効電流 i_d を制御することで、電力変換部6の電力制御を行っている。正相電流指令値 i_d^* 、 i_q^* は、正相無効電流指令値 i_d^* と正相有効電流指令値 i_q^* で構成され、電力変換装置1の運転条件から定まる所定の値である。ここで、正相有効電流指令値 i_q^* は、例えば全電圧制御部70で演算され、正相無効電流指令値 i_d^* は、例えば交流電力系統2の正相電圧から演算される。

循環電流制御部100では、デルタ結線内を循環する電流を制御することで、相間の直流コンデンサ電圧をバランスさせている。循環電流を制御するための循環電流指令値 i_z^* は、相直流電圧制御部60で演算される。

セル直流電圧制御部140では、各セルの直流コンデンサ電圧を制御している。出力電圧指令値 v_{cell}^* は、出力電流制御部90の出力である正相成分と逆相成分の両方を含む電圧指令値 v_d^* 、 v_q^* 、循環電流制御部100の出力である零相電圧指令値 v_z^* と、各セル直流電圧 v_{cell} およびアーム電流 i_{uv} 、 i_{vw} 、 i_{wu} に基づいて演算される。

なお、「直流コンデンサ電圧」を適宜、「直流電圧」と記載する。

[0024] 変換器制御部7の各部の構成、機能を説明するに際して、図4の各電流・電圧要素について説明する。

v_u 、 v_v 、 v_w ：系統電圧

i_u 、 i_v 、 i_w ：出力電流

i_{uv} 、 i_{vw} 、 i_{wu} ：アーム電流

v_{dcell} ：各セル直流電圧（N個：各アームのセル数 $n \times 3$ アーム）

i_{uv}^* 、 i_{vw}^* 、 i_{wu}^* ：アーム電流指令値

i_d^* 、 i_q^* ：正相電流指令値

i_{dn}^* 、 i_{qn}^* ：逆相電流指令値

v_d^* 、 v_q^* : 正相成分と逆相成分の両方を含む電圧指令値

v_z^* : 零相電圧指令値

v_{ce11}^* : 出力電圧指令値 (N個 : 各アームのセル数 $n \times 3$ アーム)

v_{uv}^* 、 v_{vw}^* 、 v_{wu}^* : アーム電圧指令値

[0025] 次に、変換器制御部7の相直流電圧制御部60の構成、動作を図5に基づいて説明する。

図5は、実施の形態1による電力変換装置1の変換器制御部7の相直流電圧制御部60の内部構成を示すブロック図である。

相直流電圧制御部60は、電圧演算部61、推定変換器電圧演算部62、減算器63、制御器64、乗算器65、およびフィルタ66から構成される。

[0026] 相直流電圧制御部60では、電圧演算部61で全セル直流コンデンサ電圧 v_{dcce11} から全セル直流コンデンサ電圧の平均値、最大値または最小値などの代表電圧値 v_{dc} および各相電圧の代表値 v_{uv} 、 v_{vw} 、 v_{wu} を各セル直流電圧 v_{dcce11} に基づいて演算する。減算器63では全セル直流コンデンサ電圧の代表値 v_{dc} と各相電圧の代表値 v_{uv} 、 v_{vw} 、 v_{wu} との誤差 Δv_{uv} 、 Δv_{vw} 、 Δv_{wu} を演算する。制御器64は、誤差 Δv_{uv} 、 Δv_{vw} 、 Δv_{wu} がゼロとなるよう、すなわち、各相電圧の代表値 v_{uv} 、 v_{vw} 、 v_{wu} を全セル直流コンデンサ電圧の代表値 v_{dc} に追従させるような各相電流指令値を演算する。

また、各相電圧の代表値 v_{uv} 、 v_{vw} 、 v_{wu} は $2f$ (f は基本周波数) で振動しているため、減算器63に入力する前にフィルタ66により $2f$ の交流分を除去し、直流分のみとしている。

[0027] 各セル10内の直流コンデンサ15を充放電するためには、有効電力を制御する必要がある。このため、制御器64の出力に各アーム4の出力電圧を乗算することで、アーム電流指令値を演算する。しかし、本電力変換装置1では、各アーム4の出力電圧を検出する機構がないため、系統電圧等の検出値を用いて、各アーム4の出力電圧と同位相の推定変換器電圧 v_{armuv}

、 v_{armvw} 、 v_{armwu} を演算する。

乗算器65は変圧器3の電圧と同位相の成分（推定変換器電圧） v_{armuv} 、 v_{armvw} 、 v_{armwu} と制御器64の出力の積を演算する。ここで、推定変換器電圧 v_{arnuv} 、 v_{armvw} 、 v_{armwu} は、系統電圧 v_u 、 v_v 、 v_w から推定変換器電圧演算部62で線間電圧を演算した値を用いる。つまり、相直流電圧制御部60の出力であるアーム電流指令値 i_{uv}^* 、 i_{vw}^* 、 i_{wu}^* は、制御器64の出力と推定変換器電圧を乗算した値である。

[0028] 次に、変換器制御部7の全電圧制御部70の構成、動作を図6に基づいて説明する。

図6は、本発明の実施の形態1による電力変換装置1の全電圧制御部70の内部構成を示すブロック図である。全電圧制御部70は、直流電圧代表値演算部71、減算器72、および制御器73から構成される。

[0029] 全電圧制御部70では、直流電圧代表値演算部71で全セル直流コンデンサ電圧 v_{dcce11} から全セル直流コンデンサ電圧の平均値、最大値または最小値などの電圧代表値 v_{dc} を演算する。減算器72は、直流全電圧指令値 v_{dc}^* と直流電圧代表値演算部71により演算された電圧代表値 v_{dc} の誤差 Δv_{dc} を演算する。なお、直流全電圧指令値 v_{dc}^* は1に設定される。

制御器73は、演算された誤差 Δv_{dc} がゼロとなるよう、すなわち、全セル直流コンデンサ電圧の代表値 v_{dc} を直流全電圧指令値 v_{dc}^* に追従させるように正相有効電流指令値 i_{q}^* を演算する。

電圧代表値に全セル直流コンデンサ電圧の平均値、および最大値または最小値の平均値のいずれかを用いることで、全セルの直流コンデンサ電圧が一定に制御される。

[0030] 次に、変換器制御部7の逆相電流指令値演算部80の構成、動作を図7に基づいて説明する。

図7は本発明の実施の形態1による電力変換装置1の逆相電流指令値演算

部 80 の内部構成を示すブロック図である。逆相電流指令値演算部 80 は、減算器 81、85、加算器 82、三相／二相座標変換部 83、およびフィルタ 84 から構成される。

[0031] 逆相電流指令値演算部 80 では、アーム電流指令値 i_{uv}^* 、 i_{vw}^* 、 i_{wu}^* から逆相電流指令値 i_{dn}^* 、 i_{qn}^* を演算する。なお、逆相電流指令値 i_{dn}^* 、 i_{qn}^* は、逆相無効電流指令値 i_{dn}^* と逆相有効電流指令値 i_{qn}^* で構成される。

相直流電圧制御部 60 の出力であるアーム電流指令値 i_{uv}^* 、 i_{vw}^* 、 i_{wu}^* を加算器 82 で加算し、3 で割って循環電流指令値 i_{z}^* を演算する。

減算器 81 は、相直流電圧制御部 60 の出力であるアーム電流指令値 i_{uv}^* 、 i_{vw}^* 、 i_{wu}^* と循環電流指令値 i_{z}^* の差 Δi_{uv}^* 、 Δi_{vw}^* 、 Δi_{wu}^* を演算して、正相成分と逆相成分を抽出する。抽出した正相成分と逆相成分を三相／二相座標変換部 83 により、正相座標系で三相／二相座標変換する。

減算器 85 は、三相／二相座標変換部 83 の出力から正相成分を抽出するフィルタ 84 の出力を減算することで逆相電流指令値 i_{dn}^* 、 i_{qn}^* を演算する。

なお、正相成分抽出に用いるフィルタ 84 は、フィルタ入力値から逆相成分を除き、正相成分を抽出する機能を有する。正相座標系では正相成分は直流成分、逆相成分は基本波周波数の 2 倍周波数成分 ($2f$) となるため、一次遅れ、 $2f$ 移動平均、 $2f$ のノッチフィルタ等を用いる。

[0032] 次に、変換器制御部 7 の出力電流制御部 90 の構成、動作を図 8 に基づいて説明する。

図 8 は本発明の実施の形態 1 による電力変換装置 1 の出力電流制御部 90 の内部構成を示すブロック図である。出力電流制御部 90 は、基準電圧演算部 91、三相／二相座標変換部 92、および加算器 93 から構成される。そして基準電圧演算部 91 は、三相／二相座標変換部 94、加算器 95、減算

器 96 および制御器 97 から構成される。

[0033] 出力電流制御部 90 では、加算器 95 により正相電流指令値 i_d^* 、 i_q^* と逆相電流指令値 i_{dn}^* 、 i_{qn}^* とを加算することで電流指令値 i_{dpn}^* 、 $i_{qp n}^*$ を演算する。

$$i_{dpn}^* = i_d^* + i_{dn}^* \quad (1)$$

$$i_{qp n}^* = i_q^* + i_{qn}^* \quad (2)$$

三相／二相座標変換部 94 は、出力電流 i_u 、 i_v 、 i_w を正相座標系で三相／二相変換した正相無効電流 i_d 、正相有効電流 i_q を演算する。減算器 96 は、電流指令値 i_{dpn}^* 、 $i_{qp n}^*$ と三相／二相座標変換部 94 の出力である正相無効電流 i_d 、正相有効電流 i_q との誤差 Δi_d 、 Δi_q を演算する。

制御器 97 は、演算された誤差 Δi_d 、 Δi_q がゼロとなるよう、すなわち、正相無効電流 i_d 、正相有効電流 i_q を電流指令値 i_{dpn}^* 、 $i_{qp n}^*$ に追従させるように演算し、正相逆相基準電圧 v_{dref} 、 v_{qref} を出力する。

三相／二相座標変換部 92 は、系統電圧 v_u 、 v_v 、 v_w を正相座標系で三相／二相変換した正相電圧 v_d 、 v_q を演算する。

出力電流制御部 90 では、加算器 93 でこの正相電圧 v_d 、 v_q をフィードフォワード的に制御器 97 の出力である正相逆相基準電圧 (v_{dref} 、 v_{qref}) に加算して、正相成分と逆相成分の両方を含む電圧指令値 v_d^* 、 v_q^* を演算する。なお、正相成分と逆相成分の両方を含む電圧指令値 v_d^* 、 v_q^* は、正相成分と逆相成分の両方を含む無効電圧指令値 v_d^* と正相成分と逆相成分の両方を含む有効電圧指令値 v_q^* で構成される。

[0034] 次に、変換器制御部 7 の循環電流制御部 100 の構成、動作を図 9 に基づいて説明する。ここでは、本発明の電力変換装置 1 の各相間の直流コンデンサ電圧をバランスさせるための電流制御について説明する。

図 9 は本発明の実施の形態 1 による電力変換装置 1 の循環電流制御部 100 の内部構成を示すブロック図である。循環電流制御部 100 は、加算器 1

01、102、減算器103、および制御器104から構成される。

[0035] 循環電流制御部100では、相直流電圧制御部60の出力であるアーム電流指令値 i_{uv}^* 、 i_{vw}^* 、 i_{wu}^* を加算器101で加算し、3で割って循環電流指令値 i_z^* を演算する。また、アーム電流値 i_{uv} 、 i_{vw} 、 i_{wu} を加算器102で加算し、3で割って循環電流 i_z を演算する。

減算器103は、循環電流指令値 i_z^* と循環電流 i_z の誤差 Δi_z を演算する。制御器104は、この誤差 Δi_z がゼロとなるよう、すなわち、循環電流 i_z を循環電流指令値 i_z^* に追従させるような零相電圧指令値 v_z^* を演算する。

[0036] 次に、変換器制御部7の電圧指令値演算部110の構成、動作を図10に基づいて説明する。

図10は電圧指令値演算部110の内部構成を示す。電圧指令値演算部110は、相電圧指令値演算部130とセル直流電圧制御部140から構成される。

相電圧指令値演算部130は、二相／三相座標変換部131と加算器132から構成される。セル直流電圧制御部140の内部構成は後述する。

電圧指令値演算部110は全体として、正相成分と逆相成分の両方を含む電圧指令値 v_d^* 、 v_q^* と零相電圧指令値 v_z^* と各セル直流電圧 $v_{dc\ cell}$ と各相アーム電流 i_{uv} 、 i_{vw} 、 i_{wu} に基づき単位セル10それぞれの出力電圧指令値 v_{cell}^* を演算する。

[0037] 相電圧指令値演算部130は、各相のアーム電圧指令値を演算し、セル直流電圧制御部140は各セルの出力電圧指令値を演算する。

相電圧指令値演算部130では、二相／三相座標変換部131により正相成分と逆相成分の両方を含む電圧指令値 v_d^* 、 v_q^* を正相座標系で三相に変換する。加算器132は、三相に変換された各正相成分と逆相成分の両方を含む電圧指令値に零相電圧指令値 v_z^* をそれぞれ加算し、各相アーム電圧指令値 v_{uv}^* 、 v_{vw}^* 、 v_{wu}^* を演算する。

詳細は後述するがセル直流電圧制御部140は、これら各相アーム電圧指

令値 v_{uv}^* 、 v_{vw}^* 、 v_{wu}^* とアーム電流 i_{uv} 、 i_{vw} 、 i_{wu} 、および各セル直流電圧 $v_{dc\ cell}$ に基づき、各セルの出力電圧指令値 v_{cell}^* を演算する。

[0038] 次に、変換器制御部 7 のセル直流電圧制御部 140 の構成、動作を図 11 に基づいて説明する。

図 11 はセル直流電圧制御部 140 の内部構成を示すブロック図である。セル直流電圧制御部 140 は、セル数 N 個のセル個別制御部 141 を備える。セル個別制御部 141 は、相代表値演算部 142、セル電圧抽出部 143、フィルタ 144、減算器 145、148、制御器 146、および乗算器 147 から構成される。

[0039] セル個別制御部 141 では、相代表値演算部 142 が各セル直流電圧 $v_{dc\ cell}$ から各相の直流コンデンサ電圧平均値、最大値または最小値などの各相電圧代表値 $v_{dc\ uv\ av}$ を演算する。また、セル電圧抽出部 143 が各セル直流電圧 $v_{dc\ cell}$ から各セル直流電圧 $v_{dc\ uv\ 1}$ を演算する。フィルタ 144 は、各セル直流電圧 $v_{dc\ uv\ 1}$ から周波数 $2f$ の交流分を除去して $v_{dc\ uv\ f\ 1}$ を演算する。減算器 145 は、各相電圧代表値 $v_{dc\ uv\ av}$ から $v_{dc\ uv\ f\ 1}$ を減算して誤差 $\Delta v_{dc\ uv\ 1}$ を演算する。制御器 146 は、演算された誤差 $\Delta v_{dc\ uv\ 1}$ がゼロとなるように $v_{dc\ uv\ 1\ ref}$ を演算する。

さらに、制御出力 $v_{dc\ uv\ 1\ ref}$ と同相のアーム電流 i_{uv} を乗算器 147 で乗算する。各相アーム電圧指令値 v_{uv}^* から乗算器 147 の出力を減算器 148 で減算することで、各セル直流電圧指令値 $v_{dc\ uv\ 1}^*$ を演算する。 $v_{dc\ uv\ 1}^*$ から $v_{dc\ wu\ N}^*$ が各セルの出力電圧指令値 v_{cell}^* である。

[0040] ゲート信号生成部 120 では、電圧指令値演算部 110 の出力である各セルの出力電圧指令値 v_{cell}^* に基づき PWM 制御を行い、各セルのスイッチング素子 13 のオン・オフ駆動を制御するゲート信号を演算する。

[0041] 以上説明したように、実施の形態 1 の電力変換装置は、電力変換部と変換

器制御部を備え、変換器制御部は3つの電圧制御系（相直流電圧制御部、全電圧制御部、セル直流電圧制御部）と、2つの電流制御系（出力電流制御部、循環電流制御部）と、2つの演算部（逆相電流指令値演算部、相電圧指令値演算部）と、さらにゲート信号生成部とを備え、系統不平衡による相間の各セル直流電圧のアンバランスを循環電流と逆相電流により制御する構成としている。このため、実施の形態1の電力変換装置は、系統不平衡時における、定常状態に対する単位セル電流の増加が抑制されるため電力変換部の定格電流を小さくでき、電力変換装置を小型化できる。このため、省エネルギー化を図ることができる。

本実施の形態1では、正相有効電流指令値を図4に示す全電圧制御部70で全セル直流コンデンサ電圧と直流全電圧指令値とから演算して生成する場合を説明した。しかし、電力変換装置の損失（例えばリアクトルの損失や単位セル内の半導体スイッチング素子の損失）をあらかじめ測定し、この測定値から正相有効電流指令値を算出して設定した値を用いてもよい。

また、正相無効電流指令値を電力変換装置内部で交流電力系統の正相電圧から演算する場合を説明した。しかし、上位制御システムで系統電源の電圧から正相無効電流指令値を演算し、電力変換装置は、上位制御システムからこの正相無効電流指令値を受信して、使用してもよい。

[0042] 実施の形態2.

実施の形態2の電力変換装置は、実施の形態1の電力変換装置の出力電流制御部に逆相電流を制御する機能部をさらに追加した構成としたものである。

[0043] 以下、実施の形態2の電力変換装置の出力電流制御部の制御器の構成、動作について、制御器297の構成図である図12に基づいて実施の形態1との差異を中心に説明する。

[0044] 実施の形態2の電力変換装置の全体構成は、実施の形態1の電力変換装置1と同じである。出力電流制御部90の制御器97の構成が異なっており、実施の形態1の制御器97と区別するため、図12において制御器297と

している。

実施の形態2の変換器制御部（出力電流制御部）が実施の形態1の変換器制御部（出力電流制御部）と異なっている部分は、制御器297の構成、機能のみである。他の部分は、実施の形態1の場合と同一であるので、説明は省略する。

[0045] 図12において、制御器297は、比較器201、積分器202、206、加算器203、208、二相／二相座標変換部204、207、およびフィルタ205で構成されている。

[0046] 制御器297を備える出力電流制御部は、実施の形態1で説明した図8の減算器96からの誤差 Δi_d 、 Δi_q がゼロとなるように正相成分と逆相成分の両方を含む電圧指令値 v_d^* 、 v_q^* を演算する。すなわち、正相無効電流 i_d 、正相有効電流 i_q を電流指令値 i_{dpn}^* 、 $i_{qp n}^*$ に追従するように正相成分と逆相成分の両方を含む電圧指令値 v_d^* 、 v_q^* を演算する。

比較器201の出力である定常偏差 $\Delta d i_d$ 、 $\Delta d i_q$ には正相成分と逆相成分が含まれており、それぞれを積分器202、206で制御する。逆相成分については比較器201の出力を二相／二相座標変換部204で逆相座標系へ座標変換し、フィルタ205で逆相成分を抽出する。そして抽出した逆相成分を積分器206で制御し、その出力を二相／二相座標変換部207で、正相座標系へと座標変換する。その演算結果を積分器202の出力に加算器208で加算することで、逆相成分も制御する。

[0047] 本実施の形態2の電力変換装置では、出力電流制御部の制御器297の逆相成分を制御する積分器206を備えることで、実施の形態1の電力変換装置による効果に加えて、逆相電流を指令値通りに制御することが可能となる。

[0048] 以上説明したように、実施の形態2の電力変換装置は、実施の形態1の電力変換装置の出力電流制御部に逆相電流を制御する機能部をさらに追加した構成としたものである。このため、系統不平衡時における、定常状態に対する単位セル電流の増加が抑制されるため電力変換部の定格電流を小さくでき

、電力変換装置を小型化できる。さらに、逆相電流を指令値通りに制御することが可能となる。

[0049] 実施の形態3.

実施の形態3の電力変換装置は、出力電流制御部に正相電流制御部と逆相電流制御部とを備える構成としたものである。

[0050] 以下、実施の形態3の電力変換装置の出力電流制御部の基準電圧演算部の構成、動作について、基準電圧演算部391の構成図である図13に基づいて実施の形態1との差異を中心に説明する。

[0051] 実施の形態3の電力変換装置の全体構成は、実施の形態1の電力変換装置1と同じである。出力電流制御部の基準電圧演算部391の構成が異なり、実施の形態1の基準電圧演算部91と区別するため、図13において基準電圧演算部391としている。

実施の形態3の出力電流制御部が実施の形態1の出力電流制御部と異なっている部分は、基準電圧演算部391の構成、機能のみである。他の部分は、実施の形態1の場合と同一であるので、説明は省略する。

[0052] 図13において、基準電圧演算部391は、正相電流制御部301、逆相電流制御部302、三相／二相座標変換部303、304、および加算器305から構成されている。

正相電流制御部301は、減算器306および制御器307から構成され、逆相電流制御部302は、減算器308および制御器309から構成されている。

[0053] 正相電流制御部301は、減算器306により正相電流指令値 i_d^* 、 i_q^* と正相無効電流 i_d 、正相有効電流 i_q の誤差 Δi_d 、 Δi_q を演算する。さらに、制御器307は、演算された誤差 Δi_d 、 Δi_q がゼロになるよう、すなわち、正相無効電流 i_d 、正相有効電流 i_q を正相電流指令値 i_d^* 、 i_q^* に追従するように正相有効・無効電圧指令値 v_{d1}^* 、 v_{q1}^* を演算する。

また、逆相電流制御部302は、減算器308により逆相電流指令値 i_d

i_{dn}^* 、 i_{qn}^* と逆相無効電流 i_{dn} 、逆相有効電流 i_{qn} の誤差 Δi_{dn} 、 Δi_{qn} を演算する。さらに、制御器309は演算された誤差 Δi_{dn} 、 Δi_{qn} がゼロになるよう、すなわち、逆相無効電流 i_{dn} 、逆相有効電流 i_{qn} を逆相電流指令値 i_{dn}^* 、 i_{qn}^* に追従するように逆相有効・無効電圧指令値 v_{dn}^* 、 v_{qn}^* を演算する。

[0054] 三相／二相座標変換部303は、出力電流 i_u 、 i_v 、 i_w を正相座標系で三相／二相変換した正相無効電流 i_d 、正相有効電流 i_q を演算する。また、三相／二相座標変換部304は、出力電流 i_u 、 i_v 、 i_w を逆相座標系で三相／二相変換した逆相無効電流 i_{dn} 、逆相有効電流 i_{qn} を演算する。

[0055] 正相電流制御部301の出力である正相有効・無効電圧指令値 v_{d1}^* 、 v_{q1}^* に逆相電流制御部302の出力である逆相有効・無効電圧指令値 v_{dn}^* 、 v_{qn}^* を加算器305で加算することで正相逆相基準電圧 v_{dref} 、 v_{qref} を演算する。

つまり、実施の形態3の出力電流制御部では、正相無効電流 i_d 、正相有効電流 i_q および逆相無効電流 i_{dn} 、逆相有効電流 i_{qn} それぞれを個別に4軸で制御する。

[0056] 本実施の形態3の電力変換装置では、出力電流制御部が逆相電流制御部を備えることで、実施の形態1の電力変換装置による効果に加えて、逆相電流を指令値どおりに制御することが可能となる。

[0057] 以上説明したように、実施の形態3の電力変換装置は、出力電流制御部に正相電流制御部と逆相電流制御部とを備える構成としたものである。このため、系統不平衡時における、定常状態に対する単位セル電流の増加が抑制されるため電力変換部の定格電流を小さくでき、電力変換装置を小型化できる。さらに、逆相電流を指令値通りに制御することが可能となる。

[0058] 実施の形態4.

実施の形態4の電力変換装置は、アーム出力電圧を検出する機構を備える構成としたものである。

[0059] 以下、実施の形態4の電力変換装置の構成、動作について、電力変換装置の全体構成図である図14に基づいて実施の形態1との差異を中心に説明する。

なお、図14において、図1と同一あるいは相当部分には、同一の符号を付している。

[0060] 実施の形態4の電力変換装置の全体構成は、アーム出力電圧を検出するアーム出力電圧検出部408を備える以外は実施の形態1の電力変換装置1と同じである。実施の形態1の電力変換装置1と区別するため、図14において電力変換装置401、電力変換部406、変換器制御部407、および相直流電圧制御部460としている。

実施の形態4の電力変換装置が実施の形態1の電力変換装置と異なっている部分は、アーム出力電圧を検出するアーム出力電圧検出部408を備えることのみである。他の部分は、実施の形態1の場合と同一であるので、説明は省略する。

[0061] 図14において、アーム出力電圧検出部408によりアーム出力電圧を検出する。検出したアーム出力電圧を、相直流電圧制御部460では、実施の形態1で説明した図5の制御器64の出力に乗算器65で乗算することでアーム電流指令値 i_{uv}^* 、 i_{vw}^* 、 i_{wu}^* を演算する。すなわち、相直流電圧制御部460では、図5の推定変換器電圧演算部62で推定変換器電圧 v_{armuv} 、 v_{armvw} 、 v_{armwu} を演算するのではなく、アーム出力電圧検出部408で検出したアーム出力電圧を用いる。

[0062] 以上のように、本発明の実施の形態4の電力変換装置において、推定変換器電圧 v_{armuv} 、 v_{armvw} 、 v_{armwu} として実際のアーム出力電圧を用いることで、先の実施の形態1による効果に加えて、より電圧制御の精度が向上する。

[0063] 以上説明したように、実施の形態4の電力変換装置は、アーム出力電圧を検出する機構を備える構成としたものである。このため、系統不平衡時における、定常状態に対する単位セル電流の増加が抑制されるため電力変換部の

定格電流を小さくでき、電力変換装置を小型化できる。さらに、電圧制御の精度が向上する。

[0064] 実施の形態5.

実施の形態5の電力変換装置は、相直流電圧制御部で各アーム出力電圧の推定値を演算する際、変圧器からセル出力端までの電圧ドロップ分を考慮する構成としたものである。

[0065] 以下、実施の形態5の電力変換装置の相直流電圧制御部の推定変換器電圧演算部の構成、動作について、推定変換器電圧演算部562の構成を示すブロック図である図15に基づいて実施の形態1および4との差異を中心に説明する。

[0066] 実施の形態5の電力変換装置の全体構成は、実施の形態1の電力変換装置1と同じである。実施の形態5では、推定変換器電圧演算部の具体的構成例を示したものであり、実施の形態1の推定変換器電圧演算部62と区別するため、図15において推定変換器電圧演算部562としている。

実施の形態5は、推定変換器電圧演算部の具体的構成例を示したものであるため、推定変換器電圧演算部562の構成と機能を説明する。

[0067] 図15において、推定変換器電圧演算部562は、減算器501、503、乗算器502、504、および演算器505、506、507で構成されている。

[0068] 系統電圧 v_u 、 v_v 、 v_w から減算器501で各系統電圧の電圧差を演算し、乗算器502で $1/\sqrt{3}$ を乗ずることで、系統線間電圧 v_{su} 、 v_{sv} 、 v_{sw} を演算する。

乗算器504で正相無効電流指令値 i_d^* に変圧器3のリアクタンス X を乗ずることで、電圧ドロップ分を演算する。この電圧ドロップ分に演算器505、506、507で基準位相 θ に対する位相差($2/3\pi$ 、 $4/3\pi$)を考慮して、減算器503で系統線間電圧 v_{su} 、 v_{sv} 、 v_{sw} から減算する。この結果、推定変換器電圧 v_{armuv} 、 v_{armvw} 、 v_{armwu} が演算される。

[0069] 本発明の実施の形態5の電力変換装置において、推定変換器電圧 $v_{arm\ uv}$ 、 $v_{arm\ vw}$ 、 $v_{arm\ wu}$ の演算を系統電圧から電圧ドロップ分を考慮することで、実施の形態4の電力変換装置の電圧制御の精度が向上する効果に加えて、アーム出力電圧を検出する機構が不要となる。

[0070] 以上説明したように、実施の形態5の電力変換装置は、相直流電圧制御部で各アーム出力電圧の推定値を演算する際、変圧器の電圧ドロップ分を考慮する構成としたものである。このため、系統不平衡時における、定常状態に対する単位セル電流の増加が抑制されるため電力変換部の定格電流を小さくでき、電力変換装置を小型化できる。さらに、電圧制御の精度が向上するとともに、アーム出力電圧を検出する機構が不要となり、設備を簡素化できる。

[0071] 実施の形態6.

実施の形態6の電力変換装置は、相直流電圧制御部の推定変換器電圧演算部に単相位相検出機能部を備える構成としたものである。

[0072] 以下、実施の形態6の電力変換装置の相直流電圧制御部の推定変換器電圧演算部の構成、動作について、推定変換器電圧演算部662の構成を示すブロック図である図16に基づいて主として実施の形態5との差異を中心に説明する。

[0073] 実施の形態6の電力変換装置の全体構成は、実施の形態1の電力変換装置1と同じである。実施の形態6では、推定変換器電圧演算部の他の具体的構成例を示したものであり、実施の形態5の推定変換器電圧演算部562と区別するため、図16において推定変換器電圧演算部662としている。

実施の形態6は、推定変換器電圧演算部の他の具体的構成例を示したものであるため、推定変換器電圧演算部662の構成と機能を説明する。

[0074] 図16において、推定変換器電圧演算部662は、減算器601、乗算器602、603、604、二相／二相座標変換部605、フィルタ606および演算器607、608で構成されている。

[0075] 系統電圧 v_u 、 v_v 、 v_w から減算器601で各系統電圧の電圧差を演算

し、乗算器602で $1/\sqrt{3}$ を乗ずることで、系統線間電圧 v_{su} 、 v_{sv} 、 v_{sw} を演算する。

系統線間電圧 v_{su} 、 v_{sv} 、 v_{sw} に $\sin \omega_L$ 、 $\cos \omega_L$ （ここで、 θ を基準位相として、 $\omega_L = \theta + \pi/6$ ）を乗算器603、604で乗ずることで、基準位相を用いて系統線間電圧 v_{su} 、 v_{sv} 、 v_{sw} に対して、90度位相の異なる信号を演算する。乗算器603、604の出力信号を二相／二相座標変換部605で正相座標系から回転座標変換する。その後、フィルタ606によりフィルタリングを行うことで、高調波の含まない単相位相の電圧ベクトルを検出する。演算器607で電圧ベクトルから位相 θ を演算し、さらに演算器608で推定変換器電圧 v_{armu} 、 v_{armv} 、 v_{armw} を演算する。

[0076] 本発明の実施の形態6の電力変換装置は、推定変換器電圧演算部に単相位相検出機能を備え、高調波の含まない単相位相の電圧ベクトルを検出し、これに基づいて推定変換器電圧 v_{armu} 、 v_{armv} 、 v_{armw} を演算する。このため、基準電圧の位相の同期精度が向上し、不平衡時のアーム電流最大値を小さくすることが可能となる。

[0077] 以上説明したように、実施の形態6の電力変換装置は、相直流電圧制御部の推定変換器電圧演算部に単相位相検出機能を備える構成としたものである。このため、系統不平衡時における、定常状態に対する単位セル電流の増加が抑制されるため電力変換部の定格電流を小さくでき、電力変換装置を小型化できる。さらに変換効率を改善でき、省エネルギー化を図ることができる。さらに、不平衡時のアーム電流最大値を小さくすることができる。

[0078] なお、本発明は、その発明の範囲内において、各実施の形態を自由に組み合わせたり、実施の形態を適宜、変形、省略したりすることが可能である。

産業上の利用可能性

[0079] この発明は系統不平衡時に電力変換部に流れる電流を小さくすることが可能な電力変換装置に関するものであり、大電力変換装置に広く適用できる。

請求の範囲

[請求項1]

三相の交流回路に接続される電力変換部と前記電力変換部を制御するための変換器制御部とを備え、
前記電力変換部は、前記交流回路に接続されデルタ結線された3つのアームを備え、
前記各アームは、1つまたは複数カスケード接続した単位セルとリアクトルとを直列に接続した構成であり、
前記単位セルは、互いに直列接続された複数の半導体スイッチの直列体とこの直列体と並列に接続された直流コンデンサとを備え、
前記変換器制御部は、前記各セルの直流コンデンサ電圧に基づき各相アーム電流指令値を演算する相直流電圧制御部と、
前記各相アーム電流指令値に基づき逆相電流指令値を演算する逆相電流指令値演算部と、
前記逆相電流指令値と所定の正相電流指令値とに基づき前記電力変換部の出力電流を制御する正相成分と逆相成分の両方を含む電圧指令値を演算する出力電流制御部と、
前記各相アーム電流指令値に基づいて循環電流を制御する零相電圧指令値を演算する循環電流制御部と、
前記正相成分と逆相成分の両方を含む電圧指令値と前記零相電圧指令値と前記各セル直流コンデンサ電圧と各相アーム電流に基づき前記単位セルそれぞれの出力電圧指令値を演算する電圧指令値演算部と、
前記出力電圧指令値に基づき前記単位セルの半導体スイッチを制御するためのゲート信号を演算するゲート信号生成部とを備え、
系統不平衡による相間の前記各セル直流コンデンサ電圧のアンバランスを前記循環電流と逆相電流により制御する電力変換装置。

[請求項2]

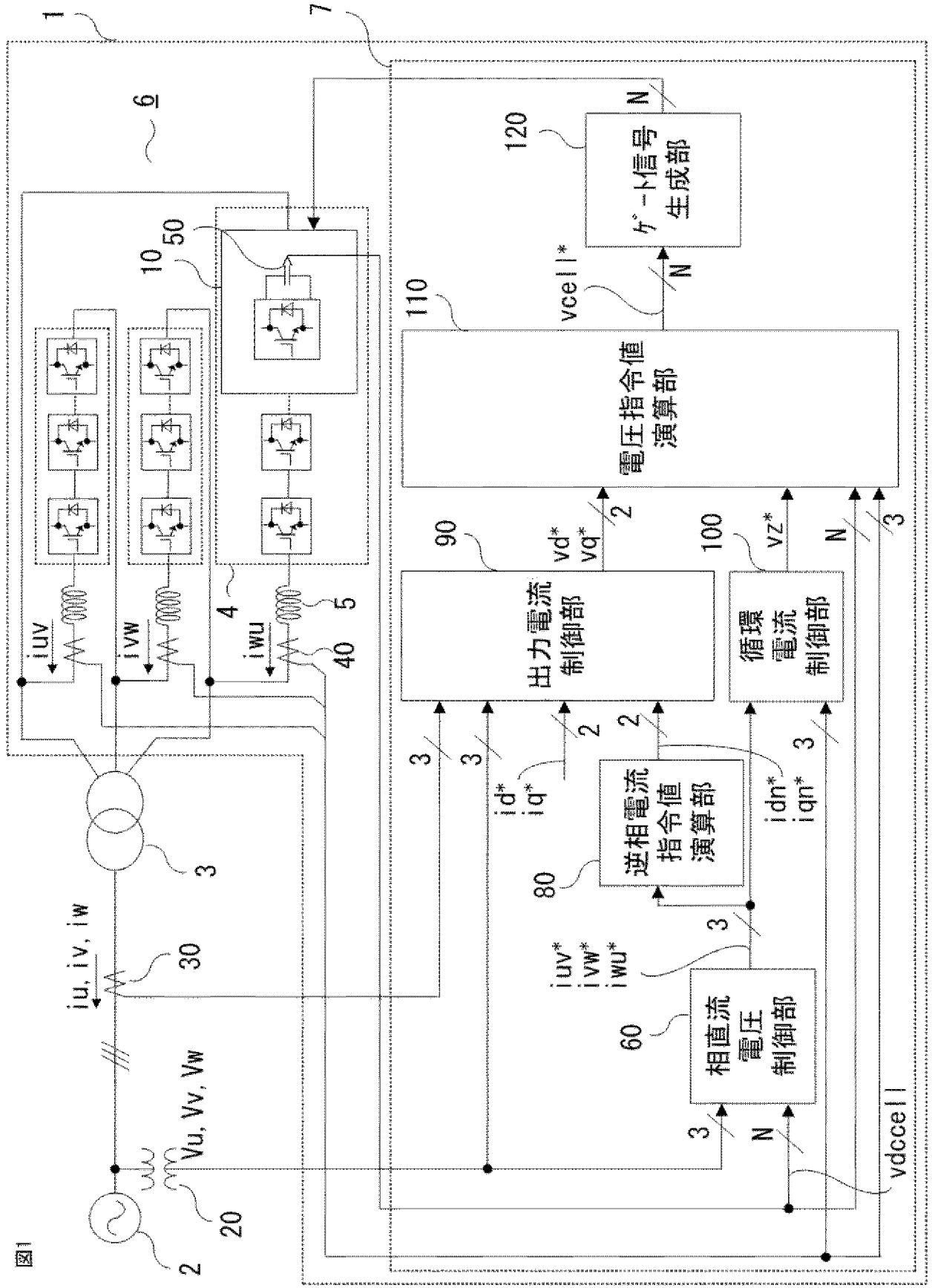
前記正相電流指令値は、正相有効電流指令値と正相無効電流指令値から構成され、前記出力電圧指令値と前記各セル直流コンデンサ電圧の代表値との誤差をゼロとするように前記正相有効電流指令値を演算す

- る全電圧制御部を備える請求項 1 に記載の電力変換装置。
- [請求項3] 前記正相電流指令値は、正相有効電流指令値と正相無効電流指令値から構成され、前記電力変換装置の損失に基づき前記正相有効電流指令値を設定する請求項 1 に記載の電力変換装置。
- [請求項4] 前記交流回路の正相電圧から前記正相無効電流指令値を演算する請求項 2 または請求項 3 に記載の電力変換装置。
- [請求項5] 上位制御システムで系統電源の電圧から前記正相無効電流指令値を演算し、この正相無効電流指令値を受信して使用する請求項 2 または請求項 3 に記載の電力変換装置。
- [請求項6] 前記逆相電流指令値演算部は、前記各相アーム電流指令値から、正相成分と零相成分を除去することで前記逆相電流指令値を演算する請求項 1 に記載の電力変換装置。
- [請求項7] 前記出力電流制御部は、前記出力電流を前記正相電流指令値と前記逆相電流指令値の和により演算する出力電流指令値に追従させる請求項 1 または請求項 6 に記載の電力変換装置。
- [請求項8] 前記出力電流制御部は、前記出力電流指令値と前記出力電流から定常偏差を演算し、前記定常偏差を座標変換して逆相成分を抽出し、前記逆相成分を制御する請求項 7 に記載の電力変換装置。
- [請求項9] 前記出力電流制御部は、前記出力電流の正相成分を前記正相電流指令値に追従させる正相電流制御部、および前記出力電流の逆相電流成分を前記逆相電流指令値に追従させる逆相電流制御部を備える請求項 1 または請求項 6 に記載の電力変換装置。
- [請求項10] 前記相直流電圧制御部は、前記各アームの出力電圧の検出電圧を用いて前記各相アーム電流指令値を演算する請求項 1 から請求項 3、または請求項 6 のいずれか 1 項に記載の電力変換装置。
- [請求項11] 前記相直流電圧制御部は、前記交流回路の系統電圧から前記交流回路と前記電力変換部の接続を介する変圧器からセル出力端までのインピーダンスドロップ電圧を補正して前記各アームの出力電圧の推定値を

演算し、この演算結果を用いて前記各相アーム電流指令値を演算する請求項1から請求項3、または請求項6のいずれか1項に記載の電力変換装置。

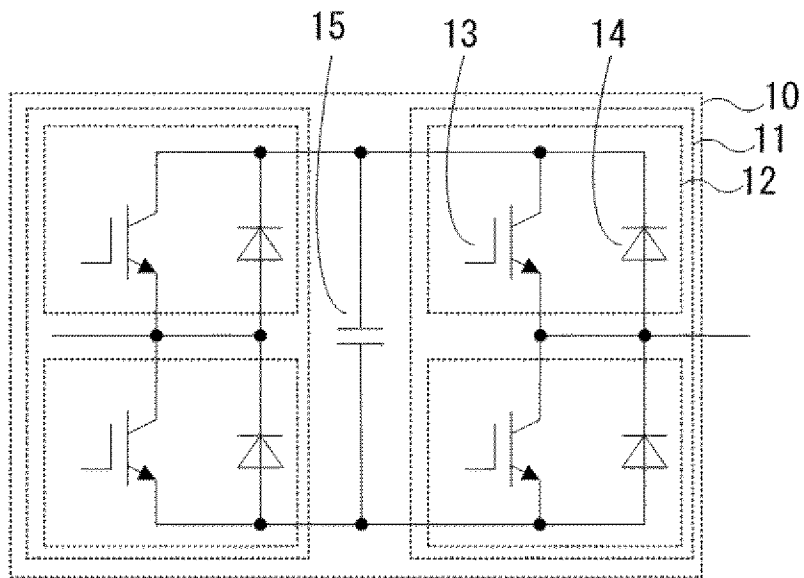
[請求項12] 前記相直流電圧制御部は、前記交流回路の系統電圧から系統線間電圧を演算し、基準位相を用いて、各々の系統線間電圧に対して90度異なる高調波成分を含まない単相位相の電圧ベクトルを演算し、これに基づき前記各アームの出力電圧の推定値を演算し、この演算結果を用いて前記各相アーム電流指令値を演算する請求項1から請求項3、または請求項6のいずれか1項に記載の電力変換装置。

図1



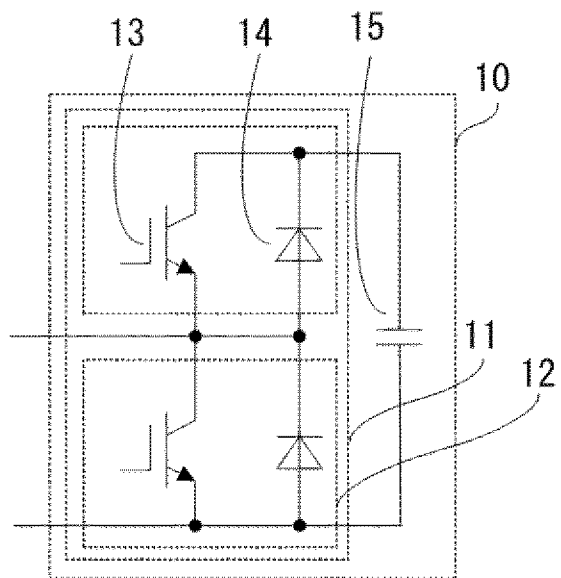
[図2]

図2



[図3]

図3



[図4]

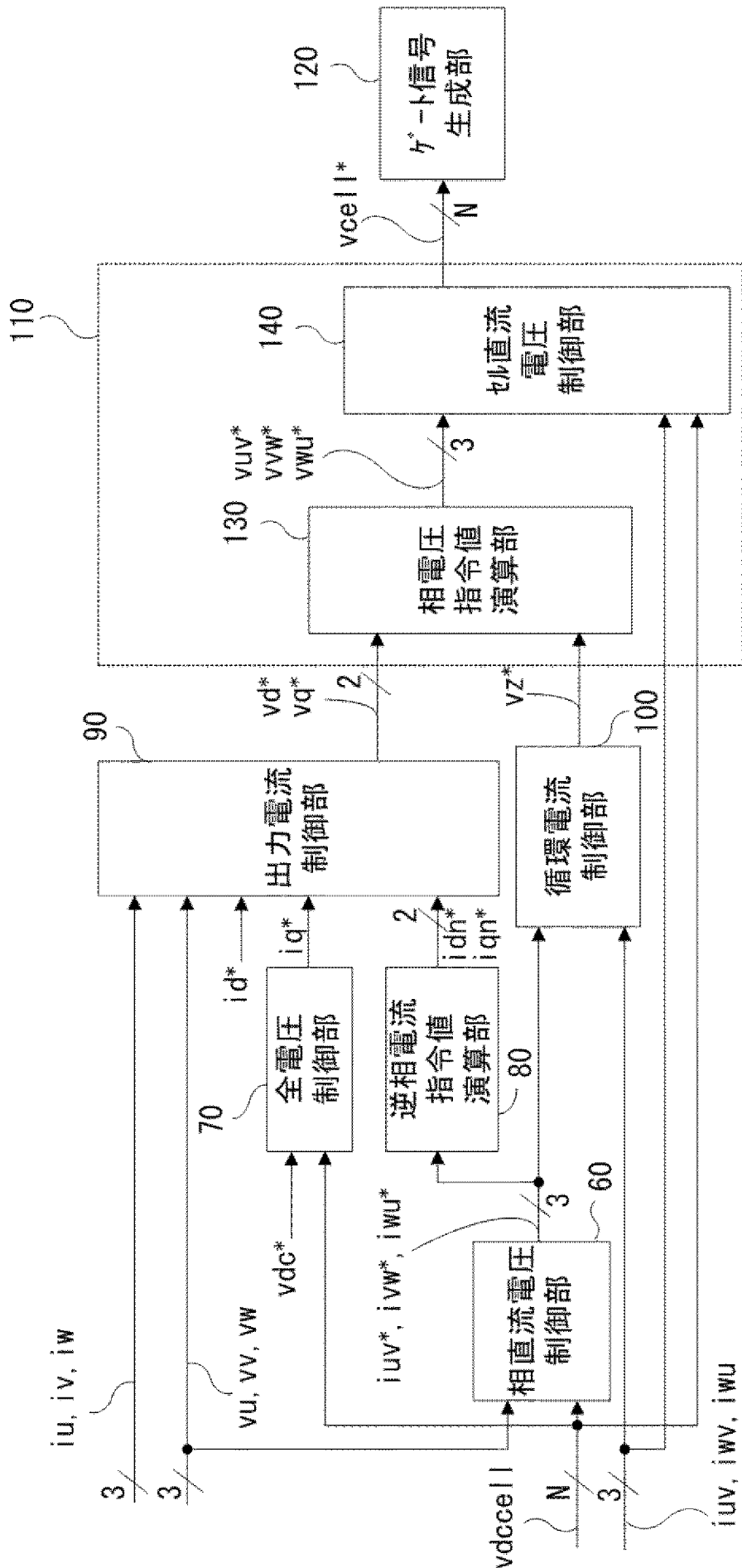


図4

図5

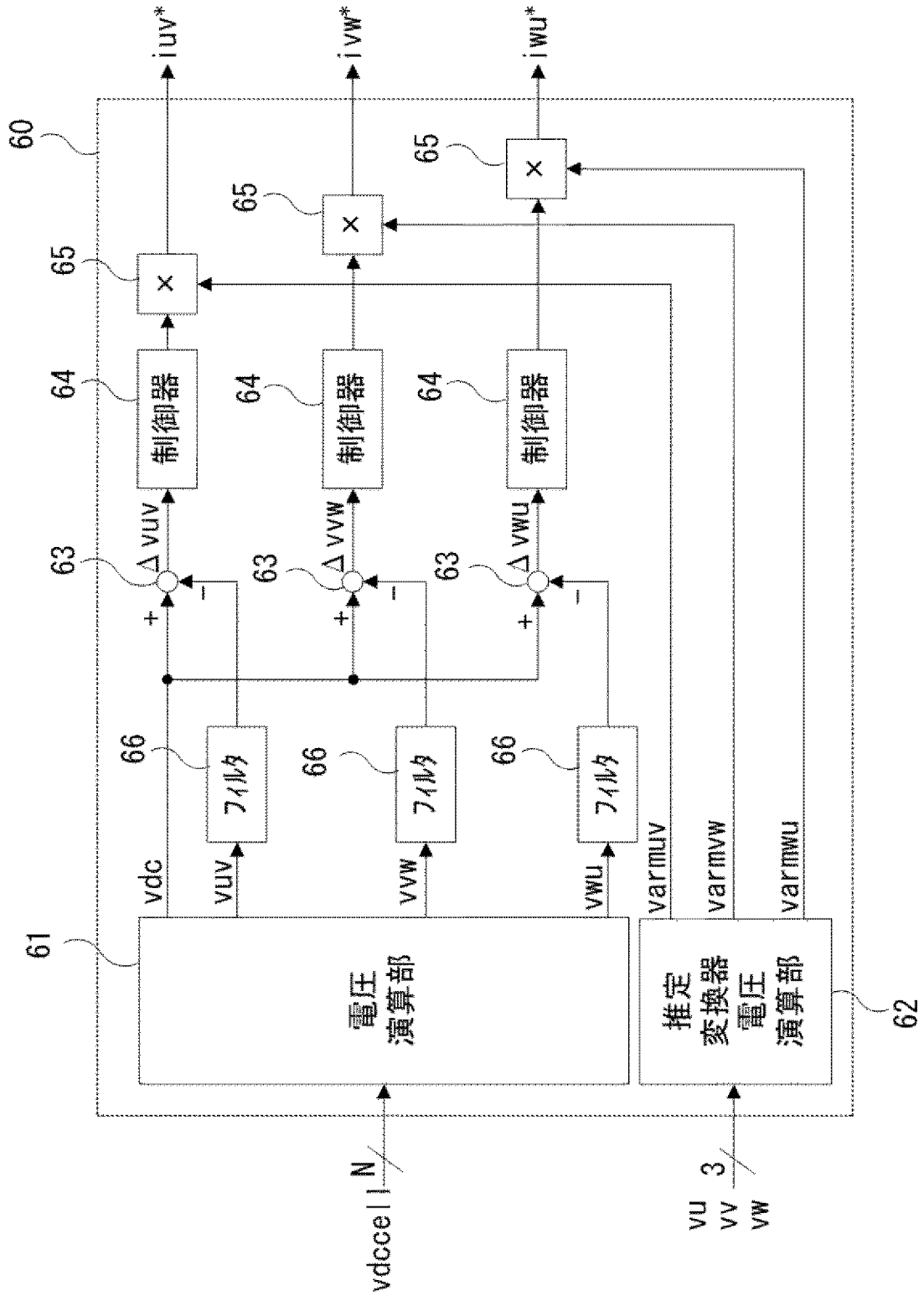


図5

[圖6]

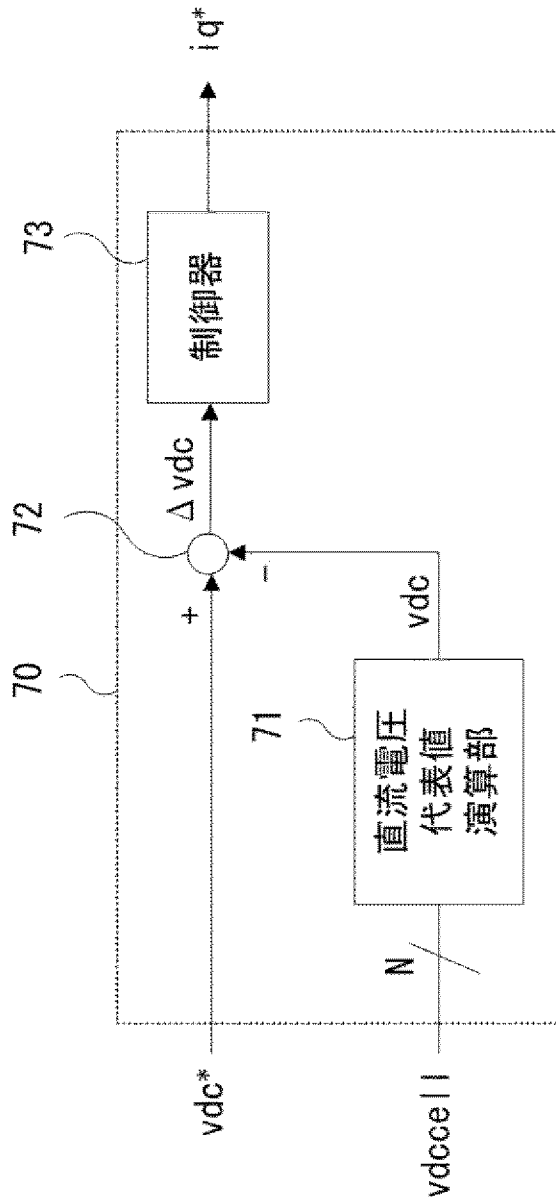


圖6

[図7]

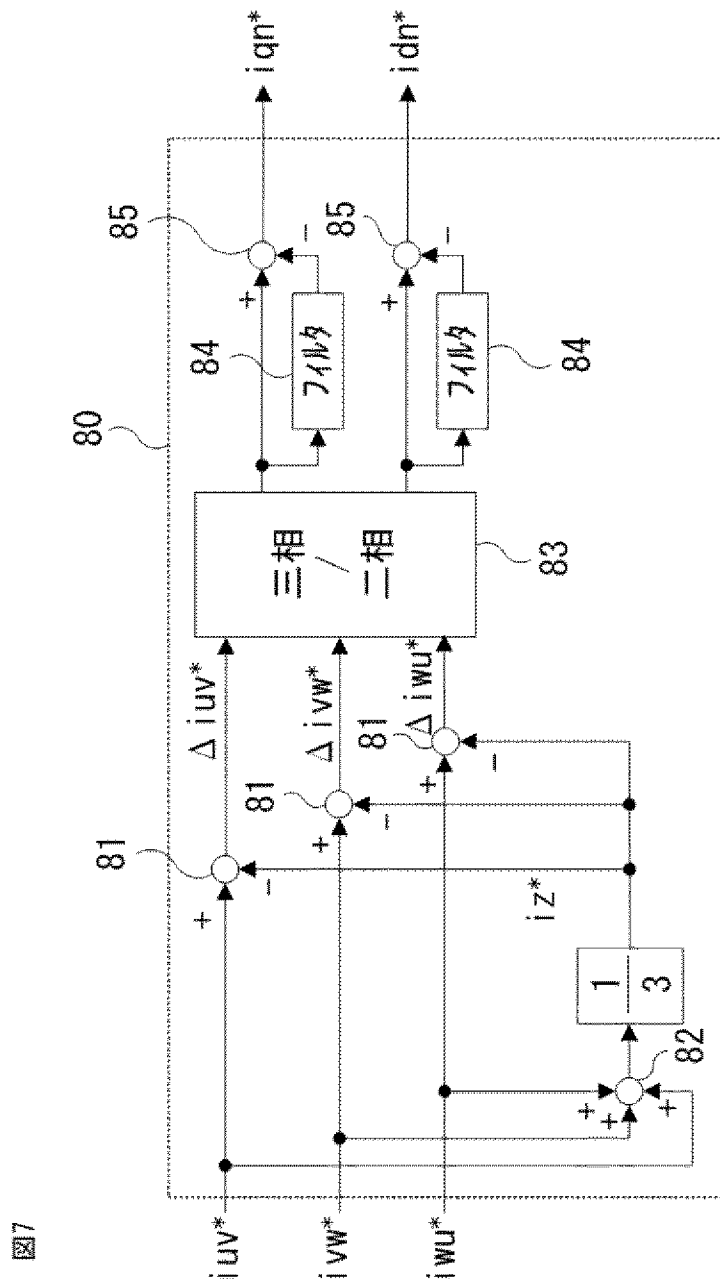


図7

[图8]

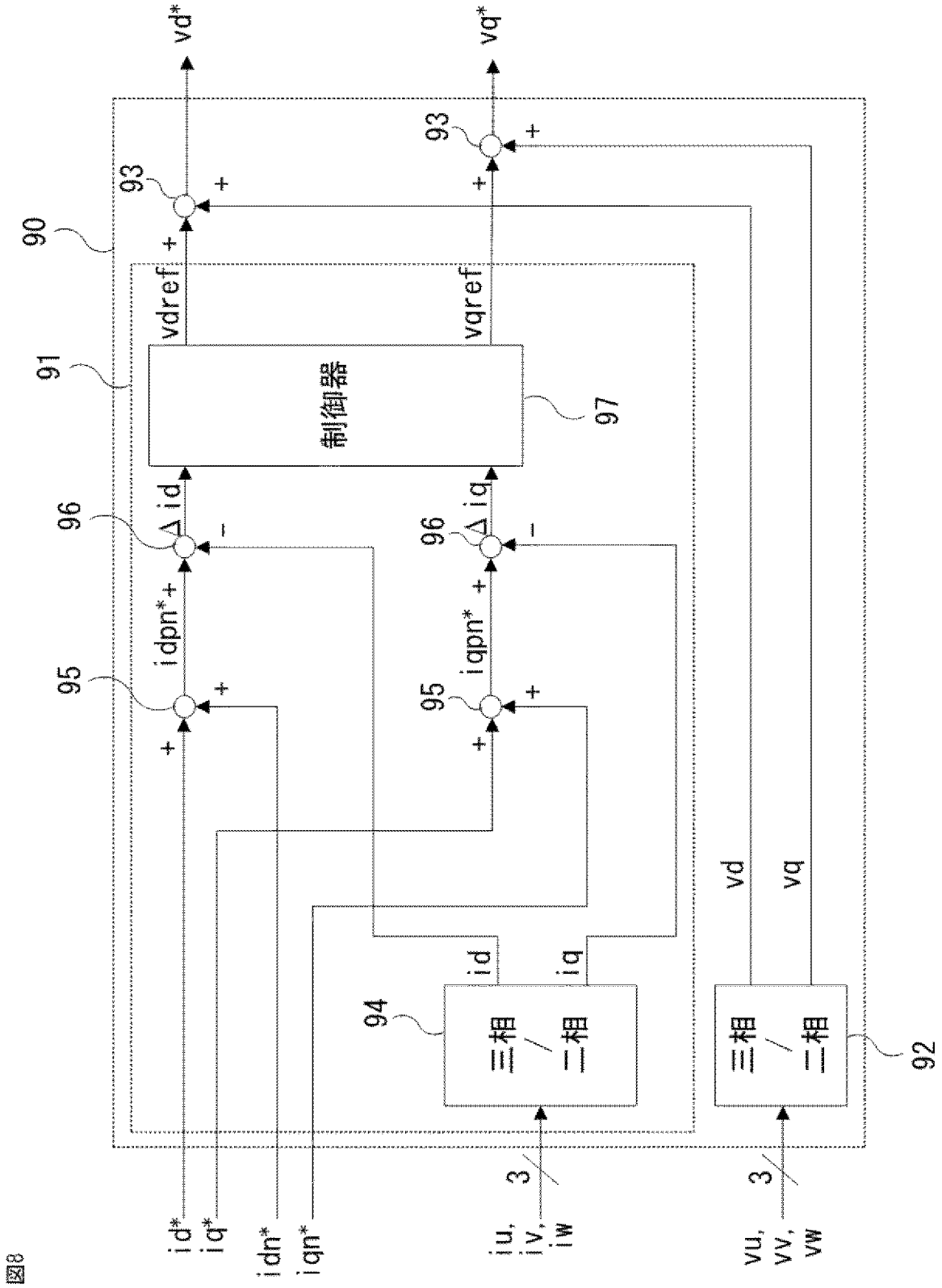
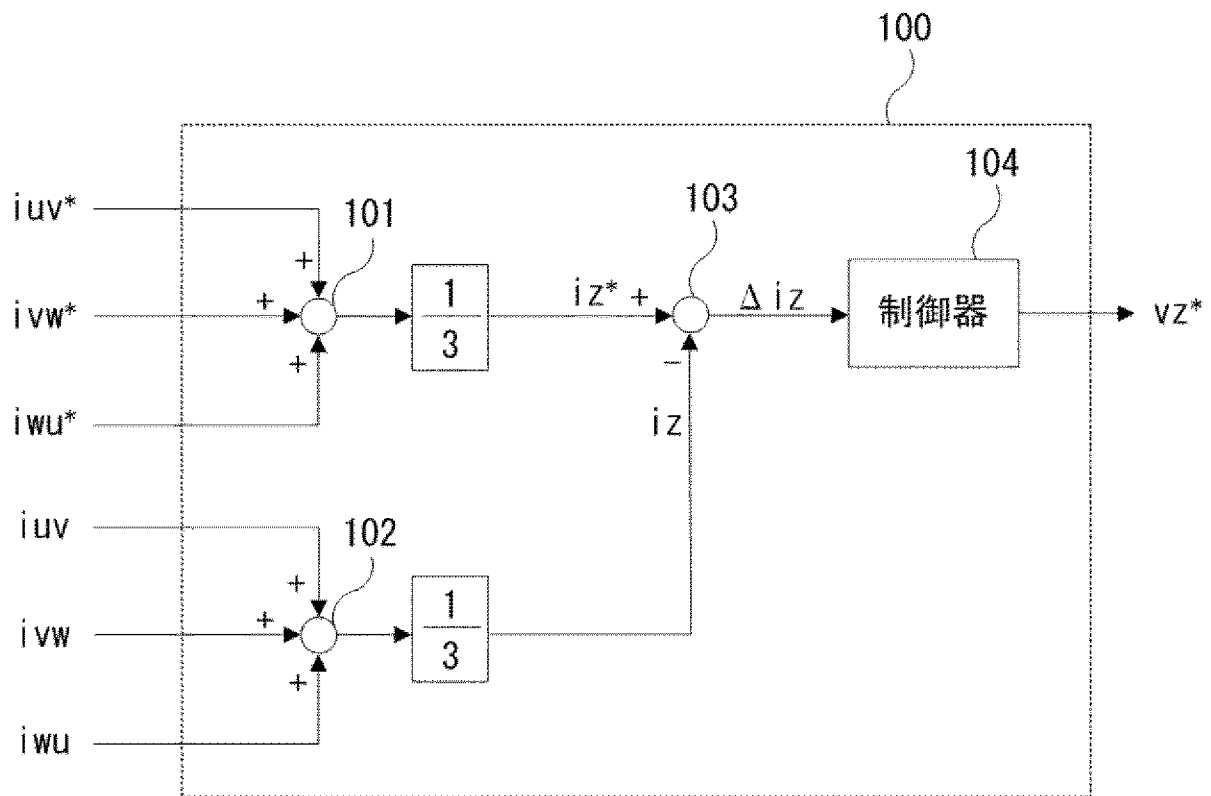


图8

[図9]

図9



[図10]

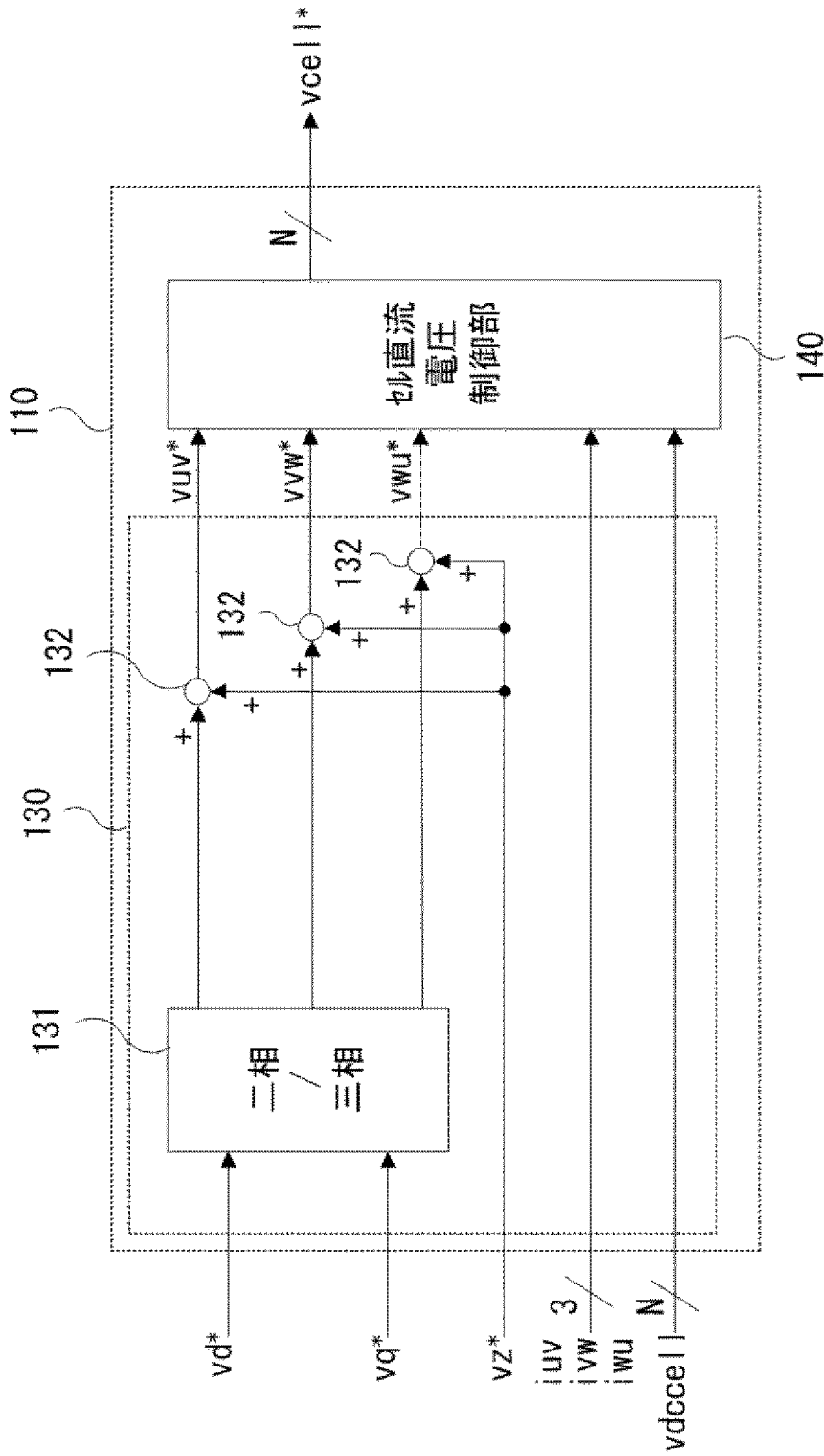


図10

[図11]

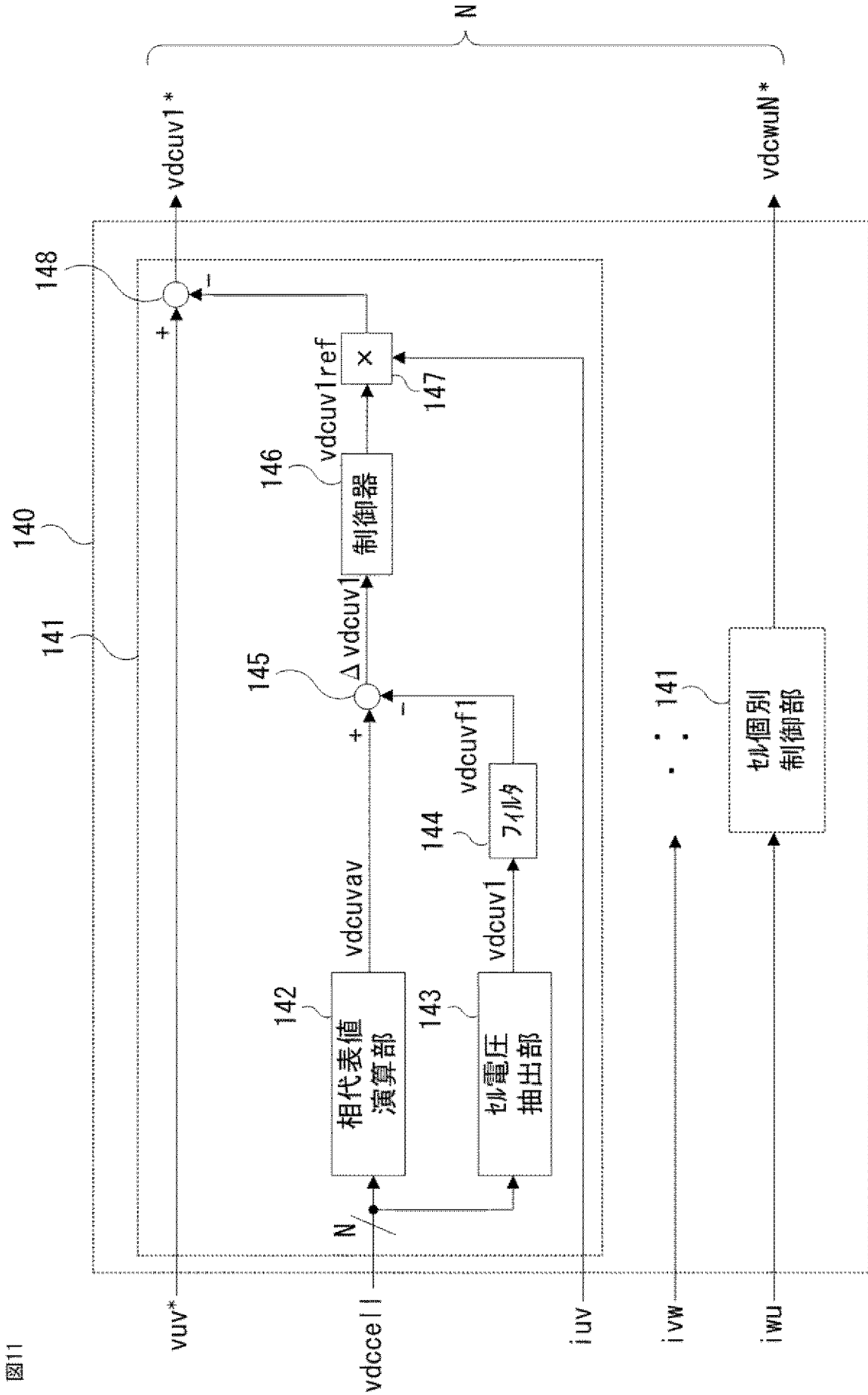
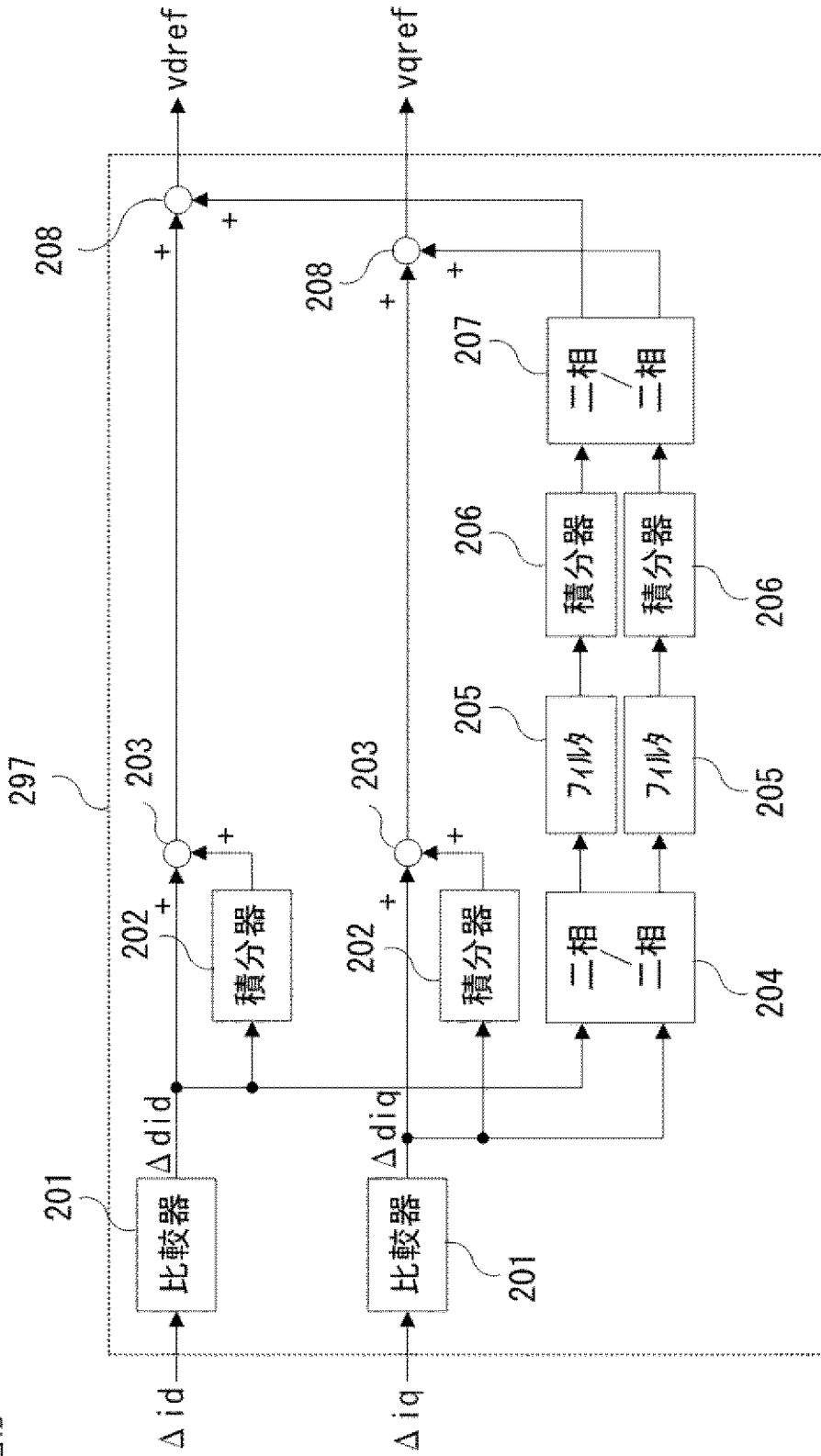


图11

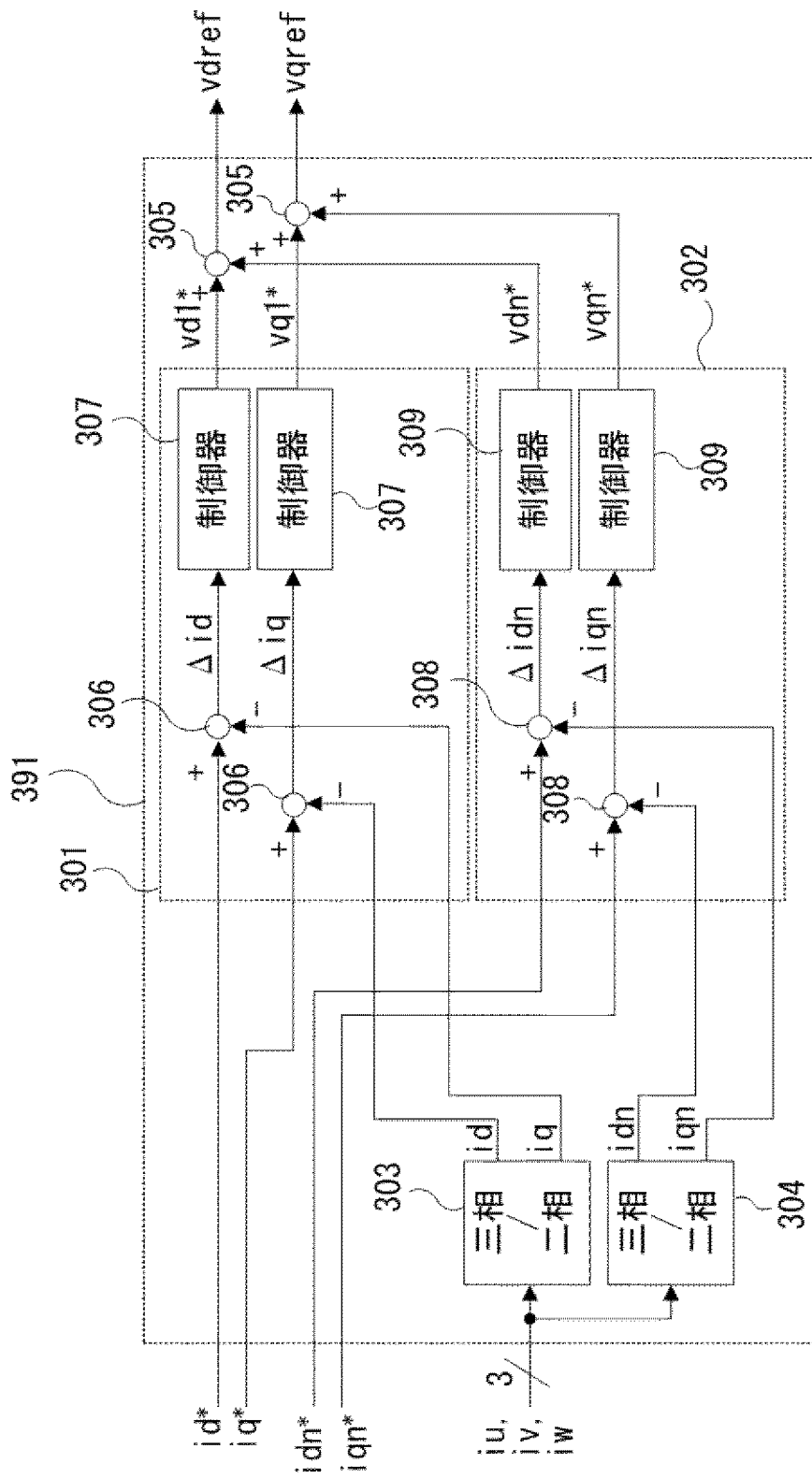
[図12]

図12



[圖13]

圖13



[図14]

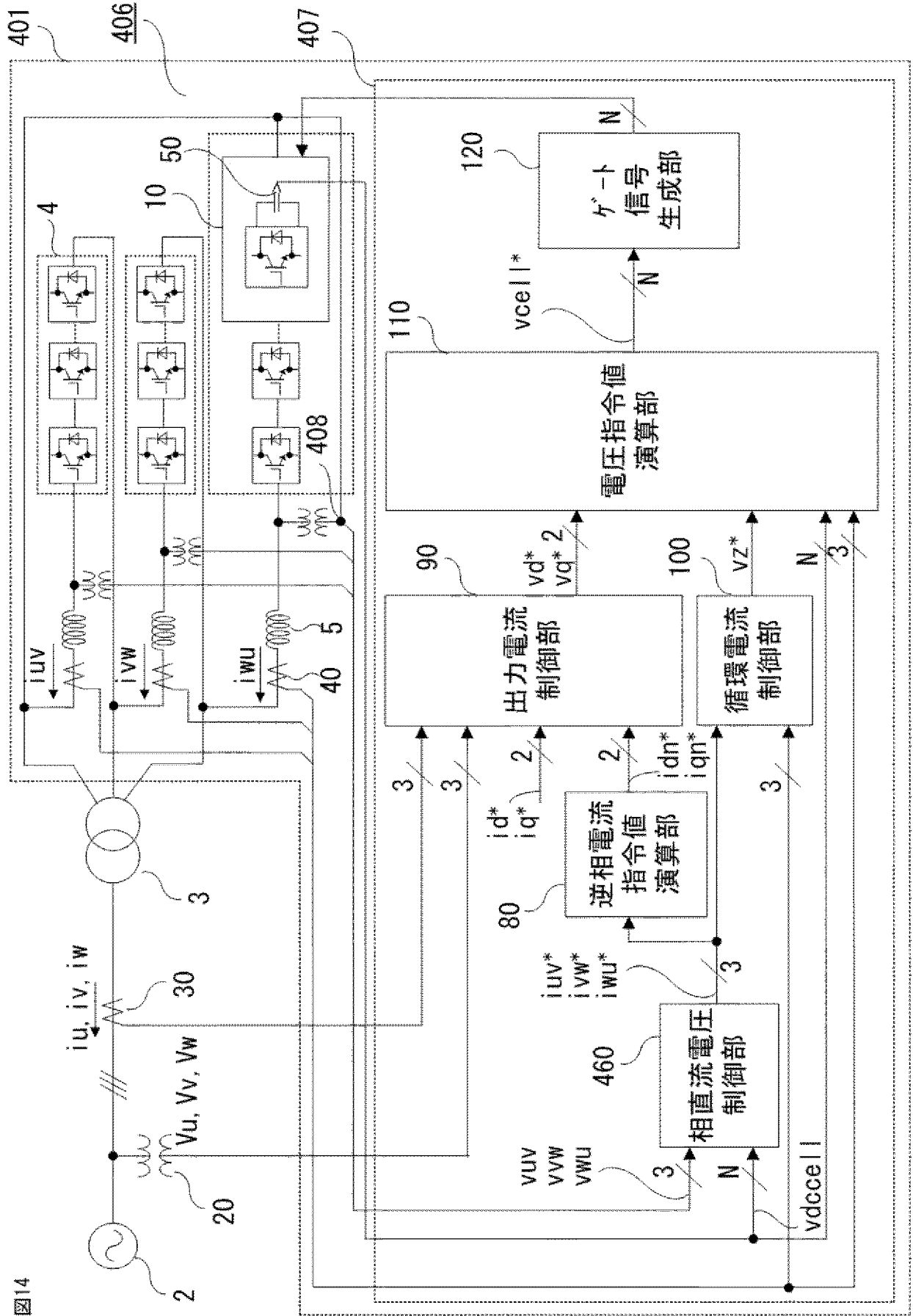
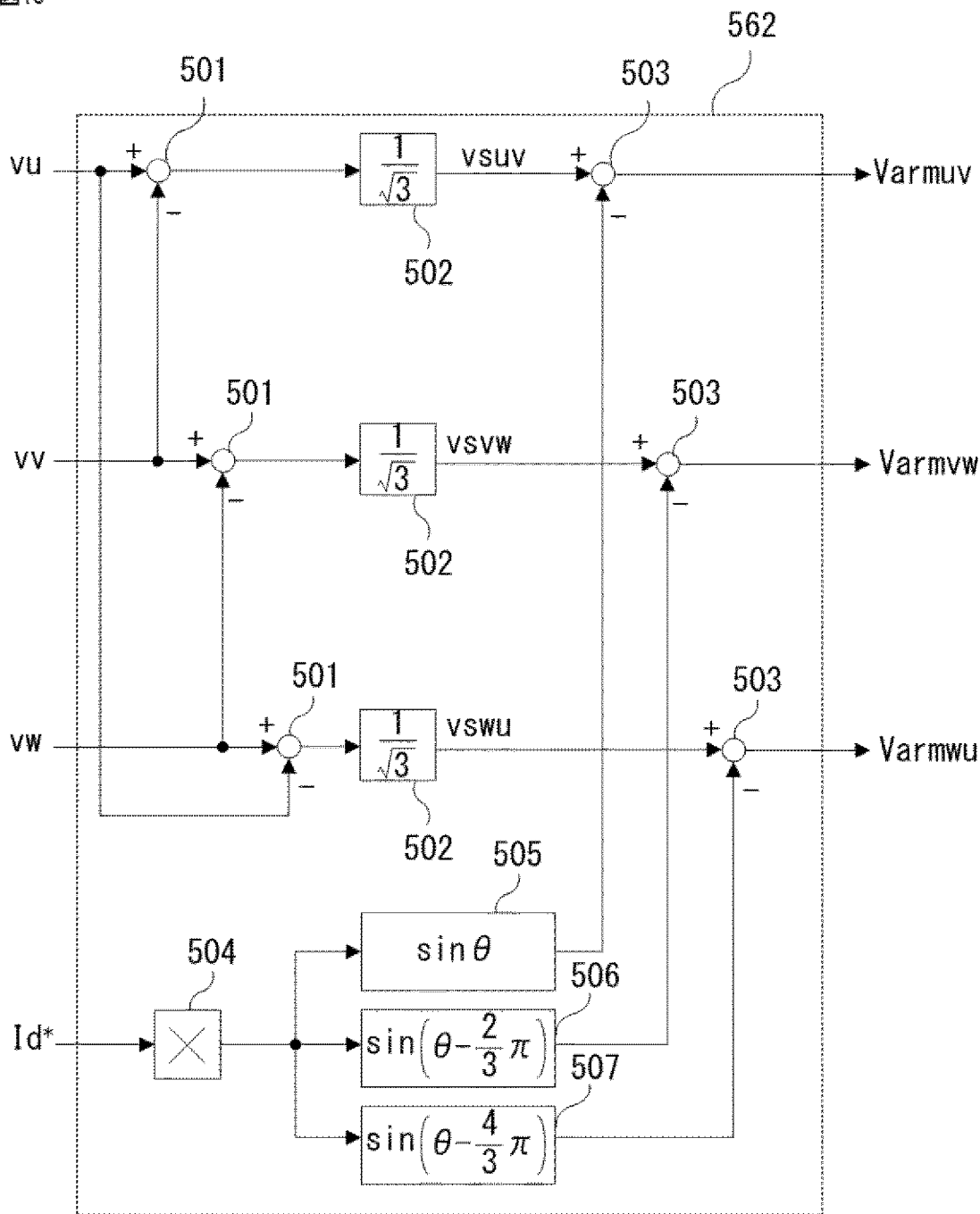


図14

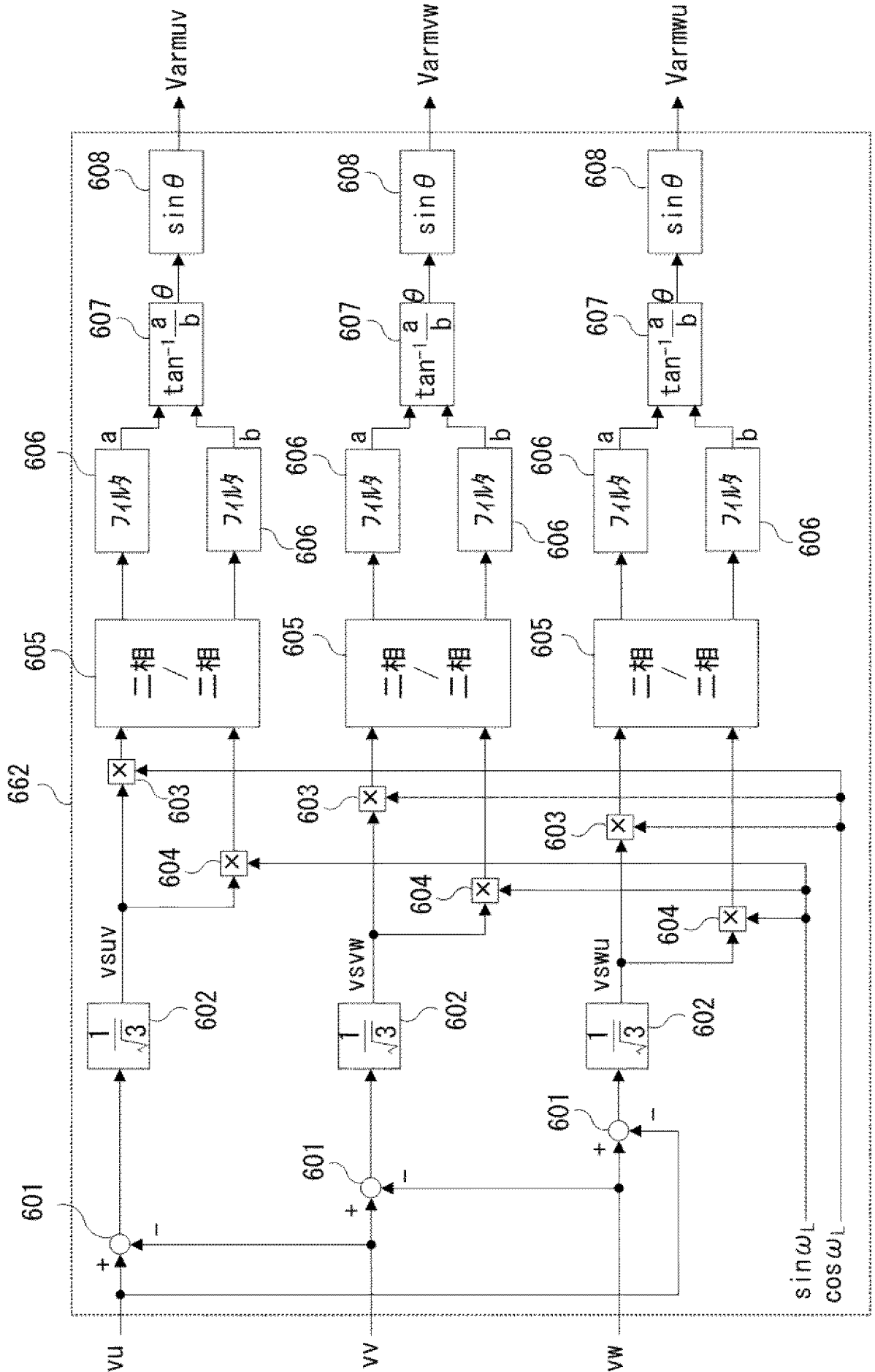
[図15]

図15



[図16]

図16



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2014/067644

A. CLASSIFICATION OF SUBJECT MATTER
H02M7/49(2007.01)i, H02M7/48(2007.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H02M7/49, H02M7/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2013-198389 A (Toshiba Corp.), 30 September 2013 (30.09.2013), paragraphs [0021] to [0116]; fig. 1 to 9 (Family: none)	1-12
A	JP 2013-251933 A (Hitachi, Ltd.), 12 December 2013 (12.12.2013), paragraphs [0017] to [0200]; fig. 1 to 14 (Family: none)	1-12
A	JP 2012-44839 A (Tokyo Institute of Technology), 01 March 2012 (01.03.2012), paragraphs [0026] to [0135]; fig. 1 to 17 (Family: none)	1-12

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 17 September, 2014 (17.09.14)	Date of mailing of the international search report 30 September, 2014 (30.09.14)
--	---

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. H02M7/49(2007.01)i, H02M7/48(2007.01)i		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. H02M7/49, H02M7/48		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2014年 日本国実用新案登録公報 1996-2014年 日本国登録実用新案公報 1994-2014年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2013-198389 A (株式会社東芝) 2013.09.30, 段落【0021】-【0116】, 第1-9 図 (ファミリーなし)	1-12
A	JP 2013-251933 A (株式会社日立製作所) 2013.12.12, 段落【0017】-【0200】, 1-14 図 (ファミリーなし)	1-12
A	JP 2012-44839 A (国立大学法人東京工業大学) 2012.03.01, 段落【0026】-【0135】, 第1-17 図 (ファミリーなし)	1-12
<input type="checkbox"/> C 欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 17. 09. 2014	国際調査報告の発送日 30. 09. 2014	
国際調査機関の名称及びあて先 日本国特許庁（ISA/J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 河村 勝也 電話番号 03-3581-1101 内線 3357	3V 3923