

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5429413号
(P5429413)

(45) 発行日 平成26年2月26日 (2014. 2. 26)

(24) 登録日 平成25年12月13日 (2013. 12. 13)

(51) Int. Cl.	F I
HO 1 L 25/18 (2006. 01)	HO 1 L 25/04 C
HO 1 L 25/07 (2006. 01)	HO 1 L 23/48 G
HO 1 L 23/48 (2006. 01)	

請求項の数 1 (全 9 頁)

(21) 出願番号	特願2013-1634 (P2013-1634)	(73) 特許権者	000006013
(22) 出願日	平成25年1月9日 (2013. 1. 9)		三菱電機株式会社
(62) 分割の表示	特願2010-118257 (P2010-118257)		東京都千代田区丸の内二丁目7番3号
原出願日	平成22年5月24日 (2010. 5. 24)	(74) 代理人	100082175
(65) 公開番号	特開2013-62551 (P2013-62551A)		弁理士 高田 守
(43) 公開日	平成25年4月4日 (2013. 4. 4)	(74) 代理人	100106150
審査請求日	平成25年1月9日 (2013. 1. 9)		弁理士 高橋 英樹
		(74) 代理人	100148057
			弁理士 久野 淑己
		(72) 発明者	山本 忠嗣
			福岡県福岡市西区今宿東一丁目1番1号
			三菱セミコンエンジニアリング株式会社内
		審査官	酒井 英夫

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項 1】

配線金属板と、

第1部分と、第2部分と、前記第1部分と隣接した外部端子接続部と、前記第1部分と前記第2部分の間に前記第1部分と前記第2部分よりも幅が狭くなるように形成された狭幅部とを有する第1主電極端子と、

第2主電極端子と、

表面電極と裏面電極を有し、前記裏面電極が前記配線金属板に固着された複数のパワー半導体素子と、

前記第2部分と前記表面電極を接続する第1ワイヤと、

前記第2主電極端子と前記配線金属板を接続する第2ワイヤとを備え、

前記外部端子接続部は前記第1主電極端子の中央を避けて形成され、

前記狭幅部から前記複数のパワー半導体素子までの電流経路長は均等であることを特徴とする半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、パワー半導体素子が複数搭載された半導体装置に関する。

【背景技術】

【0002】

10

20

図9を参照してパワー半導体素子を用いた一般的な半導体装置について説明する。図9は2並列回路の半導体装置の平面図である。絶縁材16の上に配線金属板100が設けられる。絶縁材16の下部には放熱用の金属部材等が配置されている。配線金属板100にはパワー半導体素子が固着されている。パワー半導体素子はIGBTと還流ダイオードである。具体的にはIGBT20とこれに並列に接続される還流ダイオード22、及びIGBT24とこれに並列に接続される還流ダイオード26である。なお、IGBTの表面電極とはエミッタを、裏面電極とはコレクタを意味し、IGBTのゲートとはゲート電極を意味するものとする。また、還流ダイオードの表面電極とはアノードを、裏面電極とはカソードを意味するものとする。

【0003】

10

この半導体装置は、P側主電極端子30、N側主電極端子32とゲート電極端子（図示せず）を備える。これらの電極端子は、ワイヤ40a、40b、42a及び42bによりパワー半導体素子または配線金属板100に接続されている。そしてこのような構成は、樹脂ケース（ケース内充填樹脂を含む）44によりパッケージングされている。しかし、上述の各電極端子の一部及び金属部材の裏面は樹脂ケース44から露出する。

【0004】

IGBT20及び24と還流ダイオード22及び26の裏面電極は配線金属板100へ固着される。これによってそれぞれの裏面電極同士が電氣的に接続される。そして配線金属板100はワイヤ40a及び40bによりP側主電極端子30へ接続される。その一方で、IGBT20と還流ダイオード22はワイヤ42aで接続され、IGBT24と還流ダイオード26はワイヤ42bで接続される。

20

【0005】

さらに、ワイヤ42a及び42bは表面電極とN側主電極端子32を接続する。このように接続されてIGBT20及び24と還流ダイオード22及び26がそれぞれ並列回路を構成し2並列回路の半導体装置となっている。

【0006】

その他半導体装置の構成は例えば特許文献1、2に記載されている。

【先行技術文献】

【特許文献】

【0007】

30

【特許文献1】特開平08-191130号公報

【特許文献2】特開平05-347377号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

図9に記載の半導体装置の電流経路は2通り考えられる。一方は、P側主電極端子30から、IGBT20と還流ダイオード22からなる回路（第1回路という）を経てN側主電極端子32へ至る電流経路である。この電流経路は図9において実線及び破線の矢印で示される第1電流経路102である。他方の電流経路はP側主電極端子30から、IGBT24と還流ダイオード26からなる回路（第2回路という）を経てN側主電極端子32へ至る電流経路である。この電流経路は図9において実線及び破線の矢印で示される第2電流経路104である。

40

【0009】

半導体装置の長寿命化のためには、第1回路に流れる電流と第2回路に流れる電流が均等であることが好ましい。よって、第1電流経路102と第2電流経路104は電流経路長が均等になることが好ましい。しかしながら図9に示されるように、第1電流経路102と第2電流経路104の長さが異なると両者の電流が不均等となる問題があった。この電流不均等は、第1電流経路102にて発生する損失と第2電流経路104にて発生する損失の不均等を意味する。よって、相対的に損失の大きいパワー半導体デバイス（図9ではIGBT20と還流ダイオード22）の寿命が低下し、結果として半導体装置の長寿命

50

化ができない問題があった。

【0010】

また、半導体装置全体の省スペース化の要求から設計自由度が制限され、具体的には主電極端子における外部端子接続部の位置を市場要求に合わせて設計する必要があることから、複数の電流経路の長さを均等にすることは現実的には困難である問題もあった。

【0011】

本発明は、上述のような課題を解決するためになされたもので、半導体装置全体の省スペース化の要求を満たし、かつ電流経路の長さの不均等による半導体装置の寿命低下を回避できる半導体装置を提供することを目的とする。

【課題を解決するための手段】

10

【0012】

本発明に係る半導体装置は、配線金属板と、第1部分と、第2部分と、該第1部分と隣接した外部端子接続部と、該第1部分と該第2部分の間に該第1部分と該第2部分よりも幅が狭くなるように形成された狭幅部とを有する第1主電極端子と、第2主電極端子と、表面電極と裏面電極を有し、該裏面電極が該配線金属板に固着された複数のパワー半導体素子と、該第2部分と該表面電極を接続する第1ワイヤと、該第2主電極端子と該配線金属板を接続する第2ワイヤとを備え、該外部端子接続部は該第1主電極端子の中央を避けて形成され、該狭幅部から該複数のパワー半導体素子までの電流経路長は均等であることを特徴とする。

【発明の効果】

20

【0013】

本発明によれば、半導体装置全体の省スペース化の要求を満たし、かつ電流経路の長さの不均等による半導体装置の寿命低下を回避する半導体装置を製造できる。

【図面の簡単な説明】

【0014】

【図1】本発明の実施の形態1に係る半導体装置の断面図である。

【図2】本発明の実施の形態1に係る半導体装置の平面図である。

【図3】本発明の実施の形態1に係る半導体装置の電流経路を示す平面図である。

【図4】本発明の実施の形態1に係る半導体装置の等価回路図である。

【図5】本発明の実施の形態1に係る半導体装置の変形例を示す回路図である。

30

【図6】本発明の実施の形態2に係る半導体装置の平面図である。

【図7】本発明の実施の形態2に係る半導体装置の電流経路を示す平面図である。

【図8】パッケージとしてモールド樹脂を採用した場合の断面図である。

【図9】2並列回路の半導体装置の平面図である。

【発明を実施するための形態】

【0015】

実施の形態1.

図1乃至図5を参照して本発明の実施の形態1を説明する。なお、同一又は対応する構成要素には同一の符号を付して複数回の説明を省略する場合がある。他の実施形態でも同様である。

40

【0016】

図1は本発明の実施の形態1に係る半導体装置の断面図である。半導体装置10は放熱用の銅などで製造されたベース板12を備える。ベース板12の上には絶縁配線基板が固着される。絶縁配線基板は、セラミック等の絶縁材16の上に配線金属板として銅やアルミなどの導電材からなる配線パターン18を備え、絶縁材16の下に導電材のベタパターン14を備える。ベタパターン14とベース板12とがはんだなどを介して接合される。配線パターン18にはIGBT20の裏面電極と還流ダイオード22の裏面電極が固着される。なお、IGBTや還流ダイオードをパワー半導体素子と称することがある。

【0017】

ここで、図2を参照して配線パターン18の形状とパワー半導体素子の電氣的接続につ

50

いて説明する。図2は本発明の実施の形態1に係る半導体装置の平面図である。パワー半導体素子として、IGBT20とこれに並列に接続される還流ダイオード22（第1並列回路C1という）、IGBT24とこれに並列に接続される還流ダイオード26（第2並列回路C2という）を備える。IGBT20、還流ダイオード22、IGBT24、及び還流ダイオード26の裏面電極（コレクタまたはドレイン、及びカソード）ははんだ等により配線パターン18へ固着される。これによってそれぞれの裏面電極同士が配線パターン18を介して電氣的に接続される。

【0018】

そして配線パターン18はワイヤ40a及び40bによりP側主電極端子30へ接続される。P側主電極端子30は外部に接続される外部端子接続部34を備える。外部端子接続部34はP側主電極端子30の中央を避けた場所に形成されている。IGBT20と還流ダイオード22の表面電極（エミッタまたはソース、及びアノード）はワイヤ42aにより相互に接続されかつN側主電極端子32に接続される。N側主電極端子32は外部に接続される外部端子接続部36を備える。同様にIGBT24と還流ダイオード26の表面電極（エミッタまたはソース、及びアノード）はワイヤ42bにより相互に接続されかつN側主電極端子32に接続されている。

【0019】

配線パターン18は、配線パターン18がP側主電極端子30とワイヤボンディングにより接続される部分と、パワー半導体素子との間に、幅が狭くなるように形成された狭幅部18aを有する。狭幅部18aは図2において破線で囲まれた部分である。狭幅部18aは、配線パターン18のスリット18bにより形成されるものである。配線パターン18のうち、P側主電極端子30とワイヤボンディングされる部分を第1部分18cと称する。また、配線パターン18のうち、パワー半導体素子が固着される部分を第2部分18dと称する。狭幅部18aは第1部分18cと第2部分18dよりも幅が狭くなるように形成されている。また、狭幅部18aは第1部分18cと第2部分18dの間に配置されている。狭幅部18aは、狭幅部18aから第1並列回路C1のパワー半導体素子への電流経路長と、狭幅部18aから第2並列回路C2のパワー半導体素子への電流経路長とが等しくなるように形成される。

【0020】

次に、図1に戻って、半導体装置10の外部との接続について説明する。半導体装置10はパワー半導体素子の外部との接続のためにP側主電極端子30、N側主電極端子32とゲート電極端子（図示なし）とを備える。半導体装置10は、樹脂ケース44で囲繞され、樹脂ケース44内には樹脂46が充填される。しかし、外部との接続のために上述の電極端子は封止部材である樹脂ケース44及び樹脂46から露出する。また、ベース板12の裏面も樹脂ケース44及び樹脂46から露出する。

【0021】

なお、図2では、半導体装置10の内部の構造を可視化するために樹脂ケース44及び樹脂46は外形のみ表示している。後述の平面図も同様である。半導体装置10は上述の構成を有する。図4は本発明の実施の形態1に係る半導体装置の等価回路図である。

【0022】

図3を参照して、半導体装置10の電流経路について検討する。図3は本発明の実施の形態1に係る半導体装置の電流経路を示す平面図である。半導体装置10の電流経路は2通りである。第1電流経路はP側主電極端子30から狭幅部18a、第1並列回路C1を経由してN側主電極端子32へ至る電流経路である。この電流経路は図3において実線及び破線の矢印で示される第1電流経路50である。第2電流経路はP側主電極端子30から狭幅部18a、第2並列回路C2を経由してN側主電極端子32へ至る電流経路である。この電流経路は図3において実線及び破線の矢印で示される第2電流経路52である。

【0023】

第1電流経路50も第2電流経路52もいったん狭幅部18aを経由する点で一致する。前述のとおり狭幅部18aから第1並列回路C1のパワー半導体素子への電流経路長は

10

20

30

40

50

、狭幅部 18 a から第 2 並列回路 C 2 のパワー半導体素子への電流経路長と等しいため、第 1 並列回路 C 1 における損失と第 2 並列回路 C 2 における損失は等しい。よって第 1 電流経路 50 にて発生する損失と第 2 電流経路 52 にて発生する損失を均等にできる。その結果、半導体装置を長寿命化できる。

【0024】

ここで、本発明の実施の形態 1 に係る半導体装置の長寿命化は、複数の電流経路長を均等にすることを要しない。すなわち、図 3 の第 1 電流経路 50 全体と第 2 電流経路 52 全体の経路長が相違していても長寿命化の効果を得ることができる。これは、配線パターン 18 の狭幅部 18 a にいったん電流を集中させることで損失不均一の問題を解消するために得られる効果である。よって、外部端子接続部 34 は P 側主電極端子 30 の中央に配置する必要がなくなり、省スペース化の要請を満たすために P 側主電極端子 30 の形状を任意に変形できる。よって省スペース化と長寿命化を両立できる。

10

【0025】

本実施形態の半導体装置では、電流をいったん第 1 部分 18 c と第 2 部分 18 d の間に配置された狭幅部 18 a に集約させる。そして、当該狭幅部 18 a から等電気経路長となる場所に配置された第 1 並列回路 C 1 と第 2 並列回路 C 2 へ電流を分流する。言い換えれば、本発明は電流経路ごとの回路インピーダンスの不均衡を緩和し電流や損失の不均等を是正するものである。従ってこの特徴を失わない範囲で様々な変形が可能である。

【0026】

図 5 は本発明の実施の形態 1 に係る半導体装置の変形例を示す回路図である。例えば、図 5 の回路構成のように上アーム 200、下アーム 202 を有する構成などにも本発明が適用可能である。

20

【0027】

例えば、パワー半導体素子は IGBT、還流ダイオードに代えて MOSFET などその他のパワー半導体素子であっても良い。

【0028】

実施の形態 2.

図 6 乃至図 8 を参照して本発明の実施の形態 2 を説明する。図 6 は本発明の実施の形態 2 に係る半導体装置の平面図である。半導体装置 60 は P 側主電極端子に狭幅部を備えることが特徴である。半導体装置 60 は 2 つの並列回路を備え、本発明の実施の形態 1 に係る半導体装置 10 の構成と類似点が多いので半導体装置 10 との相違点のみ説明する。

30

【0029】

P 側主電極端子 62 には、狭幅部 62 a が形成されている。狭幅部 62 a はスリット 62 b により形成される。P 側主電極端子 62 のうち外部と接続される部分を第 1 部分 62 c と称し、P 側主電極端子 62 のうちワイヤ 40 a 及び 40 b と接続される部分を第 2 部分 62 d と称する。狭幅部 62 a は第 1 部分 62 c と第 2 部分 62 d よりも幅が狭くなるように形成されている。また、狭幅部 62 a は第 1 部分 62 c と第 2 部分 62 d の間に配置されている。狭幅部 62 a から第 1 並列回路 C 1 のパワー半導体素子までの電気経路長は、狭幅部 62 a から第 2 並列回路 C 2 のパワー半導体素子までの電気経路長と等しい。なお、これらの電流経路の全体について電気経路長が等しい必要はない。

40

【0030】

半導体装置 60 の配線パターン 64 は矩形である。狭幅部 62 a は、P 側主電極端子 62 が配線パターン 64 とワイヤボンディング接続される場所よりもパワー半導体素子と離間する位置に形成される。すなわち、パワー半導体素子と P 側主電極端子 62 の電流経路の間には狭幅部 62 a が存在する。図 7 は本発明の実施の形態 2 に係る半導体装置 60 の電流経路を示す平面図である。半導体装置 60 の電流経路は、第 1 電流経路 66 と第 2 電流経路 68 の 2 つであり、両者ともいったん狭幅部 62 a を経由する。よって、第 1 並列回路 C 1 と第 2 並列回路 C 2 の損失の不均衡を解消できるため本発明の実施の形態 1 に係る半導体装置 10 と同様の効果を得ることができる。

【0031】

50

半導体装置 60 では、P 側主電極端子 62 に狭幅部 62 a を設けたが、N 側主電極端子 32 に狭幅部を設けても良い。そうすると、省スペース化の要請上、N 側主電極端子 32 を変形する場合にも半導体装置の長寿命化ができる。

【0032】

ここまでの説明では、半導体装置のパッケージとして樹脂ケースを採用した例を示したが、パッケージとしてモールド樹脂を採用しても良い。具体例として本発明の実施の形態 2 の半導体装置 60 のパッケージとしてモールド樹脂を採用した場合について図 8 の断面図を参照して説明する。図 8 はパッケージとしてモールド樹脂を採用した場合の断面図である。金属部材としてはベース板に替わって銅箔（薄板）80 が、絶縁材としては絶縁基板に替わってエポキシ等の熱硬化の高熱伝導樹脂シート 82 が、配線金属板として配線パターン 64 に替わって銅などからなり配線としてだけでなく放熱部材として機能するヒートシンク 84 がそれぞれ用いられて構成される。そして、パワー半導体素子は、ヒートシンク 84 に固着され、各ワイヤも各主電極端子とパワー半導体素子の表面電極やヒートシンクとの間に接続される。そのため、半導体装置の電氣的接続についてはパッケージの違いによる相違はない。そして、このような構成がトランスファーモールド技術を使って、モールド樹脂 86 によって覆われる。外部との接続のために電極端子が封止樹脂から露出することや、銅箔の裏面が封止樹脂（ケース）から露出することも樹脂ケースの場合と違いはない。

10

【0033】

本発明は 2 つの主電極端子間に複数の電流経路が存在する場合に広く応用できる。そのため実施の形態 1 及び 2 における主電極端子は、P 側主電極端子及び N 側主電極端子に限定されず、これらを第 1 主電極端子及び第 2 主電極端子と一般化できる。

20

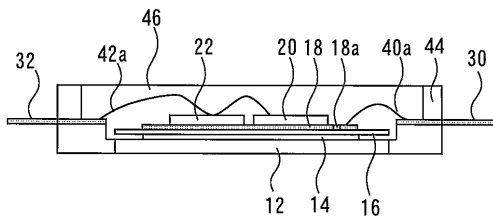
【符号の説明】

【0034】

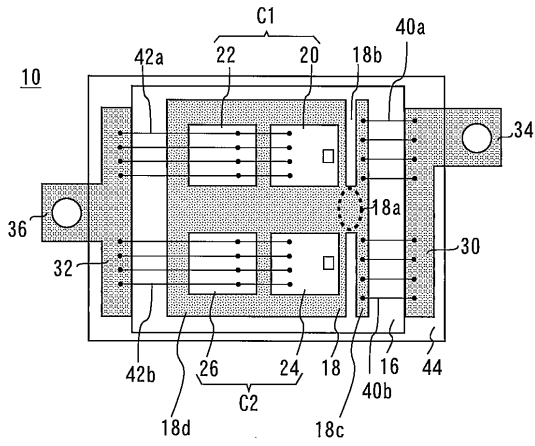
10 半導体装置、 20, 24 IGBT、 22, 26 還流ダイオード、 18 配線パターン、 18 a 狭幅部、 30 P 側主電極端子、 32 N 側主電極端子、 50 第 1 電流経路、 52 第 2 電流経路

【図 1】

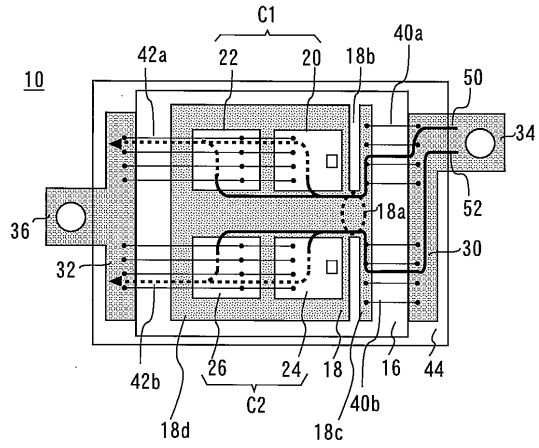
10



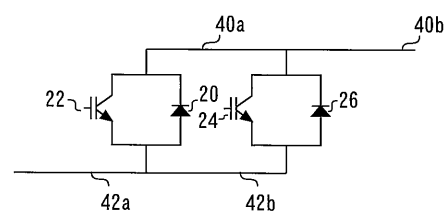
【図 2】



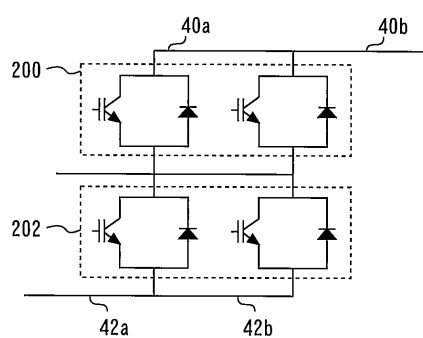
【図 3】



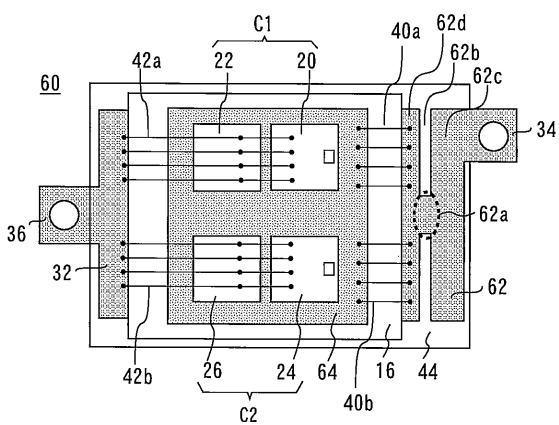
【図 4】



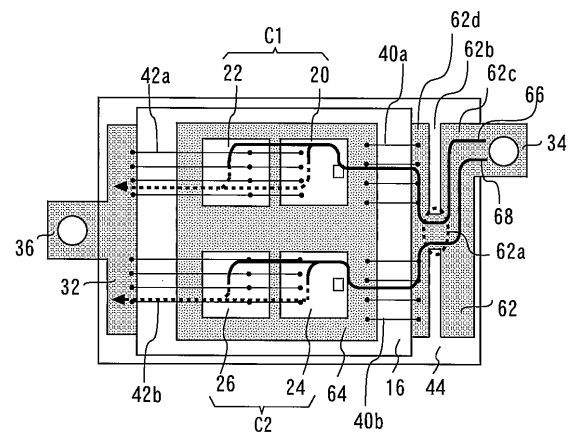
【図 5】



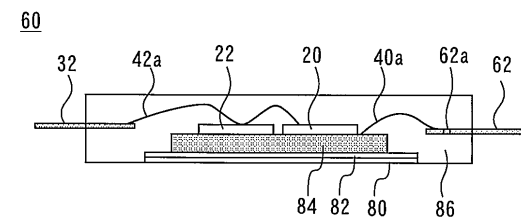
【図 6】



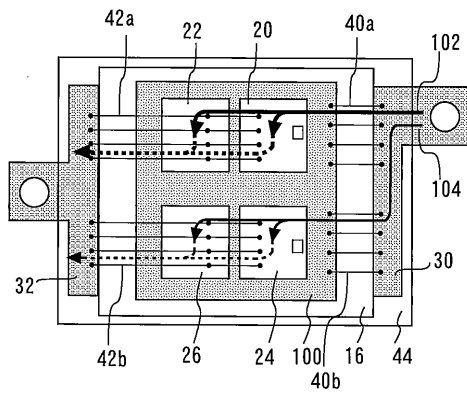
【図 7】



【図 8】



【図 9】



フロントページの続き

- (56)参考文献 特開平05-347377 (JP, A)
特開平08-191130 (JP, A)
特開2001-094035 (JP, A)
特開2001-308264 (JP, A)
特開2006-210586 (JP, A)
特開2010-087400 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
H01L 25/00-25/18