

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7618585号
(P7618585)

(45)発行日 令和7年1月21日(2025.1.21)

(24)登録日 令和7年1月10日(2025.1.10)

(51)国際特許分類		F I		
H 0 2 M	1/00 (2007.01)	H 0 2 M	1/00	H
H 0 2 H	7/00 (2006.01)	H 0 2 H	7/00	B
H 0 2 H	9/02 (2006.01)	H 0 2 H	9/02	
H 0 2 H	3/08 (2006.01)	H 0 2 H	3/08	A

請求項の数 14 (全13頁)

(21)出願番号	特願2021-566996(P2021-566996)	(73)特許権者	505056845 アーベーパー・シュバイツ・アーゲー ABB Schweiz AG スイス、5400 パーデン、ブルッガ ーシュトラッセ、66 Bruggerstrasse 66, 5400 Baden, Switzer land
(86)(22)出願日	令和2年5月8日(2020.5.8)	(74)代理人	110003708 弁理士法人鈴榮特許総合事務所
(65)公表番号	特表2022-531962(P2022-531962 A)	(74)代理人	100108855 弁理士 蔵田 昌俊
(43)公表日	令和4年7月12日(2022.7.12)	(74)代理人	100103034 弁理士 野河 信久
(86)国際出願番号	PCT/EP2020/062940	(74)代理人	100179062
(87)国際公開番号	WO2020/229366		
(87)国際公開日	令和2年11月19日(2020.11.19)		
審査請求日	令和5年3月16日(2023.3.16)		
(31)優先権主張番号	19173822.8		
(32)優先日	令和1年5月10日(2019.5.10)		
(33)優先権主張国・地域又は機関	欧州特許庁(EP)		

最終頁に続く

(54)【発明の名称】 サイリスタ回路及びサイリスタ保護方法

(57)【特許請求の範囲】

【請求項1】

サイリスタ回路(100)であって、
少なくとも1つのサイリスタ(10,20)を備える少なくとも1つの分岐と、
前記サイリスタを選択的にトリガするためのサイリスタ制御回路(50)と、
前記サイリスタを通して流れる電流を表す電流値を検出し、検出された前記電流値を前記サイリスタ制御回路に入力するように構成された電流検出器(60,61)とを備え、

前記サイリスタ制御回路(50)は、前記サイリスタの劣化したブロッキング能力に基づいて、検出された前記電流値が所定の電流閾値を上回る障害状態を判断して、前記判断の結果に応じて、前記サイリスタを導通状態へとトリガするように構成され、
前記サイリスタ回路(100)が回路遮断器(70)を更に備え、前記サイリスタ制御回路は、それが前記サイリスタを連続してトリガするとき、前記電流を遮断するように前記回路遮断器を制御するように更に構成される、サイリスタ回路(100)。

【請求項2】

前記サイリスタの前記劣化したブロッキング能力は、前記サイリスタの接合部温度に依存する、請求項1に記載のサイリスタ回路(100)。

【請求項3】

前記サイリスタを前記導通状態へとトリガすることは、前記サイリスタを前記導通状態へと連続してトリガすることを備える、請求項1又は2に記載のサイリスタ回路(100)

)。

【請求項 4】

前記電流閾値は、前記サイリスタの接合部温度特性に基づいて設定される、請求項 1 ~ 3 のうちのいずれか一項に記載のサイリスタ回路 (1 0 0) 。

【請求項 5】

前記サイリスタを前記導通状態へとトリガすることは、前記サイリスタを少なくとも 5 0 m s にわたって連続してトリガすることを含む、請求項 1 ~ 4 のいずれか一項に記載のサイリスタ回路 (1 0 0) 。

【請求項 6】

前記サイリスタ回路は、少なくとも 1 つのサイリスタを各々が備える複数の分岐、典型的には少なくとも 1 つのサイリスタを各々が備える 3 つの位相分岐を備える、請求項 1 ~ 5 のいずれか一項に記載のサイリスタ回路 (1 0 0) 。

10

【請求項 7】

前記サイリスタ制御回路は、少なくとも前記複数の分岐のうちの 1 つにおいて検出された前記電流値が前記所定の電流閾値を上回るときに、前記障害状態を判断するように構成される、請求項 6 に記載のサイリスタ回路 (1 0 0) 。

【請求項 8】

前記サイリスタ制御回路は、前記障害状態に応じて各分岐の前記少なくとも 1 つのサイリスタを前記導通状態へとトリガするように構成される、請求項 6 又は 7 に記載のサイリスタ回路 (1 0 0) 。

20

【請求項 9】

前記少なくとも 1 つの分岐は、サイリスタのスタック (3 0 , 4 0) を備える、請求項 1 ~ 8 のいずれか一項に記載のサイリスタ回路 (1 0 0) 。

【請求項 1 0】

前記サイリスタ制御回路は、前記障害状態に応じてそれぞれの分岐中の前記スタック (3 0 , 4 0) の全てのサイリスタを前記導通状態へとトリガするように構成される、請求項 9 に記載のサイリスタ回路 (1 0 0) 。

【請求項 1 1】

前記分岐は各々、サイリスタのスタック (3 0 , 4 0) を備え、前記サイリスタ制御回路は、前記障害状態に応じて全ての分岐中の各スタック (3 0 , 4 0) の全てのサイリスタを前記導通状態へとトリガするように構成される、請求項 9 に記載のサイリスタ回路 (1 0 0) 。

30

【請求項 1 2】

前記サイリスタ制御回路 (5 0) 及び前記電流検出器 (6 0 , 6 1) のうちの少なくとも 1 つをネットワークに接続するためのネットワークインターフェースを更に備え、前記ネットワークインターフェースは、前記サイリスタ制御回路 (5 0) 及び / 又は前記電流検出器 (6 0 , 6 1) とデータネットワークとの間でデジタル信号を送受信するように構成され、前記デジタル信号は、操作コマンド、典型的には前記電流閾値のための設定値、並びに / 又は前記サイリスタ制御回路 (5 0) 及び前記電流検出器 (6 0 , 6 1) 若しくは前記ネットワークについての情報を含む、請求項 1 ~ 1 1 のいずれか一項に記載のサイリスタ回路 (1 0 0) 。

40

【請求項 1 3】

サイリスタ回路の少なくとも 1 つの分岐中のサイリスタを保護するためのサイリスタ保護方法であって、前記方法は、

前記サイリスタを通して流れる電流を表す電流値を検出すること (1 0 0 1) と、

前記サイリスタの接合部温度に依存するブロッキング能力に基づいて、前記電流値が所定の電流閾値を上回るかどうかを判断すること (1 0 0 2) と、

前記判断の結果に応じて、前記サイリスタを導通状態へとトリガすること (1 0 0 3) と、

前記サイリスタを連続してトリガするとき、前記電流を遮断することと、

50

を備える、方法。

【請求項 1 4】

前記サイリスタを前記導通状態へとトリガすることは、前記サイリスタを前記導通状態へと連続してトリガすることを備える、請求項 1 3に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、少なくともサイリスタを備える少なくとも1つの分岐を有するサイリスタ回路、及び少なくとも1つの分岐中のサイリスタを保護するためのサイリスタ保護方法に関する。

10

【背景技術】

【0002】

高電圧、高電流用途では、電子デバイスは、電力用電子部品としてサイリスタを用いることが多い。そのゲートにおいてトリガ電流を受け取ると、サイリスタは、半導体接合部のそのスタックを通して、そのアノード端子からそのカソード端子までの経路に電流を導通させ始める。文献では、トリガすることは、発火又はゲーティングとも呼ばれる。トリガされない限り、サイリスタは、非導通状態又はブロッキング状態にある。

【0003】

サイリスタは、このことから、例えばクローバ、高電力整流器、等のような様々な用途において電流制御のために使用される。サイリスタ又は複数の直列接続されたサイリスタのスタックが逆並列の形で接続されると、それらは、例えばAC炉などのAC用途において、両方向の電流を制御するために使用することができる。

20

【0004】

典型的な用途では、障害電流状態が発生し得る。この場合、障害電流を導通することに関与するサイリスタは、従来通りブロックされる。接合部の温度、即ち接合部温度が高い値に上昇すると、サイリスタのブロッキング能力が劣化し始め、接合部を通る高抵抗の電路に繋がる。このことから、ブロッキング状態では及び障害電流状態の場合、接合部温度の上昇が更に促進され得、それは、サイリスタの故障又は熱破壊に繋がり得る。

【0005】

障害電流状態においてサイリスタ回路中の1つ以上のサイリスタを熱破壊されることから保護することが望まれる。

30

【0006】

米国特許第3,611,043A号は、サイリスタスイッチと、サイリスタスイッチと直列に設けられたバックアップ遮断器とを含む電力システム用の保護回路を記載している。保護回路は、サイリスタスイッチが無効になる異常事象においてバックアップ回路遮断器を遮断させる。

【発明の概要】

【0007】

本開示の目的は、改善された障害電流挙動を有するサイリスタ回路を提供することである。この目的は、独立請求項に定義された主題によって達成される。更なる例証的な実施形態は、従属請求項及び以下の説明から明らかである。

40

【0008】

サイリスタ回路に関連する態様によると、サイリスタ回路は、少なくとも1つの分岐を備え、分岐は、少なくとも1つのサイリスタを備える。サイリスタ回路は、サイリスタ制御回路と電流検出器とを更に備える。サイリスタ制御回路は、サイリスタを選択的にトリガするためのものである。電流検出器は、サイリスタを通して流れる電流を表す電流値を検出するように構成される。電流検出器は、検出された電流値をサイリスタ制御回路に入力するように更に構成される。サイリスタ制御回路は、サイリスタの劣化したブロッキング能力に基づいて、検出された電流値が所定の電流閾値を上回る障害状態を判断するように構成される。サイリスタ制御回路は、判断の結果に応じてサイリスタを導通状態へと

50

リガするように更に構成される。

【0009】

障害状態は、本明細書で使用される場合、典型的には、サイリスタ又はサイリスタが位置する分岐のある特定の電氣的値が限界値を上回る事象又は時間期間を指す。限界値は、サイリスタ又はサイリスタが位置する分岐におけるある特定の電流値を表し得る。

【0010】

いくつかの態様では、障害状態は、1つ以上の分岐中で発生する過剰電流、即ち過電流であり得る。例えば、障害状態は、分岐障害、例えば1つの分岐中の過度に高い電流であり得る。他の例では、障害状態は、多分岐障害、例えば、複数の分岐中の過度に高い電流であり得る。

10

【0011】

過度に高い電流は、本明細書で使用される場合、典型的には、500msよりも短い、又は100msよりも短い、又は10msよりも短い時間期間などの短時間期間内にサイリスタの破壊に繋がるであろう電流の大きさ又は振幅を指す。

【0012】

サイリスタ保護方法に関連する態様によると、サイリスタ回路の少なくとも1つの分岐中のサイリスタを保護するためのサイリスタ保護方法は、サイリスタを通して流れる電流を表す電流値を検出することと、サイリスタの劣化したブロッキング能力に基づいて、電流値が所定の電流閾値を上回るかどうかを判断することと、判断の結果に応じて、サイリスタを導通状態へとトリガすることとを備える。

20

【0013】

サイリスタ回路又はサイリスタ保護方法に関連する上記の態様では、サイリスタ制御回路は、障害状態が発生したと判断すると、少なくとも1つのサイリスタのゲートにトリガ電流を発生し、そのため、サイリスタが導通状態へと至る。障害状態は、過電圧状態としてではなく、過電流状態として検出される。障害状態は、典型的にはサイリスタ回路を含むデバイスの外部の障害、例えばコンバータ外部障害に基づく、高電流状態、即ち過電流状態を備える。

【0014】

サイリスタ制御回路は、障害状態が発生していないと判断すると、サイリスタの通常動作を実行し得、即ち、通常動作用途方式に従ってサイリスタの選択的トリガ動作を実行し得る。そのような通常動作用途方式は、サイリスタ制御回路とは異なる別のデバイスによっても実行され得る。非限定的且つ例示的な例として、それぞれのデバイスは、例えば、クローバ用途におけるクローバ方式に従ってサイリスタをトリガし得、例えば、整流用途における整流方式に従ってサイリスタをトリガし得るか、又は例えば、ACアーク炉の電流及び/又は電力制御方式に従ってサイリスタをトリガし得る。

30

【0015】

電流検出器は、任意の適切なタイプの電流検出デバイスであり得、非限定的な例として、誘導結合電流検出器であり得る。電流閾値は、事前に、即ち動作より前に予め決定され、設定され得る。電流閾値は、例えば、サイリスタの公称動作範囲又は拡張動作範囲を考慮して設定され得る。公称動作範囲は、本明細書で使用される場合、少なくとも、設計限界を超えて劣化又は破壊されることなく、例えば設計によってサイリスタが恒久的に耐えることが可能な電流を備える。拡張動作範囲は、本明細書で使用される場合、少なくとも、サイリスタが限られた時間期間にわたって耐えることが可能な電流を備える。例えば、電流閾値は、サイリスタの最大公称動作電流のすぐ上に設定され得るか、又は例えば公称動作電流の105%、110%、若しくは115%に設定され得る。更なる例では、電流閾値は、拡張動作範囲のすぐ上に設定され得る。

40

【0016】

サイリスタをトリガすることによって達成されるべき導通状態は、本明細書で使用される場合、典型的には、導通電流パルス挙動が意図される状態である。導通状態では、サイリスタの接合部にわたる電気抵抗は、典型的には、低下したブロッキング状態において、

50

例えば接合部の高温状態において流れる意図されない電流の流れ中よりも著しく低い。

【0017】

障害状態が検出されたときに少なくとも1つのサイリスタを導通状態へと意図的にトリガすることによって、ブロッキング能力の劣化を抑制することができ、このことから、少なくとも1つのサイリスタを通る障害電流に起因する接合部温度の有害な増大を防止することができる。

【0018】

実施形態によると、サイリスタを導通状態へとトリガすることは、サイリスタを導通状態へと連続してトリガすることを備える。構成は、このことから、例えば判断の結果に応じてサイリスタを導通状態へと連続してトリガするためのものであり得る。連続してトリガすることは、本明細書で使用される場合、少なくとも障害状態が優勢であると判断される限り、サイリスタがブロックされた状態に戻ることを可能にすることなく、サイリスタの導通状態がトリガ動作によって維持されることを意味する。

10

【0019】

実施形態では、サイリスタを導通状態へと連続してトリガすることは、サイリスタを少なくとも50ms、好ましくは少なくとも100ms、より好ましくは少なくとも130ms、更により好ましくは少なくとも160msにわたって連続してトリガすることを含み得る。

【0020】

更なる実施形態では、サイリスタ回路は、例えば分岐電流のための回路遮断器を更に備える。ここで、サイリスタを連続してトリガするとき、回路遮断器の制御は、例えば分岐電流などの電流を遮断するように実行される。本明細書で使用される場合、分岐電流という用語は、複数の分岐が提供される場合、全ての分岐電流を指し得る。

20

【0021】

回路遮断器動作は、ある特定の遅延、即ちタイムラグを伴い、これは、主に、分岐電流を運ぶラインを遮断するための機械的作用を実行する遮断器のアクターから生じる。回路遮断器を伴う実施形態では、サイリスタ制御回路による本明細書に記載の制御は、障害状態の発生から回路遮断器による安全な遮断までの時間ギャップを効率的に埋め得る。

【0022】

実施形態では、サイリスタを導通状態へと連続してトリガすることは、回路遮断器が分岐電流を運ぶラインを遮断するのに掛かるのと少なくとも同じだけ長くサイリスタを連続してトリガすることを含み得る。

30

【0023】

更なる実施形態では、サイリスタ回路は、複数の分岐、例えば、限定されないが、三相系における3つの分岐を備える。各分岐は、少なくとも1つのサイリスタを備える。実施形態によると、各分岐中のサイリスタは、例えばサイリスタ制御回路によって同様の形で制御される。例えば、分岐の各々中のサイリスタは、本明細書で説明するように、判断の結果に応じて導通状態へとトリガされる。

【0024】

複数の分岐を用いる実施形態では、本明細書に説明するような回路遮断器は、分岐の各々中の電流を遮断するように構成され得、例えば、全ての分岐のための共通回路遮断器であり得る。例えば、回路遮断器は、例えば1つ以上のサイリスタを連続してトリガするとき、全ての分岐中の分岐電流を遮断するように制御される。

40

【0025】

更なる実施形態によると、障害状態は、少なくとも複数の分岐のうちの1つ中で、検出された電流値が所定の電流閾値を上回るときに判断される。例えば、限定するものではないが、三相系の3つの分岐のうちの1つ又は2つのみにおいて、それぞれの検出された電流値が所定の電流閾値を上回るとき、障害状態が判断され、1つ以上のサイリスタ、好ましくは全ての分岐のサイリスタが導通状態へとトリガされる。また更なる実施形態によると、サイリスタ制御回路は、障害状態に応じて各分岐の少なくとも1つのサイリスタを導

50

通状態へとトリガするように構成される。

【0026】

更なる実施形態によると、少なくとも1つの分岐は、サイリスタのスタックを備える。サイリスタのスタックは、2つ以上のサイリスタを備える。態様では、スタック中のサイリスタの数は、スタックが接続される又はスタックが曝される電圧レベルに応じて選択される。電圧レベルは、例えば、定格電圧レベル又は最大期待電圧レベルである。

【0027】

例証的な構成では、サイリスタのスタックは、10個以上のサイリスタ、好ましくは20個以上のサイリスタ、更により好ましくは24個のサイリスタを備える。スタックは、典型的には、サイリスタの第1の直列接続及びサイリスタの第2の直列接続の構成から構成される。第1及び第2の直列接続は、逆並列接続で配置され、即ち、それぞれ1つの分岐方向に電流を運び、1つの分岐方向とは反対の分岐方向に電流を運ぶ。

10

【0028】

サイリスタのスタックを用いる実施形態では、サイリスタ制御回路は、障害状態に応じてそれぞれの分岐中のスタックの全てのサイリスタを導通状態へとトリガするように構成される。

【0029】

サイリスタのスタックが複数の分岐中に配置されている、サイリスタのスタックを用いる更なる実施形態では、サイリスタ制御回路は、障害状態に応じて全ての分岐中の各スタックの全てのサイリスタを導通状態へとトリガするように構成される。

20

【0030】

態様によると、サイリスタ回路は、サイリスタ制御回路及び電流検出器のうちの少なくとも1つをデータネットワーク、特にグローバルデータネットワークに接続するためのネットワークインターフェースを更に備え得る。データネットワークは、インターネットなどのTCP/IPネットワークであり得る。サイリスタ制御回路及び/又は電流検出器は、データネットワークから受信されたコマンドを実行するためにネットワークインターフェースに動作可能に接続される。コマンドは、サイリスタ制御回路を制御するための制御コマンド、例えば、電流閾値を設定するための設定コマンド、又は回路遮断器動作コマンドを含み得る。この場合、サイリスタ制御回路は、制御コマンドに応答してタスクを実行するように適合される。コマンドは、ステータス要求を含み得る。ステータス要求に応答して、又は事前のステータス要求なしで、サイリスタ制御回路及び/又は電流検出器は、ステータス情報をネットワークインターフェースに送るよう適合され得、ネットワークインターフェースは、次いで、ネットワークを通してステータス情報を送るよう適合される。コマンドは、更新データを含む更新コマンドを含み得る。この場合、サイリスタ制御回路及び/又は電流センサは、更新コマンドに応答して、及び更新データを使用して、更新を開始するよう適合される。実施形態によると、ネットワークインターフェースは、一方ではサイリスタ制御回路及び/又は電流検出器と、他方ではデータネットワークとの間でデジタル信号を送受信するよう構成される。デジタル信号は、操作コマンド、典型的には電流閾値に対する設定値、並びに/又はサイリスタ制御回路及び/若しくは電流検出器若しくはネットワークについての情報を含む。

30

40

【0031】

本開示の主題を、図面に例示する例証的な実施形態を参照してより詳細に説明する。図面は、以下の通りである。

【図面の簡単な説明】

【0032】

【図1】実施形態によるサイリスタ回路を概略的に示す。

【図2】更なる実施形態によるサイリスタ回路を概略的に示す。

【図3】本明細書に説明する実施形態によるサイリスタ保護方法のフローチャートを示す。図面全体を通して、同一又は同様の部分は同じ参照符号を付与され、その説明は繰り返されない。

50

【発明を実施するための形態】**【0033】**

図1は、直列回路を備える分岐を有するサイリスタ回路100を示し、直列回路は、スナバリアクトル80と一对の逆並列接続サイリスタ10、20とから構成される。並列リアクトル81が、直列回路に電氣的に並列の形で接続される。図1では、給電ライン75の上流で、数字「3」は、サイリスタ回路100が3つの分岐の各々中に設けられる三相系を示す。しかしながら、本開示は、三相系に限定されず、1つ、2つ、又は4つ以上の分岐も設けられ得る。三相回路遮断器70は、回路遮断器遮断信号を受信すると給電ライン75を電氣的に遮断するために設けられる。

【0034】

サイリスタ制御回路50は、サイリスタ10、20を選択的にトリガし得るように構成される。選択的にトリガすることは、本明細書で使用される場合、サイリスタ制御回路50が各サイリスタ10、20を互いに独立して制御することを含み得る。選択的にトリガすることは、本明細書で使用される場合、サイリスタ制御回路50が複数のサイリスタ10、20、例えば、サイリスタ10、20の共通のグループ又はサイリスタ10、20のスタック（後に説明する）を共に制御することも含み得る。サイリスタ制御回路50は、ゲートトリガライン55を介してそれぞれのサイリスタ10、20のゲートに接続され得る。図1に示す構成では、サイリスタ制御回路50はまた、給電ライン75の位相を遮断するように回路遮断器を制御するために、回路遮断器トリガライン56を介して三相回路遮断器70に接続される。

【0035】

誘導通流センサ61及びそれに結合された電流値出力回路60を備える電流センサセンブリは、電流信号ライン65を介してサイリスタ制御回路50に接続される。電流センサ61は、サイリスタ10、20を含む分岐中に流れる電流を検出する。電流値出力回路60は、電流センサ61の出力から電流値を算出し、その電流値を電流信号としてサイリスタ制御回路50に入力する。

【0036】

サイリスタ制御回路50では、電流閾値の値が事前に設定されている。サイリスタ制御回路50は、電流信号ライン65を介して電流信号として入力される分岐中の電流が電流閾値を上回るかどうかを判断する。上回るとは、本明細書で使用される場合、電流の絶対値を上回ることを含み、即ち、上回るとは、正符号電流が最大値よりも大きくなる時、又は負符号電流が最小値よりも小さくなる時に満たされる。典型的な実施形態では、最大値は、最小値の逆符号表現であり、即ち電流の絶対値が考慮される。

【0037】

電流閾値は、典型的には、例えば低抵抗電流又は短絡電流などの分岐障害を表すように選択され、言い換えれば、電流閾値は、典型的には、サイリスタの熱破壊などの破壊に繋がり得る過電流状態を表す。

【0038】

本実施形態における電流閾値は、事前に、即ち動作より前に予め決定され、設定される。ここで、電流閾値は、サイリスタの公称動作範囲、即ちこの場合は最大電流を考慮して設定される。最大電流は、サイリスタを通して流れる電流に起因して接合部温度が上昇したときにシフトする、即ち劣化するブロッキング能力に応じて決定され得る。最大電流はまた、サイリスタが破壊されることなく恒久的に耐えることが可能な電流であると決定され得る。

【0039】

サイリスタ制御回路50は、障害状態が存在すると判断すると、ゲートトリガライン55を介してサイリスタ10、20のゲートにゲートトリガ信号を発する。ゲートトリガ信号は、本明細書で使用される場合、例えば、ゲート中に流れる十分なゲート電流を介して、そのアノードからそのカソードへのサイリスタの点弧状態又は通過状態を保証する信号である。ゲートトリガ信号は、典型的には、少なくとも50ms、好ましくは少なくとも

10

20

30

40

50

100ms又は少なくとも130ms又は少なくとも160msのパルス幅を有するパルス信号、即ちパルス列である。

【0040】

ゲートトリガ信号を発すると共に、例えばゲートトリガ信号を発すると同時に、サイリスタ制御回路50は、回路遮断器トリガライン56を介して回路遮断器トリガ信号を発する。回路遮断器トリガ信号は、回路遮断器がその遮断位置、即ちライン開放位置へと操作されるように命令する。

【0041】

従来の用途では、障害についての条件を満たす高電流がサイリスタ10、20を含む分岐を流れると、その高電流によって引き起こされる温度の上昇に起因して、依然としてブロック状態（即ち非点弧状態）にあるように操作されている任意のサイリスタ10、20は、ブロッキング能力が劣化し得る。結果として、サイリスタ10、20中のpn接合部の温度が更に上昇する。回路遮断器70などの回路遮断器が障害状態を検出して操作されたとしても、回路遮断器が動作するまでには数十～数百ミリ秒掛かる。この時間期間、即ち時間ギャップ中のサイリスタ中の接合部温度が高い場合のブロッキングは、サイリスタを恒久的に劣化又は破壊するのに十分であり得る。

10

【0042】

対照的に、本開示によると、サイリスタ10、20は、障害状態が検出されたときに導通状態にあるように操作される。障害電流、即ち過度に高い電流がサイリスタ10、20を流れている間、pn接合部はブロックせず、このことから、上述した時間期間中の温度上昇をより低い値に抑える。

20

【0043】

言い換えれば、サイリスタバルブ10、20を通る電流が測定される。障害が発生し、電流がある特定のレベルを上回る場合、サイリスタのトリガリングは、制御され且つ位相順序付けされたトリガリングから全ての位相の連続トリガリングに直ちに切り替えられる。これは、障害電流が任意の低減なしに流れることを可能にするが、連続発火は、サイリスタ10、20がブロックする必要がない、即ちサイリスタ10、20が任意の過電圧に対処する必要がないので、サイリスタ10、20を保護する。

【0044】

障害状態、即ち過電流状態では、過電圧状態も存在することは必須ではない。増大した接合部温度に起因して、サイリスタ10、20は、この状況において、温度の増大なしにブロックされたかもしれないある特定の電圧をブロックすることが可能ではないことがある。

30

【0045】

従来の設定では、サイリスタ10、20は、例えばブロッキング状態になるように制御され、このことから、過熱するであろう。過熱されたサイリスタの場合、接合部温度が増大するため、ブロッキング電圧能力は大幅に低減される。本技法を用いない使用しない従来の設定では、サイリスタ10、20は、更にブロックするように制御され、それは故障及び/又は破壊に繋がるであろう。

【0046】

サイリスタ10、20を流れる障害電流は接合部を加熱し、半導体のブロッキング電圧能力を低減するが、回路遮断器70が数十～数百ミリ秒後に給電ライン75を切断するのではや電圧をブロックする必要がないことによって、サイリスタ10、20は保護される。障害、即ち過電流は防止されないが、この障害電流を運ばなければならないときに半導体を破壊するであろう、障害状態の場合のサイリスタ10、20のブロッキングは防止される。

40

【0047】

本技法によると、監視されるのは、電圧ではなく高電流であり、それは、トリガ命令を発する条件を判断するためにサイリスタ制御回路50によって使用されることに留意されたい。高電流、即ち過電流は、コンバータの外部障害から生じる。

50

【 0 0 4 8 】

本技法を用いることによって、例えば、障害電流を制限するための直列リアクトルを省略することができる。いずれのそのようなリアクトルもコストを増大させ、電氣的損失に起因して運転コストを増大させる。それは、故障する可能性があるコンポーネントを追加するであろう。このコンポーネントは、本技法を用いることによってもはや必要とされない。

【 0 0 4 9 】

図 2 は、更なる実施形態によるサイリスタ回路を概略的に示す。図 2 の実施形態では、単一のサイリスタ 1 0、2 0 の代わりに、直列接続されたサイリスタのスタック 3 0 と、直列接続されたサイリスタの逆並列接続されたスタック 4 0 とが設けられる。各スタック 3 0、4 0 は、直列に接続された、即ち積み重ねられた 2 つ以上のサイリスタを備える。典型的な用途では、各スタック 3 0、4 0 は、少なくとも 1 0 個又は少なくとも 2 0 個のサイリスタを備え、例えば、各スタック 3 0、4 0 は、2 4 個のサイリスタを備えるが、これらの数に限定されない。図 1 に示す構成と同様に、図 2 の実施形態では、3 つの分岐が図示のように構成され、三相回路遮断器 7 0 が設けられて、回路遮断器信号を受信すると給電ライン 7 5 を遮断する。この場合も、位相毎に並列リアクトル 8 1 が設けられる。三相は単に一例に過ぎず、本開示は、三相用途に限定されず、単相用途又は 3 とは異なる数の位相を有する多相用途に適用可能であることに留意されたい。

10

【 0 0 5 0 】

サイリスタ制御回路 5 0 を含む他のコンポーネントの主な動作方法は、主に図 1 の実施形態において上記で説明した通りである。

20

【 0 0 5 1 】

スタック 3 0、4 0 を用いる図 2 の実施形態では、障害状態が 1 つ以上の分岐中に存在すると判断されたとき、スタック 3 0、4 0 の全てのサイリスタ、又は障害状態が発生した分岐（複数可）中の各スタック 3 0、4 0 の全てのサイリスタが、導通状態へとトリガ、好ましくは連続してトリガされることが好ましい。

【 0 0 5 2 】

図 2 の実施形態では、構成は、障害状態が 1 つ以上の分岐中に存在すると判断されたとき、全ての分岐中の各スタック 3 0、4 0 の全てのサイリスタが導通状態へとトリガ、好ましくは連続してトリガされるようなものであり得る。

30

【 0 0 5 3 】

図 3 は、本明細書に説明する実施形態によるサイリスタ保護方法のフローチャートを示す。本方法は、例えば、図 1 に示す例証的な構成又は図 2 に示す例証的な構成に適用可能であるが、上記で説明した構成要素のうち少なくともいくつかを有する各適切な構成に適用することができる。本方法は、サイリスタ回路 1 0 0 の少なくとも 1 つの分岐中の、場合によってはサイリスタスタック 3 0、4 0 中のサイリスタ 1 0、2 0 を保護するためのサイリスタ保護方法である。

【 0 0 5 4 】

図 3 では、本方法は、1 0 0 0 において開始される。処理は、サイリスタ 1 0、2 0 を通って流れる電流を表す電流値が検出される 1 0 0 1 に進む。1 0 0 2 では、電流値が所定の電流閾値を上回るかどうか判断される。電流閾値は事前に設定され、電流閾値は、サイリスタの公称動作範囲、即ち、この場合、サイリスタが破壊されることなく恒久的に耐えることが可能な最大電流を考慮して設定される。

40

【 0 0 5 5 】

1 0 0 2 において、電流値が所定の電流閾値を上回らないと判断された場合、処理は 1 0 0 1 に戻る。1 0 0 2 において、電流値が所定の電流閾値を上回ると判断された場合、処理は 1 0 0 3 に続く。1 0 0 3 では、サイリスタ 1 0、2 0 は、導通状態へとトリガされ、好ましくは導通状態へと連続してトリガされる。処理は 1 0 0 4 に進み、ここで本方法は終了する。

【 0 0 5 6 】

50

図3では、1003では、例として、サイリスタを導通状態へとトリガすることは、典型的に、サイリスタを少なくとも50ms又は少なくとも100ms又は少なくとも130ms又は少なくとも160msにわたって連続してトリガすることを備える。

【0057】

1003におけるトリガリングと共に、本方法は、典型的には、図1及び2の三相回路遮断器70などの回路遮断器を開放するためのトリガリング動作を発することを提供する。

【0058】

本開示は、図面及び前述の説明を参照して詳細に特定の実施形態及び態様を例示するが、任意のそのような例示及び説明は、例示的又は例証的であり、限定的ではないと見なされるべきである。本発明は、開示した実施形態に限定されない。

【0059】

開示した実施形態に対する他の変形は、当業者にとって明らかとなるであろう。特許請求の範囲では、「備える(comprise)」という用語は、他の要素又はステップを除外せず、不定冠詞「a」/「an」は、複数を除外しない。単一のプロセッサ又はコントローラ又は他のユニットが、説明又は特許請求の範囲のいくつかの項目の機能を果たし得る。例えば、電流コントローラ60、61は、単一ユニットであり得る。例えば、電流コントローラ60、61、又はその一部は、サイリスタ制御回路50と一体化され得る。ある特定の手段が相互に異なる従属請求項に記載されているという単なる事実は、これらの手段の組み合わせを有利に使用することができないことを示さない。特許請求の範囲におけるいかなる参照符号も、範囲を限定するものとして解釈されるべきではない。

以下に、出願当初の特許請求の範囲に記載の事項を、そのまま、付記しておく。

[1] サイリスタ回路(100)であって、
 少なくとも1つのサイリスタ(10, 20)を備える少なくとも1つの分岐と、
 前記サイリスタを選択的にトリガするためのサイリスタ制御回路(50)と、
 前記サイリスタを通して流れる電流を表す電流値を検出し、検出された前記電流値を前記サイリスタ制御回路に入力するように構成された電流検出器(60, 61)と
 を備え、前記サイリスタ制御回路(50)は、前記サイリスタの劣化したブロッキング能力に基づいて、検出された前記電流値が所定の電流閾値を上回る障害状態を判断して、前記判断の結果に応じて、前記サイリスタを導通状態へとトリガするように構成される、
 サイリスタ回路(100)。

[2] 前記サイリスタの前記劣化したブロッキング能力は、前記サイリスタの接合部温度に依存する、[1]に記載のサイリスタ回路(100)。

[3] 前記サイリスタを前記導通状態へとトリガすることは、前記サイリスタを前記導通状態へと連続してトリガすることを備える、[1]又は[2]に記載のサイリスタ回路(100)。

[4] 前記電流閾値は、前記サイリスタの接合部温度特性に基づいて設定される、[1]~[3]のうちのいずれか一項に記載のサイリスタ回路(100)。

[5] 回路遮断器(70)を更に備え、前記サイリスタ制御回路は、それが前記サイリスタを連続してトリガするとき、例えば前記電流を遮断するように前記回路遮断器を制御するように更に構成される、[1]~[4]のうちのいずれか一項に記載のサイリスタ回路(100)。

[6] 前記サイリスタを前記導通状態へとトリガすることは、前記サイリスタを少なくとも50msにわたって、好ましくは少なくとも100msにわたって、より好ましくは少なくとも130msにわたって、更により好ましくは少なくとも160msにわたって連続してトリガすることを含む、[1]~[5]のうちのいずれか一項に記載のサイリスタ回路(100)。

[7] 前記サイリスタ回路は、少なくとも1つのサイリスタを各々が備える複数の分岐、典型的には少なくとも1つのサイリスタを各々が備える3つの位相分岐を備える、[1]~[6]のうちのいずれか一項に記載のサイリスタ回路(100)。

[8] 前記サイリスタ制御回路は、少なくとも前記複数の分岐のうちの1つにおいて検

10

20

30

40

50

出された前記電流値が前記所定の電流閾値を上回るときに、前記障害状態を判断するように構成される、[7]に記載のサイリスタ回路(1 0 0)。

[9] 前記サイリスタ制御回路は、前記障害状態に応じて各分岐の前記少なくとも1つのサイリスタを前記導通状態へとトリガするように構成される、[7]又は[8]に記載のサイリスタ回路(1 0 0)。

[1 0] 前記少なくとも1つの分岐は、サイリスタのスタック(3 0 , 4 0)を備える、[1] ~ [9]のうちのいずれか一項に記載のサイリスタ回路(1 0 0)。

[1 1] 前記サイリスタ制御回路は、前記障害状態に応じてそれぞれの分岐中の前記スタック(3 0 , 4 0)の全てのサイリスタを前記導通状態へとトリガするように構成される、[1 0]に記載のサイリスタ回路(1 0 0)。

10

[1 2] 前記分岐は各々、サイリスタのスタック(3 0 , 4 0)を備え、前記サイリスタ制御回路は、前記障害状態に応じて全ての分岐中の各スタック(3 0 , 4 0)の全てのサイリスタを前記導通状態へとトリガするように構成される、[1 0]に記載のサイリスタ回路(1 0 0)。

[1 3] 前記サイリスタ制御回路(5 0)及び前記電流検出器(6 0 , 6 1)のうちの少なくとも1つをネットワークに接続するためのネットワークインターフェースを更に備え、前記ネットワークインターフェースは、前記サイリスタ制御回路(5 0)及び/又は前記電流検出器(6 0 , 6 1)とデータネットワークとの間でデジタル信号を送受信するように構成され、前記デジタル信号は、操作コマンド、典型的には前記電流閾値のための設定値、並びに/又は前記サイリスタ制御回路(5 0)及び前記電流検出器(6 0 , 6 1)若しくは前記ネットワークについての情報を含む、[1] ~ [1 2]のうちのいずれか一項に記載のサイリスタ回路(1 0 0)。

20

[1 4] サイリスタ回路の少なくとも1つの分岐中のサイリスタを保護するためのサイリスタ保護方法であって、前記方法は、

前記サイリスタを通して流れる電流を表す電流値を検出すること(1 0 0 1)と、

前記サイリスタの接合部温度に依存するブロッキング能力に基づいて、前記電流値が所定の電流閾値を上回るかどうかを判断すること(1 0 0 2)と、

前記判断の結果に応じて、前記サイリスタを導通状態へとトリガすること(1 0 0 3)とを備える、方法。

[1 5] 前記サイリスタを前記導通状態へとトリガすることは、前記サイリスタを前記導通状態へと連続してトリガすることを備える、[1 4]に記載の方法。

30

【 図 面 】

【 図 1 】

【 図 2 】

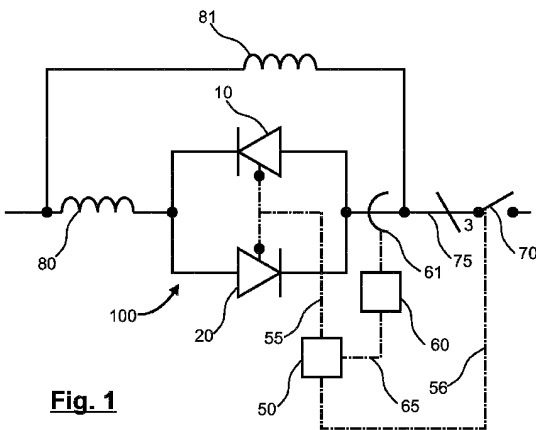


Fig. 1

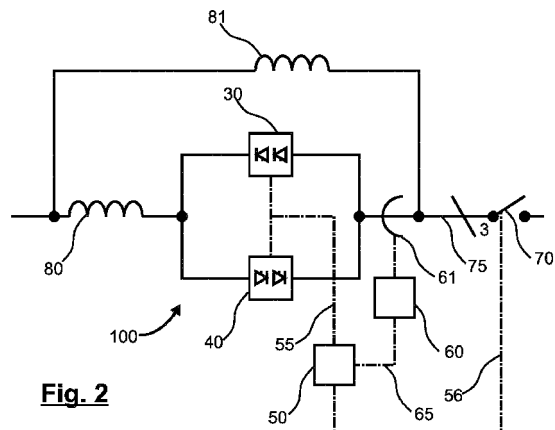


Fig. 2

40

50

【 図 3 】

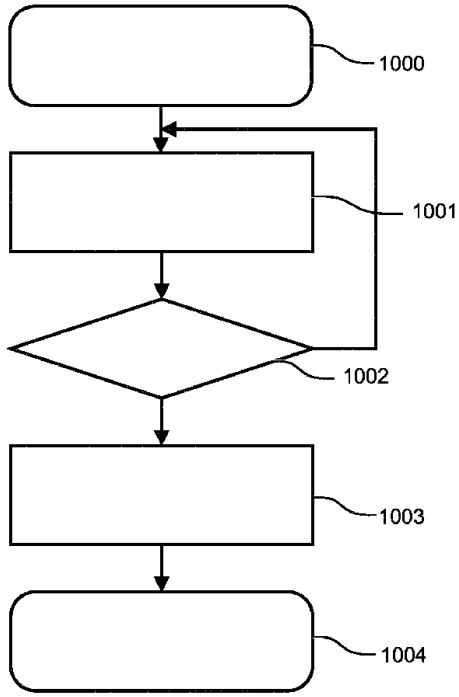


Fig. 3

10

20

30

40

50

フロントページの続き

- 弁理士 井上 正
 (74)代理人 100199565
 弁理士 飯野 茂
 (74)代理人 100219542
 弁理士 大宅 郁治
 (74)代理人 100153051
 弁理士 河野 直樹
 (74)代理人 100162570
 弁理士 金子 早苗
 (72)発明者 シュタットラー、レト
 スイス国、 8 1 3 5 ラングナウ・アム・アルピス、ビルデンビュールシュトラッセ 1 5
 (72)発明者 ベヒレ、ラルフ
 ドイツ連邦共和国、 7 9 8 0 9 パイルハイム、イム・レバッカー 2 1
 審査官 安池 一貴
 (56)参考文献 特開平 1 0 - 3 3 7 0 2 9 (J P , A)
 特開昭 5 3 - 1 4 2 6 2 4 (J P , A)
 特表 2 0 1 2 - 5 1 6 6 6 9 (J P , A)
 特開 2 0 0 5 - 1 9 2 3 5 4 (J P , A)
 特公昭 4 7 - 0 3 9 6 2 5 (J P , B 1)
 欧州特許出願公開第 0 3 3 6 1 4 8 8 (E P , A 1)
 特開 2 0 0 9 - 0 8 1 9 4 8 (J P , A)
 米国特許第 0 4 9 3 5 8 6 3 (U S , A)
 (58)調査した分野 (Int.Cl. , D B 名)
 H 0 2 M 1 / 0 0
 H 0 2 H 7 / 0 0
 H 0 2 H 9 / 0 2
 H 0 2 H 3 / 0 8