

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-180620

(P2019-180620A)

(43) 公開日 令和1年10月24日(2019.10.24)

(51) Int.Cl. F 1 テーマコード (参考)
A 6 3 F 7/02 (2006.01) A 6 3 F 7/02 3 2 6 Z 2 C 0 8 8

審査請求 有 請求項の数 1 O L (全 90 頁)

(21) 出願番号 特願2018-72827 (P2018-72827)
 (22) 出願日 平成30年4月5日(2018.4.5)

(71) 出願人 000144153
 株式会社三共
 東京都渋谷区渋谷三丁目29番14号
 (72) 発明者 小倉 敏男
 東京都渋谷区渋谷三丁目29番14号 株
 式会社三共内
 Fターム(参考) 2C088 DA21 EA10

(54) 【発明の名称】 遊技機

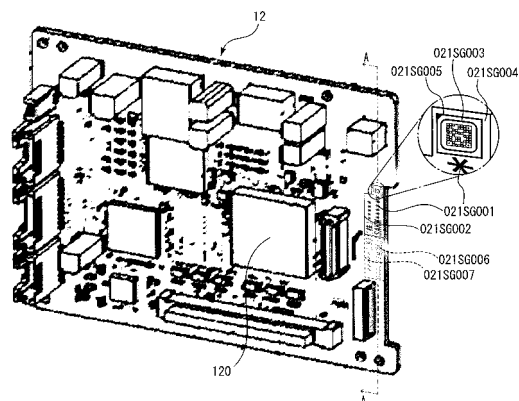
(57) 【要約】

【課題】基板の検査等の作業効率を向上すること。

【解決手段】遊技を行うことが可能な遊技機1であって、複数の電子部品が実装された基板12は、当該基板12を識別するための第1情報が読み取り可能に表示された第1情報表示部021SK002と、前記第1情報とは異なる情報であって当該基板に関する第2情報が読み取り可能に表示された第2情報表示部021SK004とを有し、第2情報表示部021SK004は、第1情報表示部021SK002の近傍に設けられている。

【選択図】図49

【図49】



【特許請求の範囲】**【請求項 1】**

遊技を行うことが可能な遊技機であって、

複数の電子部品が実装された基板を備え、

前記基板は、当該基板を識別するための第 1 情報が読み取り可能に表示された第 1 情報表示部と、前記第 1 情報とは異なる情報であって当該基板に関する第 2 情報が読み取り可能に表示された第 2 情報表示部とを有し、

前記第 2 情報表示部は、前記第 1 情報表示部の近傍に設けられていることを特徴とする遊技機。

【発明の詳細な説明】

10

【技術分野】**【0001】**

本発明は、遊技を行うことが可能な遊技機に関する。

【背景技術】**【0002】**

従来、複数の電子部品が実装された基板を備える遊技機において、基板を識別して管理するための管理情報が基板に付されたものがある（例えば、特許文献 1 参照）。

【0003】

また、基板を収納可能な基板ケースに、収納されている基板の製造情報等がシンボル化された二次元バーコードを貼着するものがある（例えば、特許文献 2 参照）。

20

【先行技術文献】**【特許文献】****【0004】**

【特許文献 1】特開 2012 - 144273 号公報

【特許文献 2】特開 2007 - 135932 号公報

【発明の概要】**【発明が解決しようとする課題】****【0005】**

しかしながら、特許文献 1 の基板を引用文献 2 の基板ケースに収納する場合にあっては、基板に付されている管理情報と、基板ケースに貼着されている二次元バーコードの双方を、検査や登録作業等において個別に確認したり読み取りしたりしなければならず、検査や登録作業等の作業効率が低くなってしまうという問題があった。

30

【0006】

本発明は、このような問題点に着目してなされたもので、基板の検査や登録作業等の作業効率を向上することのできる遊技機を提供することを目的とする。

【課題を解決するための手段】**【0007】**

前記課題を解決するために、本発明の手段 1 に記載の遊技機は、

遊技を行うことが可能な遊技機（例えば、パチンコ遊技機 1）であって、

複数の電子部品（例えば、演出制御用 CPU 120、ROM 121、RAM 122 等）が実装された基板（例えば、演出制御基板 12）を備え、

40

前記基板は、当該基板を識別するための第 1 情報（例えば、製造会社名と型式 ID）が読み取り可能に表示された第 1 情報表示部（例えば、第 1 情報表示部 021SG002）と、前記第 1 情報とは異なる情報であって当該基板に関する第 2 情報（例えば、製造日やロット番号やシリアル番号等）が読み取り可能に表示された第 2 情報表示部（例えば、第 2 情報表示部 021SG004）とを有し、

前記第 2 情報表示部は、前記第 1 情報表示部の近傍に設けられている（例えば、図 49 において、第 2 情報表示部 021SG004 が第 1 情報表示部 021SG002 に隣接して設けられている）

ことを特徴としている。

50

この特徴によれば、第 1 情報と第 2 情報の読み取り効率を向上できるため、基板の検査や登録作業等の作業効率を向上することができる。

【0008】

本発明の手段 2 の遊技機は、手段 1 に記載の遊技機であって、

前記第 1 情報表示部（例えば、第 1 情報表示部 0 2 1 S G 0 0 2）においては、前記第 1 情報が、基板上に形成された配線パターンを構成する導電材をパターン化することにより記号にて表示されている（例えば、第 1 情報を構成する製造会社名と型式 ID の記号が、配線パターンを構成する銅箔 0 2 1 S G 0 1 0 をエッチングすることによって形成されている）

ことを特徴としている。

10

この特徴によれば、配線パターンと同時に第 1 情報の記号を形成することができるので、配線パターンと第 1 情報とが一致しない状況の発生を防ぐことができる。

【0009】

本発明の手段 3 の遊技機は、手段 1 または手段 2 に記載の遊技機であって、

前記第 1 情報表示部は、前記基板の表裏面の双方に設けられている（例えば、第 1 情報表示部 0 2 1 S G 0 0 2 における第 1 情報 0 2 1 S G 0 0 1 と同一の記号 0 2 1 S G 0 0 6 が、演出制御基板 1 2 の裏面側に設けられた第 3 情報表示部 0 2 1 S G 0 0 7 に記されている）

ことを特徴としている。

この特徴によれば、基板の表裏面のいずれにおいても、第 1 情報を確認することができる。

20

【0010】

本発明の手段 4 の遊技機は、手段 1 ～手段 3 のいずれかに記載の遊技機であって、

前記第 2 情報表示部（例えば、第 2 情報表示部 0 2 1 S G 0 0 4）は、前記第 1 情報表示部（例えば、第 1 情報表示部 0 2 1 S G 0 0 2）が設けられている 1 の面（例えば、部品実装面である表面）のみに設けられており、

前記第 2 情報表示部には、前記第 2 情報が読み取り可能に記されたシール（例えば、第 2 情報がシンボル化された二次元バーコードが印刷されたシール 0 2 1 S G 0 0 3）が貼着されている

ことを特徴としている。

30

この特徴によれば、1 の面のみにシールを貼着するだけで第 2 情報表示部を設けることができるので、第 2 情報表示部を設けるための負荷を低減できる。

【0011】

本発明の手段 5 の遊技機は、手段 1 ～手段 4 のいずれかに記載の遊技機であって、

前記第 1 情報表示部と前記第 2 情報表示部とは、前記基板の同一辺に沿って並んで設けられている（例えば、第 1 情報表示部 0 2 1 S G 0 0 2 と第 2 情報表示部 0 2 1 S G 0 0 4 とが、図 4 9 に示すように、演出制御基板 1 2 の切り欠きを有する外周辺に沿って並んで設けられている）

ことを特徴としている。

この特徴によれば、第 1 情報表示部と第 2 情報表示部とを認識し易くでき、的確な読み取りを行うことができる。

40

【0012】

本発明の手段 6 の遊技機は、手段 1 ～手段 5 のいずれかに記載の遊技機であって、

前記第 1 情報表示部と前記第 2 情報表示部との間には、電子部品が実装されていない（例えば、第 1 情報表示部 0 2 1 S G 0 0 2 と第 2 情報表示部 0 2 1 S G 0 0 4 との境界に位置する銅箔 0 2 1 S G 0 1 0 が全てエッチングされて除去されていることで、図 4 9 並びに図 5 0 に示すように、該境界には、いずれの電子部品も実装されていない部分）

ことを特徴としている。

この特徴によれば、第 1 情報と第 2 情報の読み取りが、電子部品に邪魔されてしまうことを防ぐことができる。

50

【 0 0 1 3 】

本発明の手段 7 の遊技機は、手段 1 ～手段 6 のいずれかに記載の遊技機であって、
前記基板（例えば、演出制御基板 1 2）が収納されている基板ケース（例えば、基板ケ
ース 8 0 0）を備え、

前記第 1 情報表示部と前記第 2 情報表示部とは、前記基板が前記基板ケースに収納され
ている状態においても、前記基板ケースの外側から視認可能である（例えば、基板ケース
8 0 0 の外部から、基板ケース 8 0 0 の内部に収納されている演出制御基板 1 2 における
第 1 情報表示部 0 2 1 S G 0 0 2 と第 2 情報表示部 0 2 1 S G 0 0 4 とを視認可能である
）

ことを特徴によれば、第 1 情報と第 2 情報の読み取りが、電子部品に邪魔されてしまうこ
とを防ぐことができる。

この特徴によれば、基板ケースの外側から、第 1 情報と第 2 情報を読み取ることができ
る。

【 0 0 1 4 】

尚、本発明は、本発明の請求項に記載された発明特定事項のみを有するものであって良
いし、本発明の請求項に記載された発明特定事項とともに該発明特定事項以外の構成を有
するものであってもよい。

【 図面の簡単な説明 】

【 0 0 1 5 】

【 図 1 】 この実施の形態におけるパチンコ遊技機の正面図である。

【 図 2 】 パチンコ遊技機に搭載された各種の制御基板などを示す構成図である。

【 図 3 】 遊技機用枠の背面図である。

【 図 4 】 基板ケースを見た状態の分解斜視図である。

【 図 5 】 基板ケースを見た状態の分解斜視図である。

【 図 6 】 ベース部材を示す 6 面図である。

【 図 7 】 カバー部材を示す 6 面図である。

【 図 8 】 レセプタクルを見た状態の斜視図である。

【 図 9 】 レセプタクルを見た状態の背面図である。

【 図 1 0 】 レセプタクルを見た状態の断面図である。

【 図 1 1 】 配線に対応する伝送経路を示す図である。

【 図 1 2 】 電源電圧の伝送経路を示す図である。

【 図 1 3 】 配線長の関係などを示す図である。

【 図 1 4 】 フィルタ回路の構成例を示す図である。

【 図 1 5 】 ノイズ防止回路の構成例を示す図である。

【 図 1 6 】 電源監視回路を示す図である。

【 図 1 7 】 配線のパターンが形成された部分の構成例を示す図である。

【 図 1 8 】 配線のパターンを説明するための領域や区間を示す図である。

【 図 1 9 】 図 1 8 に示された領域の拡大図である。

【 図 2 0 】 配線のパターンに対応する設定例を示す図である。

【 図 2 1 】 図 1 8 に示された領域の拡大図である。

【 図 2 2 】 図 1 8 に示された領域の拡大図である。

【 図 2 3 】 主基板の構成例を示す断面図である。

【 図 2 4 】 配線のパターンについて他の構成例を示す図である。

【 図 2 5 】 特徴部 4 2 A K に係る構成例を示す図である。

【 図 2 6 】 第 2 形状部が異なる方向に形成されている構成例を示す図である。

【 図 2 7 】 複数の信号配線が異なる配線幅に形成されている構成例を示す図である。

【 図 2 8 】 第 2 形状部が対応して形成されている構成例を示す図である。

【 図 2 9 】 回路部品が接続されるように実装された構成例を示す図である。

【 図 3 0 】 特徴部 4 3 A K に係る構成例を示す図である。

【 図 3 1 】 特徴部 4 4 A K に係る構成例を示す図である。

10

20

30

40

50

【図 3 2】特徴部 4 5 A K に係る遊技機の基板ケース、基板、及びヒートシンクを後方からみた分解斜視図である。

【図 3 3】特徴部 4 5 A K に係る遊技機の基板ケース、基板、及びヒートシンクを前方からみた分解斜視図である。

【図 3 4】基板ケースにヒートシンク及び基板を取り付ける様子を取り付け順（（a）～（b））で示した断面図である。

【図 3 5】図 3 4 に続いて基板ケースにヒートシンク及び基板を取り付ける様子を取り付け順（（a）～（b））で示した断面図である。

【図 3 6】ヒートシンクと電子部品との関係を説明するための平面図である。

【図 3 7】基板ケース内における空気の流れを説明するための説明図である。

【図 3 8】他の実施形態 1 に係る遊技機の基板ケースにヒートシンク及び基板を取り付ける様子を示した断面図である。

【図 3 9】他の実施形態 2 に係る遊技機の基板ケースにヒートシンク及び基板を取り付ける様子を示した断面図である。

【図 4 0】特徴部 5 5 A K に係る構成例を示す図である。

【図 4 1】図 4 0 に示される A - A 断面図である。

【図 4 2】演出制御基板と画像表示装置との接続例を示す図である。

【図 4 3】図 4 2 の接続例における接続配線部材の上面図である。

【図 4 4】演出制御基板と画像表示装置との他の接続例を示す図である。

【図 4 5】図 4 4 の接続例における接続配線部材の上面図である。

【図 4 6】特徴部 5 6 A K に係る構成例を示す図である。

【図 4 7】複数の電気部品について他の構成例を示す図である。

【図 4 8】全体が直線形状または略直線形状を有する接続配線部材を用いた接続例を

【図 4 9】特徴部 0 2 1 S G の演出制御基板を示す図である。

【図 5 0】特徴部 0 2 1 S G の演出制御基板における、情報表示部の断面を示す図である。

【図 5 1】特徴部 0 2 1 S G における基板検査の流れを示すフロー図である。

【図 5 2】特徴部 0 2 1 S G における変形例を示す図である。

【図 5 3】特徴部 0 2 1 S G における変形例を示す図である。

【図 5 4】特徴部 0 2 1 S G における変形例を示す図である。

【発明を実施するための形態】

【0016】

図 1 は、この実施の形態に係るパチンコ遊技機 1 の正面図である。パチンコ遊技機 1 は、遊技盤 2 と、遊技機用枠 3 とを備えている。その他、パチンコ遊技機 1 は、遊技機用枠 3 を回動可能に支持する外枠などを備えている。遊技盤 2 は、遊技盤面を構成するゲージ盤である。遊技機用枠 3 は、遊技盤 2 を固定する台枠である。遊技盤 2 には、ガイドレールなどによって囲まれた遊技領域が形成されている。発射装置から発射された遊技球（遊技媒体）は、発射通路を通過して、遊技領域に打ち込まれる。遊技機用枠 3 には、ガラス窓を有するガラス扉枠が回動可能に設けられている。

【0017】

遊技盤 2 の所定位置には、第 1 特別図柄表示装置 4 A、第 2 特別図柄表示装置 4 B、画像表示装置 5、普通入賞球装置 6 A、普通可変入賞球装置 6 B、特別可変入賞球装置 7、普通図柄表示器 20、第 1 保留表示器 25 A、第 2 保留表示器 25 B、普通保留表示器 25 C、通過ゲート 41 などが設けられている。その他、遊技領域における遊技盤面には、風車や多数の障害釘、一般入賞口、アウト口などが設けられていればよい。遊技領域の周辺部には遊技効果ランプ 9 が設けられている。遊技機用枠 3 の左右上部位置にはスピーカ 8 L、8 R が設けられている。

【0018】

遊技機用枠 3 の右下部位置には、打球操作ハンドル（操作ノブ）が設けられている。打球操作ハンドルは、遊技球を遊技領域に向けて発射するために遊技者等によって操作され

10

20

30

40

50

、その操作量（回転量）に応じて遊技球の弾発力が調整される。遊技領域の下方における遊技機用枠３の所定位置には、遊技球を保持（貯留）する上皿（打球供給皿）と、上皿からの余剰球などを保持（貯留）する下皿が設けられている。下皿を形成する部材にはスティックコントローラ３１Ａが取り付けられ、上皿を形成する部材にはプッシュボタン３１Ｂが設けられている。

【００１９】

第１特別図柄表示装置４Ａ、第２特別図柄表示装置４Ｂ、画像表示装置５の画面上などでは、特別図柄や飾り図柄の可変表示が行われる。これらの可変表示は、普通入賞球装置６Ａに形成された第１始動入賞口を遊技球が通過（進入）したことによる第１始動入賞の発生に基づいて、あるいは、普通可変入賞球装置６Ｂに形成された第２始動入賞口を遊技球が通過（進入）したことによる第２始動入賞の発生に基づいて、実行可能となる。第１特別図柄表示装置４Ａと第２特別図柄表示装置４Ｂはそれぞれ、例えば７セグメントやドットマトリクスＬＥＤ（発光ダイオード）などを用いて構成され、可変表示ゲームの一例となる特図ゲームにおいて、識別情報（特別識別情報）である特別図柄（特図）が、変動可能に表示（可変表示）される。画像表示装置５は、例えばＬＣＤ（液晶表示装置）などを用いて構成され、各種の演出画像を表示する表示領域を形成している。画像表示装置５の画面上では、特図ゲームにおける第１特別図柄表示装置４Ａによる特別図柄（第１特図）の可変表示や第２特別図柄表示装置４Ｂによる特別図柄（第２特図）の可変表示のそれぞれに対応して、例えば３つといった複数の可変表示部となる飾り図柄表示エリアにて、識別情報（装飾識別情報）である飾り図柄が可変表示される。この飾り図柄の可変表示も、可変表示ゲームに含まれる。一例として、画像表示装置５の画面上には、「左」、「中」、「右」の飾り図柄表示エリア５Ｌ、５Ｃ、５Ｒが配置されている。

【００２０】

画像表示装置５の画面上には、保留記憶表示エリア５Ｈが配置されている。保留記憶表示エリア５Ｈでは、特図ゲームに対応した可変表示の保留数（特図保留記憶数）を特定可能に表示する保留表示が行われる。保留表示は、可変表示に関する情報の保留記憶に対応して表示可能なものであればよい。保留記憶表示エリア５Ｈとともに、あるいは、保留記憶表示エリア５Ｈに代えて、第１保留表示器２５Ａと第２保留表示器２５Ｂとを用いた保留表示が行われてもよい。

【００２１】

図２は、各種基板や周辺装置などの構成例を示すブロック図である。パチンコ遊技機１には、例えば図２に示すような主基板１１、演出制御基板１２、音声制御基板１３、ランプ制御基板１４といった、各種制御基板が搭載されている。また、パチンコ遊技機１には、中継基板１５、ドライバ基板１９、電源基板９２なども搭載されている。その他にも、例えば払出制御基板、情報端子基板、発射制御基板、インタフェース基板、タッチセンサ基板などといった、各種の基板が搭載されてもよい。各種制御基板は、導体パターンが形成されて電気部品が実装されるプリント配線板などの電子回路基板だけではなく、電子回路基板に電気部品が実装（搭載）されて特定の電気的機能を実現するように構成された電子回路実装基板を含む概念である。

【００２２】

電源基板９２は、外部電源（商用電源）である交流電源からの電力を、主基板１１や演出制御基板１２などの各種制御基板を含めた電気部品に供給可能となるように構成されている。電源基板９２は、例えば交流（ＡＣ）を直流（ＤＣ）に変換するための整流回路、所定の直流電圧を特定の直流電圧（例えば直流１２Ｖや直流５Ｖなど）に変換するための電源回路などを、備えている。電源基板９２にて生成された電圧は、ドロア中継基板を介して主基板１１や演出制御基板１２などに供給されてもよい。

【００２３】

主基板１１には、遊技制御用マイクロコンピュータ１００、スイッチ回路１１０、ソレノイド回路１１１などが搭載されている。主基板１１では、ゲートスイッチ２１、始動口スイッチ（第１始動口スイッチ２２Ａおよび第２始動口スイッチ２２Ｂ）、カウントスイ

10

20

30

40

50

ツチ 2 3 といった、各種検出用のスイッチから取り込んだ信号が、スイッチ回路 1 1 0 を介して遊技制御用マイクロコンピュータ 1 0 0 に伝送される。ゲートスイッチ 2 1 は、通過ゲート 4 1 を通過した遊技球（ゲート通過球）を検出する。ゲートスイッチ 2 1 によるゲート通過球の検出に基づいて、普通図柄表示器 2 0 による普通図柄の可変表示が実行可能となる。第 1 始動口スイッチ 2 2 A は、第 1 始動入賞口を通過（進入）した遊技球を検出する。第 2 始動口スイッチ 2 2 B は、第 2 始動入賞口を通過（進入）した遊技球を検出する。カウントスイッチ 2 3 は、大入賞口を通過（進入）した遊技球を検出する。第 1 始動入賞口や第 2 始動入賞口、大入賞口といった、各種の入賞口を通過した遊技球が検出された場合には、それぞれの入賞口に対応して予め個数が定められた賞球としての遊技球が払い出される。

10

【 0 0 2 4 】

主基板 1 1 では、遊技制御用マイクロコンピュータ 1 0 0 からのソレノイド駆動信号が、ソレノイド回路 1 1 1 を介して普通電動役物用のソレノイド 8 1 や大入賞口扉用のソレノイド 8 2 に伝送される。普通電動役物用のソレノイド 8 1 は、普通可変入賞球装置 6 B に形成された第 2 始動入賞口を遊技球が通過しにくい状態（または通過しない状態）と通過しやすい状態（または通過する状態）とに変化可能にする。大入賞口扉用のソレノイド 8 2 は、特別可変入賞球装置 7 に形成された大入賞口を遊技球が通過不可能な状態と通過可能な状態とに変化可能にする。主基板 1 1 からは、第 1 特別図柄表示装置 4 A、第 2 特別図柄表示装置 4 B、普通図柄表示器 2 0 などの表示制御を行うための指令信号が伝送される。

20

【 0 0 2 5 】

主基板 1 1 に搭載された遊技制御用マイクロコンピュータ 1 0 0 は、例えば 1 チップのマイクロコンピュータであり、遊技制御用のプログラムや固定データ等を記憶する ROM 1 0 1 と、遊技制御用のワークエリアを提供する RAM 1 0 2 と、遊技制御用のプログラムを実行して制御動作を行う CPU 1 0 3 と、CPU 1 0 3 とは独立して乱数値を示す数値データの更新を行う乱数回路 1 0 4 と、I / O（Input/Output port）1 0 5 とを備えて構成される。一例として、遊技制御用マイクロコンピュータ 1 0 0 では、CPU 1 0 3 が ROM 1 0 1 から読み出したプログラムを実行することにより、パチンコ遊技機 1 における遊技の進行を制御するための処理が実行される。主基板 1 1 に搭載された遊技制御用マイクロコンピュータ 1 0 0 では、例えば乱数回路 1 0 4 や RAM 1 0 2 の所定領域に設けられた遊技用ランダムカウンタなどにより、遊技の進行を制御するために用いられる各種の乱数値を示す数値データが更新可能にカウント（生成）される。遊技の進行を制御するために用いられる乱数は、遊技用乱数ともいう。

30

【 0 0 2 6 】

演出制御基板 1 2 は、中継基板 1 5 を介して主基板 1 1 から伝送された制御信号（演出制御コマンド）の受信に基づいて、画像表示装置 5、スピーカ 8 L、8 R、遊技効果ランプ 9、演出用モータ 6 0 および演出用 LED 6 1 といった演出用の電気部品による演出動作を制御可能とする。演出制御基板 1 2 には、演出制御用 CPU 1 2 0 や ROM 1 2 1、RAM 1 2 2、表示制御部 1 2 3、乱数回路 1 2 4、I / O 1 2 5 などが搭載されている。

40

【 0 0 2 7 】

演出制御基板 1 2 に搭載された演出制御用 CPU 1 2 0 は、ROM 1 2 1 から読み出した演出制御用のプログラムや固定データ等を用いて、演出用の電気部品による演出動作を制御するための処理を実行する。演出制御基板 1 2 に搭載された表示制御部 1 2 3 は、演出制御用 CPU 1 2 0 からの表示制御指令などに基づき、画像表示装置 5 における表示動作の制御内容を決定する。例えば、表示制御部 1 2 3 は、画像表示装置 5 の表示画面内に表示させる演出画像の切替タイミングを決定することなどにより、飾り図柄の可変表示や各種の演出表示を実行させるための制御を行う。

【 0 0 2 8 】

演出制御基板 1 2 には、コントローラセンサユニット 3 5 A と、プッシュセンサ 3 5 B

50

とが接続されている。コントローラセンサユニット 35 A は、傾倒方向センサと、トリガセンサとを含んでいる。傾倒方向センサは、スティックコントローラ 31 A の操作桿に対する傾倒操作が行われたときに、複数のセンサを用いて操作桿の傾倒方向を検出可能にする。トリガセンサは、スティックコントローラ 31 A の操作桿に設けられたトリガボタンに対する押引操作の有無を検出可能にする。すなわち、コントローラセンサユニット 35 A により、スティックコントローラ 31 A の操作桿に対する傾倒動作やトリガボタンに対する押引動作といった、スティックコントローラ 31 A を用いた遊技者の動作を検出することができる。プッシュセンサ 35 B により、プッシュボタン 31 B に対する押下動作といった、プッシュボタン 31 B を用いた遊技者の動作を検出することができる。演出制御基板 12 では、例えば乱数回路 124 や RAM 122 の所定領域に設けられた演出用ランダムカウンタなどにより、演出の実行を制御するために用いられる各種の乱数値を示す数値データが更新可能にカウント（生成）される。演出の実行を制御するために用いられる乱数は、演出用乱数ともいう。

10

20

30

40

50

【0029】

演出制御基板 12 は、第 1 基板 12 A と、該第 1 基板 12 A に対し基板対基板接続される第 2 基板 12 B とを有する。第 1 基板 12 A には、演出制御用 CPU 120 や表示制御部 123 のグラフィックスプロセッサなどが搭載され、第 2 基板 12 B には、ROM 121 や画像データメモリといった機種に固有なデータなどが記憶された電気部品が搭載されている。表示制御部 123 のグラフィックスプロセッサは、演出制御用 CPU 120 の機能を統合したマイクロプロセッサであってもよいし、演出制御用 CPU 120 とは別個のチップとして構成されたマイクロプロセッサであってもよい。

【0030】

音声制御基板 13 は、演出制御基板 12 とは別個に設けられた音声出力制御用の制御基板であり、演出制御基板 12 からの指令や制御データなどに基づいて、スピーカ 8 L、8 R から音声を出力させるための音声信号処理を実行する処理回路などが搭載されている。なお、演出制御基板 12 に搭載された表示制御部 123 を構成するグラフィックスコントローラなどが音声信号処理を実行可能であれば、音声制御基板 13 に帯域フィルタや増幅回路などを搭載すればよい。あるいは、音声制御基板 13 を省略して、演出制御基板 12 の基板上に帯域フィルタや増幅回路などを搭載してもよい。ランプ制御基板 14 は、演出制御基板 12 とは別個に設けられたランプ出力制御用の制御基板であり、演出制御基板 12 からの指令や制御データなどに基づいて、遊技効果ランプ 9 などにおける点灯や消灯を行うランプドライバ回路などが搭載されている。ドライバ基板 19 は、演出制御基板 12 とは別個に設けられた電気部品駆動用の制御基板であり、演出制御基板 12 からの指令や制御データなどに基づいて、演出用モータ 60 に含まれる各種モータの回動制御や演出用 LED 61 に含まれる各種 LED の点灯制御などを行うためのドライバ回路などが搭載されている。ドライバ基板 19 からの出力信号は、演出用モータ 60 に含まれる各モータと、演出用 LED 61 に含まれる各 LED とに向けて伝送される。

【0031】

パチンコ遊技機 1 においては、遊技媒体としての遊技球を用いた所定の遊技が行われ、その遊技結果に基づいて所定の遊技価値が付与可能となる。遊技球を用いた遊技の一例として、パチンコ遊技機 1 における遊技機用枠 3 の右下部位置に設けられた打球操作ハンドルが遊技者によって所定操作（例えば回転操作）されたことに基づいて、所定の打球発射装置が備える発射モータなどにより、遊技媒体としての遊技球が遊技領域に向けて発射される。遊技領域を流下した遊技球が、各種の入賞口を通過（進入）した場合に、賞球としての遊技球が払い出される。特別図柄や飾り図柄の可変表示結果が「大当たり」となった場合には、大入賞口が開放されて遊技球が通過（進入）しやすい状態となることで、遊技者にとって有利な有利状態としての大当たり遊技状態となる。

【0032】

有利状態は大当たり遊技状態に限定されず、時短状態や確変状態といった特別遊技状態が含まれてもよい。その他、大当たり遊技状態にて実行可能なラウンド遊技の上限回数が第 2

ラウンド数（例えば「7」）よりも多い第1ラウンド数（例えば「15」）となること、時短状態にて実行可能な可変表示の上限回数が第2回数（例えば「50」）よりも多い第1回数（例えば「100」）となること、確変状態における大当たり確率が第2確率（例えば1/50）よりも高い第1確率（例えば1/20）となること、通常状態に制御されることなく大当たり遊技状態に繰り返し制御される回数である連チャン回数が第2連チャン数（例えば「5」）よりも多い第1連チャン数（例えば「10」）となることの一部または全部といった、遊技者にとってより有利な遊技状況となることが含まれていてもよい。

【0033】

主基板11では、電源基板92からの電力供給が開始されると、遊技制御用マイクロコンピュータ100のCPU103が起動し、CPU103によって遊技制御メイン処理の実行が開始される。遊技制御メイン処理において、CPU103は、割込み禁止に設定した後、必要な初期設定を行う。初期設定が終了すると、割込み許可とした後、ループ処理に入る。以後、所定時間（例えば2ミリ秒）ごとにCTCから割込み要求信号がCPU103へ送出され、CPU103は定期的に遊技制御用タイマ割込み処理を実行する。

【0034】

遊技制御用タイマ割込み処理は、スイッチ処理、メイン側エラー処理、情報出力処理、遊技用乱数更新処理、特別図柄プロセス処理、普通図柄プロセス処理、コマンド制御処理などを含んでいる。スイッチ処理では、各種スイッチから入力される検出信号の状態を判定する。メイン側エラー処理では、パチンコ遊技機1の異常診断を行い、必要ならば警告を発生可能とする。情報出力処理では、ホール管理コンピュータに供給される所定のデータを出力する。遊技用乱数更新処理では、遊技用乱数の少なくとも一部をソフトウェアにより更新する。特別図柄プロセス処理では、特別図柄の表示制御や大入賞口の開閉動作設定などを、所定の手順で行うために、各種の処理が選択されて実行される。普通図柄プロセス処理では、普通図柄の表示制御や普通可変入賞球装置6Bにおける可動翼片の傾動動作設定などを、所定の手順で行うために、各種の処理が選択されて実行される。

【0035】

特別図柄プロセス処理では、まず、始動入賞判定処理が実行される。始動入賞判定処理を実行した後は、特図プロセスフラグの値に応じて選択した処理が実行される。このとき選択可能な処理は、特別図柄通常処理、変動パターン設定処理、特別図柄変動処理、特別図柄停止処理、大当たり開放前処理、大当たり開放中処理、大当たり開放後処理、大当たり終了処理などを含んでいけばよい。

【0036】

始動入賞判定処理では、第1始動入賞や第2始動入賞が発生したか否かを判定し、発生した場合には特図保留記憶数を更新するための設定などが行われる。特別図柄通常処理では、特図ゲームの実行を開始するか否かの判定が行われる。また、特別図柄通常処理では、特別図柄や飾り図柄の可変表示結果を「大当たり」とするか否かの判定が行われる。さらに、特別図柄通常処理では、可変表示結果に対応して、特図ゲームにおける確定特別図柄の設定などが行われる。変動パターン設定処理では、可変表示結果などに基づいて、変動パターンの決定などが行われる。特別図柄変動処理では、特別図柄を変動させるための設定や、変動開始からの経過時間を計測するための設定などが行われる。特別図柄停止処理では、特別図柄の変動を停止させ、可変表示結果となる確定特別図柄を停止表示（導出）させるための設定などが行われる。

【0037】

大当たり開放前処理では、可変表示結果が「大当たり」に対応して、大当たり遊技状態において大入賞口を開放状態とするための設定などが行われる。大当たり開放中処理では、大入賞口を開放状態から閉鎖状態に戻すか否かの判定などが行われる。大当たり開放後処理では、大入賞口を閉鎖状態に戻した後、ラウンドの実行回数が上限値に達したか否かを判定し、達していなければ次のラウンドを実行可能とし、達していれば大当たり遊技状態を終了させるための設定などが行われる。大当たり終了処理では、大当たり遊技状態の終了を報知するエンディング演出の実行期間に対応した待ち時間が経過するまで待機した後、確変制御や

10

20

30

40

50

時短制御を開始するための設定などが行われる。

【 0 0 3 8 】

演出制御基板 1 2 では、電源基板 9 2 からの電力供給が開始されると、演出制御用 C P U 1 2 0 が演出制御メイン処理の実行を開始する。演出制御メイン処理では、所定の初期化が行われた後、タイマ割込みが発生する毎に、コマンド解析処理、演出制御プロセス処理、演出用乱数更新処理が実行される。コマンド解析処理では、主基板 1 1 から伝送された演出制御コマンドを解析し、解析結果に応じたフラグがセットされる。演出制御プロセス処理では、演出用の電気部品を所定の手順に従って制御するために、各種の処理が選択されて実行される。演出用乱数更新処理では、演出用乱数を生成するためのカウント値などをソフトウェアにより更新する。

10

【 0 0 3 9 】

演出制御プロセス処理では、まず、保留表示更新処理が実行される。保留表示更新処理を実行した後は、演出プロセスフラグの値に応じて選択した処理が実行される。このとき選択可能な処理は、可変表示開始待ち処理、可変表示開始設定処理、可変表示中演出処理、可変表示停止処理、大当り表示処理、大当り中演出処理、エンディング演出処理などを含んでいればよい。

【 0 0 4 0 】

保留表示更新処理では、保留記憶表示エリア 5 H の表示を、特図保留記憶数に応じて更新するための設定などが行われる。可変表示開始待ち処理では、特別図柄や飾り図柄の可変表示を開始するか否かの判定などが行われる。可変表示開始設定処理では、飾り図柄の可変表示を開始するための設定などが行われる。可変表示中演出処理では、飾り図柄の可変表示に対応して、演出用の電気部品を演出制御パターンに従って制御するための設定などが行われる。可変表示停止処理では、飾り図柄の可変表示を停止して可変表示結果となる確定飾り図柄を導出する制御などが行われる。

20

【 0 0 4 1 】

大当り表示処理では、可変表示結果が「大当り」に対応して、大当りの発生を報知する演出（ファンファーレ演出）を実行するための制御などが行われる。大当り中演出処理では、大当り遊技状態に対応して、演出用の電気部品を演出制御パターンに従って制御するための設定などが行われる。エンディング演出処理では、大当り遊技状態の終了に対応して、エンディング演出の実行を制御するための設定などが行われる。

30

【 0 0 4 2 】

図 3 は、パチンコ遊技機 1 が備える遊技機用枠 3 の背面図である。遊技機用枠 3 の背面上部には、球タンク 1 5 0、ターミナル基板 1 5 4 が設けられている。また、補給通路 1 5 1、払出装 1 5 2、賞球通路 1 5 3 も設けられている。遊技盤 2 の背面には、遊技制御基板用の基板ケース 4 0 0、演出制御基板用の基板ケース 8 0 0、カバー体 3 0 1 が設けられている。基板ケース 4 0 0 は、主基板 1 1 を収納する。基板ケース 8 0 0 は、演出制御基板 1 2 を収納する。カバー体 3 0 1 は、透明な合成樹脂などを用いて構成され、基板ケース 8 0 0 と基板ケース 4 0 0 の上部とを覆っている。遊技制御基板用の基板ケース 4 0 0 の下方位置には、払出制御基板 9 1 と、電源基板 9 2 とが、前後に重畳するように設けられている。

40

【 0 0 4 3 】

図 4 ~ 図 7 を参照して、演出制御基板用の基板ケース 8 0 0 の構造を説明する。図 4 は、基板ケース 8 0 0 を左後部の斜め上方から見た状態を示す分解斜視図である。図 5 は、基板ケース 8 0 0 を右前部の斜め上方から見た状態を示す分解斜視図である。図 6 は、ベース部材 8 0 1 を示す 6 面図である。図 7 は、カバー部材 8 0 2 を示す 6 面図である。基板ケース 8 0 0 は、ベース部材 8 0 1 と、カバー部材 8 0 2 とから構成され、演出制御基板 1 2 を前後から挟持するように組み付けられる。ベース部材 8 0 1 は演出制御基板 1 2 の前面側を覆い、カバー部材 8 0 2 は演出制御基板 1 2 の背面側を覆う。

【 0 0 4 4 】

ベース部材 8 0 1 は、透明な熱可塑性合成樹脂からなり、縦長略長形状に形成される

50

ベース板 801a と、上下及び左右側辺に背面側に向けて立設される側壁 801b ~ 801e とから構成され、背面側に向けて開口する箱状に形成されている。ベース板 801a には、ボス 803、804、係止バー 805、係止フック 806、係止孔 807、被係止部 808、ワンウェイネジ 809 のネジ穴 810、取付孔 811、基板支持用リブ 812、813、段部 814a、814b、リブ 815 が設けられている。

【0045】

カバー部材 802 は、透明な熱可塑性合成樹脂からなり、縦長略長方形状に形成されるベース板 821a と、上下及び左右側辺に背面側に向けて立設される側壁 821b ~ 821e とから構成され、背面側に向けて開口する箱状に形成されている。ベース板 821a には、ネジ 822 が螺入されるネジ穴 823、位置決め凸部 824、ネジ 825 が螺入されるネジ穴 826、位置決め凸部 827、係止フック 831、係止片 832、係止部 833、ワンウェイネジ 809 の取付孔 834a が形成された取付片 834、音量調整用スイッチ 835a を外部に臨ませるスイッチ用開口 835、コネクタ用開口 836、837 が設けられている。

10

【0046】

コネクタ用開口 836 は、ベース板 821a の上部右側にて、第 1 基板 12A に搭載された各種基板側コネクタ K C N 10 を外部に臨ませるために、縦長形状となるように形成されている。各種基板側コネクタ K C N 10 は、レセプタクル K R E 1 ~ K R E 4 を含んでいればよい。レセプタクル K R E 1 は、主基板配線用のコネクタポートである。レセプタクル K R E 2 は、電源基板配線用のコネクタポートである。レセプタクル K R E 3 は、ドライバ基板配線用のコネクタポートである。レセプタクル K R E 4 は、音声制御基板配線用のコネクタポートである。なお、レセプタクルの配置や接続される配線は、パチンコ遊技機 1 の仕様に応じて任意に変更されたものであってもよい。

20

【0047】

主基板配線用のレセプタクル K R E 1 は、主基板 11 との間で電氣的に接続される信号配線（主基板配線）を着脱自在に接続可能な配線接続装置の構成を有している。電源基板配線用のレセプタクル K R E 2 は、電源基板 92 との間で電氣的に接続される信号配線（電源基板配線）を着脱自在に接続可能な配線接続装置の構成を有している。ドライバ基板配線用のレセプタクル K R E 3 は、ドライバ基板 19 との間で電氣的に接続される信号配線（ドライバ基板配線）を着脱自在に接続可能な配線接続装置の構成を有している。音声制御基板配線用のレセプタクル K R E 4 は、音声制御基板 13 との間で電氣的に接続される信号配線（音声制御基板配線）を着脱自在に接続可能な配線接続装置の構成を有している。

30

【0048】

図 8 ~ 図 10 は、レセプタクル K R E 1 の構成例を示している。図 8 (A) は、左後部の斜め下方から見た状態を示す斜視図である。図 8 (B) は、左後部の斜め上方から見た状態を示す斜視図である。図 9 は、カバー部材 802 の外部にてレセプタクル K R E 1 の付近を背面側（後部側）から見た状態を示す背面図である。図 10 は、レセプタクル K R E 1 の付近を下方側から見た状態を示す断面図である。レセプタクル K R E 1 は、差込口 O P 1 が形成されたハウジングと、端子 T A 0 1 ~ T A 0 3 とを備えている。

40

【0049】

差込口 O P 1 は、主基板配線に設けられたコネクタプラグを差し込んで装着可能な開口部である。端子 T A 0 1 ~ T A 0 3 は、例えば銅などの金属を用いて構成され、差込口 O P 1 に主基板配線のコネクタプラグが差し込まれたときに、コネクタプラグに設けられた複数の端子のうちで、対応する位置に配置された端子と接触して電氣的に導通する金属部材である。レセプタクル K R E 1 では、信号端子となる端子 T A 0 2 の両側を挟む位置で、一対の接地端子となる端子 T A 0 1、T A 0 3 が演出制御基板 12 の基板上に表面実装されている。主基板配線では、信号伝送線となる信号ラインの両側を挟む位置で、一対の接地電圧線となる接地ラインが設けられていてもよい。あるいは、主基板配線として同軸ケーブルを用いて、同軸ケーブルの内部導体が端子 T A 0 2 と電氣的に接続され、同軸ケ

50

ーブルの外部導体が端子ＴＡ０１、ＴＡ０３と電氣的に接続されるように構成してもよい。

【００５０】

レセプタクルＫＲＥ１は、端子配置面となる側面ＰＬ１にて、端子ＴＡ０１～ＴＡ０３が外部に引き出され、演出制御基板１２（第１基板１２Ａ）の基板上に設けられた接続パッドに接合させることができる。端子を接続パッドに接合させる方式は、はんだなどを用いた金属接合方式であってもよいし、導電性樹脂接合や異方性導電部材接合などの接着接合方式であってもよい。側面ＰＬ１の背面側となる側面ＰＬ２の側には、固定用金具ＳＳ０１、ＳＳ０２が設けられている。

【００５１】

基板ケース８００のカバー部材８０２において、コネクタ用開口８３６のうちで、レセプタクルＫＲＥ１に対応して形成された開口領域８３６ａは、他のレセプタクルに対応して形成された開口領域に比べて開口幅が狭くなるように形成されてもよい。レセプタクルＫＲＥ１の端子ＴＡ０１～ＴＡ０３は、それぞれ開口領域８３６ａにて基板ケース８００から露出する露出部と基板ケース８００に被覆されて露出しない被覆部とを有するように形成されている。例えば、端子ＴＡ０１～ＴＡ０３において、対応する接続パッドに接合する先端部は、基板ケース８００のカバー部材８０２に被覆されて露出しない被覆部に含まれていればよい。

【００５２】

基板ケース８００のカバー部材８０２には、部品収容部８０２ａと、開口領域８３６ａにおける内側端面となる内周壁面８３６ｂを形成する開口周縁部８４０とが、勾配部８２１ｅ１を介して一体形成されていればよい。部品収容部８０２ａは、演出制御基板１２の基板上に実装された電気部品の少なくとも一部を収容可能に形成されている。開口領域８３６ａにおいて、内周壁面８３６ｂとレセプタクルＫＲＥ１との間隔は、部品収容部８０２ａに遠い側の内周壁面８３６ｂとレセプタクルＫＲＥ１の側面ＰＬ２との間隔が開口幅Ｗ１であり、部品収容部８０２ａに近い側の内周壁面８３６ｂとレセプタクルＫＲＥ１の端子配置面となる側面ＰＬ１との間隔が開口幅Ｗ２である。そして、開口幅Ｗ２は、開口幅Ｗ１よりも広くなるように、開口領域８３６ａやレセプタクルＫＲＥ１の配置が調整されていればよい。レセプタクルＫＲＥ１の端子ＴＡ０１～ＴＡ０３において、対応する接続パッドに接合されて表面実装された実装位置となる先端部は、開口領域８３６ａにおける内周壁面８３６ｂを形成する開口周縁部８４０により被覆される。カバー部材８０２における開口周縁部８４０と演出制御基板１２の基板面とにより、レセプタクルＫＲＥ１の実装位置に近接して、空間としてのスペースＳＰ１が形成されている。

【００５３】

端子ＴＡ０１は、演出制御基板１２の基板上に設けられたダミーパッドＤＰ１に接合される。端子ＴＡ０３は、演出制御基板１２の基板上に設けられたダミーパッドＤＰ２に接合される。また、端子ＴＡ０１、ＴＡ０３は、接続パッドＧＰＡ１に接合される。接続パッドＧＰＡ１は、演出制御基板１２に設けられたスルーホールを介して、接地用の配線パターンが形成された配線層ＬＹ４に接続されていればよい。図１０に示す演出制御基板１２の基板断面は、絶縁層ＬＹ１と絶縁層ＬＹ３との間に配線層ＬＹ２が形成され、レセプタクルＫＲＥ１が表面実装される側には、例えばポリイミドなどを用いて、保護層ＬＹ０が形成されていればよい。このように、演出制御基板１２における配線パターンは、演出制御基板１２の基板内にて内層部となる絶縁層ＬＹ１と絶縁層ＬＹ３との間に設けられた配線層ＬＹ２に形成されてもよい。あるいは、演出制御基板１２における配線パターンは、演出制御基板１２の基板上にて表面形成されてもよい。端子ＴＡ０２は、信号伝送用の配線パターンと電氣的に接続された接続パッドに接合される。

【００５４】

レセプタクルＫＲＥ１が備える固定用金具ＳＳ０１は、演出制御基板１２の基板上に設けられたダミーパッドＤＰ３に接合される。レセプタクルＫＲＥ１が備える固定用金具ＳＳ０２は、演出制御基板１２の基板上に設けられたダミーパッドＤＰ４に接合される。こ

10

20

30

40

50

のように、端子T A 0 1 ~ T A 0 3 が配置される側面P L 1の背面側となる側面P L 2の側にて、固定用金具S S 0 1、S S 0 2が、演出制御基板1 2の基板上に設けられたダミーパッドD P 3、D P 4に接合されるようにすればよい。

【0055】

主基板1 1から演出制御基板1 2に対しては、演出制御コマンドが送信されるところ、そのコマンドを伝送するための主基板配線では、信号伝送線となる信号ラインが1本のみとなる場合がある。これに対応して、演出制御基板1 2の基板上に表面実装されるレセプタクルK R E 1では、信号端子となる端子T A 0 2のみを設ける場合も考えられる。この場合には、レセプタクルK R E 1の高さに応じた演出制御基板1 2の基板表面からの突出量に対して、レセプタクルK R E 1の横幅や奥行きに応じた演出制御基板1 2の基板上における接合面の面積が減少しやすくなるので、レセプタクルK R E 1の表面実装による接合強度を十分に確保できなくなるおそれがある。そこで、レセプタクルK R E 1では、信号端子となる端子T A 0 2の両側を挟む位置で、一对の接地端子となる端子T A 0 1、T A 0 3が演出制御基板1 2の基板上に表面実装されるようにする。これにより、レセプタクルK R E 1の表面実装による接合強度を十分に確保できる適切な基板構成が可能になる。また、信号端子となる端子T A 0 2の両側が一对の接地端子となる端子T A 0 1、T A 0 3で挟まれているので、ノイズの影響を受けにくい適切な基板構成が可能になる。

10

【0056】

レセプタクルK R E 1において、端子T A 0 1は演出制御基板1 2の基板上に設けられたダミーパッドD P 1に接合され、端子T A 0 3は演出制御基板1 2の基板上に設けられたダミーパッドD P 2に接合される。また、端子T A 0 1 ~ T A 0 3の先端部は、基板ケース8 0 0のカバー部材8 0 2に被覆されるように配置する。このように、端子T A 0 1、T A 0 3がダミーパッドD P 1、D P 2に接合されているので、レセプタクルK R E 1の表面実装による接合強度を十分に確保できる適切な基板構成が可能になる。端子T A 0 1 ~ T A 0 3の先端部が基板ケース8 0 0のカバー部材8 0 2に被覆されるので、端子と基板面との接合部分といった、表面実装における重要な部位を保護できる適切な基板構成が可能になる。なお、信号端子となる端子T A 0 2については、ダミーパッドに接合されてもよいし、ダミーパッドには接合されないようにしてもよい。信号端子となる端子T A 0 2をダミーパッドには接合されないようにすることで、導体形状の影響による信号劣化を防止してもよい。

20

30

【0057】

レセプタクルK R E 1において、端子T A 0 1 ~ T A 0 3が配置される側面P L 1の背面側となる側面P L 2の側にて、固定用金具S S 0 1は演出制御基板1 2の基板上に設けられたダミーパッドD P 3に接合され、固定用金具S S 0 2は演出制御基板1 2の基板上に設けられたダミーパッドD P 4に接合される。このように、固定用金具S S 0 1、S S 0 2がダミーパッドD P 3、D P 4に接合されているので、レセプタクルK R E 1の表面実装による接合強度を十分に確保できる適切な基板構成が可能になる。なお、固定用金具S S 0 1、S S 0 2などの金属部材を基板上に接合する方法によらず、例えばレセプタクルK R E 1のハウジングと同様の合成樹脂などを用いた固定部材を基板上に接着させるといった、任意の固定部材を基板上に接合できるものであればよい。

40

【0058】

基板ケース8 0 0のカバー部材8 0 2における部品収容部8 0 2 aは、演出制御基板1 2の基板上に実装された電気部品の少なくとも一部を収容可能に形成され、開口領域8 3 6 aにおける内周壁面8 3 6 bとレセプタクルK R E 1との間隔は、部品収容部8 0 2 aに近い側の開口幅W 2が遠い側の開口幅W 1よりも広く形成されている。部品収容部8 0 2 aに近い側は、レセプタクルK R E 1において端子T A 0 1 ~ T A 0 3が外部に引き出される端子配置面となる側面P L 1の側となる。これに対し、部品収容部8 0 2 aに遠い側は、レセプタクルK R E 1において端子配置面の背面側となる側面P L 2の側となる。したがって、開口領域8 3 6 aにおける内周壁面8 3 6 bとレセプタクルK R E 1との間隔は、端子配置面となる側面P L 1に対応する側の開口幅W 2が端子配置面の背面となる

50

側面 P L 2 に対応する側の開口幅 W 1 よりも広く形成されている。このように開口幅が調整されているので、例えばカバー部材 8 0 2 を容易に取り付けたり取り外したり位置合わせができる適切な基板構成が可能になる。また、カバー部材 8 0 2 の取付け時や取外し時にレセプタクル K R E 1 の端子配置面とカバー部材 8 0 2 とが衝突することによる破損を抑制できる適切な基板構成が可能になる。

【 0 0 5 9 】

レセプタクル K R E 1 の端子 T A 0 1 ~ T A 0 3 は、それぞれ開口領域 8 3 6 a にて基板ケース 8 0 0 のカバー部材 8 0 2 により被覆されず露出する露出部と基板ケース 8 0 0 のカバー部材 8 0 2 により被覆されて露出しない被覆部とが形成される。このように、各端子 T A 0 1 ~ T A 0 3 には、露出部とは異なり、被覆されて露出しない被覆部が形成されるので、端子と基板面との接合部分といった、表面実装における重要な部位を保護できる適切な基板構成が可能になる。

10

【 0 0 6 0 】

レセプタクル K R E 1 の端子 T A 0 1 ~ T A 0 3 において、演出制御基板 1 2 の基板上で対応する接続パッドに接合するように表面実装された実装位置は、開口領域 8 3 6 a における内周壁面 8 3 6 b を形成するカバー部材 8 0 2 の開口周縁部 8 4 0 により被覆される。そして、カバー部材 8 0 2 の開口周縁部 8 4 0 と演出制御基板 1 2 の基板面とにより、レセプタクル K R E 1 の実装位置に近接するスペース S P 1 が形成される。このように、カバー部材 8 0 2 の開口周縁部 8 4 0 と演出制御基板 1 2 の基板面とが位置調整可能に配置されるので、レセプタクル K R E 1 の実装位置を保護できる適切な基板構成が可能になる。

20

【 0 0 6 1 】

図 1 1 (A) は、主基板配線に対応する伝送経路を示している。図 1 1 (A) に示すように、主基板配線用のレセプタクル K R E 1 にて、端子 T A 0 2 に供給された信号 S C D は、入力ドライバ回路 1 3 0 を介して、演出制御用 C P U 1 2 0 に入力される。レセプタクル K R E 1 の端子 T A 0 1 、 T A 0 3 は、接地 (グランドラインに接続) されている。

【 0 0 6 2 】

図 1 1 (B) は、電源基板配線に対応する伝送経路を示している。電源基板配線用のレセプタクル K R E 2 は、端子 T A 1 1 ~ T A 3 0 を備えている。このうち、レセプタクル K R E 2 において外側に対応する端子 T A 1 1 、 T A 1 2 と端子 T A 2 9 、 T A 3 0 とは、いずれも接地 (グランドラインに接続) されている。また、端子 T A 1 1 、 T A 1 2 、 T A 2 9 、 T A 3 0 の他にも、端子 T A 2 5 、 T A 2 6 は、接地 (グランドラインに接続) されている。レセプタクル K R E 2 の端子 T A 1 3 、 T A 1 4 には、直流 3 4 V の電源電圧 V S L 2 が供給される。レセプタクル K R E 2 の端子 T A 1 5 ~ T A 2 0 には、直流 1 2 V の電源電圧 V D D 2 が供給される。レセプタクル K R E 2 の端子 T A 2 1 ~ T A 2 4 には、直流 5 V の電源電圧 V C C 2 が供給される。レセプタクル K R E 2 の端子 T A 2 7 、 T A 2 8 には、直流 1 2 V の電源電圧 V D D 3 が供給される。

30

【 0 0 6 3 】

電源基板配線用のレセプタクル K R E 2 に接続された電源基板配線を経由して電源基板 9 2 から演出制御基板 1 2 に供給された直流 3 4 V の電源電圧 V S L 2 は、そのまま電源電圧 V S L として演出制御基板 1 2 から出力され、ドライバ基板配線用のレセプタクル K R E 3 に接続されたドライバ基板配線を経由して、ドライバ基板 1 9 に供給される。例えば、電源基板配線用のレセプタクル K R E 2 において、電源電圧 V S L 2 の供給を受ける端子 T A 1 3 、 T A 1 4 は、電源ライン L S L に接続され、電源ライン L S L がドライバ基板配線用のレセプタクル K R E 3 における所定端子に接続されている。図 4 に示すように、電源基板配線用のレセプタクル K R E 2 はドライバ基板配線用のレセプタクル K R E 3 と隣接して設けられ、電源ライン L S L は演出制御基板 1 2 における主要な電気回路や電気部品に接近しない演出制御基板 1 2 の端部を通過するように配置されていけばよい。

40

【 0 0 6 4 】

図 1 2 は、電源電圧 V S L の伝送経路を示している。電源基板 9 2 では、変圧回路 5 0

50

1、直流電圧生成回路502などを用いて、外部電源である商用電源から直流34Vの電源電圧VSL2が生成される。例えば変圧回路501では、交流24Vの電源電圧が生成される。直流電圧生成回路502は、整流回路や平滑回路を含み、交流24Vの電源電圧を整流、平滑して直流34Vの電源電圧VSL2を生成する。直流34Vの電源電圧VSL2は、フィードバック制御などによる電圧制御が行われていないので、交流24Vの電源電圧の変動により、直流34Vの電源電圧VSL2も変動する。このように、レセプタクルKRE2の端子TA13、TA14に供給される直流34Vの電源電圧VSL2は、電圧制御が行われていない変動幅（リップル成分）が大きい直流電圧である。これに対し、レセプタクルKRE2の端子TA15～TA20に供給される直流12Vの電源電圧VDD2、レセプタクルKRE2の端子TA21～TA24に供給される直流5Vの電源電圧VCC2、レセプタクルKRE2の端子TA27、TA28に供給される直流12Vの電源電圧VDD3は、いずれも電源基板92において、フィードバック制御による電圧制御が行われ、直流34Vの電源電圧VSLと比較して、変動幅（リップル成分）が少ない直流電圧であればよい。

10

20

30

40

50

【0065】

演出制御基板12において、直流34Vの電源電圧VSLに対応する電源ラインLSLにはフィルタ回路などの電圧を安定化する安定化回路が介在しない。その一方で、ドライバ基板19では、直流34Vの電源電圧VSLをフィルタ回路511に入力して、電圧を安定化する。また、演出制御基板12において、直流34Vの電源電圧VSLとは異なる電源電圧に対応する電源ラインにはフィルタ回路などにより電圧を安定化する安定化回路が介在する。

【0066】

例えば電源基板配線用のレセプタクルKRE2において、直流12Vの電源電圧VDD2が供給される端子TA15～TA20は、フィルタ回路131aに接続され、直流5Vの電源電圧VCC2が供給される端子TA21～TA24は、フィルタ回路131bに接続され、直流12Vの電源電圧VDD3が供給される端子TA27、TA28は、フィルタ回路131cに接続されている。フィルタ回路131aの出力部は直流12Vの電源電圧VDSを供給する電源ラインLDSに接続され、フィルタ回路131bの出力部は直流5Vの電源電圧VCCを供給する電源ラインLCCに接続され、フィルタ回路131cの出力部は直流12Vの電源電圧VDCを供給する電源ラインLDCに接続されている。こうして、フィルタ回路131aはレセプタクルKRE2の端子TA15～TA20と直流12Vの電源電圧VDSに対応する電源ラインLDSとの間に介在し、フィルタ回路131bはレセプタクルKRE2の端子TA21～TA24と直流5Vの電源電圧VCCに対応する電源ラインLCCとの間に介在し、フィルタ回路131cはレセプタクルKRE2の端子TA27、TA28と直流12Vの電源電圧VDCに対応する電源ラインLDCとの間に介在する。

【0067】

電源ラインLSLは、直流34Vの電源電圧VSLを供給するために設けられている。電源ラインLDSは、直流12Vの電源電圧VDSを供給するために設けられている。電源ラインLCCは、直流5Vの電源電圧VCCを供給するために設けられている。電源ラインLDCは、直流12Vの電源電圧VDCを供給するために設けられている。したがって、フィルタ回路が介在しない電源ラインLSLは、フィルタ回路が介在する電源ラインLDS、LCC、LDCのいずれと比較しても、高い電源電圧を供給するために設けられている。

【0068】

レセプタクルKRE2では、直流12Vの電源電圧VDD2が供給される6つの端子TA15～TA20、直流5Vの電源電圧VCC2が供給される4つの端子TA21～TA24、直流12Vの電源電圧VDD3が供給される2つの端子TA27、TA28が設けられる一方で、直流34Vの電源電圧VSL2が供給される2つの端子TA13、TA14が設けられる。そのため、レセプタクルKRE2では、電源電圧が供給される端子のう

ちで、フィルタ回路に接続された端子T A 1 5 ~ T A 2 0、T A 2 1 ~ T A 2 4、T A 2 7、T A 2 8の端子数が、フィルタ回路に接続されていない端子T A 1 3、T A 1 4の端子数よりも多くなる。なお、それぞれの電源電圧に対応した端子数は、電源容量や負荷電流に応じて設定したものであればよい。

【 0 0 6 9 】

レセプタクルK R E 2では、端子T A 1 5 ~ T A 2 0に直流1 2 Vの電源電圧V D D 2が供給され、端子T A 2 1 ~ T A 2 4に直流5 Vの電源電圧V C C 2が供給され、端子T A 2 7、T A 2 8に直流1 2 Vの電源電圧V D D 3が供給される一方で、端子T A 1 3、T A 1 4に直流3 4 Vの電源電圧V S L 2が供給される。そして、レセプタクルK R E 2の端子T A 1 5 ~ T A 2 0と直流1 2 Vの電源電圧V D Sを供給する電源ラインL D Sとの間にはフィルタ回路1 3 1 aが介在し、レセプタクルK R E 2の端子T A 2 1 ~ T A 2 4と直流5 Vの電源電圧V C Cを供給する電源ラインL C Cとの間にはフィルタ回路1 3 1 bが介在し、レセプタクルK R E 2の端子T A 2 7、T A 2 8と直流1 2 Vの電源電圧V D Cを供給する電源ラインL D Cとの間にはフィルタ回路1 3 1 cが介在する。これに対し、レセプタクルK R E 2の端子T A 1 3、T A 1 4と直流3 4 Vの電源電圧V S Lを供給する電源ラインL S Lとの間にはフィルタ回路が介在しない。このように、フィルタ回路が介在する電源ラインL D S、L C C、L D Cは、直流1 2 Vあるいは直流5 Vといった複数種類の電源電圧を供給可能であり、フィルタ回路が介在しない電源ラインL S Lは、直流3 4 Vという一種の電源電圧を供給可能である。レセプタクルK R E 2では、端子T A 1 3、T A 1 4が端子T A 1 5 ~ T A 2 4などよりも外側に配置されている。あるいは、レセプタクルK R E 2では、端子T A 1 5 ~ T A 2 4、T A 2 7、T A 2 8のうちで、例えば端子T A 1 5 ~ T A 2 4のように、端子T A 1 3、T A 1 4よりも内側に配置された端子が含まれている。

10

20

【 0 0 7 0 】

レセプタクルK R E 2では、端子T A 1 1、T A 1 2と、端子T A 2 9、T A 3 0との間に、端子T A 1 3 ~ T A 2 4、T A 2 7、T A 2 8が配置される。端子T A 1 3 ~ T A 2 4、T A 2 7、T A 2 8は、いずれも電源電圧が供給される端子であり、各種の電源電圧に接続される電源電圧端子となる。これに対し、端子T A 1 1、T A 1 2と、端子T A 2 9、T A 3 0とは、いずれも電源電圧が供給されない端子であり、接地電圧に接続される接地端子となる。したがって、レセプタクルK R E 2では、接地端子となる端子T A 1 1、T A 1 2と端子T A 2 9、T A 3 0との間に、電源電圧端子となる端子T A 1 3 ~ T A 2 4、T A 2 7、T A 2 8が配置される。

30

【 0 0 7 1 】

レセプタクルK R E 2では、端子T A 1 1、T A 1 2と、端子T A 2 5、T A 2 6との間に、端子T A 1 3、T A 1 4と、端子T A 1 5 ~ T A 2 4とが配置され、端子T A 2 5、T A 2 6と、端子T A 2 9、T A 3 0との間に、端子T A 2 7、T A 2 8が配置される。端子T A 1 3、T A 1 4は、直流3 4 Vの電源電圧V S L 2が供給される端子であり、電源電圧V S L 2に接続される電源電圧端子である。端子T A 1 5 ~ T A 2 0は、直流1 2 Vの電源電圧V D D 2が供給される端子であり、電源電圧V D D 2に接続される電源電圧端子である。端子T A 2 1 ~ T A 2 4は、直流5 Vの電源電圧V C C 2が供給される端子であり、電源電圧V C C 2に接続される電源電圧端子である。端子T A 2 7、T A 2 8は、直流1 2 Vの電源電圧V D D 3が供給される端子であり、電源電圧V D D 3に接続される電源電圧端子である。そのため、直流3 4 Vの電源電圧V S L 2に接続される電源電圧端子としての端子T A 1 3、T A 1 4と、直流3 4 Vの電源電圧V S L 2以外の電源電圧に接続される電源電圧端子としての端子T A 1 5 ~ T A 2 4、T A 2 7、T A 2 8のうちの一部である端子T A 1 5 ~ T A 2 4とが、接地端子となる端子T A 1 1、T A 1 2と端子T A 2 5、T A 2 6との間に配置される。また、直流3 4 Vの電源電圧V S L 2以外の電源電圧に接続される電源電圧端子としての端子T A 1 5 ~ T A 2 4、T A 2 7、T A 2 8のうちで、他の一部である端子T A 2 7、T A 2 8が、接地端子となる端子T A 2 5、T A 2 6と端子T A 2 9、T A 3 0との間に配置される。

40

50

【 0 0 7 2 】

端子 T A 2 7、T A 2 8 に供給される直流 1 2 V の電源電圧 V D D 3 は、降圧コンバータ回路 1 3 2 により直流 1 . 0 5 V の電源電圧を生成するために用いられる。直流 1 . 0 5 V の電源電圧は、例えば表示制御部 1 2 3 のグラフィックスプロセッサといった、特定のマイクロプロセッサに供給される。したがって、レセプタクル K R E 2 では、電源電圧に接続される端子 T A 1 3 ~ T A 2 4、T A 2 7、T A 2 8 のうちで、変動幅（リップル成分）が比較的に大きい直流 3 4 V の電源電圧 V S L 2 に接続される端子 T A 1 3、T A 1 4 は、表示制御部 1 2 3 のグラフィックスプロセッサといった特定のマイクロプロセッサに供給する電源電圧の生成に用いられる直流 1 2 V の電源電圧 V D D 3 に接続される T A 2 7、T A 2 8 から最も離れて配置される。

10

【 0 0 7 3 】

演出制御基板 1 2 では、直流 3 4 V の電源電圧 V S L 2 を安定化してから電源電圧 V S L として出力する場合も考えられる。しかしながら、演出制御基板 1 2 では直接的な用途のない直流 3 4 V の電源電圧 V S L 2 を安定化する回路素子の設置は、部品点数や基板容積の増大を招き、電力損失や製造コストも増加する。また、特別な回路素子の設置により、演出制御基板 1 2 のリユースや共通化が困難になるおそれもある。そこで、電圧制御が行われていない直流 3 4 V の電源電圧 V S L 2 は、そのまま電源電圧 V S L として演出制御基板 1 2 から出力され、ドライバ基板 1 9 にてフィルタ回路 5 1 1 に入力して電圧を安定化する。これにより、部品点数や基板容積の増大、電力損失や製造コストの増加を防止する適切な基板構成が可能になる。また、演出制御基板 1 2 のリユースや共通化が容易に行われる適切な基板構成が可能になる。また、電源ライン L S L は、演出制御基板 1 2 における主要な電気回路や電気部品から離れて配置されることにより、変動幅（リップル成分）が大きい直流電圧によるノイズの悪影響を防止する適切な基板構成が可能になる。

20

【 0 0 7 4 】

演出制御基板 1 2 において、直流 3 4 V の電源電圧 V S L を供給する電源ライン L S L は、直流 1 2 V の電源電圧 V D S を供給する電源ライン L D S、直流 5 V の電源電圧 V C C を供給する電源ライン L C C、直流 1 2 V の電源電圧 V D S を供給する電源ライン L D S のいずれと比較しても、高い電源電圧となる直流 3 4 V を供給する。一般的に、高い電源電圧を安定化する安定化回路は、低い電源電圧を安定化する安定化回路よりも、回路素子の容積や電力損失が大きなものになりやすく、回路素子の値段が高価なものになりやすい。そこで、高い電源電圧となる直流 3 4 V の電源電圧 V S L を供給する電源ライン L S L にはフィルタ回路が介在しないことにより、基板容積の増大、電力損失や製造コストの増加を防止する適切な基板構成が可能になる。

30

【 0 0 7 5 】

レセプタクル K R E 2 において、2 つの端子 T A 1 3、T A 1 4 には直流 3 4 V の電源電圧 V S L が供給される。これに対し、レセプタクル K R E 2 において、6 つの端子 T A 1 5 ~ T A 2 0 には直流 1 2 V の電源電圧 V D D 2 が供給され、4 つの端子 T A 2 1 ~ T A 2 4 には直流 5 V の電源電圧 V C C 2 が供給され、2 つの端子 T A 2 7、T A 2 8 には直流 1 2 V の電源電圧 V D D 3 が供給される。したがって、演出制御基板 1 2 では、レセプタクル K R E 2 にて電源電圧が供給される端子のうちで、フィルタ回路 1 3 1 a ~ 1 3 1 c のいずれかに接続される端子 T A 1 5 ~ T A 2 4、T A 2 7、T A 2 8 の端子数が、フィルタ回路に接続されない端子 T A 1 3、T A 1 4 の端子数よりも多くなる。このように端子数が設定されているので、例えば演出制御基板 1 2 にて電圧を安定化する対象となる電源電圧の用途や電源容量などに応じて、配線設計の自由度を向上させる適切な基板構成が可能になる。

40

【 0 0 7 6 】

レセプタクル K R E 2 において、電源電圧が供給される端子のうちで、演出制御基板 1 2 にてフィルタ回路 1 3 1 a ~ 1 3 1 c のいずれかに接続される端子 T A 1 5 ~ T A 2 4、T A 2 7、T A 2 8 は、直流 1 2 V の電源電圧 V D D 2 を供給可能な端子 T A 1 5 ~ T A 2 0 と、直流 5 V の電源電圧 V C C 2 を供給可能な端子 T A 2 1 ~ T A 2 4 と、直流 1

50

2 Vの電源電圧VDD3を供給可能な端子TA27、TA28とを、含んでいる。これに対し、レセプタクルKRE2において、電源電圧が供給される端子のうちで、演出制御基板12ではフィルタ回路に接続されない端子TA13、TA14は、直流34Vの電源電圧VSL2を供給可能であり、他の種類の電源電圧は供給しない。そのため、フィルタ回路が介在する電源ラインであるか、フィルタ回路が介在しない電源ラインであるかに応じて、供給可能な電源電圧の種類数が異なっている。より具体的には、フィルタ回路が介在する電源ラインは、直流12Vの電源電圧VDD2、直流5Vの電源電圧VCC2、直流12Vの電源電圧VDD2といった、複数種類の電源電圧を供給可能であり、フィルタ回路が介在しない電源ラインは、直流34Vの電源電圧VSLという一種の電源電圧を供給可能である。このように、電源ラインに対応して供給可能な電源電圧の種類数が異なるので、例えば演出制御基板12にて電圧を安定化する対象となる電源電圧の用途などに応じて、配線設計の自由度を向上させる適切な基板構成が可能になる。

10

【0077】

また、フィルタ回路が介在しない電源ラインに接続された端子TA13、TA14は、フィルタ回路が介在する電源ラインに接続された端子TA15～TA24などよりも外側に配置されている。このような端子の配置により、例えば演出制御基板12にて電圧を安定化する対象となる電源電圧の用途などに応じて、配線設計の自由度を向上させる適切な基板構成が可能になる。加えて、端子TA13、TA14に供給された直流34Vの電源電圧VSL2を、そのまま電源電圧VSLとしてドライバ基板19に対して出力するための配線長を短縮する適切な基板構成が可能になる。

20

【0078】

レセプタクルKRE2において、端子TA13～TA24、TA27、TA28は、各種の電源電圧に接続される電源電圧端子となる。これに対し、レセプタクルKRE2において、端子TA11、TA12と、端子TA29、TA30とは、いずれも接地電圧に接続される接地端子となる。そして、端子TA13～TA24、TA27、TA28は、端子TA11、TA12と、端子TA29、TA30との間に配置されている。このような端子の配置により、ノイズの影響を受けにくい適切な基板構成が可能になる。また、電源電圧を遮蔽して、ノイズの発生を防止する適切な基板構成が可能になる。

【0079】

レセプタクルKRE2において、端子TA15～TA24、TA27、TA28は、直流34Vの電源電圧VSL2とは異なる電源電圧に接続される第1電源電圧端子となる。その一方で、レセプタクルKRE2において、端子TA13、TA14は、直流34Vの電源電圧VSL2に接続される第2電源電圧端子となる。また、レセプタクルKRE2において、端子TA11、TA12は接地電圧に接続される第1接地端子となり、端子TA25、TA26は接地電圧に接続される第2接地端子となり、端子TA29、TA30は接地電圧に接続される第3接地端子となる。そして、レセプタクルKRE2では、第2電源電圧端子に含まれる端子TA13、TA14と、第1電源電圧端子に含まれる端子TA15～TA24とが、第1接地端子に含まれる端子TA11、TA12と、第2接地端子に含まれる端子TA25、TA26との間に配置され、第1電源電圧端子に含まれる端子TA27、TA28が、第2接地端子に含まれる端子TA25、TA26と、第3接地端子に含まれる端子TA29、TA30との間に配置される。このような端子の配置により、ノイズの影響を受けにくい適切な基板構成が可能になる。特に、第2接地端子に含まれる端子TA25、TA26を、第2電源電圧端子に含まれる端子TA13、TA14および第1電源電圧端子に含まれる端子TA15～TA24と、第1電源電圧端子に含まれるTA27、TA28との間に配置させることで、さらにノイズの影響を受けにくい適切な基板構成が可能になる。また、電源電圧を効率よく遮蔽して、さらにノイズの発生を防止する適切な基板構成が可能になる。加えて、直流34Vの電源電圧VSL2に接続される端子TA13、TA14は、表示制御部123のグラフィックスプロセッサといった特定のマイクロプロセッサに供給する電源電圧の生成に用いられる直流12Vの電源電圧VDD3に接続されるTA27、TA28から離れて配置されるので、特定のマイクロプロセ

30

40

50

ッサがノイズの影響を受けにくい適切な基板構成が可能になる。

【0080】

演出制御基板12では、レセプタクルKRE2の端子TA15～TA20にて供給された電源電圧VDD2から、分岐点DB1にて電源電圧VDLが分岐される。このような分岐点DB1にて電源電圧VDLが分岐された後に、フィルタ回路131aにより電源電圧VDSを安定化する。電源電圧VDLは、例えば演出用LED61に含まれる特定のLEDといった、特定の電気部品を駆動するために用いられる直流12Vの電源電圧である。電源電圧VDSは、増幅回路521に供給され、音声信号を出力するために用いられる直流12Vの電源電圧である。このように、フィルタ回路131aは、1の電源電圧VDD2を、電源電圧VDLと電源電圧VDSとに分岐した後に、電源電圧VDSを安定化する。演出制御基板12には、増幅回路521が設けられ、スピーカ8L、8Rに供給される音声信号を出力可能としてもよい。

10

【0081】

図13(A)は、電源電圧VDSを供給するための配線における配線長の関係を示している。演出制御基板12において、電源電圧VDSを増幅回路521に供給するための電源ラインLDSは、分岐点DB1からフィルタ回路131aの入力部までの配線長LL1を有する配線と、フィルタ回路131aの出力部から増幅回路521の入力部までの配線長LL2を有する配線とを、含んでいればよい。そして、配線長LL2は、配線長LL1よりも短くなるように、演出制御基板12における配線や回路の配置が調整されていけばよい。このように、フィルタ回路131aから増幅回路521までの配線長LL2は、電源電圧VDSを分岐点DB1にて分岐させてからフィルタ回路131aまでの配線長LL1よりも短くなる。なお、増幅回路521やフィルタ回路131aは、演出制御基板12に設置されるものに限定されず、音声制御基板13に設置されてもよい。

20

【0082】

図13(B)は、増幅回路521やフィルタ回路131aを音声制御基板13に設置した場合における電源電圧VDSの伝送経路を示している。電源基板92では、変圧回路501、直流電圧生成回路502などを用いて、外部電源である商用電源から直流12Vの電源電圧VDD2が生成される。直流12Vの電源電圧VDD2は、電源基板配線用のレセプタクルKRE2において、端子TA15～TA20に供給される。演出制御基板12では、レセプタクルKRE2の端子TA15～TA20にて供給された電源電圧VDD2から、分岐点DB1にて電源電圧VDLが分岐された後、そのまま電源電圧VDSとして演出制御基板12から出力され、音声基板配線用のレセプタクルKRE4に接続された音声制御基板配線を経由して、音声制御基板13に供給されてもよい。例えば、電源基板配線用のレセプタクルKRE2において、電源電圧VDD2の供給を受ける端子TA15～TA20は、電源ラインLDSに接続され、電源ラインLDSが音声制御基板配線用のレセプタクルKRE4における所定端子に接続されていけばよい。演出制御基板12において、直流12Vの電源電圧VDSに対応する電源ラインLDSにはフィルタ回路などの電圧を安定化する安定化回路が介在しなくてもよい。その一方で、音声制御基板13では、直流12Vの電源電圧VDSをフィルタ回路131aに入力して、電圧を安定化する。こうして安定化された電源電圧VDSを増幅回路521に供給すればよい。

30

40

【0083】

音声制御基板13には、音声制御用IC522、音声データROM523などが設けられてもよい。音声制御用IC522は、演出制御基板12の演出制御用CPU120などから出力された指令(音番号データなど)に応じて、音声や効果音を生成するための信号処理を実行する。音声データROM523は、音番号データに応じた制御データを記憶している。音番号データに応じた制御データは、所定期間(例えば飾り図柄の可変表示期間)における音声や効果音の出力態様を時系列的に示すデータの集まりである。なお、音声制御基板13に設けられる各種の構成を、演出制御基板12に設けられるように構成し、音声制御基板13を備えないものであってもよい。

【0084】

50

音声制御用 IC 522 などにより生成された音声信号を増幅して、スピーカ 8 L、8 R などに出力可能な増幅回路 521 は、電源電圧に変動が生じると、出力される音声信号に歪みが生じるといった、音質に悪影響が及ぶおそれがある。そこで、直流 12 V の電源電圧 V D S は、フィルタ回路 131 a により安定化した後に、増幅回路 521 に供給される。演出制御基板 12 において、1 の電源電圧 V D D 2 を、特定の電気部品を駆動するための電源電圧 V D L と、増幅回路 521 に供給するための電源電圧 V D S とに分岐した後に、フィルタ回路 131 a を用いて安定化した電源電圧 V D S を増幅回路 521 に供給する。このように、フィルタ回路 131 a を用いて安定化した電源電圧 V D S を増幅回路 521 に供給することで、増幅回路 521 を安定して動作させる適切な基板構成が可能になる。

10

【0085】

増幅回路 521 に供給するための電源電圧 V D S に対応する電源ライン L D S において、フィルタ回路 131 a から増幅回路 521 までの配線長 L L 2 は、分岐点 D B 1 にて電源電圧 V D L が分岐されてからフィルタ回路 131 a に入力するまでの配線長 L L 1 よりも短くなる。このように、フィルタ回路 131 a を用いて安定化した電源電圧 V D S を増幅回路 521 に供給するまでの配線長を短くすることで、ノイズの影響を受けにくく、増幅回路 521 を安定して動作させる適切な基板構成が可能になる。

【0086】

演出制御基板 12 では、レセプタクル K R E 2 の端子 T A 2 1 ~ T A 2 4 にて供給された電源電圧 V C C 2 から、電源電圧 V C L が分岐される。電源電圧 V C L が分岐された後に、フィルタ回路 131 b により電源電圧 V C C を安定化する。電源電圧 V C L は、例えば演出用モータ 60 に含まれる特定のモータや演出用 L E D 61 に含まれる特定の L E D といった、特定の電気部品を駆動するために用いられる直流 5 V の電源電圧である。電源電圧 V C C は、例えば演出制御用 C P U 120 といった、所定の電気回路を駆動するために用いられる直流 5 V の直流電源である。このように、フィルタ回路 131 b は、1 の電源電圧 V C C 2 を、電源電圧 V C L と電源電圧 V D D とに分岐した後の電源電圧 V D D を安定化する。

20

【0087】

演出制御基板 12 では、レセプタクル K R E 2 の端子 T A 2 7、T A 2 8 にて供給された電源電圧 V D D 3 を、フィルタ回路 131 c により安定化した後に、電源電圧 V D C を供給可能に分岐させる。電源電圧 V D C は、電源断の発生を監視するために用いられる直流 12 V の電源電圧である。また、電源電圧 V D D 3 は、フィルタ回路 131 c により安定化した後に、降圧コンバータ回路 132 に入力される。降圧コンバータ回路 132 は、1 入力 2 出力の直流電圧を変換する回路である。図 11 に示す降圧コンバータ回路 132 は、直流 12 V の電源電圧 V D D 3 をフィルタ回路 131 c により安定化した電圧が入力されて、直流 1.05 V の電源電圧と、直流 3.3 V の電源電圧とに変換して出力する。降圧コンバータ回路 132 の出力部は、直流 1.05 V の電源電圧を供給する電源ライン L 10 と、直流 3.3 V の電源電圧を供給する電源ライン L 33 とに接続されている。直流 1.05 V の電源電圧は、例えば表示制御部 123 に含まれるグラフィックスプロセッサといった、所定の電気回路を駆動するために用いられる。直流 3.3 V の電源電圧は、例えば R O M 121 や表示制御部 123 に含まれる画像データメモリといった、所定の電気回路を駆動するために用いられる。直流 3.3 V の電源電圧は、レギュレータ回路 133 にも入力される。レギュレータ回路 133 は、例えば L D O (Low Drop-Out) レギュレータなどのシリーズレギュレータといったリニア方式の安定化電源回路であればよく、直流 3.3 V の電源電圧が入力されて、直流 1.5 V の電源電圧に変換して出力する。レギュレータ回路 133 の出力部は、直流 1.5 V の電源電圧を供給する電源ライン L 15 に接続されている。直流 1.5 V の電源電圧は、例えば R A M 122 といった、所定の電気回路を駆動するために用いられる。

30

40

【0088】

図 14 は、フィルタ回路 131 a ~ 131 c の構成例を示している。図 14 (A) は、

50

電源電圧 V_{DS} に対応するフィルタ回路 131a の構成例を示している。図 14 (B) は、電源電圧 V_{CC} に対応するフィルタ回路 131b の構成例を示している。図 14 (C) は、電源電圧 V_{DC} に対応するフィルタ回路 131c の構成例を示している。

【0089】

図 14 (A) に示すフィルタ回路 131a は、三端子コンデンサ 85a、バイパスコンデンサ C10、C11、電解コンデンサ C1 を用いて構成されていけばよい。バイパスコンデンサ C10、C11 は、電解コンデンサ C1 と比較して、高周波のノイズを防止するノイズ対策用の電気部品であり、デカップリングコンデンサともいう。電解コンデンサ C1 は、バイパスコンデンサ C10、C11 と比較して、低周波のノイズを防止するノイズ対策用の電気部品である。三端子コンデンサ 85a の入力端子 (IN) は、フィルタ回路 131a の入力部となり、直流 12V の電源電圧 V_{DD2} が供給される。三端子コンデンサ 85a の出力端子 (OUT) は、フィルタ回路 131a の出力部となり、電圧が安定化された直流 12V の電源電圧 V_{DS} を供給する。三端子コンデンサ 85a の接地端子 (GND) は、接地 (グラウンドラインに接続) されている。三端子コンデンサ 85a の出力端子と接地端子との間には、 $0.1\mu F$ のバイパスコンデンサ C10、 $47\mu F$ のバイパスコンデンサ C11、 $1000\mu F$ の電解コンデンサ C1 が、接続されている。

10

【0090】

図 14 (B) に示すフィルタ回路 131b は、三端子コンデンサ 85b、バイパスコンデンサ C12、C13、電解コンデンサ C2 を用いて構成されていけばよい。バイパスコンデンサ C12、C13 は、電解コンデンサ C2 と比較して、高周波のノイズを防止するノイズ対策用の電気部品である。電解コンデンサ C2 は、バイパスコンデンサ C12、C13 と比較して、低周波のノイズを防止するノイズ対策用の電気部品である。三端子コンデンサ 85b の入力端子 (IN) は、フィルタ回路 131b の入力部となり、直流 5V の電源電圧 V_{CC2} が供給される。三端子コンデンサ 85b の出力端子 (OUT) は、フィルタ回路 131b の出力部となり、電圧が安定化された直流 5V の電源電圧 V_{CC} を供給する。三端子コンデンサ 85b の接地端子 (GND) は、接地 (グラウンドラインに接続) されている。三端子コンデンサ 85b の出力端子と接地端子との間には、 $0.1\mu F$ のバイパスコンデンサ C12、 $47\mu F$ のバイパスコンデンサ C13、 $1000\mu F$ の電解コンデンサ C2 が、接続されている。

20

【0091】

図 14 (C) に示すフィルタ回路 131c は、三端子コンデンサ 85c、バイパスコンデンサ C14、電解コンデンサ C3 を用いて構成されていけばよい。バイパスコンデンサ C14 は、電解コンデンサ C3 と比較して、高周波のノイズを防止するノイズ対策用の電気部品である。電解コンデンサ C3 は、バイパスコンデンサ C14 と比較して、低周波のノイズを防止するノイズ対策用の電気部品である。三端子コンデンサ 85c の入力端子 (IN) は、フィルタ回路 131c の入力部となり、直流 12V の電源電圧 V_{DD3} が供給される。三端子コンデンサ 85c の出力端子 (OUT) は、フィルタ回路 131c の出力部となり、電圧が安定化された直流 12V の電源電圧 V_{DC} を供給する。三端子コンデンサ 85c の接地端子 (GND) は、接地 (グラウンドラインに接続) されている。三端子コンデンサ 85c の出力端子と接地端子との間には、 $0.1\mu F$ のバイパスコンデンサ C14、 $1000\mu F$ の電解コンデンサ C3 が、接続されている。

30

40

【0092】

フィルタ回路 131a ~ 131c は、各電源経路の電圧を安定化する安定化回路として機能する。例えばフィルタ回路 131a は、電源ライン L_{DS} により供給される直流 12V の電源電圧 V_{DS} を安定化する。フィルタ回路 131b は、電源ライン L_{CC} により供給される直流 5V の電源電圧 V_{CC} を安定化する。フィルタ回路 131c は、電源ライン L_{DC} により供給される直流 12V の電源電圧を安定化する。演出制御基板 12 には、フィルタ回路 131a ~ 131c の他にも、各種電源電圧におけるノイズの発生を防止するノイズ防止回路が設けられてもよい。

【0093】

50

図 15 は、演出制御基板 12 に設けられるノイズ防止回路の構成例を示している。図 15 (A) は、電源電圧 V_{DL} という LED 用 DC 12 V (直流 12 V) に対応するノイズ防止回路 135 a の構成例を示している。図 15 (B) は、電源電圧 V_{CL} という LED / モータ用 DC 5 V (直流 5 V) に対応するノイズ防止回路 135 b の構成例を示している。図 15 (C) は、電源電圧 V_{CC} という IC 用 DC 5 V (直流 5 V) や直流 3.3 V の電源電圧という IC 用 DC 3.3 V (直流 3.3 V) に対応するノイズ防止回路 135 c の構成例を示している。

【0094】

図 15 (A) に示すノイズ防止回路 135 a は、直列接続されたコンデンサ C20 および抵抗 R20 と、直列接続されたコンデンサ C21 および抵抗 R21 と、直列接続されたコンデンサ C22 および抵抗 R22 とを用いて構成されていればよい。これらの構成は、いずれも電源電圧 V_{DL} を供給する電源ライン L_{DL} と接地電圧を提供する接地端子 (グランドライン) とに接続されていればよい。コンデンサ C20、C21、C22 は、いずれも 0.1 μ F のバイパスコンデンサであればよい。抵抗 R20、R21、R22 は、いずれも 22 の抵抗値を有するものであればよい。

【0095】

図 15 (B) に示すノイズ防止回路 135 b は、直列接続されたコンデンサ C23 および抵抗 R23 と、直列接続されたコンデンサ C24 および抵抗 R24 とを用いて構成されていればよい。これらの構成は、いずれも電源電圧 V_{CL} を供給する電源ライン L_{CL} と接地電圧を提供する接地端子 (グランドライン) とに接続されていればよい。コンデンサ C23、C24 は、いずれも 0.1 μ F のバイパスコンデンサであればよい。抵抗 R23、R24 は、いずれも 22 の抵抗値を有するものであればよい。

【0096】

図 15 (C) に示すノイズ防止回路 135 c は、コンデンサ C25 ~ C28 を用いて構成されていればよい。コンデンサ C25 は、電源電圧 V_{CC} を供給する電源ライン L_{CC} と接地電圧を提供する接地端子 (グランドライン) とに接続されていればよい。コンデンサ C26、C27、C28 は、いずれも直流 3.3 V の電源電圧を供給する電源ライン L₃₃ と接地電圧を提供する接地端子 (グランドライン) とに接続されていればよい。コンデンサ C25 ~ C28 は、いずれも 0.1 μ F のバイパスコンデンサであればよい。

【0097】

図 15 (A) に示すノイズ防止回路 135 a では、コンデンサ C20、C21、C22 に加え、抵抗 R20、R21、R22 が用いられている。図 15 (B) に示すノイズ防止回路 135 b では、コンデンサ C23、C24 に加え、抵抗 R23、R24 が用いられている。その一方で、図 15 (C) に示すノイズ防止回路 135 c では、コンデンサ C25 ~ C28 が用いられ、抵抗は用いられていない。このように、ノイズ防止回路 135 a、135 b では、ノイズ防止回路 135 c とは異なる回路素子として、抵抗 R20、R21、R22 や、抵抗 R23、R24 が、用いられている。

【0098】

図 15 (A) に示すノイズ防止回路 135 a により安定化される電源電圧 V_{DL} は、例えば演出用 LED 61 に含まれる特定の LED といった、特定の電気部品を駆動するために用いられる。電源ライン L_{DL} は、例えば演出用 LED 61 に含まれる特定の LED といった、特定の電気部品を駆動するための電源電圧 V_{DL} を供給する。図 15 (B) に示すノイズ防止回路 135 b により安定化される電源電圧 V_{CL} は、例えば演出用モータ 60 に含まれる特定のモータや演出用 LED 61 に含まれる特定の LED といった、特定の電気部品を駆動するために用いられる。電源ライン L_{CL} は、例えば演出用モータ 60 に含まれる特定のモータや演出用 LED 61 に含まれる特定の LED といった、特定の電気部品を駆動するための電源電圧 V_{CL} を供給する。図 15 (C) に示すノイズ防止回路 135 c により安定化される電源電圧 V_{CC} と直流 3.3 V の電源電圧は、例えば演出制御用 CPU 120 や ROM 121 あるいは表示制御部 123 に含まれる画像データメモリといった、特定の制御回路を含む電気回路を駆動するために用いられる。電源ライン L_{CC}

は、例えば演出制御用CPU120といった、特定の制御回路を含む電気回路を駆動するための電源電圧VCCを供給する。電源ラインL33は、例えばROM121あるいは表示制御部123の画像データメモリといった、特定の制御回路を含む電気回路を駆動するための直流3.3Vの電源電圧を供給する。このように、モータやLEDなど特定の電気部品を駆動するための電源電圧に対応するノイズ防止回路135a、135bでは、CPUやROMなど特定の電気回路を駆動するための電源電圧に対応するノイズ防止回路135cとは異なる回路素子として、抵抗R20、R21、R22や、抵抗R23、R24が、用いられている。

【0099】

演出用モータ60に含まれる特定のモータや演出用LED61に含まれる特定のLEDのような電流駆動型の回路素子を用いた負荷回路では、負荷回路の過渡現象により過大な突入電流が発生して、電気部品が破損してしまうおそれがある。そこで、ノイズ防止回路135aでは、コンデンサC20に抵抗R20を直列接続し、コンデンサC21に抵抗R21を直列接続し、コンデンサC22に抵抗R22を直列接続する。また、ノイズ防止回路135bでは、コンデンサC23に抵抗R23を直列接続し、コンデンサC24に抵抗R24を直列接続する。なお、電源電圧VDLが安定しているときには、コンデンサC20、C21、C22が充電状態となり、抵抗R20、R21、R22は非導通状態となるので、電力損失の発生を防止できる。電源電圧VCLが安定しているときには、コンデンサC23、C24が充電状態となり、抵抗R23、R24は非導通状態となるので、電力損失の発生を防止できる。その一方で、演出制御用CPU120やROM121あるいは表示制御部123の画像データメモリなどの半導体集積回路では、例えばCMOS回路といった、電圧駆動型の回路素子が用いられ、入力インピーダンスが比較的に大きくなる。そのため、回路の過渡現象による突入電流は発生しにくい。そのため、ノイズ防止回路135cでは、コンデンサC25～C28を用いる一方で、抵抗を用いる必要はない。こうして、電源電圧を供給する対象となる回路や電気部品の特性に応じて異なる回路素子を用いたノイズ防止回路を構成することにより、基板容積の増大や製造コストの増加を防止しつつ、ノイズの発生を防止する適切な基板構成が可能になる。

【0100】

図16は、電源電圧VDCを用いる電源監視回路140を示している。演出制御基板12では、電源電圧VDCが電源断の発生を監視するために用いられる。電源監視回路140は、例えば停電監視リセットモジュールICを用いて構成され、電源断信号を出力可能な電源監視手段を実現する回路である。例えば電源監視回路140は、電源電圧VDCが所定値（例えば10V）を超えると、オフ状態（ハイレベル）の電源断信号を出力する。その一方で、電源電圧VDCが所定値以下になった期間が、予め定められた待機時間以上継続したときに、オン状態（ローレベル）の電源断信号を出力する。電源監視回路140から出力された電源断信号は、演出制御用CPU120へと伝送される。

【0101】

電源断信号を出力するための監視対象となる電源電圧VDCは、直流1.05Vの電源電圧や直流3.3Vの電源電圧、直流1.5Vの電源電圧を生成するために用いられる。直流1.05Vの電源電圧は、例えば表示制御部123に含まれるグラフィックスプロセッサといった、所定の電気回路を駆動するために用いられる。直流3.3Vの電源電圧は、例えばROM121や表示制御部123に含まれる画像データメモリといった、所定の電気回路を駆動するために用いられる。直流1.5Vの電源電圧は、例えばRAM122といった、所定の電気回路を駆動するために用いられる。こうした電気回路に供給される電源電圧の生成に用いられる電源電圧VDCを監視対象とすることにより、電気回路の動作状態が不安定となる以前に、電源断信号を出力する（オン状態にする）ことができるので、各種電気回路における誤動作を防止できる。

【0102】

演出制御基板12では、レセプタクルKRE2の端子TA27、TA28にて供給された電源電圧VDD3を、フィルタ回路131cにより安定化した後に、降圧コンバータ回

10

20

30

40

50

路 1 3 2 に入力する。降圧コンバータ回路 1 3 2 は、入力電圧を用いて、直流 1 . 0 5 V の電源電圧と、直流 1 . 0 5 V よりも高い直流 3 . 3 V の電源電圧とを生成する。直流 3 . 3 V の電源電圧は、レギュレータ回路 1 3 3 に入力される。レギュレータ回路 1 3 3 は、入力電圧を用いて、直流 1 . 5 V の電源電圧を生成する。直流 1 . 5 V の電源電圧は、直流 1 . 0 5 V よりも高いが直流 3 . 3 V よりも低い電源電圧となる。このように、降圧コンバータ回路 1 3 2 およびレギュレータ回路 1 3 3 を用いて、直流 1 . 0 5 V の電源電圧と、直流 1 . 0 5 V よりも高い直流 1 . 5 V の電源電圧と、直流 1 . 5 V よりも高い直流 3 . 3 V の電源電圧とを生成することができ、降圧コンバータ回路 1 3 2 は、直流 1 . 0 5 V の電源電圧と、直流 3 . 3 V の電源電圧とを出力する一方で、レギュレータ回路 1 3 3 は、直流 1 . 5 V の電源電圧を出力する。

10

【 0 1 0 3 】

電源電圧 V D D 3 を、フィルタ回路 1 3 1 c により安定化した後に、分岐させた直流 1 2 V の電源電圧 V D C は、電源断の発生を監視する電源監視回路 1 4 0 に供給される。したがって、降圧コンバータ回路 1 3 2 の入力電圧は、直流 1 2 V の電源電圧 V D C と共通であり、降圧コンバータ回路 1 3 2 の入力電圧が電源監視回路 1 4 0 の監視対象になる。なお、電源電圧 V D C を分岐させた後において、降圧コンバータ回路 1 3 2 の入力側に、所定容量（例えば 4 7 μ F）のバイパスコンデンサが接続されてもよい。

【 0 1 0 4 】

降圧コンバータ回路 1 3 2 およびレギュレータ回路 1 3 3 を用いて生成される電源電圧のうち、電圧値が最も小さい低電圧となる直流 1 . 0 5 V の電源電圧は、例えば表示制御部 1 2 3 のグラフィックスプロセッサといった、特定のマイクロプロセッサに供給される。なお、直流 1 . 0 5 V の電源電圧は、表示制御部 1 2 3 のグラフィックスプロセッサに供給されるものに限定されず、例えば演出制御用 C P U 1 2 0 その他に任意のマイクロプロセッサに供給されてもよい。

20

【 0 1 0 5 】

降圧コンバータ回路 1 3 2 およびレギュレータ回路 1 3 3 を用いて生成される電源電圧のうち、電圧値が最も大きく高電圧となる直流 3 . 3 V の電源電圧は、例えば R O M 1 2 1 や表示制御部 1 2 3 の画像データメモリなどに供給される。R O M 1 2 1 は、直流 1 . 5 V の電源電圧により駆動する電気部品よりも先に起動可能であればよい。

【 0 1 0 6 】

降圧コンバータ回路 1 3 2 およびレギュレータ回路 1 3 3 を用いて生成される電源電圧のうち、直流 1 . 0 5 V よりも高く直流 3 . 3 V よりも低い直流 1 . 5 V の電源電圧は、例えば R A M 1 2 2 に供給される。R A M 1 2 2 は、例えば D D R（Double Data Rate）方式で記憶や読出が可能な一時記憶メモリであり、S I M M（Single In-line Memory Module）や D I M M（Dual In-line Memory Module）といった、メモリモジュールとして機能する基板を構成する。このような R A M 1 2 2 を構成する基板は、演出制御基板 1 2 に着脱自在に接続可能な別基板として構成されてもよい。この場合、直流 1 . 5 V の電源電圧は、演出制御基板 1 2 とは異なる基板に供給されることになる。

30

【 0 1 0 7 】

降圧コンバータ回路 1 3 2 およびレギュレータ回路 1 3 3 に代えて、1 入力 3 出力の降圧コンバータ回路を用いた場合には、特別な専用回路が必要になり、製造コストが増加するおそれがある。また、単一の回路における発熱量が増大して、電気回路が破損してしまうおそれがある。そこで、降圧コンバータ回路 1 3 2 では、フィルタ回路 1 3 1 c により安定化した電源電圧 V D D 3（電源電圧 V D C でも同様）が入力されて、直流 1 . 0 5 V の電源電圧と、直流 3 . 3 V の電源電圧とを出力する。レギュレータ回路 1 3 3 では、直流 3 . 3 V の電源電圧が入力されて、直流 1 . 5 V の電源電圧を出力する。これにより、製造コストの増加を防止するとともに、電気回路での発熱を分散する適切な基板構成が可能になる。

40

【 0 1 0 8 】

降圧コンバータ回路 1 3 2 に供給される電圧と同一または略同一の電源電圧 V D C は、

50

電源監視回路 140 に供給され、電源断の発生が監視される。こうして、降圧コンバータ回路 132 およびレギュレータ回路 133 による各種電源電圧の生成に用いられる電源電圧 VDC を、電源監視回路 140 の監視対象とするので、例えば表示制御部 123 のグラフィックスプロセッサといった、パチンコ遊技機 1 における演出を実行するために重要な電気回路の動作状態が不安定となる以前に、電源断の発生を検出する適切な基板構成が可能になる。

【0109】

降圧コンバータ回路 132 から出力された直流 1.05V の電源電圧は、例えば表示制御部 123 のグラフィックスプロセッサといった、特定のマイクロプロセッサに供給される。降圧コンバータ回路 132 から直流 1.05V の電源電圧を出力させることで、電源断が発生した場合に、レギュレータ回路 133 から出力させた構成よりも長時間が経過するまで直流 1.05V の電源電圧を維持することができる。これにより、電源断が発生した場合に、例えば表示制御部 123 のグラフィックスプロセッサといった、パチンコ遊技機 1 における演出を実行するために重要な電気回路の動作を可能な限り継続させる適切な基板構成が可能になる。

10

【0110】

降圧コンバータ回路 132 から出力された直流 3.3V の電源電圧は、例えば ROM 121 に供給され、レギュレータ回路 133 から出力される直流 1.5V の電源電圧により駆動する RAM 122 などの電気部品よりも先に起動可能となる。これにより、電源投入された場合に、例えば演出制御用 CPU 120 により ROM 121 の記憶データを即座に読出できる適切な基板構成が可能になる。

20

【0111】

レギュレータ回路 133 から出力された直流 1.5V の電源電圧は、例えば RAM 122 といった、演出制御基板 12 とは異なる基板として構成されたものに供給されてもよい。このように、演出制御基板 12 とは異なる基板に供給される直流 1.5V の電源電圧を、降圧コンバータ回路 132 とは異なるレギュレータ回路 133 から出力させることで、製造コストの増加を防止するとともに、電気回路での発熱を分散する適切な基板構成が可能になる。

【0112】

(特徴部 30AK に関する説明)

30

図 17 は、本実施形態の特徴部 30AK に関し、主基板 11 における一方の基板面(表面)にて、CPU 103 と RAM 102 とを接続する配線のパターンが形成された部分の構成例を示している。主基板 11 では、例えば RAM 102 と CPU 103 といった、複数の電気部品を複数の信号配線により接続するために、複数の信号配線を構成する配線のパターンが形成されている。CPU 103 は、パチンコ遊技機 1 における遊技の制御に関して、所定の処理を実行可能に構成された電気部品であり、RAM 102 は CPU 103 による処理の実行に関する情報を記憶可能に構成された電気部品である。

【0113】

複数の信号配線を構成する配線のパターンに対し、それらの周囲あるいは信号配線間における領域にて、1 または複数のグランド導体が配置されている。グランド導体は、基準グランドや特性インピーダンス調整用グランドとして機能し、グランド電圧に維持される。図 17 に示す構成例では、複数のグランド導体として、複数の信号配線の周囲における領域にグランド導体 30AK10G およびグランド導体 30AK11G が配置され、複数の信号配線間における領域にグランド導体 30AK20G が配置されている。このように、複数の信号配線を構成する配線のパターンが設けられていない空白領域となる空域部分には、1 または複数のグランド導体が設けられていてもよい。これにより、複数の信号配線から放射される電磁波ノイズや信号配線間での電磁波ノイズによる電磁妨害を、防止あるいは抑制できる。

40

【0114】

なお、複数の信号配線の周囲および信号配線間における双方の領域に複数のグランド導

50

体が配置されるものに限定されず、複数の信号配線の周囲または信号配線間における一方の領域にのみグランド導体が配置されるものであってもよい。あるいは、このようなグランド導体が配置されないものであってもよい。

【0115】

図18は、図17に示した複数の信号配線を構成する配線のパターンについて、より詳細に説明するための領域や区間を示している。図18に示す領域30AK01Rは、複数の信号配線がCPU103に接続される側の端部における領域である。図18に示す領域30AK10Rは、複数の信号配線がいずれも直線形状または略直線形状で互いに平行または略平行な第1形状となる領域であり、図18に示す領域30AK11Rと領域30AK12Rは、少なくとも一部の信号配線が直線形状および略直線形状とは異なる形状で他の信号配線と平行および略平行ではない第2形状となる領域である。図18に示す区間30AK0SCでは、複数の信号配線のうち一部の信号配線が最短または略最短の距離で接続する短距離パターンと短距離パターンに含まれない信号配線が短距離パターンよりも長い距離で接続する長距離パターンとが配置されている。

10

【0116】

図19は、図18に示された領域30AK01Rの拡大図である。図19に示す領域30AK01Rにおいて、複数の信号配線を構成する配線のパターンは、パターン30AK10D~30AK13Dと、パターン30AK10CKと、パターン30AK10CSと、パターン30AK10RSと、パターン30AK10A~30AK14Aとを含んでいる。

20

【0117】

図20は、図19に示された配線のパターンに対応して、信号種類、信号同期の有無、蛇行形状の有無についての設定例を示している。図20に示す信号種類は、各配線のパターンが構成する信号配線で伝送される電気信号の内容(用途)を示している。図20に示す信号同期は、他の信号配線で伝送される電気信号に対する同期の有無を示している。図20に示す蛇行形状は、RAM102とCPU103との間を接続する各配線のパターンについて、直線形状および略直線形状とは異なる蛇行形状となる部分が設けられているか否かを示している。蛇行形状は、ミアンダ形状やジグザグ形状、あるいは折返し形状とも称され、所定区間における信号配線の延設方向に対し、信号配線が繰り返し折り曲げられることにより、例えば延設方向に直交あるいは略直交する方向に折返し往復する形状であればよい。

30

【0118】

図20に示す設定例において、配線のパターン30AK10D~30AK13Dは、いずれもデータ信号を伝送するための信号配線を構成する。各信号配線で伝送されるデータ信号は、例えばクロック信号および他の信号配線で伝送されるデータ信号といった、他の信号配線で伝送される信号と同期して伝送される。配線のパターン30AK10CKは、クロック信号を伝送するための信号配線を構成する。クロック信号は、例えばデータ信号やアドレス信号、チップセレクト信号といった、他の信号配線で伝送される信号と同期して伝送される。配線のパターン30AK10CSは、チップセレクト信号を伝送するための信号配線を構成する。チップセレクト信号は、例えばクロック信号といった、他の信号配線で伝送される信号と同期して伝送される。配線のパターン30AK10RSは、リセット信号を伝送するための信号配線を構成する。リセット信号は、他の信号配線で伝送される信号とは同期しない非同期で伝送される。配線のパターン30AK10A~30AK14Aは、いずれもアドレス信号を伝送するための信号配線を構成する。各信号配線で伝送されるアドレス信号は、例えばクロック信号および他の信号配線で伝送されるアドレス信号といった、他の信号配線で伝送される信号と同期して伝送される。

40

【0119】

他の信号配線で伝送される信号と同期して伝送されるデータ信号、クロック信号、チップセレクト信号、アドレス信号のうちデータ信号を伝送するための信号配線を構成する配線のパターン30AK10D~30AK13Dには、蛇行形状がない配線のパターン30

50

A K 1 0 D が含まれている。配線のパターン 3 0 A K 1 0 D が構成する信号配線で伝送されるデータ信号とは異なるデータ信号、クロック信号、チップセレクト信号、アドレス信号を伝送するための信号配線を構成する配線のパターンは、少なくとも一部分が直線形状および略直線形状とは異なる形状としての蛇行形状となっている。

【 0 1 2 0 】

配線のパターン 3 0 A K 1 0 D が構成するデータ信号を伝送するための信号配線は、他のデータ信号、クロック信号、チップセレクト信号、アドレス信号を伝送するための信号配線に比べて、R A M 1 0 2 と C P U 1 0 3 における接続端子間の距離が長くなっている。そこで、配線のパターン 3 0 A K 1 0 D が構成する信号配線で伝送されるデータ信号とは異なるデータ信号、クロック信号、チップセレクト信号、アドレス信号を伝送するための信号配線を構成する配線のパターンは、少なくとも一部分が蛇行形状となることにより、各信号配線の配線長が同一または略同一となる。その一方で、配線のパターン 3 0 A K 1 0 D には蛇行形状を設ける必要がない。

10

【 0 1 2 1 】

このように、同期信号を伝送するための信号配線のうち複数の電気部品における接続端子間の距離が他の接続端子間の距離と比べて長くなる信号配線は、例えば蛇行形状となる配線部分といった、直線形状および略直線形状とは異なる形状となる配線部分を含まないように、配線のパターンが形成されていればよい。逆にいうと、直線形状または略直線形状などの形状となる一方で蛇行形状のような直線形状および略直線形状とは異なる形状を含まない配線のパターンが構成する信号配線は、蛇行形状のような直線形状および略直線形状とは異なる形状を含む配線のパターンが構成する信号配線と比較して、複数の電気部品における接続端子間の距離が長い。あるいは、同期信号を伝送するための信号配線のうち複数の電気部品における接続端子間の距離が他の接続端子間の距離と比べて長くなる信号配線は、例えば蛇行形状となる配線部分といった、他の信号配線と平行および略平行な形状とは異なる形状となる配線部分を含まないように、配線のパターンが形成されていればよい。逆にいうと、他の信号配線と平行または略平行な形状となる一方で蛇行形状のような平行および略平行な形状とは異なる形状を含まない配線のパターンが構成する信号配線は、蛇行形状のような他の信号配線と平行および略平行な形状とは異なる形状を含む配線のパターンが構成する信号配線と比較して、複数の電気部品における接続端子間の距離が長い。これにより、各信号配線の配線長を同一または略同一とし、複数の信号配線で伝送される信号の遅延時間差（スキュー）が発生することを、防止あるいは抑制できる。複数の信号配線で伝送される信号の遅延時間差を減少させることにより、複数の信号配線で伝送される信号の信頼性を向上させることができる。

20

30

【 0 1 2 2 】

配線のパターン 3 0 A K 1 0 R S には、蛇行形状が設けられていない。配線のパターン 3 0 A K 1 0 R S は、非同期信号であるリセット信号を伝送するための信号配線を構成する。リセット信号などの非同期信号を伝送する場合には、他の信号配線で伝送される信号との遅延時間差を考慮する必要がない。そこで、リセット信号を伝送するための信号配線を構成する配線のパターン 3 0 A K 1 0 R S のように、非同期信号が伝送される信号配線を構成する配線のパターンには蛇行形状を設けない。配線のパターンに蛇行形状を設けないようにすれば、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

40

【 0 1 2 3 】

蛇行形状を設けない配線のパターンとして、グラウンド電圧に維持されるダミー配線を構成する配線のパターンが配置されてもよい。例えば配線のパターン 3 0 A K 1 0 R S が構成する信号配線では、リセット信号が伝送されることに代えて、グラウンド電圧に維持されてもよい。配線のパターン 3 0 A K 1 0 R S は、データ信号を伝送するための信号配線を構成する配線のパターン 3 0 A K 1 0 D ~ 3 0 A K 1 3 D、クロック信号を伝送するための信号配線を構成する配線のパターン 3 0 A K 1 0 C K、チップセレクト信号を伝送するための信号配線を構成する配線のパターン 3 0 A K 1 0 C S で構成される一群のパターン

50

と、アドレス信号を伝送するための信号配線を構成する配線のパターン 30AK10A ~ 30AK14A で構成される一群のパターンとの間に配置されている。配線のパターン 30AK10RS のような他の信号配線間に配置される信号配線をグラウンド電圧に維持されるダミー配線とすることにより、複数の信号配線での電磁波ノイズによる電磁妨害の防止あるいは抑制が図られる。蛇行形状を設けない配線のパターンとしては、グラウンド電圧に維持されるダミー配線に代えて、あるいはグラウンド電圧に維持されるダミー配線とともに、電源電圧に維持される配線のパターンが配置されてもよい。例えば配線のパターン 30AK10RS が構成する信号配線では、リセット信号が伝送されることに代えて、電源電圧に維持されてもよい。なお、電源電圧に維持される配線のパターンは、他の信号配線を構成する配線のパターンと近接して配置すると、それぞれの信号配線どうしの電磁結合などにより、電磁波ノイズが発生するおそれがある。そこで、電源電圧に維持される配線のパターンを配置する場合には、グラウンド電圧に維持される配線のパターンを配置する場合と比較して、信号配線からの距離が長くなるように、各配線のパターンが形成されてもよい。これにより、信号配線での電磁波ノイズによる電磁妨害の防止あるいは抑制が図られる。

10

【0124】

図21は、図18に示された領域30AK10Rの拡大図である。領域30AK10Rには、配線のパターン30AK10CK、30AK10CS、30AK10RS、30AK10A ~ 14A が形成されている。これらの配線のパターンは、領域30AK10Rにおいて、複数の信号配線がいずれも直線形状または略直線形状で互いに平行または略平行な形状となるように形成されている。このように、領域30AK10Rでは、複数の信号配線を構成する配線のパターンがいずれも直線形状または略直線形状となるように形成され、複数の信号配線が互いに平行または略平行な形状となるように配線のパターンが形成されている。

20

【0125】

図22は、図18に示された領域30AK11Rの拡大図である。領域30AK11Rには、領域30AK10Rと同じく、配線のパターン30AK10CK、30AK10CS、30AK10RS、30AK10A ~ 14A が形成されている。これらの配線のパターンは、領域30AK11Rにおいて、少なくとも1の信号配線が直線形状または略直線形状となるように形成されている一方で、他の信号配線が直線形状および略直線形状とは異なる形状となるように形成されている。図22に示す領域30AK11Rにおいて、例えばクロック信号を伝送するための信号配線を構成する配線のパターン30AK10CK、チップセレクト信号を伝送するための信号配線を構成する配線のパターン30AK10CSは、複数の折り曲げ部を含むものの、いずれも直線形状または略直線形状となるように形成されている。また、図22に示す領域30AK11Rにおいて、リセット信号を伝送するための信号配線を構成する配線のパターン30AK10RSは、折り曲げ部を含まない直線形状または略直線形状となるように形成されている。これに対し、図22に示す領域30AK11Rにおいて、アドレス信号を伝送するための信号配線を構成する配線のパターン30AK10A ~ 30AK14Aは、複数の折り曲げ部により蛇行形状が形成され、直線形状および略直線形状とは異なる形状となるように形成されている。

30

40

【0126】

蛇行形状が形成される部分では、例えば複数の折り曲げ部を介することにより、信号配線が本来の延設方向に対して直交する方向へと屈曲されていればよい。各折り曲げ部では、信号配線が直角よりも大きい角度（鈍角）をなすように折り曲げられることにより、信号配線の延設方向が変更された配線のパターンが形成されていればよい。この場合に、各折り曲げ部における折り曲げ量は、直角よりも小さい角度となるように、信号配線が折り曲げられる。蛇行形状が形成される部分では、第1延設方向と、この第1延設方向に対して直交または略直交する第2延設方向とに、信号配線を延設可能とし、第1延設方向の信号配線を構成する配線のパターンと、第2延設方向の信号配線を構成する配線のパターンとの間には、複数の折り曲げ部が設けられていればよい。このように、信号配線の折り曲

50

げ量が所定角度よりも小さい角度となる複数の折り曲げ部を介して信号配線の延設方向が変更される。折り曲げ量を小さくすることにより、折り曲げ部における配線のパターン幅が大きく変化してしまうことを抑制し、伝送路の特性インピーダンスが急変することを防止して、複数の信号配線での電磁波ノイズによる電磁妨害の防止あるいは抑制が図られる。

【 0 1 2 7 】

各信号配線では、折り曲げ部の位置が他の信号配線における折り曲げ部の位置から所定長より長い距離となるように、複数の折り曲げ部が配置されていればよい。所定長は、例えば 2 mm ~ 5 mm の範囲に含まれる一定長といった、基板設計上の観点から予め定められた長さであればよい。信号配線の折り曲げ部では、特性インピーダンスの変化などにより、電磁波ノイズが発生しやすくなる。複数の信号配線に含まれる 1 の信号配線を構成する配線のパターンが形成する折り曲げ部は、複数の信号配線に含まれる他の信号配線を構成する配線のパターンが形成する折り曲げ部と接近して配置されると、各信号配線で伝送される信号が電磁波ノイズの影響を受けやすくなるおそれがある。そこで、複数の信号配線に含まれる 1 の信号配線を構成する配線のパターンが形成する折り曲げ部と、複数の信号配線に含まれる他の信号配線を構成する配線のパターンが形成する折り曲げ部とが、所定長より長い距離となるように間隔をあけて配置することにより、複数の信号配線での電磁波ノイズによる電磁妨害の防止あるいは抑制が図られる。

【 0 1 2 8 】

また、領域 3 0 A K 1 1 R では、少なくとも 1 の信号配線が平行および略平行とは異なる形状となるように形成されている。図 2 2 に示す領域 3 0 A K 1 1 R において、例えばクロック信号を伝送するための信号配線を構成する配線のパターン 3 0 A K 1 0 C K と、チップセレクト信号を伝送するための信号配線を構成する配線のパターン 3 0 A K 1 0 C S は、いずれも複数の折り曲げ部を介しながら、全体として互いの信号配線が平行または略平行な形状となるように形成されている。これに対し、図 2 2 に示す領域 3 0 A K 1 1 R において、アドレス信号を伝送するための信号配線を構成する配線のパターン 3 0 A K 1 0 A ~ 3 0 A K 1 4 A は、複数の折り曲げ部により蛇行形状が形成されているので、全体として互いの信号配線が平行または略平行とは異なる形状となるように形成されている。

【 0 1 2 9 】

図 2 2 に示す領域 3 0 A K 1 1 R では、複数の信号配線のうち少なくとも 1 の信号配線が、平行および略平行な形状とは異なる蛇行形状などの形状となっている。この領域 3 0 A K 1 1 R において、信号配線を構成する配線のパターンに近接するスペース領域 3 0 A K 0 S P には、少なくとも信号配線と同一の基板上で導体が設けられていない。スペース領域 3 0 A K 0 S P は、例えばアドレス信号を伝送するための信号配線を構成する配線のパターン 3 0 A K 1 0 A ~ 3 0 A K 1 4 A のうち領域 3 0 A K 1 1 R にて蛇行形状が設けられた配線のパターン 3 0 A K 1 0 A ~ 3 0 A K 1 3 A に近接している。スペース領域 3 0 A K 0 S P には導体が設けられていないことにより、複数の信号配線での電磁波ノイズによる電磁妨害の防止あるいは抑制が図られる。蛇行形状となる配線のパターンに近接する領域に導体が設けられている場合には、信号配線から電磁波が放射される可能性があり、信号配線と導体との電磁結合などにより、電磁波ノイズが発生するおそれがある。そこで、例えばスペース領域 3 0 A K 0 S P のように、蛇行形状が設けられた配線のパターンに近接する領域には導体が設けられないことで、複数の信号配線での電磁波ノイズによる電磁妨害の防止あるいは抑制が図られる。

【 0 1 3 0 】

図 2 3 は、多層配線基板として形成された主基板 1 1 の構成例を示す断面図である。図 2 3 に示す主基板 1 1 は、合成樹脂を重ねて形成された多層構造を有し、各層の表面または内層には様々な配線のパターンを形成可能とされている。このような多層構造を有する主基板 1 1 に形成された配線のパターンを介して、例えば R A M 1 0 2 と C P U 1 0 3 といった、複数の電子部品が電氣的に接続される。図 2 3 に示す主基板 1 1 の多層構造は、

10

20

30

40

50

表面層 30AK1S と、グランド層 30AK1L と、電源層 30AK2L と、配線層 30AK3L と、電源層 30AK4L と、裏面層 30AK2S とを含んでいる。

【0131】

主基板 11 における一方の基板面となる表面には、表面層 30AK1S が設けられ、信号配線を構成する配線のパターン 30AK10P およびパターン 30AK11P が形成されている。主基板 11 における他方の基板面となる裏面には、裏面層 30AK2S が設けられ、信号配線を構成する配線のパターン 30AK20P が形成されている。主基板 11 の表面層 30AK1S に形成された配線のパターン 30AK10P は、主基板 11 の表面層 30AK1S および裏面層 30AK2S を貫通するスルーホール 30AK1H を介して、裏面層 30AK2S に形成された配線のパターン 30AK20P と電氣的に接続されている。主基板 11 の表面層 30AK1S に形成された配線のパターン 30AK11P は、主基板 11 の表面層 30AK1S および裏面層 30AK2S を貫通するスルーホール 30AK2H を介して、裏面層 30AK2S に形成された配線のパターン 30AK20P と電氣的に接続されている。このように、主基板 11 には、一方の基板面となる表面に設けられた表面層 30AK1S において信号配線を構成する配線のパターン 30AK10P およびパターン 30AK11P と、他方の基板面となる裏面に設けられた裏面層 30AK2S において信号配線を構成する配線のパターン 30AK20P とを、電氣的に接続可能なスルーホール 30AK1H およびスルーホール 30AK2H が設けられている。

10

【0132】

図 23 に示す RAM 102 と CPU 103 を接続する複数の信号配線に含まれる各信号配線の配線長は、表面層 30AK1S に形成された配線のパターン 30AK10P およびパターン 30AK11P と、裏面層 30AK2S に形成された配線のパターン 30AK20P とが構成する信号配線の配線長だけでなく、スルーホール 30AK1H およびスルーホール 30AK2H の長さを含めて、同一または略同一となる。図 23 に示す多層構造を有する主基板 11 において、スルーホール 30AK1H およびスルーホール 30AK2H の長さを含めて、各信号配線の配線長を同一または略同一とし、複数の信号配線で伝送される信号の遅延時間差が発生することを、防止あるいは抑制できる。主基板 11 のような多層配線基板において複数の信号配線で伝送される信号の遅延時間差を減少させることにより、複数の信号配線で伝送される信号の信頼性を向上させることができる。

20

【0133】

図 23 に示す多層構造を有する主基板 11 において、表面層 30AK1S に隣接する導体層として、グランド層 30AK1L が設けられている。グランド層 30AK1L には、1 または複数のグランド導体が配置され、グランド導体はグランド電圧に維持される。表面層 30AK1S において信号配線を構成する配線のパターン 30AK10P およびパターン 30AK11P は、少なくともいずれか一方のパターンにおいて、蛇行形状といった、直線形状および略直線形状とは異なる形状で複数の信号配線が平行および略平行な形状とは異なる形状となる領域を含むように形成されていけばよい。このような表面層 30AK1S に隣接する導体層としてのグランド層 30AK1L では、信号の伝送が行われない。配線のパターン 30AK10P およびパターン 30AK11P が形成された表面層 30AK1S に隣接する導体層で信号の伝送が行われないので、配線のパターン 30AK10P およびパターン 30AK11P が構成する複数の信号配線で伝送される信号が電磁波ノイズの影響を受けにくくなり、他の信号配線に電磁波ノイズの影響が及ぶことも、防止あるいは抑制できる。

30

40

【0134】

図 23 に示す多層構造を有する主基板 11 の裏面層 30AK2S において信号配線を構成する配線のパターン 30AK20P が、蛇行形状といった、直線形状および略直線形状とは異なる形状で複数の信号配線が平行および略平行な形状とは異なる形状となる領域を含むように形成されてもよい。このような裏面層 30AK2S に隣接する導体層としての電源層 30AK4L では、信号の伝送が行われない。電源層 30AK4L には、1 または複数の電源導体が配置され、電源導体は電源電圧に維持される。配線のパターン 30AK

50

20Pが形成された裏面層30AK2Sに隣接する導体層で信号の伝送が行われないので、配線のパターン30AK20Pが構成する複数の信号配線で伝送される信号が電磁波ノイズの影響を受けにくくなり、他の信号配線に電磁波ノイズの影響が及ぶことも、防止あるいは抑制できる。主基板11のような多層配線基板において複数の信号配線が設けられる層に隣接する導体層では信号の伝送が行われないことにより、複数の信号配線での電磁波ノイズによる電磁妨害の防止あるいは抑制が図られる。

【0135】

図23に示す多層構造を有する主基板11の配線層30AK3Lにおいて信号配線を構成する配線のパターンが、蛇行形状といった、直線形状および略直線形状とは異なる形状で複数の信号配線が平行および略平行な形状とは異なる形状となる領域を含むように形成されてもよい。このような配線層30AK3Lに隣接する導体層としての電源層30AK2Lや電源層30AK4Lでは、信号の伝送が行われない。主基板11のような多層配線基板において複数の信号配線が設けられる配線層30AK3Lに隣接する導体層では信号の伝送が行われないことにより、複数の信号配線での電磁波ノイズによる電磁妨害の防止あるいは抑制が図られる。ただし、多層配線基板に設けられた内層の導体層である配線層30AK3Lにおいて信号配線を構成する配線のパターンが蛇行形状などの形状となる領域を含むように形成された場合には、信号配線の断線などによる障害が発生した場合に、配線層30AK3Lにおける信号配線の状態を基板の外部から確認することが困難になるおそれがある。これに対し、主基板11の表面層30AK1Sや裏面層30AK2Sといった、主基板11が備える一方の基板面や他方の基板面において信号配線を構成する配線のパターンが蛇行形状などの形状となる領域を含むように形成された場合には、信号配線の断線などによる障害が発生した場合に、表面層30AK1Sや裏面層30AK2Sにおける信号配線の状態を基板の外部から確認しやすい適切な基板構成が可能になる。

【0136】

主基板11の表面層30AK1Sおよび裏面層30AK2Sを貫通するスルーホールは、図23に示すスルーホール30AK1Hおよびスルーホール30AK2Hに限定されず、より多くのスルーホールが設けられ、複数の信号配線における各信号配線の配線長を同一または略同一にするために用いられてもよい。複数の信号配線を構成する配線のパターンのうちには、スルーホール30AK1Hおよびスルーホール30AK2Hのようなスルーホールを介することなく、例えば主基板11の表面層30AK1Sのみに信号配線が配置されるように形成されたパターンが含まれてもよい。配線のパターン30AK10Dが構成するデータ信号を伝送するための信号配線といった、複数の電気部品における接続端子間の距離が他の接続端子間の距離と比べて長くなる信号配線は、スルーホール30AK1Hおよびスルーホール30AK2Hのようなスルーホールを介することなく、主基板11の表面層30AK1Sのみに信号配線が配置されてもよい。逆にいうと、表面層30AK1Sなど1の導体層にてスルーホールを介することなく形成された配線のパターンが構成する信号配線は、表面層30AK1Sおよび裏面層30AK2Sなど複数の導体層にてスルーホールを介して電氣的に接続可能となるように形成された配線のパターンが構成する信号配線と比較して、複数の電気部品における接続端子間の距離が長い。

【0137】

複数の信号配線が隣接して設けられる場合には、図22に示したスペース領域30AK0SPのように、小さな空白領域が形成される。この空白領域にスルーホールを設け、例えばグランド層30AK1Lといった他の導体層と電氣的に接続されるように、銅などの導電材料が埋設されたスルーホール電極を有する構成とすることも考えられる。空白領域にスルーホール電極のような導体が設けられる構成では、例えば空白領域における電界分布を安定させるために、多数のスルーホール電極が配置される場合もある。この場合には、主基板11の表面層30AK1Sのみでなく、裏面層30AK2Sにも、例えばバンプといった、スルーホール電極に対応する構造物が配置され、基板上における配線パターンの設計が制約されるという不都合が生じるおそれがある。また、多層配線基板に設けられた内層の導体層であるグランド層30AK1Lや電源層30AK2L、30AK4Lなど

では、スルーホール電極が設けられる場合に、そのスルーホール電極の周囲では導体層のパターンを除去することになり、グランド層 30AK1L や電源層 30AK2L、30AK4L など内層の導体層におけるパターンが分断され、導体層におけるパターンの設計が困難になるという不都合が生じるおそれがある。さらに、スルーホール電極に代えて、例えばダミーパッドのような導体が空白領域に設けられ、他の導体層とは接続されないような構成では、この導体が外部からの電磁波ノイズによる影響を受けたり、この導体が複数の信号配線に電磁波ノイズの影響を及ぼしたりして、電磁妨害などの悪影響を与える不都合が生じるおそれがある。これに対し、信号配線を構成する配線のパターンに近接するスペース領域 30AK0SP には、導体が設けられないことにより、これらの不都合が生じることを、防止あるいは抑制できる。

10

【0138】

その他、図 22 に示したスペース領域 30AK0SP のように、複数の信号配線が隣接して設けられる場合に形成される空白領域には、例えば基板固定用のネジ穴といった、基板の構成材料とは異なる材料が用いられる構造物が設けられないようにしてもよい。基板固定用のネジ穴が設けられた場合には、ネジ止めにより基板を固定した場合に、ネジの構成材料が外部からの電磁波ノイズによる影響を受け、他の信号配線にも電磁妨害などの悪影響を与える不都合が生じるおそれがある。また、基板に含まれる絶縁層とは誘電率が異なる合成樹脂や誘電材料を用いた構造物、あるいは基板に含まれる導体層とは電気伝導率が異なる合成樹脂や金属材料を用いた構造物が、複数の信号配線に近接した空白領域に設けられた場合には、これらの構造物が外部からの電磁波ノイズによる影響を受けたり、これらの構造物が複数の信号配線に電磁波ノイズの影響を及ぼしたりして、電磁妨害などの悪影響を与える不都合が生じるおそれがある。これに対し、信号配線を構成する配線のパターンに近接するスペース領域 30AK0SP などの空白領域には、基板の構成材料とは異なる材料を用いた構造物が設けられないことにより、これらの不都合が生じることを、防止あるいは抑制できる。

20

【0139】

図 18 に示す区間 30AK0SC では、データ信号を伝送するための複数の信号配線を形成する配線のパターン 30AK10D ~ 30AK13D のうち 1 のパターン 30AK13D が、蛇行形状といった、直線形状および略直線形状とは異なる形状で他の信号配線と平行および略平行な形状とは異なる形状となる信号配線の部分を含むように形成されている。これに対し、少なくともパターン 30AK10D およびパターン 30AK11D は、区間 30AK0SC にて、蛇行形状を含むことなく、直線形状または略直線形状で互いの信号配線が平行または略平行な形状となるように形成されている。したがって、パターン 30AK10D およびパターン 30AK11D は、信号配線が区間 30AK0SC を最短または略最短で接続するパターンとなる。これに対し、パターン 30AK12D およびパターン 30AK13D は、信号配線が区間 30AK0SC をパターン 30AK10D およびパターン 30AK11D よりも長い距離で接続するパターンとなる。

30

【0140】

区間 30AK0SC にて、パターン 30AK13D が構成する信号配線が蛇行形状などの直線形状および略直線形状とは異なる形状となっている部分では、他のパターン 30AK10D ~ パターン 30AK12D が構成する信号配線は直線形状または略直線形状となるように形成されている。このように、複数の信号配線を構成する配線のパターンのうち 1 の配線のパターンにより構成される信号配線が蛇行形状などの直線形状および略直線形状とは異なる形状となっている部分では、他の配線のパターンにより構成される信号配線が直線形状または略直線形状となるように形成されてもよい。1 の配線のパターンにより構成される信号配線が蛇行形状などの直線形状および略直線形状とは異なる形状となる部分は、他の配線のパターンにより構成される信号配線が直線形状または略直線形状となる部分と重複しないように形成されてもよい。蛇行形状などの直線形状および略直線形状とは異なる形状となる部分が、複数の信号配線について重複しないように配線のパターンが形成されることにより、配線のパターンを配置する基板面積の増大が抑制されて、基板の

40

50

小型化を図ることができる。

【 0 1 4 1 】

図 2 4 は、複数の信号配線が蛇行形状となる部分が重複しない配線のパターンについて、他の形成例を示している。図 2 4 に示す領域 3 0 A K 2 0 R でも、複数の信号配線を構成する配線のパターンのうち 1 の配線パターンにより構成される信号配線が蛇行形状となっている部分では、他の配線のパターンにより構成される信号配線が直線形状または略直線形状となるように形成されている。そして、第 1 配線のパターンにより構成される第 1 信号配線が蛇行形状となる部分である第 1 蛇行部が終了すると、第 1 配線のパターンとは異なる第 2 配線のパターンにより構成される第 2 信号配線が蛇行形状となる部分である第 2 蛇行部が開始されるように、複数の信号配線を構成する配線のパターンが形成されている。第 1 蛇行部では、第 1 信号配線以外の信号配線を構成する配線のパターンとして、第 2 信号配線を構成する第 2 配線のパターンを含めた配線のパターンは、各パターンにより構成される信号配線が平行または略平行な形状となるように形成されていればよい。第 2 蛇行部では、第 2 信号配線以外の信号配線を構成する配線のパターンとして、第 1 信号配線を構成する第 1 配線のパターンを含めた配線のパターンは、各パターンにより構成される信号配線が平行または略平行な形状となるように形成されていればよい。第 1 蛇行部が終了してから第 2 蛇行部が開始されるので、第 1 蛇行部は第 2 蛇行部と重複しないように配置されている。これにより、多数の信号配線について蛇行形状などの直線形状および略直線形状とは異なる形状となる部分を設けた場合でも、配線のパターンを配置する基板面積の増大が可及的に抑制されて、基板の小型化を図ることができる。

10

20

【 0 1 4 2 】

(特徴部 4 2 A K に関する説明)

図 2 5 は、本実施形態の特徴部 4 2 A K に関し、配線のパターンにより構成される複数の信号配線が形成された部分の構成例を示している。図 2 5 に示す配線のパターンは、例えば主基板 1 1 にて、R A M 1 0 2 と C P U 1 0 3 といった、複数の電気部品を接続する複数の信号配線を構成するものであればよい。図 2 5 に示す構成例では、複数の信号配線を構成する配線のパターンとして、2 つの信号配線を構成する配線のパターンが示されている。図 2 5 (A) は配線間隔 $W 1$ が配線間隔 $W 2$ よりも狭い $W 1 < W 2$ の場合を示し、図 2 5 (B) は配線間隔 $W 1$ が配線間隔 $W 2$ よりも広い $W 1 > W 2$ の場合を示している。配線間隔 $W 1$ は、同一の信号配線が蛇行形状となる部分における配線のパターンによる配線間隔である。配線間隔 $W 2$ は、平行または略平行に隣接して互いに異なる信号配線を構成する配線のパターンどうしによる配線間隔である。

30

【 0 1 4 3 】

図 2 5 (A) に示す 2 つの信号配線を構成する配線のパターンは、配線の第 1 パターン 4 2 A K 1 0 と、配線の第 2 パターン 4 2 A K 1 1 とを含んでいる。配線の第 1 パターン 4 2 A K 1 0 および配線の第 2 パターン 4 2 A K 1 1 は、それらの配線のパターンにより構成される信号配線の形状に応じて、配線部 4 2 A K 1 Z と、配線部 4 2 A K 2 Z とが含まれるように、各信号配線を形成している。

【 0 1 4 4 】

配線部 4 2 A K 1 Z では、配線の第 1 パターン 4 2 A K 1 0 により構成される信号配線が第 2 形状部 4 2 A K 1 0 M を形成し、配線の第 2 パターン 4 2 A K 1 1 により構成される信号配線が第 1 形状部 4 2 A K 1 1 L を形成している。配線部 4 2 A K 2 Z では、配線の第 1 パターン 4 2 A K 1 0 により構成される信号配線が第 1 形状部 4 2 A K 1 0 L を形成し、配線の第 2 パターン 4 2 A K 1 1 により構成される信号配線が第 2 形状部 4 2 A K 1 1 M を形成している。第 1 形状部 4 2 A K 1 0 L、4 2 A K 1 1 L は、信号配線が直線形状または略直線形状の第 1 形状となるように形成されている。第 2 形状部 4 2 A K 1 0 M、4 2 A K 1 1 M は、信号配線が蛇行形状といった、直線形状および略直線形状とは異なる第 2 形状となるように形成されている。なお、第 2 形状部 4 2 A K 1 0 M、4 2 A K 1 1 M は、蛇行形状に限定されず、直線形状および略直線形状とは異なる任意の形状となるように形成されていればよい。

40

50

【 0 1 4 5 】

このように、配線の第 1 パターン 4 2 A K 1 0 および配線の第 2 パターン 4 2 A K 1 1 により構成される複数の信号配線は、配線部 4 2 A K 1 Z にて、配線の第 2 パターン 4 2 A K 1 1 により構成される信号配線が、直線形状または略直線形状の第 1 形状となる第 1 形状部 4 2 A K 1 1 L に対応して、配線の第 1 パターン 4 2 A K 1 0 により構成される信号配線が、第 1 形状部 4 2 A K 1 1 L とは異なる蛇行形状などの第 2 形状となる第 2 形状部 4 2 A K 1 0 M を含んでいる。すなわち、配線部 4 2 A K 1 Z では、配線の第 2 パターン 4 2 A K 1 1 により構成される信号配線における第 1 形状部 4 2 A K 1 1 L に対応して、配線の第 1 パターン 4 2 A K 1 0 により構成される信号配線が第 2 形状部 4 2 A K 1 1 M を含んでいる。

10

【 0 1 4 6 】

また、配線の第 1 パターン 4 2 A K 1 0 および配線の第 2 パターン 4 2 A K 1 1 により構成される複数の信号配線は、配線部 4 2 A K 2 Z にて、配線の第 1 パターン 4 2 A K 1 0 により構成される信号配線が、直線形状または略直線形状の第 1 形状となる第 1 形状部 4 2 A K 1 0 L に対応して、配線の第 2 パターン 4 2 A K 1 1 により構成される信号配線が、第 1 形状部 4 2 A K 1 0 L とは異なる蛇行形状などの第 2 形状となる第 2 形状部 4 2 A K 1 1 M を含んでいる。すなわち、配線部 4 2 A K 2 Z では、配線の第 1 パターン 4 2 A K 1 0 により構成される信号配線における第 1 形状部 4 2 A K 1 0 L に対応して、配線の第 2 パターン 4 2 A K 1 1 により構成される信号配線が第 2 形状部 4 2 A K 1 1 M を含んでいる。

20

【 0 1 4 7 】

図 2 5 (A) に示す信号配線が蛇行形状などの第 2 形状となる第 2 形状部 4 2 A K 1 0 M および第 2 形状部 4 2 A K 1 1 M は、第 2 形状部 4 2 A K 1 0 M が配線部 4 2 A K 1 Z に含まれ、第 2 形状部 4 2 A K 1 1 M が配線部 4 2 A K 2 Z に含まれるように形成されている。これにより、第 2 形状部 4 2 A K 1 0 M および第 2 形状部 4 2 A K 1 1 M は、それぞれの配置が互いに重複しない。加えて、各信号配線の配線長は同一または略同一となるように形成されている。このような第 2 形状部 4 2 A K 1 0 M と第 2 形状部 4 2 A K 1 1 M とが含まれるように、配線の第 1 パターン 4 2 A K 1 0 および配線の第 2 パターン 4 2 A K 1 1 により構成される信号配線が形成されているので、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

30

【 0 1 4 8 】

図 2 5 (B) に示す 2 つの信号配線を構成する配線のパターンは、配線の第 3 パターン 4 2 A K 1 2 と、配線の第 4 パターン 4 2 A K 1 3 とを含んでいる。配線の第 3 パターン 4 2 A K 1 2 および配線の第 4 パターン 4 2 A K 1 3 は、それらの配線のパターンにより構成される信号配線の形状に応じて、配線部 4 2 A K 3 Z と、配線部 4 2 A K 4 Z とが含まれるように、各信号配線を形成している。

【 0 1 4 9 】

配線の第 3 パターン 4 2 A K 1 2 および配線の第 4 パターン 4 2 A K 1 3 により構成される信号配線は、配線部 4 2 A K 3 Z にて、配線の第 4 パターン 4 2 A K 1 3 により構成される信号配線が、直線形状または略直線形状の第 1 形状となる第 1 形状部 4 2 A K 1 3 L に対応して、配線の第 3 パターン 4 2 A K 1 2 により構成される信号配線が、第 1 形状部 4 2 A K 1 3 L とは異なる蛇行形状などの第 2 形状となる第 2 形状部 4 2 A K 1 2 M を含んでいる。すなわち、配線部 4 2 A K 3 Z では、配線の第 4 パターン 4 2 A K 1 3 により構成される信号配線における第 1 形状部 4 2 A K 1 3 L に対応して、配線の第 3 パターン 4 2 A K 1 2 により構成される信号配線が第 2 形状部 4 2 A K 1 2 M を含んでいる。

40

【 0 1 5 0 】

また、配線の第 3 パターン 4 2 A K 1 2 および配線の第 4 パターン 4 2 A K 1 3 により構成される信号配線は、配線部 4 2 A K 4 Z にて、配線の第 3 パターン 4 2 A K 1 2 により構成される信号配線が、直線形状または略直線形状の第 1 形状となる第 1 形状部 4 2 A K 1 2 L に対応して、配線の第 4 パターン 4 2 A K 1 3 により構成される信号配線が、第

50

1 形状部 4 2 A K 1 2 L とは異なる蛇行形状などの第 2 形状となる第 2 形状部 4 2 A K 1 3 M を含んでいる。すなわち、配線部 4 2 A K 4 Z では、配線の第 3 パターン 4 2 A K 1 2 により構成される信号配線における第 1 形状部 4 2 A K 1 2 L に対応して、配線の第 4 パターン 4 2 A K 1 3 により構成される信号配線が第 2 形状部 4 2 A K 1 3 M を含んでいる。

【 0 1 5 1 】

図 2 5 (B) に示す信号配線が蛇行形状などの第 2 形状となる第 2 形状部 4 2 A K 1 2 M および第 2 形状部 4 2 A K 1 3 M は、第 2 形状部 4 2 A K 1 2 M が配線部 4 2 A K 3 Z に含まれ、第 2 形状部 4 2 A K 1 3 M が配線部 4 2 A K 4 Z に含まれるように形成されている。これにより、第 2 形状部 4 2 A K 1 2 M および第 2 形状部 4 2 A K 1 3 M は、それぞれの配置が互いに重複しない。加えて、各信号配線の配線長は同一または略同一となるように形成されている。このような第 2 形状部 4 2 A K 1 2 M と第 2 形状部 4 2 A K 1 3 L とが含まれるように、配線の第 3 パターン 4 2 A K 1 2 および配線の第 4 パターン 4 2 A K 1 3 により構成される信号配線が形成されているので、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

10

【 0 1 5 2 】

図 2 5 (A) に示す構成例では、配線間隔 W 1 よりも配線間隔 W 2 の方が広くなるように、各信号配線が形成されている。例えば第 2 形状部 4 2 A K 1 0 M や第 2 形状部 4 2 A K 1 1 M では、折り曲げ部により折り返された同一の信号配線が配線間隔 W 1 で往復する蛇行形状を形成しているのに対し、配線の第 1 パターン 4 2 A K 1 0 により構成される信号配線と配線の第 2 パターン 4 2 A K 1 1 により構成される信号配線とが互いに平行または略平行であるときに隣接する信号配線どうしの配線間隔 W 2 は、配線間隔 W 1 よりも広くなるように、各信号配線が形成されている。このように、同一の信号配線における配線間隔 W 1 よりも隣接する信号配線どうしの配線間隔 W 2 の方が広くなるので、1 の信号配線にて発生した短絡などによる悪影響が、他の信号配線にて伝送される信号に及ぶことを、防止あるいは抑制できる。

20

【 0 1 5 3 】

図 2 5 (B) に示す構成例では、配線間隔 W 1 よりも配線間隔 W 2 の方が狭くなるように、各信号配線が形成されている。例えば第 2 形状部 4 2 A K 1 2 M や第 2 形状部 4 2 A K 1 3 M では、折り曲げ部により折り返された同一の信号配線が配線間隔 W 1 で往復する蛇行形状を形成しているのに対し、配線の第 3 パターン 4 2 A K 1 2 により構成される信号配線と配線の第 4 パターン 4 2 A K 1 3 により構成される信号配線とが互いに平行または略平行であるときに隣接する信号配線どうしの配線間隔 W 2 は、配線間隔 W 1 よりも狭くなるように、各信号配線が形成されている。このように、同一の信号配線における配線間隔 W 1 よりも隣接する信号配線どうしの配線間隔 W 2 の方が狭くなるので、1 の信号配線の内部における短絡よりも、1 の信号配線と他の信号配線との間における短絡の方が、発生しやすくなる。1 の信号配線と他の信号配線との間で発生した短絡は、各信号配線に設けられたテストポイントを用いて容易に検出することができる。例えば各信号配線に設けられたテストポイントにテストプローブを接触させて信号配線の電気特性検査を行うことにより、1 の信号配線と他の信号配線との間で発生した短絡を検出することができる。

30

40

【 0 1 5 4 】

図 2 5 (A) に示すように、一方では、配線の第 2 パターン 4 2 A K 1 1 により構成される信号配線が第 1 形状部 4 2 A K 1 1 L を形成している配線部 4 2 A K 1 Z に対応して、配線の第 1 パターン 4 2 A K 1 0 により構成される信号配線が第 2 形状部 4 2 A K 1 0 M を形成している。他方では、配線の第 1 パターン 4 2 A K 1 0 により構成される信号配線が第 1 形成部 4 2 A K 1 0 L を形成している配線部 4 2 A K 1 Z に対応して、配線の第 2 パターン 4 2 A K 1 1 により構成される信号配線が第 2 形状部 4 2 A K 1 1 M を形成している。図 2 5 (B) に示すように、一方では、配線の第 4 パターン 4 2 A K 1 3 により構成される信号配線が第 1 形状部 4 2 A K 1 3 L を形成している配線部 4 2 A K 3 Z に対応して、配線の第 3 パターン 4 2 A K 1 2 により構成される信号配線が第 2 形状部 4 2 A

50

K 1 2 Mを形成している。他方では、配線の第 3 パターン 4 2 A K 1 2 により構成される信号配線が第 1 形状部 4 2 A K 1 2 Lを形成している配線部 4 2 A K 4 Zに対応して、配線の第 4 パターン 4 2 A K 1 3 により構成される信号配線が第 2 形状部 4 2 A K 1 3 Mを形成している。各配線のパターンにより構成される各信号配線の対応関係は、例えば主基板 1 1 などの基板面に垂直な方向からみて、上下関係、左右関係、あるいは所定距離未満の範囲内といった、予め定めた任意の位置範囲内にある信号配線であれば成立し、そのような位置範囲内にはない信号配線であれば不成立となる関係であればよい。

【 0 1 5 5 】

図 2 5 (A) や図 2 5 (B) に示す例では、1 の配線のパターンにより構成される信号配線における第 1 形状部に対応して他の配線のパターンにより構成される信号配線が第 2 形状を形成している配線部と、他の配線のパターンにより構成される信号配線における第 1 形状部に対応して 1 の配線のパターンにより構成される信号配線が第 2 形状を形成している配線部とにおいて、配線間隔 W 1 が共通であり配線間隔 W 2 も共通となるように、各信号配線が形成されている。より具体的には、図 2 5 (A) に示す配線の第 2 パターン 4 2 A K 1 1 により構成される信号配線における第 1 形状部 4 2 A K 1 1 Lに対応して、配線の第 1 パターン 4 2 A K 1 0 により構成される信号配線が第 2 形状部 4 2 A K 1 0 Mを形成している配線部 4 2 A K 1 Zと、配線の第 1 パターン 4 2 A K 1 0 により構成される信号配線における第 1 形状部 4 2 A K 1 0 Lに対応して、配線の第 2 パターン 4 2 A K 1 1 により構成される信号配線が第 2 形状部 4 2 A K 1 1 Mを形成している配線部 4 2 A K 2 Zとにおいて、配線間隔 W 1 が共通（一定）であり配線間隔 W 2 も共通（一定）となるように、各信号配線が形成されている。これにより、基板面における配線のパターン設計が容易になる。また、複数の信号配線における形状の相違が抑制されるので、各信号配線における特性インピーダンスのばらつきを抑制して、複数の信号配線における信号品質の均質化が図られる。

【 0 1 5 6 】

なお、1 の配線のパターンにより構成される信号配線における第 1 形状部に対応して他の配線のパターンにより構成される信号配線が第 2 形状を形成している配線部と、他の配線のパターンにより構成される信号配線における第 1 形状部に対応して 1 の配線のパターンにより構成される信号配線が第 2 形状を形成している配線部とでは、配線間隔 W 1 と配線間隔 W 2 の一方または双方が相違するように、各信号配線が形成されてもよい。例えば図 2 5 (A) に示す配線部 4 2 A K 1 Zと配線部 4 2 A K 2 Zとにおいて、配線間隔 W 2 は共通とする一方で、配線間隔 W 1 は配線部 4 2 A K 1 Zよりも配線部 4 2 A K 2 Zの方が広くなるように、各信号配線が形成されてもよい。こうした場合には、基板面における配線のパターン設計を柔軟に行うことができる。

【 0 1 5 7 】

図 2 6 は、配線のパターンにより構成される複数の信号配線における第 2 形状部が異なる方向に形成されている構成例を示している。図 2 6 (A) に示す構成例では、複数の信号配線を構成する配線のパターンとして、3 つの信号配線を構成する配線のパターンが示されている。図 2 6 (B) に示す構成例では、複数の信号配線を構成する配線のパターンとして、4 つの信号配線を構成する配線のパターンが示されている。

【 0 1 5 8 】

図 2 6 (A) に示す 3 つの信号配線を構成する配線のパターンは、配線の第 1 パターン 4 2 A K 2 0、配線の第 2 パターン 4 2 A K 2 1、配線の第 3 パターン 4 2 A K 2 2 を含んでいる。配線の第 1 パターン 4 2 A K 2 0 により構成される信号配線は、第 2 形状部 4 2 A K 2 0 Mを形成する部分を含んでいる。配線の第 2 パターン 4 2 A K 2 1 により構成される信号配線は、第 2 形状部 4 2 A K 2 1 Mを形成する部分を含んでいる。配線の第 3 パターン 4 2 A K 2 2 により構成される信号配線は、第 2 形状部 4 2 A K 2 2 Mを形成する部分を含んでいる。第 2 形状部 4 2 A K 2 0 Mおよび第 2 形状部 4 2 A K 2 1 Mは、例えば左右方向といった、第 1 方向に折返し往復する蛇行形状を有している。これに対し、第 2 形状部 4 2 A K 2 2 Mは、例えば上下方向といった、第 1 方向とは異なる第 2 方向に

折返し往復する蛇行形状を有している。なお、それぞれの第2形状部は、蛇行形状に限定されず、直線形状および略直線形状とは異なる任意の形状となるように形成されていればよい。

【0159】

このように、配線の第1パターン42AK20により構成される信号配線における第2形状部42AK20Mは、配線の第2パターン42AK21により構成される信号配線における第2形状部42AK21Mと共通（平行）な第1方向に形成されている。これに対し、配線の第3パターン42AK22により構成される信号配線における第2形状部42AK22Mは、配線の第1パターンにより構成される第2形状部42AK20Mや配線の第2パターンにより構成される第2形状部42AK21Mが形成される第1方向とは異なる第2方向に形成されている。複数の信号配線において異なる方向に第2形状部が形成されるようにしたことにより、基板面における配線のパターン設計を容易かつ柔軟に行うことができる。また、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

【0160】

図26(B)に示す4つの信号配線を構成する配線のパターンは、配線の第4パターン42AK23、配線の第5パターン42AK24、配線の第6パターン42AK25、配線の第7パターン42AK26を含んでいる。配線の第4パターン42AK23により構成される信号配線は、2つの第2形状部42AK23M1、42AK23M2を形成する部分を含んでいる。配線の第5パターン42AK24により構成される信号配線は、1つの第2形状部42AK24Mを形成する部分を含んでいる。配線の第6パターン42AK25により構成される信号配線は、1つの第2形状部42AK25Mを形成する部分を含んでいる。配線の第7パターン42AK26により構成される信号配線は、2つの第2形状部42AK26M1、42AK26M2を形成する部分を含んでいる。図26(B)に示す複数の第2形状部のうち、第2形状部42AK23M1、42AK25M、42AK26M2は、例えば上下方向といった、第1方向に折返し往復する蛇行形状を有している。これに対し、第2形状部42AK23M2、42AK24M、42AK26M1は、例えば左右方向といった、第1方向とは異なる第2方向に折返し往復する蛇行形状を有している。

【0161】

図26(B)に示すように、配線のパターンにより構成される複数の信号配線には、1つの第2形状部を形成する部分を含む信号配線と、複数の第2形状部を形成する部分を含む信号配線とがあってもよい。あるいは、配線のパターンにより構成される複数の信号配線は、各信号配線が1つの第2形状部を形成する部分のみを含んでいてもよい。あるいは、配線のパターンにより構成される複数の信号配線は、各信号配線が複数の第2形状部を形成する部分を含んでいてもよい。図26(B)に示す配線の第4パターン42AK23により構成される信号配線における第2形状部42AK23M1は、配線の第6パターン42AK25により構成される信号配線における第2形状部42AK25Mや配線の第7パターン42AK26により構成される信号配線における第2形状部42AK26M2と共通（平行）な第1方向に形成されている。また、配線の第4パターン42AK23により構成される信号配線における第2形状部42AK23M2は、配線の第5パターン42AK24により構成される信号配線における第2形状部42AK24Mや配線の第7パターン42AK26により構成される信号配線における第2形状部42AK26M1と共通（平行）な第2方向に形成されている。これに対し、第2形状部42AK23M2、42AK24M、42AK26M1は、第2形状部42AK23M1、42AK25M、42AK26M2が形成される第1方向とは異なる第2方向に形成されている。

【0162】

配線の第4パターン42AK23により構成される信号配線は、第1方向に形成される第2形状部42AK23M1と、第2方向に形成される第2形状部42AK23M2とを含んでいる。配線の第7パターン42AK26により構成される信号配線は、第2方向に

形成される第2形状部42AK26M1と、第1方向に形成される第2形状部42AK26M2とを含んでいる。このように、同一の配線のパターンにより構成される1の信号配線であっても、異なる方向に形成される複数の第2形状部を含んでもよい。また、1の配線のパターンにより構成される信号配線は、他の配線のパターンにより構成される信号配線における第2形状部と、共通（平行）な方向に形成されている第2形状部および異なる方向に形成されている第2形状部を含んでもよい。1または複数の信号配線において異なる方向に第2形状部が形成されるようにしたことにより、基板面における配線のパターン設計を容易かつ柔軟に行うことができる。また、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

【0163】

図27は、配線のパターンにより構成される複数の信号配線が異なる配線幅に形成されている構成例を示している。図27に示す構成例では、複数の信号配線を構成する配線のパターンとして、4つの信号配線を構成する配線のパターンが示されている。図27(A)は信号配線の全体で配線幅が異なる場合を示し、図27(B)は信号配線の一部で配線幅が異なる場合を示している。

【0164】

図27(A)に示す4つの信号配線を構成する配線のパターンは、配線の第1パターン42AK30、配線の第2パターン42AK31、配線の第3パターン42AK32、配線の第4パターン42AK43を含んでいる。配線の第1パターン42AK30により構成される信号配線は、第2形状部42AK30Mを形成する部分を含んでいる。配線の第2パターン42AK31により構成される信号配線は、第2形状部42AK31Mを形成する部分を含んでいる。配線の第3パターン42AK32により構成される信号配線は、第2形状部42AK32Mを形成する部分を含んでいる。配線の第4パターン42AK33により構成される信号配線は、第2形状部42AK33Mを形成する部分を含んでいる。

【0165】

配線の第1パターン42AK30により構成される信号配線は、配線の第2パターン42AK31により構成される信号配線と、配線幅が同一または略同一となるように形成されている。配線の第3パターン42AK32により構成される信号配線は、配線の第4パターン42AK33により構成される信号配線と、配線幅が同一または略同一となるように形成されている。これに対し、配線の第1パターン42AK30により構成される信号配線および配線の第2パターン42AK31により構成される信号配線は、配線の第3パターン42AK32により構成される信号配線および配線の第4パターン42AK33により構成される信号配線と比較して、信号配線の全体において配線幅が広くなるように形成されている。このように、配線の第1パターン42AK30と配線の第2パターン42AK31は配線幅が広い信号配線を構成し、配線の第3パターン42AK32と配線の第4パターン42AK33は配線幅が狭い信号配線を構成している。

【0166】

配線の第1パターン42AK30により構成される信号配線と、配線の第2パターン42AK31により構成される信号配線とでは、例えば第1種類の差動信号といった、共通する種類の電気信号が伝送されてもよい。また、配線の第3パターン42AK32により構成される信号配線と、配線の第4パターン42AK33により構成される信号配線とでは、例えば第1種類とは異なる第2種類の差動信号といった、共通する種類の電気信号が伝送されてもよい。その一方で、配線の第1パターン42AK30により構成される信号配線や配線の第2パターン42AK31により構成される信号配線と、配線の第3パターン42AK32により構成される信号配線や配線の第4パターン42AK33により構成される信号配線とでは、互いに相違する種類の電気信号が伝送されてもよい。このように、配線のパターンにより構成される複数の信号配線は、伝送される電気信号の種類に応じて異なる配線幅となるように形成されていてもよい。あるいは、配線のパターンにより構成される複数の信号配線は、伝送される電気信号の種類が共通する場合に、同一または略

10

20

30

40

50

同一の配線幅となるように形成されていてもよい。なお、配線のパターンにより構成される複数の信号配線は、伝送される電気信号の種類が共通する場合であっても、異なる配線幅となるように形成された信号配線を含んでいてもよい。あるいは、配線のパターンにより構成される複数の信号配線は、伝送される電気信号の種類が異なる場合であっても、同一または略同一の配線幅となるように形成された信号配線を含んでいてもよい。複数の信号配線が異なる配線幅に形成されるようにしたことにより、各信号配線における特性インピーダンスを容易に調整して、電気信号の種類などに応じた適切な伝送が可能になる。

【0167】

図27(B)に示す4つの信号配線を構成する配線のパターンは、配線の第5パターン42AK34、配線の第6パターン42AK35、配線の第7パターン42AK36、配線の第8パターン42AK37を含んでいる。配線の第5パターン42AK34により構成される信号配線は、第2形状部42AK34Mを形成する部分を含んでいる。配線の第6パターン42AK35により構成される信号配線は、第2形状部42AK35Mを形成する部分を含んでいる。配線の第7パターン42AK36により構成される信号配線は、第2形状部42AK36Mを形成する部分を含んでいる。配線の第8パターン42AK37により構成される信号配線は、第2形状部42AK37Mを形成する部分を含んでいる。

10

【0168】

配線の第5パターン42AK34により構成される信号配線と、配線の第6パターン42AK35により構成される信号配線は、一部の配線幅が他の部分における配線幅とは異なるように構成されている。例えば配線の第5パターン42AK34により構成される信号配線における第2形状部42AK34Mは、同一の信号配線における他の部分と比較して、配線幅が広くなるように形成されている。配線の第6パターン42AK35により構成される信号配線における第2形状部42AK35Mは、同一の信号配線における他の部分と比較して、配線幅が広くなるように形成されている。このように、配線の第5パターン42AK34は、第2形状部42AK34Mにて配線幅が広い信号配線を構成し、第2形状部42AK34M以外の部分では配線幅が狭い信号配線を構成している。配線の第6パターン42AK35は、第2形状部42AK35Mにて配線幅が広い信号配線を構成し、第2形状部42AK35M以外の部分では配線幅が狭い信号配線を構成している。なお、第2形状部にて配線幅が広い信号配線を構成するものに限定されず、直線形状または略直線形状となる第1形状部にて配線幅が広い信号配線を構成するものであってもよい。

20

30

【0169】

配線の第5パターン42AK34により構成される信号配線は、第2形状部42AK34Mの配線幅が他の部分よりも広くなることにより、同一の信号配線において配線幅が異なるように形成されている。配線の第6パターン42AK35により構成される信号配線は、第2形状部42AK35Mの配線幅が他の部分よりも広くなることにより、同一の信号配線において配線幅が異なるように形成されている。これに対し、配線の第7パターン42AK36により構成される信号配線や配線の第8パターン42AK37により構成される信号配線は、同一の信号配線において配線幅が同一または略同一となるように形成されている。1または複数の信号配線において一部が異なる配線幅に形成されるようにしたことにより、各信号配線における特性インピーダンスを容易に調整して、電気信号の種類などに応じた適切な伝送が可能になる。

40

【0170】

図28は、配線のパターンにより構成される複数の信号配線における第2形状部が対応して形成されている構成例を示している。図28に示す構成例では、複数の信号配線を構成する配線のパターンとして、2つの信号配線を構成する配線のパターンが示されている。図28(A)は2つの信号配線が略平行に蛇行する場合を示し、図28(B)は2つの信号配線が離れる方向に蛇行する場合を示している。

【0171】

図28(A)に示す2つの信号配線を構成する配線のパターンは、配線の第1パターン

50

4 2 A K 4 0 と、配線の第 2 パターン 4 2 A K 4 1 とを含んでいる。配線の第 1 パターン 4 2 A K 4 0 と、配線の第 2 パターン 4 2 A K 4 1 は、例えば上下方向といった、共通（平行）な方向に折返し往復する蛇行形状を有している。この蛇行形状において、配線の第 1 パターン 4 2 A K 4 0 により構成される信号配線が延設方向 D R 1 に対して配線の第 2 パターン 4 2 A K 4 1 により構成される信号配線に近づく方向へと屈曲されて突出する場合に、配線の第 2 パターン 4 2 A K 4 1 により構成される信号配線は、延設方向 D R 1 に対して、配線の第 1 パターン 4 2 A K 4 0 により構成される信号配線から離れる方向へと屈曲されて突出する。その後、配線の第 1 パターン 4 2 A K 4 0 により構成される信号配線が延設方向 D R 1 に対して配線の第 2 パターン 4 2 A K 4 1 により構成される信号配線から離れる方向へと屈曲されて復帰する場合に、配線の第 2 パターン 4 2 A K 4 1 により構成される信号配線は、延設方向 D R 1 に対して、配線の第 1 パターン 4 2 A K 4 0 により構成される信号配線に近づく方向へと屈曲されて復帰する。また、この蛇行形状において、配線の第 1 パターン 4 2 A K 4 0 により構成される信号配線が延設方向 D R 1 に対して配線の第 2 パターン 4 2 A K 4 1 により構成される信号配線から離れる方向へと屈曲されて突出する場合に、配線の第 2 パターン 4 2 A K 4 1 により構成される信号配線は、延設方向 D R 1 に対して、配線の第 1 パターン 4 2 A K 4 0 により構成される信号配線に近づく方向へと屈曲されて突出する。その後、配線の第 1 パターン 4 2 A K 4 0 により構成される信号配線が延設方向 D R 1 に対して配線の第 2 パターン 4 2 A K 4 1 により構成される信号配線に近づく方向へと屈曲されて復帰する場合に、配線の第 2 パターン 4 2 A K 4 1 により構成される信号配線は、延設方向 D R 1 に対して、配線の第 1 パターン 4 2 A K 4 0 により構成される信号配線から離れる方向へと屈曲されて復帰する。こうして、配線の第 1 パターン 4 2 A K 4 0 と、配線の第 2 パターン 4 2 A K 4 1 は、略同一の配線間隔を維持しつつ略平行に折返し往復する蛇行形状の信号配線を形成している。なお、蛇行形状に限定されず、直線形状および略直線形状とは異なる任意の形状となるように形成されていけばよい。

【 0 1 7 2 】

このように、配線の第 1 パターン 4 2 A K 4 0 により構成される信号配線は、配線の第 2 パターン 4 2 A K 4 1 により構成される信号配線と平行または略平行に形成され、直線形状および略直線形状とは異なる形状となるように形成されている。複数の信号配線において平行または略平行でありながら、直線形状および略直線形状とは異なる形状となる第 2 形状部が形成されるようにしたことにより、基板面における配線のパターン設計を容易かつ柔軟に行うことができる。また、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

【 0 1 7 3 】

図 2 8 (B) に示す 2 つの信号配線を構成する配線のパターンは、配線の第 3 パターン 4 2 A K 4 2 と、配線の第 4 パターン 4 2 A K 4 3 とを含んでいる。配線の第 3 パターン 4 2 A K 4 2 と、配線の第 4 パターン 4 2 A K 4 3 は、例えば上下方向といった、共通（平行）な方向に折返し往復する蛇行形状を有している。この蛇行形状において、配線の第 3 パターン 4 2 により構成される信号配線が延設方向 D R 1 に対して配線の第 4 パターン 4 2 A K 4 3 により構成される信号配線から離れる方向へと屈曲されて突出する場合に、配線の第 4 パターン 4 2 A K 4 3 により構成される信号配線は、延設方向 D R 1 に対して、配線の第 3 パターン 4 2 A K 4 2 により構成される信号配線から離れる方向へと屈曲されて突出する。これらの突出による突起から、配線の第 3 パターン 4 2 A K 4 2 により構成される信号配線が延設方向 D R 1 に対して配線の第 4 パターン 4 2 A K 4 3 により構成される信号配線に近づく方向へと屈曲されて復帰する場合に、配線の第 4 パターン 4 2 A K 4 3 により構成される信号配線は、延設方向 D R 1 に対して、配線の第 3 パターン 4 2 A K 4 2 により構成される信号配線に近づく方向へと屈曲されて復帰する。こうして、配線の第 3 パターン 4 2 A K 4 2 と、配線の第 4 パターン 4 2 A K 4 3 は、配線間隔を変化させつつ互いに離れる方向に突出してから近づく方向に復帰するという、折返し往復する蛇行形状の信号配線を形成している。

【 0 1 7 4 】

このように、配線の第3パターン42AK42により構成される信号配線は、配線の第4パターン42AK43により構成される信号配線と共通（平行）な方向に形成され、直線形状および略直線形状とは異なる形状となるように形成されている。複数の信号配線が離れる方向に屈曲されて突出し近づく方向に屈曲されて復帰するなど、直線形状および略直線形状とは異なる形状となる第2形状部が形成されるようにしたことにより、基板面における配線のパターン設計を容易かつ柔軟に行うことができる。また、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

【 0 1 7 5 】

図29は、配線のパターンにより構成される複数の信号配線に回路部品が接続されるように実装された構成例を示している。図29(A)に示す構成例では、複数の信号配線を構成する配線のパターンとして、4つの信号配線を構成する配線のパターンが示されている。これら4つの信号配線を構成する配線のパターンは、配線の第1パターン42AK50、配線の第2パターン42AK51、配線の第3パターン42AK52、配線の第4パターン42AK53を含んでいる。配線の第2パターン42AK51により構成される信号配線は、第1形状部42AK51Lを形成する部分と、第2形状部42AK51Mを形成する部分とを含んでいる。配線の第3パターン42AK52により構成される信号配線は、第1形状部42AK52Lを形成する部分と、第2形状部42AK52Mを形成する部分とを含んでいる。

【 0 1 7 6 】

図29(A)に示す配線の第2パターン42AK51により構成される信号配線における第2形状部42AK51Mには、配線の第1パターン42AK50により構成される信号配線と接続された回路部品42AK1Rが、配線の第2パターン42AK51により構成される信号配線と接続されるように実装される。回路部品42AK1Rは、例えば抵抗素子といった回路素子であればよい。回路部品42AK1Rは、抵抗素子とともに、あるいは抵抗素子に代えて、例えばコンデンサやコイルといった受動素子を、一部または全部に含んでいてもよい。回路部品42AK1Rは、抵抗素子、コンデンサ、コイルといった受動素子に代えて、あるいは受動素子とともに、ダイオード、バイポーラトランジスタやMOSトランジスタなどのトランジスタ、サイリスタといった能動素子を、一部または全部に含んでいてもよい。回路部品42AK1Rは、例えばフィルタ回路、ノイズ防止回路、その他のICチップといった、機能回路を構成するものであってもよい。回路部品42AK1Rは、配線の第1パターン42AK50により構成される信号配線が特定の電源電圧に維持される場合に、配線の第2パターン42AK51により構成される信号配線に対して特定の電源電圧を供給可能にするプルアップ抵抗として機能してもよい。あるいは、回路部品42AK1Rは、配線の第1パターン42AK50により構成される信号配線がグランド電圧に維持される場合に、配線の第2パターン42AK51により構成される信号配線に対してグランド電圧を供給可能にするプルダウン抵抗として機能してもよい。あるいは、回路部品42AK1Rは、極性切替部により抵抗素子をプルアップ抵抗とプルダウン抵抗とに切替可能とした機能回路であってもよい。

【 0 1 7 7 】

図29(B)は、回路部品42AK1Rの接続部分を示す拡大図である。図29(B)に示す第2形状部42AK51Mにおいて、配線の第2パターン42AK51により構成される信号配線が折り曲げ部を介して折り返される3つの折返し部が示されている。これら3つの折返し部は、第1折返し部42AK51M1、第2折返し部42AK51M2、第3折返し部42AK51M3を含んでいる。回路部品42AK1Rは、第2折返し部42AK51M2にて、配線の第2パターン42AK51により構成される信号配線と、配線の第1パターン42AK50により構成される信号配線とに、接続されるように実装されている。図29(B)に示す第2折返し部42AK51M2では、折り曲げ部を介して折り返された同一の信号配線が配線間隔W3で往復する形状を形成している。これに対し、第1折返し部42AK51M1や第3折返し部42AK51M3では、折り曲げ部を介

して折り返された同一の信号配線が配線間隔W4で往復する形状を形成している。また、第1折返し部42AK51M1と第2折返し部42AK51M2との間隔や、第2折返し部42AK51M2と第3折返し部42AK51M3との間隔も、配線間隔W4となるように形成されている。配線間隔W3は、配線間隔W4よりも広くなるように、信号配線が形成されている。このように、回路部品42AK1Rが実装される第2折返し部42AK51M2における配線間隔W3は、第2形状部42AK51Mにて回路部品42AK1Rが実装されない部分における配線間隔W4よりも広くなるので、回路部品42AK1Rを容易に実装して、信号配線における伝送特性などを適切に調整することができる。

【0178】

なお、回路部品42AK1Rが実装される第2折返し部42AK51M2における配線間隔W3は、第2形状部42AK51Mにて回路部品42AK1Rが実装されない部分における配線間隔W4よりも広くなるものに限定されず、配線間隔W3が配線間隔W4と同一または略同一のものでよいし、配線間隔W3が配線間隔W4よりも狭くなるように形成されていてもよい。また、回路部品42AK1Rは、第2折返し部42AK51M2にて配線の第2パターン42AK52により構成される信号配線と接続されるように実装されるものに限定されず、第1折返し部42AK51M1または第3折返し部42AK51M3にて、配線の第2パターン42AK52により構成される信号配線と接続されるように実装されるものであってもよい。

【0179】

このように、図29(A)などに示す配線の第2パターン42AK51により構成される信号配線における第2形状部42AK51Mにて、配線の第1パターン42AK50により構成される信号配線と接続されるように実装された回路部品42AK1Rを備えている。第2形状部に回路部品が実装されることにより、信号配線における伝送特性などを適切に調整することができる。また、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

【0180】

図29(A)に示す配線の第3パターン42AK52により構成される信号配線における第1形状部42AK52Lには、配線の第4パターン42AK53により構成される信号配線と接続された回路部品42AK2Rが、配線の第3パターン42AK52により構成される信号配線と接続されるように実装される。回路部品42AK2Rは、例えば抵抗素子といった回路素子であればよい。回路部品42AK2Rは、抵抗素子とともに、あるいは抵抗素子に代えて、例えばコンデンサやコイルといった受動素子を、一部または全部に含んでいてもよい。回路部品42AK2Rは、抵抗素子、コンデンサ、コイルといった受動素子に代えて、あるいは受動素子とともに、ダイオード、バイポーラトランジスタやMOSトランジスタなどのトランジスタ、サイリスタといった能動素子を、一部または全部に含んでいてもよい。回路部品42AK2Rは、例えばフィルタ回路、ノイズ防止回路、その他のICチップといった、機能回路を構成するものであってもよい。回路部品42AK2Rは、配線の第4パターン42AK53により構成される信号配線が特定の電源電圧に維持される場合に、配線の第3パターン42AK52により構成される信号配線に対して特定の電源電圧を供給可能にするプルアップ抵抗として機能してもよい。あるいは、回路部品42AK2Rは、配線の第4パターン42AK53により構成される信号配線がグラウンド電圧に維持される場合に、配線の第3パターン42AK52により構成される信号配線に対してグラウンド電圧を供給可能にするプルダウン抵抗として機能してもよい。あるいは、回路部品42AK2Rは、極性切替部により抵抗素子をプルアップ抵抗とプルダウン抵抗とに切替可能とした機能回路であってもよい。

【0181】

このように、図29(A)に示す配線の第3パターン42AK52により構成される信号配線における第2形状部42AK52Mとは異なる第1形状部42AK52Lにて、配線の第4パターン42AK53により構成される信号配線と接続されるように実装された回路部品42AK2Rを備えている。第2形状部とは異なる部分に回路部品が実装される

ことにより、信号配線における伝送特性などを適切に調整することができる。また、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

【0182】

回路部品42AK1Rや回路部品42AK2Rが実装される部分における配線幅は、回路部品42AK1Rや回路部品42AK2Rが実装されない部分とは異なる配線幅となるように、各信号配線が形成されてもよい。例えば回路部品42AK1Rや回路部品42AK2Rが実装される部分における配線幅は、回路部品42AK1Rや回路部品42AK2Rが実装されない部分の配線幅よりも広くなるように、各信号配線が形成されてもよい。このように、配線のパターンにより構成される複数の信号配線は、回路部品が実装される部分に対応して、実装されない部分とは異なる配線幅となるように形成されてもよい。回路部品が実装される部分に対応して異なる配線幅に形成されるようにしたことにより、各信号配線における特性インピーダンスを容易に調整して、信号配線による適切な伝送が可能になる。

10

【0183】

図25(A)や図25(B)に示すような第1形状部42AK10L、42AK11L、42AK12L、42AK13Lおよび第2形状部42AK10M、42AK11M、42AK12M、42AK13Mを有する信号配線が形成されている場合に、配線のパターンにより構成される複数の信号配線は、例えば図26に示すように、第2形状部が異なる方向に形成されてもよく、例えば図27に示すように信号配線の全体または一部で異なる配線幅に形成されてもよく、例えば図28に示すように第2形状部が略平行または離れる方向に対応して形成されてもよく、例えば図29に示すように第2形状部または第2形状部とは異なる部分に接続される回路部品が実装されてもよく、これらの一部または全部を組み合わせ形成されてもよい。

20

【0184】

(特徴部43AKに関する説明)

図30は、本実施形態の特徴部43AKに関し、配線のパターンにより構成される複数の信号配線における第2形状部に接続確認用の特定導体部となるテストポイントが設けられている構成例を示している。図30に示す構成例では、複数の信号配線を構成する配線のパターンとして、2つの信号配線を構成する配線のパターンが示されている。これら2つの信号配線を構成する配線のパターンは、配線の第1パターン43AK10と、配線の第2パターン43AK11とを含んでいる。配線の第1パターン43AK10により構成される信号配線は、第1形状部43AK10Lを形成する部分と、第2形状部43AK10Mを形成する部分とを含んでいる。配線の第2パターン43AK11により構成される信号配線は、第1形状部43AK11Lを形成する部分と、第2形状部43AK11Mを形成する部分とを含んでいる。第1形状部43AK10L、43AK11Lは、信号配線が直線形状または略直線形状の第1形状となるように形成されている。第2形状部43AK10M、43AK11Mは、信号配線が蛇行形状といった、直線形状および略直線形状とは異なる第2形状となるように形成されている。なお、第2形状部43AK10M、43AK11Mは、蛇行形状に限定されず、直線形状および略直線形状とは異なる任意の形状となるように形成されていけばよい。

30

40

【0185】

配線の第1パターン43AK10および配線の第2パターン43AK11により構成される複数の信号配線は、少なくとも一部が、例えば図25(A)に示した配線の第1パターン42AK10および配線の第2パターン42AK11と同様に、あるいは図25(B)に示した配線の第3パターン42AK12および配線の第4パターン42AK13と同様に、形成されていけばよい。例えば、配線の第2パターン43AK11により構成される信号配線が、直線形状または略直線形状の第1形状となる第1形状部43AK11Lに対応して、配線の第1パターン43AK10により構成される信号配線が、第1形状部43AK11Lとは異なる蛇行形状などの第2形状部43AK10Mを含んでいけばよい。また、配線の第1パターン43AK10により構成される信号配線が、直線形状または略

50

直線形状となる第1形状部43AK10Lに対応して、配線の第2パターン43AK11により構成される信号配線が、第1形状部43AK10Lとは異なる蛇行形状などの第2形状部43AK10Mを含んでいればよい。

【0186】

配線の第1パターン43AK10により構成される信号配線における第2形状部43AK10Mには、接続確認用の特定導体部として、テストポイント43AK10TPが設けられている。配線の第2パターン43AK11により構成される信号配線における第2形状部43AK11Mには、接続確認用の特定導体部として、テストポイント43AK11TPが設けられている。テストポイント43AK10TP、43AK11TPは、例えばはんだ、または銅箔といった、金属材料を用いて形成されていればよい。テストポイント43AK10TP、43AK11TPは、例えば円形に形成された場合の直径W6が、配線の第1パターン43AK10により構成される信号配線や配線の第2パターン43AK11により構成される信号配線における配線幅W5よりも、大きく（広く）なるように形成されている。なお、テストポイント43AK10TP、43AK11TPは、円形に形成されるものに限定されず、例えば方形状や短冊状といった、任意の形状に形成されたものであればよい。テストポイント43AK10TP、43AK11TPがどのような形状であっても、その平均的な形状が、信号配線における配線幅よりも大きく（広く）なるように形成されたものであればよい。テストポイント43AK10TP、43AK11TPが設けられることにより、複数の信号配線における特性インピーダンスのばらつきが抑制できるようにしてもよい。これにより、複数の信号配線における信号品質の均質化が図られる。

10

20

【0187】

例えばテストポイント43AK10TPとテストポイント43AK11TPとにテストプローブを接触させることにより、配線の第1パターン43AK10により構成される信号配線と配線の第2パターン43AK11により構成される信号配線との間において、短絡の発生の有無を検査することができる。なお、テストポイント43AK10TP、43AK11TPの他にも、接続確認用の特定導体部となるテストポイントが設けられてもよい。一例として、配線の第1パターン43AK10により構成される信号配線には、テストポイント43AK10TPの他にもテストポイントが設けられてもよい。このテストポイントと、第2形状部43AK10Mに設けられたテストポイント43AK10TPとに、テストプローブを接触させることにより、配線の第1パターン43AK10により構成される信号配線において、断線の発生の有無を検査することができる。短絡や断線について、発生の有無を検査できるとともに、あるいは、それらの検査に代えて、例えばオシロスコープを用いて信号波形の確認や検査を行うことができるように構成されてもよい。

30

【0188】

このように、図30に示す信号配線が蛇行形状などの第2形状となる第2形状部43AK10Mにはテストポイント43AK10TPが設けられ、第2形状部43AK11Mにはテストポイント43AK11TPが設けられている。信号配線における第2形状部にテストポイントを設けることにより、配線のパターンを適切に配置するとともに、各種の構造物を適切に配置して、基板面積の増大が抑制され、基板の小型化を図ることができる。また、テストポイント43AK10TP、43AK11TPは金属材料を用いて形成され、信号配線の配線幅よりも広くなるように形成されている。このような信号配線の配線幅より大きく（広く）なるようにテストポイントが形成されることにより、テストプローブを容易に接触させて、信号配線の電気特性検査を行うことができる。また、配線のパターンを適切に配置するとともに、各種の構造物を適切に配置して、基板面積の増大が抑制され、基板の小型化を図ることができる。

40

【0189】

図30に示すようなテストポイント43AK10TP、43AK11TPが設けられた場合に、配線のパターンにより構成される複数の信号配線は、例えば図26に示すように、第2形状部が異なる方向に形成されてもよく、例えば図27に示すように信号配線の全

50

体または一部で異なる配線幅に形成されてもよく、例えば図 28 に示すように第 2 形状部が略平行または離れる方向に対応して形成されてもよく、例えば図 29 に示すように第 2 形状部または第 2 形状部とは異なる部分に接続される回路部品が実装されてもよく、これらの一部または全部を組み合わせ形成されてもよい。

【0190】

(特徴部 44AK に関する説明)

図 31 は、本実施形態の特徴部 44AK に関し、多層配線基板として構成された主基板 11 において、一面に第 2 形状を含む信号配線が設けられ、他面に接続確認用の特定導体部となるテストポイントが設けられている場合の構成例を示している。図 31 に示す特徴部 44AK の少なくとも一部は、図 23 に示した構成例と同様に形成されていけばよい。例えば特徴部 44AK についても、合成樹脂を重ねて形成された多層構造を有していればよい。図 31 に示す主基板 11 の多層構造は、表面層 44AK1S と、グランド層 44AK1L と、電源層 44AK2L と、配線層 44AK3L と、電源層 44AK4L と、裏面層 44AK2S とを含んでいる。

【0191】

主基板 11 における一方の基板面となる表面には、表面層 44AK1S が設けられ、信号配線を構成する配線のパターン 44AK10P およびパターン 44AK11P が形成されている。主基板 11 における他方の基板面となる裏面には、裏面層 44AK2S が設けられ、信号配線を構成する配線のパターン 44AK20P が形成されている。主基板 11 の表面層 44AK1S に形成された配線のパターン 44AK10P は、主基板 11 の表面層 44AK1S および裏面層 44AK2S を貫通するスルーホール 44AK1H を介して、裏面層 44AK2S に形成された配線のパターン 44AK20P と電氣的に接続されている。主基板 11 の表面層 44AK1S に形成された配線のパターン 44AK11P は、主基板 11 の表面層 44AK1S および裏面層 44AK2S を貫通するスルーホール 44AK2H を介して、裏面層 44AK2S に形成された配線のパターン 44AK20P と電氣的に接続されている。このように、主基板 11 には、一方の基板面となる表面に設けられた表面層 44AK1S において信号配線を構成する配線のパターン 44AK10P およびパターン 44AK11P と、他方の基板面となる裏面に設けられた裏面層 44AK2S において信号配線を構成する配線のパターン 44AK20P とを、電氣的に接続可能なスルーホール 44AK1H およびスルーホール 44AK2H が設けられている。

【0192】

表面層 44AK1S に形成された配線のパターン 44AK10P は、例えば図 30 に示した配線の第 1 パターン 43AK10 および配線の第 2 パターン 43AK11 と同様に、第 1 形状部や第 2 形状部を形成する部分を含むように、複数の信号配線が形成されていけばよい。図 30 に示す配線の第 1 パターン 43AK10 および配線の第 2 パターン 43AK11 により構成される信号配線は、配線の第 2 パターン 43AK11 により構成される信号配線が、直線形状または略直線形状の第 1 形状となる第 1 形状部 43AK11L に対応して、配線の第 1 パターン 43AK10 により構成される信号配線が、第 1 形状部 43AK11L とは異なる蛇行形状などの第 2 形状部 43AK10M を含んでいけばよい。また、配線の第 1 パターン 43AK10 により構成される信号配線が、直線形状または略直線形状となる第 1 形状部 43AK10L に対応して、配線の第 2 パターン 43AK11 により構成される信号配線が、第 1 形状部 43AK10L とは異なる蛇行形状などの第 2 形状部 43AK10M を含んでいけばよい。

【0193】

そして、図 30 に示した第 2 形状部 43AK10M に設けられたテストポイント 43AK10TP および第 2 形状部 43AK11M に設けられたテストポイント 43AK11TP に対応して、図 31 に示すテストポイント 44AK10TP が、配線のパターン 44AK10P により構成される信号配線に設けられていけばよい。テストポイント 44AK10TP は、スルーホール 44AK1H を介して、例えば裏面層 44AK2S に形成された配線のパターン 44AK20P といった、異なる導体層と接続されていけばよい。なお、

テストポイント４４ＡＫ１０ＴＰは、裏面層４４ＡＫ２Ｓに形成された配線のパターン４４ＡＫ２０Ｐに限定されず、例えば配線層４４ＡＫ３Ｌに形成された配線のパターンといった、テストポイント４４ＡＫ１０ＴＰが設けられる表面層４４ＡＫ１Ｓとは異なる任意の導体層と接続されたものであればよい。テストポイントが設けられる層とは異なる導体層とテストポイントがスルーホールを介して接続されることにより、信号配線や導体層の電気特性検査を容易に行うことができる。また、配線のパターンを適切に配置するとともに、各種の構造物を適切に配置して、基板面積の増大が抑制され、基板の小型化を図ることができる。

【０１９４】

表面層４４ＡＫ１Ｓに形成された配線のパターン４４ＡＫ１１Ｐについても、第１形状部や第２形状部を形成する部分を含むように、複数の信号配線が形成されていればよい。このように、配線のパターン４４ＡＫ１１Ｐにより構成される複数の信号配線は、主基板１１の表面層４４ＡＫ１Ｓといった、基板の一面にて、直線形状および略直線形状とは異なる第２形状部を含むように形成されている。これに対し、裏面層４４ＡＫ２Ｓには、テストポイント４４ＡＫ１１ＴＰが設けられている。テストポイント４４ＡＫ１１ＴＰは、例えば配線のパターン４４ＡＫ２０Ｐにより構成される信号配線に設けられ、スルーホール４４ＡＫ２Ｈを介して、表面層４４ＡＫ１Ｓに形成された配線のパターン４４ＡＫ１１Ｐといった、異なる導体層と接続されていればよい。テストポイント４４ＡＫ１０ＴＰ、４４ＡＫ１１Ｐが設けられることにより、複数の信号配線における特性インピーダンスのばらつきが抑制できるようにしてもよい。これにより、複数の信号配線における信号品質の均質化が図られる。基板の一面に第２形状部を含む信号配線が設けられ、基板の他面にテストポイントが設けられることにより、信号配線や導体層の電気特性検査を容易に行うことができる。また、配線のパターンを適切に配置するとともに、各種の構造物を適切に配置して、基板面積の増大が抑制され、基板の小型化を図ることができる。

【０１９５】

例えばテストポイント４４ＡＫ１０ＴＰにテストプローブを接触させることにより、配線のパターン４４ＡＫ１０Ｐにより構成される複数の信号配線において、短絡の発生の有無を検査することができればよい。また、例えばテストポイント４４ＡＫ１０ＴＰとテストポイント４４ＡＫ１１ＴＰとにテストプローブを接触させることにより、裏面層４４ＡＫ２Ｓに形成された配線のパターン４４ＡＫ２０Ｐにより構成される信号配線や、スルーホール４４ＡＫ１Ｈにおいて、断線の発生の有無を検査することができればよい。その他、配線のパターン４４ＡＫ１０Ｐにより構成される複数の信号配線における断線の発生の有無、配線のパターン４４ＡＫ１１Ｐにより構成される複数の信号配線における短絡や断線の発生の有無、配線のパターン４４ＡＫ２０Ｐにより構成される複数の信号配線における短絡の発生の有無、スルーホール４４ＡＫ１Ｈにおける短絡の発生の有無、スルーホール４４ＡＫ２Ｈにおける短絡や断線の発生の有無を、検査可能にするテストポイントが設けられていてもよい。

【０１９６】

接続確認用の特定導体部となるテストポイントは、テストプローブを接触させるために専用の電極パッドが設けられたものに限定されず、例えば信号配線における特性インピーダンスの調整用に回路部品などを接続可能に設けられ電極パッドといった、任意の電極パッドを用いて構成されたものであればよい。このようなテストポイントなどの特定導体部は、多層配線基板に設けられたスルーホールにより、多層配線基板に含まれる複数の層のうち複数の信号配線およびテストポイントが設けられる層とは異なる導体層と、電気的に接続されることにより、多層配線基板における電気特性検査を適切に行うことができる。例えば裏面側の基板面といった、配線のパターンが形成された一方の基板面とは異なる他方の基板面に、テストポイントなどの特定導体部が設けられることにより、多層配線基板における電気特性検査を適切に行うことができる。また、配線のパターンを適切に配置するとともに、各種の構造物を適切に配置して、基板面積の増大が抑制され、基板の小型化を図ることができる。

【 0 1 9 7 】

図 3 1 に示すようなテストポイント 4 4 A K 1 0 T P、4 4 A K 1 1 T P が設けられた場合に、配線のパターンにより構成される複数の信号配線は、例えば図 2 6 に示すように、第 2 形状部が異なる方向に形成されてもよく、例えば図 2 7 に示すように信号配線の全体または一部で異なる配線幅に形成されてもよく、例えば図 2 8 に示すように第 2 形状部が略平行または離れる方向に対応して形成されてもよく、例えば図 2 9 に示すように第 2 形状部または第 2 形状部とは異なる部分に接続される回路部品が実装されてもよく、これらの一部または全部を組み合わせ形成されてもよい。

【 0 1 9 8 】

(特徴部 4 5 A K に関する説明)

以下、図面を参照しつつ、特徴部 4 5 A K に係る遊技機の基板ケース 4 5 A K 1 0 と、この基板ケース 4 5 A K 1 0 に収容されている基板 4 5 A K 5 0 及びヒートシンク 4 5 A K 4 0 について詳細に説明する。図 3 2 は、本発明の実施形態に係る遊技機の基板ケース 4 5 A K 1 0、基板 4 5 A K 5 0、及びヒートシンク 4 5 A K 4 0 を後方からみた分解斜視図である。図 3 3 は、本発明の実施形態に係る遊技機の基板ケース 4 5 A K 1 0、基板 4 5 A K 5 0、及びヒートシンク 4 5 A K 4 0 を前方からみた分解斜視図である。以下の説明において、理解を容易にするために、図 3 2 等にした前後方向を規定し、基板ケース 4 5 A K 1 0 等を前方から見たときの上下左右方向を、基板ケース 4 5 A K 1 0 等の上下左右方向として説明する。

【 0 1 9 9 】

基板ケース 4 5 A K 1 0 は、前方を構成する前ケース 4 5 A K 2 0 と、後方を構成する後ケース 4 5 A K 3 0 とが組み合わされて構成されている。基板ケース 4 5 A K 1 0 の内部には、CPU、ROM、コネクタ等の電子部品を搭載した基板 4 5 A K 5 0、及びヒートシンク 4 5 A K 4 0 を収容するための収容空間が形成されている。

【 0 2 0 0 】

前ケース 4 5 A K 2 0 は、例えば、熱可塑性を有する合成樹脂からなり、平面視して略長形状に形成されている。前ケース 4 5 A K 2 0 は、後方が開放された箱状をなしている。前ケース 4 5 A K 2 0 の上縁には、上方に突出した 2 つの突出部 4 5 A K 2 1 が形成されている。また、前ケース 4 5 A K 2 0 の下縁には、下方に突出した 2 つの突出部 4 5 A K 2 2 が形成されている。

【 0 2 0 1 】

後ケース 4 5 A K 3 0 も前ケース 4 5 A K 2 0 と同様に、例えば、熱可塑性を有する合成樹脂からなり、平面視して略長形状に形成されている。後ケース 4 5 A K 3 0 は、後面を形成するベース板 4 5 A K 3 0 a と、ベース板 4 5 A K 3 0 a から前方に立設した上壁 4 5 A K 3 0 b、右壁 4 5 A K 3 0 c、下壁 4 5 A K 3 0 d、及び左壁 4 5 A K 3 0 e と、を有している。これにより、後ケース 4 5 A K 3 0 は、前方が開放された箱状をなしており、その収容部は前ケース 4 5 A K 2 0 のものよりも深い。後ケース 4 5 A K 3 0 の上壁 4 5 A K 3 0 b には、前ケース 4 5 A K 2 0 に形成された突出部 4 5 A K 2 1 が挿通される挿通孔 4 5 A K 3 1 a を有する係止部 4 5 A K 3 1 が 2 つ形成されている。また、後ケース 4 5 A K 3 0 の下壁 4 5 A K 3 0 d には、前ケース 4 5 A K 2 0 に形成された突出部 4 5 A K 2 2 が引掛けられる係止部 4 5 A K 3 8 (図 3 3) が 2 つ形成されている。

【 0 2 0 2 】

前ケース 4 5 A K 2 0 と後ケース 4 5 A K 3 0 とを組み合わせる場合には、まず、前ケース 4 5 A K 2 0 の突出部 4 5 A K 2 1 を、後ケース 4 5 A K 3 0 の挿通孔 4 5 A K 3 1 a に挿入する。そして、前ケース 4 5 A K 2 0 の下部を後ケース 4 5 A K 3 0 に押し付けて、前ケース 4 5 A K 2 0 の突出部 4 5 A K 2 2 を後ケース 4 5 A K 3 0 の係止部 4 5 A K 3 8 に引掛ける。これにより、前ケース 4 5 A K 2 0 と後ケース 4 5 A K 3 0 とが組み合わせられ、内部に基板 4 5 A K 5 0 等の収容空間が形成される。

【 0 2 0 3 】

また、後ケース 4 5 A K 3 0 には、上壁 4 5 A K 3 0 b に複数の空気孔 4 5 A K 3 2 が

形成され、下壁 45AK30d に複数の空気孔 45AK33 (図 33) が形成されている。これにより、基板ケース 45AK10 には、上下方向に沿った空気の通り道が確保されている。また、後ケース 45AK30 のベース板 45AK30a には、基板 45AK50 の位置決めをするための 4 つの挿入凸部 45AK36 と、基板 45AK50 をねじ止めするためのねじ穴 45AK37a ~ 45AK37e と、ヒートシンク 45AK40 の四隅を抑えて位置決めするための 4 つの位置決め部 45AK34 と、4 つの位置決め部 45AK34 に位置決めされたヒートシンク 45AK40 に当接して支持する 6 つの支持部 45AK35 と、が形成されている。

【0204】

挿入凸部 45AK36 は、ベース板 45AK30a の四隅に形成されている。挿入凸部 45AK36 のそれぞれは、基板 45AK50 に形成された挿入孔 45AK50a に挿入される円柱状の凸部である。

【0205】

4 つの位置決め部 45AK34 のそれぞれは、アングル状をなしており、直交した面でヒートシンク 45AK40 の角部に当接することが可能なように配置されている。

【0206】

支持部 45AK35 は、図 33 の拡大図に示すように、ベース板 45AK30a の切欠き 45AK30f 内に配置されており、ベース板 45AK30a よりも前方に突出した突出部 45AK35a を有している。支持部 45AK35 は、一端のみがベース板 45AK30a に支持された片持ちの状態にある。そのため、支持部 45AK35 は、突出部 45AK35a に後方への応力が作用すると弾性変形して後方へと変位する。一方、突出部 45AK35a に後方への応力が作用しなくなると、支持部 45AK35 は前方へと戻り元の状態に復帰する。

【0207】

ヒートシンク 45AK40 は、例えば、伝熱性に優れたアルミニウムを加工してなる。ヒートシンク 45AK40 は、矩形状のベース板 45AK41 と、ベース板 45AK41 に立設した矩形状の 5 つのフィン 45AK42 とを備えている。フィン 45AK42 のそれぞれは上下方向に延び、左右方向に平行に配列されている。

【0208】

基板 45AK50 は、例えば、CPU、ROM、コネクタ等の各種電子部品が搭載されたプリント基板である。基板 45AK50 には、後ケース 45AK30 に形成された挿入凸部 45AK36 に対応する位置に設けられた 4 つの挿入孔 45AK50a と、基板 45AK50 を固定するためのねじ 45AK81a ~ 45AK81e が挿通されるねじ挿通孔 45AK55a ~ 45AK55e とが形成されている。

【0209】

さらに基板 45AK50 には、発熱性の電子部品 45AK60 と、非発熱性の電子部品 45AK51 及び電子部品 45AK52 と、が設けられている。電子部品 45AK60、電子部品 45AK51、及び電子部品 45AK52 は、矩形状をなしている。特に、電子部品 45AK60 は、略正形状をなしている。また、非発熱性の電子部品のうち、電子部品 45AK52 は、電子部品 45AK51 よりも高さが高い (厚みがある)。すなわち、図 32 においては、電子部品 45AK52 は、電子部品 45AK51 よりも後方に大きく突出している。ここで、発熱性の電子部品とは、電子部品の誤動作を防止するために放熱対策が必要なほどの熱を発生させる電子部品のことをいう。一方、非発熱性の電子部品とは、放熱対策を行わなくてもよい程度しか熱を発生させない、あるいは全く熱を発生させない電子部品のことをいう。

【0210】

非発熱性の電子部品のうち、高さの低い電子部品 45AK51 は、発熱性の電子部品 45AK60 よりも上方に配置されている。非発熱性の電子部品のうち、高さの高い電子部品 45AK52 は、発熱性の電子部品 45AK60 の右方に配置されている。また、非発熱性の電子部品 45AK51 及び電子部品 45AK52 の向きは、平面視した場合に各辺

10

20

30

40

50

が矩形状の基板 45AK50 の辺と平行となるように配置されている。一方、発熱性の電子部品 45AK60 は、平面視した場合に各辺が矩形状の基板 45AK50 の辺と平行とならないように配置されている。発熱性の電子部品 45AK60 には、該電子部品 45AK60 とヒートシンク 45AK40 との間に介在して、発せられて熱をヒートシンク 45AK40 に伝える熱伝導シート 45AK70 が貼着されている。熱伝導シート 45AK70 は、電子部品 45AK60 のおおよそ全体を覆う。

【0211】

熱伝導シート 45AK70 は、両面が粘着するタイプの公知の熱伝導シート、シリコン、非シリコン、あるいはセラミックを主原料とした柔軟な熱伝導シートから採用することができる。熱伝導シート 45AK70 は、電子部品 45AK60 とヒートシンク 45AK40 との間に介在して、両者を接着する。

(ヒートシンク 45AK40 及び基板 45AK50 の取り付けについて)

【0212】

次に、基板ケース 45AK10 に、ヒートシンク 45AK40 及び基板 45AK50 を取り付けするための手順について説明する。図 34 は、基板ケース 45AK10 にヒートシンク 45AK40 及び基板 45AK50 を取り付けの様子を取り付け順((a)~(b))で示した断面図である。また、図 35 は、図 34 に続いて基板ケース 45AK10 にヒートシンク 45AK40 及び基板 45AK50 を取り付けの様子を取り付け順((a)~(b))で示した断面図である。なお、図 34 及び図 35 に示す図は、図 33 中の断面線 A-A で切断した断面図である。

【0213】

図 34 (a) に示すように、まず、後ケース 45AK30 をテーブル等に載置し、ヒートシンク 45AK40 を後ケース 45AK30 に設置する。ヒートシンク 45AK40 は、フィン 45AK42 が上下方向に沿うように、図 34 (b) に示すように、ベース板 45AK30a に形成された位置決め部 45AK34 に四隅を合わせて載置する。これにより、後ケース 45AK30 に対するヒートシンク 45AK40 の位置決めをすることができる。このとき、ヒートシンク 45AK40 のフィン 45AK42b 及びフィン 45AK42d は、支持部 45AK35 の突出部 45AK35a に当接した状態にある。

【0214】

続いて、図 34 (b) に示すように、電子部品 45AK60 に熱伝導シート 45AK70 を貼着した基板 45AK50 を、後ケース 45AK30 に設置する。その際、図 33 に示す基板 45AK50 に形成された挿入孔 45AK50a に、後ケース 45AK30 に形成された挿入凸部 45AK36 を挿入して、図 35 (a) に示すように、基板 45AK50 を後ケース 45AK30 に載置する。このように、挿入孔 45AK50a に挿入凸部 45AK36 が挿入されることにより、後ケース 45AK30 に対する基板 45AK50 の位置決めがされる。

【0215】

続いて、図 35 (a) に示すように、ねじ 45AK81a~45AK81e (図 35 (a) では、ねじ 45AK81e のみを図示)を基板 45AK50 に挿通し、対応するねじ孔 45AK37a~45AK37e に締め付ける。これにより、支持部 45AK35 に支持されていたヒートシンク 45AK40 及び基板 45AK50 は、後ケース 45AK30 に向けて押し付けられる。これにより、図 35 (b) に示すように、支持部 45AK35 は弾性変形し、その先端は距離 L だけ後方に変位する。このように弾性変形した支持部 45AK35 は、当接するヒートシンク 45AK40 を前方に押圧する。一方、ねじ 45AK81a~45AK81e は、ヒートシンク 45AK40 を介して前方に押圧されている基板 45AK50 を押さえ込む。これにより、ヒートシンク 45AK40 と熱伝導シート 45AK70 とが密着するとともに、電子部品 45AK60 と熱伝導シート 45AK70 とが密着する。このような構成により、電子部品 45AK60 から発せられた熱は、熱伝導シート 45AK70 を介してヒートシンク 45AK40 に伝わり、ヒートシンク 45AK40 から放熱される。

【 0 2 1 6 】

(特徴部 4 5 A K の効果等について)

特徴部 4 5 A K に係る遊技機の効果について、図面を参照しながら説明する。図 3 6 は、ヒートシンク 4 5 A K 4 0 と電子部品 4 5 A K 6 0 との関係を説明するための平面図である。また、図 3 7 は、基板ケース 4 5 A K 1 0 内における空気の流れを説明するための説明図である。なお、図 3 6 は、ヒートシンク 4 5 A K 4 0 をフィン 4 5 A K 4 2 側からみた図であるため、電子部品 4 5 A K 6 0 はかくれ線である破線で図示している。また、ヒートシンク 4 5 A K 4 0 と電子部品 4 5 A K 6 0 との間には、熱伝導シート 4 5 A K 7 0 が介在して熱を伝導させているが、便宜上、熱伝導シート 4 5 A K 7 0 の図示を省略して、電子部品 4 5 A K 6 0 の全面からヒートシンク 4 5 A K 4 0 に熱が伝導するものとする。なお、二点鎖線で示した電子部品 4 5 A K 6 1 は、電子部品 4 5 A K 6 0 と比較するために示した比較例である。

10

【 0 2 1 7 】

図 3 6 に示すように、平面視した場合に、矩形状の電子部品 4 5 A K 6 0 は、その辺 4 5 A K 6 0 a ~ 4 5 A K 6 0 d が、矩形状のヒートシンクの辺 4 5 A K 4 0 a ~ 4 5 A K 4 0 d と平行とならないように配置されている。すなわち、各辺をヒートシンクの辺 4 5 A K 4 0 a ~ 4 5 A K 4 0 d と平行となるように配置した電子部品 4 5 A K 6 1 を、中心点 O を中心に所定角度 だけ回転させることで、電子部品 4 5 A K 6 0 の配置とすることができる。所定角度 は例えば略 4 5 ° である。なお、電子部品 4 5 A K 6 0 が略正方形状であるため、電子部品 4 5 A K 6 0 の対角線は上下左右方向を向く。電子部品 4 5 A K 6 0 をこのような配置とすることで、電子部品 4 5 A K 6 0 の頂点 4 5 A K 6 0 f をフィン 4 5 A K 4 2 b よりも右側 (図中左側) に、電子部品 4 5 A K 6 0 の頂点 4 5 A K 6 0 e をフィン 4 5 A K 4 2 d よりも左側 (図中右側) に配置することができる。一方、ヒートシンク 4 5 A K 4 0 と向きが一致するように配置された比較例の電子部品 4 5 A K 6 1 においては、いずれの部位も、フィン 4 5 A K 4 2 b よりも右側 (図中左側) に、あるいはフィン 4 5 A K 4 2 d よりも左側 (図中右側) に位置していない。これにより、電子部品 4 5 A K 6 0 は、フィン 4 5 A K 4 2 b 及びフィン 4 5 A K 4 2 d に多くの熱を伝えることができる。放熱する際にフィン 4 5 A K 4 2 b とフィン 4 5 A K 4 2 d とを有効利用することができる。これにより、電子部品 4 5 A K 6 0 から発生した熱の放熱効果を高めることができる。なお、上記では、ヒートシンク 4 5 A K 4 0 に対する電子部品 4 5 A K 6 0 の配置態様について記載したが、これは当然に、電子部品 4 5 A K 6 0 に対するヒートシンク 4 5 A K 4 0 の配置態様として記載したとしても技術的に同等である。

20

30

【 0 2 1 8 】

また、電子部品 4 5 A K 6 0 から発せられた熱は、ヒートシンク 4 5 A K 4 0 に伝わって放熱されるものだけでなく、その一部は電子部品 4 5 A K 6 0 から直接上方に放熱される。このように電子部品 4 5 A K 6 0 から直接上方に放熱される量は、電子部品 4 5 A K 6 0 の左右方向の長さが長いほどより大きくなる。ここで、図 3 6 に示すように、電子部品 4 5 A K 6 0 の左右方向の幅 W 1 は、比較例である電子部品 4 5 A K 6 1 の左右方向の幅 W 2 よりも大きい。そのため、電子部品 4 5 A K 6 0 の配置とした方が、電子部品 4 5 A K 6 0 から発せられた熱をより多く直接上方に向けて放熱させることができる。これにより、電子部品 4 5 A K 6 0 から発生した熱の放熱効果を高めることができる。

40

【 0 2 1 9 】

また、図 3 7 に示すように、後ケース 4 5 A K 3 0 の下部には空気が流入するための空気孔 4 5 A K 3 3 が形成され、後ケース 4 5 A K 3 0 の上部には空気を排出するための空気孔 4 5 A K 3 2 が形成されている。これにより、基板ケース 4 5 A K 1 0 内には、上下方向に沿った空気の通り道が確保されている。空気孔 4 5 A K 3 3 から流入した空気 (矢印 Y 1) は上方へと移動する。上方へと移動した空気は、やがて、ヒートシンク 4 5 A K 4 0 に形成されたフィン 4 5 A K 4 2 の間を通り抜ける (矢印 Y 2)。このときに、ヒートシンク 4 5 A K 4 0 の熱が奪われ、空気が暖められる。暖められた空気は、ヒートシンク 4 5 A K 4 0 の上方に配置された高さの低い電子部品 4 5 A K 5 1 の間を通り (矢印 Y

50

3)、あるいは、高さの低い電子部品45AK51の後方を通り(矢印Y4)、上方へと移動する。やがて上方へと移動した空気は、後ケース45AK30の上部に形成された空気孔45AK32から排出される(矢印Y5)。このように、ヒートシンク45AK40の上方に、高さの低い電子部品45AK51を配置することで、電子部品45AK51間だけでなく、電子部品45AK51の後方に空気を通すことができる。一方、高さの高い電子部品45AK52は、ヒートシンク45AK40の上方及び下方には配置せずに、右方(図中左側)に配置している。これにより、下方から上方へと移動する空気の流れを阻害することなく、電子部品45AK60から発生した熱の放熱効果を高めることができる。

【0220】

また、電子部品45AK51の長手方向を、上下方向に一致させていることにより、電子部品45AK51間を大きくとることができる。これにより、上方に移動する空気の流れを阻害することなく、電子部品45AK60から発生した熱の放熱効果を高めることができる。

【0221】

また、ヒートシンク45AK40を、左右方向に平行に配列されたフィン45AK42が上下方向を向くように配置している。これにより、下方から上方に向けて移動する空気を、上下方向に沿ったフィン45AK42の間に通すことができる。これにより、上方に移動する空気の流れを阻害することなく、電子部品45AK60から発生した熱の放熱効果を高めることができる。

【0222】

また、電子部品45AK60とヒートシンク45AK40との間に介在した熱伝導シート45AK70を、両面が粘着する柔軟な熱伝導シートとしている。そのため、熱伝導シート45AK70を、電子部品45AK60とヒートシンク45AK40とに隙間なく密着させることができる。これにより、電子部品45AK60から発生した熱を、熱伝導シート45AK70を介してヒートシンク45AK40にスムーズに伝えることができる。

【0223】

また、後ケース45AK30には、発熱性の電子部品45AK60にヒートシンク45AK40を押圧する支持部45AK35が設けられている。これにより、ヒートシンク45AK40及び電子部品45AK60は熱伝導シート45AK70を押圧し、熱伝導シート45AK70に隙間なく密着する。これにより、電子部品45AK60から発生した熱を、熱伝導シート45AK70を介してヒートシンク45AK40にスムーズに伝えることができる。

【0224】

また、図32、33に示すように、基板45AK50は複数のねじ45AK81a~45AK81eによって後ケース45AK30に取り付けられる。複数のねじ45AK81a~45AK81eのうち、ねじ45AK81d及びねじ45AK81eは、電子部品45AK60の近傍のねじ挿通孔45AK55d及びねじ挿通孔45AK55eに挿通され、後ケース45AK30に締め付けられる。このように、電子部品45AK60の近傍で、ねじ45AK81d及びねじ45AK81eを後ケース45AK30に締めつけることで、電子部品45AK60に接着されたヒートシンク45AK40を後ケース45AK30に向けて確実に押さえつけることができる。これにより、ヒートシンク45AK40と電子部品45AK60との接着を確実なものとすることができる。

【0225】

また、支持部45AK35は、ベース板45AK30aの切欠き45AK30f内に配置されており、支持部45AK35と切欠き45AK30fとの間には、若干の隙間t(図34(a))が設けられている。この隙間tから、ヒートシンク45AK40に伝わった熱を基板ケース45AK10の外部へ逃がすことができる。これにより、電子部品45AK60から発生した熱を効率的に放熱することができる。

【0226】

また、基板 4 5 A K 5 0 が後ケース 4 5 A K 3 0 に設置されていない場合、支持部 4 5 A K 3 5 は、突出部 4 5 A K 3 5 a を除き後ケース 4 5 A K 3 0 のベース板 4 5 A K 3 0 a と面一にある。一方、後ケース 4 5 A K 3 0 に基板 4 5 A K 5 0 が設置されると、支持部 4 5 A K 3 5 は、後方に撓んでベース板 4 5 A K 3 0 a との間でずれが生じる。このように、支持部 4 5 A K 3 5 とベース板 4 5 A K 3 0 a との間に生じるずれにより、隙間 t から熱を逃がしやすくすることができる。これにより、電子部品 4 5 A K 6 0 から発生した熱を効率的に放熱することができる。

【 0 2 2 7 】

（他の実施形態 1 について）

図 3 8 は、他の実施形態 1 に係る遊技機の基板ケースにヒートシンク及び基板を取り付ける様子を示した断面図である。なお、他の形態に関する以下の説明では、上記の形態と異なる点を中心に説明する。なお、上記形態と同一の部材については、同一の符号を付すものとし、その説明は省略する。図 3 8 に示すように、後ケース 4 5 A K 1 3 0 には、図 3 3 に示す支持部 4 5 A K 3 5 の代わりに、ヒートシンク 4 5 A K 4 0 のフィン 4 5 A K 4 2 と当接し支持するばね 4 5 A K 1 3 5 が設けられている。ばね 4 5 A K 1 3 5 は、圧縮コイルばねであるが、その他、ばね座金等の板ばねを採用することができる。また、後ケース 4 5 A K 1 3 0 には、ヒートシンク 4 5 A K 4 0 の熱を外部に放出するための複数の空気孔 4 5 A K 1 3 8 が形成されている。なお、ヒートシンク 4 5 A K 4 0 及び基板 4 5 A K 5 0 の後ケース 4 5 A K 1 3 0 の取り付けかたについては、上記の形態と同様である。すなわち、ヒートシンク 4 5 A K 4 0 を位置決め部 4 5 A K 1 3 4 に合わせて載置する。このとき、ばね 4 5 A K 1 3 5 上にはフィン 4 5 A K 4 2 が載せられる。続いて、熱伝導シート 4 5 A K 7 0 が電子部品 4 5 A K 6 0 に貼着された基板 4 5 A K 5 0 を、挿入凸部 4 5 A K 1 3 6 に差し込むことで位置合わせをして、ヒートシンク 4 5 A K 4 0 上に載置する。続いて、ねじ 4 5 A K 8 1 e を基板 4 5 A K 5 0 に挿通して、ねじ孔 4 5 A K 3 7 e に締結する。これにより、ばね 4 5 A K 1 3 5 は、フィン 4 5 A K 4 2 に押圧されて縮むとともに、フィン 4 5 A K 4 2 を基板 4 5 A K 5 0 に向けて押圧する。これにより、熱伝導シート 4 5 A K 7 0 を、ヒートシンク 4 5 A K 4 0 及び電子部品 4 5 A K 6 0 に密着させることができる。

【 0 2 2 8 】

（他の実施形態 2 について）

また、図 3 9 は、他の実施形態 2 に係る遊技機の基板ケースにヒートシンク及び基板を取り付ける様子を示した断面図である。図 3 9 に示すように、後ケース 4 5 A K 2 3 0 には、上記実施形態とは異なり、支持部 4 5 A K 3 5（図 3 3）やばね 4 5 A K 1 3 5（図 3 8）のようなフィン 4 5 A K 2 4 2 を支持する部材は設けられていない。なお、後ケース 4 5 A K 2 3 0 には、ヒートシンク 4 5 A K 2 4 0 の熱を外部に放出するための複数の空気孔 4 5 A K 2 3 8 が形成されている。

【 0 2 2 9 】

基板 4 5 A K 2 5 0 には、ねじ 4 5 A K 2 5 1 を通すためのねじ挿通孔 4 5 A K 2 5 2 が形成されている。また、ヒートシンク 4 5 A K 2 4 0 には、ねじ 4 5 A K 2 5 1 を締めつけるためのねじ孔 4 5 A K 2 4 3 が形成されている。ねじ 4 5 A K 2 5 1 を、基板 4 5 A K 2 5 0 に形成されたねじ挿通孔 4 5 A K 2 5 2 に挿通し、ヒートシンク 4 5 A K 2 4 0 に形成されたねじ孔 4 5 A K 2 4 3 に締め付けることにより、ヒートシンク 4 5 A K 2 4 0 と基板 4 5 A K 2 5 0 とを一体化することができる。この時、ねじ 4 5 A K 2 5 1 を十分に締め付けることにより、ヒートシンク 4 5 A K 2 4 0 が基板 4 5 A K 2 5 0 側に引き寄せられる。これにより、熱伝導シート 4 5 A K 2 7 0 を、ヒートシンク 4 5 A K 2 4 0 及び電子部品 4 5 A K 2 6 0 に密着させることができる。

【 0 2 3 0 】

（特徴部 5 5 A K に関する説明）

図 4 0 は、本実施形態の特徴部 5 5 A K に関し、接続配線部材 5 5 A K 0 1 の構成例を示している。接続配線部材 5 5 A K 0 1 は、例えば演出制御基板 1 2 および画像表示装置

10

20

30

40

50

５といった、複数の電気部品を電氣的に接続可能な接続部材である。接続配線部材５５ＡＫ０１は、例えばフレキシブル配線基板あるいはフレキシブルフラットケーブルといった、一部または全部が可撓性を有する材料を用いて構成されていけばよい。接続配線部材５５ＡＫ０１では、複数の電気部品を複数の信号配線により接続するために、複数の信号配線を構成する配線のパターンが形成されている。接続配線部材５５ＡＫ０１において、複数の信号配線を構成する配線のパターンは、配線のパターン５５ＡＫ１０～５５ＡＫ２２を含んでいる。

【０２３１】

配線のパターン５５ＡＫ１０～５５ＡＫ２２により構成される信号配線は、一端がコネクタプラグ５５ＡＫ１Ｐに接続され、他端がコネクタプラグ５５ＡＫ２Ｐに接続される。コネクタプラグ５５ＡＫ１Ｐは、例えば演出制御基板１２といった、一方の電気部品を複数の信号配線と電氣的に接続可能とする配線接続部品である。コネクタプラグ５５ＡＫ２Ｐは、例えば画像表示装置５といった、他方の電気部品を複数の信号配線と電氣的に接続可能とする配線接続部品である。

10

【０２３２】

配線のパターン５５ＡＫ１０は、例えばグランド電圧といった、基準電圧に維持される信号配線を形成する。配線のパターン５５ＡＫ１０は、線状の信号配線を形成してもよいし、一部または全部に面状の信号配線を形成してもよい。配線のパターン５５ＡＫ１１～５５ＡＫ２２は、２つの信号配線を組み合わせると一対の信号配線を構成してもよい。例えば配線のパターン５５ＡＫ１１により構成される信号配線は、配線のパターン５５ＡＫ１２により構成される信号配線と組み合わせると一対の信号配線を構成している。

20

【０２３３】

図４０の構成例において、配線のパターン５５ＡＫ２１、５５ＡＫ２２には、蛇行形状が設けられていない。配線のパターン５５ＡＫ１１～５５ＡＫ２０には、少なくとも一部に蛇行形状が設けられている。例えば、配線のパターン５５ＡＫ１１～５５ＡＫ２０により構成される複数の信号配線は、図４０に示す領域５５ＡＫ１０Ｚにて、一部または全部の信号配線が、直線形状または略直線形状の第１形状とは異なる蛇行形状などの第２形状となる。これに対し、配線のパターン５５ＡＫ２１、５５ＡＫ２２それぞれにより構成される信号配線は、図４０に示す領域５５ＡＫ１０Ｚにて、直線形状または略直線形状の第１形状となる。配線のパターン５５ＡＫ１１～５５ＡＫ２０により構成される複数の信号配線のうち、配線のパターン５５ＡＫ１１、５５ＡＫ１２それぞれにより構成される信号配線は、図４０に示す領域５５ＡＫ１０Ｚにて、直線形状または略直線形状の第１形状となる。その一方で、配線のパターン５５ＡＫ１１、５５ＡＫ１２それぞれにより構成される信号配線は、図４０に示す領域５５ＡＫ１０Ｚ以外の領域（領域５５ＡＫ１０Ｚよりもコネクタプラグ５５ＡＫ１Ｐに近い領域）にて、例えば蛇行形状など、第１形状とは異なる第２形状となる。

30

【０２３４】

図４０に示す配線のパターン５５ＡＫ１０～５５ＡＫ２２により構成される複数の信号配線は、少なくとも一部の信号配線の配線長が、同一または略同一となる。例えば配線のパターン５５ＡＫ１１～５５ＡＫ２２により構成される複数の信号配線は、配線長が同一または略同一となる。このうち、配線のパターン５５ＡＫ１１～５５ＡＫ２０により構成される複数の信号配線は、少なくとも一部分が蛇行形状となることにより、配線のパターン５５ＡＫ２１、５５ＡＫ２２により構成される信号配線と、配線長が同一または略同一となればよい。配線のパターン５５ＡＫ２１、５５ＡＫ２２により構成される信号配線は、配線のパターン５５ＡＫ１０～５５ＡＫ２０により構成される信号配線に比べて、接続配線部材５５ＡＫ０１の信号配線面上で、コネクタプラグ５５ＡＫ１Ｐとコネクタプラグ５５ＡＫ２Ｐにおける接続端子間の距離が長くなっていてもよい。接続配線部材５５ＡＫ０１において、複数の信号配線が平行または略平行な第１形状となる平行配線部と、複数の信号配線のうち少なくとも１の信号配線が、他の信号配線と平行でない第２形状となる特定配線部とを含むように、配線のパターンが形成されてもよい。これにより、配線のパ

40

50

ターンを配置する接続部材における面積の増大が抑制されて、構成の小型化を図ることができる。少なくとも一部の信号配線の配線長が、同一または略同一となるように配線のパターンが形成されることにより、複数の信号配線で伝送される信号の遅延時間差を減少させて、複数の信号配線で伝送される信号の信頼性を向上させることができる。

【0235】

接続配線部材55AK01は、領域55AK2Zにて曲折することにより、全体がL字形状または略L字形状を有するように形成されている。このように、接続配線部材55AK01には、曲折部となる領域55AK2Zが設けられている。接続配線部材55AK01におけるコネクタプラグ55AK1Pから領域55AK2Zまでの区間では、配線のパターン55AK11~55AK22により構成される複数の信号配線が、例えば図40に示すX軸に沿う方向といった、第1方向に延設されるように形成されている。接続配線部材55AK01における領域55AK2Zからコネクタプラグ55AK2Pまでの区間では、配線のパターン55AK11~55AK22により構成される複数の信号配線が、例えば図40に示すZ軸に沿う方向といった、第1方向とは異なる第2方向に延設されるように形成されている。接続配線部材55AK01における領域55AK2Zでは、配線のパターン55AK11~55AK22により構成される複数の信号配線について、延設方向が第1方向から第2方向へと変更される。第1方向と第2方向は、互いに交差する方向であればよい。領域55AK2Zは、所定角度を有する角形状であってもよいし、所定曲率を有する円弧形状であってもよい。なお、配線のパターン55AK10により構成される信号配線は、一部または全部に面上の信号配線を含む場合に、線状の信号配線とは異なり延設方向を特定できないことがある。ただし、信号配線の全体としては、他の配線のパターン55AK11~55AK22と同様に、コネクタプラグ55AK1Pから領域55AK2Zを介してコネクタプラグ55AK2Pへと向かう方向に延設されるように形成されていけばよい。

10

20

【0236】

図41は、図40に示されるA-A断面図である。接続配線部材55AK01は、例えばポリイミド樹脂などの合成樹脂を重ねて形成された多層構造を有し、各層の表面または内層には様々な配線のパターンを形成可能とされている。このような多層構造を有する接続配線部材55AK01に形成された配線のパターンを介して、例えば演出制御基板12と画像表示装置5といった、複数の電気部品が電氣的に接続される。図41に示す接続配線部材55AK01の多層構造は、表面層55AK1Sと、電源層55AK1Lと、配線層55AK2Lと、裏面層55AK2Sとを含んでいる。表面層55AK1Sは、カバー層55AK1Vによって覆われて保護されている。裏面層55AK2Sは、カバー層55AK2Vによって覆われて保護されている。

30

【0237】

接続配線部材55AK01における一面となる表面には、表面層55AK1Sが設けられ、信号配線を構成する配線のパターン55AK10~55AK22が形成されている。接続配線部材55AK01における他面となる裏面には、裏面層55AK2Sが設けられる。裏面層55AK2Sには、配線のパターン55AK10~55AK22により構成される複数の信号配線に対応して、複数の信号配線を構成する配線のパターン55AK30~55AK42が形成されていけばよい。このように、複数の信号配線を構成する配線のパターンは、接続配線部材55AK01の両面に形成されていけばよい。

40

【0238】

接続配線部材55AK01の表面層55AK1Sに形成された配線のパターン55AK11は、接続配線部材55AK01の表面層55AK1Sおよび裏面層55AK2Sを貫通するスルーホール55AK1Hなどの貫通部を介して、裏面層55AK2Sに形成された配線のパターン55AK31と電氣的に接続されている。接続配線部材55AK01の表面層55AK1Sに形成された配線のパターン55AK12は、接続配線部材55AK01の表面層55AK1Sおよび裏面層55AK2Sを貫通するスルーホール55AK2Hなどの貫通部を介して、裏面層55AK2Sに形成された配線のパターン55AK32

50

と電氣的に接続されている。その他、接続配線部材 5 5 A K 0 1 の表面層 5 5 A K 1 S に形成された配線のパターン 5 5 A K 1 0、5 5 A K 1 3 ~ 5 5 A K 2 2 は、スルーホールなどの貫通部を介して、裏面層 5 5 A K 2 S に形成された配線のパターン 5 5 A K 3 0、5 5 A K 3 3 ~ 5 5 A K 4 2 と電氣的に接続されていけばよい。配線のパターン 5 5 A K 1 0 ~ 5 5 A K 2 2 により構成される複数の信号配線のうちには、接続配線部材 5 5 A K 0 1 の表面層 5 5 A K 1 S にのみ形成され、裏面層 5 5 A K 2 S に形成された信号配線とは電氣的に接続されない信号配線が含まれてもよい。接続配線部材 5 5 A K 0 1 の領域 5 5 A K 2 Z には、スルーホール 5 5 A K 1 H、5 5 A K 2 H のように、一面となる表面に設けられた表面層 5 5 A K 1 S において信号配線を構成する配線のパターンと、他面となる裏面に設けられた裏面層 5 5 A K 2 S において信号配線を構成する配線のパターンとを、電氣的に接続可能な貫通部が設けられている。

10

【 0 2 3 9 】

図 4 2 は、接続配線部材 5 5 A K 0 1 を用いた演出制御基板 1 2 と画像表示装置 5 との接続例を示している。接続配線部材 5 5 A K 0 1 が備えるコネクタプラグ 5 5 A K 1 P は、演出制御基板 1 2 に設けられたコネクタポート 5 5 A K 1 S T に差し込まれる。接続配線部材 5 5 A K 0 1 が備えるコネクタプラグ 5 5 A K 2 P は、画像表示装置 5 に設けられたコネクタポート 5 5 A K 2 S T に差し込まれる。演出制御基板 1 2 に設けられたコネクタポート 5 5 A K 1 S T や画像表示装置 5 に設けられたコネクタポート 5 5 A K 2 S T は、上記実施の形態で示されたレセプタクル K R E 1 ~ K R E 4 と同様の電気部品であり、他の電気部品との間で電氣的に接続される信号配線を着脱自在に接続可能な配線接続装置の構成を有していればよい。例えば、一方の電気部品であるコネクタポート 5 5 A K 1 S T は、演出制御基板 1 2 に設けられて、接続配線部材 5 5 A K 0 1 のコネクタプラグ 5 5 A K 1 P を着脱可能に構成され、他方の電気部品であるコネクタポート 5 5 A K 2 S T は、画像表示装置 5 に設けられて、接続配線部材 5 5 A K 0 1 のコネクタプラグ 5 5 A K 2 P を着脱可能に構成される。コネクタポート 5 5 A K 1 S T にコネクタプラグ 5 5 A K 1 P を装着し、コネクタポート 5 5 A K 2 S T にコネクタプラグ 5 5 A K 2 P を装着することにより、接続配線部材 5 5 A K 0 1 に形成された配線のパターン 5 5 A K 1 0 ~ 5 5 A K 2 2 が構成する複数の信号配線は、一方の電気部品であるコネクタポート 5 5 A K 1 S T と他方の電気部品であるコネクタポート 5 5 A K 2 S T との間を電氣的に接続可能となる。

20

30

【 0 2 4 0 】

図 4 3 は、図 4 2 のような接続例における接続配線部材 5 5 A K 0 1 の上面図である。接続配線部材 5 5 A K 0 1 では、少なくとも領域 5 5 A K 1 Z が可撓性を有している。これにより、コネクタポート 5 5 A K 1 S T にコネクタプラグ 5 5 A K 1 P を装着し、コネクタポート 5 5 A K 2 S T にコネクタプラグ 5 5 A K 2 P を装着した場合には、領域 5 5 A K 1 Z にて接続配線部材 5 5 A K 0 1 が湾曲するように折り曲げられ、コネクタプラグ 5 5 A K 1 P とコネクタプラグ 5 5 A K 2 P の方向を、コネクタポート 5 5 A K 1 S T とコネクタポート 5 5 A K 2 S T の方向にあわせて、調整することができる。図 4 2 および図 4 3 に示す例では、演出制御基板 1 2 に設けられたコネクタポート 5 5 A K 1 S T に対し、接続配線部材 5 5 A K 0 1 のコネクタプラグ 5 5 A K 1 P を Y 軸正方向から Y 軸負方向に向けて差し込むことにより装着する。また、画像表示装置 5 に設けられたコネクタポート 5 5 A K 2 S T に対し、接続配線部材 5 5 A K 0 1 のコネクタプラグ 5 5 A K 2 P を Z 軸負方向から Z 軸正方向に向けて差し込むことにより装着する。例えば、まずは、コネクタプラグ 5 5 A K 2 P をコネクタポート 5 5 A K 2 S T に差し込んで装着し、その後、コネクタプラグ 5 5 A K 1 P をコネクタポート 5 5 A K 1 S T に差し込んで装着する。このような順番で装着すれば、接続配線部材 5 5 A K 0 1 の領域 5 5 A K 1 Z が有する可撓性により、接続配線部材 5 5 A K 0 1 を容易に装着することができる。

40

【 0 2 4 1 】

図 4 4 は、他の接続例を示している。図 4 4 に示す接続例でも、接続配線部材 5 5 A K 0 1 が備えるコネクタプラグ 5 5 A K 1 P は演出制御基板 1 2 に設けられたコネクタポー

50

ト 5 5 A K 1 S T に差し込まれ、接続配線部材 5 5 A K 0 1 が備えるコネクタプラグ 5 5 A K 2 P は画像表示装置 5 に設けられたコネクタポート 5 5 A K 2 S T に差し込まれる。演出制御基板 1 2 のコネクタポート 5 5 A K 1 S T は、カバー体 3 0 1 からみて Y 軸正方向側となるカバー体 3 0 1 の背面側に配置され、画像表示装置 5 のコネクタポート 5 5 A K 2 S T は、カバー体 3 0 1 からみて Y 軸負方向側となるカバー体 3 0 1 の前面側に配置されている。接続配線部材 5 5 A K 0 1 は、カバー体 3 0 1 に形成された開口部 5 5 A K 3 0 を介して、コネクタプラグ 5 5 A K 1 P が演出制御基板 1 2 のコネクタポート 5 5 A K 1 S T に装着され、コネクタプラグ 5 5 A K 2 P が画像表示装置 5 のコネクタポート 5 5 A K 2 S T に装着される。

【 0 2 4 2 】

図 4 5 は、図 4 4 のような接続例における接続配線部材 5 5 A K 0 1 の上面図である。接続配線部材 5 5 A K 0 1 では、領域 5 5 A K 1 Z の他に、領域 5 5 A K 1 0 Z も可撓性を有していてもよい。図 4 4 に示す接続例において、コネクタポート 5 5 A K 1 S T にコネクタプラグ 5 5 A K 1 P を装着し、コネクタポート 5 5 A K 2 S T にコネクタプラグ 5 5 A K 2 P を装着した場合には、領域 5 5 A K 1 Z に加え、領域 5 5 A K 1 0 Z にて接続配線部材 5 5 A K 0 1 が湾曲するように折り曲げられ、コネクタプラグ 5 5 A K 1 P とコネクタプラグ 5 5 A K 2 P の方向を、コネクタポート 5 5 A K 1 S T とコネクタポート 5 5 A K 2 S T の方向にあわせて、調整することができる。図 4 4 および図 4 5 に示す例でも、図 4 2 および図 4 3 に示された例と同様に、まずは、コネクタプラグ 5 5 A K 2 P をコネクタポート 5 5 A K 2 S T に差し込んで装着する。続いて、接続配線部材 5 5 A K 0 1 をコネクタプラグ 5 5 A K 1 P からカバー体 3 0 1 の開口部 5 5 A K 3 0 に通すことで、カバー体 3 0 1 の前面側から背面側へと接続配線部材 5 5 A K 0 1 を引き出す。その後、コネクタプラグ 5 5 A K 1 P をコネクタポート 5 5 A K 1 S T に差し込んで装着する。このような順番で装着すれば、接続配線部材 5 5 A K 0 1 の領域 5 5 A K 1 0 Z が有する可撓性により、カバー体 3 0 1 の開口部 5 5 A K 3 0 にて折り返すようにクセ付けられ、接続配線部材 5 5 A K 0 1 を容易に装着することができる。

【 0 2 4 3 】

図 4 2 ~ 図 4 5 に示された接続例では、接続配線部材 5 5 A K 0 1 の領域 5 5 A K 1 Z や領域 5 5 A K 1 0 Z が有する可撓性により、接続配線部材 5 5 A K 0 1 の装着時に湾曲するように折り曲げられる。このように、接続配線部材 5 5 A K 0 1 は、例えば基体が柔軟なシート状に形成され、領域 5 5 A K 1 Z や領域 5 5 A K 1 0 Z が可撓性を有している。こうした接続配線部材 5 5 A K 0 1 に対し、補強部材 5 5 A K 0 2 が取り付けられている。補強部材 5 5 A K 0 2 は、例えばアクリル系樹脂材料などの合成樹脂材料、石英ガラスなどの石英系材料、セラミック系材料その他の材料を選択的に用いて、可撓性を有しないように構成されていればよい。この補強部材 5 5 A K 0 2 が取り付けられた位置では、例えば配線のパターン 5 5 A K 1 0 により構成される信号配線と接続される回路部品 5 5 A K 1 R が実装されている。回路部品 5 5 A K 1 R は、上記実施の形態における回路部品 4 2 A K 1 R と同様に、回路素子あるいは機能回路を構成するものであればよい。例えば、回路部品 5 5 A K 1 R は、配線のパターン 5 5 A K 1 0 により構成される信号配線が基準電圧となるグランド電圧あるいは所定の電源電圧に維持される場合に、信号配線でのノイズ発生を防止するノイズ除去回路として構成されてもよい。回路部品 5 5 A K 1 R は、可撓性を有しない補強部材 5 5 A K 0 2 が取り付けられた位置にて実装されているので、可撓性を有する位置にて実装された場合と比較して、接続配線部材 5 5 A K 0 1 からの脱落や信号配線の断線が発生しにくくなる。

【 0 2 4 4 】

複数の信号配線を構成する配線のパターンは、接続配線部材 5 5 A K 0 1 の両面に形成され、接続配線部材 5 5 A K 1 0 の領域 5 5 A K 2 Z には、貫通部としてのスルーホールが設けられている。これにより、接続配線部材 5 5 A K 0 1 の一面となる表面に設けられた信号配線と、接続配線部材 5 5 A K 0 1 の他面となる裏面に設けられた信号配線とが、電氣的に接続可能となる。図 4 2 ~ 図 4 5 に示された接続例では、接続配線部材 5 5 A K

10

20

30

40

50

01の領域55AK1Zや領域55AK10Zが有する可撓性により、接続配線部材55AK01の装着時に湾曲するように折り曲げられる。その一方で、接続配線部材55AK01の領域55AK2Zは、接続配線部材55AK01の装着時に折り曲げられることがない。このように、複数の電気部品を複数の信号配線により接続した場合に、接続配線部材55AK01にて形状が変化する領域55AK1Zや領域55AK10Zには、貫通部としてのスルーホールが設けられていない。形状が変化する位置に貫通部が設けられていないので、形状が変化する位置に設けられた場合と比較して、接続配線部材55AK01の強度低下や信号配線の断線が発生しにくくなる。なお、スルーホールなどの貫通部が設けられる位置では、接続配線部材55AK01の基体として、例えばリジッド配線板といった、補強部材55AK02と同様の部材として、あるいは補強部材55AK02とは異なる材料により形成された部材として、可撓性を有しない部材が用いられてもよい。また、貫通部は、接続配線部材55AK01の一面となる表面層55AK1Sおよび他面となる裏面層55AK2Sを貫通するスルーホールに限定されず、例えば接続配線部材55AK01の一面あるいは他面と、接続配線部材55AK01の内層として構成された導体層とを貫通するビアなどであってもよい。

10

【0245】

(特徴部56AKに関する説明)

図46は、本実施形態の特徴部56AKに関し、コネクタプラグやコネクタポートの構成例を示している。図46(A)は、接続配線部材55AK01のコネクタプラグ55AK1Pを差し込んで装着可能なコネクタポート56AK01の構成例を示している。図46(B)は、接続配線部材55AK01のコネクタプラグ55AK2Pを差し込んで装着可能なコネクタポート56AK02の構成例を示している。コネクタポート56AK01は、例えば図42や図44に示された演出制御基板12が備えるコネクタポート55AK1STとして用いられるものであればよい。コネクタポート56AK02は、例えば図42や図44に示された画像表示装置5が備えるコネクタポート55AK2STとして用いられるものであればよい。

20

【0246】

コネクタポート56AK01では、複数の信号配線と接続される複数の端子が、第1ピッチW10で設けられている。コネクタポート56AK02では、複数の信号配線と接続される複数の端子が、第1ピッチW10とは異なる第2ピッチW11で設けられている。例えばコネクタポート56AK01では、第1ピッチW10が1mm以上3mm未満となるように、複数の端子が並んで配置されていればよい。コネクタポート56AK02では、第2ピッチW11が3mm以上5mm未満となるように、複数の端子が並んで配置されていればよい。第1ピッチW10は第2ピッチW11よりも短くなるように設定されてもよいし、第1ピッチW10は第2ピッチW11よりも長くなるように設定されてもよい。このように、コネクタポート56AK01は、複数の導体としての端子が第1ピッチW10で設けられた第1部品となり、コネクタポート56AK02は、複数の導体としての端子が第2ピッチW11で設けられた第2部品となる。また、コネクタポート56AK01は、接続配線部材55AK01の一端に設けられたコネクタプラグ55AK1Pが差し込まれて装着されることにより、接続配線部材55AK01に形成された配線のパターン55AK10~55AK22などで構成される複数の信号配線を着脱自在に接続可能とする配線接続部品である。コネクタポート56AK02は、接続配線部材55AK01の他端に設けられたコネクタプラグ55AK2Pが差し込まれて装着されることにより、接続配線部材55AK01に形成された配線のパターン55AK10~55AK22などで構成される複数の信号配線を着脱自在に接続可能とする配線接続部品である。

30

40

【0247】

コネクタポート56AK01では複数の端子が第1ピッチW10で配置される一方で、接続配線部材55AK01の一端に設けられたコネクタプラグ55AK1Pは、複数の信号配線に対応する複数の接触導体が、第1ピッチW10に対応する間隔となるように形成されている。コネクタポート56AK02では複数の端子が第2ピッチW11で配置され

50

る一方で、接続配線部材 5 5 A K 0 1 の他端に設けられたコネクタプラグ 5 5 A K 2 P は、複数の信号配線に対応する複数の接触導体が、第 2 ピッチ W 1 1 に対応する間隔となるように形成されている。接続配線部材 5 5 A K 0 1 におけるコネクタプラグ 5 5 A K 1 P の近傍には、複数の信号配線を第 1 ピッチ W 1 0 に対応した間隔となるように調整する第 1 調整部が設けられてもよい。接続配線部材 5 5 A K 0 1 におけるコネクタプラグ 5 5 A K 2 P の近傍には、複数の信号配線を第 2 ピッチ W 1 1 に対応した間隔となるように調整する第 2 調整部が設けられてもよい。接続配線部材 5 5 A K 0 1 では、配線のパターン 5 5 A K 1 0 ~ 5 5 A K 2 2 により構成される複数の信号配線のうち、少なくとも一部の信号配線の配線長が、同一または略同一となる。

【 0 2 4 8 】

図 4 7 は、複数の電気部品について他の構成例を示している。図 4 7 (A) は、配線のパターンにより構成される複数の信号配線と電氣的に接続可能な電子部品 5 6 A K 1 I C の構成例を示している。図 4 7 (B) は、配線のパターンにより構成される複数の信号配線と電氣的に接続可能な電子部品 5 6 A K 2 I C の構成例を示している。電子部品 5 6 A K 1 I C および電子部品 5 6 A K 2 I C は、例えば主基板 1 1 あるいは演出制御基板 1 2 などの制御基板といった、所定部材に実装された I C チップなどの機能回路（例えばプロセッサまたはメモリなど）であればよい。図 4 7 に示す電子部品 5 6 A K 1 I C および電子部品 5 6 A K 2 I C の一方または双方が用いられる場合に、例えば図 1 7 に示された特徴部 3 0 A K における配線のパターンなどが構成する複数の信号配線により、複数の電気部品を電氣的に接続可能とすればよい。図 1 7 に示された特徴部 3 0 A K における配線のパターンに限定されず、例えば図 2 5 ~ 図 2 9 に示された特徴部 4 2 A K における配線のパターンや、図 3 0 に示された特徴部 4 3 A K における配線のパターン、図 3 1 に示された特徴部 4 4 A K における配線のパターンなど、一部または全部の信号配線の配線長が、同一または略同一となる複数の信号配線により、複数の電気部品を電氣的に接続可能であればよい。これにより、複数の信号配線で伝送される信号の遅延時間差を減少させて、複数の信号配線で伝送される信号の信頼性を向上させることができる。また、制御基板や電気機器の内部回路における配線のパターンを配置する面積の増大が抑制されて、基板や装置の小型化を図ることができる。

【 0 2 4 9 】

電子部品 5 6 A K 1 I C に対応して設けられた接続導体部 5 6 A K 1 P D では、複数の信号配線と接続される複数の端子に対応する接続導体（例えば接続パッド）が、第 1 ピッチ W 1 0 で設けられている。電子部品 5 6 A K 2 I C に対応して設けられた接続導体部 5 6 A K 2 P D では、複数の信号配線と接続される複数の端子に対応する接続導体（例えば接続パッド）が、第 1 ピッチ W 1 0 とは異なる第 2 ピッチ W 1 1 で設けられている。第 1 ピッチ W 1 0 や第 2 ピッチ W 1 1 は、図 4 6 に示されたコネクタポート 5 6 A K 0 1 やコネクタポート 5 6 A K 0 2 の場合と同様に設定されてもよい。このように、電子部品 5 6 A K 1 I C は、複数の導体としての端子や接続導体などが第 1 ピッチ W 1 0 で設けられた第 1 部品となり、電子部品 5 6 A K 2 I C は、複数の導体としての端子や接続導体などが第 2 ピッチ W 1 1 で設けられた第 2 部品となる。電子部品 5 6 A K 1 I C および電子部品 5 6 A K 2 I C は、例えば複数の端子に対応する接続導体が、配線のパターンにより構成される信号配線と接合されることにより、他の電気部品と電氣的に接続可能な電気部品となる。接続導体が信号配線と接合される方式は、はんだなどを用いた金属接合方式であってもよいし、導電性樹脂接合や異方性導電部材接合などの接着接合方式であってもよい。複数の信号配線は、接続導体部 5 6 A K 1 P D や接続導体部 5 6 A K 2 P D にて複数の接続導体と接合される場合に限定されず、例えば電子部品 5 6 A K 1 I C 、 5 6 A K 2 I C が備える複数の端子と、直接に接合されてもよい。

【 0 2 5 0 】

電子部品 5 6 A K 1 I C では複数の端子が第 1 ピッチ W 1 0 で配置される一方で、配線のパターンは、複数の信号配線が電子部品 5 6 A K 1 I C と接続される一端にて、複数の信号配線が第 1 ピッチ W 1 0 に対応した間隔となるように形成されている。電子部品 5 6

10

20

30

40

50

A K 2 I Cでは複数の端子が第2ピッチW 1 1で配置される一方で、配線のパターンは、複数の信号配線が電子部品5 6 A K 2 I Cと接続される他端にて、複数の信号配線が第2ピッチW 1 1に対応した間隔となるように形成されている。配線のパターンにおける電子部品5 6 A K 1 I Cの近傍には、複数の信号配線を第1ピッチW 1 0に対応した間隔となるように調整する第1調整部が設けられてもよい。配線のパターンにおける電子部品5 6 A K 2 I Cの近傍には、複数の信号配線を第2ピッチW 1 1に対応した間隔となるように調整する第2調整部が設けられてもよい。これにより、各種部品が接続される場合に、配線間隔を調整可能として、複数の部品を適切に接続することができる。また、配線のパターンを配置する接続手段における面積の増大が抑制されて、構成の小型化を図ることができる。

10

【0 2 5 1】

図4 6に示されたコネクタポート5 6 A K 0 1、5 6 A K 0 2のうち、いずれか一方のコネクタポートと、図4 7に示された電子部品5 6 A K 1 I C、5 6 A K 2 I Cのうち、いずれか一方の電子部品とが、第1部品や第2部品として組み合わせられて構成してもよい。例えば図4 6 (A)に示されたコネクタポート5 6 A K 0 1を第1部品とし、図4 7 (B)に示された電子部品5 6 A K 2 I Cを第2部品として、複数の電気部品を接続可能な複数の信号配線を構成する配線のパターンが形成されてもよい。あるいは、例えば図4 7 (A)に示された電子部品5 6 A K 1 I Cを第1部品とし、図4 6 (B)に示されたコネクタポート5 6 A K 0 2を第2部品として、複数の電気部品を接続可能な複数の信号配線を構成する配線のパターンが形成されてもよい。

20

【0 2 5 2】

その他、図4 6に示されたコネクタポート5 6 A K 0 1、5 6 A K 0 2の一方または双方が用いられる場合、あるいは図4 7に示された電子部品5 6 A K 1 I C、5 6 A K 2 I Cの一方または双方が用いられる場合に、図4 0に示された特徴部5 5 A Kにおける接続配線部材5 5 A K 0 1が備える特徴の一部または全部を備える接続手段が用いられてもよい。例えば複数の信号配線を構成する配線のパターンが形成された接続手段は、図4 0に示された領域5 5 A K 1 0 Zと同様に、複数の信号配線のうち少なくとも1の信号配線が直線形状または略直線形状の第1形状となる一方で、他の信号配線が第1形状とは異なる蛇行形状などの第2形状となる領域を含んでいてもよい。接続手段は、図4 0に示された領域5 5 A K 2 Zと同様に曲折することにより、全体がL字形状または略L字形状を有するように形成されてもよい。接続手段には、図4 0に示された領域5 5 A K 2 Zと同様の曲折部が設けられてもよい。接続手段は、図4 1の断面図と同様に、複数の信号配線を構成する配線のパターンが両面に形成されていてもよい。接続手段は、例えば基体が柔軟なシート状に形成され、図4 0に示された領域5 5 A K 1 Zや領域5 5 A K 1 0 Zと同様に、可撓性を有する部材の他に、図4 0に示された補強部材5 5 A K 0 2と同様に、可撓性を有しない部材を含み、可撓性を有しない部材にて、図4 0に示された回路部品5 5 A K 1 Rと同様に、信号配線と接続されるように実装された回路部品を備えてもよい。接続手段には、図4 1に示されたスルーホール5 5 A K 1 H、5 5 A K 2 Hと同様に、一面となる表面に設けられた信号配線と、他面となる裏面に設けられた信号配線とを電氣的に接続可能な貫通部が設けられ、複数の電気部品を複数の信号配線により接続した場合に、形状が変化する領域には、貫通部が設けられていないようにしてもよい。

30

40

【0 2 5 3】

(他の実施形態3について)

上記実施の形態では、接続配線部材5 5 A K 0 1が領域5 5 A K 2 Zにて曲折することにより、全体がL字形状または略L字形状を有するように形成されているものとして説明した。しかしながら、この発明はこれに限定されず、接続配線部材は、全体が直線形状または略直線形状を有するように形成されていてもよい。例えば接続配線部材は、基体が柔軟なシート状に形成され、装着時には任意の部位で湾曲するように折り曲げられるようにしてもよい。

【0 2 5 4】

50

図48は、全体が直線形状または略直線形状を有する接続配線部材として、接続配線部材55AK01Aを用いた場合に、演出制御基板12と画像表示装置5との接続例を示している。接続配線部材55AK01Aは、コネクタプラグ55AK1Pをコネクタポート55AK1STに装着し、コネクタプラグ55AK2Pをコネクタポート55AK2STに装着する場合に、配線のパターンにより構成される複数の信号配線について延設方向が変更されるように、折曲位置55AK01Bにて折り曲げられる。また、図43に示された領域55AK1Zと同様の領域にて接続配線部材55AK01Aが湾曲するように折り曲げられる。これにより、コネクタプラグ55AK1Pとコネクタプラグ55AK2Pの方向を、コネクタポート55AK1STとコネクタポート55AK2STの方向にあわせて、調整することができればよい。

10

【0255】

(特徴部021SGに関する説明)

図48は、本実施形態の特徴部021SKの演出制御基板12を示す図である。本特徴部021SKの演出制御基板12には、図48に示すように、演出制御基板12の識別情報である、該演出制御基板12が搭載されるパチンコ遊技機の製造会社名((株)*****)と、該演出制御基板12の型式を特定可能な識別情報である型式ID(SAKM*****)とから成る第1情報021SG001が記されている第1情報表示部021SG002と、該第1情報表示部に隣接する近傍の領域であって、演出制御基板12の製造日やロット番号やシリアル番号等の第2情報が読み取り可能にシンボル化されている二次元バーコードが印刷されたシール021SG003が貼着される第2情報表示部021SG004が設けられている。

20

【0256】

これら第1情報表示部021SG002と第2情報表示部021SG004とは、演出制御基板12の外周が切り欠かれた1の辺に臨むように並んで設けられており、これら切り欠かれた1の辺は、演出制御基板12が基板ケース800に収納された状態においても、基板ケース800の外部から良好に視認可能な辺とされているため、演出制御基板12が基板ケース800に収納された状態でも、基板ケース800の外部から第1情報表示部021SG002と第2情報表示部021SG004とが視認可能であって、第1情報や二次元バーコードの確認や読み取り等を、基板ケース800を開放しなくても行うことができるようになっている。

30

【0257】

第1情報表示部021SG002では、演出制御基板12の表面に積層された銅箔021SG010が、図50のA-A断面図に示すように、第1情報の各文字や各数字の記号の部分については残され、該記号の部分の周囲については、銅箔021SG010をパターン化する際に行われるエッチングによって除去されることによって記されている。よって、第1情報表示部021SG002は、第1情報の記号以外の領域については銅箔021SG010を有しない部分とされている。つまり、第1情報の各文字や各数字の記号は、銅箔021SG010をパターン化する工程と同時に実行される。また、第2情報表示部021SG004についても、演出制御基板12の表面に積層された銅箔021SG010が、該第2情報表示部021SG004内において、銅箔021SG010をパターン化する際に行われるエッチングによって全て除去されることにより、銅箔021SG010の厚み分(例えば、35ミクロン)だけ凹んだ状態の領域とされている。

40

【0258】

尚、演出制御基板12は、図50に示すように、ガラス繊維にエポキシ樹脂を含浸させた樹脂基板層021SG012の表面側(部品実装面側)に銅箔021SG010が設けられているだけでなく、裏面側(部品非実装面側)にも銅箔021SG020が積層されているとともに、両面とも、電気絶縁性を有するレジストインクが塗布されることにより表面はレジスト層021SG011によって、裏面はレジスト層021SG021によって覆われている。尚、図50のA-A断面図においては、二次元バーコードの塗膜や、後述する枠表示021SG005の塗膜、実装されている電子部品については省略してい

50

る。

【0259】

また、裏面側（部品非実装面側）にも、図49に破線にて示すように、第1情報表示部021SG002と重ならない位置に第3情報表示部021SG007が設けられており、該第3情報表示部021SG007において、第1情報表示部021SG002における第1情報021SG001と同じ記号021SG006が、裏面に積層されている銅箔021SG020がエッチングされることにより記されている。尚、これらのエッチングも、銅箔021SG020をパターン化するエッチングと同時に行われる。よって、第3情報表示部021SG007は第1情報表示部021SG002と同じく第1情報が記されており、換言すれば、第1情報表示部021SG002が演出制御基板12の表裏面に設けられていることになる。

10

【0260】

このように、第3情報表示部021SG007は、第1情報表示部021SG002とは重ならないように設けられているため、エッチングによって銅箔021SG020が殆ど積層されていない第3情報表示部021SG007を通じて、基板の裏面側から第1情報表示部021SG002に光が透過して第1情報表示部021SG002に記された記号のコントラストが低下してしまい、記号の確認や読み取りがし難くなってしまうことを防ぐことができる。同様に、エッチングによって銅箔021SG010が殆ど積層されていない第1情報表示部021SG002を通じて、基板の表面側から第3情報表示部021SG007に光が透過して第3情報表示部021SG007に記された記号のコントラストが低下してしまい、記号の確認や読み取りがし難くなってしまうことも防ぐことができる。つまり、第1情報表示部021SG002並びに第3情報表示部021SG007は、演出制御基板12の外周を囲むように形成された接地用のベタパターン（無エッチング広範囲パターン）内に、エッチングによって形成されているので、第1情報表示部021SG002と第3情報表示部021SG007とを重ならないように設けることで、第1情報表示部021SG002と第3情報表示部021SG007の反対面には、接地用のベタパターンによる銅箔021SG010や銅箔021SG020が存在するようになるために、反対面からの光が遮断されるので、第1情報表示部021SG002並びに第3情報表示部021SG007に記された銅箔による記号が、光を反射することによって視認し易い状態が保たれるようになる。

20

30

【0261】

尚、本特徴部021SKにおいては、第1情報表示部021SG002と第3情報表示部021SG007とを、演出制御基板12の同一辺である切り欠き部分を有する辺に臨むように設けることで、第1情報表示部021SG002と第3情報表示部021SG007の位置を認識しやすくした形態を例示しているが、本発明はこれに限定されるものではなく、これら第1情報表示部021SG002と第3情報表示部021SG007とを、演出制御基板12の異なる辺や異なる位置に設けるようにしてもよい。

【0262】

第2情報表示部021SG004は、第1情報表示部021SG002に隣接して形成されているとともに、該第1情報表示部021SG002との境界には、銅箔021SG010によるパターンは形成されていないので、第1情報表示部021SG002と第2情報表示部021SG004との間に電子部品が実装されることはない。よって、これら第1情報表示部021SG002と第2情報表示部021SG004との間に電子部品が実装されて、第1情報表示部021SG002の第1情報と、第2情報表示部021SG004に貼着されたシールの二次元バーコードとの確認や読み取りを同時に行うことが、これら電子部品によって困難となってしまうことがないようになっている。

40

【0263】

また、第2情報表示部021SG004には、貼着されるシールの位置と向きを示すための正方形の枠表示021SG005がシルク印刷によって形成されている。枠表示021SG005は、4つの角のうち、1の角のみが隅切り部に印刷がされており、該1の角

50

に、二次元バーコードにおけるガイドマークのない角が対応するように、枠表示 0 2 1 S G 0 0 5 の内部にシールを貼着することで、第 1 情報表示部 0 2 1 S G 0 0 2 の第 1 情報 0 2 1 S G 0 0 1 の記号の向きと一致した向きにて、正しい位置にシールを貼着することができるになっている。

【0 2 6 4】

ここで、第 1 情報表示部 0 2 1 S G 0 0 2 の第 1 情報や、第 2 情報表示部 0 2 1 S G 0 0 4 に貼着された二次元バーコードシールにシンボル化された第 2 情報が使用される基板検査について、図 5 1 を用いて簡潔に説明する。尚、基板検査は、撮像手段であるカメラが接続され、画像認識処理等を実行可能な検査装置を用いて実行される。

【0 2 6 5】

基板検査においては、まず、第 1 情報 0 2 1 S G 0 0 1 と第 2 情報表示部 0 2 1 S G 0 0 4 に貼着されたシールの二次元バーコードとを同時に撮像する (0 2 1 S G S 0 1)。尚、本特徴部 0 2 1 S G では、上記のように、第 2 情報表示部 0 2 1 S G 0 0 4 が、第 1 情報表示部 0 2 1 S G 0 0 2 の近傍に設けられているので、二次元バーコードの読み取りが可能となる解像度にて撮像しても、第 1 情報表示部 0 2 1 S G 0 0 2 (第 1 情報) と第 2 情報表示部 0 2 1 S G 0 0 4 (第 2 情報) とを同時に撮像 (読み取る) ことができ、撮像 (読み取り) を効率化することができる。つまり、第 1 情報表示部 0 2 1 S G 0 0 2 (第 1 情報) と第 2 情報表示部 0 2 1 S G 0 0 4 (第 2 情報) とが、離れた位置に設けられている場合には、これら第 1 情報表示部 0 2 1 S G 0 0 2 (第 1 情報) と第 2 情報表示部 0 2 1 S G 0 0 4 (第 2 情報) とを同時に撮像すると、撮像した画像における第 1 情報表示部 0 2 1 S G 0 0 2 (第 1 情報) と第 2 情報表示部 0 2 1 S G 0 0 4 (第 2 情報) の大きさが小さくなってしまい、読み取りが困難となってしまうことから、第 1 情報表示部 0 2 1 S G 0 0 2 (第 1 情報) の撮像 (読み取り) と、第 2 情報表示部 0 2 1 S G 0 0 4 (第 2 情報) の撮像 (読み取り) とを個別に実行しなければならず、撮像 (読み取り) を効率化することができないのに対し、第 2 情報表示部 0 2 1 S G 0 0 4 (第 2 情報) が第 1 情報表示部 0 2 1 S G 0 0 2 (第 1 情報) の近傍に設けられていることで、第 1 情報表示部 0 2 1 S G 0 0 2 (第 1 情報) と第 2 情報表示部 0 2 1 S G 0 0 4 (第 2 情報) とを同時に撮像 (読み取る) ことができ、撮像 (読み取り) を効率化することができる。

【0 2 6 6】

そして、撮像した画像から、第 1 情報表示部 0 2 1 S G 0 0 2 と第 2 情報表示部 0 2 1 S G 0 0 4 とを特定し、特定した第 1 情報表示部 0 2 1 S G 0 0 2 については、記号を画像認識によって認識して第 1 情報のデータ (記号データ) に変換するとともに、特定した第 2 情報表示部 0 2 1 S G 0 0 4 については、二次元バーコードを読み取ってシンボル化されている第 2 情報のデータ (製造日やロット番号やシリアル番号等) に変換する。

【0 2 6 7】

次いで、演出制御基板 1 2 全体を撮像する (0 2 1 S G S 0 2)。そして、第 1 情報のデータに含まれる基板 ID から基板型式を特定して (0 2 1 S G S 0 3)、該特定した基板型式の配線パターンと、0 2 1 S G S 0 2 において撮像した画像とにもとづいて、配線パターンの一致検査を行う (0 2 1 S G S 0 4)。

【0 2 6 8】

配線パターンが一致しない場合 (0 2 1 S G S 0 5 で N)、例えば、基板の配線形態が間違っている場合、例えば、改良によって蛇行形状を有するように形成されているべき信号配線が、改良前の直線形状を有するように形成されている等の場合 (バージョン間違い) や、基板の一部が破損している等の場合には、0 2 1 S G S 1 0 に進む。

【0 2 6 9】

一方、配線パターンが一致する場合 (一致度が所定値以上である場合) には (0 2 1 S G S 0 5 で Y)、0 2 1 S G S 0 2 において撮像した画像にもとづいて、実装されていない非実装部品が有るか否かを検査する (0 2 1 S G S 0 6)。

【0 2 7 0】

非実装部品が有る場合には (0 2 1 S G S 0 7 で Y)、0 2 1 S G S 1 0 に進む一方、

10

20

30

40

50

非実装部品が無い場合には（０２１ＳＧＳ０７でＮ）、二次元バーコードから読み取った第２情報に含まれるシリアル番号（基板ＩＤ）に対応付けて、検査結果（検査日付、検査内容）と、他の第２情報（製造日、ロット番号等）とを登録する（０２１ＳＧＳ０８）。

【０２７１】

尚、０２１ＳＧＳ１０においては、異常であることが報知される。そして、該報知を行った後、０２１ＳＧＳ０８に進んで、二次元バーコードから読み取った第２情報に含まれるシリアル番号（基板ＩＤ）に対応付けて、検査結果（検査日付、検査内容）と、他の第２情報（製造日、ロット番号等）とが登録される。

【０２７２】

このようにすることで、例えば、異常があった場合に、その演出制御基板１２と同一の製造日や同一のロットの演出制御基板１２についても、同様の異常があるか無いか等を検証すること等で、演出制御基板１２の製造において、どのような点が問題（原因）であったのかを特定することが可能となる。また、基板検査において異常が報知されない基板であっても、シリアル番号（基板ＩＤ）に対応付けて、検査結果（検査日付、検査内容）と、他の第２情報（製造日、ロット番号等）とが登録されることで、各演出制御基板１２が搭載されたパチンコ遊技機１が遊技場に納入されて使用されているときに不具合が生じた場合に、二次元バーコードを読み取って、該読み取った二次元バーコードのシリアル番号（基板ＩＤ）に対応付けて登録されている各情報に基づいて、不具合が生じた演出制御基板１２のロット番号等を特定して、同一のロット番号の演出制御基板１２において、同様の不具合が生じていないかどうかを確認し、仮に、同様の不具合が生じている場合には、同一のロット番号の他の演出制御基板１２においても、同様の不具合が生じる可能性が高いことから、当該不具合に対する迅速な対応が可能となる。尚、０２１ＳＧＳ０８において登録する第２情報として、例えば、演出制御基板１２の製造工程における工程の変更履歴の情報や、使用部品の型式やロットの変更情報、製造時の環境情報（製造装置の番号、気温、湿度等）を登録しておくようにしてもよく、このようにすることで、出荷後において不具合が生じた演出制御基板１２の二次元バーコードを読み取って、該読み取った二次元バーコードのシリアル番号（基板ＩＤ）に対応付けて登録されているこれらの情報にもとづいて、該演出制御基板１２と同様の情報が記憶されている他の演出制御基板１２において、同様の不具合が発生していないかを調べることにより、該不具合の原因の特定を容易化することができる。

【０２７３】

（特徴部０２１ＳＧの課題解決手段および効果に関する説明）

以上のように、特徴部０２１ＳＧにおいては、例えばパチンコ遊技機１など、遊技を行うことが可能な遊技機であって、例えば、図４９に示すように、複数の電子部品が実装された演出制御基板１２を備え、演出制御基板１２は、当該演出制御基板１２を識別するための型式ＩＤと製造会社名とを含む第１情報０２１ＳＧ００１が読み取り可能に表示された第１情報表示部０２１ＳＧ００２と、第１情報０２１ＳＧ００１とは異なる情報であって、製造日やロット番号やシリアル番号等の当該演出制御基板１２に関する第２情報が読み取り可能にシンボル化された二次元バーコードが印刷されたシール０２１ＳＧ００３が貼着されることにより表示された第２情報表示部０２１ＳＧ００４とを有し、第２情報表示部０２１ＳＧ００４は、前記第１情報表示部０２１ＳＧ００２の近傍に設けられている。これにより、第１情報と第２情報の読み取り効率を向上できるため、図５１に示す演出制御基板１２の基板検査等の作業効率を向上することができる。

【０２７４】

尚、「近傍」とは、第１情報表示部０２１ＳＧ００１と第２情報表示部０２１ＳＧ００４とが、図４９に示すように、互いに接する状態にて設けられていることだけではなく、第１情報０２１ＳＧ００１とシール０２１ＳＧ００３に印刷された二次元バーコードの読み取りが可能となる解像度の撮像において、第１情報表示部０２１ＳＧ００１と第２情報表示部０２１ＳＧ００４とを同時に撮像できる範囲内であればよく、必ずしも接する状態にて設けられていなくてもよい。具体的には、例えば、第１情報表示部０２１ＳＧ００１

と第2情報表示部021SG004の距離が、第1情報表示部021SG001の長手方向の寸法（例えば、50mm）よりも少ない距離であればよい。

【0275】

また、前記第1情報表示部021SG002においては、前記第1情報021SG001が、演出制御基板12上に形成された配線パターンを構成する導電材である銅箔021SG010や021SG020をパターン化するエッチングにより記号化することにて表示されている。これにより、配線パターンと同時に第1情報021SG001の記号を形成することができるので、配線パターンと第1情報021SG001とが一致しない状況の発生を防ぐことができる。

【0276】

また、前記第1情報表示部021SG002は、演出制御基板12の表面だけではなく、裏面に同一の記号から成る第3情報表示部021SG007が形成されることにより、裏面にも形成されていることで、演出制御基板12の表裏面の双方に設けられている。これにより、演出制御基板12の表裏面のいずれにおいても、第1情報021SG001を確認することができる。

【0277】

また、二次元バーコードが印刷されたシールが貼着される第2情報表示部021SG004は、第1情報表示部021SG002が設けられている表面のみに設けられており、第3情報表示部021SG007が設けられている裏面には設けられていない。これにより、1の表面のみにシールを貼着するだけで第2情報表示部021SG004を設けることができるので、第2情報表示部021SG004を設けるための負荷（手間）を低減（削減）できる。

【0278】

また、第1情報表示部021SG002と第2情報表示部021SG004とは、図49に示すように、演出制御基板12の切り欠きが形成されている同一辺に沿って並んで設けられている。これにより、第1情報表示部021SG002と第2情報表示部021SG004とを認識し易くでき、的確な読み取りを行うことができる。

【0279】

また、第1情報表示部021SG002と第2情報表示部021SG004との間には、図49に示すように、電子部品が実装されていない。これにより、第1情報021SG001と第2情報がシンボル化された二次元バーコードとの読み取りが、電子部品に邪魔されて困難となってしまうことを防ぐことができる。

【0280】

また、演出制御基板12が収納されている基板ケース800を備え、第1情報表示部021SG002と第2情報表示部021SG004とは、演出制御基板12が基板ケース800に収納されている状態においても、基板ケース800の外側から視認可能である。これにより、基板ケース800の外側から、第1情報021SG001と第2情報がシンボル化された二次元バーコードとを読み取ることができる。

【0281】

また、例えばパチンコ遊技機1など、遊技を行うことが可能な遊技機であって、例えば、図49に示すように、複数の電子部品が実装された演出制御基板12を備え、演出制御基板12は、製造日やロット番号やシリアル番号等の当該演出制御基板12に関する第2情報が読み取り可能にシンボル化された二次元バーコードが印刷により記されたシール021SG003が貼着されるシール貼着部となる第2情報表示部021SG004を有し、該第2情報表示部021SG004は、演出制御基板12上に形成された配線パターン及び接地パターンである接地用のベタパターンとは異なる部分である、配線パターン及び接地用のベタパターンが形成されていない部分に設けられている。これにより、シール021SG003に記されている演出制御基板12に関する第2情報の確認や読み取りを良好に行うことができなくなってしまうことを防ぐことができる。

【0282】

10

20

30

40

50

また、シール貼着部となる第2情報表示部021SG004は、配線パターン及び接地パターンである接地用のベタパターンを構成する導電材である、例えば、銅箔021SG010が、エッチングによって除去されることによって、図50に示すように、銅箔021SG010が形成（積層）されていない部分である。これにより、第2情報表示部021SG004を目立たせることができるとともに、除去した銅箔021SG010のコスト分を削減することもできる。また、シール貼着部となる第2情報表示部021SG004が、導電材である銅箔021SG010の厚みである、例えば35ミクロン分だけ凹んだ部分となるので、シール021SG003が剥がれてしまうことをより一層防ぐことができる。

【0283】

（変形および応用に関する説明）

この発明は上記の実施の形態に限定されず、様々な変形および応用が可能である。例えば、上記した特徴部021SGにおいては、基板の一例として演出制御基板12を例に説明をしているが、本発明はこれに限定されるものではなく、これら基板は、主基板11や、その他の制御基板であってもよい。つまり、実装されている電子部品が、演算処理回路やゲートアレイやコントローラ等の集積度の高い電子部品が実装されたものとすればよい。

【0284】

また、特徴部021SGにおいては、第1情報表示部021SG002と第2情報表示部021SG004との境界において、電子部品等が実装されることがないように、銅箔021SG010を残すことなくエッチングした形態を例示しているが、本発明はこれに限定されるものではなく、第1情報表示部021SG002との境界部分においてもシール021SG003を囲むことができるように、銅箔021SG010を残すようにしてもよい。

【0285】

また、特徴部021SGにおいては、第2情報表示部021SG004を、演出制御基板12の外周辺に臨むように設けているために、第2情報表示部021SG004の外周辺側においても銅箔021SG010が形成されていない形態を例示しているが、本発明はこれに限定されるものではなく、例えば、図52に示すように、第2情報表示部021SG004を、演出制御基板12の外周辺から離して設けることで、シール021SG003が、全ての辺方向において、銅箔021SG010に囲まれているようにすることで、シール021SG003が、より一層、剥がれ難くしてもよい。尚、この場合にあっては、図52に示すように、シール021SG003と銅箔021SG010との間隙をより少なくするために、枠表示021SG005を第2情報表示部021SG004の外側に形成するようにしてもよい。

【0286】

また、シール021SG003は、製造による出荷時だけではなく、演出制御基板12を再使用（リユース）する場合においても使用されるために、剥がれ難いものとしたが、本発明はこれに限定されるものではなく、例えば、再使用（リユース）する場合には別途、異なるシール021SG003を貼着する場合、つまり、出荷の毎に、先に貼着されていたシール021SG003を剥がして新たなシール021SG003を貼着する場合には、図53に示すように、シール021SG003の一の角部が銅箔021SG010に重なるように第2情報表示部021SG004を形成して、銅箔021SG010に重なっている特定部分となる1の角部からであれば、シール021SG003を剥がすことができるようにしてもよい。尚、図53に示す形態においては、第2情報表示部021SG004の形状によって、シール021SG003を貼着する方向が特定できるため、枠表示021SG005を形成しないようにしてもよい。つまり、第2情報表示部021SG004の形状が枠表示021SG005を兼ねるようにしてもよい。

【0287】

また、特徴部021SGにおいては、第1情報表示部021SG002と第3情報表示

10

20

30

40

50

部 0 2 1 S G 0 0 7 とを重ならないように設けた形態を例示しているが、本発明はこれに限定されるものではなく、第 1 情報表示部 0 2 1 S G 0 0 2 と第 3 情報表示部 0 2 1 S G 0 0 7 とを重なる位置に設けてもよいし、第 3 情報表示部 0 2 1 S G 0 0 7 を設けないようにしてもよい。

【 0 2 8 8 】

また、特徴部 0 2 1 S G においては、第 2 情報がシンボル化された二次元バーコードが印刷されたシール 0 2 1 S G 0 0 3 を貼着した形態を例示しているが、本発明はこれに限定されるものではなく、これらシール 0 2 1 S G 0 0 3 ではなく、二次元バーコードを印刷やレーザーマーカ等によって、レジスト層 0 2 1 S G 0 1 1 上に直接形成するようにしてもよい。また、二次元バーコードではなく、一次元のバーコード等、その他の情報記録シンボルを用いてもよい。

10

【 0 2 8 9 】

また、特徴部 0 2 1 S G においては、第 1 情報表示部 0 2 1 S G 0 0 2 と第 2 情報表示部 0 2 1 S G 0 0 4 とを、演出制御基板 1 2 の切り欠きが形成されている同一外周辺に沿って並んで設けた形態を例示しているが、本発明はこれに限定されるものではなく、これら第 1 情報表示部 0 2 1 S G 0 0 2 と第 2 情報表示部 0 2 1 S G 0 0 4 とが、図 5 4 に示すように、積み重なった配置状態にて設けるようにしてもよい。尚、この場合にあっては、図 5 4 に示すように、第 1 情報表示部 0 2 1 S G 0 0 2 の高さ方向の幅寸法を少なくするために、製造会社名と型式 I D とを、横一列に並べて記すようにすればよい。

20

【 0 2 9 0 】

また、特徴部 0 2 1 S G においては、第 2 情報表示部 0 2 1 S G 0 0 4 を電子部品が実装されている表面のみに設けた形態を例示しているが、本発明はこれに限定されるものではなく、これら第 2 情報表示部 0 2 1 S G 0 0 4 を両面に設けて、シール 0 2 1 S G 0 0 3 を両面に貼着するようにしてもよい。尚、この場合においては、裏面における第 3 情報表示部 0 2 1 S G 0 0 7 との位置関係が、表面における第 1 情報表示部 0 2 1 S G 0 0 2 と第 2 情報表示部 0 2 1 S G 0 0 4 との位置関係と同一となるようにすることで、いずれも面であっても、同一の画像処理によって読み取りが可能となるようにすればよい。

【 0 2 9 1 】

また、特徴部 0 2 1 S G においては、第 2 情報表示部 0 2 1 S G 0 0 4 の大きさ（面積）を、シール 0 2 1 S G 0 0 3 の大きさ（面積）よりもすこしだけ大きいものとするので、銅箔 0 2 1 S G 0 1 0 とシール 0 2 1 S G 0 0 3 とを近接させることで、シール 0 2 1 S G 0 0 3 が剥がれ難くなるようにしているが、本発明はこれに限定されるものではなく、これら第 2 情報表示部 0 2 1 S G 0 0 4 の大きさ（面積）を、シール 0 2 1 S G 0 0 3 の大きさ（面積）よりも十分に大きくしてもよい。

30

【 0 2 9 2 】

また、特徴部 0 2 1 S G においては、シール 0 2 1 S G 0 0 3 の厚みを、銅箔 0 2 1 S G 0 1 0 の厚みよりも厚いものとした形態を例示したが、本発明はこれに限定されるものではなく、これらシール 0 2 1 S G 0 0 3 の厚みを、銅箔 0 2 1 S G 0 1 0 の厚みと同一或いは薄いものとしてもよい。

【 0 2 9 3 】

また、例えばパチンコ遊技機 1 は、上記実施の形態で示した全ての技術的特徴を備えるものでなくてもよく、従来技術における少なくとも 1 つの課題を解決できるように、上記実施の形態で説明した一部の構成を備えたものであってもよい。例えば上記実施の形態で示した特徴のうちで、適切な基板構成を可能にする少なくとも 1 の特徴を備えたものであればよい。また、上記実施の形態では説明していない構成であっても、上記実施の形態で説明した構成を備える場合と同様または類似の課題に含まれる少なくとも 1 つの課題を解決し、あるいは上記実施の形態で説明した構成を備える場合と同様または類似の目的や作用効果に含まれる少なくとも 1 つの目的や作用効果を達成できるものであれば、上記実施の形態で説明した構成とともに、あるいは上記実施の形態で説明した構成に代えて、備えられているものであってもよい。

40

50

【 0 2 9 4 】

上記実施の形態では、複数の電気部品を電氣的に接続する複数の信号配線のうち少なくとも1の信号配線が、直線形状および略直線形状とは異なる形状であって、他の信号配線と平行および略平行な形状とは異なる形状として、蛇行形状、ミアンダ形状、ジグザグ形状、折返し形状と称される形状となる部分を含むものとして説明した。これに対し、直線形状および略直線形状とは異なる形状や、他の信号配線と平行および略平行な形状とは異なる形状は、湾曲形状あるいは渦巻き形状といった、蛇行形状とは異なり信号配線の配線長を延長可能あるいは調整可能な任意の形状であればよい。複数の電気部品を電氣的に接続する複数の信号配線のうち少なくとも1の信号配線について、その配線長を延長可能な形状となる部分を含むことにより、複数の信号配線に含まれる各信号配線の配線長を同一または略同一とし、複数の信号配線で伝送される信号の遅延時間差を防止あるいは抑制できればよい。

10

【 0 2 9 5 】

複数の信号配線により電氣的に接続される複数の電気部品は、主基板11に搭載されたRAM102およびCPU103に限定されず、パチンコ遊技機1などの遊技機が備える任意の電気部品であればよい。例えば複数の電気部品として、演出制御基板12に搭載された演出制御用CPU120およびRAM122が、複数の信号配線により電氣的に接続され、複数の信号配線のうち少なくとも1の信号配線が、直線形状および略直線形状とは異なる形状であって、他の信号配線と平行および略平行な形状とは異なる形状となるように、配線のパターンが形成されてもよい。この場合に、演出制御用CPU120は、パチンコ遊技機1における演出の制御に関して、所定の処理を実行可能に構成された電気部品であり、RAM122は演出制御用CPU120による処理の実行に関する情報を記憶可能に構成された電気部品である。あるいは、上記実施の形態におけるRAM102に代えてROM101といった、CPU103による処理の実行に関する情報を記憶可能な電気部品であってもよい。あるいは、演出制御用CPU120に代えて表示制御部123が備えるグラフィックスプロセッサといった、演出制御用CPU120とは異なる演出に関する処理を実行可能な電気部品であってもよい。さらに、RAM122に代えてROM121といった、演出制御用CPU120による処理の実行に関する情報を記憶可能な電気部品であってもよい。また、RAM122に代えて画像データメモリといった、演出制御用CPU120あるいは表示制御部123のグラフィックスプロセッサによる処理の実行に関する情報を記憶可能な電気部品であってもよい。

20

30

【 0 2 9 6 】

演出制御基板12は、上記実施の形態における主基板11と同様に、多層配線基板として構成されてもよい。上記実施の形態における複数の信号配線は、例えば演出制御基板12に搭載された演出制御用CPU120および表示制御部123が備えるグラフィックスプロセッサといった、複数の処理装置が電氣的に接続されるように、配線のパターンが形成されたものであってもよい。あるいは、複数の信号配線は、表示制御部123が備えるグラフィックスプロセッサと、映像信号用の入出力ポートといった、複数の電気部品が電氣的に接続されるように、配線のパターンが形成されたものであってもよい。このような複数の電気部品が接続される複数の信号配線には、例えばフィルタ回路やバッファ回路といった、複数の電気部品とは異なる任意の電気回路が介在するように、配線のパターンが形成されたものであってもよい。複数の信号配線では、例えば画像表示装置5におけるR(赤)、G(緑)、B(青)の表示色について、それぞれのレベル(RGB値)を示すデジタル映像信号が、パラレル信号方式で伝送されてもよい。あるいは、複数の信号配線では、遊技の制御や演出の制御に関する信号が、例えばLVDS(Low Voltage Differential Signal)方式といったパラレル信号方式で伝送されてもよい。これらのパラレル信号方式では、複数の信号配線において同期した信号伝送が要求されることがある。そこで、上記実施の形態のように、蛇行形状などの形状となる部分が設けられるように配線のパターンを形成することにより、複数の信号配線に含まれる各信号配線の配線長が、同一または略同一となり、複数の信号配線で伝送される信号の遅延時間差を減少させることができ

40

50

る。

【0297】

なお、パラレル信号方式で伝送される信号に限定されず、例えば画像表示装置5に供給される映像信号や、スピーカ8L、8R、遊技効果ランプ9、演出用モータ60および演出用LED61といった演出用の電気部品に供給される制御信号が、シリアル信号方式で伝送される場合に、クロック信号を伝送するための信号配線と、データ信号を伝送するための信号配線とが、上記実施の形態における複数の信号配線に含まれてもよい。さらに、映像信号や制御信号がシリアル信号方式で伝送される場合に、差動信号伝送方式により信号を伝送するための信号配線が、上記実施の形態における複数の信号配線に含まれてもよい。

10

【0298】

例えば配線のパターン30AK10Dが構成する信号配線のように、複数の電気部品における接続端子間の距離が他の信号配線よりも長い信号配線についても、直線形状および略直線形状とは異なる形状であり、他の信号配線と平行および略平行な形状とは異なる形状となる部分が含まれるように、配線のパターンが形成されてもよい。複数の電気部品における接続端子間の距離が他の信号配線よりも短い信号配線であっても、基板上における配線パターンの設計によっては、配線長が他の信号配線よりも長くなることがある。このような場合に、複数の信号配線のうち蛇行形状などの形状となる部分が含まれる信号配線と、そのような部分が含まれない信号配線との選択は、基板上における配線パターンの設計に応じて任意に変更されてもよい。

20

【0299】

配線のパターンにより構成される複数の信号配線は、配線長が互いに同一または略同一に形成されたものに限定されず、遅延時間差（スキュー）を調整可能な任意の構成と組み合わせ形成されたものであってもよい。例えば複数の信号配線のうち、1の信号配線に対応して配置された誘電体の比誘電率を、他の信号配線に対応して配置された絶縁体などの比誘電率とは異ならせることにより、信号の伝播速度を変化させることにより、各信号配線における遅延時間差（スキュー）を調整可能に構成されたものと組み合わせ、少なくとも1の信号配線が直線形状および略直線形状の第1形状とは異なる第2形状となる第2形状部を含むものであってもよい。

【0300】

上記実施の形態では、図37に示すように、上下左右方向に辺を傾斜させて配置した電子部品は、発熱性の電子部品45AK60と、電子部品45AK60の周辺に設けられた電子部品45AK62である。しかしながら、発熱性の電子部品45AK60のみを傾斜させた配置とし、その他の電子部品は傾かせない配置としてもよい。また、電子部品45AK60の全てを傾かせる配置としてもよい。

30

【0301】

また、発熱性の正形状の電子部品に対するヒートシンクの傾斜角度は、45°に限定されない。すなわち、電子部品と接触した範囲をフィンの配列方向において十分に確保できるヒートシンクの配置であれば、傾斜角度の程度は特に限定されない。

【0302】

また、発熱性の電子部品の形状は、略正方形である必要はなく、長形状であってもよい。長形状の電子部品を採用する場合であっても、電子部品の対角線が延びる向きに対して、フィンが配列された方向が一致するようにヒートシンクを配置することで、電子部品から発せられた熱の放熱効果を高めることができる。

40

【0303】

また、発熱性の電子部品に貼着された熱伝導シートは、電子部品から発せられた熱を伝導するに十分な範囲に設けられていればよい。例えば、電子部品の全体を覆う範囲に設けてもよいし、発熱する範囲のみ（電子部品の一部の範囲のみ）に設けるようにしてもよい。なお、熱伝導シートは、電子部品の全体を覆う場合に設ける場合であっても基板の配線と接触しない大きさとするのが好ましい。

50

【0304】

レセプタクルKRE1は、演出制御基板12の基板上にて表面実装されるものに限定されず、例えば主基板11の基板上といった、任意の基板上にて表面実装されるものであればよい。各種の電源電圧は、演出制御基板12に供給されるものに限定されず、例えば主基板11あるいは払出制御基板といった、任意の制御基板に供給されるものであってもよい。各種の電気回路や電気部品も、演出制御基板12に配置されるものに限定されず、例えば主基板11あるいは払出制御基板といった、任意の制御基板に配置されるものであってもよい。

【0305】

接続配線部材55AK01は、図41に示すような電源層55AK1Lや配線層55AK2Lといった、内部層となる導体層を含む多層構造を有するものとして説明した。これに対し、接続配線部材55AK01は、内部層となる導体層を含まないように構成されてもよい。この場合にも、一面となる表面に設けられた表面層55AK1Sにおいて信号配線を構成する配線のパターンと、他面となる裏面に設けられた裏面層55AK2Sにおいて信号配線を構成する配線のパターンとを、電氣的に接続可能なスルーホールなどの貫通部が設けられてもよい。内部層となる導体層を含まないように構成することにより、接続配線部材55AK01の柔軟性を高めて、コネクタプラグ55AK1Pやコネクタプラグ55AK2Pの方向を、容易に調整することができる。

【0306】

内部層となる導体層を含むか否かにかかわらず、一面となる表面に設けられた表面層55AK1Sにおいて信号配線を構成する配線のパターンが形成されているのに対し、他面となる裏面に設けられた裏面層55AK2Sには信号配線を構成する配線のパターンが形成されていなくてもよい。複数の信号配線を構成する配線のパターンは、例えば表面層55AK1Sや裏面層55AK2Sといった、接続配線部材55AK01の一面または他面に形成されてもよいし、図41に示された配線層55AK2Lといった、内部層に形成されてもよい。これらの場合にも、少なくとも一部の信号配線の配線長が、同一または略同一となるように配線のパターンが形成されればよい。これにより、複数の信号配線で伝送される信号の遅延時間差を減少させる適切な配線構成が可能になる。

【0307】

図40に示す接続配線部材55AK01では、領域55AK1Zにて、配線のパターン55AK13~55AK16により構成される信号配線が、蛇行形状を有するように形成されている。これに対し、領域55AK1Zでは、配線のパターンにより構成される複数の信号配線が、直線形状または略直線形状の第1形状となり、第1形状とは異なる蛇行形状などの第2形状にはならないように形成されてもよい。このように、複数の電気部品を複数の信号配線により接続した場合に、接続配線部材55AK01にて形状が変化する領域55AK1Zや領域55AK10Zでは、配線のパターンにより構成される複数の信号配線が、第2形状にはならないように形成されてもよい。形状が変化する位置に第2形状の信号配線が設けられている場合には、信号配線が外部からの電磁波ノイズによる影響を受けたり、信号配線が他の導体に電磁波ノイズの影響を及ぼしたりして、電磁妨害などの悪影響を与える不都合が生じるおそれがある。これに対し、形状が変化する位置に第2形状の信号配線が設けられていないようにすれば、これらの不都合が生じることを、防止あるいは抑制できる。また、形状が変化する位置に第2形状の信号配線が設けられていないようにすれば、各信号配線における特性インピーダンスの調整が複雑になることを、防止あるいは抑制できる。

【0308】

複数の信号配線を構成する配線のパターンは、主基板11や演出制御基板12といった制御基板あるいは画像表示装置5などの電気機器における内部回路にて、少なくとも一部の信号配線の配線長が、同一または略同一となるように形成されてもよい。これに対し、複数の信号配線を構成する配線のパターンは、制御基板や電気機器における内部回路で信号配線の配線長が調整されずに、接続配線部材55AK01などの接続手段を用いた場合

に、少なくとも一部の信号配線の配線長が、同一または略同一となるように形成されてもよい。制御基板や電気機器における内部回路で信号配線の配線長が調整されない場合には、接続手段を用いることにより複数の信号配線で伝送される信号の遅延時間差を減少させて、複数の信号配線で伝送される信号の信頼性を向上させることができる。また、制御基板や電気機器の内部回路における配線のパターン設計を容易かつ柔軟に行うことができ、制御基板や電気機器の内部回路における配線のパターンを配置する面積の増大が抑制されて、基板や装置の小型化を図ることができる。

【0309】

この発明は、パチンコ遊技機1に限らずスロットマシンなどにも適用できる。スロットマシンは、例えば複数種類の識別情報となる図柄の可変表示といった所定の遊技を行い、その遊技結果に基づいて所定の遊技価値を付与可能となる任意の遊技機であり、より具体的に、1ゲームに対して所定の賭数(メダル枚数またはクレジット数)を設定することによりゲームが開始可能になるとともに、各々が識別可能な複数種類の識別情報(図柄)を可変表示する可変表示装置(例えば複数のリールなど)の表示結果が導出表示されることにより1ゲームが終了し、その表示結果に応じて入賞(例えばチェリー入賞、スイカ入賞、ベル入賞、リプレイ入賞、BB入賞、RB入賞など)が発生可能とされた遊技機である。このようなスロットマシンにおいて、遊技制御を行うための遊技制御用マイクロコンピュータを含めたハードウェア資源と、所定の処理を行うソフトウェアとが協働することにより、上記実施の形態で示されたパチンコ遊技機1が有する特徴の全部または一部を備えるように構成されていればよい。

10

20

【0310】

その他にも、遊技機の装置構成や各種の動作などは、この発明の趣旨を逸脱しない範囲で、任意に変更および修正が可能である。加えて、この発明の遊技機は、入賞の発生に基づいて所定数の遊技媒体を景品として払い出す払出式遊技機に限定されるものではなく、遊技媒体を封入し入賞の発生に基づいて得点を付与する封入式遊技機にも適用することができる。スロットマシンは、遊技用価値としてメダル並びにクレジットを用いて賭数が設定されるものに限定されず、遊技用価値として遊技球を用いて賭数を設定するスロットマシンや、遊技用価値としてクレジットのみを使用して賭数を設定する完全クレジット式のスロットマシンであってもよい。

30

【0311】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

(課題解決手段および効果に関する説明)

【0312】

以上説明したように、本願に係るパチンコ遊技機1などの遊技機では、レセプタクルKRE1のような配線接続装置において、信号端子となる端子TA02の両側を挟む位置で、一对の接地端子となる端子TA01、TA03が演出制御基板12の基板上に表面実装されることにより、適切な基板構成が可能になる。

40

【0313】

端子TA01、TA03がダミーパッドDP1、DP2に接合され、端子TA01~TA03の先端部が基板ケース800のカバー部材802に被覆されることにより、適切な基板構成が可能になる。

【0314】

レセプタクルKRE1には、ダミーパッドDP3、DP4に接合される固定用金具SS01、SS02が側面PL2の側に設けられることにより、適切な基板構成が可能になる。

【0315】

開口領域836aにおける内周壁面836bとレセプタクルKRE1との間隔は、部品

50

収容部 802a に近い側の開口幅 W2 が遠い側の開口幅 W1 よりも広く形成されることにより、適切な基板構成が可能になる。

【0316】

レセプタクル KRE1 の端子 TA01 ~ TA03 は、それぞれ開口領域 836a にて基板ケース 800 のカバー部材 802 により被覆されず露出する露出部と基板ケース 800 のカバー部材 802 により被覆されて露出しない被覆部とが形成されることにより、適切な基板構成が可能になる。

【0317】

レセプタクル KRE1 の端子 TA01 ~ TA03 が表面実装された実装位置は開口周縁部 840 により被覆され、開口周縁部 840 と演出制御基板 12 の基板面とが実装位置に近接するスペース SP1 を形成することにより、適切な基板構成が可能になる。

10

【0318】

あるいは、演出制御基板 12 では直流 34V の電源電圧 VSL2 がそのまま電源電圧 VSL として出力され、ドライバ基板 19 にてフィルタ回路 511 に入力して電圧を安定化することにより、適切な基板構成が可能になる。

【0319】

直流 34V の電源電圧 VSL を供給する電源ライン LSL にはフィルタ回路が介在しないことにより、適切な基板構成が可能になる。

【0320】

レセプタクル KRE2 において、フィルタ回路 131a ~ 131c のいずれかに接続される端子 TA15 ~ TA24、TA27、TA28 の端子数が、フィルタ回路に接続されない端子 TA13、TA14 の端子数よりも多くなることにより、適切な基板構成が可能になる。

20

【0321】

フィルタ回路 131a ~ 131c のいずれかに接続される端子 TA15 ~ TA24、TA27、TA28 は複数種類の電源電圧を供給可能であり、演出制御基板 12 ではフィルタ回路に接続されない端子 TA13、TA14 は一種類の電源電圧を供給可能であり、端子 TA13、TA14 は端子 TA15 ~ TA24 などよりも外側に配置されていることにより、適切な基板構成が可能になる。

【0322】

電源電圧端子である端子 TA13 ~ TA24、TA27、TA28 は、接地端子である端子 TA11、TA12 と、接地端子である端子 TA29、TA30 との間に配置されていることにより、適切な基板構成が可能になる。

30

【0323】

レセプタクル KRE2 では、第 2 電源電圧端子に含まれる端子 TA13、TA14 と、第 1 電源電圧端子に含まれる端子 TA15 ~ TA24 とが、第 1 接地端子に含まれる端子 TA11、TA12 と、第 2 接地端子に含まれる端子 TA25、TA26 との間に配置され、第 1 電源電圧端子に含まれる端子 TA27、TA28 が、第 2 接地端子に含まれる端子 TA25、TA26 と、第 3 接地端子に含まれる端子 TA29、TA30 との間に配置されることにより、適切な基板構成が可能になる。

40

【0324】

あるいは、演出制御基板 12 において、1 の電源電圧 VDD2 を、特定の電気部品を駆動するための電源電圧 VDL と、増幅回路 521 に供給するための電源電圧 VDS とに分岐した後に、フィルタ回路 131a を用いて安定化した電源電圧 VDS を増幅回路 521 に供給することにより、適切な基板構成が可能になる。

【0325】

フィルタ回路 131a から増幅回路 521 までの配線長 LL2 を、分岐点 DB1 にて電源電圧 VDL が分岐されてからフィルタ回路 131a に入力するまでの配線長 LL1 よりも短くすることにより、適切な基板構成が可能になる。

【0326】

50

あるいは、ノイズ防止回路 135 a、135 b では、ノイズ防止回路 135 c とは異なる回路素子である抵抗を用いることにより、適切な基板構成が可能になる。

【0327】

ノイズ防止回路 135 a、135 b はモータや LED など特定の電気部品を駆動するための電源電圧に対応して設けられ、ノイズ防止回路 135 c は CPU や ROM など特定の電気回路を駆動するための電源電圧に対応して設けられることにより、適切な基板構成が可能になる。

【0328】

あるいは、降圧コンバータ回路 132 では、フィルタ回路 131 c により安定化した電源電圧 VDD3 が入力されて、直流 1.05 V の電源電圧と、直流 3.3 V の電源電圧とを出力し、レギュレータ回路 133 では、直流 3.3 V の電源電圧が入力されて、直流 1.5 V の電源電圧を出力することにより、適切な基板構成が可能になる。

【0329】

降圧コンバータ回路 132 に供給される電圧と同一または略同一の電源電圧 VDC は、電源監視回路 140 に供給されることにより、適切な基板構成が可能になる。

【0330】

降圧コンバータ回路 132 から出力された直流 1.05 V の電源電圧は、例えば表示制御部 123 のグラフィックスプロセッサといった、特定のマイクロプロセッサに供給されることにより、適切な基板構成が可能になる。

【0331】

降圧コンバータ回路 132 から出力された直流 3.3 V の電源電圧は、例えば ROM 121 に供給され、レギュレータ回路 133 から出力される直流 1.5 V の電源電圧により駆動する RAM 122 などの電気部品よりも先に起動可能となることにより、適切な基板構成が可能である。

【0332】

レギュレータ回路 133 から出力された直流 1.5 V の電源電圧は、例えば RAM 122 といった、演出制御基板 12 とは異なる基板として構成されたものに供給されることにより、適切な基板構成が可能になる。

【0333】

(特徴部 30 AK の課題解決手段および効果に関する説明)

例えばパチンコ遊技機 1 など、遊技が可能な遊技機であって、例えば図 17 に示すように、複数の信号配線を構成するパターンが形成され、複数の信号配線により RAM 102 や CPU 103 などの複数の電気部品が接続された主基板 11 などの基板を備え、パターンは、例えば領域 30 AK 10 R など、複数の信号配線が平行または略平行な第 1 形状となる平行配線部と、例えば領域 30 AK 11 R など、複数の信号配線のうち少なくとも 1 の信号配線が、他の信号配線と平行ではない第 2 形状となる特定配線部とを含み、複数の信号配線に含まれる各信号配線の配線長が、同一または略同一となる。これにより、複数の信号配線で伝送される信号の遅延時間差を減少させる適切な基板構成が可能になる。

【0334】

例えば配線のパターン 30 AK 10 D が構成する信号配線など、第 2 形状を含まない信号配線は、複数の電気部品における接続端子間の距離が、例えば配線のパターン 30 AK 11 D ~ 30 AK 13 D が構成する信号配線など、第 2 形状を含む信号配線よりも長くてもよい。これにより、配線のパターンを配置する基板面積の増大が抑制されて、基板を小型化するために適切な基板構成が可能になる。

【0335】

例えばスペース領域 30 AK 0 SP など、第 2 形状となる信号配線に近接する所定領域には、導体が設けられていなくてもよい。これにより、複数の信号配線での電磁波ノイズによる電磁妨害が防止あるいは抑制される適切な基板構成が可能になる。

【0336】

基板には、例えばスルーホール 30 AK 1 H、30 AK 2 H など、基板の一面に設けら

10

20

30

40

50

れた信号配線と基板の他面に設けられた信号配線とを電氣的に接続可能なスルーホールが設けられ、複数の信号配線に含まれる各信号配線の配線長は、スルーホールにより接続された信号配線について、スルーホールの長さを含めて同一または略同一となってもよい。これにより、複数の信号配線で伝送される信号の遅延時間差を減少させる適切な基板構成が可能になる。

【0337】

基板は、例えば表面層30AK1S、グランド層30AK1L、電源層30AK2L、配線層30AK3L、電源層30AK4L、裏面層30AK2Sなど、複数の層を含み、複数の層のうち第2形状となる信号配線が設けられる層に隣接するグランド層30AK1Lなどの導体層では、信号の伝送が行われなくてもよい。これにより、複数の信号配線の電磁波ノイズによる電磁妨害が防止あるいは抑制される適切な基板構成が可能になる。

10

【0338】

複数の電気部品として、例えばCPU103など、所定の処理を実行可能な処理手段と、例えばRAM102など、処理の実行に関する情報を記憶可能な記憶手段とが接続されてもよい。これにより、複数の電気部品として処理手段や記憶手段に接続された複数の信号配線で伝送される信号の遅延時間差を減少させる適切な基板構成が可能になる。

【0339】

あるいは、例えばパチンコ遊技機1など、遊技が可能な遊技機であって、例えば図17に示すように、複数の信号配線を構成するパターンが形成され、複数の信号配線によりRAM102やCPU103などの複数の電気部品が接続された主基板11などの基板を備え、パターンは、例えば領域30AK10Rなど、複数の信号配線が平行または略平行な第1形状となる平行配線部と、例えば領域30AK11Rなど、複数の信号配線が第1形状とは異なる第2形状となる特定配線部とを含み、複数の信号配線に含まれる各信号配線の配線長が、同一または略同一となってもよい。これにより、複数の信号配線で伝送される信号の遅延時間差を減少させる適切な基板構成が可能になる。

20

【0340】

あるいは、例えばパチンコ遊技機1など、遊技が可能な遊技機であって、例えば図17に示すように、複数の信号配線を構成するパターンが形成され、複数の信号配線によりRAM102やCPU103などの複数の電気部品が接続された主基板11などの基板を備え、パターンは、例えば配線のパターン30AK10Dなど、複数の信号配線のうち少なくとも1の信号配線が、直線形状または略直線形状を含む第1形状となる第1パターンと、例えば配線のパターン30AK11D~30AK13Dなど、複数の信号配線のうち第1パターンに含まれない他の信号配線が、第1形状とは異なる第2形状となる第2パターンとを含み、第1パターンおよび第2パターンは、複数の信号配線に含まれる各信号配線の配線長が、同一または略同一となってもよい。これにより、複数の信号配線で伝送される信号の遅延時間差を減少させる適切な基板構成が可能になる。

30

【0341】

あるいは、例えばパチンコ遊技機1など、遊技が可能な遊技機であって、例えば図17に示すように、複数の信号配線を構成するパターンが形成され、複数の信号配線によりRAM102やCPU103などの複数の電気部品が接続された主基板11などの基板を備え、パターンは、複数の信号配線のうち少なくとも1の信号配線が、区間30AK0SCなどの所定区間を最短または略最短の距離で接続する配線のパターン30AK10D、30AK11Dなどの第1パターンと、複数の信号配線のうち第1パターンに含まれない他の信号配線が、所定区間を第1パターンよりも長い距離で接続する配線のパターン30AK12D、30AK13Dなどの第2パターンとを含み、第1パターンおよび第2パターンは、複数の信号配線に含まれる各信号配線の配線長が、同一または略同一となってもよい。これにより、複数の信号配線で伝送される信号の遅延時間差を減少させる適切な基板構成が可能になる。

40

【0342】

第1パターンは、複数の電気部品における接続端子間の距離が、第2パターンよりも長

50

くてもよい。これにより、配線のパターンを配置する基板面積の増大が抑制されて、基板を小型化するために適切な基板構成が可能になる。

【0343】

例えばスペース領域30AK0SPなど、第2パターンに近接する所定領域には、導体が設けられていなくてもよい。これにより、複数の信号配線での電磁波ノイズによる電磁妨害が防止あるいは抑制される適切な基板構成が可能になる。

【0344】

基板は、例えば表面層30AK1S、グランド層30AK1L、電源層30AK2L、配線層30AK3L、電源層30AK4L、裏面層30AK2Sなど、複数の層を含み、複数の層のうち第2パターンに含まれる信号配線が設けられる層に隣接するグランド層30AK1Lなどの導体層では、信号の伝送が行われなくてもよい。これにより、複数の信号配線での電磁波ノイズによる電磁妨害が防止あるいは抑制される適切な基板構成が可能になる。

【0345】

(特徴部42AKの課題解決手段および効果に関する説明)

例えばパチンコ遊技機1など、遊技が可能な遊技機であって、例えば図25(A)に示すように、複数の信号配線を構成するパターンとして、例えば配線の第1パターン42AK10と配線の第2パターン42AK11などの第1パターンと第2パターンとが形成され、複数の信号配線によりRAM102やCPU103などの複数の電気部品が接続された主基板11などの基板を備え、第1パターンおよび第2パターンのうち一方のパターンにより構成される信号配線が、例えば第1形状部42AK10Lなど、直線または略直線の第1形状となる第1形状部に対応して、第1パターンおよび第2パターンのうち他方のパターンにより構成される信号配線が、例えば第2形状部42AK11Mなど、第1形状とは異なる第2形状となる第2形状部を含み、例えば第1形状部42AK11Lなど、他方のパターンにより構成される信号配線における第1形状部に対応して、例えば第2形状部42AK10Mなど、一方のパターンにより構成される信号配線が第2形状部を含む。これにより、配線のパターンを配置する基板面積の増大が抑制されて、基板を小型化するために適切な基板構成が可能になる。

【0346】

第1パターンと第2パターンは、各信号配線の配線長が同一または略同一となるように形成されていてもよい。これにより、複数の信号配線で伝送される信号の遅延時間差を減少させる適切な基板構成が可能になる。

【0347】

例えば図26に示すように、第2形状部は、第1パターンにより構成される信号配線と第2パターンにより構成される信号配線とで異なる方向に形成されてもよい。これにより、基板面における配線のパターン設計を容易かつ柔軟に行うことができ、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

【0348】

例えば図27に示すように、第2形状部は、第1パターンにより構成される信号配線と第2パターンにより構成される信号配線とで異なる配線幅に形成されてもよい。これにより、各信号配線における特性インピーダンスを容易に調整して、電気信号の種類などに応じた適切な伝送が可能になる。

【0349】

例えば図28(A)に示すように、第2形状部は、第1パターンにより構成される信号配線と第2パターンにより構成される信号配線とが平行または略平行に形成される平行配線部を含んでもよい。これにより、基板面における配線のパターン設計を容易かつ柔軟に行うことができ、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

【0350】

例えば図29(A)および図29(B)に示すように、第1パターンまたは第2パター

ンにより構成される信号配線における第2形状部にて、他のパターンにより構成される信号配線と接続されるように実装された回路部品42AK1Rなどの回路部品を備えてもよい。これにより、信号配線における伝送特性などを適切に調整することができ、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

【0351】

例えば図29(A)に示すように、第1パターンまたは第2パターンにより構成される信号配線における第2形状部とは異なる第1形状部42AK52Lなどの配線部に接続されるように実装された回路部品42AK2Rなどの回路部品を備えてもよい。これにより、信号配線における伝送特性などを適切に調整することができ、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

10

【0352】

(特徴部43AKの課題解決手段および効果に関する説明)

例えばパチンコ遊技機1など、遊技が可能な遊技機であって、例えば図30に示すように、複数の信号配線を構成するパターンとして、例えば配線の第1パターン43AK10と配線の第2パターン43AK11などの第1パターンと第2パターンとが形成され、複数の信号配線によりRAM102やCPU103などの複数の電気部品が接続された主基板11などの基板を備え、第1パターンおよび第2パターンのうち一方のパターンにより構成される信号配線が、例えば第1形状部43AK10L、43AK11Lなど、直線または略直線の第1形状となる第1形状部に対応して、第1パターンおよび第2パターンのうち他方のパターンにより構成される信号配線が、例えば第2形状部43AK10M、43AK11Mなど、第1形状とは異なる第2形状となる第2形状部を含み、例えばテストポイント43AK10P、43AK11Pなど、第2形状部に接続確認用の特定導体部が設けられている。これにより、配線のパターンを適切に配置でき、各種の構造物を適切に配置して、基板面積の増大が抑制され、基板の小型化を図ることができる。

20

【0353】

特定導体部は、例えばはんだ、あるいは銅箔などの金属材料を用いて形成され、例えば図30に示す配線幅W5<直径W6のように、第1パターンまたは第2パターンにより構成される信号配線の配線幅よりも広くなるように形成されていてもよい。これにより、信号配線の電気特性検査を容易に行うことができ、配線のパターンを適切に配置するとともに、各種の構造物を適切に配置して、基板面積の増大が抑制され、基板の小型化を図ることができる。

30

【0354】

基板は、例えば図31に示す表面層44AK1S、グランド層44AK1L、電源層44AK2L、配線層44AK3L、電源層44AK4L、裏面層44AK2Sなど、複数の層を含み、特定導体部は、複数の層のうち特定導体部が設けられる層とは異なる導体層と、例えばスルーホール44AK1H、44AK2Hなどのスルーホールにより接続されてもよい。これにより、信号配線や導体層の電気特性検査を容易に行うことができ、配線のパターンを適切に配置するとともに、各種の構造物を適切に配置して、基板面積の増大が抑制され、基板の小型化を図ることができる。

【0355】

40

(特徴部44AKの課題解決手段および効果に関する説明)

例えばパチンコ遊技機1など、遊技が可能な遊技機であって、例えば図30に示すように、複数の信号配線を構成するパターンとして、例えば配線の第1パターン43AK10と配線の第2パターン43AK11などの第1パターンと第2パターンとが形成され、複数の信号配線によりRAM102やCPU103などの複数の電気部品が接続された主基板11などの基板を備え、第1パターンおよび第2パターンのうち一方のパターンにより構成される信号配線が、例えば第1形状部43AK10L、43AK11Lなど、直線または略直線の第1形状となる第1形状部に対応して、第1パターンおよび第2パターンのうち他方のパターンにより構成される信号配線が、例えば第2形状部43AK10M、43AK11Mなど、第1形状とは異なる第2形状となる第2形状部を含み、例えば図31

50

に示す表面層 4 4 A K 1 S など、基板の一面に、例えば配線のパターン 4 4 A K 1 0 P、4 4 A K 1 1 P により構成される信号配線などの第 2 形状部を含む信号配線が設けられ、例えば裏面層 4 4 A K 2 S など、基板の他面に、例えばテストポイント 4 4 A K 1 1 T P など、接続確認用の特定導体部が設けられている。これにより、信号配線や導体層の電気特性検査を容易に行うことができ、配線のパターンを適切に配置するとともに、各種の構造物を適切に配置して、基板面積の増大が抑制され、基板の小型化を図ることができる。

【 0 3 5 6 】

(特徴部 4 5 A K の課題解決手段および効果に関する説明)

図 3 6 に示すように、平面視した場合に、矩形状の電子部品 4 5 A K 6 0 は、その辺 4 5 A K 6 0 a ~ 4 5 A K 6 0 d が、矩形状のヒートシンクの辺 4 5 A K 4 0 a ~ 4 5 A K 4 0 d と平行とならないように配置されている。これにより、電子部品 4 5 A K 6 0 から発生した熱の放熱効果を高めることができる。

10

【 0 3 5 7 】

各辺をヒートシンクの辺 4 5 A K 4 0 a ~ 4 5 A K 4 0 d と平行となるように配置した電子部品 4 5 A K 6 1 を、中心点 O を中心に所定角度 だけ回転させることで、電子部品 4 5 A K 6 0 の配置とすることができる。所定角度 は例えば略 4 5 ° である。これにより、電子部品 4 5 A K 6 0 から発生した熱の放熱効果を高めることができる。

【 0 3 5 8 】

ヒートシンク 4 5 A K 4 0 を、左右方向に平行に配列されたフィン 4 5 A K 4 2 が上下方向を向くように配置している。これにより、下方から上方に向けて移動する空気を、上下方向に沿ったフィン 4 5 A K 4 2 の間に通すことができ、上方向に移動する空気の流れを阻害することなく、電子部品 4 5 A K 6 0 から発生した熱の放熱効果を高めることができる。

20

【 0 3 5 9 】

電子部品 4 5 A K 6 0 とヒートシンク 4 5 A K 4 0 との間に介在した熱伝導シート 4 5 A K 7 0 を、両面が粘着する柔軟な熱伝導シートとしている。これにより、電子部品 4 5 A K 6 0 から発生した熱を、熱伝導シート 4 5 A K 7 0 を介してヒートシンク 4 5 A K 4 0 にスムーズに伝えることができ、電子部品 4 5 A K 6 0 から発生した熱の放熱効果を高めることができる。

【 0 3 6 0 】

30

後ケース 4 5 A K 3 0 には、発熱性の電子部品 4 5 A K 6 0 にヒートシンク 4 5 A K 4 0 を押圧する支持部 4 5 A K 3 5 が設けられている。これにより、電子部品 4 5 A K 6 0 から発生した熱を、熱伝導シート 4 5 A K 7 0 を介してヒートシンク 4 5 A K 4 0 にスムーズに伝えることができ、電子部品 4 5 A K 6 0 から発生した熱の放熱効果を高めることができる。

【 0 3 6 1 】

(特徴部 5 5 A K の課題解決手段および効果に関する説明)

例えばパチンコ遊技機 1 など、遊技が可能な遊技機であって、例えば図 4 0 に示すように、複数の信号配線を構成するパターンとして、例えば配線のパターン 5 5 A K 1 0 ~ 5 5 A K 2 2 などが形成され、複数の信号配線により演出制御基板 1 2 と画像表示装置 5 などの複数の電気部品を接続可能な接続手段として、例えば接続配線部材 5 5 A K 0 1 を備え、パターンは、例えば図 4 0 に示す領域 5 5 A K 1 0 Z にて、複数の信号配線のうち少なくとも 1 の信号配線が直線または略直線の第 1 形状となる一方で、他の信号配線が第 1 形状とは異なる第 2 形状となる特定形状部を含み、複数の信号配線に含まれる少なくとも一部の信号配線の配線長が、同一または略同一となる。これにより、複数の信号配線で伝送される信号の遅延時間差を減少させる適切な配線構成が可能になる。また、接続手段を用いて狭い範囲で配線長を同一または略同一にすることができ、配線のパターンを配置する面積の増大が抑制されて、基板や装置を小型化するために適切な配線構成が可能になる。

40

【 0 3 6 2 】

50

接続手段は、例えば図 40 に示された接続配線部材 55AK01 のように、L 字形状または略 L 字形状を有していてもよい。これにより、狭い範囲で配線長を同一または略同一にすることができ、配線のパターンを配置する面積の増大が抑制されて、基板や装置を小型化するために適切な配線構成が可能になる。

【0363】

接続手段に、例えば図 40 に示された領域 55AK2Z のような曲折部を設けてもよい。これにより、狭い範囲で配線長を同一または略同一にすることができ、配線のパターンを配置する面積の増大が抑制されて、基板や装置を小型化するために適切な配線構成が可能になる。

【0364】

例えば図 41 に示された配線のパターン 55AK11、55AK12、55AK31、55AK32 のように、パターンは、接続手段の両面に形成されてもよい。これにより、狭い範囲で配線長を同一または略同一にすることができ、配線のパターンを配置する面積の増大が抑制されて、基板や装置を小型化するために適切な配線構成が可能になる。

【0365】

接続手段は、例えば接続配線部材 55AK01 の基体といった、可撓性を有する第 1 部材と、例えば補強部材 55AK02 といった、可撓性を有しない第 2 部材とを含み、第 2 部材にて、信号配線と接続されるように実装された回路部品として、例えば回路部品 55AK1R などを備えてもよい。これにより、回路部品の脱落や信号配線の断線が発生しにくい適切な配線構成が可能になる。

【0366】

接続手段には、例えば図 41 に示す表面層 55AK1S に設けられた配線のパターン 55AK11、55AK12 により構成される信号配線など、接続手段の一面に設けられた信号配線と、例えば図 41 に示す裏面層 55AK2S に設けられた配線のパターン 55AK31、55AK32 により構成される信号配線など、接続手段の他面に設けられた信号配線とを、電氣的に接続可能な貫通部として、例えばスルーホール 55AK1H、55AK2H などが設けられ、複数の電気部品を複数の信号配線により接続した場合に、例えば図 43 に示された領域 55AK1Z などのように、接続手段にて形状が変化する変形部には、貫通部が設けられていなくてもよい。これにより、接続手段の強度低下や信号配線の断線が発生しにくい適切な配線構成が可能になる。

【0367】

(特徴部 56AK の課題解決手段および効果に関する説明)

例えばパチンコ遊技機 1 など、遊技が可能な遊技機であって、例えば図 40 に示すように、複数の信号配線を構成するパターンとして、例えば配線のパターン 55AK10 ~ 55AK22 などが形成された接続配線部材 55AK01 などの接続手段を備え、複数の電気部品は、複数の信号配線と接続される複数の導体が、例えば第 1 ピッチ W10 などの第 1 ピッチで設けられた第 1 部品と、例えば第 2 ピッチ W11 などの第 1 ピッチとは異なる第 2 ピッチで設けられた第 2 部品とを含み、パターンは、例えば図 46 や図 47 に示すように、複数の信号配線が第 1 部品と接続される一端にて、複数の信号配線が第 1 ピッチに対応した間隔となるように形成され、複数の信号配線が第 2 部品と接続される他端にて、複数の信号配線が第 2 ピッチに対応した間隔となるように形成され、複数の信号配線に含まれる各信号配線の配線長が、同一または略同一となり、第 1 部品および第 2 部品は、例えばコネクタポート 56AK01、56AK02 など、複数の信号配線を着脱自在に接続可能な配線接続部品である。これにより、複数の信号配線で伝送される信号の遅延時間差を減少させる適切な配線構成が可能になる。また、接続手段を用いて狭い範囲で配線長を同一または略同一にすることができ、配線のパターンを配置する面積の増大が抑制されて、基板や装置を小型化するために適切な配線構成が可能になる。

【0368】

あるいは、第 1 部品および第 2 部品は、例えば電子部品 56AK1IC、56AK2IC など、所定部材に実装された電子部品である。これにより、複数の信号配線で伝送され

10

20

30

40

50

る信号の遅延時間差を減少させる適切な配線構成が可能になる。また、接続手段を用いて狭い範囲で配線長を同一または略同一にすることができ、配線のパターンを配置する面積の増大が抑制されて、基板や装置を小型化するために適切な配線構成が可能になる。

【0369】

あるいは、第1部品および第2部品のうち一方は、例えばコネクタポート56AK01、56AK02など、複数の信号配線を着脱自在に接続可能な配線接続部品であり、第1部品および第2部品のうち他方は、電子部品56AK1IC、56AK2ICなど、所定部材に実装された電子部品である。これにより、複数の信号配線で伝送される信号の遅延時間差を減少させる適切な配線構成が可能になる。また、接続手段を用いて狭い範囲で配線長を同一または略同一にすることができ、配線のパターンを配置する面積の増大が抑制されて、基板や装置を小型化するために適切な配線構成が可能になる。

10

【符号の説明】

【0370】

1 ... パチンコ遊技機

11 ... 主基板

12 ... 演出制御基板

13 ... 音声制御基板

19 ... ドライバ基板

120 ... 演出制御用CPU

121 ... ROM

122 ... RAM

123 ... 表示制御部

131a ~ 131c、511 ... フィルタ回路

132 ... 降圧コンバータ回路

133 ... レギュレータ回路

140 ... 電源監視回路

521 ... 増幅回路

800 ... 基板ケース

802 ... カバー部材

KRE1 ~ KRE4 ... レセプタクル

30AK10G、30AK11G、30AK20G ... グランド導体

30AK01R、30AK10R、30AK11R、30AK12R、

30AK20R、55AK1Z、55AK2Z、55AK10Z ... 領域

30AK0SC ... 区間

30AK10D ~ 30AK13D、30AK10CK、30AK10CS、

30AK10RS、30AK10A ~ 30AK14A、30AK10P、

30AK11P、30AK20P、42AK10 ~ 42AK13、

42AK20 ~ 42AK26、42AK30 ~ 42AK37、

42AK40 ~ 42AK43、42AK50 ~ 42AK53、

43AK10、43AK11、44AK10P、44AK11P、44AK20P、

55AK10 ~ 55AK22、55AK31、55AK32 ... 配線のパターン

30AK1S、44AK1S、55AK1S ... 表面層

30AK2S、44AK2S、55AK2S ... 裏面層

30AK1L、44AK1L ... グランド層

30AK2L、30AK4L、44AK2L、44AK4L、55AK1L ... 電源層

30AK3L、44AK3L、55AK2L ... 配線層

30AK1H、30AK2H、44AK1H、44AK2H、

55AK1H、55AK2H ... スルーホール

42AK10L ~ 42AK13L、42AK51L、42AK52L、

43AK10L、43AK11L ... 第1形状部

20

30

40

50

4 2 A K 1 0 M ~ 4 2 A K 1 3 M、4 2 A K 2 0 M ~ 4 2 A K 2 2 M、
 4 2 A K 2 3 M 1、4 2 A K 2 3 M 2、4 2 A K 2 4 M、4 2 A K 2 5 M、
 4 2 A K 2 6 M 1、4 2 A K 2 6 M 2、4 2 A K 3 0 M ~ 4 2 A K 3 7 M、
 4 2 A K 5 1 M、4 2 A K 5 2 M、
 4 3 A K 1 0 M、4 3 A K 1 1 M ... 第 2 形状部
 4 2 A K 5 1 M 1 ~ 4 2 A K 5 1 M 3 ... 折返し部
 4 2 A K 1 Z ~ 4 2 A K 4 Z ... 配線部
 4 2 A K 1 R、4 2 A K 2 R、5 5 A K 1 R ... 回路部品
 4 3 A K 1 0 T P、4 3 A K 1 1 T P、4 4 A K 1 0 T P、
 4 4 A K 1 1 T P ... テストポイント
 4 5 A K 1 0 ... 基板ケース
 4 5 A K 2 0 ... 前ケース
 4 5 A K 3 0 ... 後ケース
 4 5 A K 3 2、4 5 A K 3 3 ... 空気孔
 4 5 A K 3 4 ... 位置決め部
 4 5 A K 3 5 ... 支持部
 4 5 A K 3 6 ... 挿入凸部
 4 5 A K 3 7 ... ねじ穴
 4 5 A K 4 0 ... ヒートシンク
 4 5 A K 4 2 ... フィン
 4 5 A K 5 0 ... 基板
 4 5 A K 6 0 ... 電子部品
 4 5 A K 7 0 ... 熱伝導シート
 4 5 A K 8 1 a ~ 4 5 A K 8 1 b ... ねじ
 5 5 A K 0 1、5 5 A K 0 1 A ... 接続配線部材
 5 5 A K 1 P、5 5 A K 2 P ... コネクタプラグ
 5 6 A K 0 1、5 6 A K 0 2 ... コネクタポート
 5 6 A K 1 I C、5 6 A K 2 I C ... 電子部品
 0 2 1 S G 0 0 1 ... 第 1 情報
 0 2 1 S G 0 0 2 ... 第 1 情報表示部
 0 2 1 S G 0 0 3 ... シール
 0 2 1 S G 0 0 4 ... 第 2 情報表示部
 0 2 1 S G 0 1 0、0 2 1 S G 0 2 0 ... 銅箔
 0 2 1 S G 0 1 1、0 2 1 S G 0 2 1 ... レジスト層

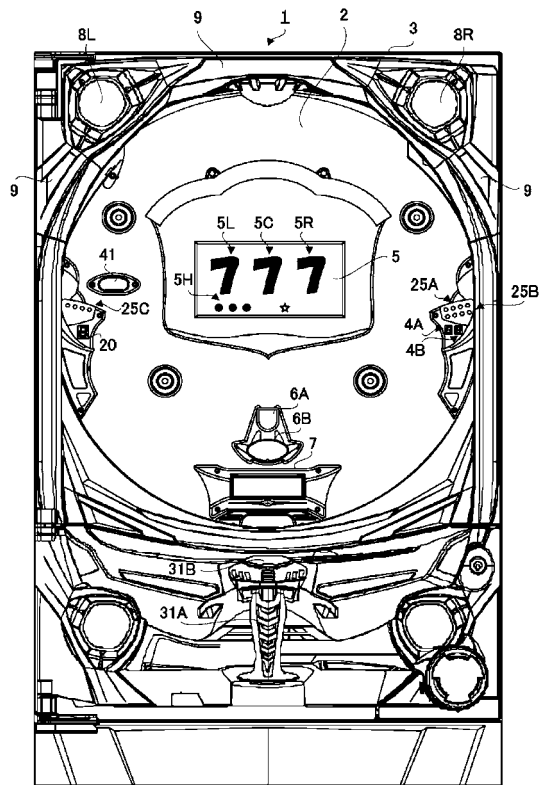
10

20

30

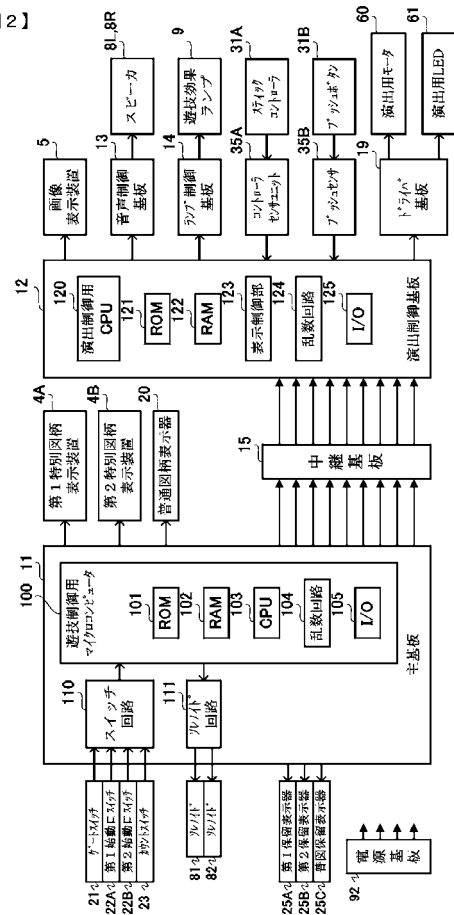
【 図 1 】

【圖 1】



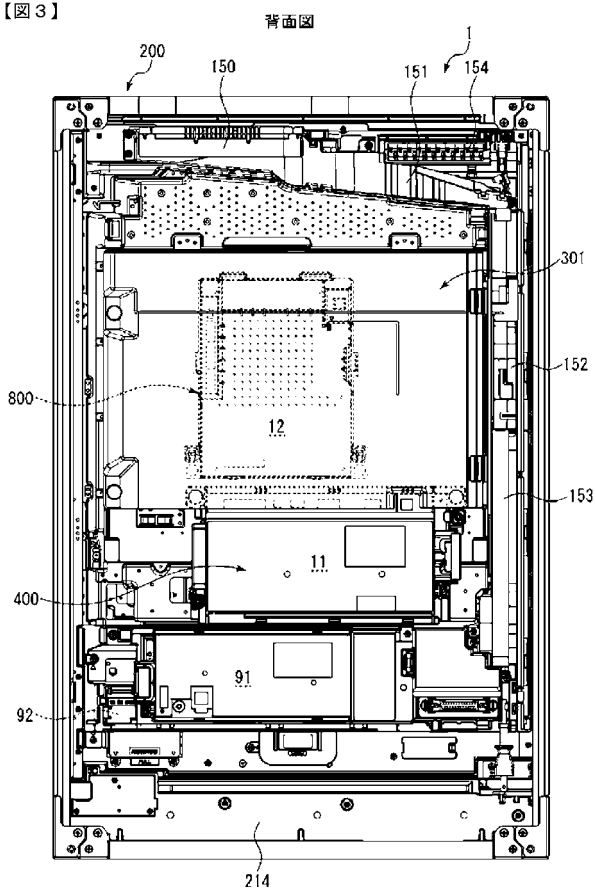
【 図 2 】

【図 2】



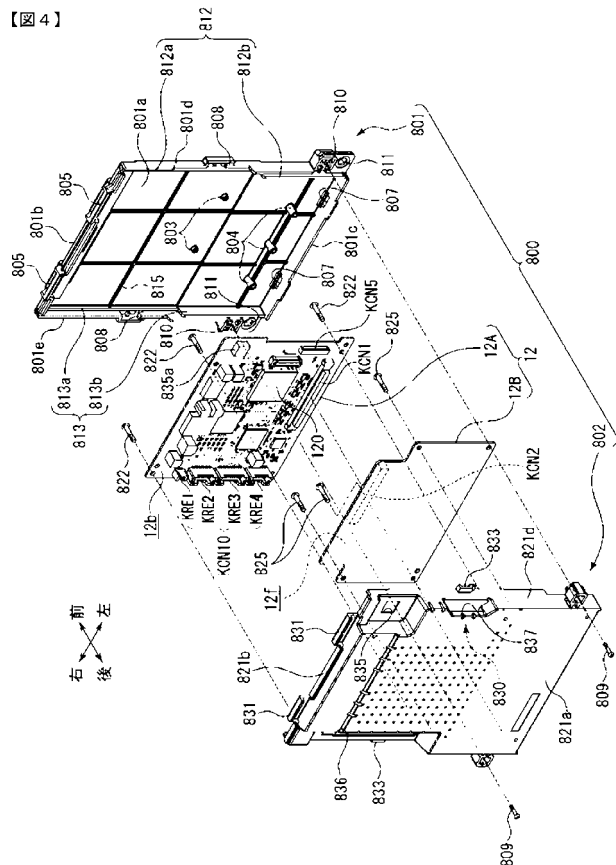
【 図 3 】

【図 3】



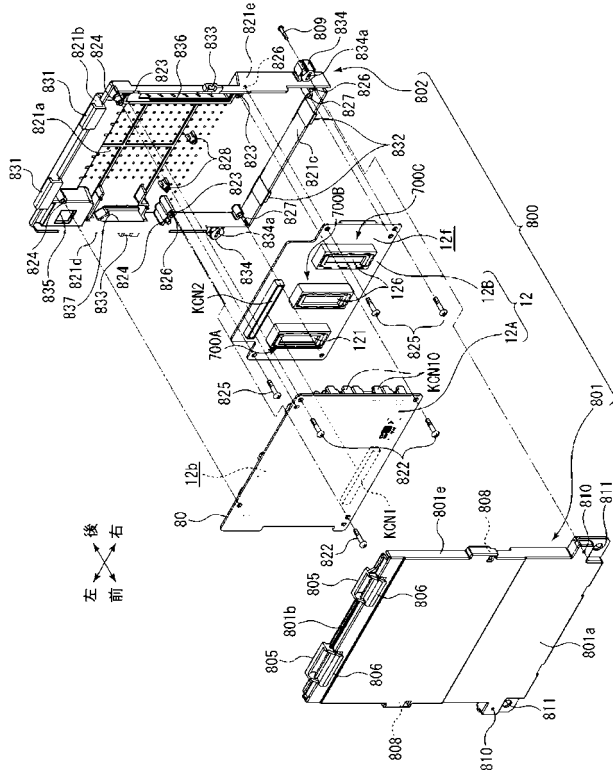
【 図 4 】

【図 4】



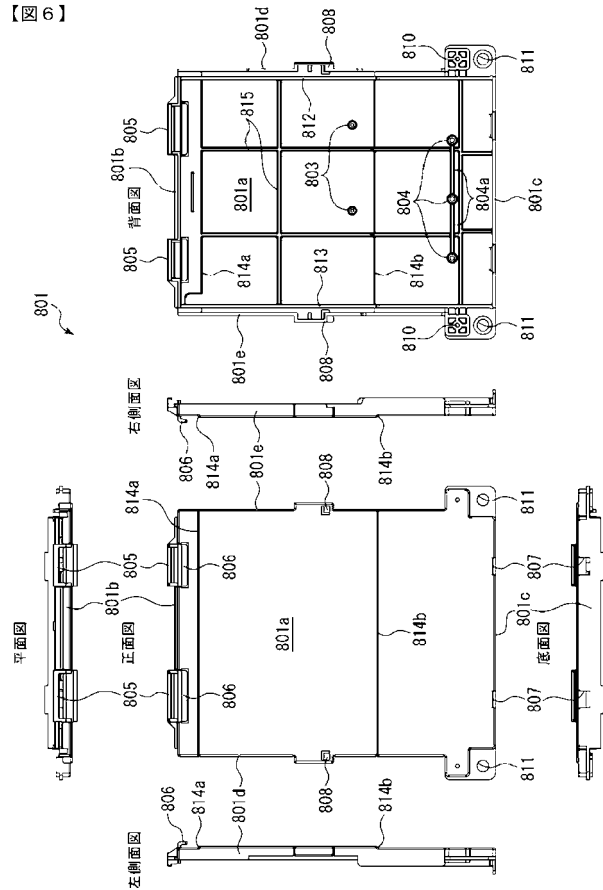
【図 5】

【図 5】



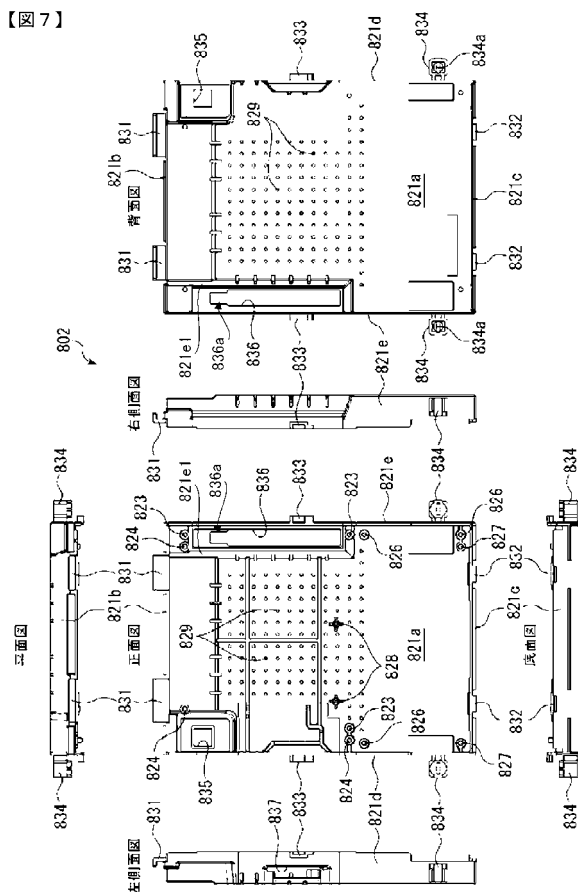
【図 6】

【図 6】



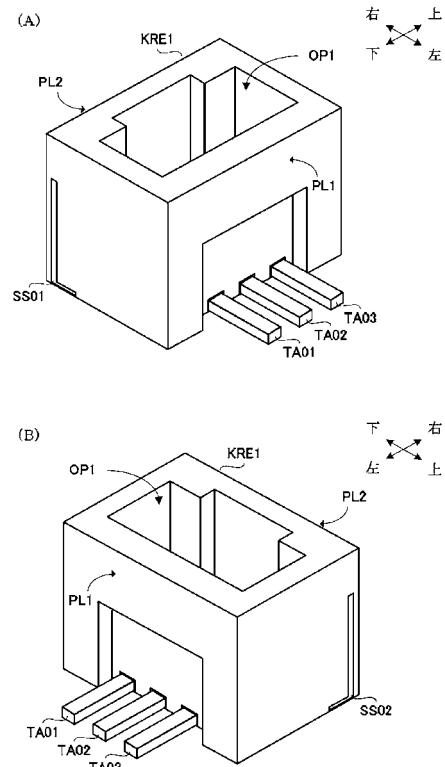
【図 7】

【図 7】



【図 8】

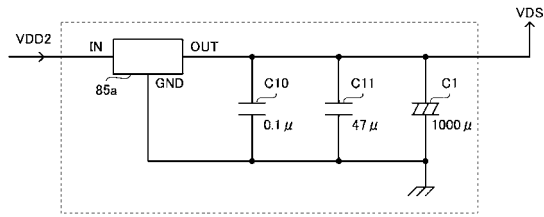
【図 8】



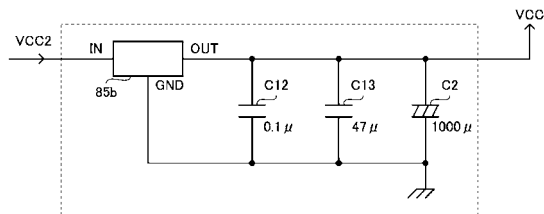
【図 14】

【図 14】

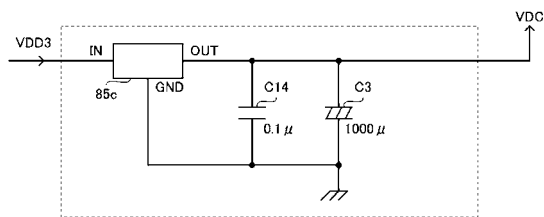
(A) 電源電圧VDSに対応するフィルタ回路



(B) 電源電圧VCCに対応するフィルタ回路



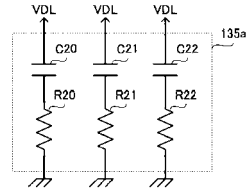
(C) 電源電圧VDCに対応するフィルタ回路



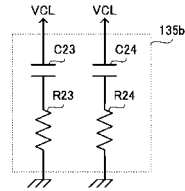
【図 15】

【図 15】

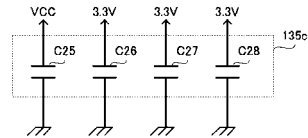
(A) LED用DC12Vに対応するノイズ防止回路



(B) LED/モータ用DC5Vに対応するノイズ防止回路

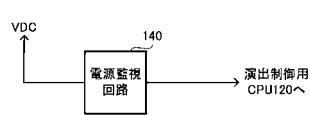


(C) IC用DC5Vなどに対応するノイズ防止回路



【図 16】

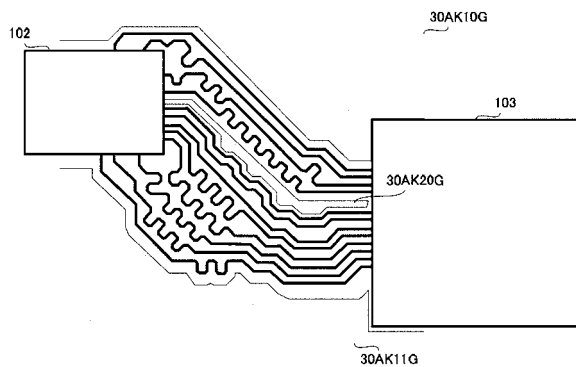
【図 16】



【図 17】

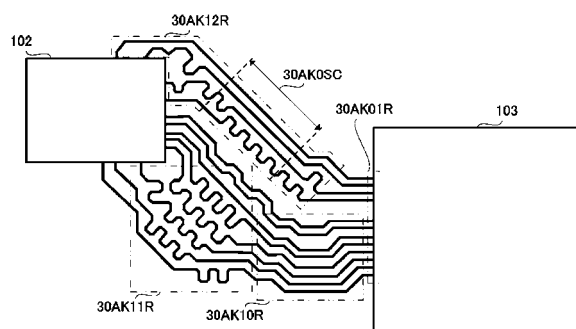
【図 17】

30AK



【図 18】

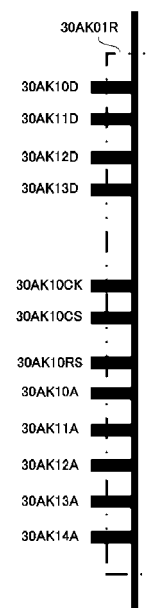
【図 18】



【図 19】

【図 19】

領域30AK01Rの拡大図



【図20】

【図20】

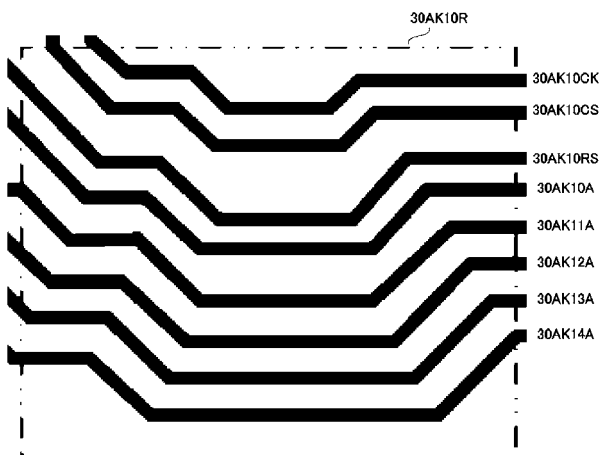
配線のパターン設定例

| パターン | 信号種類 | 同期／非同期 | 蛇行形状 |
|----------|---------|--------|------|
| 30AK10D | データ | 同期 | なし |
| 30AK11D | データ | 同期 | あり |
| 30AK12D | データ | 同期 | あり |
| 30AK13D | データ | 同期 | あり |
| 30AK10CK | クロック | 同期 | あり |
| 30AK10CS | チップセレクト | 同期 | あり |
| 30AK10RS | リセット | 非同期 | なし |
| 30AK10A | アドレス | 同期 | あり |
| 30AK11A | アドレス | 同期 | あり |
| 30AK12A | アドレス | 同期 | あり |
| 30AK13A | アドレス | 同期 | あり |
| 30AK14A | アドレス | 同期 | あり |

【図21】

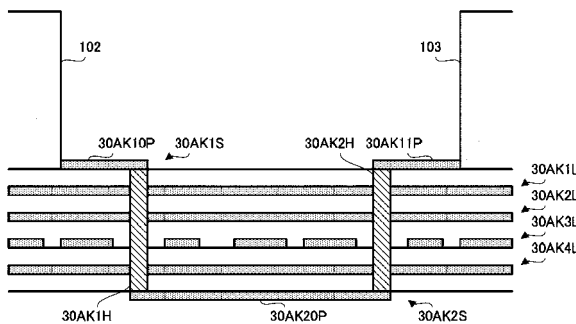
【図21】

領域30AK10Rの拡大図



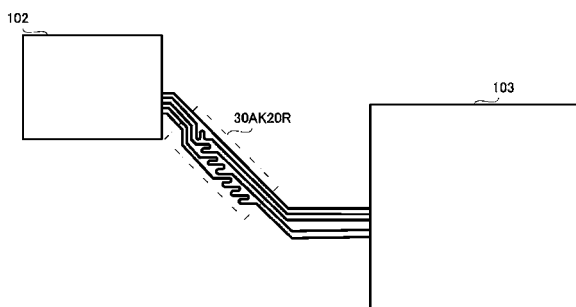
【図23】

【図23】



【図24】

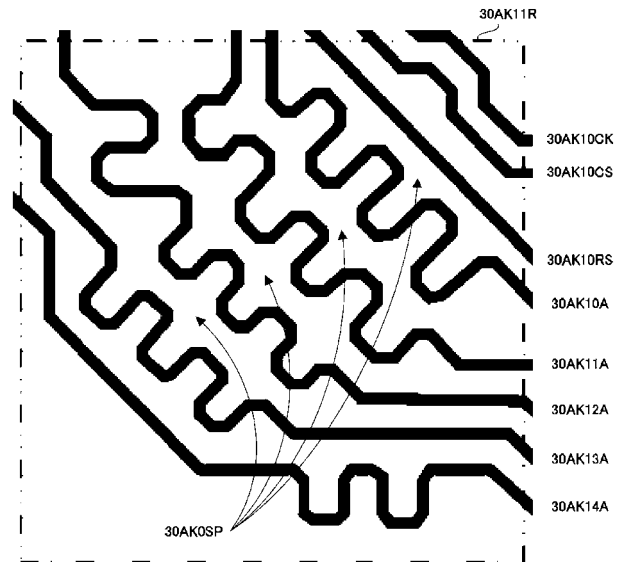
【図24】



【図22】

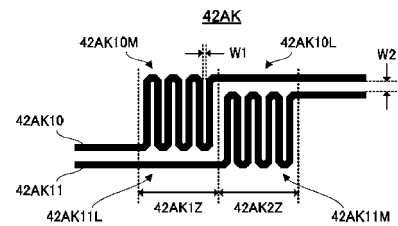
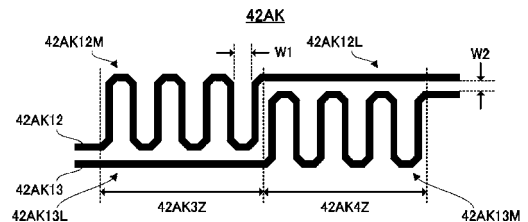
【図22】

領域30AK11Rの拡大図



【図25】

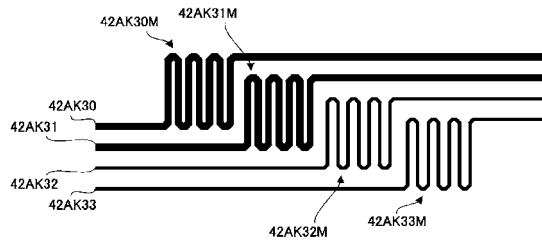
【図25】

(A) 配線間隔 $W1 < W2$ の場合(B) 配線間隔 $W1 > W2$ の場合

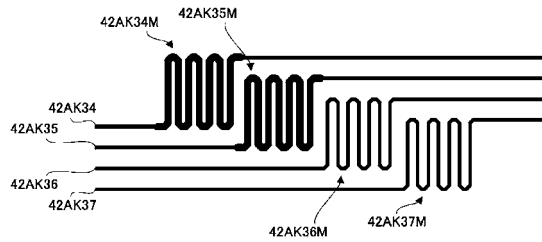
【図 26】

【図 26】

(A) 信号配線の全体で配線幅が異なる場合



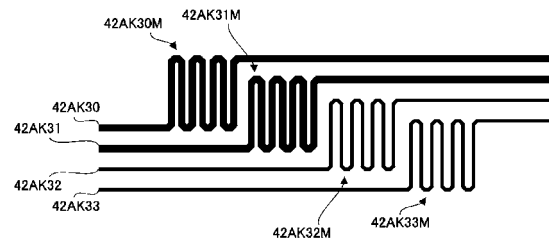
(B) 信号配線の一部で配線幅が異なる場合



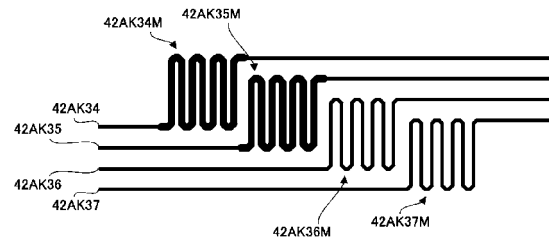
【図 27】

【図 27】

(A) 信号配線の全体で配線幅が異なる場合



(B) 信号配線の一部で配線幅が異なる場合



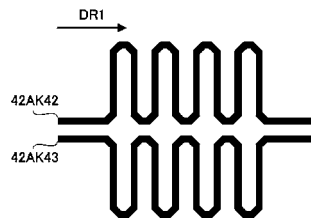
【図 28】

【図 28】

(A) 略平行に蛇行する場合



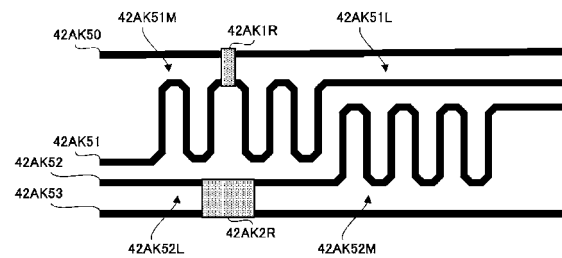
(B) 離れる方向に蛇行する場合



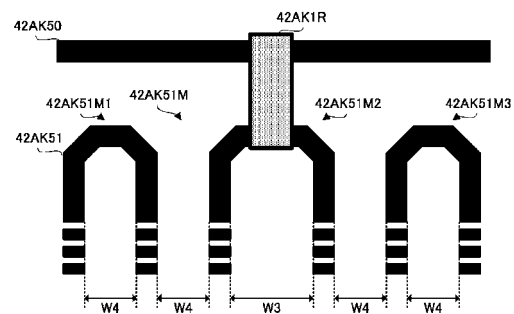
【図 29】

【図 29】

(A) 抵抗素子が接続される場合

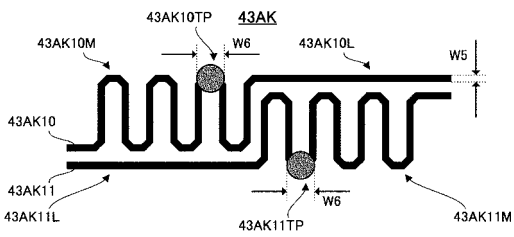


(B) 拡大図



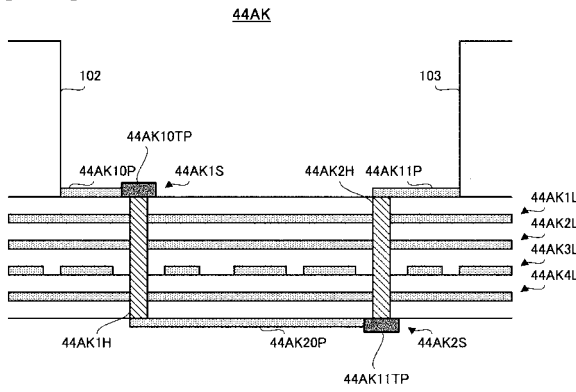
【図 30】

【図 30】



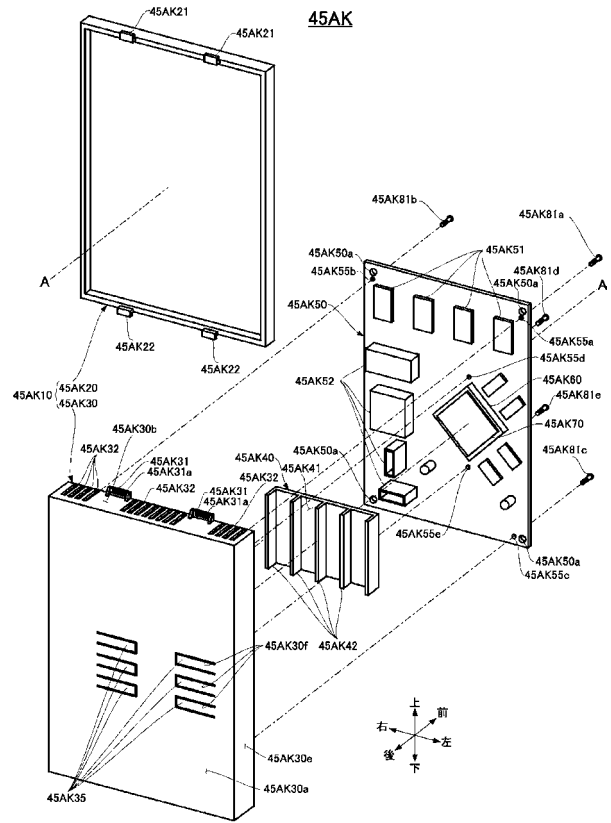
【図 31】

【図 31】



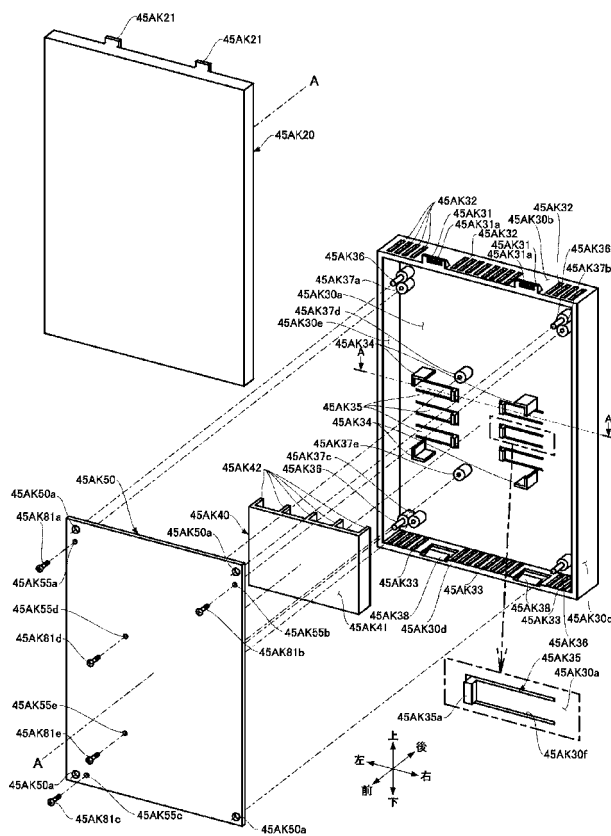
【図 32】

【図 32】



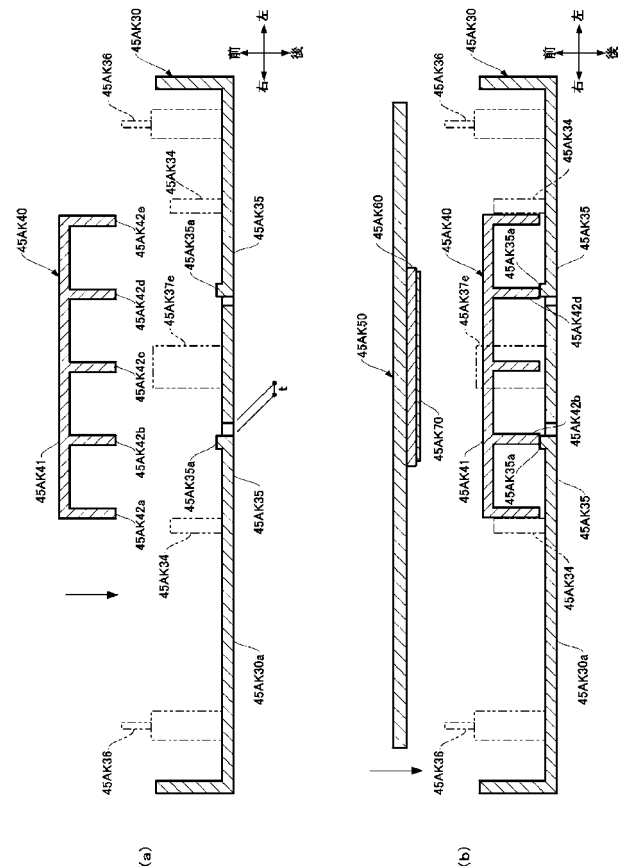
【図 33】

【図 33】



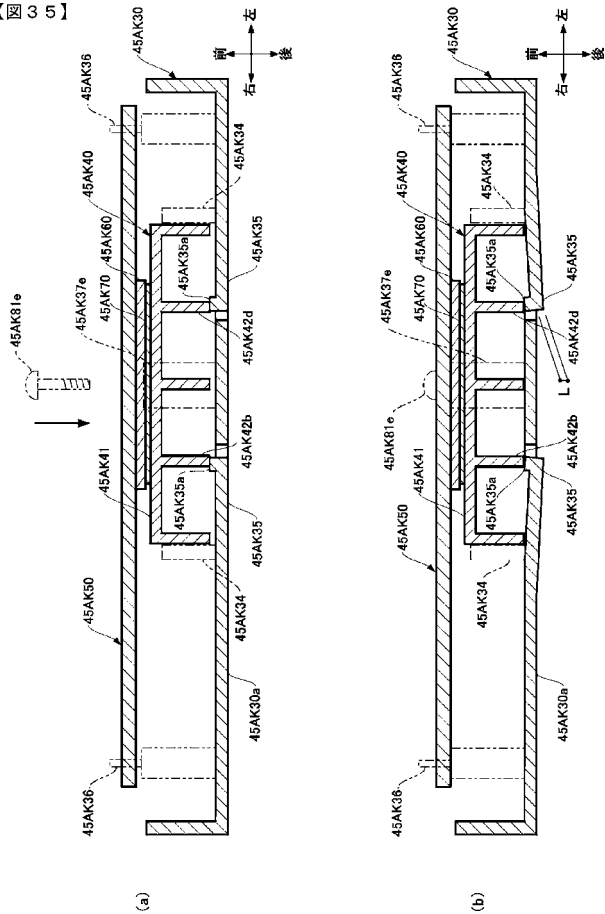
【図 34】

【図 34】



【図 35】

【図 35】

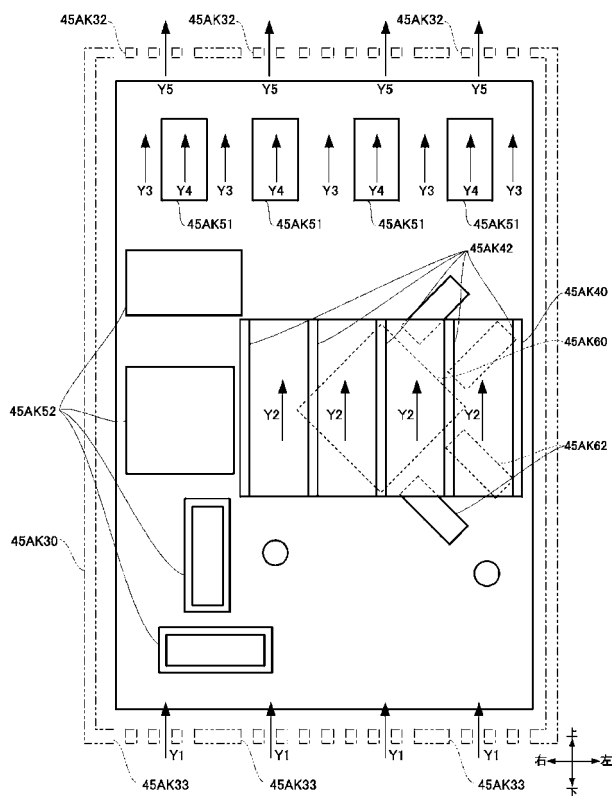


(a)

(b)

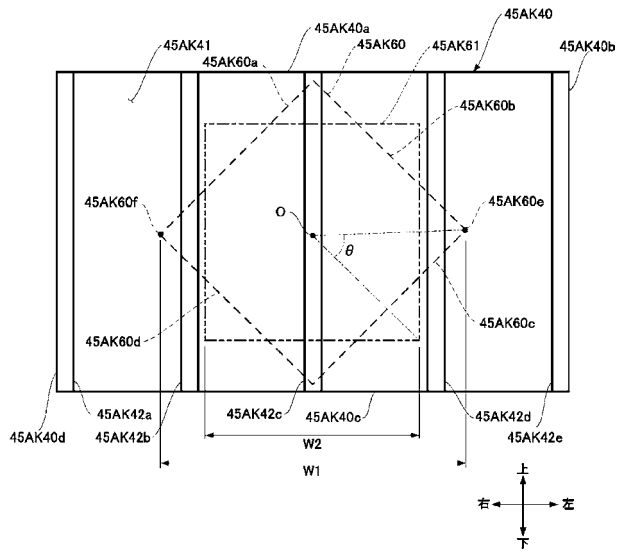
【図 37】

【図 37】



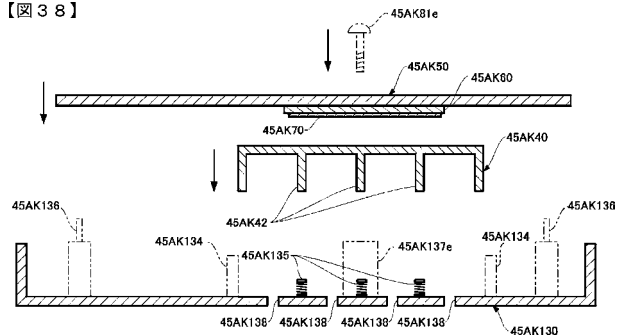
【図 36】

【図 36】



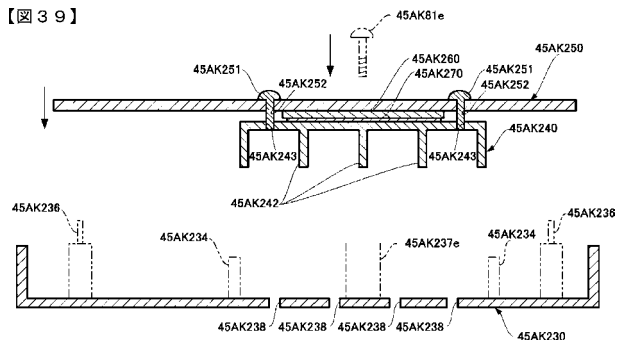
【図 38】

【図 38】



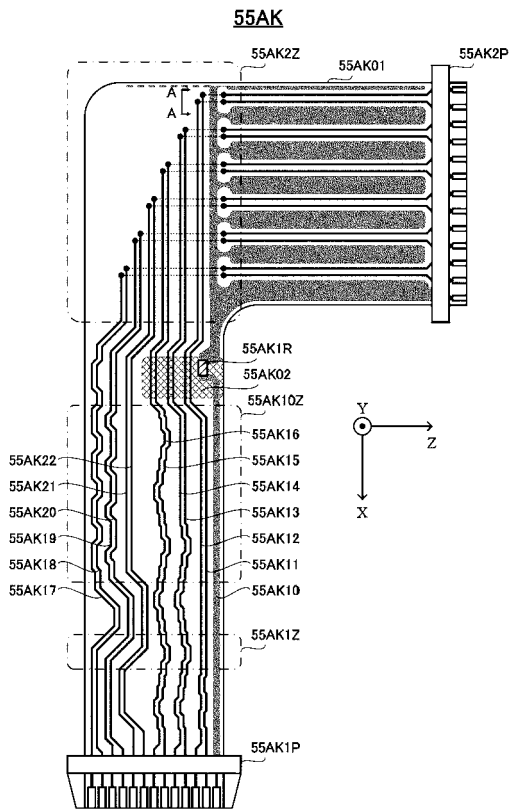
【図 39】

【図 39】



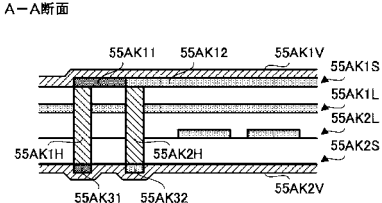
【図 4 0】

【図 4 0】



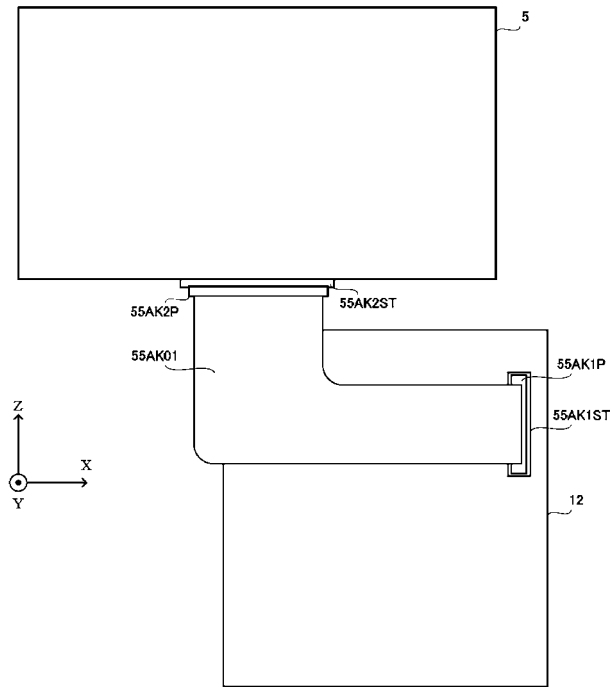
【図 4 1】

【図 4 1】



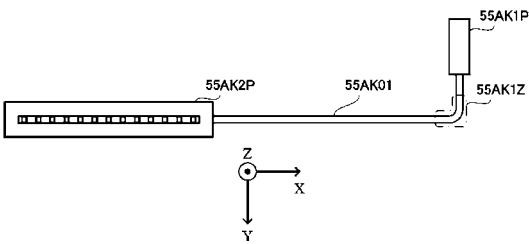
【図 4 2】

【図 4 2】



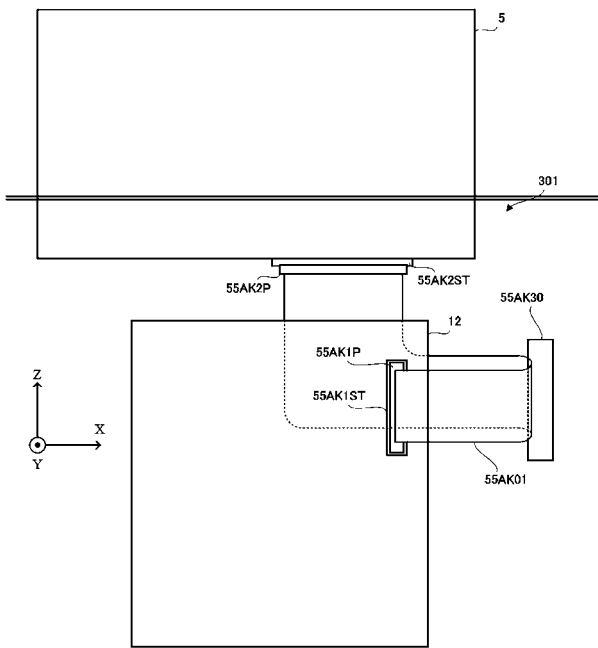
【図 4 3】

【図 4 3】



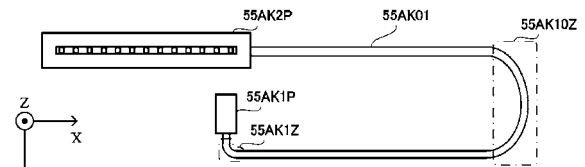
【図 4 4】

【図 4 4】



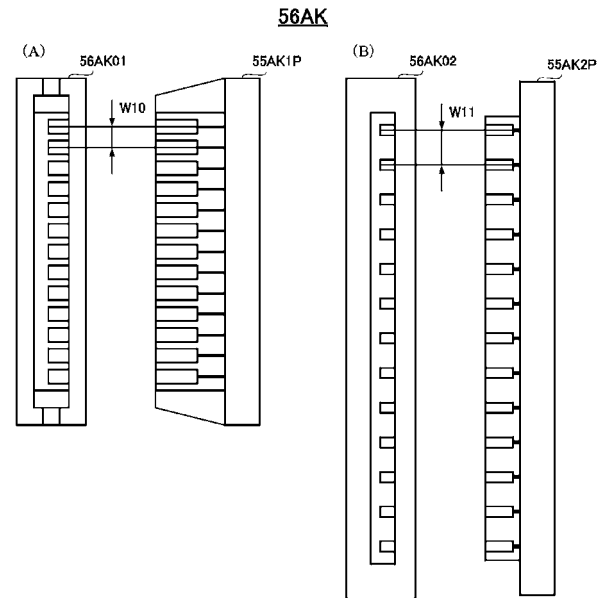
【図 4 5】

【図 4 5】



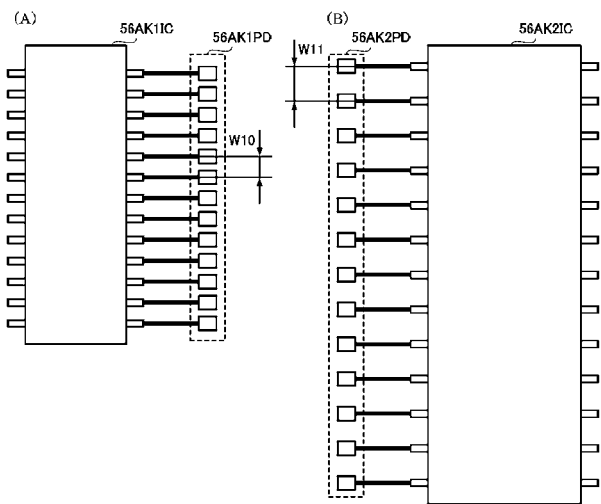
【図 4 6】

【図 4 6】



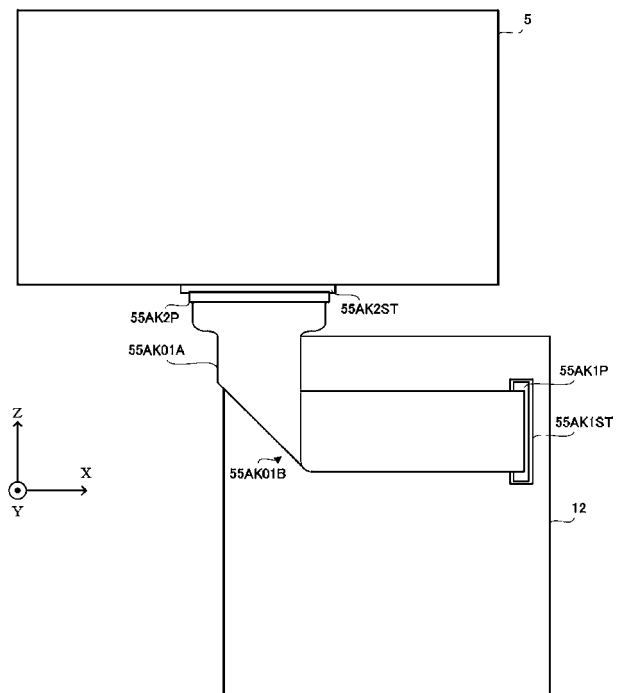
【図 4 7】

【図 4 7】



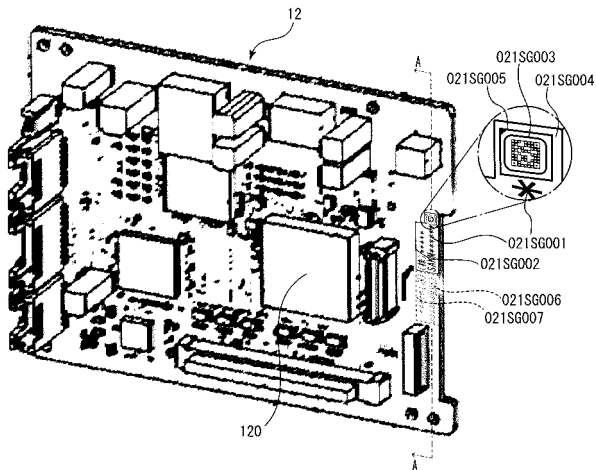
【図 4 8】

【図 4 8】



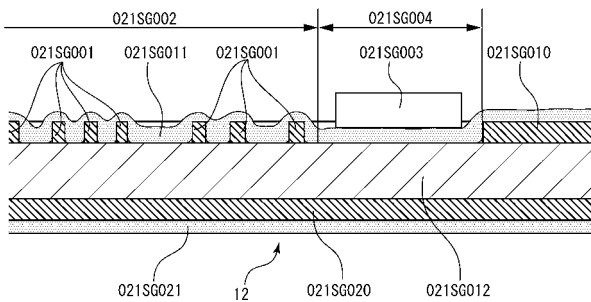
【図 49】

【図 49】



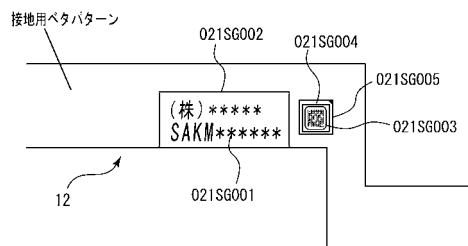
【図 50】

【図 50】 A-A 断面



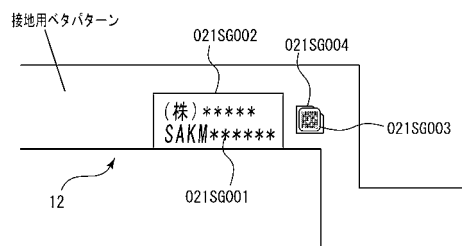
【図 52】

【図 52】



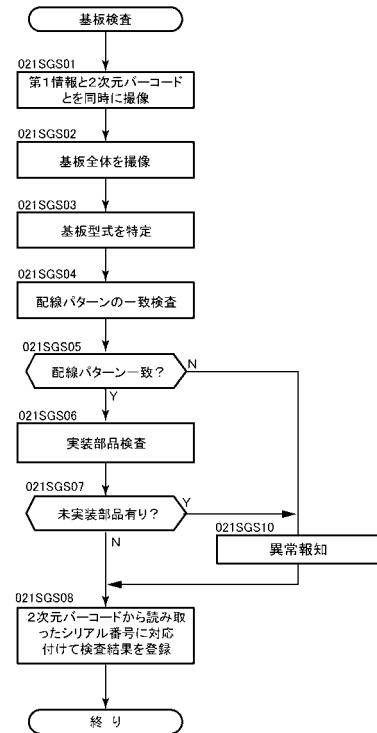
【図 53】

【図 53】



【図 51】

【図 51】



【図 54】

【図 54】

