ČESKOSLOVENSKÁ SOCIALISTICKÁ REPUBLIKA
(19)

ÚŘAD PRO VYNÁLEZY A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

221304
(11) (B1)

(51) Int. Cl.[3]
G 05 B 19/21

(22) Přihlášeno 09 11 81
(21) (PV 8219-81)

(40) Zveřejněno **15 09 82**

(45) Vydáno 15 01 86

(75)
Autor vynálezu KOTOUČ JIŘÍ ing., BRNO

(54) Zapojení inkrementálního snímače polohy na procesor, zejména minipočítač nebo mikropočítač

1

Vynález řeší problém inkrementálního odměřování pohyblivé části, například sedla řezačky papíru, pomocí číslicového procesoru.

Podstatou vynálezu je, že jedna větev výstupů 1, 2, 3, 4 inkrementálního snímače polohy je jednak přímo, jednak prostřednictvím čtyř klopných obvodů 5 až 8 přes dva součtové členy 9, 10, jakož i přes součinový člen 14, a prostřednictvím prvního a druhého členu 11, 12 EXCLUSIVE-OR přes součinový člen 13 připojena na vstupy a výstupy číslicového procesoru 23, 24 a 25. Druhá větev výstupů 15, 16, 17 inkrementálního snímače polohy je připojena soustavou tvořenou invertorem 18, třetím členem EXCLUSIVE-OR, druhým součinovým členem 20, zpožďovacím obvodem 21, pátým klopným obvodem 22 a třetím součinovým členem 14 na výstupy a vstupy číslicového procesoru 25 a 24, 23.

2

Vynález se týká zapojení inkrementálního snímače polohy na procesor, zejména minipočítač nebo mikropočítač.

Odměřování polohy pohyblivé mechanické části je důležitou funkční skupinou u mnoha průmyslových zařízení, například u obráběcích strojů nebo řezaček papíru. Z ekonomického hlediska nejvýhodnější je použití inkrementálního způsobu odměřování. Základním členem takového odměřovacího systému je inkrementální snímač polohy. Je to elektronický rotační snímač se třemi základními výstupními signály. Jednak jsou to dva fázově posunuté polohové signály, které slouží ke generování počítacích pulsů vpřed a vzad, jednak je to nulovací signál, který slouží k nastavení vyhodnocovacího systému do výchozí polohy po zapnutí. Nulovací impuls je snímačem vyslán vždy jednou za otáčku. Většina inkrementálních snímačů je vybavena také negacemi popsaných tří základních signálů. Tyto negované signály se ve vyhodnocovacím systému používají jako kontrolní signály ke zvýšení odolnosti vůči rušení.

Vyhodnocovací elektronika je u současných odměřovacích systémů řešena zpravidla tak, že výstupní signály snímače jsou nejprve převedeny na filtrační obvody, které zvyšují odolnost proti krátkým rušivým signálům. Dále jsou tyto obvykle přivedeny na soustavu klopných obvodů, kde se slučují tři základní signály a jejich negace. Poté následují obvody rozlišení směru, kde se využitím signálů snímače a jejich derivací generují počítací impulsy vpřed a vzad, které jsou pak přivedeny na kaskádu reverzibilních čítačů. Používají se obvykle reverzibilní čítače v kódu BCD s možností přednastavení, přičemž k přednastavení se využívá výše zmíněný nulovací signál inkrementálního snímače, hradlovaný výstupním signálem pomocného snímače polohy. Tento pomocný snímač polohy je sepnut přibližně po dobu jedné otáčky inkrementálního snímače v tzv. referenčním úseku dráhy pohyblivé části. Tímto způsobem je na celé dráze pohyblivé části generován pouze jeden nastavovací puls pro reverzibilní čítače. Tento nastavovací puls nastaví čítače do požadovaného počátečního stavu odpovídajícího přesně referenční poloze. Za tím účelem jsou obvykle nastavovací vstupy čítačů připojeny na výstupy otočných číslicových spínačů, pomocí kterých lze přesně nastavit hodnotu referenčního údaje. Po provedení nastavení (přejezdem pohyblivé části přes referenční úsek dráhy) udávají pak výstupy jednotlivých reverzibilních čítačů přímo jednotlivé řády desítkové hodnoty polohy v kódu BCD.

Je-li vyhodnocovací elektronika napojena na číslicový procesor, pak tato musí být doplněna vstupními obvody, které umožní převést výstupní signály reverzibilních čítačů na datovou sběrnici procesoru. Tohoto způsobu se používá všude tam, kde je procesor použit buď k zobrazení údaje polohy, nebo, což je častější, k řízení pohybu pohyblivé části.

Nevýhodou popsaného zapojení inkrementálního snímače na procesor je, že toto je složité a nákladné.

Další nevýhodou popsaného zapojení je to, že při řízení posuvu není procesor časově využit, neboť provádí pouze zjišťování stavu reverzibilních čítačů a srovnání tohoto stavu s určitou žádanou hodnotou. Při dosažení shody pak procesor provede požadovanou operaci — přepnutí rychlosti posuvu, zastavení, vyvolání dalších funkcí ap.

Je známo zapojení inkrementálního snímače na procesor, kde je odstraněna nutnost použití složitých elektronických obvodů, které jsou zde nahrazeny lepším časovým využitím procesoru, jak je to popsáno v čs. autorském osvědčení č. 221 303. V některých případech však při použití tohoto řešení vychází, vzhledem k rychlosti procesoru, příliš nízká maximální dosažitelná rychlost pohyblivé části. Přitom při použití daného inkrementálního snímače a daného způsobu mechanické vazby mezi inkrementálním snímačem a pohyblivou částí vychází zbytečně malý základní inkrement a pro danou aplikaci plně dostačuje inkrement dvojnásobný, tj. poloviční přesnost odměřování polohy.

Tuto nevýhodu odstraňuje zapojení inkrementálního snímače polohy na procesor, zejména minipočítač nebo mikropočítač, podle vynálezu, jehož podstatou je, že výstup prvního polohového signálu inkrementálního snímače je připojen na hodinové vstupy prvního a třetího klopného obvodu, na první vstup prvního členu EXCLUSIVE-OR a na první vstup vstupního obvodu procesoru, výstup negovaného prvního polohového signálu inkrementálního snímače je připojen na hodinové vstupy druhého a čtvrtého klopného obvodu, na druhý vstup prvního členu EXCLUSIVE-OR a na druhý vstup vstupního obvodu procesoru, výstup druhého polohového signálu inkrementálního snímače je připojen na datové vstupy prvního a čtvrtého klopného obvodu, na první vstup druhého členu EXCLUSIVE-OR a na třetí vstup vstupního obvodu procesoru, výstup negovaného druhého polohového signálu inkrementálního snímače je připojen na datové vstupy druhého a třetího klopného obvodu, na druhý vstup druhého členu EXCLUSIVE-OR a na čtvrtý vstup vstupního obvodu procesoru, výstupy prvního a druhého klopného obvodu jsou připojeny na vstupy prvního součtového členu, mazací vstupy prvního a druhého klopného obvodu jsou připojeny na první výstup výstupního obvodu procesoru, výstupy třetího a čtvrtého klopného obvodu jsou připojeny na vstupy druhého součtového členu, mazací vstupy třetího a čtvrtého klopného obvodu jsou připojeny na druhý výstup výstupního obvodu procesoru, výstupy prvních dvou členů EX-

CLUSIVE-OR jsou připojeny na vstupy prvního součinového členu, výstup prvního součinového členu je připojen na pátý vstup vstupního obvodu procesoru, výstup prvního součtového členu je připojen na první vstup třetího součtového členu a na šestý vstup vstupního obvodu procesoru, výstup druhého součtového členu je připojen na druhý vstup třetího součtového členu a na sedmý vstup vstupního obvodu procesoru, výstup nulovacího signálu inkrementálního snímače je připojen na první vstup třetího členu EXCLUSIVE-OR a na první vstup druhého součinového členu, výstup negovaného nulovacího pulsu inkrementálního snímače je připojen na druhý vstup třetího členu EXCLUSIVE-OR a na vstup invertoru, výstup pomocného snímače polohy je připojen na druhý vstup druhého součinového obvodu, výstup invertoru je připojen na třetí vstup druhého součinového členu, výstup druhého součinového členu je připojen na vstup zpožďovacího obvodu, jehož výstup je připojen na hodinový vstup pátého klopného obvodu, datový vstup pátého klopného obvodu je připojen na výstup třetího členu EXCLUSIVE-OR, mazací vstup pátého klopného obvodu je připojen na třetí výstup výstupního obvodu procesoru, výstup pátého klopného obvodu je připojen na třetí vstup třetího součtového členu a na osmý vstup vstupního obvodu procesoru a výstup třetího součtového členu je připojen na přerušovací vstup procesoru.

Výhodou zapojení inkrementálního snímače polohy na procesor podle vynálezu je, že obsahuje nepatrný podíl hardware, neboť celé zapojení lze realizovat 5 až 7 integrovanými obvody malé a střední integrace. Hardwarová složitost dosavadních známých řešení je nahrazena lepším časovým využitím procesoru. Snížením podílu na hardware je dosaženo také značného zvýšení spolehlivosti celého odměřovacího systému.

Příkladné zapojení inkrementálního snímače na procesor podle vynálezu je znázorněno na výkresu blokového schématu.

Výstup **1** prvního polohového signálu inkrementálního snímače je připojen jednak na hodinové vstupy prvního a třetího klopného obvodu **5** a **7**, jednak na první vstup prvního členu **11** EXCLUSIVE-OR a dále na první vstup vstupního obvodu **23** procesoru. Výstup **2** negovaného prvního polohového signálu inkrementálního snímače je připojen jednak na hodinové vstupy druhého a čtvrtého klopného obvodu **6** a **8**, jednak na druhý vstup prvního obvodu **11** EXCLUSIVE-OR a dále na druhý vstup vstupního obvodu **23** procesoru. Výstup **3** druhého polohového signálu inkrementálního snímače je připojen jednak na datové vstupy prvního a čtvrtého klopného obvodu **5** a **8**, jednak na první vstup druhého členu **12** EXCLUSIVE-OR a dále na třetí vstup vstupního obvodu procesoru. Výstup **4** negovaného druhého polohového signálu inkrementálního snímače je připojen jednak na datové vstupy druhého a třetího klopného obvodu **6** a **7**, jednak na druhý vstup druhého členu **12** EXCLUSIVE-OR a dále na čtvrtý vstup vstupního obvodu **23** procesoru. První dva klopné obvody **5** a **6** slouží k vyhodnocování poloviční počtu změn stavu polohových signálů při jednom směru otáčení, další dva klopné obvody **7** a **8** slouží k vyhodnocování poloviční počtu změn stavu polohových signálů při opačném směru otáčení. Jsou-li všechny čtyři klopné obvody **5** až **8** vynulovány, pak při pootočení rotoru inkrementálního snímače jedním nebo druhým směrem, přejde na každou druhou změnu stavu polohových signálů jeden z výstupů klopných obvodů z log. 0 do log. 1. Obě dvojice klopných obvodů tedy jednak vlastně rozlišují směr otáčení a jednak zajišťují elektrické dělení počtu změn polohových signálů dvěma. Výstupy prvých dvou klopných obvodů **5** a **6** jsou připojeny na vstupy prvního součtového členu **9**, jehož výstup tedy přechází z log. 0 do log. 1 při pootočení rotoru snímače určitým směrem. Podobně výstupy druhých dvou klopných obvodů **7** a **8** jsou připojeny na vstupy druhého součtového členu **10**, jehož výstup analogicky indikuje pootočení rotoru inkrementálního snímače směrem opačným. Výstupy obou součtových členů **9** a **10** jsou připojeny jednak na dva vstupy třetího součtového členu **14** a jednak na šestý a sedmý vstup vstupního obvodu **23** procesoru. Při pootočení rotoru inkrementálního snímače se tedy objeví log. 1 buď na výstupu součtového členu **9** nebo **10**, přes součtový člen **14** se tato log. 1 dostane na přerušovací obvod **24** procesoru, čímž je automaticky generováno přerušení hlavního programu procesoru, který je takto informován o tom, že došlo ke změně polohy. Prostřednictvím svých vstupů, šestý a sedmý vstup vstupního obvodu **23** procesoru, si nyní může procesor zjistit, jaký je směr pootočení a podle toho zvýšit nebo snížit údaj o poloze, který má uložen v paměti nebo pracovních registrech. Poté procesor vynuluje prostřednictvím svého výstupního obvodu **25** příslušnou dvojici klopných obvodů **5** a **6** nebo **7** a **8**, čímž zanikne žádost o přerušení a klopné obvody jsou připraveny na další změnu polohových signálů. Oddělení nulování obou dvojic klopných obvodů má význam při zakmitávání polohových signálů v klidovém stavu. Přitom se totiž může stát, že při zpracovávání přerušení od jedné dvojice klopných obvodů dojde ještě před vynulováním této dvojice k pootočení rotoru v opačném směru, takže se změní stav některého klopného obvodu ze druhé dvojice. Oddělení nulování umožňuje reagovat i na tento případ, neboť po vynulování první dvojice klopných obvodů přerušení nadále trvá, takže procesor může správně korigovat údaj polohy. Členy **11** a **12** EXCLUSIVE-OR generují v součinnosti s prv-

ním součinovým členem **13** kontrolní signál pro procesor. Výstup prvního součinového členu **13** je připojen na pátý vstup vstupního obvodu **23** procesoru. Tento vstup musí mít trvale hodnotu log. 1, má-li totiž hodnotu log. 0, pak to znamená, že buď výstup **2** není negací výstupu **1** nebo výstup **4** není negací výstupu **3**, což znamená buď přítomnost krátkodobého rušivého signálu na jednom z polohových signálů, nebo poruchu snímače, případně připojovacího kabelu. Zjistí-li tedy procesor při zpracování přerušení log. 0 na tomto vstupu, pak neprovede změnu údaje polohy, neboť přerušení se chápe jako rušivý signál. Trvá-li tento stav delší dobu, je signalizována porucha. Další zvýšení odolnosti vůči rušení je možné přímým vyhodnocením stavu polohových signálů inkrementálního snímače, tj. prostřednictvím prvních čtyř vstupů vstupního obvodu **23** procesoru, a srovnání tohoto stavu se stavem minulým, tj. stav po obsloužení předchozího přerušení. Zjistí-li procesor shodu, pak je přerušení považováno opět za rušení a procesor neprovede změnu údaje v poloze, pouze vynuluje příslušnou dvojici klopných obvodů.

Nastavení údaje odměřování na základní, tj. referenční hodnotu se provádí prostřednictvím výstupu **16** nulovacího signálu inkrementálního snímače, výstupu **17** negovaného nulovacího signálu inkrementálního snímače a výstupu **15** pomocného snímače polohy. Výstup **16** je připojen jednak na první vstup třetího členu **19** EXCLUSIVE-OR a jednak na první vstup druhého součinového obvodu **20**. Výstup **17** je připojen jednak na druhý vstup třetího členu **19** EXCLUSIVE-OR a jednak na vstup invertoru **18**. Výstup **15** pomocného snímače polohy je připojen na druhý vstup druhého součinového členu **20** a výstup invertoru **18** je připojen na třetí vstup druhého součinového členu **20**. Vyšle-li inkrementální snímač nulovací impuls a je-li současně sepnut pomocný snímač polohy, pak tento nulovací impuls projde součinovým členem **20** na vstup zpožďovacího členu **21**, jehož doba zpoždění je kratší než délka nulovacího impulsu inkrementálního snímače při největší rychlosti otáčení. Po uplynutí zpoždění generuje zpožďovací obvod **21** hodinový impuls pro pátý klopný obvod **22**, jehož datový vstup je připojen na výstup třetího členu **19** EXCLUSIVE-OR, který kontroluje, zda signál výstupu **17** je skutečně negací signálu výstupu **16**, čímž je zajištěna zvýšená odolnost vůči rušení. V kladném případě přejde při hodinovém impulsu výstup pátého klopného obvodu **22** z log. 0 do log. 1. Výstup pátého klopného obvodu **22** je připojen jednak na třetí vstup součtového členu **14** a jednak na osmý vstup vstupního obvodu **23** procesoru. Log. 1 na výstupu pátého klopného obvodu **22** se přenese přes třetí součtový obvod **14** na přerušovací vstup **24** procesoru, takže je opět generováno přerušení. Prostřednictvím šestého až osmého vstupu svého vstupního obvodu **23** si procesor může zjistit, je-li žádáno přerušení následkem nulovacího pulsu, nebo následkem změny polohových signálů. V prvním případě procesor nastaví do údaje o poloze pevnou referenční hodnotu, kterou má uloženou v paměti programu a dále vynuluje pátý klopný obvod **22** prostřednictvím třetího výstupu svého výstupního obvodu **25**, který je připojen na mazací vstup pátého klopného obvodu **22**. Oddělení nulování pátého klopného obvodu **22** má opět velký význam, neboť při rychlém otáčení inkrementálního snímače může být nulovací puls vyslán dříve než procesor stačil obsloužit poslední přerušení od polohových signálů a naopak. V některých případech je výhodné, probíhá-li nastavení referenčního údaje pouze při jednom směru pohybu pohyblivé části. Toto je u zapojení podle vynálezu možné, neboť procesor si v paměti nebo pracovním registru může uchovávat příznak směru pohybu. Nejjednodušším způsobem je uchovávání a stálé obnovování, při každém přerušení, celého osmibitového slova získaného sejmutím stavu všech vstupů vstupního obvodu **23** procesoru.

V případě, že v dané aplikaci má procesor dostatečné časové rezervy, lze vypustit ze zapojení členy **11** a **12** EXCLUSIVE-OR i první součinový člen **13** a kontrolu správnosti polohových signálů provést programově. Tím se ovšem pochopitelně sníží maximální rychlost pohyblivé části oproti popisovanému základnímu řešení. Je-li nebezpečí rušení malé a nebo požadavky na spolehlivost nízké, je možno vypustit všechny tři členy **11**, **12**, **19** EXCLUSIVE-OR, první součinový člen **13** a v případě nevyužití negovaného nulovacího impulsu i invertor **18**. Naopak při použití jednoduchého inkrementálního snímače bez negovaných signálů je třeba negace základních signálů vytvořit pomocí tří invertorů. Při použití negovaných výstupů klopných obvodů **5** až **8**, lze místo součtových členů **9** a **12** použít členů NAND. Při použití negovaných výstupů u všech pěti klopných obvodů lze použít místo všech tří součtových obvodů **9**, **10**, **14** členů součinových. Přerušení na přerušovacím vstupu **24** procesoru je pak vyžadováno log. 0. Při použití kontaktního pomocného snímače polohy je vhodné použít RS klopného obvodu k odstranění vlivu zakmitávání jeho kontaktů. Vstupní obvod **23** procesoru může být realizován osmibitovým vstupním portem, výstupní obvod procesoru může být realizován dekodérem výstupních adres. Celá návaznost na procesor představuje např. u mikropočítače maximálně 2 integrované obvody.

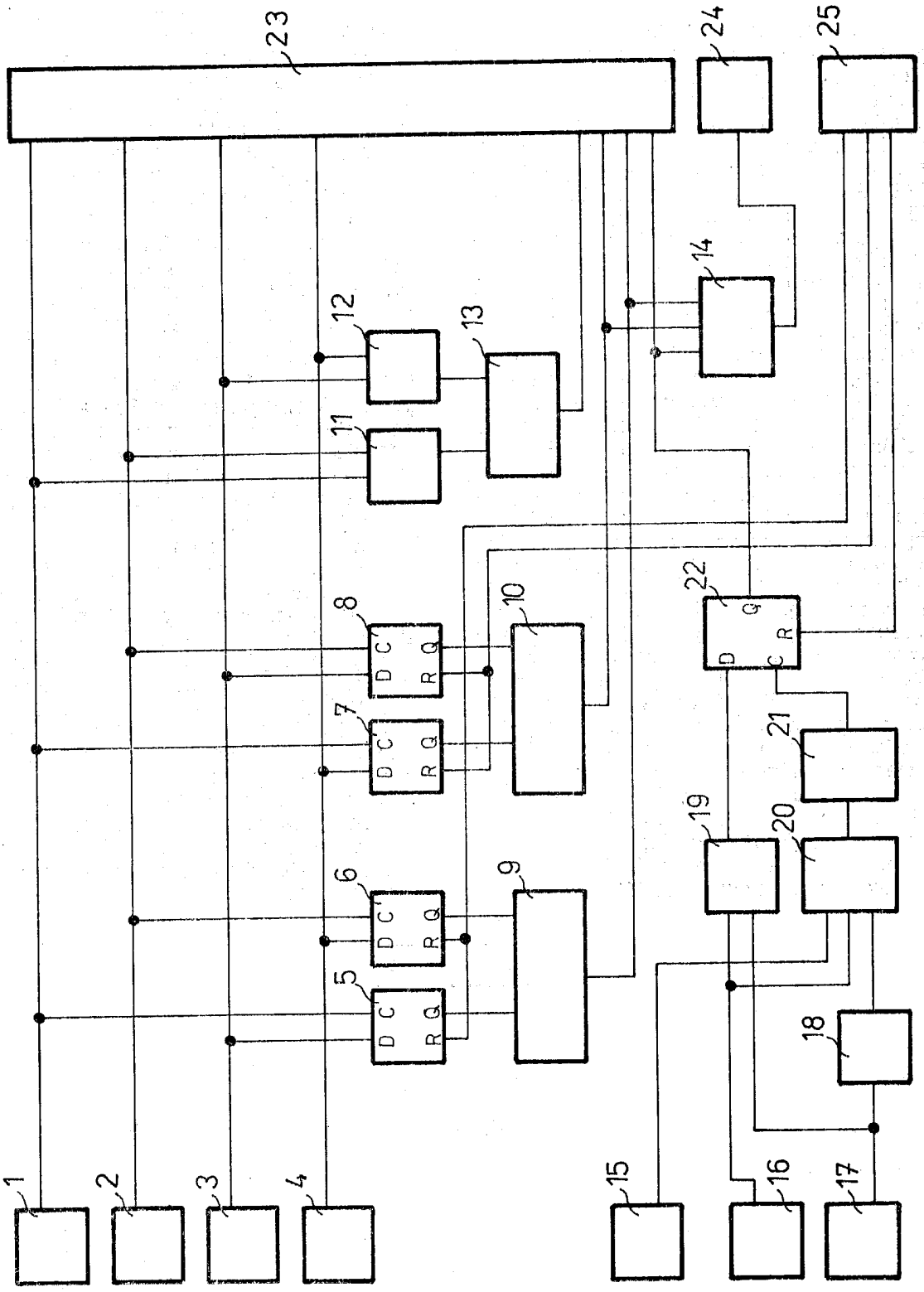
Pro posouzení možností zapojení podle vynálezu lze uvést, že např. při použití mikropočítače s CPU INTEL 8085 je při inkrementu 0,02 mm maximální rychlost pohyblivé části cca 180 mm/s.

Zapojení inkrementálního snímače polohy na procesor podle vynálezu je možno použít u mnoha průmyslových zařízení, kde se vyžaduje přesnost a spolehlivost nastavení pohyblivé součásti, např. u obráběcích strojů, řezaček papíru apod.

PŘEDMĚT VYNÁLEZU

Zapojení inkrementálního snímače polohy na procesor, zejména minipočítač nebo mikropočítač, vyznačené tím, že výstup (1) prvního polohového signálu inkrementálního snímače je připojen na hodinové vstupy prvního a třetího klopného obvodu (5, 7), na první vstup prvního členu (11) EXCLUSIVE-OR a na první vstup vstupního obvodu (23) procesoru, výstup (2) negovaného prvního polohového signálu inkrementálního snímače je připojen na hodinové vstupy druhého a čtvrtého klopného obvodu (6, 8), na druhý vstup prvního členu (11) EXCLUSIVE-OR a na druhý vstup vstupního obvodu (23) procesoru, výstup (3) druhého polohového signálu inkrementálního snímače je připojen na datové vstupy prvního a čtvrtého klopného obvodu (5, 8), na první vstup druhého členu (12) EXCLUSIVE-OR a na třetí vstup vstupního obvodu (23) procesoru, výstup (4) negovaného druhého polohového signálu inkrementálního snímače je připojen na datové vstupy druhého a třetího klopného obvodu (6, 7), na druhý vstup druhého členu (12) EXCLUSIVE-OR a dále na čtvrtý vstup vstupního obvodu (23) procesoru, výstupy prvního a druhého klopného obvodu (5, 6) jsou připojeny na vstupy prvního součtového členu (9), mazací vstupy prvního a druhého klopného obvodu (5, 6) jsou připojeny na první výstup výstupního obvodu (25) procesoru, výstupy třetího a čtvrtého klopného obvodu (7, 8) jsou připojeny na vstupy druhého součtového členu (10), mazací vstupy třetího a čtvrtého klopného obvodu (7, 8) jsou připojeny na druhý výstup výstupního obvodu (25) procesoru, výstupy prvních dvou členů (11, 12) EXCLUSIVE-OR jsou připojeny na vstupy prvního součinového členu (13), výstup prvního součinového členu (13) je připojen na pátý vstup vstupního obvodu (23) procesoru, výstup prvního součtového členu (9) je připojen jednak na první vstup třetího součtového členu (14) a na šestý vstup vstupního obvodu (23) procesoru, výstup druhého součtového členu (10) je připojen na druhý vstup třetího součtového členu (14) a na sedmý vstup vstupního obvodu (23) procesoru, výstup (16) nulovacího signálu inkrementálního snímače je připojen na první vstup třetího členu (19) EXCLUSIVE-OR a na první vstup druhého součinového členu (20), výstup (17) negovaného nulovacího pulsu inkrementálního snímače je připojen na druhý vstup třetího členu (19) EXCLUSIVE-OR a na vstup invertoru (18) výstup (15) pomocného snímače polohy je připojen na druhý vstup druhého součinového členu (20), výstup invertoru (18) je připojen na třetí vstup druhého součinového členu (20), výstup druhého součinového členu (20) je připojen na vstup zpožďovacího obvodu (21), jehož výstup je připojen na hodinový vstup pátého klopného obvodu (22), datový vstup pátého klopného obvodu (22) je připojen na výstup pátého členu (19) EXCLUSIVE-OR, mazací vstup pátého klopného obvodu (22) je připojen na třetí výstup výstupního obvodu (25) procesoru, výstup pátého klopného obvodu (22) je připojen na třetí vstup třetího součtového členu (14) a na osmý vstup vstupního obvodu (23) procesoru a výstup třetího součtového členu (14) je připojen na přerušovací vstup (24) procesoru.

1 list výkresů


23
24
25
14
12
13
11
8
10
22
7
21
19
20
6
9
5
18
1
2
3
4
15
16
17
D C
R Q
D Q
C R