



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I531084 B

(45) 公告日：中華民國 105 (2016) 年 04 月 21 日

(21) 申請案號：101120367

(22) 申請日：中華民國 101 (2012) 年 06 月 07 日

(51) Int. Cl. : *H01L33/14 (2010.01)*

(30) 優先權：2011/08/04 美國 13/198,664

(71) 申請人：東芝股份有限公司 (日本) KABUSHIKI KAISHA TOSHIBA (JP)
日本

(72) 發明人：莊志偉 CHUANG, CHIH WEI (TW) ; 林朝坤 LIN, CHAO-KUN (US)

(74) 代理人：陳長文

(56) 參考文獻：

TW	201101537A	US	20110062487A1
US	2002/0130327A1		

審查人員：于若天

申請專利範圍項數：19 項 圖式數：11 共 33 頁

(54) 名稱

發光二極體之分散式電流阻擋結構

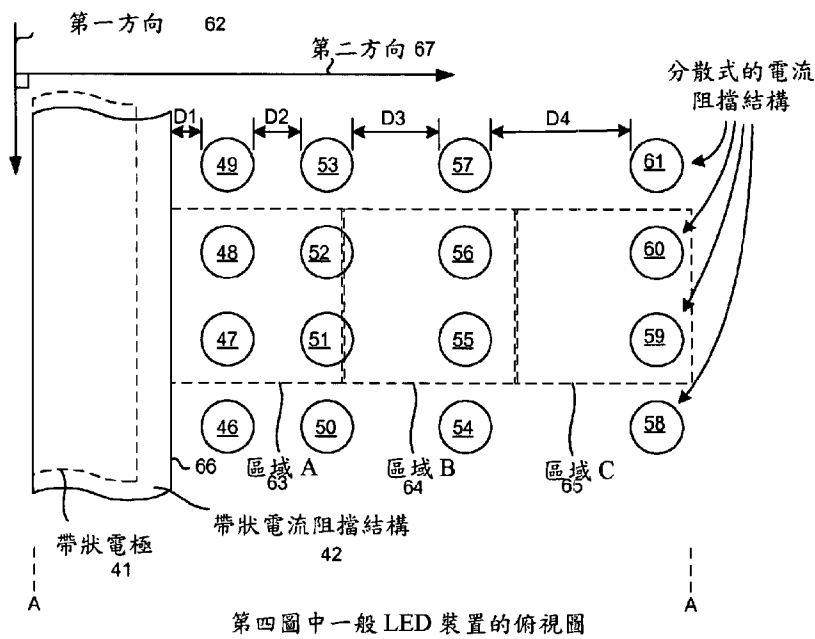
DISTRIBUTED CURRENT BLOCKING STRUCTURES FOR LIGHT EMITTING DIODES

(57) 摘要

本發明揭示一種 LED 元件，其包括一帶狀電極、一帶狀電流阻擋結構以及複數個分散式電流阻擋結構。該等電流阻擋結構由絕緣材料形成，例如二氧化矽。該帶狀電流阻擋結構直接位於該帶狀電極底下。該等電流阻擋結構可為碟型部分，位於與該帶狀電流阻擋結構相鄰的列內。該等電流阻擋結構之分布是為避免電流集中在該電極相鄰區域內，藉此幫助均勻的電流進入該主動層，並且幫助在該電極未覆蓋區域內發出均勻的光線。在其他態樣中，利用損壞一 p-GaN 層的區域來形成電阻性區域，以建立電流阻擋結構。在其他態樣中，利用蝕刻掉高摻雜接觸區域來在導電層之間形成電阻性接觸區域，以建立電流阻擋結構。

An LED device includes a strip-shaped electrode, a strip-shaped current blocking structure and a plurality of distributed current blocking structures. The current blocking structures are formed of an insulating material such as silicon dioxide. The strip-shaped current blocking structure is located directly underneath the strip-shaped electrode. The plurality of current blocking structures may be disc shaped portions disposed in rows adjacent the strip-shaped current blocking structure. Distribution of the current blocking structures is such that current is prevented from concentrating in regions immediately adjacent the electrode, thereby facilitating uniform current flow into the active layer and facilitating uniform light generation in areas not underneath the electrode. In another aspect, current blocking structures are created by damaging regions of a p-GaN layer to form resistive regions. In yet another aspect, current blocking structures are created by etching away highly doped contact regions to form regions of resistive contact between conductive layers.

指定代表圖：



第四圖中一般LED裝置的俯視圖

第五圖

符號簡單說明：

41 . . . 帶狀電極

42 . . . 帶狀電流阻擋結構

46-61 . . . 分散的電流阻擋結構

62 . . . 第一方向

63 . . . 區域 A

64 . . . 區域 B

65 . . . 區域 C

66 . . . 帶狀電流阻擋結構 42 的右緣

67 . . . 第二方向

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101120767

※申請日：101.6.7

※IPC 分類：

H01L 33/14 (2010.01)

一、發明名稱：(中文/英文)

發光二極體之分散式電流阻擋結構/DISTRIBUTED CURRENT BLOCKING STRUCTURES FOR LIGHT EMITTING DIODES

二、中文發明摘要：

本發明揭示一種 LED 元件，其包括一帶狀電極、一帶狀電流阻擋結構以及複數個分散式電流阻擋結構。該等電流阻擋結構由絕緣材料形成，例如二氧化矽。該帶狀電流阻擋結構直接位於該帶狀電極底下。該等電流阻擋結構可為碟型部分，位於與該帶狀電流阻擋結構相鄰的列內。該等電流阻擋結構之分布是為避免電流集中在該電極相鄰區域內，藉此幫助均勻的電流進入該主動層，並且幫助在該電極未覆蓋區域內發出均勻的光線。在其他態樣中，利用損壞一 p-GaN 層的區域來形成電阻性區域，以建立電流阻擋結構。在其他態樣中，利用蝕刻掉高摻雜接觸區域來在導電層之間形成電阻性接觸區域，以建立電流阻擋結構。

三、英文發明摘要：

An LED device includes a strip-shaped electrode, a strip-shaped current blocking structure and a plurality of distributed current blocking structures. The current blocking structures are formed of an insulating material such as silicon

dioxide. The strip-shaped current blocking structure is located directly underneath the strip-shaped electrode. The plurality of current blocking structures may be disc shaped portions disposed in rows adjacent the strip-shaped current blocking structure. Distribution of the current blocking structures is such that current is prevented from concentrating in regions immediately adjacent the electrode, thereby facilitating uniform current flow into the active layer and facilitating uniform light generation in areas not underneath the electrode. In another aspect, current blocking structures are created by damaging regions of a p-GaN layer to form resistive regions. In yet another aspect, current blocking structures are created by etching away highly doped contact regions to form regions of resistive contact between conductive layers.

四、指定代表圖：

(一)本案指定代表圖為：第(五)圖。

(二)本代表圖之元件符號簡單說明：

- 41 帶狀電極
- 42 帶狀電流阻擋結構
- 46-61 分散的電流阻擋結構
- 62 第一方向
- 63 區域 A
- 64 區域 B
- 65 區域 C
- 66 帶狀電流阻擋結構 42 的右緣
- 67 第二方向

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

本人特此證明，本對應文件於 2011 年 8 月 4 日，透過 EFS WEB 以電子形式傳送給美國專利商標局。/T. LESTER WALLACE/ (註冊編號：34,748)

【發明所屬之技術領域】

本發明一般係關於半導體發光元件，尤其係關於在半導體發光元件內有效率產生光線。

【先前技術】

發光二極體(Light Emitting Diode, LED)是一種可將電能轉換成光線的固態元件。施加電壓通過相面對的摻雜層時，光線從夾在該等摻雜層之間的半導體材料主動層發出。LED 結構將能量轉換成光線的效率，決定該 LED 是否適用於特定應用。例如，應用於照明的 LED 需要高效率、可靠並且低成本。半導體材料的進步以及 LED 構造的改善造成效率改善。

Watanabe 提出的第 6,121,635 號美國專利揭示一種定位在頂端電極底下，用於增加該 LED 發光效率的一電流阻擋層。因為該電流阻擋層位於該頂端電極之下、透光並且延伸超過該頂端電極的周邊，該電流阻擋層避免在一 LED 區域內有高電流密度，在上述 LED 區域所發出的任何光線都會遭到該不透明頂端電極阻擋。Watanabe 揭示的內容顯示，利用避免該不透明電極底下的光線發出，達到提高效率的成果。該電流被引導至其他位置，如此結果產生的光線可逸出該元件。Koneko 提出的第 7,247,985 號美國專利同樣建議藉由在一 LED 內提供兩電流阻擋結構，來改善電能量轉換。一第一電

流阻擋結構直接位於中央區域內的該頂端電極底下，一第二電流阻擋結構位於圍繞中央區域的外側區域內。該第二區域用於定義該發光區域的形狀，並且 Koneko 聲稱達到改善的發光效能。如這些專利當中所揭示，使用一個電流阻擋結構或一對電流阻擋結構可對效率有些提升，但是這些先前技術結構也有限制。

第一圖(先前技術)為傳統橫向 LED 元件 1 的剖面側視圖。橫向 LED 元件 1 包括一焊線 2、p 電極 3、銻錫氧化物(「ITO」)透明導電層 4、電流阻擋層 5、p++GaN 層 6、p-GaN 層 7、主動層 8、n-GaN 層 9、成長基板層 10、n 電極 11 以及不一致光產生區域 12。P 電極 3 和 n 電極 11 為不透明金屬層。在橫向 LED 元件 1 的運作期間，一電壓跨過橫向 LED 元件 1 的 p 電極 3 和 n 電極 11，導致電流從 p 電極 3 流向 n 電極 11。此電流導致在主動層 8 內產生光線。電流阻擋層 5 為透明絕緣層，並且位於 p 電極 3 與發光主動層 8 之間，避免不透明金屬 p 電極 3 底下發出光線。如此，電流阻擋層 5 避免電流流入一部分主動層 8 內並發出光線，在此其上的金屬 p 電極 3 阻礙發出的光線。電流因此被導向主動層 8 的其他部分，如此增加元件的發光效率。因為 ITO 層 4 和 p-GaN 層 7 的阻抗高於 n-GaN 層 9，則從 p 電極 3 流過 n-GaN 層 9 的電流傾向集中在最靠近 p 電極 3 的電流阻擋層 5 之邊緣。遠離 p 電極 3 的電流密度較低，並且此不均勻導致不一致的光線產生區域 12、電流集中造成局部加熱以及可能損壞橫向 LED 元件 1。

第二圖(先前技術)為傳統垂直 LED 元件 20 的剖面側視圖。垂直 LED 元件 20 包括：n 電極 21、n-GaN 層 22、主動層 23、p-GaN 層 24、p++GaN 層 25、電流阻擋

層 26、高反射性層 27、包覆層 28、阻障金屬 29、貼合金屬層 30、黏貼層 31、導電載體 32、p 電極 34 以及不一致光線產生區域 35。在該垂直 LED 元件 20 的運作期間，電壓通過該元件，如此電流從金屬 p 電極 34 流至金屬 n 電極 21。隨著電流流過主動層 23，則產生光線。電流阻擋層 26 位於 p 電極 34 與主動層 23 之間，避免電流以及光線從不透明金屬 n 電極 21 底下發出。高反射性層 27 的導電度極高，如此整個 p++GaN 區域 25 到右邊電流阻擋層 26 基本上都等電位。不過，上方的 n-GaN 層 22 為電阻性並且限制電流擴散。因此，靠近 n 電極 21 區域內的電流密度大於遠離 n 電極 21 區域內的電流密度。此電流密度懸殊的情況導致在垂直 LED 元件 20 內有不一致光線產生 35。再者，最靠近 n 電極 21 的該高電流密度可能導致局部加熱並且損壞 LED 元件 20。因此需要一種具有改善發光效率以及一致光線產生的 LED 元件。

【發明內容】

在第一創新態樣中，一 LED 元件包括一帶狀電極、一帶狀電流阻擋結構、複數個電流阻擋結構以及一發光主動層。該等電流阻擋結構的分布方式是為避免流入/出該帶狀電極之電流，集中於一緊鄰該帶狀電流阻擋結構之區域或帶狀電極下方之區域。取代的是，該等電流阻擋結構經過放置與分布，如此該發光主動層內的電流，在該主動層內未直接位於該帶狀電極下方的部分，大致均勻。

在第二創新態樣中，一 LED 元件包括一帶狀電極、一帶狀電流阻擋結構、複數個電流阻擋結構、一高反射

性金屬層、一 p-GaN 層以及一 p⁺⁺GaN 層。利用蝕刻該 p⁺⁺GaN 層的選取部分，在該高反射性金屬層與該 p-GaN 層之間建立相對低導電性非歐姆接點，來形成該帶狀電流阻擋層與該等電流阻擋結構。這種蝕刻該 p⁺⁺GaN 層一部分由標準半導體處理技術來執行，例如反應性離子蝕刻 (Reactive Ion Etching, RIE) 或任何其他合適的處理方法。在從該 p-GaN 表面蝕刻掉該 p⁺⁺GaN 的區域內，電流遭到阻礙或阻擋。

在第三創新態樣中，一 LED 元件包括一帶狀電極、一帶狀電流阻擋結構、複數個分散的電流阻擋結構以及一 p-GaN 層。藉由損壞該 p-GaN 層的選取部分，以便在該 p-GaN 層內建立相對高阻抗部分，來形成該帶狀電流阻擋結構與該等分散的電流阻擋結構。利用局部加熱該 p-GaN 層的選取部分，高密度電漿可用於形成相對高阻抗部分。施加電場時，受損 p-GaN 部分的區域阻礙或阻擋電流，如此通過該電流阻擋層的電流就會分散並擴散。流過並非直接在該帶狀電極底下的該部分主動層之電流大體上均勻，而該帶狀電流阻擋結構有效阻擋電流流過直接在該帶狀電極底下的該部分主動層。因為在此方式中流過該主動層的該電流大體上均勻，在該帶狀電極底下區域外面的該主動層內產生大體上均勻的光線。

該整個電流阻擋層可一體考量，其中該層的每一單位區域都具有多孔性(不受任何電流阻擋結構所覆蓋或阻擋的面積與總面積之比較量)。在該層中此多孔性隨通過該層而變，使得流過該 LED 主動層的電流在該主動層所有區域內大體上一致，除該主動層直接位於不透明物體(例如金屬電極)底下大體上無電流流過之處的區域除外。

底下的詳細說明當中描述進一步細節以及具體實施例和技術。本發明摘要並不用於定義本發明。本發明由該等申請專利範圍所定義。

【實施方式】

在此將詳細參考本發明的某些具體實施例，附圖內將說明其範例。在底下的描述以及申請專利範圍當中，一第一層稱為已經沉積在一第二層「之上」時，吾人了解到該第一層可直接位於該第二層上，或一個或多個介入層可存在於該第一和第二層之間。本說明書內使用例如「之上」、「之下」、「底下」、「上方」、「下方」、「頂端」、「底部」、「往上」、「往下」、「垂直」以及「橫向」這些詞來描述所描述 LED 不同零件之間的相對方位，並且吾人了解，所描述的該整體 LED 元件可排列於立體空間內任何方向。

第三圖為 LED 元件 40 的俯視圖。LED 元件 40 包括一帶狀電極 41、一帶狀電流阻擋結構 42 以及複數個電流阻擋結構 43。複數個電流阻擋結構 43 包括多列碟型電流阻擋結構，「碟子」放置在電極 41 橫向的每一側邊上。帶狀電流阻擋結構 42 和複數個電流阻擋結構 43 都放置在 LED 元件 40 中金屬電極層 41 下方的層內。第三圖所示的剖面線 A-A 從電極 41 的帶狀部分垂直往外延伸。第三圖也顯示剖面線 B-B，並且線 B-B 垂直剖開電極 41 的其他帶狀部分。

第四圖為一般 LED 元件的簡化概念剖面圖。此 LED 元件可為垂直 LED 元件或橫向 LED 元件。在第四圖中 LED 為垂直 LED 元件的案例中，電流 44 從所顯示該結構底下的 p 電極(未顯示)往上通過電流阻擋層 45，然後

通過一 p-GaN 層(未顯示)、一光產生活性主動層(未顯示)、一 n-GaN 層(未顯示)，然後到帶狀電極 41。在第四圖中 LED 為橫向 LED 元件的案例中，電流 44 從帶狀電極 41 橫向通過一透明導電層(未顯示)，然後垂直往下通過該電流阻擋層 45，然後通過一 p-GaN 層(未顯示)、一活性主動層(未顯示)、一 n-GaN 層(未顯示)，然後到 n 電極(未顯示)。在兩案例中，該電流阻擋層 45 包括帶狀電流阻擋結構 42 以及複數個電流阻擋結構 43。第四圖的剖面圖內例示複數個電流阻擋結構當中的四個(46、50、54、58)。帶狀電流阻擋結構 42 直接位於該金屬帶狀電極 41 底下，但是比該帶狀電極 41 稍微寬一點。該帶狀電流阻擋結構 42 阻擋電流流過直接在該帶狀電極 41 底下的該活性主動層部分(未顯示)。因此大體上並無光線從直接在該帶狀電極 41 底下的活性主動層部分發出。

第五圖為第四圖中一般 LED 元件的俯視圖。該帶狀電極 41 和該帶狀電流阻擋結構 42 往第一方向 62 縱向延伸。第五圖也例示三個方型區域：區域 A 63、區域 B 64 和區域 C 65。這三個方型區域 A、B 和 C 彼此相鄰，並且排成一行從該帶狀電流阻擋結構 42 的右緣 66 往外延伸。這三個方型區域向圖右方排成一行，其排列以一與第一方向 62 垂直的第二方向 67。該帶狀電流阻擋結構 42 和複數個電流阻擋結構 46-61 為由一層絕緣材料形成的分離部件。如例示，該等電流阻擋結構 46-61 以一二維陣列方式置放。在一個範例中，該分離部件為 200nm 厚二氧化矽分離部件。在另一個具體實施例中，該帶狀電流阻擋結構 42 和該等電流阻擋結構 46-61 為氮化矽分

離部件。該等帶狀電流阻擋結構 46-61 也可由其他絕緣材料製成。

在例示的範例中，該等電流阻擋結構 46-61 為直徑大約五微米的碟片。如例示，碟片 46-49 對齊成一第一列，其延伸方向與第一方向 62 平行。如例示，碟片 50-53 對齊成一第二列，其延伸方向與該第一列平行。如例示，碟片 54-57 對齊成一第三列，其延伸方向與該第一列和該第二列平行。如例示，碟片 58-61 對齊與第一列、第二列和第三列的每一列平行延伸之第四列。該等第一列碟片往第二方向 67 與該帶狀電流阻擋結構 42 的右緣 66 相隔第一距離 $D1$ 。該等第二列碟片往第二方向 67 與該等第一列碟片相隔第二距離 $D2$ 。該等第三列碟片往第二方向 67 與該等第二列碟片相隔第三距離 $D3$ 。該等第四列碟片往第二方向 67 與該等第三列碟片相隔第四距離 $D4$ 。在一個具體實施例內， $D4$ 大於 $D3$ 、 $D3$ 大於 $D2$ 並且 $D2$ 大於 $D1$ 。

區域 A 63、區域 B 64 和區域 C 65 都為方型區域。在特定例示的具體實施例內，每一這些區域都為大小四百平方微米的方型區域。該等電流阻擋結構 43 的至少一第一個，覆蓋區域 A 之一部分（覆蓋區域 A 的 X 百分比）。該等電流阻擋結構 43 的至少一第二個，覆蓋區域 B 之一部分（覆蓋區域 B 的 Y 百分比）。該等電流阻擋結構 43 的至少一第三個，覆蓋區域 C 之一部分（覆蓋區域 C 的 Z 百分比）。在例示的案例中，X 百分比大於 Y 百分比，並且 Y 百分比大於 Z 百分比。

第六圖為例示區域 A 63、區域 B 64 以及區域 C 65 的阻抗之簡化概念圖。在此圖例中，這三個區域 A、B 和 C 的每一個都內含兩個電阻。每一區域內該第一電阻

1R 之值代表通過位於該等電流阻擋結構平面之上(電流阻擋結構頂端平面與該帶狀導體底部平面之間)的一或多導電層之橫向阻抗。在一般元件為垂直 LED 元件的範例中，該等電流阻擋結構的層 45 之上的該等導電層包括一 p++GaN 層、一 p-GaN 層、一主動層以及一 n-GaN 層。在一般元件為橫向 LED 元件的範例中，該等電流阻擋結構的層之上的該等導電層包括一透明導體層(例如錒錫氧化物)。

每一區域內的該第二電阻代表隨著電流垂直流過電流阻擋層 45 的部件之間，電流將通過的垂直阻抗。因為區域 A 包括電流阻擋碟片的最高百分比區域，X 百分比，在此例示中區域 A 的垂直百分比為 3R。3R 這個值大於區域 B 的垂直阻抗 2R，並且區域 C 的垂直阻抗為 1R。考量該橫向方位阻抗 1R 搭配該垂直方位阻抗 3R、2R 和 1R 時，則該帶狀電極 41 通過任何三個區域 A、B 和 C 之間的總阻抗等於 4R。因此，來自或流入任何這三個區域而流過該 LED 元件的該主動發光區的電流量大體上相同。第六圖的該等阻抗值 1R、2R 和 3R 並非測量值，只是為了概念例示目的而呈現在圖中的值。

第七圖為垂直 LED 元件 100 一部分的剖面圖。舉例而言，第七圖的剖面圖可代表第三圖結構的剖面 B-B。垂直 LED 元件 100 包括金屬 n 電極 101、n-GaN 層 102、主動層 103、p-GaN 層 104、p++GaN 層 105、高反射性層 106、包覆層 107、阻障金屬層 108、貼合金屬層 109、黏貼層 110、載體基板 111、p 電極 112、帶狀電流阻擋結構 113 以及複數個分散式電流阻擋結構 114-121。n-GaN 層 102 的厚度大約 5000nm，並且與 n 電極 101

接觸。主動層 103 的厚度大約 130nm，並且位於 n-GaN 層 102 與厚度 300nm 的 p-GaN 層 104 之間。p-GaN 層 104 直接位於厚度 20nm 的 p⁺⁺GaN 層 105 之上。電流阻擋結構 113-121 位於 p⁺⁺GaN 層 105 與高反射性層 106 之間，並且利用將厚度 200nm 的二氧化矽絕緣層或氮化矽絕緣層沉積在該 p⁺⁺GaN 層上，然後使用標準處理技術，例如 RIE，製作圖案及蝕刻該絕緣層來製造。

蝕刻該絕緣層形成該等電流阻擋結構之後，在該等電流阻擋結構之上形成厚度 200nm 的高反射性層 106。然後在該高反射性層 106 之上形成厚度 100nm 的包覆層 107。然後加入阻障金屬層 108。該阻障金屬層 108 為厚度超過 50nm 的單一鈦層。此時提供貼合金屬層 109，將該貼合金屬層 109 之上的結構貼合至該貼合金屬層底下的結構。該貼合金屬層 109 底下的該結構包括黏貼層 110、載體基板 111 以及 p 電極 112。該黏貼層 110 的厚度為 200nm。該載體基板 111 的厚度為 150,000nm。如例示，該金屬 p 電極 112 覆蓋該載體基板 111 的整個底部表面，並且厚度大約 200nm。

第七圖的垂直 LED 元件 100 發出光線時，則該等金屬電極 112 與 101 之間存在電壓。電流來自該金屬 p 電極 112，往上通過該載體基板 111，通過該黏貼層 110、該貼合金屬層 109、該阻障礙金屬層 108、該包覆層 107、該高反射性層 106、該 p⁺⁺GaN 105 以及該 p-GaN 層 104，進入該發光活性主動層 103。該帶狀電流阻擋結構 113 阻擋電流流入活性該主動層 106 位於 n 電極 101 底下的部分。因此，直接在該 n 電極 101 底下的該活性主動層部分不會產生光線。在活性該主動層 103 的所有其他部分內，發出大體上均勻的光線量。靠近該帶狀電流

阻擋結構 113 的該等電流阻擋結構 114-121 彼此相當靠近，並且相鄰電流阻擋結構之間的空隙隨著橫向遠離該帶狀電流阻擋結構 113 的方向而增加。請注意，例如該電流阻擋結構 118 非常靠近該帶狀電流阻擋結構 113 的右緣，而該電流阻擋結構 121 相對遠離該電流阻擋結構 120 的右緣。電流阻擋結構 113-121 所在的層距離活性該主動層 103 只有 320nm，而該活性主動層 103 距離該 n 電極 101 大約 5000nm。橫向電流主要通過厚 n-GaN 層 102。

第八圖為其中由破壞 p⁺⁺GaN 和 p-GaN 材料形成該等電流阻擋結構的一垂直 LED 元件 130 之具體實施例剖面圖。例如，在已經形成 n-GaN 層 132、主動層 133、p-GaN 層 134 以及 p⁺⁺GaN 層 135 之後，可運用高密度電漿在所要位置內局部加熱 p⁺⁺GaN 135 和 p-GaN 134 層。這導致所要位置內 p⁺⁺GaN 和 p-GaN 層受損，並且增加這些所要位置內該 p⁺⁺GaN 和 p-GaN 材料的電阻係數。在剩餘的 LED 製程中，在 p⁺⁺GaN 層 135 之上形成高反射性層 136。然後在該高反射性層之上形成包覆層 137，並且在該包覆層之上形成阻障金屬層 138，以形成一元件晶圓結構。然後載體 141 透過貼合金屬 139 以晶圓貼合至該元件晶圓結構。然後移除其上成長 132-135 等層的原始基板，並且加入電極 142 和 131。

第八圖的該等 p⁺⁺GaN 和 p-GaN 層已受損部分標示為參考編號 144-152。該已受損部分比起該等 p-GaN 和 p⁺⁺GaN 層的其他未受損部分相對較不導電。由於這些較不導電部分 144-152 的橫向放置以及間隔，在該電流垂直接入主動層 133 的位置，電流在橫向的分布是均勻的，除了直接在電極 131 底下的該主動層部分，在此無

電流流過該主動層。因此光產生大體上在該主動層的所有區域內都均勻，不過電極 131 底下的區域除外。

第九圖為其中藉由蝕刻掉該 $p^{++}\text{GaN}$ 層的選取部分，來形成該等電流阻擋結構的一垂直 LED 元件 130 之具體實施例剖面圖。該 LED 的磊晶層 162-165 成長於一基板上，以構成如上述元件晶圓結構。形成 $p^{++}\text{GaN}$ 層 165 之後，利用蝕刻掉高摻雜 $p^{++}\text{GaN}$ 層 145 的選取部分，在金屬 166 與 $p\text{-GaN}$ 層 164 之間形成非歐姆接觸區域，來形成電流阻擋結構 173-181。蝕刻掉部分 $p^{++}\text{GaN}$ 層 165 由標準半導體處理技術來執行，例如反應性離子蝕刻 (Reactive Ion Etching, RIE) 或任何其他合適的處理方法。形成該等電流阻擋結構 173-181 之後，在 $p^{++}\text{GaN}$ 層 165 之上形成高反射性層 166，在該高反射性層之上形成包覆層 167，並且在該包覆層 167 之上形成阻障層 168 來形成一元件晶圓結構。然後載體 171 透過貼合金屬層 169 以晶圓貼合至該元件晶圓結構。然後移除該元件晶圓結構的原始基板，並且加入電極 172 和 161。

在已經蝕刻掉該 $p^{++}\text{GaN}$ 層的區域內，由於該高反射性層 166 的金屬與 $p\text{-GaN}$ 層 164 之間接觸不良，電流將受阻擋或妨礙。相反地，電流被驅使流向高導電金屬層 166 與 $p^{++}\text{GaN}$ 層 165 有良好低阻抗接觸之處。

第十圖為根據一個創新態樣，包括分散式電流阻擋結構的橫向 LED 元件 190 一部分之剖面圖。橫向 LED 元件 190 包括金屬 p 電極 191、一透明導體層 192 (例如銻錫氧化物)、 $p^{++}\text{GaN}$ 層 193、 $p\text{-GaN}$ 層 194、主動層 195、 $n\text{-GaN}$ 層 196、成長基板 197、金屬 n 電極 198、帶狀電流阻擋結構 199 以及複數個電流阻擋結構

200-203。在此顯示分散電流 204 通過相鄰電流阻擋結構 199-203 之間。另外顯示光產生區域 205。這些光產生區域 205 並未直接在 p 電極 191 之下。

爲了讓第十圖的橫向 LED 元件 190 發出光線，則施加通過金屬 p 電極 191 與 n 電極 198 之間的電壓。電流來自 p 電極 191，通過 ITO 層 192、p++GaN 層 193、p-GaN 層 194、主動層 195 以及 n-GaN 層 196 至 n 電極 198。電流阻擋結構 199-203 分布於 p++GaN 層 193 的平坦表面 206。帶狀電流阻擋結構 199 直接位在金屬 p 電極 191 之下，並且避免電流從 p 電極 191 流入該帶狀電流阻擋結構 199 底下的主動層區域內。相反的，該電流橫向流過 ITO 層 82，並且進入 p++GaN 層 193 電流阻擋結構未覆蓋的區域內。電流阻擋結構 199-203 彼此分隔，使得主動層 195 未直接在 p 電極 191 底下的部分內之光產生 95 大體上均勻，其中該主動層 195 直接在 p 電極 191 底下的部分大體上不產生光線。

第十一圖為根據第一創新態樣的方法 200 之流程圖。利用形成帶狀電流阻擋結構(步驟 201)來製造一 LED。該帶狀電流阻擋結構往一第一方向延伸，其中一第一方型區域 A、一第二方型區域 B 及一第三方型區域 C 彼此相鄰，並且以 A、B、C 排列的順序成一系列往與該第一方向垂直並且遠離該帶狀電流阻擋結構的第二方向延伸。每一區域 A、B 和 C 都為 400 平方微米的方型區域。

形成複數個電流阻擋結構(步驟 202)，如此該等電流阻擋結構的至少一第一者覆蓋至少 A 之一部分、如此該等電流阻擋結構的至少一第二者覆蓋至少 B 之一部分、如此該等電流阻擋結構的至少一第三者覆蓋至少 C 之一

部分。該等電流阻擋結構覆蓋 A 的 X 百分比、覆蓋 B 的 Y 百分比以及覆蓋 C 的 Z 百分比。在一個特定範例中， $X > Z$ 。例如請參閱第五圖內該碟型電流阻擋結構的特定分布，其中 $X > Y > Z$ 。

形成一帶狀電極(步驟 203)，如此該帶狀電極直接放置在該帶狀電流阻擋結構之上。流過該帶狀電極的電流導致從該 LED 發出光線。

在第十一圖的方法 200 的一個範例中，該帶狀電流阻擋結構為第五圖的帶狀電流阻擋結構 42，該等電流阻擋結構為第五圖的複數個電流阻擋結構 46-61，並且該帶狀電極為第五圖的帶狀電極 41。該帶狀電極 41 比底下的該帶狀電流阻擋結構 42 還窄。雖然該帶狀電極在第十一圖的流程中例示成在該帶狀電流阻擋結構之後以及在該等電流阻擋結構之後形成，不過此流程僅為示範，只為了例示目的而呈現。在某些範例中，在形成該帶狀電流阻擋結構之前並且在形成該等電流阻擋結構之前，形成該帶狀電極。

在一個範例中，利用損害或毀壞 p++GaN 層與 p-GaN 層的選取區域，達成形成該帶狀電流阻擋結構的步驟 201 以及形成該等電流阻擋結構的步驟 202。在另一個範例中，利用蝕刻掉 p++GaN 層的選取區域來形成非歐姆接點的選取區域，達成形成該帶狀電流阻擋結構的步驟 201 以及形成該等電流阻擋結構的步驟 202。

雖然上面已經針對示範目的描述某些特定具體實施例，不過本專利文件的教示具有一般適用性，並且不受限於上述的特定具體實施例。該等電流阻擋結構可用許多方式調整大小與間隔。某些該等電流阻擋結構可為一種尺寸，而其他可為另一種尺寸。某些該等電流阻擋

結構可為一種形狀，而其他可為另一種形狀。在一個範例中，利用增加該等阻擋結構的尺寸以降低一區域的電流密度，其中該等結構之間、中央到中央的距離相等。在另一個範例中，利用減少相同尺寸的相鄰電流阻擋結構間之空隙，降低一區域的電流密度。雖然第五圖中未顯示，隨著一垂直延伸列離開帶狀電流阻擋結構 42 的垂直延伸邊緣 66 越遠，該垂直延伸列的相鄰電流阻擋結構間之分隔就會增加。該列與邊緣 66 分隔越遠，該列的電流阻擋結構間之分隔越大。

在一個範例中，該電流阻擋層為一網狀物或其他具有孔洞的整體結構，而非複數個分離的部件。這種網狀電流阻擋層的多孔性在該 LED 之橫向上變化，如此流過該 LED 主動層的電流大體上均勻，除了該主動層直接位於一不透明金屬電極底下大體上無電流流過之處的區域以外。如此，在不悖離本發明申請專利範圍內揭示的範疇之下，許多具有所描述具體實施例諸多特徵之修改、調整以及組合可被實現。

【圖式簡單說明】

附圖例示本發明的具體實施例，其中同樣的編號代表同樣的組件。

第一圖(先前技術)為橫向發光二極體(LED)中光線產生的剖面圖。

第二圖(先前技術)為垂直(LED)元件中光線產生的剖面圖。

第三圖為根據一個創新態樣的LED元件之俯視圖。

第四圖為根據一個創新態樣的一般LED元件結構之簡化概念剖面圖。

第五圖為第四圖中一般LED元件結構的俯視圖。

第六圖為例示第五圖中該一般LED元件結構中區域A、區域B以及區域C阻抗之簡化概念圖。

第七圖為具有複數個已調整大小及分布的電流阻擋結構使得通過該主動層產生一致量的光線(不透明電極底下該電流阻擋層有效避免光線產生的該主動層部分例外)之垂直LED元件剖面側視圖。

第八圖為藉由損壞該 $p^{++}\text{GaN}$ 和 $p\text{-GaN}$ 層的選取部分，來形成該等分散式電流阻擋結構的一垂直LED元件剖面側視圖。

第九圖為藉由蝕刻掉該 $p^{++}\text{GaN}$ 層的選取部分，來形成該等分散式電流阻擋結構的一垂直LED元件剖面側視圖。

第十圖為具有複數個分散式電流阻擋結構的橫向LED元件之剖面圖。

第十一圖為根據第一創新態樣的一種方法之流程圖。

【主要元件符號說明】

- 1 橫向 LED 元件
- 2 焊線
- 3 p 電極
- 4 銻錫氧化物透明導電層
- 5 電流阻擋層
- 6 p++GaN 層
- 7 p-GaN 層
- 8 主動層
- 9 n-GaN 層
- 10 成長基板層
- 11 n 電極
- 12 不一致光線產生區域
- 20 垂直 LED 元件
- 21 n 電極
- 22 n-GaN 層
- 23 主動層
- 24 p-GaN 層
- 25 p++GaN 層
- 26 電流阻擋層
- 27 高反射性層
- 28 包覆層
- 29 阻障金屬
- 30 貼合金屬層
- 31 黏貼層
- 32 導電載體
- 34 p 電極
- 35 不一致光線產生區域

- 40 LED 裝置
- 41 帶狀電極
- 42 帶狀電流阻擋結構
- 43 複數個電流阻擋結構
- 44 電流
- 45 電流阻擋層
- 46-61 複數個分散式電流阻擋結構
- 62 第一方向
- 63 區域 A
- 64 區域 B
- 65 區域 C
- 66 右緣
- 67 第二方向
- 100 垂直 LED 元件
- 101 n 電極
- 102 n-GaN 層
- 103 主動層
- 104 p-GaN 層
- 105 p⁺⁺GaN 層
- 106 高反射性層
- 107 包覆層
- 108 阻障金屬
- 109 貼合金屬層
- 110 黏貼層
- 111 載體基板
- 112 p 電極
- 113 帶狀電流阻擋結構
- 114-121 複數個分散式的電流阻擋結構

- 130 垂直 LED 元件
- 131 n 電極
- 132 n-GaN 層
- 133 主動層
- 134 p-GaN 層
- 135 p⁺⁺GaN 層
- 136 高反射性層
- 137 包覆層
- 138 阻障金屬層
- 139 貼合金屬層
- 140 黏貼層
- 141 載體基板
- 142 p 電極
- 144-152 該等 p⁺⁺GaN 和 p-GaN 層已受損部分
- 160 垂直 LED 元件
- 161 n 電極
- 162 n-GaN 層
- 163 主動層
- 164 p-GaN 層
- 165 p⁺⁺-GaN 層
- 166 高反射性層
- 167 包覆層
- 168 阻障層
- 169 貼合金屬層
- 170 黏貼層
- 171 載體基板
- 172 p 電極
- 173-181 電流阻擋結構

190	橫向 LED 元件
191	p 電極
192	透明導體層
193	p ⁺⁺ GaN 層
194	p-GaN 層
195	主動層
196	n-GaN 層
197	成長基板
198	金屬 n 電極
199	帶狀電流阻擋結構
200-203	複數個電流阻擋結構
204	電流
205	光產生區域
206	平坦表面

七、申請專利範圍：

1. 一種發光二極體(LED)，包括：

一帶狀電極，其中電流流過該帶狀電極導致從該LED發出光線；

一帶狀電流阻擋結構，其直接位於該帶狀電極底下，其中該帶狀電流阻擋結構往一第一方向延伸，其中一第一方型區域A、一第二方型區域B及一第三方型區域C彼此相鄰，並且以A、B、C排列的順序成一行往與該第一方向垂直並且遠離該帶狀電流阻擋結構的第二方向延伸，其中每一A、B和C都為400平方微米的方型區域；以及

複數個電流阻擋結構，其中該等電流阻擋結構的至少一第一者覆蓋至少A之一部分、其中該等電流阻擋結構的至少一第二者覆蓋至少B之一部分、其中該等電流阻擋結構的至少一第三者覆蓋至少C之一部分，其中該等電流阻擋結構覆蓋A的X百分比、覆蓋B的Y百分比以及覆蓋C的Z百分比，並且其中 $X > Z$ 。

2. 如申請專利範圍第1項之發光二極體(LED)，其中 $X > Y$ 並且 $Y > Z$ 。
3. 如申請專利範圍第1項之發光二極體(LED)，其中每一該等電流阻擋結構都為大體上同樣圓形面積的一碟片。
4. 如申請專利範圍第3項之發光二極體(LED)，其中每一該等碟片的直徑都小於五微米。
5. 如申請專利範圍第1項之發光二極體(LED)，其中每一該等電流阻擋結構都為小於大約二十平方微米的

一區域。

6. 如申請專利範圍第 3 項之發光二極體(LED)，其中該等電流阻擋結構排成列，並且其中每一該等列都往與該第一方向平行的一方向延伸。
7. 如申請專利範圍第 6 項之發光二極體(LED)，其中該等列中一第一列中相鄰的該等電流阻擋結構分隔一第一距離，並且其中該等列中一第二列中相鄰的該等電流阻擋結構分隔一第二距離，並且其中該第一距離小於該第二距離。
8. 如申請專利範圍第 1 項之發光二極體(LED)，其中一透明導體層係順形於(is conformal with)該帶狀電流阻擋結構以及該等複數個電流阻擋結構。
9. 如申請專利範圍第 1 項之發光二極體(LED)，其中一銀層係順形於(is conformal with)該帶狀電流阻擋結構以及該等複數個電流阻擋結構。
10. 如申請專利範圍第 1 項之發光二極體(LED)，其中該帶狀電流阻擋結構以及該等電流阻擋結構之材料係選自以下群組:二氧化矽以及氮化矽。
11. 如申請專利範圍第 1 項之發光二極體(LED)，其中該 LED 包括一層半導體材料，其具有相對導電性較佳之部分以及具有相對導電性較差之部分，並且其中該帶狀電流阻擋結構與該等電流阻擋結構一起包括該相對導電性較差之部分。
12. 如申請專利範圍第 1 項之發光二極體(LED)，其中該等電流阻擋結構並未與該帶狀電流阻擋結構接觸。
13. 如申請專利範圍第 1 項之發光二極體(LED)，其中該帶狀電流阻擋結構和該等電流阻擋結構都位於一平坦表面上。

14. 如申請專利範圍第 1 項之發光二極體(LED)，其中該帶狀電極和該帶狀電流阻擋結構都具有大體上相同寬度並且彼此平行延伸。

15. 一種製造一發光二極體(LED)之方法，包括：

形成一帶狀電流阻擋結構，其中該帶狀電流阻擋結構往一第一方向延伸，其中一第一方型區域 A、一第二方型區域 B 及一第三方型區域 C 彼此相鄰，並且以 A、B、C 排列的順序成一系列往與該第一方向垂直並且遠離該帶狀電流阻擋結構的第二方向延伸，其中每一 A、B 和 C 都為 400 平方微米的方型區域；以及

形成複數個電流阻擋結構，其中該等電流阻擋結構的至少一第一者覆蓋至少 A 之一部分，其中該等電流阻擋結構的至少一第二者覆蓋至少 B 之一部分，其中該等電流阻擋結構的至少一第三者覆蓋至少 C 之一部分，其中該等電流阻擋結構覆蓋 A 的 X 百分比、覆蓋 B 的 Y 百分比以及覆蓋 C 的 Z 百分比，並且其中 $X > Z$ ；以及

形成一帶狀電極，如此該帶狀電極直接位於該帶狀電流阻擋結構之上，其中電流流過該帶狀電極導致從該 LED 發出光線。

16. 一種發光二極體(LED)，包括：

一帶狀電極，其中電流流過該帶狀電極導致從該 LED 發出光線；

一帶狀電流阻擋結構，其直接位於該帶狀電極底下，其中該帶狀電流阻擋結構往一第一方向延伸，其中一第一方型區域 A、一第二方型區域 B 及一第三方型區域 C 彼此相鄰，並且以 A、B、C 排列的順序成

一列往與該第一方向垂直並且遠離該帶狀電流阻擋結構的第二方向延伸，其中每一 A、B 和 C 都為 400 平方微米的方型區域；以及

裝置，用於阻擋電流流過 A、B 和 C 的選取區域，使得通過 A 的一第一電流大體上等於通過 B 的一第二電流，並且使得通過 B 的該第二電流大體上等於通過 C 的一第三電流。

17. 如申請專利範圍第 16 項之發光二極體(LED)，其中該裝置為複數個分離部件，並且其中該等分離部件並未與該帶狀電流阻擋結構接觸。
18. 如申請專利範圍第 16 項之發光二極體(LED)，其中該裝置為一絕緣材料的碟型部件的一二維陣列。
19. 一種發光二極體(LED)，包括：

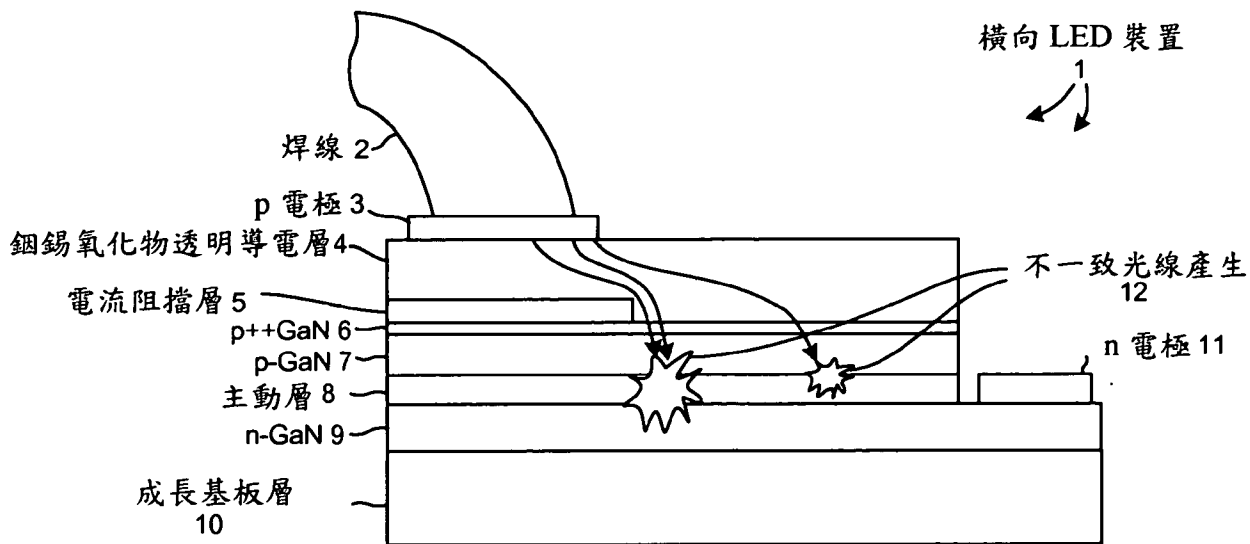
一帶狀電極，其中一電流流過該帶狀電極導致從該 LED 發出光線；

一主動層，其中一部分該主動層位於該帶狀電極之下；以及

一電流阻擋層，其包括複數個部分，其中該電流阻擋層的每一部分都具有一多孔性，並且部分覆蓋一表面的對應部分，其中該電流阻擋層一部分的該多孔性為該電流阻擋層未覆蓋的表面的對應部分之百分比，其中該多孔性隨著通過該電流阻擋層的部分而變，如此該電流流過該電流阻擋層並且到達該主動層，如此通過該主動層的電流在該主動層的所有部分內大體上均勻，除該主動層位於該帶狀電極底下大體上無電流之處的部分以外。

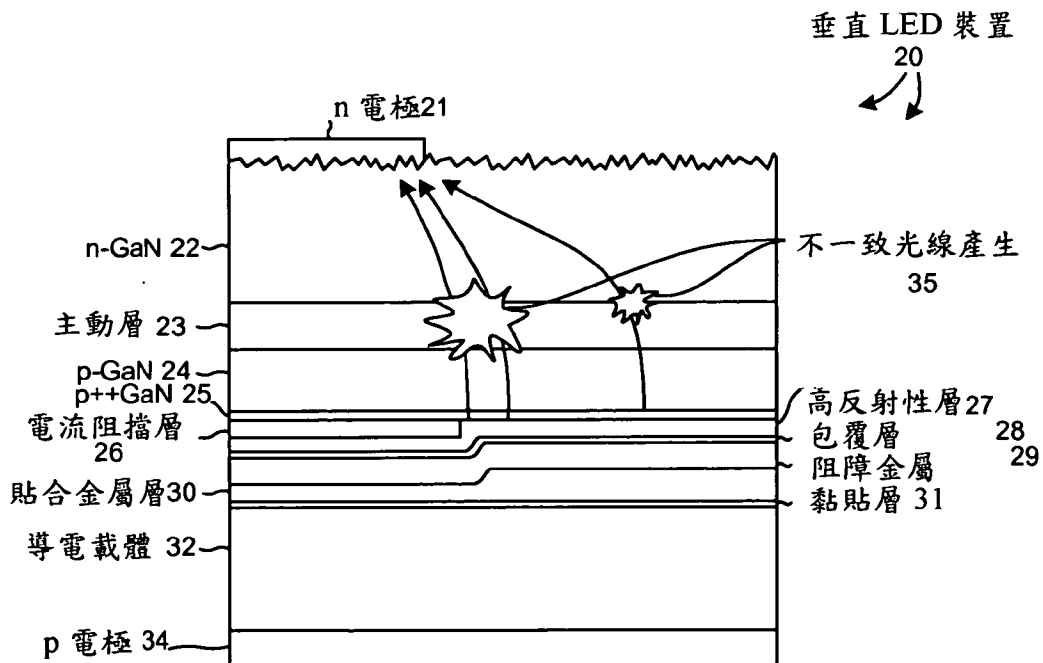
八、圖式：

1/6



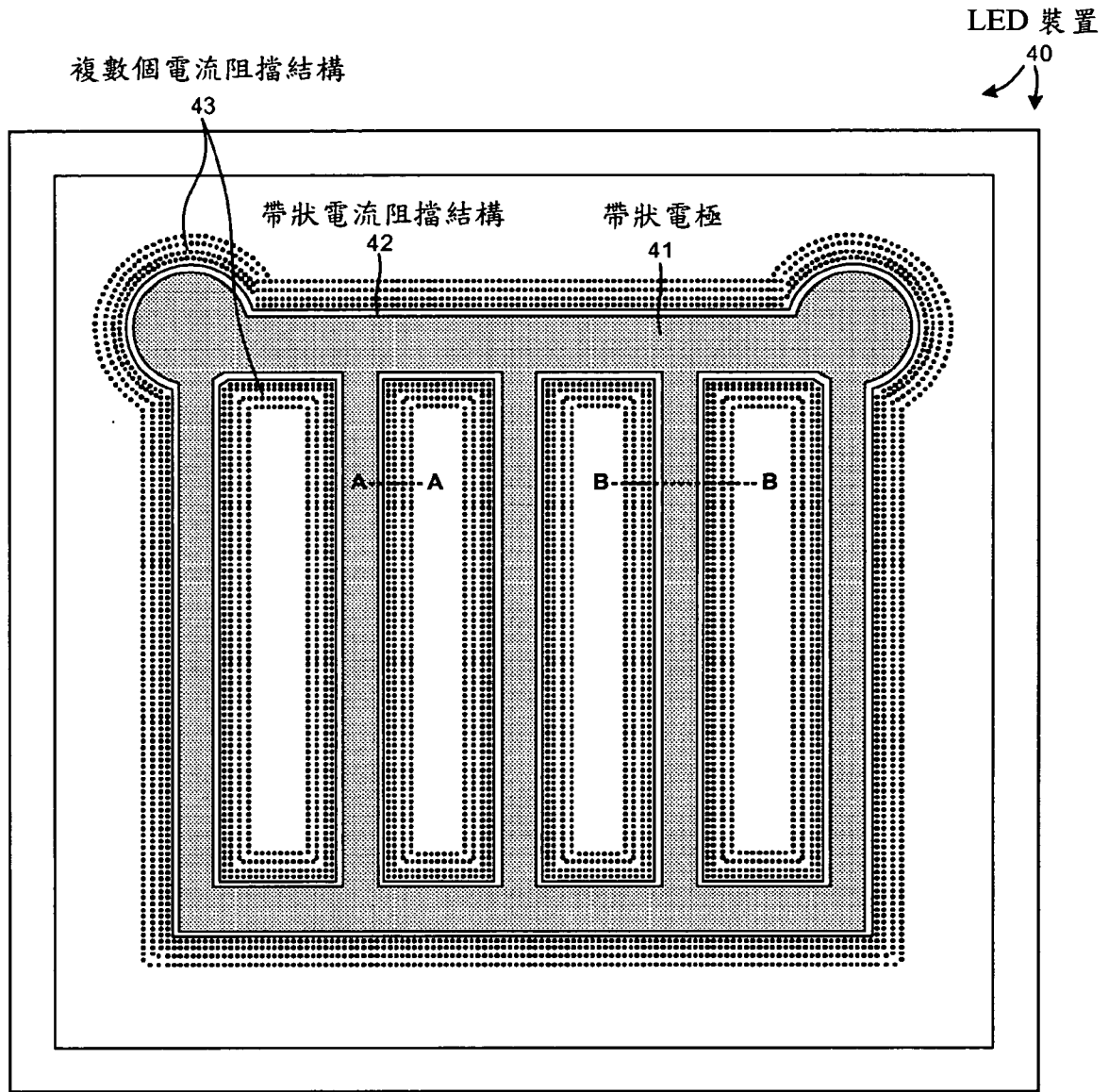
傳統橫向 LED 裝置的剖面圖
(先前技術)

第一圖



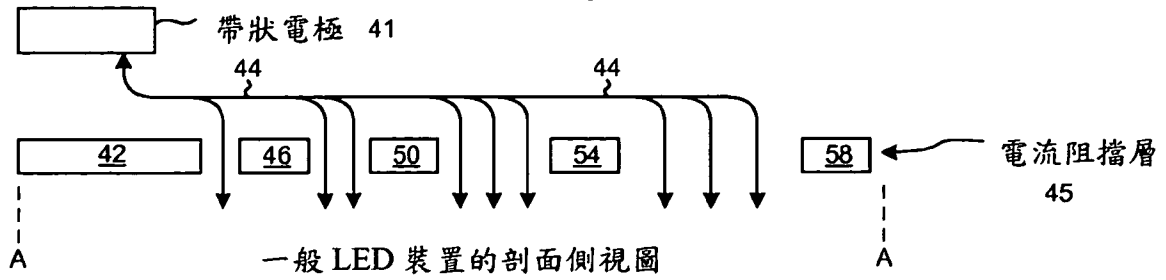
傳統垂直 LED 裝置的剖面圖
(先前技術)

第二圖

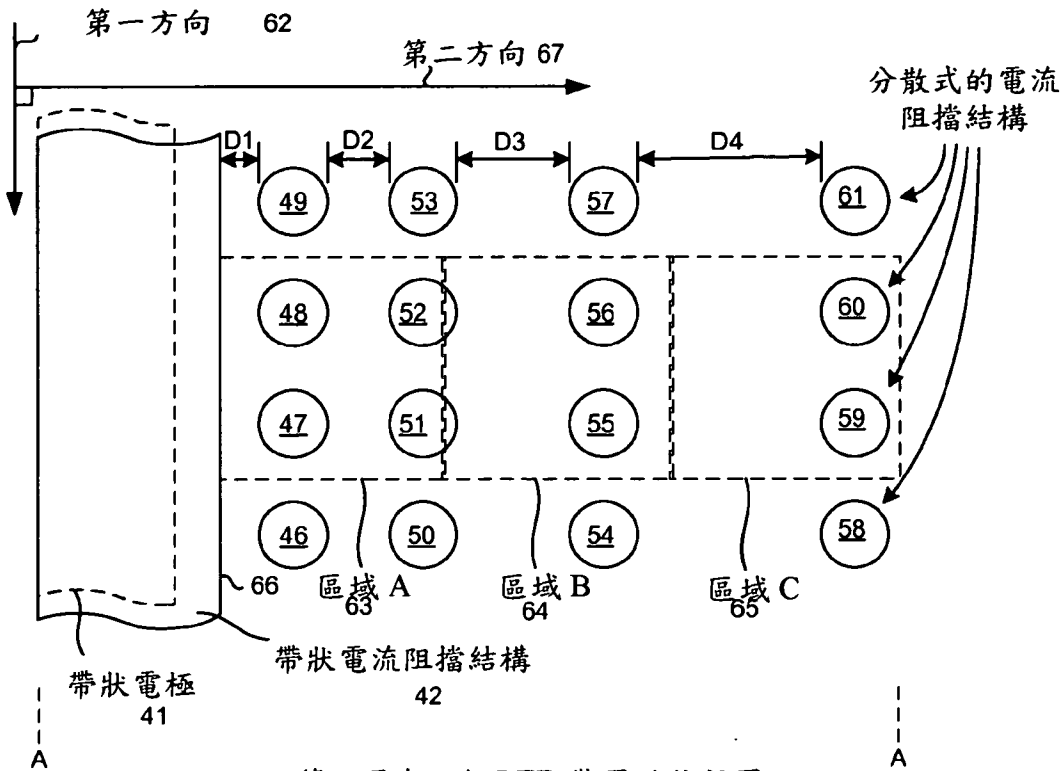


含分散式電流阻擋結構的 LED 裝置俯視圖

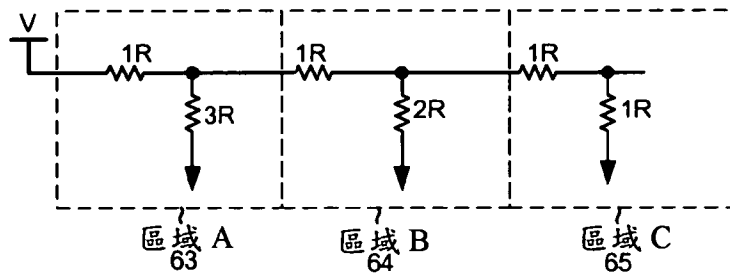
第三圖



第四圖

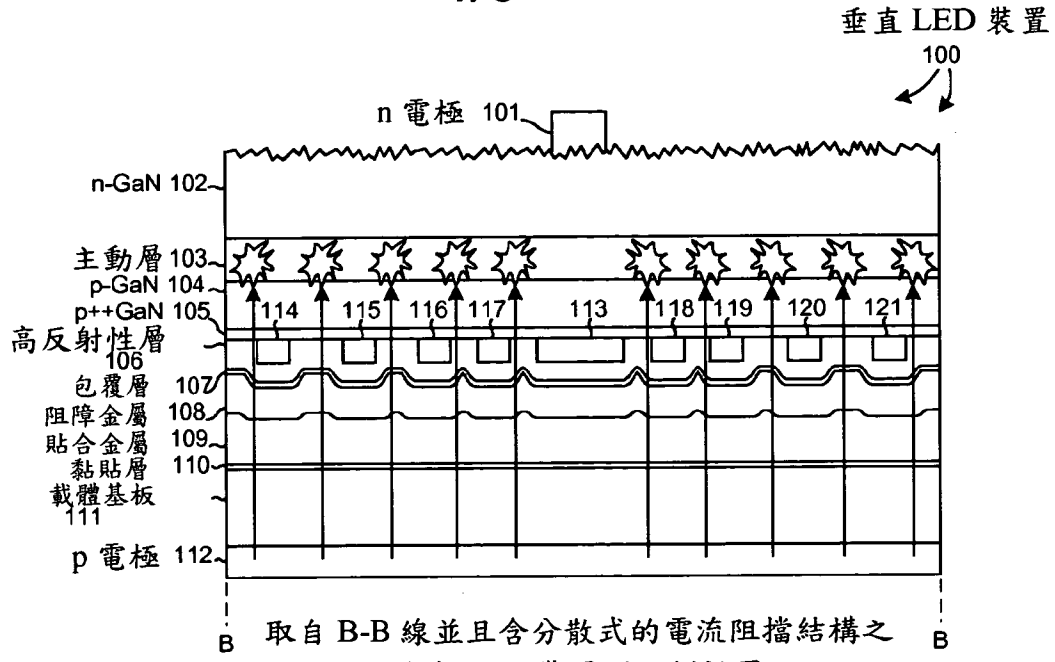


第五圖

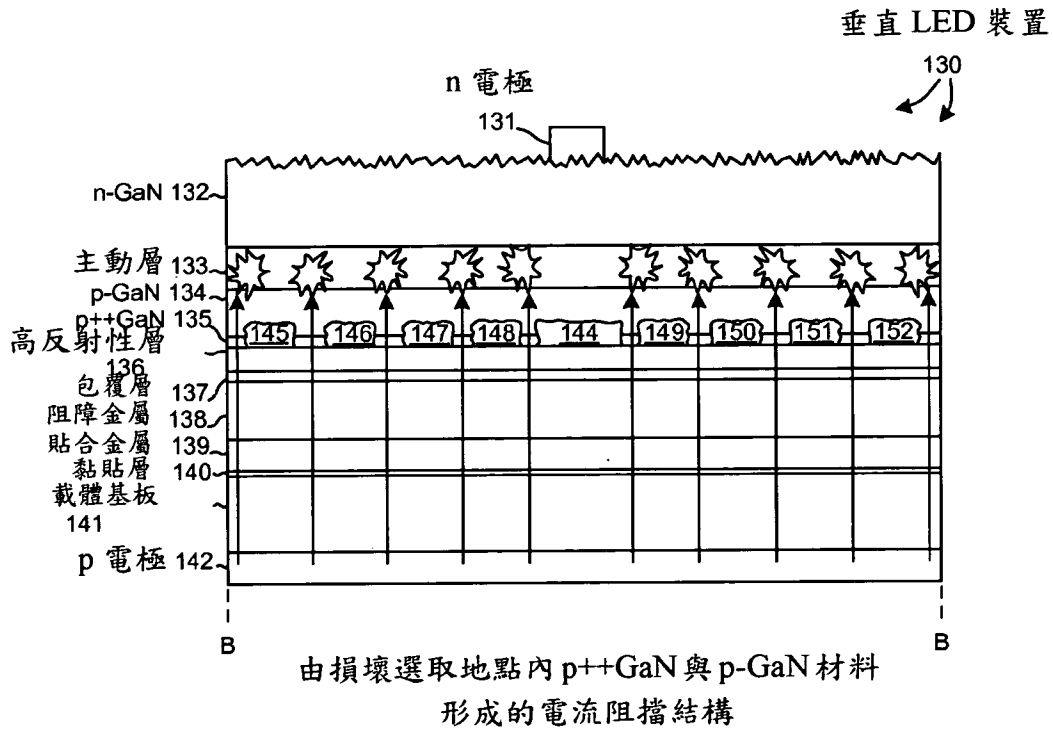


例示區域 A、B 和 C 阻抗的圖式

第六圖

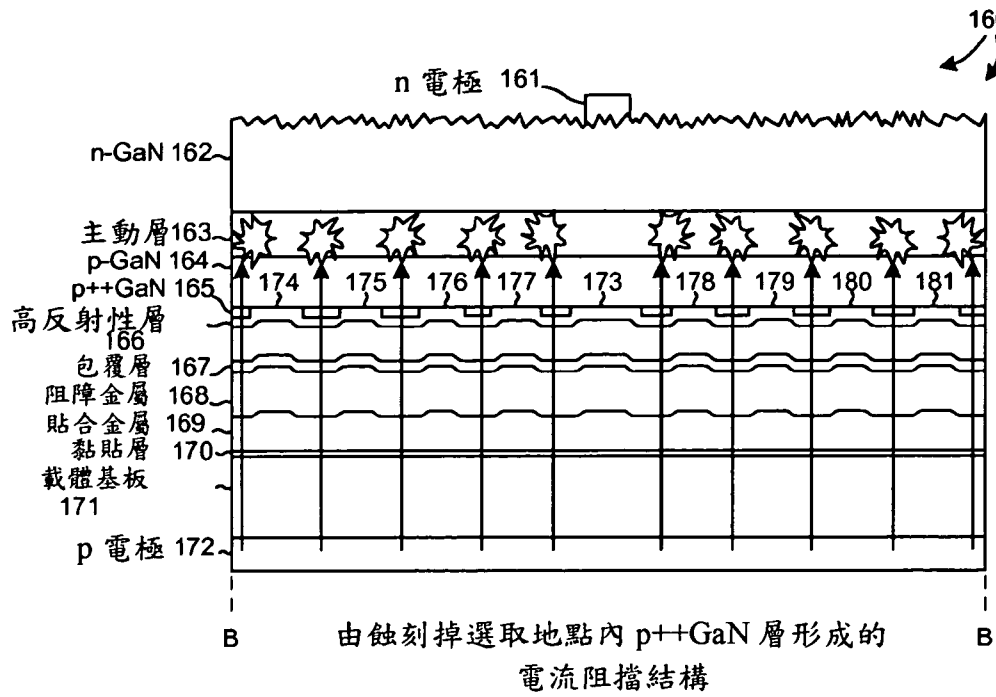


第七圖



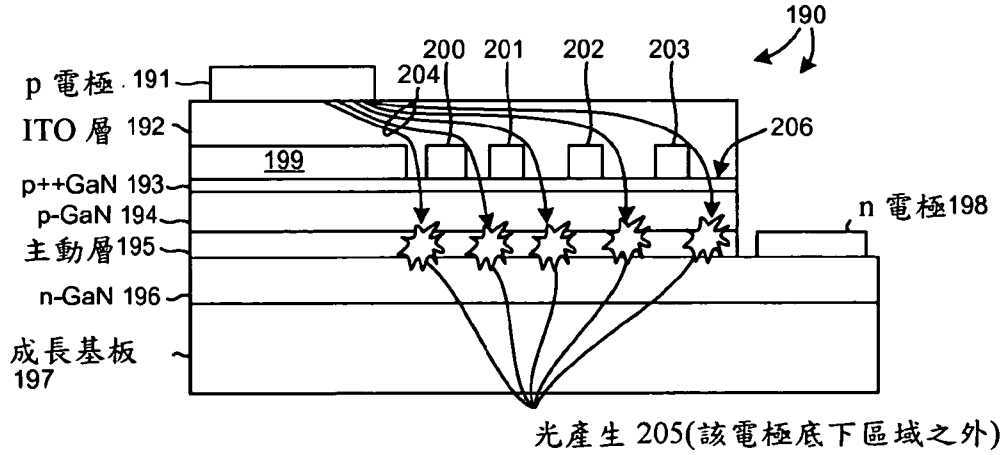
第八圖

垂直 LED 裝置



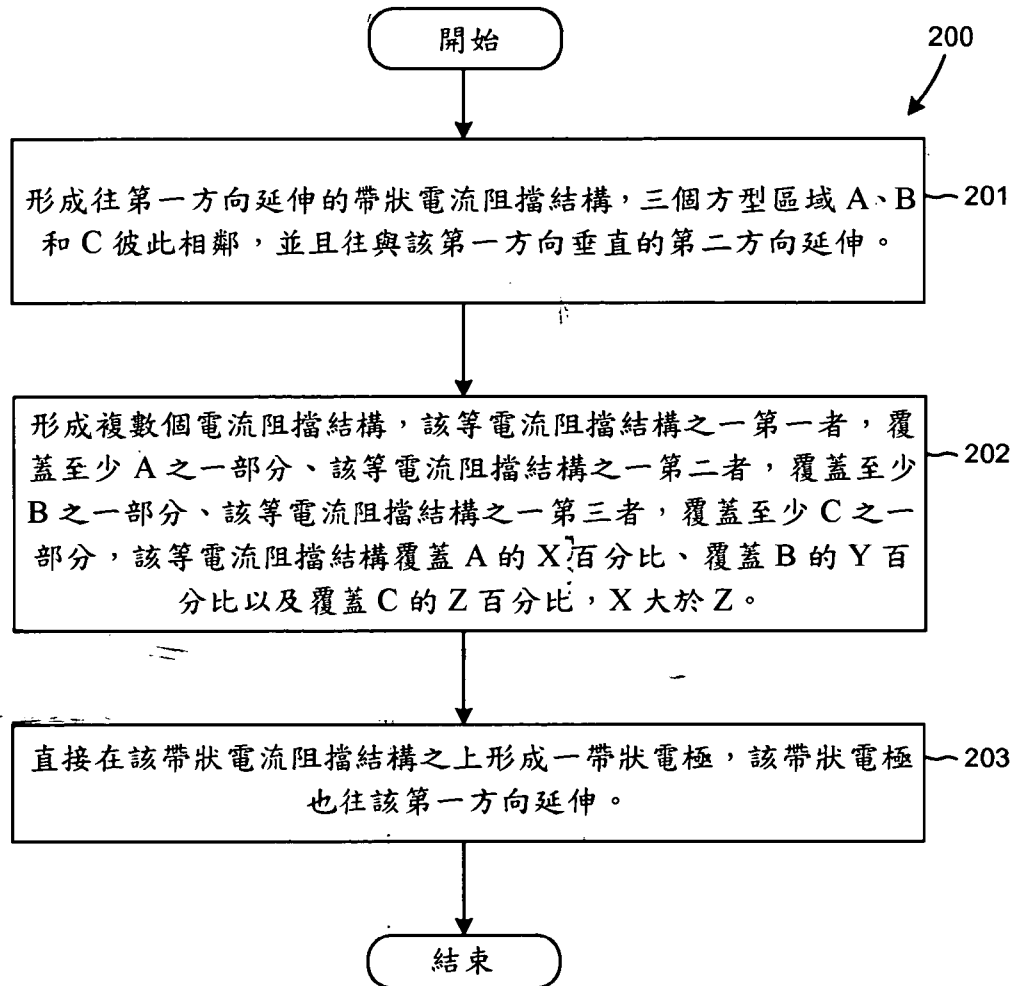
第九圖

橫向 LED 裝置



含分散式電流阻擋結構的橫向 LED 裝置
之剖面側視圖

第十圖



第十一圖