

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3639395号
(P3639395)

(45) 発行日 平成17年4月20日(2005.4.20)

(24) 登録日 平成17年1月21日(2005.1.21)

(51) Int. Cl.⁷

F I

G09G 3/20
G02F 1/133
G09G 3/28
H04N 5/66

G09G 3/20 641E
G09G 3/20 641Q
G09G 3/20 612U
G02F 1/133 575
H04N 5/66 101B

請求項の数 1 (全 10 頁) 最終頁に続く

(21) 出願番号 特願平8-320361
(22) 出願日 平成8年11月29日(1996.11.29)
(65) 公開番号 特開平10-161589
(43) 公開日 平成10年6月19日(1998.6.19)
審査請求日 平成15年11月28日(2003.11.28)

(73) 特許権者 000001889
三洋電機株式会社
大阪府守口市京阪本通2丁目5番5号
(74) 代理人 100111383
弁理士 芝野 正雅
(72) 発明者 小林 貢
大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内
(72) 発明者 北川 誠
大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内
(72) 発明者 筒井 雄介
大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

最終頁に続く

(54) 【発明の名称】 平面表示装置の駆動方法

(57) 【特許請求の範囲】

【請求項1】

1 フィールド単位で所望の輝度を示すべく、所定の相対比の輝度に対応づけられた点灯時間を有する複数のサブフィールドのそれぞれの点灯及び非点灯を制御することにより1フィールド期間における総点灯時間を階調制御して多階調表示を行う平面表示装置の駆動方法において、

階調を下位4階調、中位4階調及び上位8階調の3つの階調群に分割し、かつ、原画像データがこれらの階調群のいずれに属するかにより、前記下位階調群、中位階調群及び上位階調群に各々対応づけられた第1、第2及び第3の選択方法のうちのいずれかの選択方法を採用して所定の相対比の輝度を有する7つのサブフィールドから4つのサブフィールドを選択し、これら選択された各サブフィールドに4ビットの原画像データの各ビットを割り当て、それぞれサブフィールドの点灯及び非点灯を制御することにより、前記下位階調群に属する階調間の輝度差を最も小さく、前記上位階調群に属する階調間の輝度差を最も大きくしたことを特徴とする平面表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、プラズマディスプレイ(PDP: Plasma Display Panel)等、点灯時間の長さにより階調表示を実現した平面表示装置の駆動方法に関する。

【0002】

【従来の技術】

プラズマ放電を利用して画素毎に発光及び非発光を制御することにより所望の表示画像を形作るようにしたPDPは、薄型の利点があり、液晶表示装置(LCD: Liquid Crystal Display)等とともに、平面表示装置として盛んに開発が進められている。

【0003】

PDPは、一対の基板の対向面に行電極及び列電極が交差して形成され、その基板の間隙には放電が行われるガスが封入されている。行列的に指定された列電極と行電極の交差部にあたる放電セルに電圧を印加することにより放電発光を行われ、これら点状の放電発光が巨視的に視認されて、文字、図形等の画像が形作られる。PDPでは、放電による発光量は印加電圧により線形的に制御することができない。このため、輝度に対応づけて点灯時間を制御することで、多階調化を実現している。

10

【0004】

図5に、従来のPDPの構成を示す。R、G、Bの原画像データは、多階調プロセッサ(10)に送出され、ここで、本出願人が特開平6-118920において詳述した誤差拡散処理が行われて、所定ビット、例えば4ビットのデータに変換される。この変換された原画像データは、いったんフレームメモリ(11)に格納された後、データコントローラ(12)に送出され、規定の画素データが作成されてPDP表示部(15)のデータドライバー(18)へ送られる。一方、コンポジットビデオ信号から分離された水平同期パルスSYNCは、サブフィールドタイミングコントロール部(13)に送られ、列と行、サブフィールド、フィールド、及び、フレーム等の各種タイミング制御用の信号パルスが作成されて、多階調プロセッサ(10)、フレームメモリ(11)、データコントローラ(12)及びドライバーコントローラ(14)へ供給される。ドライバーコントローラ(14)では、サブフィールドタイミングコントロール部(13)の制御を受けて、PDP表示部(15)のY電極ドライバ(16)、X電極ドライバ(17)及びデータドライバー(18)の駆動タイミングの制御を行う。

20

【0005】

PDP表示部(15)は、複数のY電極(19)及びX電極(20)が互いに平行に配置され、これに交差して複数のデータ電極(21)が配置されている。Y電極(19)とX電極(20)は一方の基板上に形成され、データ電極(21)は他方の基板上に形成されている。Y電極(19)とX電極(20)が形成された基板の表面には誘電体層が被覆され、データ電極(21)が形成された基板上にはR、G、Bの蛍光体が設けられている。また、各々Y電極(19)、X電極(20)及びデータ電極(21)よりなる放電セルは、基板上に形成された絶縁体層により放電空間が仕切られている。

30

【0006】

Y電極ドライバ(16)は行方向のスキャンパルス及びコモンパルスの供給を行い、X電極ドライバ(17)はコモンパルスの供給を行う。X電極(20)は全本が共通に駆動される。また、データドライバー(18)は、列方向のアドレスを行う。このように3種類の電極を有したものは3電極型と呼ばれる。

3電極型PDPでは、1フィールドは複数のサブフィールドからなり、更に、各サブフィールドは主にアドレス期間と維持放電期間からなる。アドレス期間には、まず各々1組のY電極(19)とX電極(20)からなる1行即ち1スキャンラインが選択される。即ちY電極(19)にスキャンパルスが印加され、X電極(20)との間に十分に大きな電圧が印加される。この状態で、データドライバー(18)より所定のデータ電極(21)に信号電圧が印加され、行列的に指定された1点に対応する放電セルにおいて、書き込み放電が行われ、各々誘電体層を挟んだY電極(19)上及びX電極(20)上に一対の壁電荷が形成される。続く、維持放電期間においては、Y電極(16)とX電極(17)に交互に維持放電パルスが一斉に印加され、アドレス期間において選択的に生成された十分に大きな壁電荷がその極性を入れ換えるように移動して、その電荷を維持しながら放電発光が行われる。この放電は正負可逆的に繰り返し行われ、十分な輝度を表示すべく点灯される。

40

50

【 0 0 0 7 】

また、一括消去、一括書き込み方式においては、アドレス期間の前の一括書き込み時にデータドライバー（ 1 8 ）より全セルに信号電圧が一斉に印加され、全セルに壁電荷が生成される。続く、アドレス期間においては、データドライバー（ 1 8 ）より選択的に消去パルスが印加される。この消去パルスは、維持放電パルスよりも波長あるいは振幅が小さいパルスであり、この消去パルスが供給されたセルは、書き込み時に生成された壁電荷と逆極性の電圧が印加されることで消去放電が行われ、壁電荷が消去される。維持放電期間には、前述と同様に、維持放電パルスが Y 電極（ 1 6 ）と X 電極（ 1 7 ）に交互に印加され、維持放電が所定回数繰り返される。

【 0 0 0 8 】

10

PDPにおいて、階調表示を行う場合は、各放電セルの維持放電回数により制御される維持放電期間の長さを変えることで、放電セルである各画素の輝度を調整している。即ち、所定の輝度の比に対応づけられた維持放電期間を有した複数のサブフィールドがサブフィールドタイミングコントロール部（ 1 3 ）で作成されており、これらのサブフィールドに原画像データの各ビットを割り当てる形で点灯すべきサブフィールドの組み合わせが選択される。つまり、選択されたサブフィールドにおいてのみ画素が点灯され、各画素に関して、維持放電が行われる合計の長さが原画像データの階調に対応づけられた形で制御され、これら点灯時間の総計が所望の表示輝度として視認されることで多階調表示が実現される。

【 0 0 0 9 】

20

【 発明が解決しようとする課題 】

従来、テレビジョン放送、あるいは、コンピュータの映像出力用のコンポジットビデオ信号は、ブラウン管の表示特性に合わせたガンマ補正が行われているため、CRT以外に送られる場合、そのディスプレイに固有の電圧 - 輝度特性に合致させるべく輝度補正が行われる。図 5 に示す構成においても、多階調プロセッサ（ 1 0 ）に供給される原画像データは、送像時、あるいは、コンピュータ出力時にガンマ補正が行われた信号に、更に、PDP用のガンマ補正を施すことにより、電圧 - 輝度の関係曲線が直線状にされたものである。この例では、4ビットの原画像データにより16階調の表示が得られるが、階調と表示輝度との関係曲線は直線状となっている。即ち、階調間の輝度差は全てのレベルで等しくされている。ところが、実際に肉眼により観察される場合、低輝度領域においては人間の視感度が高く、輝度差が鮮明に認識されるが、高輝度領域では、逆に、視感度が低く、輝度差が鮮明に認識されにくい。このため、視認において輝度領域の全域にわたって輝度の疎密が発生し、表示品位を低下させていた。

30

【 0 0 1 0 】

【 課題を解決するための手段 】

本発明は、この課題を解決するために成され、1フィールド単位で所望の輝度を示すべく、所定の相対比の輝度に対応づけられた点灯時間を有する複数のサブフィールドのそれぞれの点灯及び非点灯を制御することにより1フィールド期間における総点灯時間を階調制御して多階調表示を行う平面表示装置の駆動方法において、階調を下位4階調、中位4階調及び上位8階調の3つの階調群に分割し、かつ、原画像データがこれらの階調群のいずれに属するかにより、前記下位階調群、中位階調群及び上位階調群に各々対応づけられた第1、第2及び第3の選択方法のうちのいずれかの選択方法を採用して所定の相対比の輝度を有する7つのサブフィールドから4つのサブフィールドを選択し、これら選択された各サブフィールドに4ビットの原画像データの各ビットを割り当て、それぞれサブフィールドの点灯及び非点灯を制御することにより、前記下位階調群に属する階調間の輝度差を最も小さく、前記上位階調群に属する階調間の輝度差を最も大きくしたことを特徴とする平面表示装置の駆動方法。

40

【 0 0 1 1 】

これにより、人間の視感度の高い低輝度領域において圧縮された階調間の輝度差が膨張して視認され、逆に視感度の低い高輝度領域において膨張された階調間の輝度差が圧縮して

50

視認されるので、結果的に、全輝度領域にわたって輝度の疎密が無くされる。

【 0 0 1 2 】

【 発明の実施の形態 】

図 1 に、本発明の実施の形態にかかる P D P の構成を示す。 R , G , B の原画像データは、多階調プロセッサ (1 0) で受け取られ、ここで、誤差拡散処理が行われて、所定ビット、例えば 4 ビットのデータに変換される。この変換された原画像データは、フレームメモリ (1 1) に一時格納されるとともに、上位 2 ビットが、本発明に關したデータ判別部 (1) にも供給される。データ判別部 (1) では、原画像データの上位 2 ビットより、その原画像データが、下位、中位、上位の 3 つに分割された階調群のどの領域に属するかが判別される。データ判別部 (1) において作成された判別信号は、本発明に關したサブフィールドタイミングコントロール部 (4) に送られる。サブフィールドタイミングコントロール部 (4) には、3 つに分割された各階調群に対応づけられた階調と表示輝度との特性を実現するためのサブフィールドデータが用意されており、データ判別部 (1) より送られた判別信号に基づいて、当該の原画像データが含まれる階調群が判別され、これに応じたサブフィールドデータがフレームメモリ (1 1) に送出され、当該の 4 ビットの原画像データに關連づけた形で格納される。

10

【 0 0 1 3 】

データコントローラ (1 2) では、フレームメモリ (1 1) に格納された原画像データの各ビットが、サブフィールドタイミングコントロール部 (4) より得たサブフィールドデータに關連づけられた形で読み込まれ、画素データを作成して P D P 表示部 (1 5) のデータドライバー (1 8) に供給される。

20

一方、コンポジットビデオ信号から分離された水平、垂直同期信号 S Y N C は、サブフィールドタイミングコントロール部 (4) に送られ、フレーム期間、フィールド期間、サブフィールド期間及び行と列のタイミング制御のための信号パルスが作成され、多階調プロセッサ (1 0) 、フレームメモリ (1 1) 、データコントローラ (1 2) 及びドライバコントローラ (1 4) に送られる。ドライバコントローラ (1 4) は、Y 電極ドライバ (1 6) 、X 電極ドライバ (1 7) 及びデータドライバー (1 8) の駆動を制御してフレーム期間、フィールド期間、サブフィールド期間、及び、各サブフィールド期間のアドレス期間と維持放電期間における列と行のタイミングを制御する。また、データドライバー (1 8) は、ドライバコントローラ (1 4) からのタイミング制御を受けるとともに、データコントローラ (1 2) から送られた画素データに基づいて、点灯すべきサブフィールド期間に P D P 表示部 (1 5) に信号電圧を供給し、行列的に指定された画素を点灯させる。

30

【 0 0 1 4 】

図 2 に、データ判別部 (1) とサブフィールドタイミングコントロール部 (4) の詳細な構成を示す。データ判別部 (1) は、フレームメモリ (2) とデータ判別回路 (3) からなり、サブフィールドタイミングコントロール部 (4) は、タイミングコントローラ (5) と、第 1、第 2 及び第 3 のサブフィールドタイミング回路 (6 , 7 , 8) と、セレクト回路 (9) からなる。

【 0 0 1 5 】

多階調プロセッサ (1 0) から送られた上位 2 ビットの原画像データ R , G , B は、フレームメモリ (2) にいったん格納される。この 2 ビットの原画像データはデータ判別回路 (3) に読み出され、0 0、0 1、1 x のいずれかを判別することにより、基の原画像データが、3 つに分割された下位、中位あるいは上位の階調群のどれに含まれるかを判別する。即ち、上位 2 ビットが 0 0 の時は下位群、0 1 の時は中位群、最上位ビットが 1 の時は上位群と判別される。この判別信号は、サブフィールドタイミングコントロール部 (4) のセレクト回路 (9) に送出される。

40

【 0 0 1 6 】

一方、サブフィールドタイミングコントロール部 (4) では、タイミングコントローラ (5) において、外部から供給された水平、垂直同期信号 S Y N C に基づいて、フレーム、フィールド、サブフィールド、ライン及びドットの各種タイミングパルスが作成され、多

50

階調プロセッサ(10)、フレームメモリ(11)、データコントローラ(12)及びドライバコントローラ(14)に送られる。

【0017】

タイミングコントローラ(5)はまた、第1、第2及び第3のサブフィールドタイミング回路(6, 7, 8)のタイミングを制御する。第1、第2及び第3のサブフィールドタイミング回路(6, 7, 8)は、タイミングコントローラ(5)の制御を受けながら、ROM等に用意されたサブフィールドタイミング情報より、各々、下位、中位及び上位の階調群に対応したサブフィールドデータを読み出して、セクタ回路(9)に供給している。ROMには、第1のサブフィールドSF0、第2のサブフィールドSF1、第3のサブフィールドSF2、第4のサブフィールドSF3、第5のサブフィールドSF4、第6のサブフィールドSF5及び第7のサブフィールドSF6の各サブフィールドタイミングコントロールデータが保持されている。これら第1から第7のサブフィールドSF0、SF1、SF2、SF3、SF4、SF5、SF6において、各々のサブフィールドの維持放電期間の長さの相対比は1:2:4:8:16:5:14に取られている。第1のサブフィールドタイミング回路(6)には、第1のサブフィールドSF0、第2のサブフィールドSF1、第6のサブフィールドSF5及び第7のサブフィールドSF6の各タイミングコントロールデータからなる第1のサブフィールドデータが用意され、第2のサブフィールドタイミング回路(7)には、第2のサブフィールドSF1、第3のサブフィールドSF2、第6のサブフィールドSF5及び第7のサブフィールドSF6の各タイミングコントロールデータからなる第2のサブフィールドデータが用意され、第3のサブフィールドタイミング回路(8)には、第3のサブフィールドSF2、第4のサブフィールドSF3、第5のサブフィールドSF4、第7のサブフィールドSF6からなる第3のサブフィールドデータが用意されている。即ち、第1、第2及び第3のサブフィールドデータは、7つのサブフィールドタイミングコントロールデータから上述の組み合わせで4つのサブフィールドが選択的に指定されたもので、4ビット7サブフィールド方式の駆動を実現する。セクタ回路(9)は、データ判別部(1)から送られた階調群の判別信号を受けて、いずれかのサブフィールドデータを選択して、フレームメモリ(11)に送出し、基の4ビットの原画像データに関連づけて格納される。即ち、4ビットの原画像データは、それが、階調群の下位、中位、上位のいずれに属しているかにより、所定のサブフィールドの組み合わせと関連づけられている。

【0018】

表1に、本発明の4ビット7サブフィールド方式における原画像データの階調と、これらに対応するサブフィールド組み合わせ、その時の輝度及びその相対比を示す。

【0019】

【表1】

		本発明							比較例				
		4ビット7サブフィールド方式							4ビット4サブフィールド方式				
	階調	SF	SF	SF	SF	SF	SF	輝度 (相	SF	SF	SF	SF	輝度 (相
		0	1	2	3	4	5	対比%)	0	1	2	3	対比%)
①	0000	0	0	0	0	0	0	0(0)	0	0	0	0	0(0)
②	0001	1	0	0	0	0	0	1(2.4)	1	0	0	0	2(6.7)
③	0010	0	1	0	0	0	0	2(4.8)	0	1	0	0	4(13.3)
④	0011	1	1	0	0	0	0	3(7.1)	1	1	0	0	6(20.0)
⑤	0100	0	0	0	0	0	1	5(11.9)	0	0	1	0	8(26.7)
⑥	0101	0	1	0	0	0	1	7(16.7)	1	0	1	0	10(33.3)
⑦	0110	0	0	1	0	0	1	9(21.4)	0	1	1	0	12(40.0)
⑧	0111	0	1	1	0	0	1	11(26.2)	1	1	1	0	14(46.7)
⑨	1000	0	0	0	0	0	0	14(33.3)	0	0	0	1	16(53.3)
⑩	1001	0	0	1	0	0	0	18(42.9)	1	0	0	1	18(60.0)
⑪	1010	0	0	0	1	0	0	22(52.4)	0	1	0	1	20(66.7)
⑫	1011	0	0	1	1	0	0	26(61.9)	1	1	0	1	22(73.3)
⑬	1100	0	0	0	0	1	0	30(71.4)	0	0	1	1	24(80.0)
⑭	1101	0	0	1	0	1	0	34(81.0)	0	0	1	1	26(86.7)
⑮	1110	0	0	0	1	1	0	38(90.5)	0	1	1	1	28(93.3)
⑯	1111	0	0	1	1	1	0	42(100.)	1	1	1	1	30(100.)

【 0 0 2 0 】

また、比較例として従来の4ビット4サブフィールド方式の場合の同様の値を示す。表からわかるように本発明では、4ビットの原画像データによる16階調表示において、下位4階調では前述の第1のサブフィールドデータに基づいて、4つのサブフィールドSF0、SF1、SF5、SF6が選択され、原画像データの各ビットをこれに割り当てる。中位4階調では前述の第2のサブフィールドデータに基づいて、4つのサブフィールドSF1、SF2、SF5、SF6が選択され、原画像データの各ビットをこれに割り当てている。また、上位8階調では第3のサブフィールドデータに基づいて、4つのサブフィールドSF2、SF3、SF4、SF6が選択され、原画像データの各ビットをこれに割り当てる。これにより、1階調から4階調までは階調間の輝度差が1、4階調から8階調の間の輝度差が2、8階調と9階調の間の輝度差が3、9階調から16階調までの輝度差は4となる。一方、比較例では、1階調から16階調までの階調間で輝度差が2で一定している。

【 0 0 2 1 】

10

20

30

40

50

図3に、表1より得られる階調と輝度との関係を、本発明及び比較例の各場合に関して各々特性曲線A及びBで示す。横軸は階調数であり、縦軸は輝度の相対比である。曲線Aより、本発明では、1階調から4階調までの下位領域と、4階調から8階調までの中位領域と、9階調から16階調までの上位領域とで特性曲線の傾きが異なっている。即ち、1階調から4階調までの低輝度領域における階調間の輝度差が最も小さく、9階調から16階調までの高輝度領域における階調間の輝度差が最も大きくなっている。

【0022】

一方、曲線Bより従来は、階調と輝度との関係曲線は直線状であり、階調との比例関係をもって輝度が上昇あるいは下降している。このような場合、実際に表示画面が観察される場合には、低輝度領域では人間の視感度が高く階調間の輝度差が大きく感じられ、高輝度領域では人間の視感度が低く階調間の輝度差が小さく感じられる。このため、全輝度領域にわたって鮮明な画像を観察することができない。これに対して、本発明では、低輝度領域における階調間の輝度差を小さく、高輝度領域における階調間の輝度差を大きくすることで、このような表示特性を人間の感知特性が補正する形で、全輝度領域にわたって階調間の輝度差が均一に認識され、輝度の疎密の無い、鮮明な画像が観察される。

10

【0023】

図4に、本発明の実施の形態にかかるPDP駆動方法における1フィールドの構成を示す。図の(a)は、タイミングコントローラ(5)において作成される1フィールドの構成であり、アドレス期間と維持放電期間を有する7つのサブフィールドSF0、SF1、SF2、SF3、SF4、SF5、SF6からなる。これら、各サブフィールドSF0、SF1、SF2、SF3、SF4、SF5、SF6は、所定の輝度比を示すべく維持放電期間の長さが変えられている。維持放電期間の長さは点灯時間の長さであり、輝度に対応づけられる。各サブフィールドSF0、SF1、SF2、SF3、SF4、SF5、SF6の点灯時間の相対比は、1:2:4:8:16:5:14にされている。

20

【0024】

図の(b)は、原画像データが1階調から4階調の場合に、各ビットが割り当てられる4つのサブフィールドSF0、SF1、SF5、SF6からなる1フィールドであり、図の(c)は、原画像データが5階調から8階調の場合に各ビットが割り当てられる4つのサブフィールドSF1、SF2、SF5、SF6からなる1フィールド、図の(d)は、原画像データが9階調から16階調の場合に各ビットに割り当てられる4つのサブフィールドSF2、SF3、SF4、SF6からなる1フィールドである。即ち、(a)の如くあらかじめ7つのサブフィールドからなる1フィールド内で、その表示する階調に応じて、(b)、(c)または(d)のように4つのサブフィールドが選択的に用意され、原画像データの各ビットが各サブフィールドに割り当てられて点灯、非点灯が制御されて階調表示が行われる。

30

【0025】

【発明の効果】

人間の視感度の高い低輝度領域において階調間の輝度差をあらかじめ小さくし、人間の視感度の低い高輝度領域において階調間の輝度差をあらかじめ大きくすることで、低輝度領域において輝度差が膨張されて認識され、高輝度領域において輝度差が圧縮されて認識されるので、表示輝度領域の全域にわたって感知される輝度の密度分布が均一にされ、表示品位が向上される。

40

【図面の簡単な説明】

【図1】本発明の実施の形態にかかるPDPの構成図である。

【図2】本発明の実施の形態にかかるPDPの構成の一部詳細図である。

【図3】本発明の実施の形態にかかるPDPの階調-表示輝度の関係を示す特性曲線である。

【図4】本発明の実施の形態にかかるPDPの駆動方法にかかるサブフィールドの組み合わせを示すタイミング図である。

【図5】従来のPDPの構成図である。

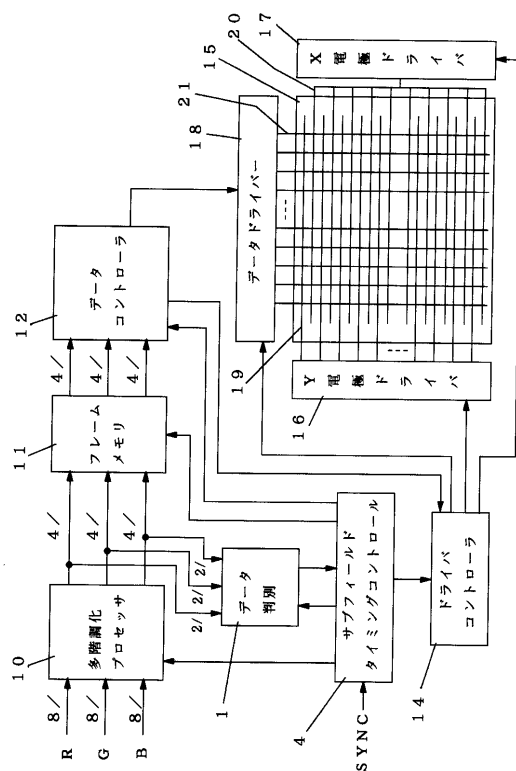
50

【符号の説明】

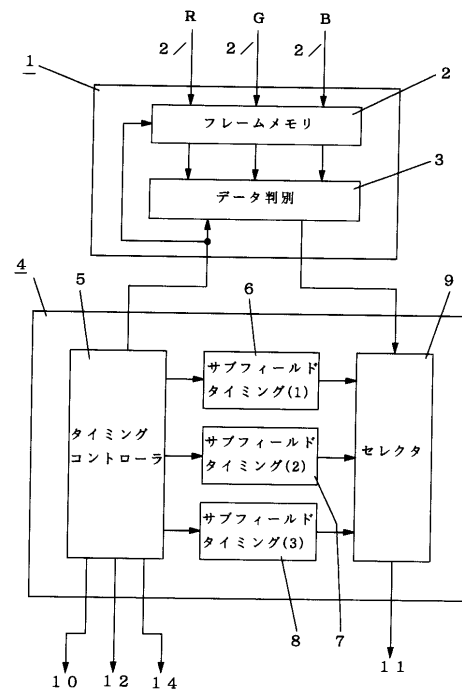
- 1 データ判別部
- 2 フレームメモリ
- 3 データ判別回路
- 4 サブフィールドタイミングコントロール部
- 5 タイミングコントローラ
- 6, 7, 8 サブフィールドタイミング制御回路
- 9 セレクタ回路
- 10 多階調プロセッサ
- 11 フレームメモリ
- 12 データコントローラ
- 13 サブフィールドタイミングコントロール部
- 14 ドライバコントローラ
- 15 PDP表示部
- 16 Y電極ドライバー
- 17 X電極ドライバー
- 18 データドライバー
- 19 Y電極
- 20 X電極

10

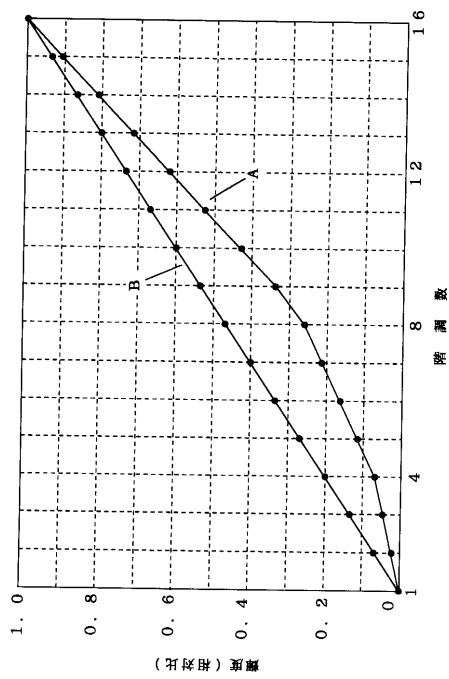
【図1】



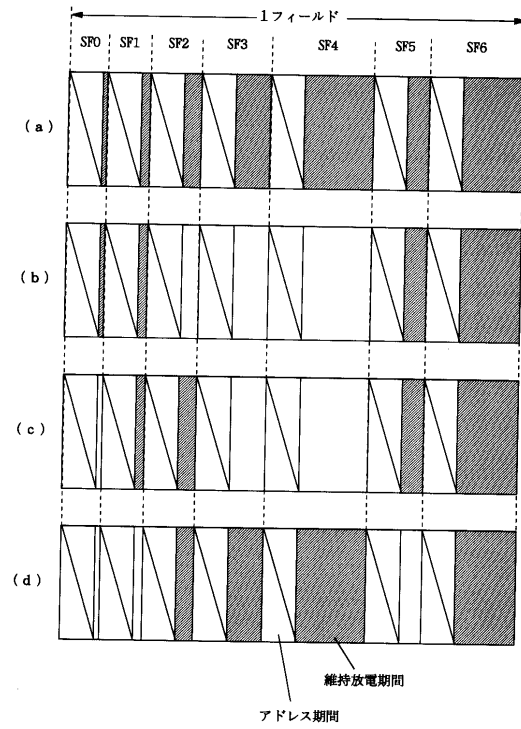
【図2】



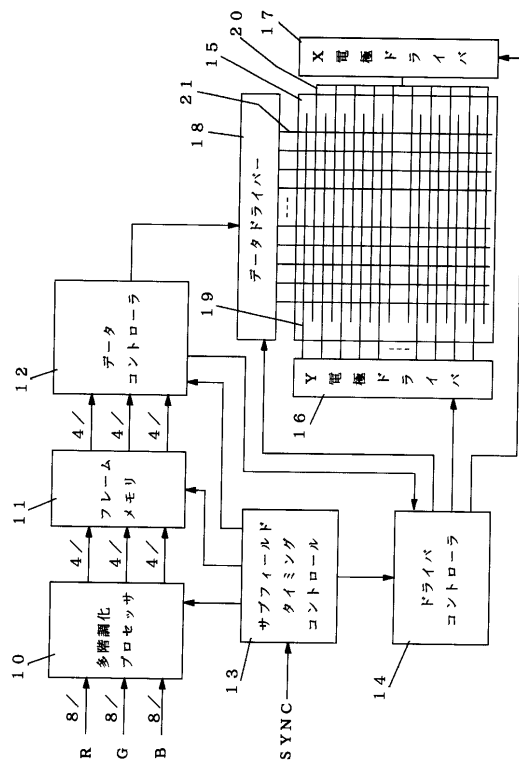
【図 3】



【図 4】



【図 5】



フロントページの続き(51)Int.Cl.⁷

F I

G 0 9 G 3/28

K

審査官 橋本 直明

(56)参考文献 特開昭5 1 - 1 3 8 3 2 3 (J P , A)
特開平1 0 - 1 4 9 1 2 8 (J P , A)
特開平1 0 - 1 4 3 1 0 9 (J P , A)
特開平1 0 - 1 4 2 5 8 1 (J P , A)
特開平0 9 - 1 7 1 3 6 9 (J P , A)
特開平0 9 - 0 3 4 3 9 9 (J P , A)
特開平0 5 - 1 2 7 6 3 6 (J P , A)

(58)調査した分野(Int.Cl.⁷ , D B名)

G09G 3/20 641

G09G 3/20 612

G02F 1/133 575

G09G 3/28

H04N 5/66 101