(19) RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL DE LA PROPRIÉTÉ INDUSTRIELLE

COURBEVOIE

(11) **N° de publication :** ***3 135 581***

(à n'utiliser que pour les commandes de reproduction)

(21) **N° d'enregistrement national :** **22 04540**

(51) Int Cl[8] : ***H 03 M 13/11*** *(2022.01), H 04 W 80/00*

(12) DEMANDE DE BREVET D'INVENTION A1

(22) **Date de dépôt :** 12.05.22.

(30) **Priorité :**

(43) **Date de mise à la disposition du public de la demande :** 17.11.23 Bulletin 23/46.

(56) **Liste des documents cités dans le rapport de recherche préliminaire :** *Se reporter à la fin du présent fascicule*

(60) **Références à d'autres documents nationaux apparentés :**

(○) **Demande(s) d'extension :**

(71) **Demandeur(s) :** *AIRBUS DEFENCE AND SPACE SAS SAS* — FR.

(72) **Inventeur(s) :** BARTHE Lyonel et GADAT Benjamin.

(73) **Titulaire(s) :** AIRBUS DEFENCE AND SPACE SAS SAS.

(74) **Mandataire(s) :** IPSIDE.

(54) Optimisation du calcul des messages de contrôle parité dans un processus de décodage LDPC.

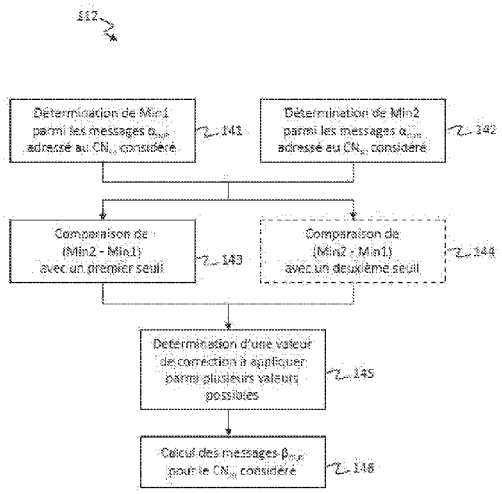
(57) L'invention concerne un procédé de décodage LDPC. Le procédé comprend l'exécution d'itérations jusqu'à ce qu'un critère d'arrêt soit satisfait. Chaque itération comprend:

un calcul de messages de variable (αn,m), un calcul (112) de messages de contrôle de parité (Bm,n), un calcul de variables d'estimation a posteriori.

Le calcul (112) d'un message de contrôle de parité (Bm,n) pour un nœud de contrôle de parité (CNm) comprend :

une détermination (141, 142) des deux plus petites valeurs (Min1, Min2) parmi les valeurs absolues des messages de variable associées audit nœud de contrôle de parité (CNm),une comparaison (143) d'une différence entre ces valeurs avec un seuil,une détermination (145) d'une valeur de correction en fonction du résultat de la comparaison,un calcul (146) du message de contrôle de parité en fonction de la valeur de correction.

Figure pour l'abrégé : Fig. 10



FR 3 135 581 - A1

Description

Titre de l'invention : Optimisation du calcul des messages de contrôle parité dans un processus de décodage LDPC

Domaine de l'invention

[0001] La présente invention appartient au domaine des codes de contrôle de parité à faible densité (LDPC, pour « Low Density Parity Check »). Notamment, l'invention concerne une optimisation du calcul des messages de contrôle parité dans un processus de décodage LDPC, ainsi qu'une stratégie de quantification des données utilisées dans le processus de décodage.

Etat de la technique

[0002] Les codes LDPC sont actuellement utilisés dans plusieurs technologies de communication, notamment pour les normes IEEE 802.16 (WiMAX), IEE 802.11n (Wi-Fi), le standard 5G de l'organisme 3GPP (« 3rd Generation Partnership Project »), le standard DVB-S2 (« Digitial Video Broadcasting, 2nd Generation »), ou le standard de communications spatiales CCSDS C2 (« Consultative Committee for Space Data Systems, C2 »).

[0003] Un code LDPC binaire est un code correcteur d'erreurs linéaire défini par une matrice de parité binaire (les éléments de la matrice sont des '0' et des '1'). La matrice de parité est de faible densité, c'est-à-dire que le nombre d'éléments non nuls de la matrice est relativement faible par rapport à la taille M x N de la matrice.

[0004] Un code LDPC peut être représenté sous la forme d'un graphe bipartite (graphe de Tanner) présentant des connexions entre N nœuds de variable et M nœuds de contrôle de parité. Chaque élément non nul de la matrice de parité correspond à une connexion entre un nœud de variable et un nœud de contrôle de parité. Chaque ligne de la matrice de parité correspond à une équation de parité associée à un nœud de contrôle de parité. Chaque colonne de la matrice de parité correspond à une variable associée à un nœud de variable. Un mot de code à décoder correspond à un ensemble de valeurs prises respectivement par les variables associées aux différents nœuds de variable (ensemble des valeurs estimées des bits du mot de code).

[0005] Pour réduire la complexité d'implémentation matérielle d'un décodeur LDPC, il est connu d'utiliser des structures particulières de la matrice de parité. En particulier, les codes LDPC quasi-cycliques (QC-LDPC pour « Quasi-Cyclic Low Density Parity Check ») sont définis par des matrices de parité composée de sous-matrices de taille Z x Z. Le terme Z est généralement appelé « facteur d'expansion ». Les sous-matrices de taille Z x Z sont généralement appelées « matrices circulantes ». Une matrice de parité d'un code QC-LDPC est par exemple obtenue à partir d'une matrice de base de taille R

x C en remplaçant chaque élément de la matrice de base par une matrice de taille Z x Z correspondant soit à une matrice nulle, soit à un décalage de la matrice identité. La matrice de parité comporte alors R x Z lignes (M = R x Z) et C x Z colonnes (N = C x Z).

[0006] Une caractéristique intéressante d'un code QC-LDPC est que sa matrice de parité est organisée en couches horizontales ou verticales. Par exemple, une couche horizontale de la matrice de parité correspond à un ensemble de L lignes consécutives de la matrice de parité provenant d'une ligne de la matrice de base ($L \leq Z$). Cette structure en couche permet de paralléliser les calculs des messages de contrôle de parité au sein d'une couche car les équations de parité d'une couche ne font pas intervenir une variable du mot de code plus d'une fois. En effet, une couche présente un seul élément non nul dans la matrice de parité pour une variable donnée, ou autrement dit, les nœuds de variable connectés à un nœud de contrôle de parité d'une couche ne sont pas connectés à un autre nœud de contrôle de parité de ladite couche.

[0007] Le décodage d'un mot de code LDPC est basé sur un échange itératif d'informations sur la vraisemblance des valeurs prises par les bits du mot de code. Le processus itératif de décodage est basé sur un algorithme de propagation de croyance en échangeant des messages entre les nœuds de variable et les nœuds de contrôle de parité, et en appliquant les équations de parité. A chaque itération, des messages de variable sont calculés à partir de messages de contrôle de parité calculés lors de l'itération précédente ; les messages de contrôle de parité sont calculés pour l'itération en cours ; et des variables correspondant à une estimation du mot de code sont mises à jour à partir des messages de contrôle de parité.

[0008] Le processus itératif du décodage d'un mot de code LDPC peut notamment être basé sur l'algorithme BP (« Belief Propagation », en français « propagation des croyances ») aussi connu sous le terme SPA (« Sum-Product Algorithm », en français « algorithme Somme-Produit »). L'algorithme BP-SPA offre de bonnes performances de décodage au prix d'une complexité calculatoire élevée. Cette complexité calculatoire est liée à l'utilisation de fonctions à base de tangentes hyperboliques ou de logarithmes et d'exponentielles pour le calcul des messages de contrôle de parité.

[0009] Des variantes de l'algorithme BP-SPA ont donc été proposées pour diminuer la complexité calculatoire du décodage.

[0010] Par exemple, les algorithmes A-min* et λ-min sont proches de la formulation de l'algorithme BP-SPA, mais ils en réduisent la complexité calculatoire. Notamment, pour l'algorithme λ-min, seuls les messages de variable avec les plus faibles amplitudes sont pris en considération pour le calcul d'un message de contrôle de parité (plus l'amplitude d'un message de variable est faible, et plus il aura d'impact sur les valeurs des messages de contrôle de parité).

[0011] Selon un autre exemple, l'algorithme Min-Sum remplace les calculs de tangentes hyperboliques par des calculs de minimums pour approximer les messages de contrôle de parité. Cette approximation réduit significativement la complexité calculatoire. Cependant, elle surévalue les amplitudes des messages de contrôle de parité, ce qui conduit à une diminution des performances de correction d'erreurs. Des variantes de l'algorithme Min-Sum ont donc été introduites pour compenser cette surévaluation. C'est notamment le cas des algorithmes « Offset Min-Sum » (OMS) et « Normalized Min-Sum » (NMS). L'algorithme OMS introduit une valeur de correction (« offset » en anglais) à retrancher de la valeur calculée pour l'amplitude d'un message de contrôle de parité. L'algorithme NMS introduit quant à lui un facteur de normalisation à appliquer à la valeur calculée pour l'amplitude d'un message de contrôle de parité.

[0012] Ces différents algorithmes offrent des compromis différents en termes de complexité calculatoire et de pouvoir de correction. Le choix d'un algorithme particulier est très fortement lié au contexte dans lequel le décodage LDPC est appliqué.

[0013] Pour réduire la latence et augmenter le débit moyen du décodage, il est important de limiter le nombre d'itérations nécessaires pour corriger les erreurs. Cela permet également de limiter la consommation d'énergie du décodeur. Ainsi, une caractéristique importante d'un décodeur LDPC réside dans le critère utilisé pour arrêter le processus de décodage, c'est-à-dire le critère utilisé pour considérer que la convergence vers le mot de code correct a été atteinte.

[0014] Un critère d'arrêt peut être déterminé à partir d'un calcul de contrôle de parité sur l'ensemble des valeurs estimées des bits du mot de code à la fin d'une itération (le syndrome est alors un vecteur de taille M défini par les M équations de parité définies par la matrice de parité). Cela conduit à des taux d'erreurs relativement faibles. Toutefois, cela entraîne une latence supplémentaire car la détermination du critère d'arrêt nécessite d'interrompre le processus de décodage à chaque itération. De plus, cette solution n'est pas bien adaptée à une architecture en couches lorsque la taille N d'un mot de code est grande.

[0015] Lorsque le processus de décodage suit une architecture en couches, par exemple avec l'utilisation d'un code QC-LDPC, il est envisageable de calculer à la volée (c'est-à-dire sans interrompre le processus de décodage) un syndrome partiel pour chaque couche. Un syndrome partiel est un vecteur de taille L défini par les L équations de parité de la couche considérée (L étant la taille de la couche, c'est-à-dire le nombre de lignes consécutives de la matrice de parité correspondant à une couche dans le cas d'une structure par couches horizontales).

[0016] Il est par exemple envisageable de considérer que le critère d'arrêt est satisfait lorsque, à la fin d'une itération correspondant au traitement successif des différentes couches, tous les syndromes partiels calculés respectivement pour les différentes

couches sont nuls. Il n'y a toutefois aucune garantie que les syndromes partiels soient satisfaits par un même mot de code car les estimations des valeurs des bits du mot de code sont mises à jour après le traitement de chaque couche. Cela peut entraîner une augmentation significative des fausses détections.

[0017] L'article de A. Hera et al. intitulé « *Analysis and Implementation of On-the-Fly Stopping Criteria for Layered QC LDPC Decoders* » et publié aux pages 287 à 291 du compte rendu de la 22ème conférence internationale « *Mixed design of integrated circuits and systems* » qui s'est tenue du 25 au 27 juin 2015 à Torun en Pologne, propose un critère d'arrêt qui prend en compte plusieurs itérations successives. Plus particulièrement, le critère d'arrêt est considéré comme satisfait lorsque les syndromes partiels des différentes couches sont tous nuls pour un nombre prédéterminé d'itérations successives. En augmentant le nombre d'itérations successives à considérer, il est possible de réduire les taux d'erreurs en contrepartie d'une latence plus importante et d'un débit moyen plus faible.

[0018] Pour atteindre des débits élevés, et pour limiter la complexité matérielle du décodeur, il est préférable d'utiliser une représentation des données (messages de contrôle de parité, messages de variable, variables correspondant à une estimation du mot de code) en virgule fixe. La représentation en virgule fixe peut toutefois affecter les performances du décodage en termes de taux d'erreurs. En particulier, la saturation des données utilisées dans le processus de décodage (lorsque ces données atteignent la valeur maximale permise par la représentation en virgule fixe) est à l'origine de plancher de taux d'erreurs (on parle alors de « plancher de quantification »). Le format de quantification des données doit donc être choisi avec soin dans le but d'abaisser le plancher de quantification tout en limitant la complexité d'implémentation matérielle (quand le format de quantification est grand il y a moins de saturation et le plancher de quantification est plus bas, mais la complexité d'implémentation matérielle est plus grande).

[0019] La thèse de V. Pignoly intitulée « *Etude de codes LDPC pour applications spatiales optiques et conception des décodeurs associés* », soumise le 26 mars 2021, présente dans les sections 1.3 et 2.1 à 2.3 le concept LDPC, le cas particulier des codes QC-LDPC, le principe de décodage en ordonnancement par couches, les différents algorithmes de décodage et la notion de quantification des données.

[0020] La thèse de T.T Nguyen Ly intitulée « *Efficient Hardware Implementations of LDPC Decoders through Eploiting Impreciseness in Message-Passing Decoding Algorithms* » (ci-après référencée par « Ref1 ») décrit aussi le principe de décodage LDPC pour un ordonnancement par inondation (voir sections 2.3.1 et 2.3.3) et pour un ordonnancement par couche (voir section 2.5.2).

[0021] Les communications spatiales imposent des contraintes fortes sur le codage de canal,

notamment en termes de pouvoir de correction, en raison des nombreuses sources de bruit qui dégradent la qualité des signaux transmis et du coût élevé d'une éventuelle re-transmission. D'autre part, les débits à atteindre sont de plus en plus élevés (les débits visés peuvent dépasser 1 Gbit/s (gigabits par seconde), voire 10 Gbit/s). En outre, la consommation énergétique et la complexité des composants électroniques embarqués dans un satellite sont généralement limitées.

[0022] Les solutions connues en termes de critère d'arrêt, d'algorithme de décodage ou de stratégie de quantification des données ne permettent pas toujours d'obtenir un compromis idéal entre performance de décodage, débit des données, complexité de l'implémentation et consommation énergétique.

Exposé de l'invention

[0023] La présente invention a pour objectif de remédier à tout ou partie des inconvénients de l'art antérieur, notamment ceux exposés ci-avant.

[0024] A cet effet, et selon un premier aspect, il est proposé par la présente invention, un procédé pour décoder un mode de code avec un décodeur de code de contrôle de parité de faible densité, dit code LDPC. Le code LDPC est défini par une matrice de parité binaire de taille M x N, M et N étant des entiers positifs. La matrice de parité correspond à une représentation d'un graphe bipartite comprenant des connexions entre M nœuds de contrôle de parité et N nœuds de variable. Chaque ligne de la matrice de parité correspond à une équation de parité associée à un nœud de contrôle de parité. Chaque colonne de la matrice de parité correspond à une variable associée à un nœud de variable. Chaque élément non nul de la matrice de parité correspond à une connexion entre un nœud de contrôle de parité et un nœud de variable. Le mot de code à décoder correspond à un ensemble de valeurs prises respectivement par lesdites variables. Le procédé comprend l'exécution d'une ou plusieurs itérations jusqu'à ce qu'un critère d'arrêt soit satisfait. Chaque itération comprend :

[0025]
- un calcul de messages de variable, pour les différents nœuds de variable, à partir de messages de contrôle de parité,
- un calcul de messages de contrôle de parité, pour les différents nœuds de contrôle de parité, à partir des messages de variable,
- un calcul de variables d'estimation a posteriori à partir des messages de contrôle de parité,.

[0026] Pour chaque nœud de contrôle de parité et pour chaque nœud de variable auquel ledit nœud de contrôle de parité est connecté, le calcul d'un message de contrôle de parité comprend :

[0027]
- une détermination d'une première plus petite valeur parmi les valeurs absolues des messages de variable associées audit nœud de contrôle de parité,

- une détermination d'une deuxième plus petite valeur parmi les valeurs absolues des messages de variable associées audit nœud de contrôle de parité,
- au moins une première comparaison de la différence entre la deuxième plus petite valeur et la première plus petite valeur avec un premier seuil,
- une détermination d'une valeur de correction parmi au moins deux valeurs possibles en fonction d'un résultat de la première comparaison,
- un calcul du message de contrôle de parité en fonction de la première plus petite valeur et de la valeur de correction..

[0028] Cette méthode particulière pour calculer les messages de contrôle de parité permet d'obtenir un bon compromis entre performance de décodage, débit des données et complexité de l'implémentation.

[0029] Dans des modes particuliers de mise en œuvre, l'invention peut comporter en outre l'une ou plusieurs des caractéristiques suivantes, prises isolément ou selon toutes les combinaisons techniquement possibles.

[0030] Dans des modes particuliers de mise en œuvre, la première plus petite valeur et la deuxième plus petite valeur sont déterminées parmi les valeurs absolues des messages de variable associées audit nœud de contrôle de parité en excluant le message de variable associé audit nœud de variable.

[0031] Dans des modes particuliers de mise en œuvre, le calcul d'un message de contrôle de parité comprend au moins une deuxième comparaison de la différence entre la deuxième plus petite valeur et la première plus petite valeur avec un deuxième seuil. La détermination de la valeur de correction est alors déterminée parmi au moins trois valeurs possibles en fonction des résultats de la première comparaison et de la deuxième comparaison.

[0032] Pour les taux de codage faibles, le fait d'utiliser deux seuils et trois valeurs de correction (au lieu d'un seuil et deux valeurs de correction) permet d'améliorer significativement les performances de décodage.

[0033] Dans des modes particuliers de mise en œuvre, l'un au moins parmi le premier seuil et le deuxième seuil est défini de telle sorte que la représentation décimale de sa valeur S puisse s'écrire sous la forme :

[0034] [Math.1]

$$S = 1 + \sum_{n=1}^{N_{LSB}-1} 2^n$$

[0035] où N_{LSB} est en entier positif.

[0036] Ce choix particulier pour les valeurs de seuil permet de simplifier l'implémentation du décodeur.

[0037] Dans des modes particuliers de mise en œuvre, le décodeur supporte différents taux de codage et les valeurs possibles pour la valeur de correction sont définies en fonction

du taux de codage utilisé.

[0038] Dans des modes particuliers de mise en œuvre, la matrice de parité présente une structure en couches horizontales. Chaque couche correspond à une ou plusieurs lignes consécutives de la matrice de parité. Chaque couche présente un seul élément non nul pour une variable donnée.

[0039] Dans des modes particuliers de mise en œuvre, le code LDPC est un code quasi-cyclique. La matrice de parité est obtenue en étendant une matrice de base de taille R x C par un facteur d'expansion Z, Z étant un entier positif, chaque élément de la matrice de base étant remplacé par une matrice de taille Z x Z correspondant soit à une matrice nulle, soit à un décalage d'une matrice identité. La matrice de parité comporte alors R x Z lignes et C x Z colonnes.

[0040] Dans des modes particuliers de mise en œuvre, chaque couche correspond aux Z lignes de la matrice de parité correspondant à une ligne de la matrice de base.

[0041] Dans des modes particuliers de mise en œuvre, lorsque la valeur calculée d'un message de contrôle de parité ou d'une variable d'estimation a posteriori dépasse une valeur de saturation prédéterminée, ladite valeur calculée est saturée à ladite valeur de saturation ; à la fin d'une itération, lorsqu'un nombre de saturations des messages de contrôle de parité et/ou des variables d'estimation a posteriori atteint un seuil de saturation prédéterminé, le procédé comprend au moins une première mise à l'échelle des messages de contrôle de parité et des variables d'estimation a posteriori. Une mise à l'échelle correspond à attribuer à une valeur l'entier de même signe dont la valeur absolue est l'entier le plus proche supérieur à la valeur absolue de la valeur divisée par deux.

[0042] Cette méthode particulière de mise à l'échelle des données à la volée permet d'abaisser le plancher de taux d'erreurs pour une quantification donnée. Elle peut également permettre d'obtenir des performances en termes de plancher de taux d'erreurs comparables à celle d'une quantification supérieure. Cela permet un gain significatif sur l'empreinte mémoire du décodeur au prix d'un surcoût d'implémentation relativement faible.

[0043] Dans des modes particuliers de mise en œuvre, ladite première mise à l'échelle comprend également une mise à l'échelle des valeurs de correction possibles.

[0044] Selon un deuxième aspect, la présente invention concerne un décodeur de code de contrôle de parité de faible densité, dit code LDPC. Le code LDPC est défini par une matrice de parité binaire de taille M x N, M et N étant des entiers positifs. La matrice de parité correspond à une représentation d'un graphe bipartite comprenant des connexions entre M nœuds de contrôle de parité et N nœuds de variable. Chaque ligne de la matrice de parité correspond à une équation de parité associée à un nœud de contrôle de parité. Chaque colonne de la matrice de parité correspond à une variable

associée à un nœud de variable. Chaque élément non nul de la matrice de parité correspond à une connexion entre un nœud de contrôle de parité et un nœud de variable. Un mot de code à décoder correspond à un ensemble de valeurs prises respectivement par lesdites variables. Le décodeur comporte une unité de traitement configurée pour exécuter une ou plusieurs itérations jusqu'à ce qu'un critère d'arrêt soit satisfait et, à chaque itération, pour :

[0045]
- calculer des messages de variable, pour les différents nœuds de variables, à partir de messages de contrôle de parité,
- calculer des messages de contrôle de parité, pour les différents nœuds de contrôle de parité, à partir des messages de variable,
- calculer des variables d'estimation a posteriori à partir des messages de contrôle de parité.

[0046] Pour chaque nœud de contrôle de parité et pour chaque nœud de variable auquel ledit nœud de contrôle de parité est connecté, pour calculer un message de contrôle de parité, l'unité de traitement est configurée pour :

[0047]
- déterminer une première plus petite valeur parmi les valeurs absolues des messages de variable associées audit nœud de contrôle de parité,
- déterminer une deuxième plus petite valeur parmi les valeurs absolues des messages de variable associées audit nœud de contrôle de parité,
- faire au moins une première comparaison de la différence entre la deuxième plus petite valeur et la première plus petite valeur avec un premier seuil,
- déterminer une valeur de correction parmi au moins deux valeurs possibles en fonction d'un résultat de la première comparaison,
- calculer le message de contrôle de parité en fonction de la première plus petite valeur et la valeur de correction..

[0048] Dans des modes particuliers de réalisation, l'invention peut comporter en outre l'une ou plusieurs des caractéristiques suivantes, prises isolément ou selon toutes les combinaisons techniquement possibles.

[0049] Dans des modes particuliers de réalisation, la première plus petite valeur et la deuxième plus petite valeur sont déterminées parmi les valeurs absolues des messages de variable associées audit nœud de contrôle de parité en excluant le message de variable associé audit nœud de variable.

[0050] Dans des modes particuliers de réalisation, pour calculer un message de contrôle de parité, l'unité de traitement est en outre configurée pour :

[0051]
- faire au moins une deuxième comparaison de la différence entre la deuxième plus petite valeur et la première plus petite valeur avec un deuxième seuil,
- déterminer la valeur de correction parmi au moins trois valeurs possibles en fonction des résultats de la première comparaison et de la deuxième com-

paraison.

[0052] Dans des modes particuliers de réalisation, pour l'une au moins des comparaisons parmi la première comparaison et la deuxième comparaison, le seuil est défini de telle sorte que la représentation décimale de sa valeur S puisse s'écrire sous la forme :

[0053] [Math.1]

$$S = 1 + \sum_{n=1}^{N_{LSB}-1} 2^n$$

[0054] où N_{LSB} est en entier positif. La comparaison est réalisée par une porte « OU » ou une porte « NON-OU » prenant en entrée les bits de poids forts au-delà des N_{LSB} bits de poids faible de la valeur de la différence entre la deuxième plus petite valeur et la première plus petite valeur.

[0055] Dans des modes particuliers de réalisation, l'unité de traitement est configurée pour supporter différents taux de codage et les valeurs possibles pour la valeur de correction sont définies en fonction du taux de codage utilisé.

[0056] Dans des modes particuliers de réalisation, lorsque la valeur calculée d'un message de contrôle de parité ou d'une variable d'estimation a posteriori dépasse une valeur de saturation prédéterminée, ladite valeur calculée est saturée à ladite valeur de saturation ; à la fin d'une itération, lorsqu'un nombre de saturations des messages de contrôle de parité et/ou des variables d'estimation a posteriori atteint un seuil de saturation prédéterminé, l'unité de traitement est configurée pour faire au moins une première mise à l'échelle des messages de contrôle de parité et des variables d'estimation a posteriori. Une mise à l'échelle correspond à attribuer à une valeur l'entier de même signe dont la valeur absolue est l'entier le plus proche supérieur à la valeur absolue de la valeur divisée par deux.

[0057] Dans des modes particuliers de réalisation, pour effectuer ladite première mise à l'échelle, l'unité de traitement est en outre configurée pour mettre à l'échelle les valeurs de correction possibles.

[0058] Selon un troisième aspect, la présente invention concerne une charge utile d'un satellite comportant un décodeur selon l'un quelconque des modes de réalisation précédents.

Présentation des figures

[0059] L'invention sera mieux comprise à la lecture de la description suivante, donnée à titre d'exemple nullement limitatif, et faite en se référant aux figures 1 à 18 qui représentent :

[0060] [Fig.1] une représentation schématique d'une matrice de parité d'un code LDPC,

[0061] [Fig.2] une représentation schématique d'un graphe bipartite (graphe de Tanner) associé à une matrice de parité,

[0062] [Fig.3] une illustration d'une méthode utilisée pour obtenir une matrice de parité

d'un code LDPC quasi-cyclique,

[0063] [Fig.4] une représentation schématique d'un exemple de mise en œuvre d'un procédé pour décoder un mot de code LDPC avec un ordonnancement par couches,

[0064] [Fig.5] une représentation schématique d'un exemple de réalisation d'un décodeur permettant de mettre en œuvre un procédé de décodage tel que celui décrit en référence à la [Fig.4],

[0065] [Fig.6] une représentation schématique d'un exemple de mise en œuvre d'une évaluation d'un critère d'arrêt selon l'invention,

[0066] [Fig.7] un graphique présentant différentes courbes de taux d'erreurs de trame obtenues pour un taux de codage égal à 9/10 et pour différentes valeurs de seuil d'arrêt,

[0067] [Fig.8] un graphique présentant différentes courbes de taux d'erreurs de trame obtenues pour un taux de codage égal à ½ et pour différentes valeurs de seuil d'arrêt,

[0068] [Fig.9] un graphique présentant différentes courbes de taux d'erreurs de trame obtenues pour un taux de codage égal à 3/10 et pour différentes valeurs de seuil d'arrêt,

[0069] [Fig.10] une représentation schématique d'un exemple de mise en œuvre du calcul d'un message de contrôle de parité avec la méthode dite « AOMS » (acronyme anglais pour « Adapted Offset Min-Sum »),

[0070] [Fig.11] une représentation schématique d'un exemple d'implémentation matérielle du calcul d'un message de contrôle de parité avec la méthode AOMS,

[0071] [Fig.12] une représentation schématique d'un autre exemple d'implémentation matérielle du calcul d'un message de contrôle de parité avec la méthode AOMS,

[0072] [Fig.13] un graphique présentant différentes courbes de taux d'erreurs de trame obtenues avec un taux de codage égal à 1/2, avec différentes méthodes de calcul d'un message de contrôle de parité, et avec un nombre maximal d'itérations fixé à vingt-cinq ou cinquante itérations,

[0073] [Fig.14] une représentation schématique d'un exemple de mise en œuvre d'un procédé de décodage LDPC avec un ordonnancement par inondation,

[0074] [Fig.15] un graphique présentant différentes courbes de taux d'erreurs de trame obtenues avec un taux de codage égal à 3/10, avec différentes méthodes de calcul d'un message, avec différents niveaux de quantification des données, et avec un nombre maximal d'itérations fixé à cinquante itérations,

[0075] [Fig.16] un exemple de mise en œuvre d'un procédé de décodage LDPC similaire à celui décrit en référence à la [Fig.4] avec en plus une mise à l'échelle des données,

[0076] [Fig.17] un graphique similaire à celui de la [Fig.15] avec une courbe supplémentaire correspondant à la méthode AOMS avec une quantification L6-G9-B7 et avec une mise à l'échelle des données,

[0077] [Fig.18] un exemple de mise en œuvre d'un procédé de décodage LDPC avec un ordonnancement par inondation et avec une mise à l'échelle des données.

[0078] Dans ces figures, des références identiques d'une figure à une autre désignent des éléments identiques ou analogues. Pour des raisons de clarté, les éléments représentés ne sont pas nécessairement à une même échelle, sauf mention contraire.

[0079] **Description détaillée d'un mode de réalisation de l'invention**

[0080] Dans la suite de la description, on se place de manière non limitative dans le cas d'un décodeur LDPC pour des communications spatiales. Le CCSDS (acronyme anglais pour « Consultative Committee for Space Data Systems », en français « comité consultatif sur les systèmes de données spatiales ») est actuellement en train de définir un standard pour des communications spatiales optiques pour lequel des codes LDPC ont été définis par la société AIRBUS DEFENCE AND SPACE et le Centre National d'Etudes Spatiales (CNES). L'invention s'applique particulièrement bien à ce standard de communication. L'invention pourrait toutefois aussi s'appliquer à d'autres types de communications, notamment des communications radio. Les débits de données visés pour les communications spatiales considérées sont relativement élevés, par exemple supérieurs à 100 Mbit/s, voire supérieurs à 1 Gbit/s, voire même supérieurs à 10 Gbit/s. Rien n'empêcherait toutefois d'appliquer l'invention à un cas où le débit de données serait inférieur à ces valeurs.

[0081] Un code LDPC est défini par une matrice de parité. La [Fig.1] représente schématiquement une matrice de parité H d'un code LDPC. On se place dans le cas d'un code LDPC binaire. La matrice de parité H est donc une matrice binaire, ce qui signifie que chaque élément de la matrice H est soit un '0' soit un '1'. On considère que la matrice H est de taille M x N, avec M et N des entiers positifs. La matrice comporte donc M lignes et N colonnes. La matrice de parité H est de faible densité, c'est-à-dire que le nombre d'éléments de la matrice égaux à '1' est relativement faible par rapport au nombre total M x N d'éléments de la matrice. Par exemple, le nombre d'éléments non nuls de la matrice est inférieur à 0,1% du nombre total d'éléments de la matrice.

[0082] Tel qu'illustré sur la [Fig.2], un code LDPC peut également être représenté sous la forme d'un graphe G bipartite (graphe de Tanner) présentant des connexions entre N nœuds de variable VN_n (n variant entre 1 et N) et M nœuds de contrôle de parité CN_m (m variant entre 1 et M). Chaque élément non nul de la matrice de parité H correspond à une connexion entre un nœud de variable VN_n et un nœud de contrôle de parité CN_m. Chaque ligne de la matrice de parité H correspond à une équation de parité associée à un nœud de contrôle de parité CN_m. Chaque colonne de la matrice de parité H correspond à une variable associée à un nœud de variable VN_n. Un mot de code à décoder correspond à un ensemble de valeurs prises respectivement par les variables associées aux N nœuds de variable (c'est l'ensemble des valeurs estimées des bits du mot de code).

[0083] Un mot de code peut présenter une taille relativement importante, par exemple une

taille supérieure ou égale à 1000 bits ($N \geq 1000$). Dans l'exemple considéré, le mot de code a une taille de 30720 bits ($N = 30720$) (on se place ici après une étape de poinçonnage de certains bits d'information).

[0084] On se place dans le cas d'un décodeur LDPC qui supporte différents taux de codage. Le taux de codage correspond au rapport entre le nombre de bits utiles dans un mot de code sur le nombre total de bits d'un mot de code. Plus le taux de codage est grand, plus la complexité calculatoire est faible et plus le débit peut être élevé ; en contrepartie, le pouvoir de correction d'erreurs est plus faible (et donc le taux d'erreurs est plus important). Inversement, plus le taux de codage est petit et plus le pouvoir de correction d'erreurs est important (taux d'erreurs faible) ; en contrepartie, la complexité calculatoire est plus forte et le débit est moins élevé.

[0085] Dans l'exemple considéré, le nombre de lignes M et la densité de la matrice de parité dépendent du taux de codage. Pour un taux de codage de 9/10, M = 4608 et la densité vaut 0,0816%. Pour un taux de codage de 1/2, M = 17920 et la densité vaut 0,024%. Pour un taux de codage de 3/10, M = 23040 et la densité vaut 0,0213%.

[0086] Le décodage d'un mot de code LDPC est basé sur un échange itératif d'informations sur la vraisemblance des valeurs prises par les bits du mot de code. Le processus itératif de décodage est basé sur un algorithme de propagation de croyance qui repose sur un échange de messages entre les nœuds de variable VN_n et les nœuds de contrôle de parité CN_m.

[0087] Tel qu'illustré sur la [Fig.2], un message envoyé par un nœud de contrôle de parité CN_m à destination d'un nœud de variable VN_n est noté $\beta_{m,n}$ (on utilise aussi parfois la notation $c2v_{m,n}$ pour traduire la notion de direction du message d'un nœud de contrôle de parité vers un nœud de variable). La valeur d'un message $\beta_{m,n}$ est calculée au niveau du nœud de parité CN_m pour chacun des nœuds de variable VN_n connectés au nœud de contrôle de parité CN_m sur le graphe G.

[0088] Un message envoyé par un nœud de variable VN_n à destination d'un nœud de contrôle de parité CN_m est noté $\alpha_{n,m}$ (on utilise aussi parfois la notation $v2c_{n,m}$ pour traduire la notion de direction du message d'un nœud de variable vers un nœud de contrôle de parité). La valeur d'un message $\alpha_{n,m}$ est calculée au niveau d'un nœud de variable VN_n pour chacun des nœuds de parité CN_m connectés au nœud de variable VN_n sur le graphe G.

[0089] C'est un processus itératif : les messages $\alpha_{n,m}$ sont calculés à partir des messages $\beta_{m,n}$ précédemment calculés, et les messages $\beta_{m,n}$ sont calculés à partir des messages $\alpha_{n,m}$ précédemment calculés. Ce processus itératif prend en entrée des variables d'estimation a priori du mot de code qui correspondent par exemple à des logarithmes de rapport de vraisemblance (LLR pour « Log-Likelihood Ratio » en anglais). Ce sont des valeurs représentatives de la probabilité que la valeur d'un bit du mot de code soit

égale à '1' ou à '0' (logarithme du rapport entre la probabilité que la valeur du bit est égale à '0' et la probabilité que la valeur du bit est égale à '1').

[0090] Des variables d'estimation a posteriori γ_n (n variant de 1 à N) des bits du mot de code sont également calculées itérativement à partir des messages $\beta_{m,n}$. Ces valeurs γ_n sont également représentatives de la probabilité que la valeur d'un bit du mot de code soit égale à '1' ou à '0'. Elles permettent de prendre une décision sur la valeur de chacun des bits du mot de code. Un syndrome peut alors être calculé à partir des valeurs estimées des bits du mot de code et des équations de parité définie par la matrice de parité H. Si on note $c = (c_1, c_2, \ldots, c_N)$ l'ensemble des valeurs estimées des bits du mot de code, alors le syndrome s est défini par l'équation matricielle $s = H * c^T$. Un syndrome nul signifie que les valeurs estimées des bits du mot de code satisfont les équations de parité.

[0091] L'algorithme 1 défini à la section 2.3.1 du document Ref1 décrit un exemple de processus itératif de décodage LDPC avec l'algorithme BP-SPA. L'algorithme 2 défini à la section 2.3.3 du document Ref1 décrit un exemple de processus itératif de décodage LDPC avec l'algorithme Min-Sum. Ces algorithmes conventionnels sont connus de l'homme du métier.

[0092] Ces deux algorithmes sont présentés dans le cas d'un ordonnancement par inondation. Les messages $\alpha_{n,m}$ et les valeurs γ_n sont initialisés avec les variables d'estimation a priori. Ensuite, à chaque itération, les messages $\beta_{m,n}$ sont calculés à partir des messages $\alpha_{n,m}$; les messages $\alpha_{n,m}$ sont calculés à partir des messages $\beta_{m,n}$ et des variables d'estimation a priori ; les variables d'estimation a posteriori γ_n sont calculées à partir des messages $\beta_{m,n}$ et des variables d'estimation a priori. Un syndrome peut ensuite être calculé à partir des variables d'estimation a posteriori γ_n.

[0093] Pour réduire la complexité d'implémentation matérielle du décodeur LDPC, il est possible d'utiliser des structures particulières de la matrice de parité H qui confèrent à la matrice une organisation en couches horizontales ou verticales. Par exemple, une couche horizontale de la matrice de parité H peut être définie comme un ensemble de lignes consécutives définies de telle sorte que, pour une variable donnée (c'est-à-dire pour une colonne donnée de la matrice de parité H), la couche ne présente qu'un seul élément non nul.

[0094] Cette structure en couche permet de paralléliser les calculs des messages de contrôle de parité au sein d'une couche car les équations de parité d'une couche ne font pas intervenir plus d'une fois une variable du mot de code. En effet, si une couche ne présente qu'un seul élément non nul pour une variable donnée, cela signifie que les nœuds de variable VN_n connectés à un nœud de contrôle de parité CN_m d'une couche ne sont pas connectés à un autre nœud de contrôle de parité de ladite couche.

[0095] Il existe différentes façons d'obtenir une matrice de parité H présentant une structure

en couches. Notamment, et tel qu'illustré sur la [Fig.3], il est possible d'obtenir une matrice de parité H à partir d'une matrice de base B de taille R x C en remplaçant chaque élément de la matrice de base B par une matrice de taille Z x Z correspondant soit à une matrice nulle, soit à la matrice identité, soit à un décalage de la matrice identité. La matrice de parité comporte alors R x Z lignes (M = R x Z) et C x Z colonnes (N = C x Z). Le terme Z est un généralement appelé « facteur d'expansion ». Les sous-matrices de taille Z x Z sont généralement appelées « matrices circulantes ». Les termes R, C et Z sont des entiers positifs. Un code LDPC défini par une telle matrice de parité H est appelé code LDPC « quasi-cyclique » (QC-LDPC).

[0096] Par exemple, et tel qu'illustré sur la [Fig.3], chaque élément de la matrice de base B est un entier ayant pour valeur '-1', '0', ou une valeur inférieure à Z. Un élément de la matrice de base B ayant pour valeur '-1' est remplacé par la matrice nulle ; un élément de la matrice de base B ayant pour valeur '0' est remplacé par la matrice identité ; un élément de la matrice de base B ayant une valeur d comprise entre 1 et (Z-1) est remplacé un décalage de valeur d de la matrice identité.

[0097] Une couche horizontale de la matrice de parité H peut alors être définie comme un ensemble de L lignes consécutives de la matrice de parité H provenant d'une ligne de la matrice de base B, avec $L \leq Z$.

[0098] Dans l'exemple considéré, et de manière nullement limitative, le facteur d'expansion Z est égal à 128.

[0099] Un code QC-LDPC peut également être obtenu par une répétition d'un protographe (un protographe est un graphe bipartite) et des permutations, en suivant des règles prédéterminées, des liens de connexion existant entre ses nœuds (les permutations sont définies par des matrices circulantes).

[0100] De nombreux types de codes LDPC correspondent à des codes quasi-cycliques et/ou à des juxtapositions et/ou à des combinaisons de code quasi-cycliques. Il peut s'agir, par exemple, d'un code irrégulier de type à « accumulation répétition accumulation » (code LDPC ARA), ou de type à « répétition irrégulière accumulation » (code LDPC IRA), ou de type Raptor basé sur un protographe (code LDPC PBRL).

[0101] Dans une architecture par couches horizontales, les calculs sont principalement centrés sur les nœuds de contrôle de parité CN_m. Le nombre L correspond au nombre d'unité fonctionnelles utilisées pour exécuter en parallèle les calculs effectués au niveau des nœuds de contrôle de parité. Lorsque L = Z, le niveau de parallélisation est maximal.

[0102] Un ordonnancement basé sur une structure en couches horizontales permet de doubler la vitesse de convergence du processus de décodage (il faut deux fois moins d'itérations avec un ordonnancement par couches horizontales pour atteindre des performances équivalentes à celles obtenues avec un ordonnancement par inondation). En

outre, l'empreinte mémoire d'un décodeur basé sur un ordonnancement par couches horizontales est plus faible que celle d'un décodeur basé sur un ordonnancement par inondation car il n'est pas nécessaire de stocker les messages $\alpha_{n,m}$. L'utilisation d'un code QC-LDPC permet en outre de simplifier le réseau de permutation du décodeur en exploitant les propriétés linéaires de l'opération de rotation.

[0103] L'algorithme 7 défini à la section 2.5.2 du document Ref1 décrit un exemple de processus itératif de décodage LDPC avec l'algorithme Min-Sum dans le cas d'un ordonnancement par couches horizontales. Les variables d'estimation a posteriori γ_n sont initialisées avec les variables d'estimation a priori (LLRs). Les messages $\beta_{m,n}$ sont initialisés à zéro. Ensuite, à chaque itération, les différentes couches sont traitées successivement. Pour chaque couche : les messages $\alpha_{n,m}$ sont calculés à partir des messages $\beta_{m,n}$ et des variables d'estimation a posteriori γ_n ; les messages $\beta_{m,n}$ sont calculés à partir des messages $\alpha_{n,m}$; les variables d'estimation a posteriori γ_n sont calculées à partir des messages $\beta_{m,n}$; un syndrome partiel peut alors être calculé à partir des variables d'estimation a posteriori γ_n.

[0104] La [Fig.4] illustre schématiquement un exemple de mise en œuvre d'un procédé 100 pour décoder un mot de code LDPC avec un décodeur présentant une architecture en couches horizontales.

[0105] Tel qu'illustré sur la [Fig.4], le procédé 100 comprend l'exécution d'une ou plusieurs itérations jusqu'à ce qu'un critère d'arrêt soit satisfait. Chaque itération comprend le traitement successif des couches de la matrice de parité H. Le traitement 110 d'une couche comprend :

[0106]
- un calcul 111 de messages de variable $\alpha_{n,m}$, pour les nœuds de variables VN_n impliqués dans ladite couche,
- un calcul 112 de messages de contrôle de parité $\beta_{m,n}$, pour les nœuds de contrôle de parité CN_m impliqués dans ladite couche,
- un calcul 113 des variables d'estimation a posteriori γ_n,
- un calcul 114 d'un syndrome partiel pour ladite couche.

[0107] Le calcul 111 d'un message de variable $\alpha_{n,m}$ est effectué pour chaque nœud de variable VN_n impliqué dans la couche en cours de traitement et pour chacun des nœuds de contrôle de parité CN_m connectés audit nœud de variable VN_n. Les messages $\alpha_{n,m}$ sont calculés à partir des valeurs courantes des variables d'estimation a posteriori γ_n et à partir des valeurs courantes des messages de contrôle de parité $\beta_{m,n}$. Ces valeurs courantes correspondent soit aux valeurs d'initialisation (pour la première itération) soit aux valeurs calculées lors de l'itération précédente. Par exemple, un message $\alpha_{n,m}$ est calculé tel que $\alpha_{n,m} = \gamma_n - \beta_{m,n}$.

[0108] Le calcul 112 d'un message de contrôle de parité $\beta_{m,n}$ est effectué pour chaque nœud de contrôle de parité CN_m impliqué dans la couche en cours de traitement et pour

chacun des nœuds de variable VN_n connectés audit nœud de contrôle de parité CN_m. Les messages $\beta_{m,n}$ sont calculés à partir des valeurs courantes des messages de variable $\alpha_{n,m}$. Par exemple, un message $\beta_{m,n}$ est calculé en considérant l'ensemble des messages $\alpha_{n',m}$ associés au nœud de contrôle de parité CN_m en excluant le message $\alpha_{n,m}$ associé au nœud de variable VN_n ; la valeur absolue d'un message $\beta_{m,n}$ est égale à la plus petite valeur absolue des messages $\alpha_{n',m}$ considérés ; le signe d'un message $\beta_{m,n}$ est égal au produit des signes des messages $\alpha_{n',m}$ considérés.

[0109] Le calcul 113 d'une valeur de la variable d'estimation a posteriori γ_n est effectué pour chaque bit du mot de code. Par exemple, les γ_n sont calculés à partir des valeurs courantes des messages de contrôle de parité $\beta_{m,n}$ et des valeurs courantes des messages de variable $\alpha_{n,m}$ de telle sorte que $\gamma_n = \alpha_{n,m} + \beta_{m,n}$.

[0110] Le calcul 114 d'un syndrome partiel pour la couche en cours de traitement est effectué en appliquant les équations de parité de ladite couche aux variables d'estimation a posteriori γ_n. Le syndrome partiel est alors un vecteur de taille L.

[0111] Le procédé 100 comporte, à la fin du traitement de chaque couche, une vérification 120 si l'itération est terminée ou non. L'itération est terminée lorsque toutes les couches ont été traitées.

[0112] A la fin d'une itération, le procédé 100 comporte une évaluation 130 d'un critère d'arrêt. Il est par exemple envisageable de considérer que le critère d'arrêt est satisfait lorsque tous les syndromes partiels calculés respectivement pour les différentes couches sont nuls.

[0113] La [Fig.5] illustre schématiquement un exemple de réalisation d'un décodeur 10 permettant de mettre en œuvre un procédé 100 de décodage LDPC tel que celui décrit en référence à la [Fig.4]. Il convient toutefois de noter qu'il existe dans la littérature de nombreuses architectures possibles pour l'implémentation de décodeurs LDPC présentant une structure en couches. Dans l'exemple illustré à la [Fig.5], le décodeur 10 comporte :

[0114]
- une mémoire tampon d'entrée 11 de type premier entré-premier sorti (« First In First Out » ou FIFO dans la littérature anglo-saxonne) pour mettre en mémoire une trame de données pendant qu'une autre trame de données est en cours de traitement,
- une unité d'alignement d'entrée 12 pour former des blocs de bits de données à décoder de la taille du facteur de parallélisation L,
- une mémoire 13 volatile (« Random Access Memory » ou RAM) ou non volatile (« Read-Only Memory » ou ROM) dans laquelle sont mémorisées des informations de configuration relative au code LDPC, comme par exemple la matrice de parité H à utiliser (qui peut être mémorisée sous toute forme adaptée),

- une mémoire 14 volatile dans laquelle sont mémorisés les valeurs courantes des variables d'estimation a posteriori γ_n,
- une mémoire 15 volatile dans laquelle sont mémorisés les valeurs courantes des messages de contrôle de parité $\beta_{m,n}$,
- une unité de traitement 16 configurée pour exécuter les itérations du processus de décodage, c'est-à-dire notamment pour mettre en œuvre le réseau de permutation du décodeur (opérations de décalage de la matrice identité), pour effectuer les calculs des variables d'estimation a posteriori γ_n, des messages $\alpha_{n,m}$ et $\beta_{m,n}$, des syndromes partiels, et pour déterminer si le critère d'arrêt est satisfait,
- un multiplexeur 19 pour aiguiller dans la mémoire 14 les valeurs des variables d'estimation a priori (pour la première itération) ou les valeurs des variables d'estimation a posteriori γ_n calculées par l'unité de traitement 16 (pour les itérations suivantes),
- une mémoire 17 volatile dans laquelle sont mémorisées les valeurs de décision dure (« hard decision » dans la littérature anglo-saxonne) des bits du mot de code,
- une unité d'alignement de sortie 18 pour adapter la taille des blocs de bits de données décodées à la taille attendue en sortie du décodeur 10.

[0115] Le décodeur 10 est par exemple implémenté sous la forme d'un circuit intégré spécifique de type ASIC (acronyme anglais pour « Application-Specific Integrated Circuit », ou un circuit intégré reprogrammable de type FPGA (acronyme anglais pour « Field-Programmable Gate Array »).

[0116] Le décodeur 10 est par exemple embarqué dans un dispositif récepteur d'une charge utile d'un satellite destiné à être placé en orbite autour de la Terre, ou dans un dispositif récepteur d'une station de communication au sol.

Critère d'arrêt :

[0117] Les solutions connues pour déterminer le critère d'arrêt ne permettent pas toujours d'obtenir un compromis idéal entre performance de décodage, débit des données, complexité de l'implémentation et consommation énergétique.

[0118] La solution simple consistant à vérifier à la fin d'une itération si tous les syndromes partiels calculés respectivement pour les différentes couches sont nuls conduit à des planchers de taux d'erreurs relativement élevés (il n'y a aucune garantie que les syndromes partiels soient satisfaits par un même mot de code car les variables d'estimation a posteriori γ_n sont mises à jour après le traitement de chaque couche).

[0119] La solution consistant à vérifier si les syndromes partiels des différentes couches sont tous nuls pour un nombre prédéterminé d'itérations successives n'est pas toujours satisfaisante non plus car cela peut entraîner une latence liée à une augmentation du

nombre d'itérations nécessaires pour satisfaire le critère d'arrêt.

[0120] Une solution particulière pour évaluer le critère d'arrêt est proposée ci-après. Dans cette solution, l'évaluation 130 du critère d'arrêt comprend une vérification si, pour une pluralité d'itérations successives, le nombre d'itérations pour lesquelles tous les syndromes partiels sont nuls auquel est retranché le nombre d'itérations pour lesquelles l'un au moins des syndromes partiels est non nul est supérieur ou égal à un seuil d'arrêt prédéterminé. Si c'est le cas, alors le critère d'arrêt peut être considéré comme satisfait.

[0121] Cette solution est relativement peu complexe et donc facile à implémenter. En outre, elle permet d'atteindre des planchers de taux d'erreurs plus bas par rapport à une approche classique de compteur. Cette solution permet en effet de filtrer les oscillations du compteur qui peuvent être observées pour des rapports signal sur bruit faibles (SNR pour « Signal to Noise Ratio »). Cette solution offre une meilleure robustesse pour les taux de codage faibles tout en fournissant une vitesse de convergence équivalente pour les autres cas. Cette solution permet également d'augmenter la vitesse de convergence pour les SNR faibles car il n'est plus nécessaire de surdimensionner le seuil d'arrêt pour obtenir un plancher de taux d'erreurs similaire à celui obtenu avec une approche classique de compteur.

[0122] Il convient de noter que d'autres conditions peuvent venir s'ajouter à l'évaluation 130 du critère d'arrêt, comme par exemple la condition selon laquelle un nombre minimal d'itérations a déjà été effectué.

[0123] La [Fig.6] décrit un mode particulier de mise en œuvre de l'évaluation 130 du critère d'arrêt basée sur cette solution. Dans ce mode particulier de mise en œuvre, un compteur est initialisé à zéro et, à la fin de chaque itération :

[0124]
- on vérifie (étape 131) si tous les syndromes partiels calculés pour les différentes couches au cours de l'itération qui vient de se terminer sont nuls,
- si l'un au moins des syndromes partiels est non nul, on décrémente (étape 133) le compteur d'une unité, sauf si le compteur est égal à zéro,
- si tous les syndromes partiels sont nuls, on incrémente (étape 132) le compteur,
- on vérifie (étape 134) si le compteur est supérieur ou égal au seuil d'arrêt (le critère d'arrêt est satisfait si c'est le cas).

[0125] Il existe bien entendu d'autres manières de mettre en œuvre cette solution. Par exemple, il est possible d'initialiser le compteur à une valeur prédéterminée non nulle, de décrémenter le compteur lorsque tous les syndromes partiels sont nuls, et d'incrémenter le compteur si l'un au moins des syndromes partiels n'est pas nul et si le compteur est strictement inférieur à sa valeur d'initialisation. Le critère d'arrêt est alors satisfait lorsque le compteur devient égal à zéro.

[0126] Lorsque le décodeur supporte différents taux de codage, la valeur du seuil d'arrêt

peut être prédéterminée en fonction du taux de codage utilisé (par exemple, plus le taux de codage est petit, et plus le seuil d'arrêt est élevé).

[0127] Les figures 7, 8 et 9 représentent des graphiques avec différentes courbes de taux d'erreurs de trame (FER pour « Frame Error Rate » en anglais) obtenues pour des valeurs de seuil d'arrêt égales à un (th = 1), trois (th = 3) et cinq (th = 5). Le taux d'erreur de trame (FER) est représenté en ordonnées, le rapport signal sur bruit (SNR) est représenté en abscisses (Es/N_0 représente un rapport entre l'énergie du signal Es et l'énergie du bruit N_0). Pour obtenir ces résultats, la méthode OMS est utilisée, les LLRs sont quantifiés sur six bits (« L6 »), les variables d'estimation a posteriori γ_n sont quantifiées sur neuf bits (« G9 ») et les messages $\beta_{m,n}$ sont quantifiés sur sept bits (« B7 »). Les résultats sont fournis pour un nombre maximal d'itérations fixé à vingt-cinq itérations (au-delà le processus de décodage est interrompu, en pratique cela signifie que le SNR est trop faible pour permettre un décodage avec le code utilisé).

[0128] La [Fig.7] correspond à un taux de codage égal à 9/10, la [Fig.8] correspond à un taux de codage égal à 1/2 et la [Fig.9] correspond à un taux de codage égal à 1/3. On peut observer sur ces figures qu'un plancher de taux d'erreurs inférieur à 10^{-9} est obtenu pour un seuil d'arrêt égal à trois pour les taux de codage 9/10 et 1/2. En revanche, pour le taux de codage 3/10 il est nécessaire d'utiliser un seuil d'arrêt égal à cinq pour obtenir un plancher de taux d'erreurs inférieur à 10^{-8} (et un plancher de taux d'erreurs inférieur à 10^{-9} peut être obtenu pour une quantification L6-G10-B8).

[0129] Il convient de noter que l'évaluation 130 du critère d'arrêt n'est pas nécessairement effectuée à chaque itération. L'évaluation 130 du critère d'arrêt peut par exemple être effectuée de façon périodique après un certain nombre d'itérations successives.

Méthode « Adapted Offset Min-Sum » (AOMS) :

[0130] Les méthodes utilisées dans l'art antérieur pour calculer les messages de contrôle de parité $\beta_{m,n}$ ne permettent pas toujours d'obtenir un compromis idéal entre performance de décodage, débit des données et complexité de l'implémentation.

[0131] C'est pourquoi une nouvelle méthode est proposée. Cette nouvelle méthode est nommée ci-après « Adapted Offset Min-Sum » ou AOMS (adaptation de la méthode « Offset Min-Sum »). La [Fig.10] décrit un exemple de mise en œuvre du calcul 112 d'un message de contrôle de parité $\beta_{m,n}$ avec la méthode AOMS. Le message de contrôle de parité $\beta_{m,n}$ est calculé pour un nœud de contrôle de parité CN_m et pour un nœud de variable VN_n auquel ledit nœud de contrôle de parité CN_m est connecté. Le calcul 112 comprend :

[0132]
- une détermination 141 d'une première plus petite valeur Min1 parmi les valeurs absolues des messages de variable $\alpha_{n',m}$ associées au nœud de contrôle de parité CN_m,
- une détermination 142 d'une deuxième plus petite valeur Min2 parmi les

valeurs absolues des messages de variable $\alpha_{n',m}$ associées au nœud de contrôle de parité CN_m,

- au moins une première comparaison 143 de la différence entre la deuxième plus petite valeur Min2 et la première plus petite valeur Min1 avec un premier seuil,
- une détermination 145 d'une valeur de correction parmi plusieurs valeurs possibles en fonction d'un résultat de la première comparaison,
- un calcul 146 du message de contrôle de parité $\beta_{m,n}$ en fonction de la première plus petite valeur Min1 et de la valeur de correction.

[0133] Dans l'exemple illustré à la [Fig.10], le calcul 112 comporte en outre une deuxième comparaison 144 (optionnelle) de la différence entre la deuxième plus petite valeur Min2 et la première plus petite valeur Min1 avec un deuxième seuil.

[0134] Le nombre de valeurs de correction possibles dépend du nombre de seuils (et donc du nombre de comparaisons) utilisés. Par exemple, avec une seule comparaison par rapport à un seuil, la valeur de correction est choisie entre deux valeurs possibles ; avec deux comparaisons par rapport à deux seuils distincts, la valeur de correction est choisie entre trois valeurs possibles ; etc.

[0135] Dans des modes particuliers de mise en œuvre, la première plus petite valeur Min1 et la deuxième plus petite valeur Min2 sont déterminées parmi toutes les valeurs absolues des messages de variable $\alpha_{n',m}$ associées au nœud de contrôle de parité CN_m. L'indice n' appartient alors à l'ensemble N(m) des indices i des nœuds de variables VN_i connectés au nœud de contrôle de parité CN_m.

[0136] Dans des modes particuliers de mise en œuvre, la première plus petite valeur Min1 et la deuxième plus petite valeur Min2 sont déterminées parmi les valeurs absolues des messages de variable $\alpha_{n',m}$ associées au nœud de contrôle de parité CN_m en excluant le message de variable $\alpha_{n,m}$ associé au nœud de variable VN_n. Autrement dit, Min1 et Min2 sont les deux plus petites valeurs parmi les valeurs absolues des messages de variable $\alpha_{n',m}$ associées au nœud de contrôle de parité CN_m avec l'indice n' appartenant à (N(m) – n). L'ensemble (N(m) – n) est l'ensemble N(m) privé de l'indice n. De telles dispositions permettent d'obtenir de meilleures performances en contrepartie d'une implémentation un peu plus complexe.

[0137] La valeur absolue du message de contrôle de parité $\beta_{m,n}$ est par exemple calculée en soustrayant la valeur de correction choisie à la première plus petite valeur Min1. Si la valeur obtenue est négative, la valeur du message de contrôle de parité $\beta_{m,n}$ est mise à zéro.

[0138] La [Fig.11] décrit schématiquement un exemple d'implémentation du calcul 112 d'un message de contrôle de parité $\beta_{m,n}$ avec la méthode AOMS. Dans l'exemple considéré et illustré à la [Fig.11], un soustracteur 21 fournit la différence s1 calculée

entre les valeurs Min2 et Min1. Un multiplexeur 22 fournit une valeur de correction choisie parmi deux valeurs possibles a1 et a2 en fonction d'une comparaison entre s1 et un seuil. Un soustracteur 24 fournit la différence entre Min1 et la valeur de correction choisie. Le résultat obtenu est alors mémorisé et il correspond à la valeur absolue du message de contrôle de parité $\beta_{m,n}$. Soustraire la valeur de correction revient à additionner le complément à deux de la valeur de correction. Le soustracteur 24 est configuré pour détecter un débordement (« underflow ») lors de la soustraction. Un débordement a lieu lorsque Min1 est inférieur à la valeur de correction. Si un débordement a lieu, une valeur de retenue (« carry out ») prend la valeur '0', sinon la valeur de retenue prend la valeur '1'. Si un débordement a lieu, alors la valeur de $\beta_{m,n}$ est mise à zéro. La réinitialisation de la valeur de $\beta_{m,n}$ à zéro est commandée par une négation, via la porte logique « NON » 25, de la valeur de retenue.

[0139] La [Fig.12] décrit schématiquement un deuxième exemple d'implémentation du calcul 112 d'un message de contrôle de parité $\beta_{m,n}$ avec la méthode AOMS. Dans l'exemple considéré et illustré à la [Fig.12], il y a deux comparaisons avec deux seuils distincts, et la valeur de correction à appliquer est choisie parmi trois valeurs possibles a1, a2 et a3.

[0140] Pour simplifier l'implémentation, il est avantageux que pour l'une au moins des comparaisons le seuil associé soit défini de telle sorte que la représentation décimale de sa valeur S puisse s'écrire sous la forme :

[0141] [Math.1]

$$S = 1 + \sum_{n=1}^{N_{LSB}-1} 2^n$$

[0142] où N_{LSB} est en entier positif (le seuil est alors défini par une valeur en base binaire dont seuls les N_{LSB} bits de poids faible sont égaux à '1'). En effet, dans ce cas la comparaison peut être réalisée par une porte « OU » ou par une porte « NON-OU » prenant en entrée les bits de poids forts au-delà des N_{LSB} bits de poids faible de la valeur de la différence entre Min2 et Min1.

[0143] Dans l'exemple considéré et illustré à la [Fig.12], le premier seuil est égal à un (N_{LSB} = 1). Le signal s2 correspond au deuxième bit de poids le plus faible de la différence calculée entre Min2 et Min1. Le deuxième seuil est égal à trois (N_{LSB} = 2). Le signal s3 correspond à la sortie d'une porte « NON-OU » 26 prenant en entrée les bits de poids forts au-delà des deux bits de poids faible de la valeur de la différence entre Min2 et Min1. Cela signifie que s3 vaut '1' si lesdits bits de poids forts sont tous nuls (et dans ce cas la différence entre Min2 et Min1 est inférieure ou égale au deuxième seuil). s3 vaut '0' si l'un au moins des bits de poids forts est non nul (ce qui signifie que la différence entre Min2 et Min1 est strictement supérieure au deuxième seuil).

[0144] Si s2 vaut '0' et s3 vaut '1', alors la différence entre Min2 et Min1 est inférieure ou

égale au premier seuil. Si s2 et s3 valent '1', alors la différence entre Min2 et Min1 est strictement supérieure au premier seuil et inférieure ou égale au deuxième seuil. Si s3 vaut '0', alors la différence entre Min2 et Min1 est strictement supérieure au deuxième seuil.

[0145] Une porte « OU » pourrait être utilisée à la place de la porte « NON OU » 26 en inversant la logique (dans ce cas s3 vaut '1' si l'un au moins des bits de poids forts est non nul, et s3 vaut '0' si les bits de poids forts sont tous nuls).

[0146] Le multiplexeur 27 est configuré pour déterminer une valeur de correction choisie parmi trois valeurs possibles a1, a2 et a3 en fonction des résultats s2, s3 des comparaisons. Par exemple, la valeur de correction a1 est choisie si la différence entre Min2 et Min1 est inférieure ou égale au premier seuil, la valeur de correction a2 est choisie si la différence entre Min2 et Min1 est strictement supérieure au premier seuil et inférieure ou égale au deuxième seuil, et sinon la valeur de correction a3 est choisie.

[0147] Lorsque le décodeur supporte différents taux de codage, les différentes valeurs possibles pour la valeur de correction et/ou les différentes valeurs de seuil peuvent être prédéterminées en fonction du taux de codage utilisé. Par exemple pour un taux de codage inférieur ou égal à 1/2 on utilise a1 = 3, a2 = 2 et a3 = 0. Pour un taux de codage supérieur à 1/2, on utilise a1 = a2 = 1 et a3 = 0.

[0148] Pour les taux de codage faibles, le fait d'utiliser deux seuils et trois valeurs de correction (au lieu d'un seuil et deux valeurs de correction) permet d'améliorer significativement les performances de décodage.

[0149] Les choix des valeurs de correction peuvent également dépendre de la stratégie de quantification des valeurs d'estimation a priori (LLRs).

[0150] Le graphique illustré à la [Fig.13] présente différentes courbes de taux d'erreurs de trame obtenus avec un décodeur utilisant un taux de codage égal à 1/2, avec différentes méthodes de calcul des messages $\beta_{m,n}$. Le taux d'erreur de trame (FER) est représenté en ordonnées, le rapport signal sur bruit est représenté en abscisses (Es/N_0). Les différentes méthodes considérées sont Amin* (une méthode de l'art antérieur assez proche de la méthode BP-SPA), OMS (méthode « Offset Min-Sum » présentant une unique valeur de correction), et AOMS. Dans l'exemple considéré, pour les méthodes OMS et AOMS, une représentation en virgule fixe est utilisée, les LLRs sont quantifiés sur six bits (« L6 »), les variables d'estimation a posteriori γ_n sont quantifiées sur neuf bits (« G9 ») et les messages $\beta_{m,n}$ sont quantifiés sur sept bits (« B7 »). Pour la méthode Amin*, une représentation en virgule flottante est utilisée (« float » ou « floating point » en anglais). Les résultats sont fournis pour un nombre maximal d'itérations fixé à vingt-cinq ou à cinquante.

[0151] On peut constater sur ce graphique que les performances obtenues avec la méthode AOMS sont relativement proches de celles obtenues avec la méthode Amin*. Pour un

taux d'erreurs de trame de l'ordre de 10^{-6}, la méthode Amin* présente un gain inférieur à 0,05 dB en termes de SNR par rapport à la méthode AOMS ; la méthode AOMS présente quant à elle un gain supérieur à 0,1 dB en termes de SNR par rapport à la méthode OMS.

[0152] La méthode AOMS pour le calcul des messages de contrôle de parité $\beta_{m,n}$ peut être utilisée en combinaison avec le critère d'arrêt spécifique dont un exemple de mise en œuvre est décrit en référence à la [Fig.6]. La méthode AOMS et le critère d'arrêt spécifique peuvent notamment être mis en œuvre dans le procédé 100 de décodage LDPC décrit à la [Fig.4].

[0153] Il convient toutefois de noter que la méthode AOMS peut également être mise en œuvre indépendamment du critère d'arrêt. Aussi, il n'est pas nécessaire que le processus de décodage LDPC dans lequel la méthode AOMS est utilisée soit basé sur un ordonnancement par couches. Il est par exemple possible d'utiliser la méthode AOMS pour le calcul 112 des messages de contrôle de parité $\beta_{m,n}$ dans un processus de décodage LDPC par inondation. A titre d'exemple, la [Fig.14] décrit un exemple de mise en œuvre d'un procédé 100 de décodage LDPC avec un ordonnancement par inondation. On peut noter qu'avec un ordonnancement par inondation, l'ordre du calcul 112 des messages de contrôle de parité $\beta_{m,n}$ et du calcul 111 des messages de variable $\alpha_{n,m}$ est inversé par rapport à un ordonnancement par couches. Dans un ordonnancement par inondation, le processus de décodage alterne de manière séquentielle le calcul de tous les nœuds de contrôle de parité CN_m et de tous les nœuds de variable VN_n. Outre les mémoires déjà décrites en référence à la [Fig.5], le décodeur 10 doit alors également prévoir une mémoire volatile pour mémoriser les valeurs courantes des messages de variables $\alpha_{n,m}$.

Mise à l'échelle des données :

[0154] Lorsque les données utilisées dans le processus de décodage sont quantifiées avec une représentation en virgule fixe et lorsque des taux de codage relativement faibles sont utilisés, la saturation des données (saturation des valeurs $\beta_{m,n}$ et/ou γ_n lorsqu'elles atteignent une valeur maximale prédéterminée) peut conduire à des planchers de taux d'erreurs (« planchers de quantification »). Le format de quantification des données doit donc être choisi avec soin dans le but d'abaisser le plancher de quantification tout en limitant la complexité d'implémentation matérielle et en préservant les performances de décodage.

[0155] Le graphique illustré à la [Fig.15] présente différentes courbes de taux d'erreurs de trame obtenus avec un décodeur utilisant un taux de codage égal à 3/10, avec différentes méthodes de calcul des messages $\beta_{m,n}$. Les résultats sont fournis pour un nombre maximal d'itérations fixé à cinquante itérations. Les différentes courbes permettent de comparer les résultats obtenus pour la méthode Amin* (en virgule

flottante), pour la méthode OMS avec une quantification L6-G9-B7, et pour la méthode AOMS avec d'une part une quantification L6-G9-B7 et d'autre part une quantification L6-G10-B8.

[0156] On peut observer des planchers de quantification plus ou moins sévères en fonction de la méthode et du taux de quantification utilisés. En particulier, avec la quantification L6-G9-B7, la méthode AOMS présente un plancher de taux d'erreurs relativement élevé par rapport à la méthode OMS pour les taux de codage faibles.

[0157] C'est pourquoi une méthode de « quantification à la volée » est proposée ci-après. La [Fig.16] représente schématiquement un exemple de mise en œuvre d'un procédé 100 de décodage LDPC similaire à celui décrit en référence à la [Fig.4], dans lequel a été ajoutée au moins une mise à l'échelle (« scaling » en anglais) des données.

[0158] Tel qu'illustré sur la [Fig.16], à la fin d'une itération, le procédé 100 comporte une évaluation 151 d'un critère pour une première mise à l'échelle des données. L'évaluation 151 du critère comporte une comparaison du nombre de saturations des messages de contrôle de parité $\beta_{m,n}$ et/ou des variables d'estimation a posteriori γ_n avec un seuil de saturation prédéterminé. Le critère est par exemple satisfait lorsque le nombre de saturations atteint le seuil de saturation. Lorsque le critère est satisfait, les messages de contrôle de parité $\beta_{m,n}$ et des variables d'estimation a posteriori γ_n sont « mis à l'échelle ». Une mise à l'échelle 152 correspond à attribuer à une valeur l'entier de même signe dont la valeur absolue est l'entier le plus proche supérieur à la valeur absolue de la valeur divisée par deux. De façon optionnelle, lorsque la méthode AOMS ou une autre méthode de type OMS ou NMS est utilisée, les valeurs de correction ou de normalisation peuvent également être mis à l'échelle.

[0159] Dans ce but, l'unité de traitement 16 du décodeur 10 implémente un compteur de saturations et un module de mise à l'échelle. De nombreux décodeurs LDPC conventionnels implémentent déjà des modules de saturation. Aussi, le coût lié à l'implémentation d'un compteur du nombre de saturations est relativement faible. Le coût lié à l'implémentation d'un module de mise à l'échelle est plus important mais il reste largement acceptable.

[0160] Il est à noter qu'une variable d'estimation a posteriori γ_n peut être utilisée plusieurs fois au cours d'une même itération. La mise à l'échelle de cette variable γ_n ne doit toutefois être effectuée qu'une seule fois lorsqu'une mise à l'échelle est nécessaire (à la première lecture de la variable γ_n au cours de l'itération considérée). Pour cela on peut par exemple, pour chaque variable γ_n, mémoriser un bit d'information indiquant s'il s'agit de la première lecture de ladite variable γ_n pour l'itération en cours.

[0161] Lorsque le décodeur supporte différents taux de codage, le seuil de saturation peut avantageusement être prédéterminé en fonction du taux de codage utilisé.

[0162] Tel qu'illustré sur la [Fig.16], et de façon optionnelle, le procédé 100 peut aussi

comporter une évaluation 153 d'un critère pour au moins une mise à l'échelle 152 supplémentaire. Le critère est par exemple satisfait après un nombre prédéterminé d'itérations successives après que la première mise à l'échelle a eu lieu. D'autres mises à l'échelle supplémentaires peuvent ensuite éventuellement être opérées après un nombre prédéterminé d'itérations successives après la dernière mise à l'échelle.

[0163] Lorsque le décodeur supporte différents taux de codage, le nombre prédéterminé d'itérations successives après lesquelles il convient de faire une mise à l'échelle supplémentaire peut avantageusement être prédéterminé en fonction du taux de codage utilisé.

[0164] Le graphique illustré à la [Fig.17] est similaire à celui décrit en référence à la [Fig.15] avec une courbe supplémentaire (« AOMS-scal ») correspondant à la méthode AOMS avec une quantification L6-G9-B7 et avec une mise à l'échelle des messages de contrôle de parité $\beta_{m,n}$ et des variables d'estimation a posteriori γ_n. Pour obtenir cette courbe, le seuil de saturation a été fixé à 2500 messages de contrôle de parité $\beta_{m,n}$ saturés (soit environ 1,6% du nombre de messages de contrôle de parité $\beta_{m,n}$ calculés par itération), et le nombre d'itérations successives après lesquelles une mise à l'échelle supplémentaire doit être effectuée a été fixé à quatre. Il apparaît sur ce graphique que le plancher de taux d'erreurs pour la méthode AOMS avec une quantification L6-G9-B7 est significativement abaissé par la méthode de mise à l'échelle des données. On peut toutefois noter une légère baisse de performance en termes de SNR au niveau de la cascade de la courbe (« waterfall » en anglais). La méthode de mise à l'échelle des données permet d'obtenir avec une quantification L6-G9-B7 des performances en termes de plancher de taux d'erreurs comparables à celle d'une quantification L6-G10-B8. Cela permet un gain significatif sur l'empreinte mémoire du décodeur au prix d'un surcoût d'implémentation relativement faible.

[0165] La mise à l'échelle des données peut être utilisée en combinaison avec la méthode AOMS et avec le critère d'arrêt spécifique présentés précédemment. La mise à l'échelle des données, la méthode AOMS et le critère d'arrêt spécifique peuvent notamment être mis en œuvre en combinaison dans le procédé 100 de décodage LDPC décrit à la [Fig.16].

[0166] Il convient toutefois de noter que la méthode de mise à l'échelle peut également être mis en œuvre indépendamment de la méthode AOMS et/ou indépendamment du critère d'arrêt. Aussi, il n'est pas nécessaire que le processus de décodage LDPC dans lequel la méthode de mise à l'échelle est utilisée soit basé sur un ordonnancement par couches. Il est par exemple possible d'utiliser la méthode de mise à l'échelle des données dans un processus de décodage LDPC par inondation. A titre d'exemple, la [Fig.18] décrit un exemple de mise en œuvre d'un procédé 100 de décodage LDPC avec un ordonnancement par inondation et avec une mise à l'échelle des données.

[0167] La description ci-avant illustre clairement que, par ses différentes caractéristiques et leurs avantages, la présente invention atteint les objectifs fixés. En particulier, les différentes solutions proposées (le critère d'arrêt spécifique, la méthode de calcul « Adapted Min-Sum », et la méthode de mise à l'échelle des données) permettent d'obtenir de nouveaux compromis en termes de taux d'erreurs, de complexité d'implémentation, de débit des données, et de consommation énergétique.

[0168] Le critère d'arrêt permet avantageusement d'améliorer la robustesse du décodage à des taux de codage faibles. Il permet également de réduire le nombre d'itérations nécessaires pour décoder un mot de code, ce qui permet d'augmenter le débit moyen du décodage et de réduire la latence et la consommation énergétique du décodeur. La méthode AOMS permet d'améliorer les performances de décodage d'un mot de code par rapport à une méthode conventionnelle de type OMS. La méthode de mise à l'échelle des données permet quant à elle d'abaisser le plancher d'erreurs à des taux d'erreurs de trame particulièrement bas. La complexité introduite par ces différentes méthodes dans le processus de décodage reste largement acceptable au regard des améliorations qu'elles apportent.

[0169] Chacune des différentes méthodes peut être utilisée seule ou en combinaison avec les autres. Le critère d'arrêt est spécifique à un ordonnancement par couches, mais la méthode AOMS et la méthode de mise à l'échelle des données peuvent s'appliquer aussi bien à un ordonnancement par couches qu'à un ordonnancement par inondation.

[0170] L'invention a été décrite dans le cadre d'un décodeur LDPC pour des communications spatiales, et plus particulièrement pour des communications optiques à haut-débit. Rien n'empêcherait toutefois d'appliquer tout ou partie des méthodes proposées par l'invention à des décodeurs LDPC visant d'autres applications.

Revendications

[Revendication 1] Procédé (100) pour décoder un mode de code avec un décodeur (10) de code de contrôle de parité de faible densité, dit code LDPC, ledit code LDPC étant défini par une matrice de parité (H) binaire de taille M x N, M et N étant des entiers positifs, la matrice de parité (H) correspondant à une représentation d'un graphe bipartite (G) comprenant des connexions entre M nœuds de contrôle de parité (CN_m) et N nœuds de variable (VN_n), chaque ligne de la matrice de parité (H) correspondant à une équation de parité associée à un nœud de contrôle de parité (CN_m), chaque colonne de la matrice de parité (H) correspondant à une variable associée à un nœud de variable (VN_n), chaque élément non nul de la matrice de parité (H) correspondant à une connexion entre un nœud de contrôle de parité (CN_m) et un nœud de variable (VN_n), le mot de code à décoder correspondant à un ensemble de valeurs prises respectivement par lesdites variables, le procédé (100) comprenant l'exécution d'une ou plusieurs itérations jusqu'à ce qu'un critère d'arrêt soit satisfait, chaque itération comprenant :

- un calcul (111) de messages de variable ($\alpha_{n,m}$), pour les différents nœuds de variable (VN_n), à partir de messages de contrôle de parité ($\beta_{m,n}$),
- un calcul (112) de messages de contrôle de parité ($\beta_{m,n}$), pour les différents nœuds de contrôle de parité (CN_m), à partir des messages de variable ($\alpha_{n,m}$),
- un calcul (113) de variables d'estimation a posteriori (γ_n) à partir des messages de contrôle de parité ($\beta_{m,n}$),

caractérisé en ce que pour chaque nœud de contrôle de parité (CN_m) et pour chaque nœud de variable (VN_n) auquel ledit nœud de contrôle de parité (CN_m) est connecté, le calcul (112) d'un message de contrôle de parité ($\beta_{m,n}$) comprend :

- une détermination (141) d'une première plus petite valeur (Min1) parmi les valeurs absolues des messages de variable ($\alpha_{n',m}$) associées audit nœud de contrôle de parité (CN_m),
- une détermination (142) d'une deuxième plus petite valeur (Min2) parmi les valeurs absolues des messages de variable ($\alpha_{n',m}$) associées audit nœud de contrôle de parité (CN_m),

- au moins une première comparaison (143) de la différence entre la deuxième plus petite valeur (Min2) et la première plus petite valeur (Min1) avec un premier seuil,
- une détermination (145) d'une valeur de correction parmi au moins deux valeurs possibles (a1, a2) en fonction d'un résultat de la première comparaison,
- un calcul (146) du message de contrôle de parité ($\beta_{m,n}$) en fonction de la première plus petite valeur (Min1) et de la valeur de correction.

[Revendication 2] Procédé (100) selon la revendication 1 dans lequel la première plus petite valeur (Min1) et la deuxième plus petite valeur (Min2) sont déterminées parmi les valeurs absolues des messages de variable ($\alpha_{n',m}$) associées audit nœud de contrôle de parité (CN_m) en excluant le message de variable ($\alpha_{n,m}$) associé audit nœud de variable (VN_n).

[Revendication 3] Procédé (100) selon l'une quelconque des revendications 1 à 2 dans lequel le calcul (112) d'un message de contrôle de parité ($\beta_{m,n}$) comprend au moins une deuxième comparaison (144) de la différence entre la deuxième plus petite valeur (Min2) et la première plus petite valeur (Min1) avec un deuxième seuil, et la détermination de la valeur de correction est déterminée parmi au moins trois valeurs possibles (a1, a2, a3) en fonction des résultats de la première comparaison et de la deuxième comparaison.

[Revendication 4] Procédé (100) selon la revendication 3 dans lequel l'un au moins parmi le premier seuil et le deuxième seuil est défini de telle sorte que la représentation décimale de sa valeur S puisse s'écrire sous la forme :

$$S = 1 + \sum_{n=1}^{N_{LSB}-1} 2^n$$

où N_{LSB} est en entier positif.

[Revendication 5] Procédé (100) selon l'une quelconque des revendications 1 à 4 dans lequel le décodeur (10) supporte différents taux de codage et les valeurs possibles pour la valeur de correction sont définies en fonction du taux de codage utilisé.

[Revendication 6] Procédé (100) selon l'une quelconque des revendications 1 à 5 dans lequel la matrice de parité (H) présente une structure en couches horizontales, chaque couche correspondant à une ou plusieurs lignes consécutives de la matrice de parité (H), chaque couche présentant un seul élément non nul pour une variable donnée.

[Revendication 7] Procédé (100) selon l'une quelconque des revendications 1 à 6 dans lequel le code LDPC est un code quasi-cyclique, la matrice de parité (H) étant obtenue en étendant une matrice de base (B) de taille R x C par un facteur d'expansion Z, Z étant un entier positif, chaque élément de la matrice de base (B) étant remplacé par une matrice de taille Z x Z correspondant soit à une matrice nulle, soit à un décalage d'une matrice identité, la matrice de parité (H) comportant R x Z lignes et C x Z colonnes.

[Revendication 8] Procédé (100) selon la revendication 7 en combinaison avec la revendication 6 dans lequel chaque couche correspond aux Z lignes de la matrice de parité (H) correspondant à une ligne de la matrice de base (B).

[Revendication 9] Procédé (100) selon l'une quelconque des revendications 1 à 8 dans lequel, lorsque la valeur calculée d'un message de contrôle de parité ($\beta_{m,n}$) ou d'une variable d'estimation a posteriori (γ_n) dépasse une valeur de saturation prédéterminée, ladite valeur calculée est saturée à ladite valeur de saturation, et à la fin d'une itération, lorsqu'un nombre de saturations des messages de contrôle de parité ($\beta_{m,n}$) et/ou des variables d'estimation a posteriori (γ_n) atteint un seuil de saturation prédéterminé, le procédé (100) comprend au moins une première mise à l'échelle (152) des messages de contrôle de parité ($\beta_{m,n}$) et des variables d'estimation a posteriori (γ_n), une mise à l'échelle correspondant à attribuer à une valeur l'entier de même signe dont la valeur absolue est l'entier le plus proche supérieur à la valeur absolue de la valeur divisée par deux.

[Revendication 10] Procédé (100) selon la revendication 9 dans lequel ladite première mise à l'échelle (152) comprend également une mise à l'échelle des valeurs de correction possibles.

[Revendication 11] Décodeur (10) de code de contrôle de parité de faible densité, dit code LDPC, ledit code LDPC étant défini par une matrice de parité (H) binaire de taille M x N, M et N étant des entiers positifs, la matrice de parité (H) correspondant à une représentation d'un graphe bipartite (G) comprenant des connexions entre M nœuds de contrôle de parité (CN_m) et N nœuds de variable (VN_n), chaque ligne de la matrice de parité (H) correspondant à une équation de parité associée à un nœud de contrôle de parité (CN_m), chaque colonne de la matrice de parité (H) correspondant à une variable associée à un nœud de variable (VN_n), chaque élément non nul de la matrice de parité (H) correspondant à une

connexion entre un nœud de contrôle de parité (CN_m) et un nœud de variable (VN_n), un mot de code à décoder correspondant à un ensemble de valeurs prises respectivement par lesdites variables, le décodeur (10) comportant une unité de traitement (16) configurée pour exécuter une ou plusieurs itérations jusqu'à ce qu'un critère d'arrêt soit satisfait et, à chaque itération, pour :

- calculer des messages de variable ($\alpha_{n,m}$), pour les différents nœuds de variables, à partir de messages de contrôle de parité ($\beta_{m,n}$),
- calculer des messages de contrôle de parité ($\beta_{m,n}$), pour les différents nœuds de contrôle de parité, à partir des messages de variable ($\alpha_{m,n}$),
- calculer des variables d'estimation a posteriori (γ_n) à partir des messages de contrôle de parité ($\beta_{m,n}$),

caractérisé en ce que pour chaque nœud de contrôle de parité (CN_m) et pour chaque nœud de variable (VN_n) auquel ledit nœud de contrôle de parité (CN_m) est connecté, pour calculer un message de contrôle de parité ($\beta_{m,n}$), l'unité de traitement (16) est configurée pour :

- déterminer une première plus petite valeur (Min1) parmi les valeurs absolues des messages de variable ($\alpha_{n',m}$) associées audit nœud de contrôle de parité (CN_m),
- déterminer une deuxième plus petite valeur (Min2) parmi les valeurs absolues des messages de variable ($\alpha_{n',m}$) associées audit nœud de contrôle de parité (CN_m),
- faire au moins une première comparaison de la différence entre la deuxième plus petite valeur (Min2) et la première plus petite valeur (Min1) avec un premier seuil,
- déterminer une valeur de correction parmi au moins deux valeurs possibles (a1, a2) en fonction d'un résultat de la première comparaison,
- calculer le message de contrôle de parité ($\beta_{m,n}$) en fonction de la première plus petite valeur (Min1) et la valeur de correction.

[Revendication 12] Décodeur (10) selon la revendication 11 dans lequel la première plus petite valeur (Min1) et la deuxième plus petite valeur (Min2) sont dé-

terminées parmi les valeurs absolues des messages de variable associées ($\alpha_{n',m}$) audit nœud de contrôle de parité (CN_m) en excluant le message de variable ($\alpha_{n,m}$) associé audit nœud de variable (VN_n).

[Revendication 13] Décodeur (10) selon l'une quelconque des revendications 11 à 12 dans lequel, pour calculer un message de contrôle de parité ($\beta_{m,n}$), l'unité de traitement (16) est en outre configurée pour :

- faire au moins une deuxième comparaison de la différence entre la deuxième plus petite valeur (Min2) et la première plus petite valeur (Min1) avec un deuxième seuil,
- déterminer la valeur de correction parmi au moins trois valeurs possibles (a1, a2, a3) en fonction des résultats de la première comparaison et de la deuxième comparaison.

[Revendication 14] Décodeur (10) selon la revendication 13 dans lequel, pour l'une au moins des comparaisons parmi la première comparaison et la deuxième comparaison, le seuil est défini de telle sorte que la représentation décimale de sa valeur S puisse s'écrire sous la forme :

$$S = 1 + \sum_{n=1}^{N_{LSB}-1} 2^n$$

où N_{LSB} est en entier positif, et la comparaison est réalisée par une porte « OU » ou une porte « NON-OU » prenant en entrée les bits de poids forts au-delà des N_{LSB} bits de poids faible de la valeur de la différence entre la deuxième plus petite valeur et la première plus petite valeur.

[Revendication 15] Décodeur (10) selon l'une quelconque des revendications 11 à 14 dans lequel l'unité de traitement (16) est configurée pour supporter différents taux de codage et les valeurs possibles pour la valeur de correction sont définies en fonction du taux de codage utilisé.

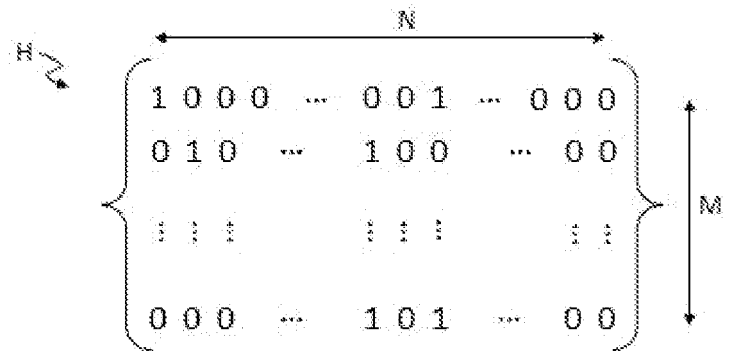
[Revendication 16] Décodeur (10) selon l'une quelconque des revendications 11 à 15 dans lequel, lorsque la valeur calculée d'un message de contrôle de parité ($\beta_{m,n}$) ou d'une variable d'estimation a posteriori (γ_n) dépasse une valeur de saturation prédéterminée, ladite valeur calculée est saturée à ladite valeur de saturation, et à la fin d'une itération, lorsqu'un nombre de saturations des messages de contrôle de parité ($\beta_{m,n}$) et/ou des variables d'estimation a posteriori (γ_n) atteint un seuil de saturation prédéterminé, l'unité de traitement (16) est configurée pour faire au moins une première mise à l'échelle des messages de contrôle de parité ($\beta_{m,n}$) et des variables d'estimation a posteriori (γ_n), une mise à l'échelle cor-

respondant à attribuer à une valeur l'entier de même signe dont la valeur absolue est l'entier le plus proche supérieur à la valeur absolue de la valeur divisée par deux.

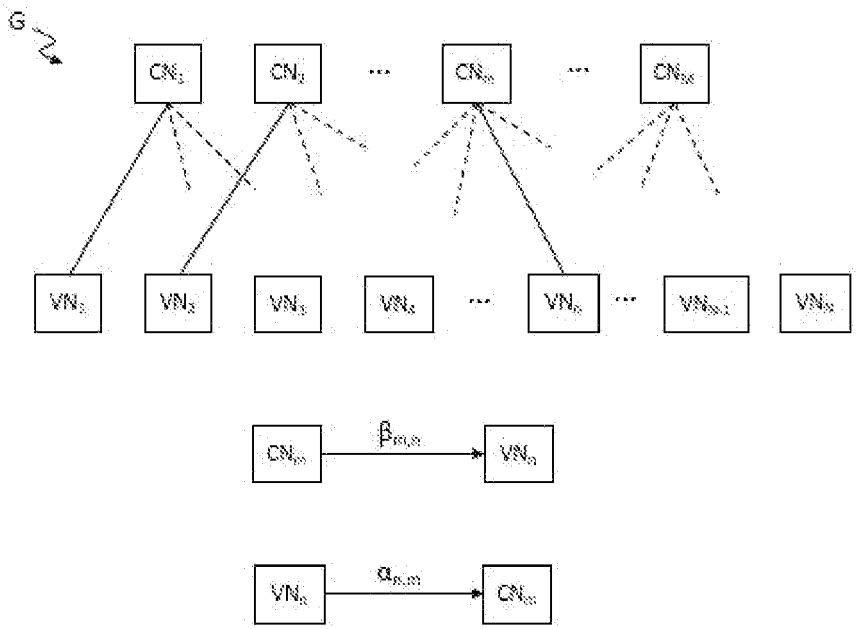
[Revendication 17] Décodeur (10) selon la revendication 16 dans lequel, pour effectuer ladite première mise à l'échelle (152), l'unité de traitement est en outre configurée pour mettre à l'échelle les valeurs de correction possibles.

[Revendication 18] Charge utile d'un satellite comportant un décodeur (10) selon l'une quelconque des revendications 11 à 17.

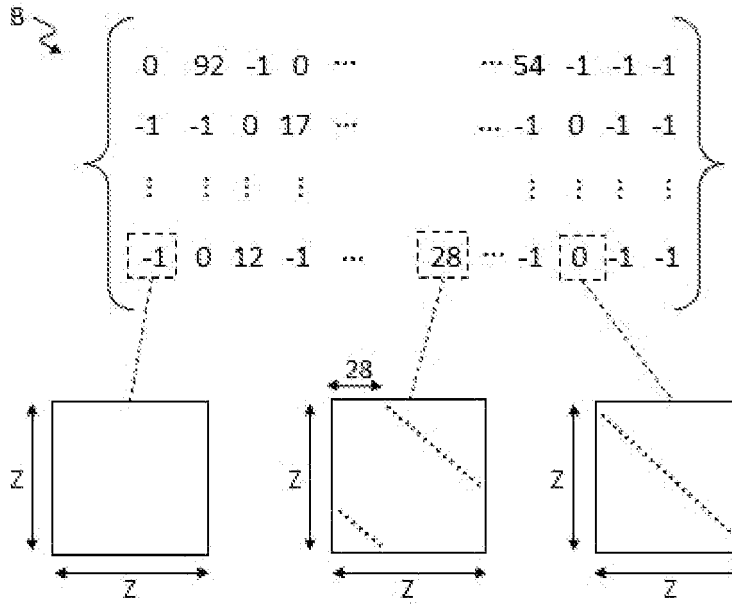
[Fig. 1]



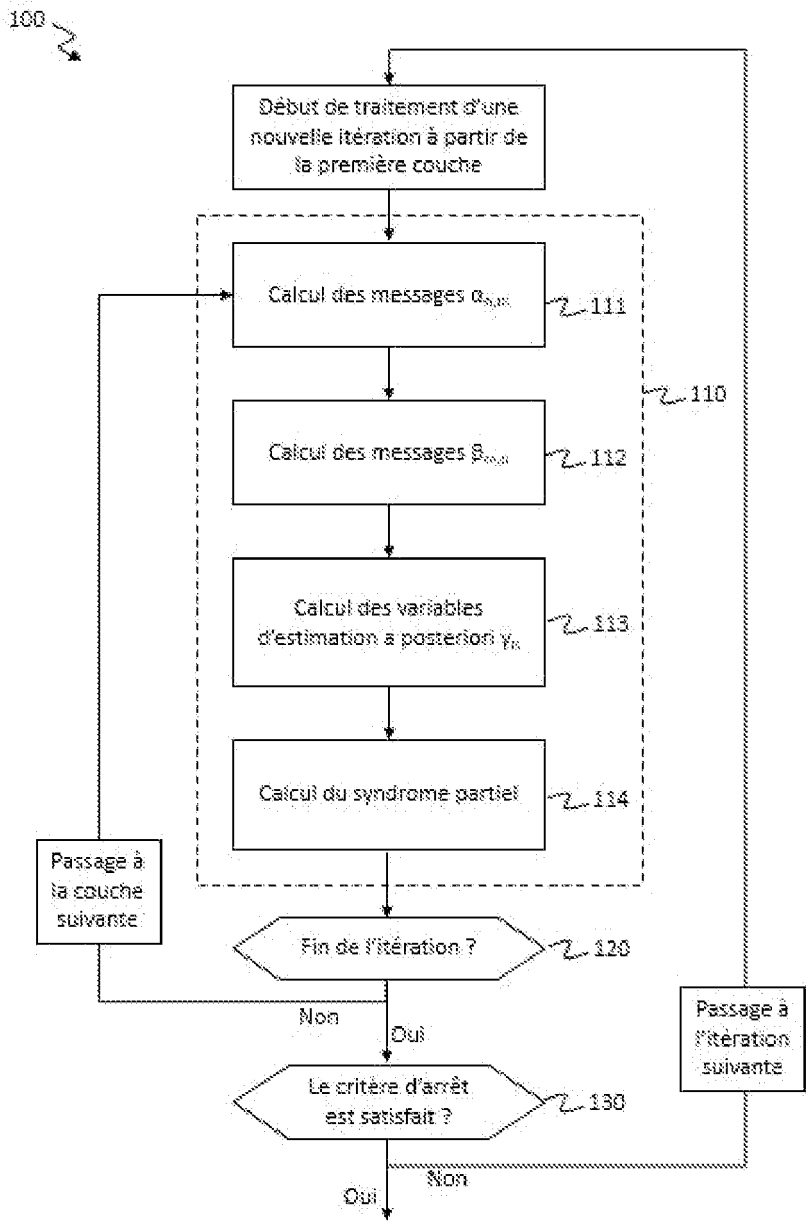
[Fig. 2]



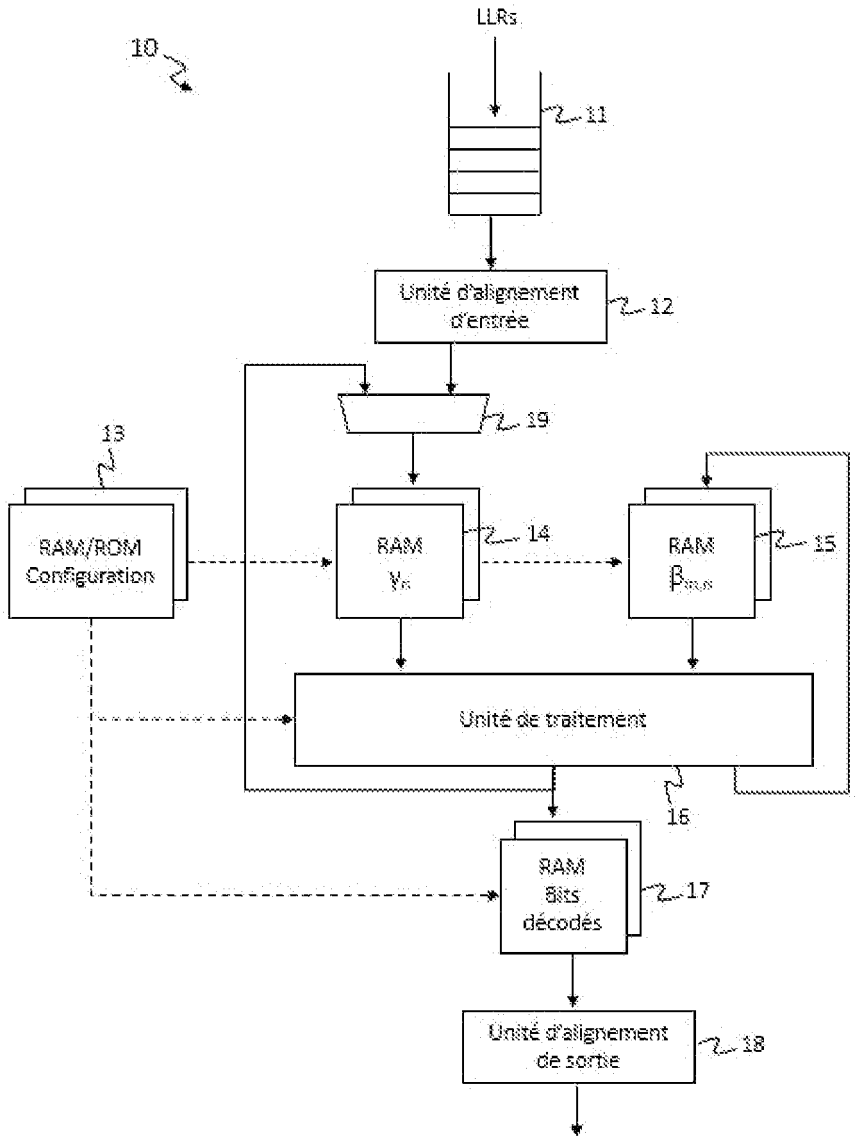
[Fig. 3]



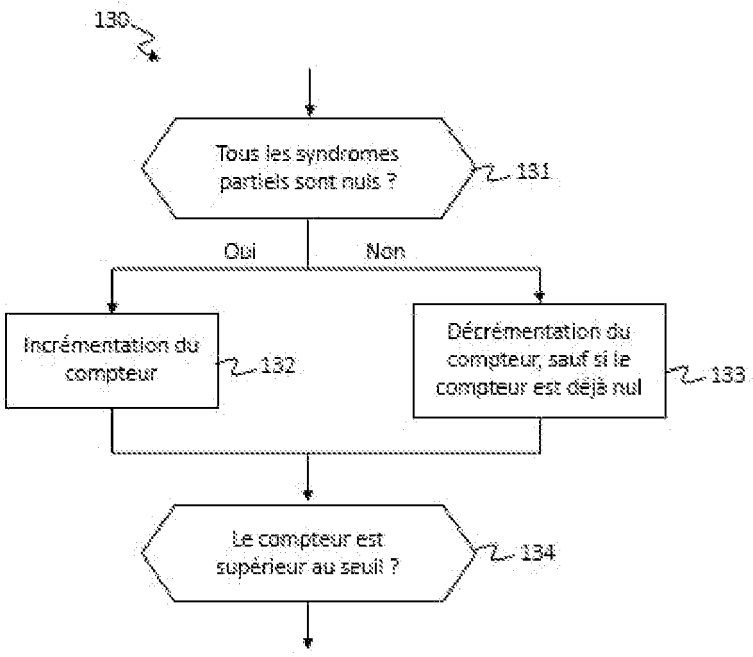
[Fig. 4]


100
Début de traitement d'une nouvelle itération à partir de la première couche
Calcul des messages $\alpha_{n,m}$
111
Calcul des messages $\beta_{n,m}$
112
Calcul des variables d'estimation a posteriori γ_n
113
Calcul du syndrome partiel
114
110
Passage à la couche suivante
Fin de l'itération ?
120
Non
Oui
Passage à l'itération suivante
Le critère d'arrêt est satisfait ?
130
Non
Oui

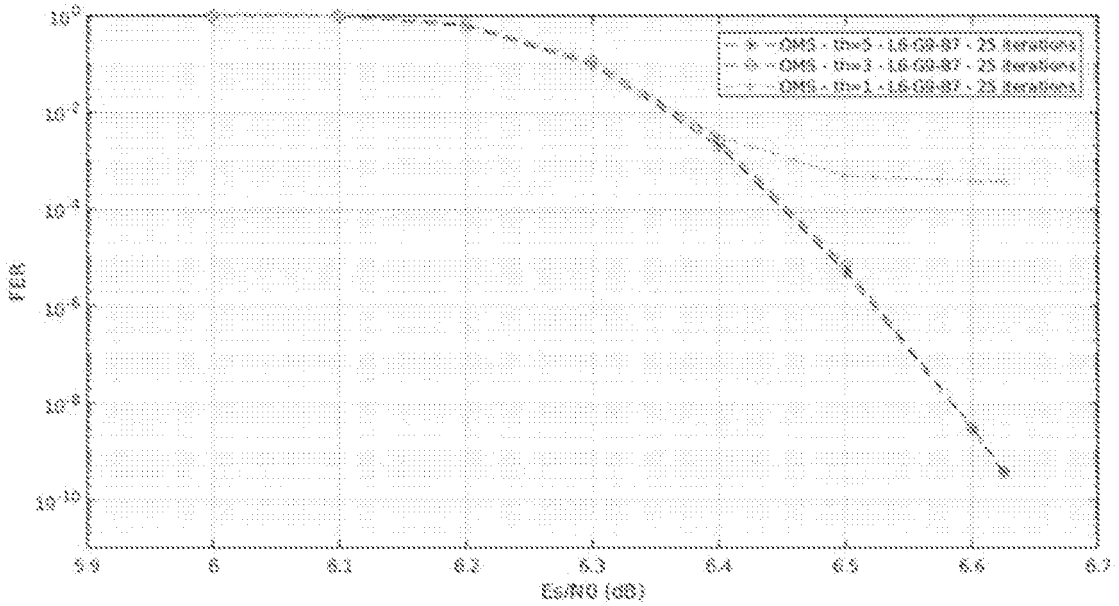
[Fig. 5]


LLRs
10
11
Unité d'alignement d'entrée
12
19
13
RAM/ROM Configuration
RAM γ_k
14
RAM $\beta_{k,s}$
15
Unité de traitement
16
RAM Bits décodés
17
Unité d'alignement de sortie
18

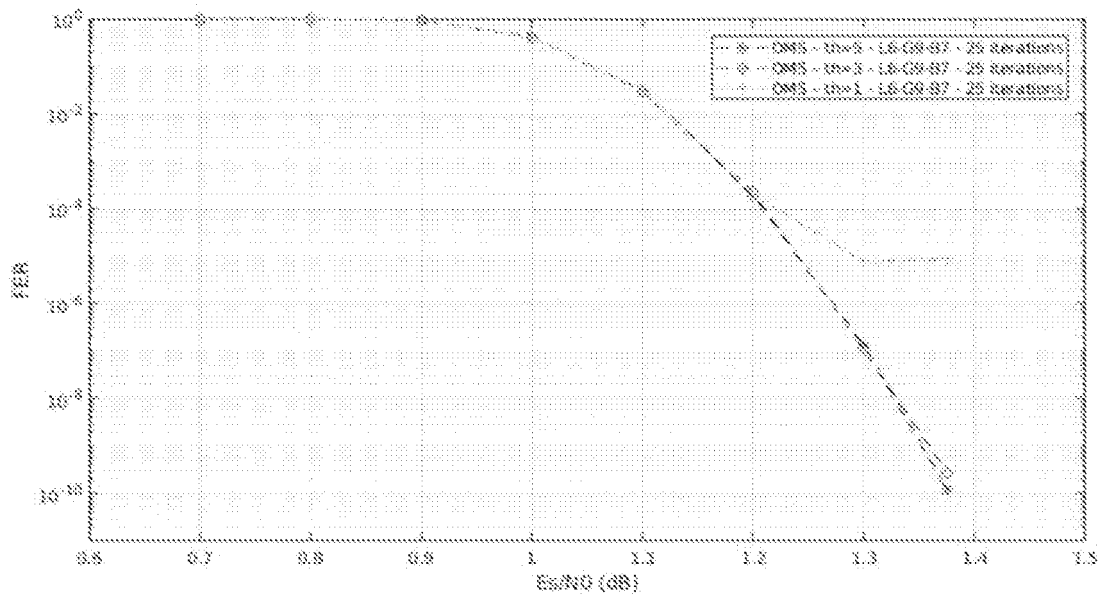
[Fig. 6]


130
Tous les syndromes partiels sont nuls ?
131
Oui
Non
Incrémentation du compteur
132
Décrémentation du compteur, sauf si le compteur est déjà nul
133
Le compteur est supérieur au seuil ?
134

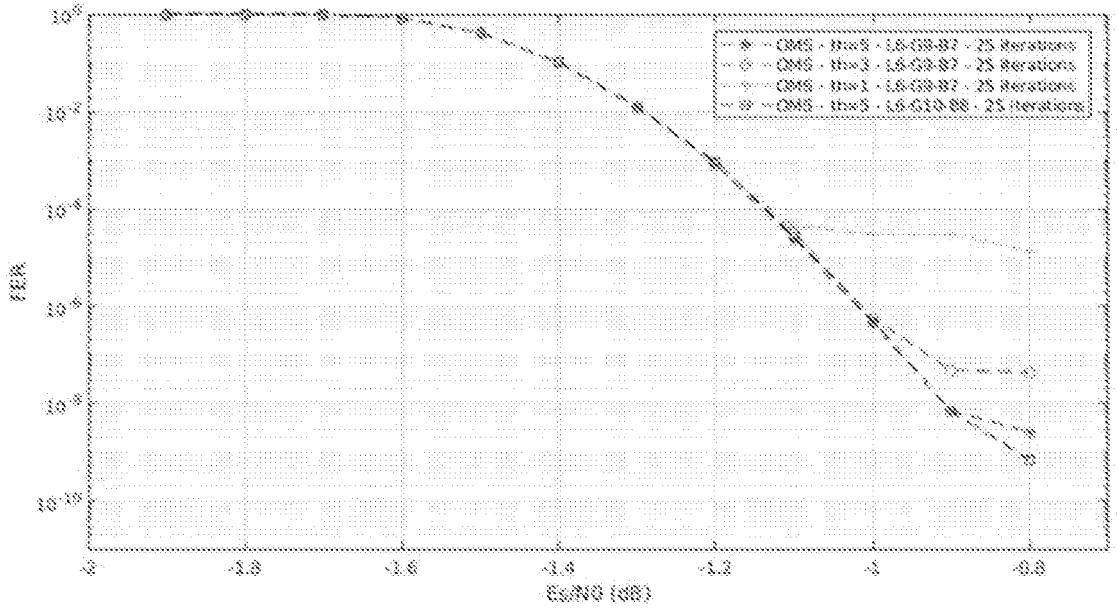
[Fig. 7]


OMS - th=5 - LB-GB-87 - 25 iterations
OMS - th=3 - LB-GB-87 - 25 iterations
OMS - th=1 - LB-GB-87 - 25 iterations
FER
Es/N0 (dB)

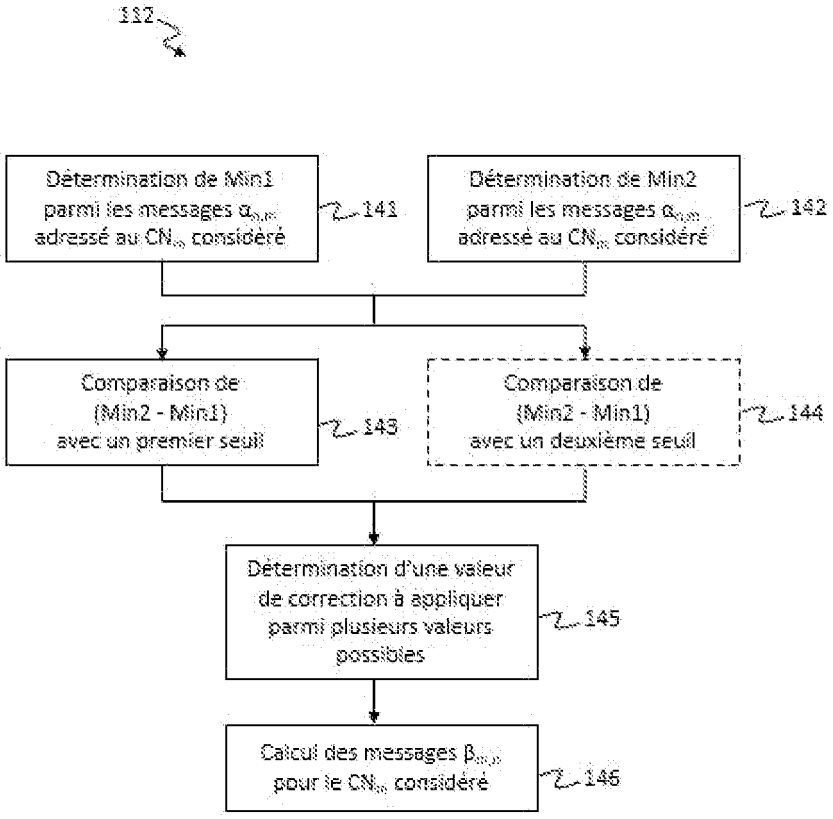
[Fig. 8]


OMS - th=5 - LB-GB-87 - 25 iterations
OMS - th=3 - LB-GB-87 - 25 iterations
OMS - th=1 - LB-GB-87 - 25 iterations
FER
Es/N0 (dB)

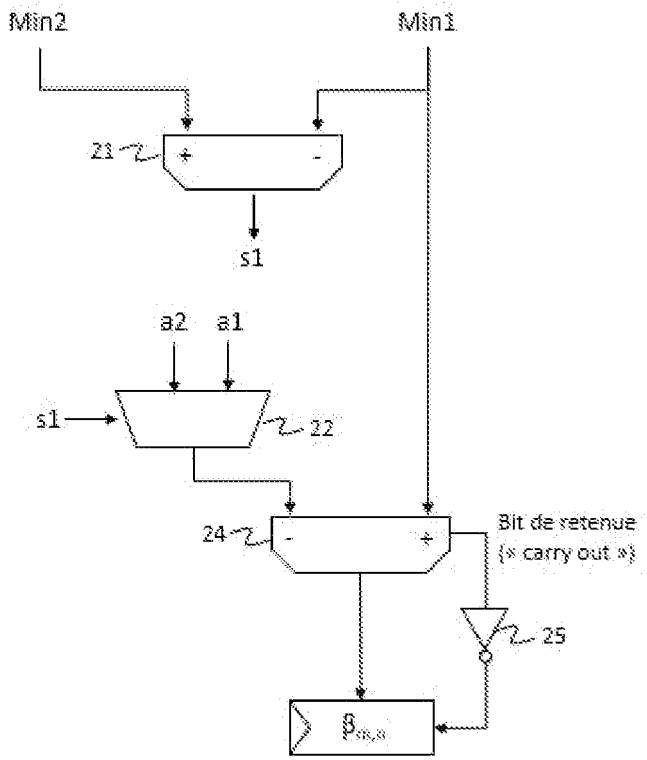
[Fig. 9]


CMS - It=5 - LS-GS-8/7 - 25 Iterations
CMS - It=3 - LS-GS-8/7 - 25 Iterations
CMS - It=1 - LS-GS-8/7 - 25 Iterations
CMS - It=5 - LS-GS10-8/8 - 25 Iterations
FER
Es/N0 (dB)

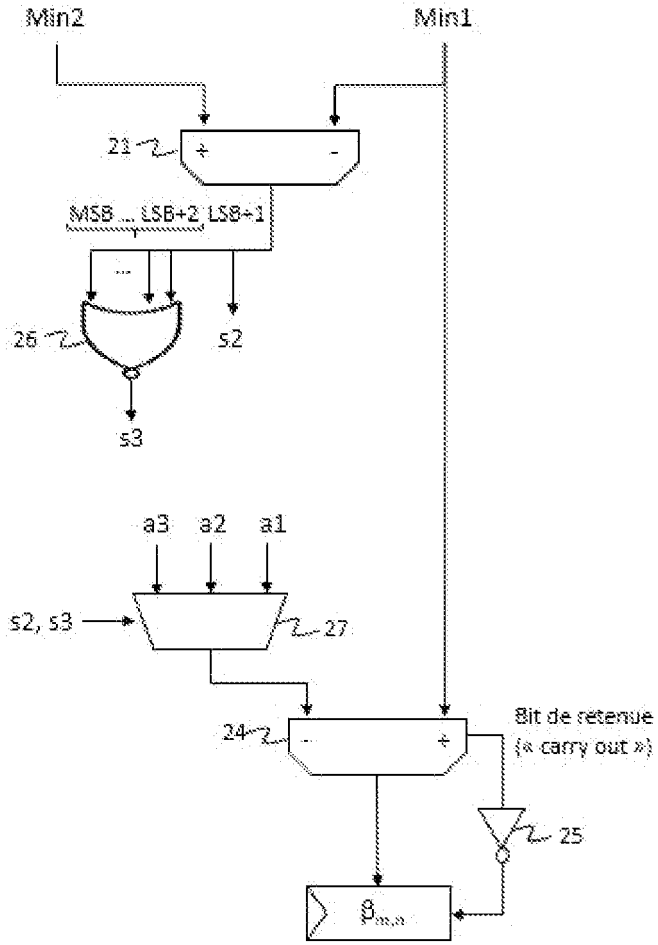
[Fig. 10]


112
Détermination de Min1 parmi les messages $\alpha_{n,m}$ adressé au CN_m considéré
141
Détermination de Min2 parmi les messages $\alpha_{n,m}$ adressé au CN_m considéré
142
Comparaison de (Min2 - Min1) avec un premier seuil
143
Comparaison de (Min2 - Min1) avec un deuxième seuil
144
Détermination d'une valeur de correction à appliquer parmi plusieurs valeurs possibles
145
Calcul des messages $\beta_{m,n}$ pour le CN_m considéré
146

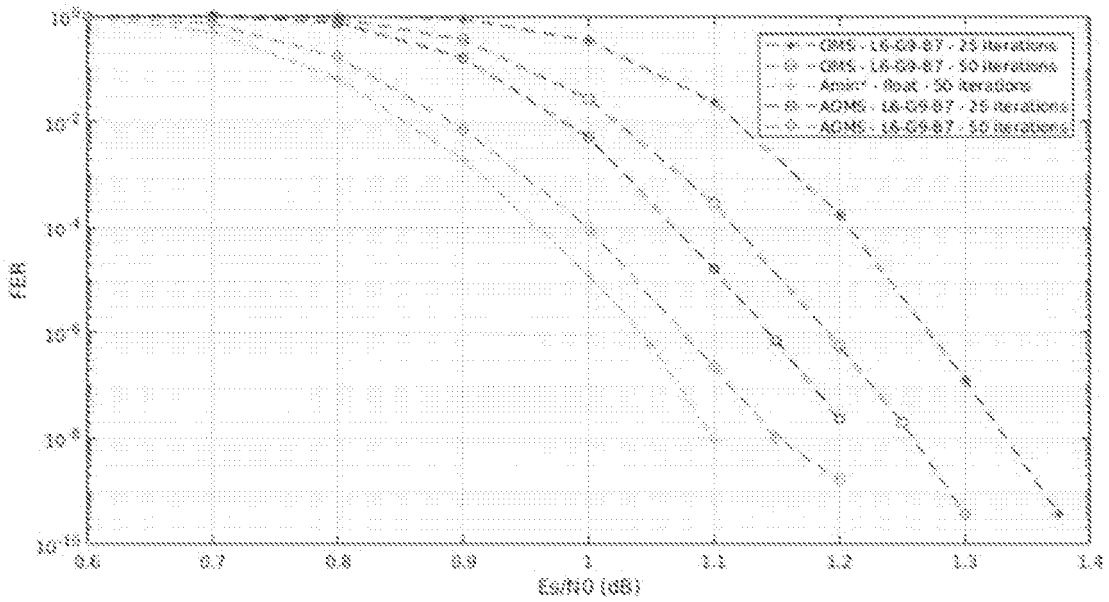
[Fig. 11]


Min2
Min1
21
+
-
s1
a2
a1
s1
22
24
-
+
Bit de retenue
(« carry out »)
25
$\beta_{m,n}$

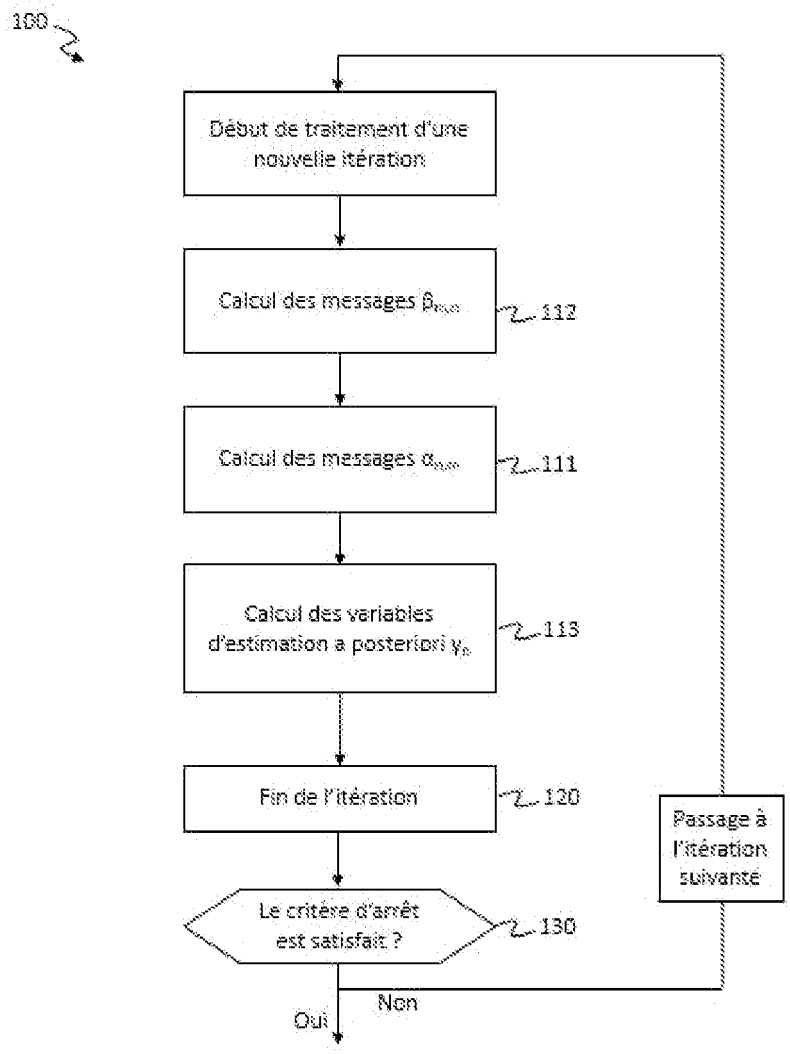
[Fig. 12]


Min2
Min1
21
+
-
MSB ... LSB+2
LSB+1
...
26
s2
s3
a3
a2
a1
s2, s3
27
24
-
+
Bit de retenue
(« carry out »)
25
$\beta_{m,n}$

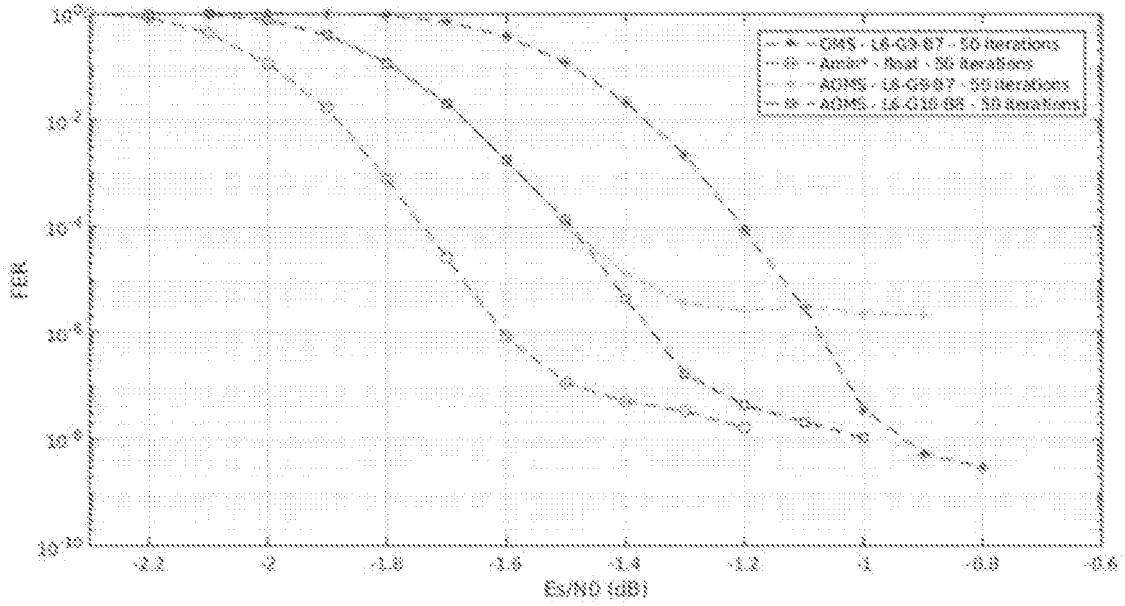
[Fig. 13]


CBNS - LB-09-87 - 25 Iterations
CBNS - LB-09-87 - 50 Iterations
Amiet - Boat - 50 Iterations
ADMS - LB-09-87 - 25 Iterations
ADMS - LB-09-87 - 50 Iterations
BER
Es/N0 (dB)

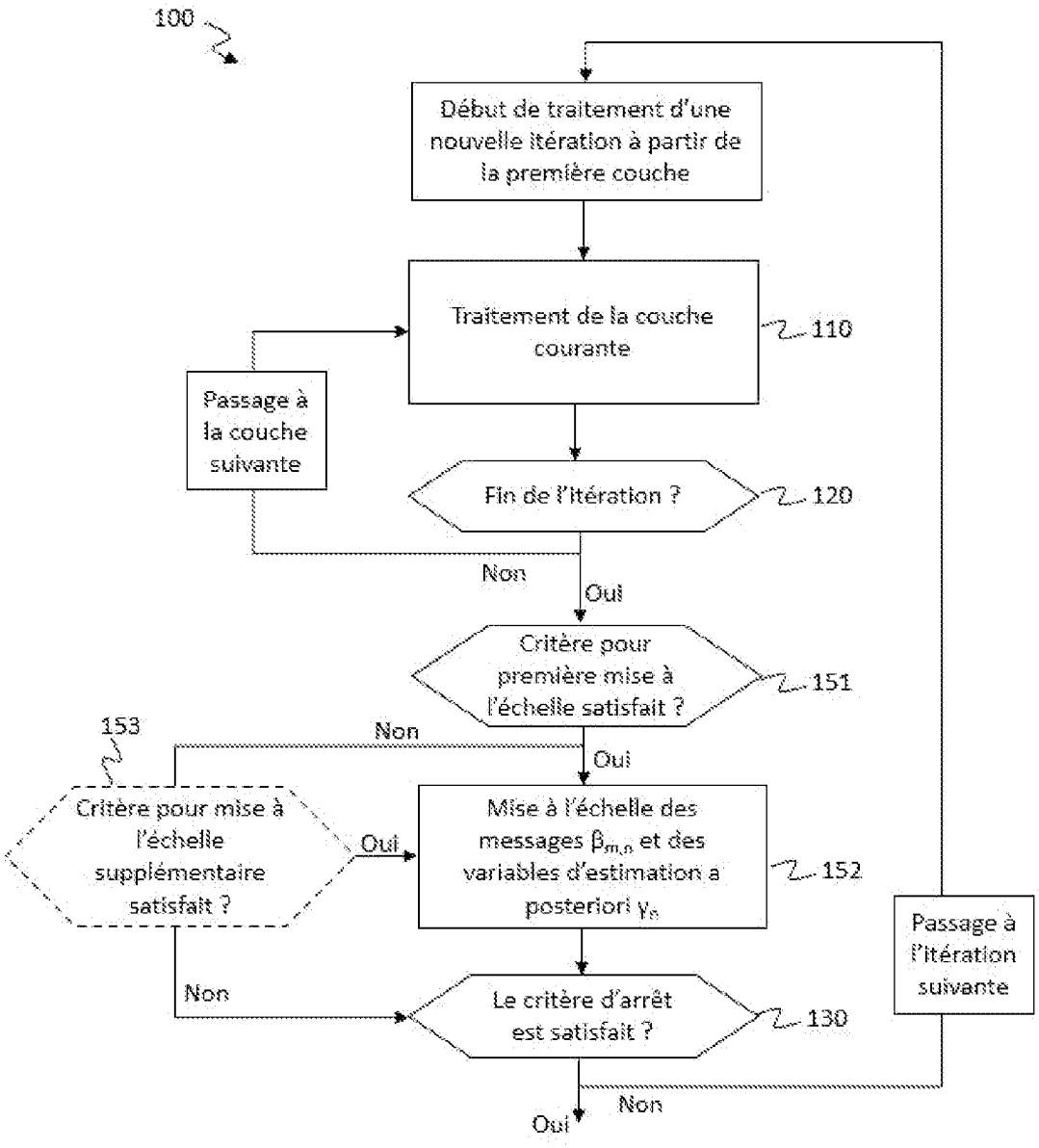
[Fig. 14]


100
Début de traitement d'une nouvelle itération
Calcul des messages $\beta_{n,m}$
112
Calcul des messages $\alpha_{n,m}$
111
Calcul des variables d'estimation a posteriori γ_n
113
Fin de l'itération
120
Le critère d'arrêt est satisfait ?
130
Non
Oui
Passage à l'itération suivante

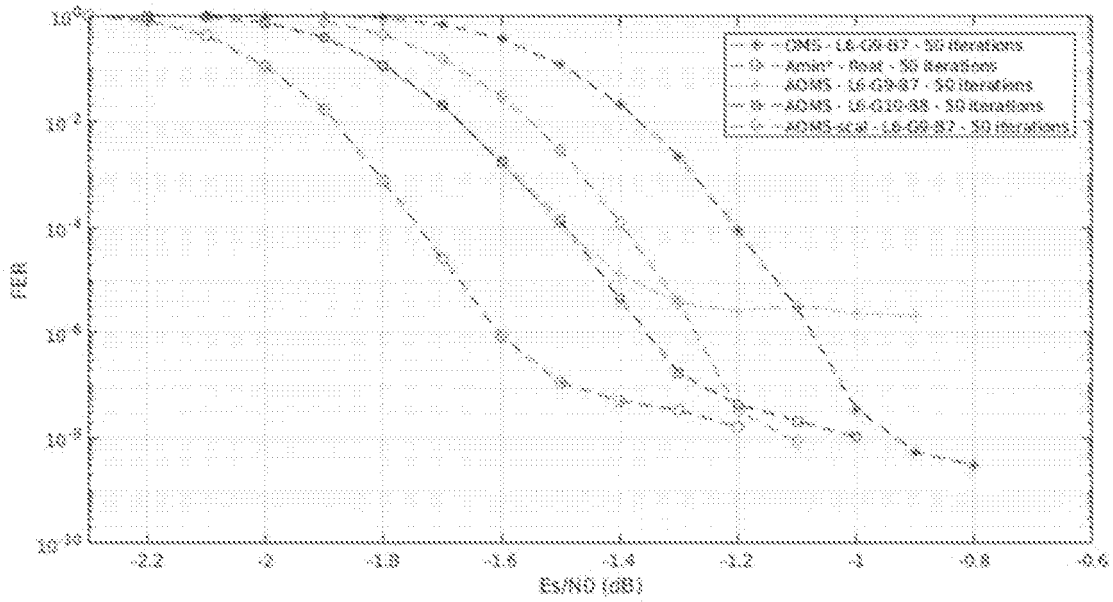
[Fig. 15]


FER
Es/N0 (dB)

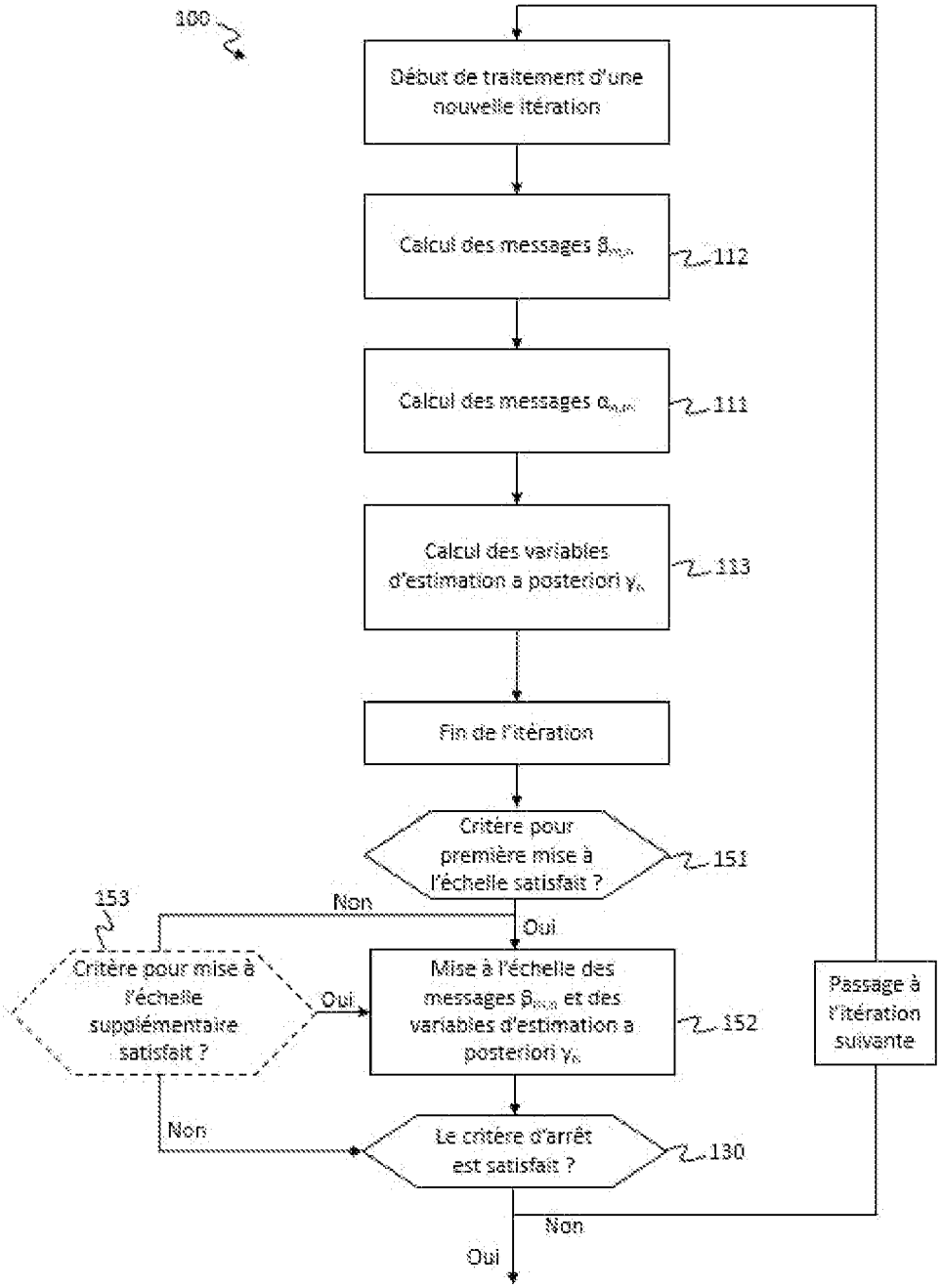
[Fig. 16]


100
Début de traitement d'une nouvelle itération à partir de la première couche
Traitement de la couche courante
110
Passage à la couche suivante
Fin de l'itération ?
120
Non
Oui
Critère pour première mise à l'échelle satisfait ?
151
153
Non
Oui
Critère pour mise à l'échelle supplémentaire satisfait ?
Oui
Mise à l'échelle des messages $\beta_{m,n}$ et des variables d'estimation a posteriori γ_n
152
Passage à l'itération suivante
Non
Le critère d'arrêt est satisfait ?
130
Non
Oui

[Fig. 17]



[Fig. 18]


100
Début de traitement d'une nouvelle itération
Calcul des messages $\beta_{m,n}$
112
Calcul des messages $\alpha_{m,n}$
111
Calcul des variables d'estimation a posteriori γ_n
113
Fin de l'itération
Critère pour première mise à l'échelle satisfait ?
151
Non
Oui
153
Critère pour mise à l'échelle supplémentaire satisfait ?
Oui
Mise à l'échelle des messages $\beta_{m,n}$ et des variables d'estimation a posteriori γ_n
152
Passage à l'itération suivante
Non
Le critère d'arrêt est satisfait ?
130
Non
Oui

RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL DE LA PROPRIÉTÉ INDUSTRIELLE

RAPPORT DE RECHERCHE PRÉLIMINAIRE

établi sur la base des dernières revendications déposées avant le commencement de la recherche

N° d'enregistrement national

FA 907197
FR 2204540

DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		Revendication(s) concernée(s)	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
Y,D	Ly Thien Truong Ngyuen: "Efficient Hardware Implementations of LDPC Decoders, through Exploiting Impreciseness in Message-Passing Decoding Algorithms", , 2 mai 2018 (2018-05-02), pages 1-163, XP055980433, Université de Cergy Pontoise Extrait de l'Internet: URL:https://tel.archives-ouvertes.fr/tel-01783859 [extrait le 2022-11-11]	1,2,6-8, 11,12,18	H03M13/11 H04W80/00
A	* pages 9-12 * * pages 14-18 * * pages 28-32 * * figures 2.1,2.2 * -----	3-5,9, 10,13-17	
Y	HOWARD S.L. ET AL: "Degree-Matched Check Node Decoding for Regular and Irregular LDPCs", IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS II: ANALOG AND DIGITAL SIGNAL PROCESSING, [Online] vol. 53, no. 10, 1 octobre 2006 (2006-10-01), pages 1054-1058, XP055982193, IEEE, 345 East 47 street , New York NY 10017 , USA ISSN: 1057-7130, DOI: 10.1109/TCSII.2006.882204 Extrait de l'Internet: URL:https://ieeexplore.ieee.org/stampPDF/getPDF.jsp?tp=&arnumber=1715576&ref=aHR0cHM6Ly9pZWVleHBsb3JlLmllZWUub3JnL2RvY3VtZW50LzE3MTU1NzY=> [extrait le 2022-11-16]	1,2,6-8, 11,12,18	DOMAINES TECHNIQUES RECHERCHÉS (IPC) H03M
A	* page 1055, colonne de gauche - page 1056, colonne de gauche * ----- -/--	3-5,9, 10,13-17	

Date d'achèvement de la recherche	Examinateur
30 novembre 2022	Burkert, Frank

CATÉGORIE DES DOCUMENTS CITÉS

X : particulièrement pertinent à lui seul
Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie
A : arrière-plan technologique
O : divulgation non-écrite
P : document intercalaire

T : théorie ou principe à la base de l'invention
E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure.
D : cité dans la demande
L : cité pour d'autres raisons
.....
& : membre de la même famille, document correspondant

1

EPO FORM 1503 12.99 (P04C14)

RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL DE LA PROPRIÉTÉ INDUSTRIELLE

RAPPORT DE RECHERCHE PRÉLIMINAIRE

établi sur la base des dernières revendications déposées avant le commencement de la recherche

N° d'enregistrement national

FA 907197
FR 2204540

DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		Revendication(s) concernée(s)	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
A	US 2017/026055 A1 (WU YINGQUAN [US]) 26 janvier 2017 (2017-01-26) * abrégé * * alinéa [0055] *	9,10,16, 17	
A	US 9 059 742 B1 (ANDERSON KENT D [US] ET AL) 16 juin 2015 (2015-06-16) * colonne 3 - colonne 5 * * figures 3,4 *	9,10,16, 17	
A	EP 2 264 906 A2 (MITSUBISHI ELECTRIC CORP [JP]) 22 décembre 2010 (2010-12-22) * alinéa [0054] - alinéa [0058] *	1-18	
A	MYUNG SEHO ET AL: "Offset and Normalized Min-Sum Algorithms for ATSC 3.0 LDPC Decoder", IEEE TRANSACTIONS ON BROADCASTING, IEEE SERVICE CENTER, PISCATAWAY, NJ, US, vol. 63, no. 4, 1 décembre 2017 (2017-12-01), pages 734-739, XP011674328, ISSN: 0018-9316, DOI: 10.1109/TBC.2017.2686011 [extrait le 2017-12-11] * page 736, colonne de gauche - page 737, colonne de droite; tableau III *	5,15	DOMAINES TECHNIQUES RECHERCHÉS (IPC)

Date d'achèvement de la recherche	Examinateur
30 novembre 2022	Burkert, Frank

CATÉGORIE DES DOCUMENTS CITÉS

X : particulièrement pertinent à lui seul
Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie
A : arrière-plan technologique
O : divulgation non-écrite
P : document intercalaire

T : théorie ou principe à la base de l'invention
E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure.
D : cité dans la demande
L : cité pour d'autres raisons
.....
& : membre de la même famille, document correspondant

1

EPO FORM 1503 12.99 (P04C14)

ANNEXE AU RAPPORT DE RECHERCHE PRÉLIMINAIRE RELATIF A LA DEMANDE DE BREVET FRANÇAIS NO. FR 2204540 FA 907197

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche préliminaire visé ci-dessus.
Les dits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du **30-11-2022**
Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets, ni de l'Administration française

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
US 2017026055 A1	26-01-2017	US 2017026055 A1	26-01-2017
		US 2017331495 A1	16-11-2017
US 9059742 B1	16-06-2015	US 9059742 B1	16-06-2015
		US 9350391 B1	24-05-2016
		US 2016336966 A1	17-11-2016
		US 2018269902 A1	20-09-2018
		US 2019319637 A1	17-10-2019
EP 2264906 A2	22-12-2010	CN 101931418 A	29-12-2010
		EP 2264906 A2	22-12-2010
		JP 5489552 B2	14-05-2014
		JP 2011004229 A	06-01-2011
		US 2010325514 A1	23-12-2010

EPO FORM P0465