(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl. [6]
H04L 12/40

(45) 공고일자 2001년10월24일
(11) 등록번호 10-0296006
(24) 등록일자 2001년05월04일

(21) 출원번호 10-1993-0028558
(22) 출원일자 1993년12월20일

(65) 공개번호 특1994-0017437
(43) 공개일자 1994년07월26일

(30) 우선권주장 92-340406 1992년12월21일 일본(JP)
93-272844 1993년10월29일 일본(JP)

(73) 특허권자 소니 가부시끼 가이샤
이데이 노부유끼
일본국 도쿄도 시나가와쿠 키타시나가와 6쵸메 7반 35고

(72) 발명자 오사까베요시오
일본국도꾜도시나가와꾸기따시나가와6쪼메7-35소니가부시끼가이샤내
다나까시게오
일본국도꾜도시나가와꾸기따시나가와6쪼메7-35소니가부시끼가이샤내
가쯔야마아끼라
일본국도꾜도시나가와꾸기따시나가와6쪼메7-35소니가부시끼가이샤내
야마자끼히로시
일본국도꾜도시나가와꾸기따시나가와6쪼메7-35소니가부시끼가이샤내
구사가야야스오
일본국도꾜도시나가와꾸기따시나가와6쪼메7-35소니가부시끼가이샤내
고따베노리꼬
일본국도꾜도시나가와꾸기따시나가와6쪼메7-35소니가부시끼가이샤내
스기야마고우이찌
일본국도꾜도시나가와꾸기따시나가와6쪼메7-35소니가부시끼가이샤내
사또마꼬또
일본국도꾜도시나가와꾸기따시나가와6쪼메7-35소니가부시끼가이샤내

(74) 대리인 구영창
주성민

심사관 : 전종성

(54) 송신방법,수신방법,통신방법및쌍방향버스시스템

요약

VTR(20)의 마이크로 프로세서(22)는 선두 프레임의 제어 비트를 데이타 통신 커맨드로서 데이타를 전송하는 프레임을 형성하고, 버스 인터페이스 회로(24)는 이 프레임의 전송 신호를 쌍방향 버스(1)을 통해 TV(10)에 송신한다. TV(10)의 버스 인터페이스 회로(14)는 전송 신호를 수신하고, 마이크로 프로세서(12)는 전송 신호의 제어 비트에 기초하여 데이타 통신인 것을 검출하여, 수신된 데이타에 기초한 표시를 행하도록 TV 모니터(10b)를 제어한다.

종래 필요로 되고 있는 이후의 프레임에서 데이타를 전송하는 것을 통지하기 위한 프레임을 필요로 하지 않고, 트레픽량을 저감할 수 있어서 전송 효율을 높일수 있다. 또, 송신 수순을 간소화할 수 있다.

대표도

도 2

명세서

도면의 간단한 설명

제1도는 본 발명을 적용한 쌍방향 버스 시스템의 구체적인 구성을 도시한 블럭도.

제2도는 상기 쌍방향 버스 시스템을 구성하는 TV, VTR의 구체적인 구성을 도시한 블럭도.

제3도는 상기 쌍방향 버스 시스템을 구성하는 쌍방향 버스의 커넥터의 구조를 도시한 도면.

제4도는 제어 커맨드를 전송하는 전송 신호의 프레임 포맷을 도시한 도면.

제5도는 데이타를 전송하는 전송 신호의 프레임 포맷을 도시한 도면.

제6도는 전송 신호의 HDOPR의 포맷을 도시한 도면.

제7도는 데이타를 복수의 프레임으로 분할하여 통신할 때의 통신 수순의 구체예를 도시한 도면.

제8도는 프레임의 형성 동작을 설명하기 위한 플로우차트.

제9도는 임의의 데이타를 전송하는 전송 신호의 프레임 포맷을 도시한 도면.

제10도는 종래의 D2B의 프레임 포맷을 도시한 도면.

제11도는 종래의 D2B의 프레임 포맷을 도시한 도면.

제12도는 OPC " Begin2" 의 OPR을 설명하기 위한 도면.

제13도는 종래의 데이타를 복수의 프레임으로 분할하여 통신할 때의 통신 수순의 구체예를 도시한 도면.

제14도는 종래의 데이타를 복수의 프레임으로 분할하여 통신할 때의 통신 수순의 구체예를 도시한 도면.

제15도는 종래의 프레임의 형성 동작을 설명하기 위한 플로우차트.

< 도면의 주요 부분에 대한 부호의 설명>

1 : 쌍방향 버스 10 : TV

10a, 20b : 튜너 10b : TV 모니터

10c : 증폭기 10d, 20c : 스위치 박스

12, 22 : 마이크로 프로세서 12a, 22a : ROM

12b, 22b : CPU 14, 24 : 버스 인터페이스 회로

20 : VTR 20a : 비디오 데크

L1, L2, L3 : AV 신호 라인

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 송신 방법, 수신 방법, 통신 방법 및 쌍방향 버스 시스템에 관한것으로, 예를 들면 텔레비젼(TV) 수상기, 비디오 테이프 레코더 등의 디바이스를 쌍방향 버스에 서로 접속하여 디바이스에 내장된, 예를 들면 모니터 수상기, TV 튜너, 비디오 데크 등의 서브 디바이스를 다른 디바이스로부터 제어하기도 하고, 다른 디바이스의 동작 상태 등을 텔레비젼 수상기에 표시하기도 하는 시스템에 이용되는 것이다.

근래, 복수의 오디오 기기나 영상(visual) 기기(이하, AV 기기라 함)를 비디오 신호 라인이나 오디오 신호 라인(이하, AV 신호 라인이라 함)에 의해 접속해서 시스템화하여 사용하는 것이 일반적으로 행해지고 있다.

이와 같은 AV 시스템에는 상술한 AV 신호 라인 이외에 시스템 제어 버스(이하, 단순히 쌍방향 버스라 함)에 의해 기기 사이를 접속하여 서로를 제어하도록 되어 있다. 구체적으로는 소위 IEC의 공보 1030에 규정되어 있는 D2B(Audio, Video and audiovisual systems Domestic Digital Bus)나 EIAJ의 ET-2101에 규정되어 있는 홈 버스 시스템(Home Bus System, 이하 HBS라 함) 등이 공지되어 있다. 그리고, 쌍방향 버스를 통해, 예를 들면 텔레비젼 수상기, 비디오 테이프 레코더, 비디오 데크 플레이어(이하, 각각 TV, VTR, VDP라 함) 등의 기기(디바이스)로 부터 다른 디바이스를 제어하기도 하고, 디바이스로부터 다른 디바이스의 내장된, 예를 들면 모니터 수상기(TV 모니터), TV 튜너, 비디오 데크, 증폭기 등의 서브 디바이스를 제어하도록 되어 있다. 또, 이 쌍방향 버스를 통해, 예를 들면 디바이스나 서브 디바이스의 동작 상태(status) 등을 TV 모니터에 표시하기 위한 데이타를 전송하도록 되어 있다. 또, 쌍방향 버스의 억세스 방식으로서는, 예를 들면 D2B에는 소위 CSMA/CD(Carrier Sense Multiple Access with Collision Detection)이 채용되고 있다.

즉, 디바이스에 내장된 서브 디바이스로부터 다른 디바이스에 내장된 서브 디바이스로의 통신(이하, 서브 디바이스로부터 서브 디바이스로의 통신이라 함), 디바이스에 내장된 서브 디바이스로부터 다른 디바이스로의 통신(이하, 서브 디바이스로부터 디바이스로의 통신이라 함), 디바이스로부터 다른 디바이스에 내장된 서브 디바이스로의 통신(이하, 디바이스로부터 서브 디바이스로의 통신이라 함) 및 디바이스로부터 디바이스로의 통신을 쌍방향 버스를 통해 행해지도록 되어 있다.

여기에서, 상술한 바와 같은 쌍방향 버스, 예를 들면 D2B에 이용되는 전송신호의 포맷에 대해 설명한다. D2B에서는 송신처(수신측)의 서브 디바이스 등을 제어하기 위한 제어 커맨드 또는 상태 등을 표시하는 데이타는 제10도에 도시한 바와 같이 프레임 구성으로 되고, 쌍방향 버스를 통해 전송된다.

즉, 1 프레임은 프레임의 선두를 표시하는 헤더를 지정하기 위한 헤더 필드(101)과, 송신원의 디바이스의 어드레스를 지정하기 위한 마스터 어드레스 필드(102)와, 송신처의 디바이스의 어드레스를 지정하기 위한 슬레이브 어드레스 필드(103)과, 데이타의 통신을 표시하는 데이타 통신 커맨드 또는 제어 커맨드의 통신을 표시하는 제어 커맨드 통신 커맨드를 지정하기 위한 제어 필드(104)와, 제어 커맨드나 데이타를 지정하기 위한 데이타 필드(105)로 구성된다.

헤더 필드(101)의 헤더는 제11도에 도시한 바와 같이, 동기를 취하기 위한 1비트로 이루어지는 스타트 비트(101a)와, 전송 속도나 상기 데이타 필드(105)의 바이트 수를 지정하기 위한 모드 비트(101b)로 구성된다. 이 모드 비트(101b)는 1 내지 3 비트로 이루어지고, 현재 데이타 필드(105)를 최대 2 바이트로 하는 모드 0, 최대 32 바이트(슬레이브로부터 마스터까지는 최대 16 바이트)로 하는 모드1, 최대 128바이트(슬레이브로부터 마스터까지는 최대 64 바이트)로 하는 모드 2의 3개의 모드가 규정되어 있다.

마스터 어드레스 필드(102)의 송신원 디바이스의 어드레스는 상술한 제11도에 도시한 바와 같이, 송신원의 디바이스의 어드레스를 지정하기 위해 12 비트로 이루어지는 마스터 어드레스 비트(102a)와, 1 비트의 패리티 비트(102b)로 구성된다.

슬레이브 어드레스 필드(103)의 송신처 디바이스의 어드레스는 상술한 제11도에 도시한 바와 같이, 송신처의 디바이스의 어드레스를 지정하기 위해 12 비트로 이루어지는 슬레이브 어드레스 비트(103a)와, 1 비트의 패리티 비트(103b)와, 송신처의 디바이스로부터 응답하기 위한 1 비트의 아크널리지(acknowledge) 비트(103c)로 구성된다.

제어 필드(104)에는 상술한 제11도에 도시한 바와 같이, 데이타의 통신을 나타내는 통신 커맨드 또는 제어 커맨드의 통신을 나타내는 제어 커맨드 통신 커맨드, 즉 데이타 필드(105)의 내용이 데이타인 것을 나타내는 데이타 통신 커맨드 또는 제어 커맨드인 것을 나타내는 제어 커맨드 통신 커맨드로 이루어지는 4 비트의 제어비트(104a)와, 1 비트의 패리티 비트(104b)와, 1 비트의 아크널러지 비트(104c)가 지정된다.

데이타 필드(105)에는 상술한 제11도에 도시한 바와 같이, 8 비트의 데이타비트(105a)와, 1 비트의 엔드 오브 데이타 비트(105b)와, 1 비트의 패리티 비트(105c)와, 1 비트의 아크널리지 비트(105d)가 필요에 따라 반복된다. 그리고, 데이타 비트(105a)를 선두에서부터 차례로 데이타#1, #2, #3 … 이라 하면, 제어 커맨드의 통신에는 데이타#1에, 예를 들면 서브 디바이스에 관계한 통신을 표시하는 오퍼레이션 코드(Operation code, 이하 OPC라 함) " Begin 2" [즉, 코드" BD" h(h는 16진수를 표시함)], HBS를 통해서의 통신을 표시하는 OPC " Begin 1" (BC" h), 다른 버스를 통해서의 통신을 표시하는 OPC " Begin 1" (BC" h) 등이 지정되고, 데이타#2에는 이들의 OPC에 대한 오퍼랜드(Operand, 이하 OPR이라 함)가 지정된다. 한편, 데이타의 통신에서는 데이타#1, #2, #3 … 에 데이타가 1 바이트(8 비트)마다 지정된다.

또 상술한 OPC에 대한 OPR, 예를 들면 OPC " Begin 2" 에 대한 OPR은 제12도에 도시한 바와 같이, 전화 통신 시스템(CT : Communication Telephony), AV 시스템(AV/C : Audio Video and Control) 및 가전 제품 시스템(HK : Housekeeping)등의 서비스 코드를 식별하기 위한 비트(b_5, b_4, b_3, b_2)[b_7이 최상위 비트(MSB)]와, 서브 디바이스로부터 서브 디바이스로의 통신, 서브 디바이스로부터 디바이스로의 통신, 디바이스로부터 서브 디바이스로의 통신, 디바이스로부터 디바이스로의 통신 중의 어느 하나를 표시하는, 즉 송신원의 서브 디바이스의 어드레스(Source Sub-Device Address, 이하 SSDA라 함)과 송신처의 서브 디바이스의 어드레스(Destination Sub-Device Address, 이하, DSDA라 함)의 유무를 나타내는 비트(b_1, b_0)으로 이루어진다. 또, 비트(b_7)은 항상 0으로 되고, 비트(b_6)은 장래의 표준화를 위해 보류되어 있으며, 현재는 1로 되어 있다. 구체적으로는 b_1=0 b_0,=0이 서브 디바이스로부터 서브 디바이스로의 통신을 표시하고, b_1=0 b_0,=1이 서브 디바이스로부터 디바이스로의 통신을 표시하며, b_1=1 b_0,=0이 디바이스로부터 서브 디바이스로의 통신을 표시하고,, b_1=1 b_0,=1이 디바이스로부터 디바이스로의 통신을 표시한다.

여기에서, 데이타 필드(105)의 데이타 용량보다도 많은 데이타량의 데이타를 복수로 분할하여 VTR에서 TV로 전송하는 경우, VTR은 제13A도에 도시한 바와 같이, 마스터 어드레스 비트를 VTR의 어드레스로 하고, 슬레이브 어드레스 비트를 TV의 어드레스로 하며, 제어 비트를 제어 커맨드 통신 커맨드인 코드 " A" h로 하고, 데이타#1(OPC), 데이타#2(OPR), 데이타#3(SSDA), 데이타#4(DSDA), 데이타#5(OPC), 데이타#6(OPR1), 데이타#7(OPR2), 데이타#8(OPR3)에 각각 OPC " Begin 2" , SSDA 및 DSDA를 갖는 것을 나타내는 코드" 54" h, 예를 들면 비디오 데크의 어드레스, 예를 들면 TV 모니터의 어드레스, 디스플레이의 제어를 표시하는 코드" E0" h, 화면 상에서의 예를 들면 1행째를 표시하는 코드" 20" h, 예를 들면 표준 크기의 문자를 표시하는 코드" 22" h, 예를 들면 알파벳의 소문자를 표시하는 코드" 21" h를 순번으로 지정한 프레임(P_1)을 형성한다.

그리고, VTR은 쌍방향 버스 상의 소위 캐리어의 유무를 검출하여 캐리어가 없을 때, 즉 쌍방향 버스가 비어 있을 때에 이 프레임(P_1)을 송신하고, 그 후 캐리어의 송출을 일단 정지하여 쌍방향 버스를 개방한다. 이것에 의해, VTR은 후에 계속해서 프레임으로 데이타를 송신하는 것을 TV에 통지함과 동시에, TV를 로크하는 제어를 행하고, 또 데이타의 종류(속성) 등을 통지한다. 또, SSDA와 DSDA는 필요에 따라 지정되고, 예를 들면 서브 디바이스로부터 디바이스로의 통신에서는 DSDA는 불필요하고, 디바이스로부터 서브 디바이스로의 통신에서는 SSDA는 불필요하며, 디바이스로부터 디바이스로의 통신에서는 SSDA 및 DSDA는 불필요하다.

다음에, VTR은 제13B도에 도시한 바와 같이, 마스터 어드레스 비트, 슬레이브 어드레스 비트, 제어 비트를 각각 VTR의 어드레스, TV의 어드레스, 데이타 통신 커맨드를 표시하는 코드" B" h로 하고, 데이타#1, #2, #3 … 에 데이타를 예를 들면 최대 32 바이트 지정한 프레임(P_2)를 형성하며, 다시 쌍방향 버스가 비어 있을 때에, 이 프레임(P_2)를 송신한다. 그리고, 이 동작을 표시하는 행을 변경할 때까지 계속한다.

다음에, VTR은 제14A도에 도시한 바와 같이, 행의 변경을 지시하기 위해, 마스터 어드레스 비트, 슬레이브 어드레스 비트, 제어 비트를 각각 VTR의 어드레스, TV의 어드레스, 코드" A" h(제어 커맨드 통신 커맨드)로 하고, 데이타#1(OPC), 데이타#2(OPR1), 데이타#3(OPR2), 데이타#4(OPR3)에 각각 코드" E0" h(디스플레이의 제어 커맨드), 화면 상에서의, 예를 들면 2행째를 표시하는 코드" 21" h, 예를 들면 큰 문자를 표시하는 코드" 21" h, 예를 들면 알파벳의 대문자를 표시하는 코드" 20" h를 지정한 프레임(P_3)을 송신하고, 그것에 연속하여 제14B도에 도시한 바와 같이, 마스터 어드레스 비트, 슬레이브 어드레스 비트, 제어 비트를 각각 VTR의 어드레스, TV의 어드레스, 코드" B" h(데이타 통신 커맨드)로 하고, 데이타#1, #2, #3 … 에 나머지 데이타를 지정한 프레임(P_3)을 송신한다.

그 후, VTR은 제14C도에 도시한 바와 같이, 마스터 어드레스 비트, 슬레이브 어드레스 비트, 제어 비트를 각각 VTR의 어드레스, TV의 어드레스, 코드" E" h(제어 커맨드 통신 커맨드)로 하고, 데이타#1(OPC)에 데이타 통신이 종료한 것을 나타내는 엔드 커맨드(코드" BE" h)를 지정한 프레임(P_4)를 송신하고, TV에 데이타 통신이 종료한 것을 통지함과 동시에, TV의 로크를 해제하는 제어를 행한다. 이리하여, VTR에서 TV로의 데이타 전송이 종료하고, TV는 이 데이타에 기초한 문자 등의 표시를 행한다.

한편, 송신하는 데이타의 데이타량이 데이타 필드(105)의 데이타 용량보다 작고, 송신하는 데이타를 1 프레임으로 전송가능한 경우에 있어서도 종래의 쌍방향 버스 시스템에서는 후에 연속해서 프레임으로 데이타를 송신하는 것을 통지하기 위해, 제어 비트를 제어 커맨드 통신 커맨드로 한 프레임을 송신한 후에, 데이타를 포함한 프레임을 송신하고, 그 후 수신측의 디바이스에 데이타 통신이 종료한 것을 통지하기 위해, 제어 비트를 제어 커맨드 통신 커맨드로 한 프레임을 송신하도록 되어 있다.

즉, VTR은 마스터 어드레스 비트, 슬레이브 어드레스 비트, 제어 비트를 각각 VTR의 어드레스, TV의 어드레스, 코드" A" h(제어 커맨드 통신 커맨드)로 하고, 데이타#1(OPC), 데이타#2(OPR), 데이타#3(SSDA), 데이타#4(DSDA), 데이타#5(OPC), 데이타#6(OPR1), 데이타#7(OPR2), 데이타#8(OPR3)에 각각 OPC " Begin 2" , 코드" 54" h, 비디오 데크의 어드레스, TV 모니터의 어드레스, 코드" E0" h, 코드" 20" h, 코드" 22" h, 코드" 22" h를 순번으로 설정한 프레임(P_1)(도시되지 않음)을 송신하여, TV에 데이타 통신인 것을 통지한다.

다음에, VTR은 마스터 어드레스 비트, 슬레이브 어드레스 비트, 제어 비트를 각각 VTR의 어드레스, TV의 어드레스, 코드" B" h(데이타 통신 커맨드)로 하고, 데이타#1, #2, #3 … 에 데이타를 지정한 프레임(P_2)를 송신한다.

그 후, VTR은 마스터 어드레스 비트, 슬레이브 어드레스 비트, 제어 비트를 각각 VTR의 어드레스, TV의 어드레스, 코드" E" h(제어 커맨드 통신 커맨드)로 하고, 데이타#1(OPC)에 데이타 통신이 종료한 것을 표시하는 코드" BE" h(엔드 커맨드)를 지정한 프레임(P_3)을 송신하여, TV에 데이타 통신이 종료한 것을 통지한다.

이상과 같이, 종래의 쌍방향 버스 시스템에서는 송신원의 디바이스, 예를 들면 VTR은 제15도에 도시한 플로우챠트에 따라 프레임을 순차 형성하여 데이타를 송신하도록 되어 있다.

스텝(ST1)에 있어서, VTR은 이후의 프레임으로 데이타를 송신하는 것을 나타내는 데이타 설정용 프레임을 설정하여 이 프레임을 TV에 송신하고, 스텝(ST2)로 진행한다.

스텝(ST2)에 있어서, VTR은 제어 비트를 데이타 통신 커맨드로 설정하고, 스텝(ST3)으로 진행한다.

스텝(ST3)에 있어서, VTR은 데이타량(X)가 데이타 용량(n)보다도 큰지를 판단하여, 해당할 때에는 스템(ST4)로 진행하고, 해당하지 않을 때에는 스텝(ST6)으로 진행한다.

스텝(ST4)에 있어서, VTR은 n개의 데이타를 포함하는 프레임을 형성하여 이 프레임을 통신하고, 스텝(ST5)로 진행한다.

스텝(ST5)에 있어서, VTR은 데이타량(X)에서 데이타 용량(n)을 감산함과 동시에, 그 감산치를 새로운 데이타량(X)로 하고, 즉 나머지 데이타량(X)를 구하고, 스템(ST3)으로 복귀한다.

한편, 스텝(ST6)에 있어서, VTR은 데이타량(n)보다도 작은 데이타량(X)의 데이타를 포함하는 프레임을 형성하여 이 프레임을 형성하여 이 프레임을 송신하고, 스텝(ST7)로 진행한다.

스텝(ST7)에 있어서, VTR은 데이타의 통신이 종료한 것을 표시하는 엔드 커맨드용 프레임을 형성하여, 이 프레임을 송신하고 종료한다.

발명이 이루고자 하는 기술적 과제

이상과 같이, 종래의 쌍방향 버스 시스템에서는 실제의 데이타를 전송하기 전에, 수신측의 디바이스에 이후의 프레임으로 데이타를 송신하는 것을 통지하기 위한 프레임이 필요함과 동시에, 데이타의 전송이 종료한 시점에서 수신측의 디바이스에 데이타 통신이 종료한 것을 통지하는 프레임이 필요하며, 트래픽량이 증가하여 전송 효율이 낮고, 또 통신 수순(프로토콜)이 복잡해지는 등의 문제가 있었다.

또, 다른 제조업자의 기기를 쌍방향 버스를 통해 접속하여 그들 사이에서 데이타 전송을 행하는 경우, 데이타 통일성을 도모할 필요가 있다. 예를 들면, 상술한 바와 같이, VTR의 상태를 TV에 표시하는 경우, 표시하는 언어, 표시 언어 수, 표시장소, 표시 색 등을 취하여 결정할 필요가 있다. 한편, 제조업자가 자사의 기기 사이에서 독자의 데이타(이하, 임의의 데이타라 함)을 전송하여, 그들 기기에 대해 부가가치를 추가하기도 하고, 특징을 나타내고자 하는 요망도 있다. 그러나, 종래의 쌍방향 버스 시스템에서는 통일이 취해진 데이타와 임의의 데이타를 식별하는 방법이 없어서 문제가 있었다.

본 발명은 이와 같은 실정에 비추어 이루어진 것으로서, 종래의 통신 방법등에 비해, 쌍방향 버스 상의 트래픽량을 적게할 수 있고, 전송 효율을 높일 수 있는 동시에, 통신 수순을 간소화할 수 있는 송신 방법, 수신 방법, 통신 방법, 쌍방향 버스 시스템의 제공을 목적으로 한다.

발명의 구성 및 작용

상술한 과제를 해결하기 위해, 본 발명에 따른 제1 송신 방법은 수신한 제어 커맨드에 대한 동작을 실행함과 동시에, 데이타 통신을 행하는 복수의 디바이스를 쌍방향 버스를 통해 서로 접속해서 이루어지는 쌍방향 버스 시스템의 송신 방법에 있어서, 쌍방향 버스 상의 전송 신호의 제1 프레임을, 통신을 행하는 디바이스 상호의 어드레스를 지정하기 위한 어드레스 필드와, 데이타 통신을 나타내는 데이타 통신 커맨드 또는 제어 커맨드 통신을 나타내는 제어 커맨드 통신 커맨드를 지정하기 위한 제어 필드와, 제어 커맨드 또는 데이타를 지정하기 위한 데이타 필드로 구성되고, 데이타를 송신할 때에 선두 프레임의 제어 필드에 데이타 통신 커맨드를 지정하여 전송 신호를 쌍방향 버스를 통해 송신하는 것을 특징으로 한다.

또, 본 발명에 따른 제2 송신 방법은 제1 송신 방법에 있어서, 데이타가 복수의 종류로 이루어지고, 데이타 필드의 소정 위치에 데이타 종류를 나타내는 정보를 삽입하여 정송 신호를 송신하는 것을 특징으로 한다.

또, 본 발명에 따른 제3 송신 방법은 제1 송신 방법 또는 제2 송신 방법에 있어서, 데이타 필드의 소정 위치에 해당 프레임으로 송신하는 데이타의 데이타량을 나타내는 정보를 삽입하여 전송 신호를 송신하는 것을 특징으로 한다.

또, 본 발명에 따른 제4 송신 방법은 제1 송신 방법 또는 제2 송신 방법에 있어서, 데이타 필드의 소정 위치에 제조업자에 관한 정보를 삽입하여 전송 신호를 송신하는 것을 특징으로 한다.

또, 본 발명에 따른 제5 송신 방법은 제3 송신 방법에 있어서, 데이타 필드의 소정 위치에 제조업자에 관한 정보를 삽입하여, 전송 신호를 송신하는 것을 특징으로 한다.

또, 본 발명의 제1 수신 방법은 수신한 제어 커맨드에 대한 동작을 실행함과 동시에, 데이타 통신을 행하는 복수의 디바이스를 쌍방향 버스를 통해 서로 접속해서 이루어지는 쌍방향 버스 시스템의 수신 방법에 있어서, 통신을 행하는 디바이스 상호의 어드레스를 지정하기 위한 어드레스 필드와, 데이타 통신을 나타내는 데이타 통신 커맨드 또는 제어 커맨드의 통신을 나타내는 제어 커맨드 통신 커맨드를 지정하기 위한 제어 필드와, 제어 커맨드 또는 데이타를 지정하기 위한 데이타 필드로 이루어지는 프레임 구성을 갖고 있는 전송 신호를, 쌍방향 버스를 통해 수신하고, 수신된 전송 신호의 선두 프레임의 필드에 기초하여 데이타의 통신인지 제어 커맨드의 통신인지를 검출함과 동시에, 데이타 통신으로 검출된 때는 해당 프레임의 데이타 필드에 데이타가 지정되어 있는 것으로 하여 데이타를 수신하는 것을 특징으로한다.

또, 본 발명에 따른 제2 수신 방법은 제1 수신 방법에 있어서, 데이타 필드의 소정 위치에 데이타 종류를 나타내는 정보가 삽입되어, 이 정보에 기초해서 수신되는 데이타의 종류를 인식하는 것을 특징으로 한다.

또, 본 발명에 따른 제3 수신 방법은 제1 수신 방법 또는 제2 수신 방법에 있어서, 데이타 필드의 소정 위치에 해당 프레임의 데이타량을 나타내는 정보가 삽입되어 이 정보에 기초해서 수신되는 프레임의 데이타량을 인식하는 것을 특징으로 한다.

또, 본 발명에 따른 제4 수신 방법은 제1 수신 방법 또는 제2 수신 방법에 있어서, 데이타 필드의 소정 위치에 제조업자에 관한 정보가 삽입되어, 이 정보에 기초해서 제조업자를 인식하는 것을 특징으로 한다.

또, 본 발명에 따른 제5 수신 방법은 제3 수신 방법에 있어서, 데이타 필드의 소정 위치에 제조업자에 관한 정보가 삽입되어, 이 정보에 기초해서 제조업자를 인식하는 것을 특징으로 한다.

또, 본 발명에 따른 제1 통신 방법은 수신한 제어 커맨드에 대한 동작을 실행함과 동시에 데이타 통신을 행하는 복수의 디바이스를 쌍방향 버스를 통해 서로 접속해서 이루어지는 쌍방향 버스 시스템의 통신 방법에 있어서, 송신원의 디바이스는 쌍방향 버스 상의 전송 신호의 제1 프레임을, 통신을 행하는 디바이스 상호의 어드레스를 지정하기 위한 어드레스 필드와, 데이타 통신을 나타내는 데이타 통신 커맨드 또는 제어 커맨드의 통신을 나타내는 제어 커맨드 통신 커맨드를 지정하기 위한 제어 필드와, 제어 커맨드 또는 데이타를 지정하기 위한 데이타 필드로 구성함과 동시에, 데이타를 전송

할 때에 선두 프레임의 제어 필드에 데이타 통신 커맨드를 지정하여 전송 신호를 쌍방향 버스를 통해 송신하고, 수신측의 디바이스는 쌍방향 버스를 통해 전송 신호를 수신하여, 수신된 전송 신호의 선두 프레임의 제어 필드에 기초하여 데이타 통신인지 제어 커맨드의 통신인지를 검출함과 동시에, 데이타의 통신으로 검출된 때는 해당 프레임의 데이타 필드에 데이타가 지정되어 있는 것으로하여 데이타를 수신하는 것을 특징으로 한다.

또, 본 발명에 따른 제2 통신 방법은 제1 통신 방법에 있어서, 데이타가 복수의 종류로 이루어지고, 송신원의 디바이스는 데이타 필드의 소정 위치에 데이타 종류를 나타내는 정보를 삽입하여 전송 신호를 송신하고, 수신측의 디바이스는 이 정보에 기초하여 수신되는 데이타의 종류를 인식하는 것을 특징으로 한다.

또, 본 발명에 따른 제3 통신 방법은 제1 통신 방법 또는 제2 통신 방법에 있어서, 송신원의 디바이스는 데이타 필드의 소정 위치에 해당 프레임으로 송신하는 데이타의 데이타량을 나타내는 정보를 삽입하여, 전송 신호를 송신하고, 수신측의 디바이스는 이 정보에 기초하여 수신되는 프레임의 데이타량을 인식하는 것을 특징으로 한다.

또, 본 발명에 따른 제4 통신 방법은 제1 통신 방법 또는 제2 통신 방법에 있어서, 송신원의 디바이스는 데이타 필드의 소정 위치에 제조업자에 관한 정보를 삽입하여, 전송 신호를 삽입하고, 수신측의 디바이스는 이 정보에 기초하여 제조업자를 인식하는 것을 특징으로 한다.

또, 본 발명에 따른 제5 통신 방법은 제3 통신 방법에 있어서, 송신원의 디바이스는 데이타 필드의 소정 위치에 제조업자에 관한 정보를 삽입하여, 전송 신호를 송신하고, 수신측의 디바이스는 이 정보에 기초하여 제조업자를 인식하는 것을 특징으로 한다.

또, 본 발명에 따른 제1 쌍방향 버스 시스템은 수신한 제어에 대한 동작을 실행함과 동시에, 데이타 통신하는 복수의 디바이스와, 쌍방향 버스로 이루어지고, 복수의 디바이스는 통신을 행하는 디바이스 상호의 어드레스를 지정하기 위한 어드레스 필드와, 데이타의 통신을 나타내는 데이타 통신 커맨드 또는 제어 커맨드의 통신을 나타내는 제어 커맨드 통신 커맨드를 지정하기 위한 제어 필드와, 제어 커맨드 또는 데이타를 지정하기 위한 데이타 필드로 이루어지는 프레임을 구성함과 동시에, 데이타를 전송할 때에 선두 프레임의 제어 필드에 데이타 통신 커맨드를 지정하여 전송 신호를 형성하는 전송 신호 형성 수단과, 전송 신호 형성 수단에서 형성된 전송 신호를 쌍방향 버스에 출력하는 버스 출력 수단과, 쌍방향 버스를 통해 전송 신호를 수신하는 버스 입력 수단과, 수신된 전송 신호의 선두 프레임의 제어 필드에 기초하여 데이타 통신인지 제어 커맨드의 통신인지를 검출함과 동시에, 데이타의 통신으로 검출된 때에는 해당 프레임의 데이타 필드에 데이타가 지정되어 있는 것으로 하여 데이타를 수신하는 제어를 행하는 제어 수단을 각각 구비하고, 이들의 복수의 디바이스를 쌍방향 버스를 통해 서로 접속해서 이루어진 것을 특징으로 한다.

또, 본 발명에 따른 제2 쌍방향 버스 시스템은 제1 쌍방향 버스 시스템에 있어서, 데이타가 복수의 종류로 이루어지고, 전송 신호 형성 수단은 데이타 필드의 소정 위치에 데이타 종류를 나타내는 정보를 삽입하여 전송 신호를 형성하며, 제어 수단은 이 정보에 기초하여 수신되는 데이타의 종류를 인식하는 것을 특징으로 한다.

또, 본 발명에 따른 제3 쌍방향 버스 시스템은 제1 쌍방향 버스 시스템 또는 제2 쌍방향 버스 시스템에 있어서, 전송 신호 형성 수단은 데이타 필드의 소정 위치에 해당 프레임으로 송신하는 데이타의 데이타량을 나타내는 정보를 삽입하여 전송신호를 형성하고, 제어 수단은 이 정보에 기초하여 수신되는 프레임의 데이타량을 인식하는 것을 특징으로 한다.

또, 본 발명에 따른 제4 쌍방향 버스 시스템은 제1 쌍방향 버스 시스템 또는 제2 쌍방향 버스 시스템에 있어서, 전송 신호 형성 수단은 데이타 필드의 소정 위치에 제조업자에 관한 정보를 삽입하여 전송 신호를 형성하고, 제어 수단은 이 정보에 기초하여 제조업자를 인식하는 것을 특징으로 한다.

또, 본 발명에 따른 제5 쌍방향 버스 시스템은 제3 쌍방향 버스 시스템에 있어서, 전송 신호 형성 수단은 데이타 필드의 소정 위치에 제조업자에 관한 정보를 삽입하여 전송 신호를 형성하고, 제어 수단은 이 정보에 기초하여 제조업자를 인식하는 것을 특징으로 한다.

본 발명에 따른 송신 방법에서는 쌍방향 버스 상의 전송 신호의 제1 프레임을, 통신을 행하는 디바이스 상호의 어드레스를 지정하기 위한 어드레스 필드와, 데이타의 통신을 나타내는 데이타 통신 커맨드 또는 제어 커맨드의 통신을 나타내는 제어 커맨드 통신 커맨드를 지정하기 위한 제어 필드와, 제어 커맨드 또는 데이타를 지정하기 위한 데이타 필드로 구성되고, 데이타를 통신할 때에 선두 프레임의 제어 필드에 데이타 통신 커맨드를 지정하여 전송 신호를 쌍방향 버스를 통해 송신한다.

또, 본 발명에 따른 송신 방법에서는 데이타가 복수의 종류로 이루어지고, 데이타 필드의 소정 위치에 데이타 종류를 나타내는 정보를 삽입하여 전송 신호를 송신한다.

또, 본 발명에 따른 송신 방법에서는 데이타 필드의 소정 위치에 해당 프레임에서 송신하는 데이타의 데이타량을 나타내는 정보를 삽입하여 전송 신호를 송신한다.

또, 본 발명에 다른 송신 방법에서는 데이타 필드의 소정 위치에 제조업자에 관한 정보를 삽입하여 전송 신호를 송신한다.

또, 본 발명에 따른 수신 방법에서는 통신을 행하는 디바이스의 상호의 어드레스를 지정하기 위한 어드레스 필드와, 데이타의 통신을 나타내는 데이타 통신 커맨드 또는 제어 커맨드의 통신을 나타내는 제어 커맨드 통신 커맨드를 지정하기 위한 제어 필드와, 제어 커맨드 또는 데이타를 지정하기 위한 데이타 필드로 이루어지는 프레임 구성을 갖고 있는 전송 신호를, 쌍방향 버스를 통해 수신하고, 수신된 전송 신호의 선두 프레임의 제어 필드에 기초하여, 데이타의 통신인지 제어 커맨드의 통신인지를 검출함과 동시에, 데이타의 통신으로 검출된 때에는 해당 프레임의 데이타 필드에 데이타가 지정되어 있는 것으로 하여 데이타를 수신한다.

또, 본 발명에 다른 수신 방법에서는 데이타 필드의 소정 위치에 데이타 종류를 나타내는 정보가 삽입되고, 이 정보에 기초하여 수신되는 데이타 종류를 인식한다.

또, 본 발명에 따른 수신 방법에서는 데이타 필드의 소정 위치에 해당 프레임의 데이타량을 나타내는 정보가 십입되고, 이 정보에 기초하여 수신되는 프레임의 데이타량을 인식한다.

또, 본 발명에 따른 수신 방법에서는 데이타 필드의 소정 위치에 제조업자에 관한 정보가 삽입되고, 이 정보에 기초하여 제조업자를 인식한다.

또, 본 발명에 따른 통신 방법에서는 송신원의 디바이스는 쌍방향 버스 상의 전송 신호의 1 프레임을, 통신을 행하는 디바이스 상호의 어드레스를 지정하기 위한 어드레스 필드와, 데이타 통신을 나타내는 데이타 통신 커맨드 또는 제어 커맨드의 통신을 나타내는 제어 커맨드 통신 커맨드를 지정하기 위한 제어 필드와, 제어 커맨드 또는 데이타를 지정하기 위한 데이타 필드로 구성됨과 동시에, 데이타를 송신할때에 선두 프레임의 제어 필드에 데이타 통신 커맨드를 지정하여 전송 신호를 쌍방향 버스를 통해 송신하고, 수신측의 디바이스는 쌍방향 버스를 통해 전송 신호를 수신하고, 수신된 전송 신호의 선두 프레임의 제어 필드에 기초하여, 데이타의 통신인지 제어 커맨드의 통신인지를 검출함과 동시에, 데이타의 통신으로 검출된 때에는 해당 프레임의 데이타 필드에 데이타가 지정되어 있는 것으로 하여 데이타를 수신한다.

또, 본 발명에 따른 통신 방법에서는 데이타가 복수의 종류로 이루어지고, 송신원의 디바이스는 데이타 필드의 소정 위치에 데이타 종류를 타나내는 정보를 삽입하여 전송 신호를 송신하고, 수신측의 디바이스는 이 정보에 기초하여 수신되는 데이타 종류를 인식한다.

또, 본 발명에 따른 통신 방법에서는 송신원의 디바이스는 데이타 필드의 소정 위치에 해당 프레임으로 송신하는 데이타의 데이타량을 나타내는 정보를 삽입하여 전송 신호를 송신하고, 수신측의 디바이스는 이 정보에 기초하여 수신되는 프레임의 데이타량을 인식한다.

또, 본 발명에 따른 통신 방법에서는 송신원의 디바이스는 데이타 필드의 소정 위치에 제조업자에 관한 정보를 삽입하여 전송 신호를 송신하고, 수신측의 디바이스는 이 정보에 기초하여 제조업자를 인식한다.

또, 본 발명에 따른 쌍방향 버스 시스템에서는 복수의 디바이스의 각 전송신호 형성 수단은 통신을 행하는 디바이스 상호의 어드레스를 지정하기 위한 어드레스 필드와, 데이타의 통신을 나타내는 데이타 통신 커맨드 또는 제어 커맨드의 통신을 나타내는 제어 커맨드 통신 커맨드를 지정하기 위한 제어 필드와, 제어 커맨드 또는 데이타를 지정하기 위한 데이타 필드로 이루어지는 프레임을 구성함과, 동시에, 데이타를 전송할 때에 선두 프레임의 제어 필드에 데이타 통신 커맨드를 지정하여 전송 신호를 형성하고, 버스 출력 수단은 전송 신호 형성 수단에서 형성된 전송 신호를 쌍방향 버스에 출력한다. 한편, 복수의 디바이스의 버스 입력 수단은 쌍방향 버스를 통해 전송 신호를 수신하고, 제어 수단은 수신된 전송 신호의 선두 프레임의 제어 필드에 기초하여 데이타의 통신인지 커맨드의 통신인지를 검출함과 동시에, 데이타의 통신으로 검출된 때에는 해당 프레임의 데이타 필드에 데이타가 지정되어 있는 것으로 하여 데이타를 수신하는 제어를 행한다.

또, 본 발명에 따른 쌍방향 버스 시스템에서는 데이타가 복수의 종류로 이루어지고, 전송 신호 형성 수단은 데이타 필드의 소정 위치에 데이타 종류를 나타내는 정보를 삽입하여 전송 신호를 형성하고, 제어 수단은 이 정보에 기초하여 수신되는 데이타 종류를 인식한다.

또, 본 발명에 따른 쌍방향 버스 시스템에서는 송신원의 디바이스의 전송 신호 형성 수단은 데이타 필드의 소정 위치에 해당 프레임으로 송신하는 데이타의 데이타량을 나타내는 정보를 삽입하여 전송 신호를 형성하고, 수신측의 디바이스의 제어 수단은 이 정보에 기초하여 수신되는 프레임의 데이타량을 인식한다.

또, 본 발명에 따른 쌍방향 버스 시스템에서는 송신원의 디바이스의 전송 신호 형성 수단은 데이타 필드의 소정 위치에 제조업자에 관한 정보를 삽입하여 전송 신호를 형성하고, 송신측의 디바이스의 제어 수단은 이 정보에 기초하여 제조업자를 인식한다.

[실시예]

이하, 본 발명에 따른 송신 방법, 수신 방법, 통신 방법 및 쌍방향 버스 시스템의 한 실시예를 도면을 참조하여 설명한다.

이 실시예는 본 발명을 소위 IEC의 공보 1030에서 규정되어 있는 D2B(Audio, Video and audiovisual systems Domestic Digital Bus), EIAJ의 ET-2101에 규정되어 있는 홈 버스 시스템(Home Bus System, 이하 HBS라 함)에 적용한 것이다.

본 발명을 적용한 쌍방향 버스 시스템은, 예를 들면 제1도에 도시한 바와 같이, 디바이스인 텔레비젼 수상기(이하, TV라 함)(10)과, 디바이스인 비디오 테이프레코더(이하, VTR이라 함)(20, 30)과, 디바이스인 비디오 데크 플레이더(이하, VDP라 함)(40)을 쌍방향 버스(1)을 통해 서로 접속하여 구성된다.

TV(10)은 상술한 제1도에 도시한 바와 같이, TV 방송을 수신하여 비디오 신호와 오디오 신호를 재생하는 튜너(10a)와, 이 튜너(10a)에서 재생된 비디오 신호에 기초한 화상을 표시하는 TV 모니터(10b)와, 상기 튜너(10a)에서 재생된 오디오 신호를 증폭하는 증폭기(10c)를 서브 디바이스로서 내장함과 동시에, 상기 튜너(10a)로부터의 비디오 또는/및 오디오 신호(이하, AV 신호라 함)를 외부로 출력하기도 하고, 외부에서 입력되는 AV 신호를 상기 튜너(10a), TV 모니터(10b)에 공급하는 스위치 박스(10d)를 서브 디바이스로서 구비한다.

또, VTR(20)은 상술한 제1도에 도시한 바와 같이, AV 신호를 자기 테이프에 기록하거나, AV 신호를 재생하는 비디오 데크(20a)와, TV 방송을 수신하여 AV 신호를 재생하는 튜너(20b)를 서브 디바이스로서 내장함과 동시에, 상기 비디오 데크(20a)나, 튜너(20b)로부터의 AV 신호를 외부로 출력하기도 하고, 외부에서 입력되는 AV 신호를 상기 비디오 데크(20a)에 공급하는 스위치 박스(20c)를 서브 디바이스로서 구비한다.

또, VTR(30)은 상술한 VTR(20)과 마찬가지로, 비디오 데크(30a)와, 튜너(30b)와, 스위치 박스(30c)를 서브 디바이스로서 내장한다.

또, VDP(40)은 광 디스크로부터 AV 신호를 재생하는 비디오 플레이어(40a)를 서브 디바이스로서 내장한다.

그리고, 이 쌍방향 버스 시스템에서는, 예를 들면 VTR(20), VTR(30), VDP(40)에서 재생된 비디오 신호를 TV(10)에 공급하고, 이 비디오 신호에 기초한 화상을 TV 모니터(10b)에 표시하도록 되어 있다. 구체적으로는, TV(10)의 스위치 박스(10d)와 VTR(20)의 스위치 박스(20c)가 AV 신호 라인(L1)로 접속되고, TV(10)의 스위치 박스(10d)와 VTR(30)의 스위치 박스(30c)가 AV 신호 라인(L2)로 접속되며, TV(10)의 스위치 박스(10d)와 비디오 플레이어(40a)가 AV 신호 라인(L3)으로 접속되어 있고, 즉 AV 신호 라인(L1, L2, L3)은 TV(10)을 중심으로 하여 별(星) 모양으로 배선되고, VTR(20), VTR(30), VDP(40)에서 재생된 AV 신호가 각각 AV 신호 라인(L1, L2, L3) 및 스위치 박스(10d)를 통해 TV 모니터(10b)에 공급되어 TV 모니터(10b)에 화상이 표시된다. 또, 예를 들면 비디오 플레이어(40a)에서 재생된 AV 신호가 AV 신호 라인(L3), 스위치 박스(10d), AV 신호 라인(L1), 스위치 박스(20c)를 통해 비디오 데크(20a)에 접속되어 비디오 데크(20a)에 의해 자기 테이프에 기록(녹화)된다.

또, 이 쌍방향 버스 시스템에서는, 예를 들면 TV(10)(디바이스)은 쌍방향 버스(1)을 통해 VTR(20, 30), VDP(40)(디바이스)나 그들에 내장된 비디오 데크(20a, 30a), 비디오 플레이어(40a), 스위치 박스(20c, 30c)(서브 디바이스)를 제어하도록 되어 있다.

또, 이 쌍방향 버스 시스템에서는, 예를 들면 VTR(20, 30), VDP(40)으로부터 그들의 동작 상태(status) 등을 나타내는 데이타를 프레임(소위 패킷) 구성으로 하여, 쌍방향 버스(1)을 통해 TV(10)에 공급하고, TV(10)은 이들의 데이타에 기초한 문자 등을 TV 모니터(10b)에 표시하도록 되어 있다.

구체적으로는, TV(10)은, 예를 들면 제2도에 도시한 바와 같이, 상기 튜너(10a) 내지 스위치 박스(10b)를 내부 제어 버스(11)을 통해 제어하는 마이크로 프로세서(12)와, 사용자가 조작한 조작 내용을 상기 마이크로 프로세서(12)에 입력하는 사용자 인터페이스(13)과, 다른 디바이스나 그 서브 디바이스를 제어하기 위한 제어 커맨드나 상태 등을 나타내는 데이타로 이루어지는 전송 신호를 상기 쌍방향 버스(1)로 입출력하는 버스 인터페이스 회로(14)를 구비한다.

또, VTR(20)은, 상술한 제2도에 도시한 바와 같이, 상기 비디오 데크(20a) 내지 스위치 박스(20c)를 내부 제어 버스(21)을 통해 제어하는 마이크로 프로세서(22)와, 사용자가 조작한 조작 내용을 상기 마이크로 프로세서(22)로 입력하는 사용자 인터페이스부(23)과, 전송 신호를 상기 쌍방향 버스(1)로 입출력하는 버스 인터페이스 회로(24)를 구비한다. 또, VTR(30), VDP(40)도 마찬가지로, 마이크로 프로세서, 버스 인터페이스 회로 등(도시되지 않음)을 구비한다.

그리고, 예를 들면 사용자가 VTR(20)에서 재생되는 비디오 신호에 기초한 화상을 TV(10)로 보기 위해 TV(10)의 사용자 인터페이스부(13)을 조작하면, TV(10)의 마이크로 프로세서(12)는 조작 내용에 따라 전송 신호를 형성하고, 이 전송 신호를 버스 인터페이스 회로(14), 쌍방향 버스(1)을 통해 VTR(20)으로 송신한다. VTR(20)의 마이크로 프로세서(22)는 버스 인터페이스 회로(24)에서 수신되는 이 전송 신호에 기초하여, 내부 제어 버스(21)을 통해 비디오 데크(20a)를 플레이(재생 동작)시키는 제어를 행함과 동시에, 비디오 데크(20a)에서 재생된 AV 신호가 TV(10)에 공급되도록 스위치 박스(20c)를 제어한다.

즉, 사용자 인터페이스부(13)은 상술한 제2도에 도시한 바와 같이, 예를 들면 키 스위치 등을 구비한 조작부(13a)와, 예를 들면 발광 다이오드 등을 구비한 표시부(13b)로 구성되고, 조작부(13a)는 사용자가 키 스위치 등을 이용하여 조작한 조작 내용에 대응한 신호를 내부 제어 버스(11)을 통해 마이크로 프로세서(12)에 공급한다.

마이크로 프로세서(12)는 상술한 제2도에 도시한 바와 같이, 수신된 제어 커맨드를 상기 튜너(10a) 내지 스위치 박스(10d)를 제어하기 위한 내부 제어 커맨드로 변환하는 커맨드 테이블, 수신된 데이타에 기초한 화상을 TV 모니터(10b)에 표시하기 위한 프로그램 등의 각종 프로그램이 기억되어 있는 리드 온리 메모리(이하, ROM이라 함)(12a)와, 이 ROM(12a)에 기억되어 있는 프로그램을 실행하는 중앙 연산 장치(이하, CPU라 함)(12b)와, 실행 결과 등을 기억하는 랜덤 억세스 메모리(이하, RAM이라 함)(12c)와, 상기 튜너(10a) 내지 버스 인터페이스 회로(14)의 인터페이스를 취하는 I/O 회로(12d)로 구성된다.

그리고, CPU(12b)는 ROM(12a)에 기억되어 있는 프로그램을 실행함으로써, 조작부(13a)로부터 내부 제어 버스(11), I/O 회로(12d)를 통해 공급되는 조작 내용에 대응한 신호에 기초하여, 예를 들면 VTR(20)을 제어하는 제어 커맨드를 생성하여, 이 제어 커맨드를 프레임 구성으로 하여 버스 인터페이스 회로(14)에 공급한다.

또, CPU(12b)는 상태 등을 나타내는 데이타를 프레임 구성으로 하여 버스 인터페이스 회로(14)에 공급함과 동시에, 인터페이스 회로(14)를 통해 수신되는 데이타에 기초한 문자 등, 예를 들면 VTR(20)의 상태를 TV 모니터(10b)에 표시하는 제어를 행한다.

버스 인터페이스 회로(14)는 쌍방향 버스(1)에 대한 억세스 방식으로서, 예를 들면 소위 CSMA/CD(Carrier Sense Multiple Access with Collision Detection)을 채용함과 동시에, 예를 들면 소위 IEC/SC48B(Secretariat) 202에 규정된 커넥터를 통해 쌍방향 버스(1)에 접속되어 있다.

구체적으로는, 이 커넥터는 제3a도에 도시한 바와 같이, 2개의 소켓(2, 3)을 구비하고, 제3b도에 도시한 바와 같이, 소켓(2)의 신호용의 접점(2a, 2b), 어스용의 접점(2c)와, 소켓(3)의 신호용 접점(3a, 3b), 어스용 접점(3c)가 내부에 서로 접속되어 있다. 또, 접점(2a)와 접점(2b)가 스위치(2d) 및 종단 저항(예를 들면, 120 오옴)(4)를 통해 접속됨과 동시에 접점(3a)와 접점(3b)가 스위치(3d) 및 종단 저항(4)를 통해 접속되어 있다.

이와 같이 구성된 커넥터는 TV(10) 등의 각 디바이스마다 각각 구비되어 있고, 예를 들면 VTR(20)에 구비된 커넥터와 같이, TV(10)으로부터의 쌍방향 버스(1)의 플러그와 VTR(30)으로부터의 쌍방향 버스(1)의 플러그가 각각 소켓(2, 3)에 삽입되면, 스위치(2d, 3d)가 개방되어 종단 저항(4)가 분리되고, TV(10)으로부터의 전송 신호가 VTR(20)의 버스 인터페이스 회로(24)에 공급됨과 동시에, 후단의 VTR(30)이나 VDP(40)에 공급되도록 되어 있다.

여기에서, 쌍방향 버스(1)로 전송되는 전송 신호의 포맷에 대해 설명한다. 이 전송 신호의 포맷은 종래 기술에서 설명한 D2B의 포맷에 대략 준거한 것으로, 송신처의 서브 디바이스 등을 제어하기 위한 제어 커맨드나, 예를 들면 VTR(20)의 동작 상태 등을 TV(10)에 표시하기 위한 데이타는, 예를 들면 제4도, 제5도에 도시한 바와 같이, 프레임 구성으로 되어 전송된다.

즉, 1 프레임은 프레임의 선두를 표시하는 헤더를 지정하기 위한 헤더 필드(51)과, 송신원의 디바이스의 어드레스를 지정하기 위한 마스터 어드레스 필드(52)와, 송신처의 디바이스의 어드레스를 지정하기 위한 슬레이브 어드레스 필드(53)과, 데이타의 통신을 나타내는 데이타 통신 커맨드 또는 제어 커맨드의 통신을 나타내는 제어 커맨드 통신 코맨드를 지정하기 위한 제어필드(54)와, 제어 커맨드나 데이타를 지정하기 위한 데이타 필드(55)로 구성된다.

헤더 필드(51)의 헤더는 종래 기술에서 설명한 D2B에 준거하고(제11도 참조), 동기를 취하기 위한 1 비트로 이루어지는 스타트 비트와, 전송 속도나 상기 데이타 필드(55)의 바이트 수를 규정하기 위한 모드 비트로 구성된다.

마스터 어드레스 필드(52)의 송신원 디바이스의 어드레스는 종래 기술에서 설명한 D2B에 준거하고, 송신원의 디바이스의 어드레스를 지정하기 위한 12 비트로 이루어지는 마스터 어드레스 비트와, 1 비트의 패리티 비트로 구성된다.

슬레이브 어드레스 필드(53)의 송신처 디바이스의 어드레스는 종래 기술에서 설명한 D2B 에 준거하고, 송신처의 디바이스의 어드레스를 지정하기 위한 12 비트로 이루어지는 슬레이브 어드레스 비트와, 1 비트의 패리티 비트와, 송신처의 디바이스로부터 응답하기 위한 1 비트의 아크널러지 비트로 구성된다.

제어 필드(54)에서는 종래의 기술에서 설명한 D2B에 준거하고, 데이타의 통신을 나타내는 데이타 통신 커맨드 또는 제어 커맨드의 통신을 나타내는 제어 커맨드 통신 커맨드, 즉 데이타 필드(105)의 내용이 데이타인 것을 나타내는 데이타 통신 커맨드 또는 제어 커맨드인 것을 나타내는 제어 커맨드 통신 커맨드로 이루어지는 4 비트의 제어 비트와, 1 비트의 패리티 비트와, 1 비트의 아크널러지 비트가 지정된다. 또, 제어 비트로서는 D2B에 규정되어 있는 코드 중 마스터에서 슬레이브로의 코드에서, 제어 커맨드의 논로크 상태에서의 기록을 표시하는 코드" E" h(h는 16진수를 표시함), 데이타의 로크 상태에서의 기록을 표시하는 코드" B" h 및 데이타의 논로크 상태에서의 기록을 표시하는 코드" F" h만을 사용한다.

데이타 필드(55)에는 상술한 D2B에 대략 준거하고, 8 비트의 데이타 비트와, 1 비트의 엔드 오브 데이타 비트와, 1 비트의 패리티 비트와, 1 비트의 아크널러지 비트가 필요에 따라 반복된다. 그리고, 데이타 비트를 선두에서부터 차례로 데이타 #1, #2, #3… 으로 하면, 상술한 제4도, 제5도에 도시한 바와 같이, 데이타#1 내지 데이타 #3에서 디바이스에 내장된 서브 디바이스로부터 다른 디바이스로의 통신, 디바이스로 부터 다른 디바이스에 내장된 서브 디바이스로의 통신 또는 디바이스로부터 디바이스로의 통신을 나타내는 경로 선택 코드를 지정한다.

경로 선택 코드는 상술한 제4도, 제5도에 도시한 바와 같이, 8 비트로 이루어지는 텍스트 헤더와, 디바이스에 내장된 서브 디바이스로부터 다른 디바이스로의 통신, 디바이스로부터 다른 디바이스에 내장된 서브 디바이스로의 통신 또는 디바이스로부터 디바이스로의 통신을 나타내는 8 비트로 이루어지는 헤더 오퍼랜드와, 송신원의 서브 디바이스의 어드레스(Source Sub-Device Address, 이하 SSDA라 함) 또는 송신처의 서브 디바이스의 어드레스(Destination sub-Device Address, 이하 DSDA라 함)를 나타내는 8 비트로 이루어지는 서브 디바이스 어드레스로 구성된다. 그리고, 텍스트 헤더를 코드" AB" h로서 데이타#1에 지정하고, 종래의 D2B에서 사용되고 있는 OPC" Begin 2" (코드" BD" h), OPC" Begin 1" (" BC" h), OPC" Begin 0" (BB" h)와의 구별을 도모한다.

텍스트 헤더에 연속해서 헤더 오퍼랜드(이하, HDOPR이라 함)는 데이타#2에 지정되고, 예를 들면 제6도에 도시한 바와 같이, 그 하위 2비트인 비트(b_1, b_0)[b_7이 최상위 비트(MSB)]에 의해 디바이스에 내장된 서브 디바이스로부터 다른 디바이스로의 통신(이하, 서브 디바이스로부터 디바이스로의 통신이라 함), 디바이스로부터 다른 디바이스에 내장된 서브 디바이스로의 통신(이하, 디바이스로부터 서브 디바이스로의 통신이라 함) 또는 디바이스로부터 디바이스로의 통신중 어느 것을 나타낸다. 구체적으로는, b_1=0, b_0=1이 서브 디바이스로부터 디바이스로의 통신을 나타내고, b_1=1, b_0=0이 디바이스로부터 서브 디바이스로의 통신을 나타내며, b_1=1, b_0=1이 디바이스로부터 디바이스로의 통신을 나타낸다. 즉, 이 쌍방향 버스 시스템에서는 종래의 D2B에서 이용되고 있던 디바이스에 내장된 서브 디바이스로부터 다른 디바이스에 내장된 서브 디바이스로의 통신을 행하지 않는다. 다시 말하면, b_1=0, b_0=0으로 되는 HDOPR은 사용하지 않는다.

그리고, 제어 커맨드의 통신에서는 상술한 제4도에 도시한 바와 같이, 데이타 #4 이후에 제어 커맨드 등을 지정한다. 한편, 데이타 통신에서는 데이타 필드(55)의 소정 위치, 예를 들면 상술한 제5도에 도시한 바와 같이, 데이타#4에, 예를 들면 소위 ASCII 코드, TV 모니터에 문자 등을 표시하기 위한 온 스크린 데이타(이하, OSD 데이타라 함), 일본어 OSD 데이타, 예를 들면 수신한 리모콘으로부터의 지령을 그대로 다른 디바이스에 전송하기 위한 투과 전송 데이타 등의 데이타 종류를 식별하기 위한 속성(이하, DTATR : Data Attribute라 함)을 지정하고, 또 데이타 필드(55)의 소정 위치, 예를 들면 상술한 제5도에 도시한 바와 같이, 데이타#5에 그프레임에 포함되는 데이타 바이트 수(이하, BYTE라 함)를, 예를 들면 1 바이트 내지 16 바이트에 각각 대응하는 코드" 20" h 내지 " 2F" h에 의해 지정하고, 데이타#6 이후에 데이타를 바이트마다 지정한다.

그런데, 이 데이타의 통신에 있어서, 데이타 필드(55)의 데이타 용량, 예를 들면 상술한 헤더 필드(51)의 모드 비트로 규정된 데이타 용량이, 예를 들면 16 바이트이고, 송신하는 데이타량이 그 이상일 때는 송신 데이타를 복수의 프레임으로 분할하여 송신함과 동시에, 선두 프레임, 즉 최초에 송신하는 프레임의 상술한 제어 비트를 데이타 통신 커맨드, 예를 들면 데이타 로크 상태에서의 기록을 표시하는 코드 " B" h로 하고, 최후에 송신하는 프레임의 제어비트를 데이타 통신 커맨드,예를 들면 데이타의 논로크 상태에서의 기록을 표시하는 코드" F" h로 한다. 또, 송신하는 데이타의 데이타량이 데이타 필드(55)의 데이타량보다도 적고, 송신하는 데이타를 하나의 프레임으로 송신할 때는 제어 비트를 데이타 통신 커맨드, 예를 들면 데이타의 논로크 상태에서의 기록을 표시하는 코드" F" h로 한다.

따라서, 제어 커맨드의 통신, 예를 들면 TV(10)(디바이스)로부터 VTR(20)(다른 디바이스)에 내장된 비디오 데크(20a)(서브 디바이스)에, 예를 들면 비디오 데크(20a)를 플레이시키는 제어 커맨드를 송신할 때는 TV(10)의 마이크로 프로세서(12)는 마스터 어드레스 필드(52)에 TV(10)의 어드레스를 마스터 어드레스 비트로서 지정하고, 슬레이브 어드레스 필드(53)에 VTR(20)의 어드레스를 슬레이브 어드레스 비트로서 지정하며, 제어 필드(54)에 제어 커맨드 통신 커맨드, 예를 들면 마스터로 부터 슬레이브로의 제어커맨드의 기록을 표시하는 코드" E" h를 제어 비트로서 지정한다. 더욱이, 마이크로 프로세서(12)는 데이타#1에 코드" AB" h를 텍스트 헤더로서 지정하고, 데이타#2에 디바이스로부터 서브 디바이스로의 통신을 나타내는 코드(b_1 =1, b_0 =0)를 HDOPR로서 지정하며, 데이타#3에 비디오 데크(20a)의 어드레스를 DSDA로서 지정한다. 그리고, 마이크로 프로세서(12)는 후에 연속하여 데이타#4에 예를 들면 비디오 데크를 플레이시키는 코드" C3" h를 OPC로서 지정하고, 데이타#5에 전진(forward)을 나타내는 코드" 75" h를 OPR로서 지정한다.

또, 예를 들면 TV(10)(디바이스)로부터 VTR(20)(디바이스)로 전원을 오프시키는 제어 커맨드를 전송할 때는 마이크로 프로세서(12)는 데이타#2에 디바이스로부터 디바이스로의 통신을 나타내는 코드(b_1 =1, b_0 =1)를 HDOPR로서 지정하고, 서브 디바이스의 어드레스가 불필요해지기 때문에, 데이타#3에 더미 코드, 예를 들면 " 7F" h를 지정한다. 그리고, 마이크로 프로세서(12)는 데이타#4에 예를 들면 스탠바이를 나타내는 코드" A0" h를 OPC로서 지정하고, 데이타#5에 온을 나타내는 코드" 70" h를 OPR로서 지정한다.

한편, 데이타 통신, 예를 들면 VTR(20)으로부터 TV(10)로 비디오 데크(20a)(서브 디바이스)의 상태 등을 나타내는 데이타를 복수의 프레임, 예를 들면 2개의 프레임(P_1, P_2)로 분할하여 전송하고, 그들의 데이타에 기초한 화상을 TV(10)에 표시할 때는 VTR(20)의 마이크로 프로세서(22)는, 예를 들면 제7A도에 도시한 바와 같이, 마스터 어드레스 필드(52)에 VTR(20)의 어드레스를 마스터 어드레스 비트로서 지정하고, 슬레이브 어드레스 필드(53)에 TV(10)의 어드레스를 슬레이브 어드레스 비트로서 지정하며, 제어 필드(54)에 데이타 통신 커맨드, 예를 들면 마스터로부터 슬레이브로의 데이타 로크 상태에서의 기록을 표시하는 코드" B" h를 제어 비트로서 지정한다.

또, 마이크로 프로세서(22)는 데이타#1에 코드" AB" h를 텍스트 헤더로서 지정하고, 데이타#2에 서브 디바이스로부터 디바이스로의 통신을 나타내는 코드(b_1 =0, b_0 =1)을 HDOPR로서 지정하며, 데이타#3에 비디오 데크(20a)의 어드레스를 SSDA로서 지정한다.

또, 마이크로 프로세서(22)는 데이타#4에 데이타 종류, 예를 들면 OSD 데이타인 것을 나타내는 코드" 20" h를 DTATR로서 지정하고, 데이타#5에, 예를 들면 이 프레임에 11 바이트의 데이타가 포함되는 것을 나타내는 코드" 2A" h를 BYTE로서 지정한다.

또, 마이크로 프로세서(22)는 데이타#6에, 예를 들면 화면 상에서의 1행째를 표시하는 코드" 20" h를 OPR1로서 지정하고, 데이타#7에, 예를 들면 표준 크기의 문자를 표시하는 코드" 22" h를 OPR2로서 지정하며, 데이타#8에, 예를 들면 알파벳의 소문자를 표시하고 코드" 21" h를 OPR3으로서 지정한다.

그리고, 마이크로 프로세서(22)는 데이타#9 내지 데이타#16에 송신하는 데이타를 바이트마다 지정한다. 이리하여, 최초의 송신하는 프레임(P_1)이 형성된다.

최후에 송신하는 프레임(P_2)에서의 마이크로 프로세서(22)는 상술한 제7B도에 도시한 바와 같이, 마스터 어드레스 필드(52)에 VTR(20)의 어드레스를 마스터 어드레스 비트로서 지정하고, 슬레이브 어드레스 비트(53)에 TV(10)의 어드레스를 슬레이브 어드레스 비트로서 지정하며, 제어 필드(54)에 데이타 통신 커맨드, 예를 들면 마스터로부터 슬레이브로의 데이타 논로크 상태에서의 기록을 표시하는 코드" F" h를 제어 비트로서 지정한다.

또, 마이크로 프로세서(22)는 데이타#1에 코드" AB" h를 텍스트 헤더로서 지정하고, 데이타#2에 서브 디바이스로부터 디바이스로의 통신을 나타내는 코드(b_1=0, b_0=1)을 HDOPR로서 지정하며, 데이타#3에 비디오 데크(20a)의 어드레스를 SSDA로서 지정한다.

또, 마이크로 프로세서(22)는 데이타#4에 데이타 종류, 예를 들면 OSD 데이타인 것을 나타내는 코드" 20" h를 DTATR로서 지정하고, 데이타#5에, 예를 들면 이 프레임에 8 바이트의 데이타가 포함되는 것을 나타내는 코드" 27" h를 BYTE로서 지정한다.

그런데, 예를 들면 화면 상에서의 표시 조건을 변경하지 않을 때에는, 즉 동일 행에 동일 크기 등의 문자를 표시할 때에는 상술한 OPR1 내지 OPR3은 불필요해지고, 마이크로 프로세서(22)는 데이타#6 내지 데이타#13에 송신하는 데이타를 바이트마다 지정한다. 이리하여, 최후에 송신하는 프레임(P_2)가 형성된다.

다음에, 송신하는 데이타의 데이타량이 적고, 예를 들면 VTR(20)으로부터 TV(10)로 비디오 데크(20a)의 상태 등을 나타내는 데이타를 하나의 프레임으로 전송하는 데이타의 통신에서는 VTR(20)의 마이크로 프로세서(22)는, 예를 들면 상술한 제7도에 도시한 프레임(P_1)의 제어 비트를 데이타 통신 커맨드, 예를 들면 데이타의 논로크 상태에서의 기록을 나타내는 코드" F" h로 한 프레임을 형성한다.

즉, 송신하는 데이타의 데이타량을 X로 하고, 하나의 프레임으로 전송 가능한 데이타 용량을 n으로 하면, 마이크로 프로세서(22)는, 예를 들면 제8도에 도시한 플로우차트에 따라 프레임을 형성한다.

스텝(ST1)에 있어서, 마이크로 프로세서(22)는 제어 비트를 데이타 통신 커맨드로 설정하고, 스텝(ST2)로 진행한다.

스텝(ST2)에 있어서, 마이크로 프로세서(22)는 데이타량(X)가 데이타 용량 n보다도 큰가를 판단하고, 해당할 때는 스텝(ST3)로 진행하고, 해당하지 않을 때는 스텝(ST6)으로 진행한다.

스텝(ST3)에 있어서, 마이크로 프로세서(22)는 데이타#4에 DTATR(데이타의 종류를 식별하는 속성)을 지정하고, 데이타#5에 BYTE(데이타량)을 지정하여 프레임을 형성하고, 스텝(ST4)로 진행한다.

스텝(ST4)에 있어서, 마이크로 프로세서(22)는 스텝(ST3)에 있어서 형성한 프레임을 송출하고, 스텝(ST5)로 진행한다.

스텝(ST5)에 있어서, 데이타량(X)로부터 데이타 용량 n을 감산함과 동시에, 그 감산치를 새로운 데이타량(X)로 하고, 즉 나머지 데이타량(X)를 구하고, 스텝(ST2)로 복귀한다.

한편, 스텝(ST6)에 있어서, 마이크로 프로세서(22)는 데이타#4에 DTATR을 지정하고, 데이타#5에 BYTE를 지정하여 프레임을 형성하고, 스텝(ST7)로 진행한다.

스텝(ST7)에 있어서, 마이크로 프로세서(22)는 스텝(ST6)에서 형성한 최종 프레임을 송출하여 종료한다.

그리고, 이와 같이 해서 형성된 프레임은 TV(10)의 마이크로 프로세서(12)로 부터 버스 인터페이스 회로(14)에, 또는 VTR(20)의 마이크로 프로세서(22)로부터 버스 인터페이스 회로(24)에 공급되고, 이들의 버스 인터페이스 회로(14, 24)는 쌍방향 버스(1) 상의 소위 캐리어의 유무를 검출하고, 캐리어가 없을 때, 즉 쌍방향 버스(1)이 비어 있을 때에 상술한 프레임 구성을 갖고 있는 전송 신호를 쌍방향 버스(1)을 통해 TV(10), VTR(20, 30), VDP(40) 등에 송신한다.

이리하여, 예를 들면 마이크로 프로세서(22)는 데이타를 복수의 프레임으로 분할하여 송신할 때에 선두 프레임, 즉 최초의 송신하는 프레임으로부터 데이타를 송신함과 동시에, 최후에 송신하는 프레임에 있어서도 데이타를 송신한다. 또, 마이크로 프로세서(22)는 데이타를 하나의 프레임으로 송신할 때에 그 프레임에서 데이타를 송신한다.

즉, 이 쌍방향 버스 시스템에서는 종래의 쌍방향 버스 시스템에서 필요한 실제의 데이타를 전송하기 전에 송신처(수신측)의 디바이스에 이후의 프레임으로 데이타를 송신하는 것을 통지하기 위한 프레임과, 데이타의 송신이 종료한 시점에서 수신측의 디바이스에 데이타의 통신이 종료한 것을 통지하는 프레임을 필요로 하지 않고, 종래의 시스템에 비해 트래픽량을 저감할 수 있고, 전송 효율을 높일 수 있다. 또, 통신 수순을 간단하게 할 수 있다.

여기에서, 상술한 프레임 구성을 갖는 전송 신호의 수신에 대해 설명한다. 예를 들면, TV(10)으로부터 VTR(20)으로의 제어 커맨드의 전송에서는 VTR(20)의 버스 인터페이스 회로(24)는 쌍방향 버스(1)을 통해 전송 신호를 수신함과 동시에, 수신한 전송 신호를 마이크로 프로세서(22)에 공급한다. 마이크로 프로세서(22)는 ROM(22a)에 기억되어 있는 프로그램(소프트웨어)을 실행하고, 전송 신호로부터 제어 필드(54)의 제어 비트를 검출하여, 이 제어 비트에 기초해서 데이타 통신인지 제어 커맨드의 통신인지를 검출한다. 또, 마이크로 프로세서(22)는 전송 신호로부터 데이타 필드(55)의 소정 위치에 삽입된 경로 선택 코드를 검출하여, 이 경로 선택 코드에 기초해서 디바이스에 내장된 서브 디바이스로부터 다른 디바이스로의 통신, 디바이스로부터 다른 디바이스에 내장된 서브 디바이스로의 통신 또는 디바이스로부터 디바이스로의 통신인지를 검출한다.

구체적으로는 마이크로 프로세서(22)는 전송 신호의 마스터 어드레스 필드(52)의 마이터 어드레스 비트와, 슬레이브 어드레스 필드(53)의 슬레이브 어드레스 비트에 기초하여, 이 전송 신호가, 예를 들면 TV(10)으로부터의 자신에 대한 전송 신호라고 검출함과 동시에, 제어 필드(54)의 제어 비트에 기초하여, 예를 들면 코드" E" h에 의해 제어 커맨드의 통신(마스터로부터 슬레이브로의 제어 커맨드의 기록)인 것을 검출한다. 또, 이 경우, VTR(30), 및 VDP(40)의 마이크로 프로세서는 슬레이브 어드레스 비트가 자신의 어드레스가 아니기 때문에, 자신에 대한 통신이 아니라고 검출하고, 그 전송 신호에 대응하는 동작은 행하지 않는다.

또, 마이크로 프로세서(22)는 데이타 필드(55)의 데이타#1에 지정되어 있는 텍스트 헤더에 기초하여, 예를 들면 코드" AB" h에 의해 종래의 D2B에서 사용되고 있는 OPC" Begin 2" (코드 " BD" h), OPC" Begin 1" (" BC" h), OPC" Begin 0" (" BB" h)가 아니라는 것을 검출함과 동시에, 데이타#2에 지정되어 있는 HDOPR에 기초하여, 예를 들면 그 하위 2 비트가 1,0(b_1=1, b_0=0)인 때는 디바이스로부터 서브 디바이스로의 통신이라고 검출하고, b_1=0, b_0=1인 때는 서브 디바이스로부터 디바이스로의 통신이라고 검출하며, b_1=1, b_0=1인 때는 디바이스로부터 디바이스로의 통신이라고 검출한다. 즉, 동일 쌍방향 버스(1)을 통해 종래의 D2B에 준거한 전송 신호가 전송되어도 그들을 구별할 수 있다.

또, 마이크로 프로세서(22)는 디바이스로부터 서브 디바이스로의 통신인 때는 데이타#3에 DSDA가 지정되어 있다고 인식하고, 서브 디바이스로부터 디바이스로의 통신인 때는 데이타#3에 SSDA가 지정되어 있다고 인식하며, 디바이스로부터 디바이스로의 통신인 때는 데이타#3은 더미 코드" 7F" h로 인식한다. 그리고, 마이크로 프로세서(22)는, 예를 들면 데이타#3에 지정되어 있는 DSDA에 기초하여, 예를 들면 비디오 데크(20a)에 대한 제어라고 특정한다.

그런데, VTR(20) 등의 각 기기(디바이스)는 제어 커맨드를 서브 디바이스를 제어하기 위한 내부 제어 커맨드로 변환하는 커맨드 테이블을, 그 디바이스가 구비(내장)하는 서브 디바이스마다 구비하고, 이들의 커맨드 테이블에 의해 동일 제어 커맨드를 제어 대상 서브 디바이스의 종류마다 상이한 제어 내용의 내부 제어 커맨드로 변환(디코드)한다. 구체적으로는, 예를 들면 마이크로 프로세서(22)의 ROM(22a)에는 비디오 데크(20a)에 대한 데크/플레이어 커맨드 테이블과, 튜너(20b)에 대한 튜너 커맨드 테이블이 기억되어 있고, 마이크로 프로세서(22)는 이들의 커맨드 테이블에 기초하여, 데이타 필드(55)의 데이타#4, #5에 지정되어 있는 제어 커맨드를 비디오 데크(20a) 내지 스위치 박스(20c)를

제어하기 위한 내부 제어 커맨드로 디코드하고, 이 내부 제어 커맨드에 기초하여, 내부 제어 버스(21)을 통해 비디오 데크(20a) 내지 스위치 박스(20c)를 제어한다. 즉, 예를 들면 제어 커맨드의 OPC가 코드" C0" h인 때는, 데크/플레이어 커맨드에서는 리피트를 표시하고, 튜너 커맨드에서는 밴드의 제어를 표시하며, 비디오 커맨드에서는 콘트라스트의 제어를표시하고, 오디오 커맨드에서는 볼륨의 제어를 표시한다. 다시말하면, DSDA에 의해 지정된 서브 디바이스의 디폴트 값으로 결정되어 커맨드 테이블이 이용되고, 제어 커맨드의 코드를 서브 디바이스의 종류로 공용할 수 있으며, 제어 커맨드를 단축할 수 있다.

그리고, 예를 들면 DSDA가 비디오 데크(20a)이고, 제어 커맨드의 OPC가 코드" C3" h이며, OPR이 코드" 75" h인 때, VTR(20)의 마이크로 프로세서(22)는 데크/플레이어 커맨드 테이블에 의해 제어 커맨드를 플레이로 전진하는 내부 제어 커맨드로 디코드하고, 내부 제어 버스(21)을 통해 비디오 데크(20a)가 재생 동작을 행하도록 제어함과 동시에, 비디오 데크(20a)로부터의 AV 신호가 스위치 박스(20c)를 통해 TV(10)의 스위치 박스(10d)에 공급되도록 제어한다. 이리하여, TV(10)(디바이스)으로부터 VTR(20)의 비디오 데크(20a)(서브 디바이스)로의 제어 커맨드의 통신이 행해지고, VTR(20)에서 재생된 AV 신호에 기초한 화상을 TV(10)으로 볼 수 있다.

한편, 예를 들면 상술한 VTR(20)으로부터 TV(10)으로 비디오 데크(20a)의 상태를 나타내는 데이타를 전송할 때는 TV(10)의 버스 인터페이스 회로(14)는 쌍방향 버스(1)을 통해 전송 신호를 수신함과 동시에, 수신한 전송 신호를 마이크로 프로세서(12)에 공급한다. 마이크로 프로세서(12)는 ROM(12a)에 기억되어 있는 프로그램(소프트웨어)을 실행하고, 전송 신호로부터 제어 필드(54)의 제어 비트를 검출하고, 이 제어 비트에 기초하여 데이타 통신인지 제어 커맨드의 통신인지를 검출한다. 또, 마이크로 프로세서(12)는 전송 신호로부터 데이타 필드(55)의 소정 위치에 삽입된 경로 선택 코드를 검출하고, 이 경로 선택 코드에 기초하여 디바이스에 내장된 서브 디바이스로부터 다른 디바이스로의 통신, 디바이스로부터 다른 디바이스에 내장된 서브 디바이스로의 통신 또는 디바이스로부터 디바이스로의 통신인지를 검출한다.

구체적으로는, 마이크로 프로세서(12)는 전송 신호의 마스터 어드레스 필드(52)의 마스터 어드레스 비트와, 슬레이브 어드레스 필드(53)의 슬레이브 어드레스 비트에 기초하여, 이 전송 신호가, 예를 들면 VTR(20)으로부터의 자신에 대한 전송 신호라는 검출함과 동시에, 제어 필드(54)의 제어 비트에 기초하여, 예를 들면 코드 " B" h, " F" h인 때는 데이타 통신(데이타의 로크 상태, 논로크 상태에서의 기록)이라고 검출한다. 즉, 데이타가 복수의 프레임으로 분할되어 전송되 올 때에는 최초의 프레임으로부터 데이타 로크 상태에서의 기록으로 검출하고, 최후의 프레임에서 데이타의 논로크 상태에서의 기록이라고 검출한다. 또, 데이타가 1 프레임으로 전송되어 올 때에는 그 프레임에 있어서 데이타의 논로크 상태에서의 기록이라고 검출한다. 그리고, 마이크로 프로세서(12)는, 예를 들면 VTR(20)으로부터 공급되는 전송 신호의 최초의 프레임을 수신함으로써, 로크 상태로 된 후에는, 예를 들면 VDP(30)으로부터의 전송 신호를 수신하면, 그 수신 신호를 무시(무효한 것으로)함과 동시에, VDP(30)에 로크 상태인(포착되어 있는) 것을 통지한다.

또, 마이크로 프로세서(12)는 데이타 필드(55)의 데이타#1에 지정되어 있는 텍스트 헤더에 기초하여, 예를 들면 코드" AB" h에 의해 종래의 D2B에서 사용되고 있는 OPC" Begin 2" (코드" BD" h), OPC" Begin 1" (" BC" h), OPC" Begin 0" (" BB" h)가 아니라는 것을 검출함과 동시에, 데이타#2에 지정되어 있는 HDOPR에 기초하여, 예를 들면 그 하위 2 비트가 1, 0(b_1 =1, b_0 =0)인 때는 디바이스로부터 서브 디바이스로의 통신이라고 검출하고, b_1 =0, b_0 =1인 때는 서브 디바이스로부터 디바이스로의 통신이 라고 검출하며, b_1 =1, b_0 =1인 때는 디바이스로부터 디바이스로의 통신이라고 검출한다.

또, 마이크로 프로세서(12)는 디바이스로부터 서브 디바이스로의 통신인 때는 데이타#3에 DSDA가 지정되어 있다고 인식하고, 서브 디바이스로부터 디바이스로의 통신인 때는 데이타#3에 SSDA가 지정되어 있다고 인식하며, 디바이스로부터 디바이스로의 통신인 때는 데이타#3은 더미 코드" 7F" h로 인식한다. 그리고, 마이크로 프로세서(12)는, 데이타#3에 지정되어 있는 SSDA에 기초하여, 예를 들면 비디오 데크(20a)로부터의 데이타라고 특정한다.

또, 마이크로 프로세서(12)는 데이타#4에 지정되어 있는 DTATR에 기초하여, 예를 들면 데이타#9 내지 데이타#16에 지정되어 있는 데이타 종류를 식별한다. 구체적으로는, 예를 들면 코드 " 20" h인 때는 수신된 데이타가 ASCII 코드, OSD 데이타이고, 예를 들면 코드" 21" h인 때는 수신된 데이타가 일본어 OSD 데이타이며, 예를 들면 코드" 22" h인 때는 수신된 데이타가 투과 전송 데이타라고 인식한다. 다시 말하면, 각종 데이타의 통신을 행할 수 있다.

또, 마이크로 프로세서(12)는 데이타#5에 지정되어 있는 BYTE에 기초하여, 이 프레임으로 전송되어 오는 데이타의 바이트 수를 검출한다. 구체적으로는, 예를 들면 코드" 20" h 내지 " 2F" h에 각각 대응하여 1 바이트 내지 16 바이트를 검출한다. 즉, 마이크로 프로세서(12)는 프레임의 데이타량을 미리 알 수 있고, 그 프레임의 최후를 판단하기 위한 처리(소프트웨어)를 간단하게 할 수 있다.

또, 마이크로 프로세서(12)는 데이타#6에 지정되어 있는 OPR1에 기초하여, TV 모니터(10b)의 어떤 행째에 표시할 것인지를 검출한다. 구체적으로는, 예를 들면 코드" 20" h, " 21" h, " 22" h … 에 각각 대응하여 제1행, 제2행, 제3행…을 검출한다.

또, 마이크로 프로세서(12)는 데이타#7에 지정되어 있는 OPR2에 기초하여 TV 모니터(10b)에 표시하는 문자의 크기를 검출한다. 구체적으로는, 예를 들면 코드" 20" h인 때는 표준 문자이고, 코드 " 21" h인 때는 큰 문자라고 검출한다.

또, 마이크로 프로세서(12)는 데이타#8에 지정되어 있는 OPR3에 기초하여, 알파벳의 대문자, 소문자를 검출한다. 구체적으로는, 예를 들면 코드" 20" h인 때는 대문자이고, 코드" 21" h인 때는 소문자라고 검출한다. 또, 이들의 OPR1 내지 OPR3은 데이타가 복수의 프레임으로 분할됨과 동시에, 화면 상에서의 표시 조건을 변경하지 않을 때는, 즉 동일 행에 동일 크기 등의 문자를 표시할 때는 최초의 프레임에서만 수신되고, 그 후의 프레임에서는 수신되지 않는다.

그리고, 마이크로 프로세서(12)는 데이타#9 내지 데이타#16에 지정되어 있는 데이타에 기초한 문자 등을 TV 모니터(10b)에, 상술한 OPR1 내지 OPR3에 의해 지정된 조건으로 표시하는 제어를 행한다. 이리하여, VTR(20)의 비디오 데크(20a)(서브 디바이스)로부터 TV(10)으로의 상태 등을 나타내는 데이타 통신이 행해지고, 예를 들면 VTR(20)의 동작 상태를 TV(10)의 화면[TV 모니터(10b)]로 볼 수 있다.

다음에, 제조업자 사이에서 통일되어 있지 않은 독자의 데이타(이하, 임의의 데이타라 함)를 전송할 때의 프레임 포맷에 대해 설명한다.

임의의 데이타를 전송하는 프레임의 포맷은 데이타 필드(55)의 소정 위치, 예를 들면 제8도에 도시한 바와 같이, 데이타#6, #7에 제조업자에 관한 정보, 즉 예를 들면 2 바이트로 이루어지는 메카 식별 코드를 지정하는 포맷으로 한다. 그리고, 송신원의 디바이스는 임의의 데이타를 송신할 때에, 자사에 할당된 메카 식별 코드를 지정하여 데이타를 송신하고, 수신측의 디바이스는 메카 식별 코드에 기초하여 데이타#7 이후의 데이타가, 예를 들면 자사 독립의 데이타인 것을 식별하고, 예를 들면 그 데이타에 대응한 처리를 행한다. 이 결과, 자사의 디바이스(기기)에 대해 부가가치를 추구하거나, 특성을 나타낼 수 있다.

또, 본 발명은 상술한 실시예에 한정되지 않고, 예를 들면 디바이스로부터 서브 디바이스로 요청(request)을 보내고, 서브 디바이스로부터 디바이스로 응답(answer)을 되돌려 보내고 통신, 또 예를 들면 디바이스의 상태를 자동 보고하기 위한 통신 등에 적용할 수 있다. 또, D2B나 HBS 이외의, 예를 들면 AV 기기 등을 제어하는 쌍방향 버스 시스템에서도 본 발명을 적용할 수 있는 것은 말할 것도 없다.

발명의 효과

이상의 설명에서 명백해진 바와 같이, 본 발명에서는 송신원의 디바이스는 쌍방향 버스 상의 전송 신호의 1 프레임을, 통신을 행하는 디바이스 상호의 어드레스를 지정하기 위한 어드레스 필드와, 데이타의 통신을 나타내는 데이타 통신 커맨드 또는 제어 커맨드의 통신을 나타내는 제어 커맨드 통신 커맨드를 지정하기 위한 제어 필드와, 제어 커맨드 또는 데

이타를 지정하기 위한 데이타 필드로 구성됨과 동시에, 데이타를 송신할 때에, 선두 프레임의 제어 필드에 데이타 통신 커맨드를 지정하여 전송 신호를 쌍방향 버스를 통해 송신하고, 수신측의 디바이스는 쌍방향 버스를 통해 전송 신호를 수신하여 수신된 전송 신호의 선두 프레임의 제어 필드에 기초하여, 데이타의 통신인지 제어 커맨드의 통신인지를 검출함과 동시에, 데이타 통신이라고 검출된 때는 해당 프레임의 데이타 필드에 데이타가 지정되어 있는 것으로 하여 데이타를 수신함으로써, 종래의 쌍방향 버스 시스템에 필요한 실제의 데이타를 전송하기 전에, 수신측의 디바이스에 이후의 프레임으로 데이타를 송신하는 것을 통지하기 위한 프레임과 데이타 송신이 종료한 시점에서 수신측의 디바이스에 데이타의 통신이 종료한 것을 통지하는 프레임을 필요로 하지 않고, 종래의 쌍방향 버스 시스템에 비해 트래픽량을 저감할 수 있고, 전송 효율을 높일 수 있다. 또, 통신 수순을 간단하게 할 수 있다.

또, 본 발명에서는 데이타가 복수의 종류로 이루어지고, 송신원의 디바이스는 데이타 필드의 소정 위치에 데이타 종류를 나타내는 정보를 삽입하여 전송 신호를 송신하고, 수신측의 디바이스는 이 정보에 기초하여 수신된 데이타의 종류를 인식함으로써, 각종의 데이타 통신을 행할 수 있다.

또, 본 발명에 관한 통신 방법에서는 송신원의 디바이스는 데이타 필드의 소정 위치에 해당 프레임에서 송신하는 데이타의 데이타량을 나타내는 정보를 삽입하여 전송 신호를 송신하고, 수신측의 디바이스는 이 정보에 기초하여 수신되는 프레임의 데이타량을 인식함으로써, 프레임의 데이타량을 미리 알수 있고, 그 프레임의 최후를 판단하기 위한 처리(소프트웨어)를 간단하게 할 수 있다.

또, 본 발명에서는 송신원의 디바이스는 데이타 필드의 소정 위치에 제조업자에 관한 정보를 삽입하여 전송 신호를 송신하고, 수신측의 디바이스는 이 정보에 기초하여 제조업자를 인식함으로써, 독자의 데이타 통신을 행할 수 있고, 예를 들면 자사의 디바이스(기기)에 대해 부가가치를 추구하거나, 특징을 나타낼 수 있다.

(57) 청구의 범위

청구항 1.

수신한 제어 커맨드에 대한 동작을 실행함과 동시에, 데이타 통신을 행하는 복수의 디바이스를 쌍방향 버스를 통해 서로 접속해서 이루어지는 쌍방향 버스 시스템의 송신 방법에 있어서, 상기 쌍방향 버스상의 전송 신호의 1 프레임을, 통신을 행하는 디바이스 상호의 어드레스를 지정하기 위한 어드레스 필드와, 데이타 통신을 나타내는 데이타 통신 커맨드 또는 제어 커맨드 통신을 나타내는 제어 커맨드 통신 커맨드를 지정하기 위한 제어 필드와, 제어 커맨드 또는 데이타를 지정하기 위한 데이타 필드로 구성하고, 상기 데이타를 송신할 때에 선두 프레임의 상기 제어 필드에 데이타 통신 커맨드를 지정하여 전송 신호를 상기 쌍방향 버스를 통해 송신하는 것을 특징으로 하는 송신 방법.

청구항 2.

제1항에 있어서, 상기 데이타가 복수의 종류로 이루어지고, 데이타 필드의 소정 위치에 데이타 종류를 나타내는 정보를 삽입하여, 상기 전송 신호를 송신하는 것을 특징으로 하는 송신 방법.

청구항 3.

제1항 또는 제2항에 있어서, 상기 데이타 필드의 소정 위치에 해당 프레임에서 송신하는 데이타의 데이타량을 나타내는 정보를 삽입하여, 상기 전송 신호를 송신하는 것을 특징으로 하는 송신 방법.

청구항 4.

제1항 또는 제2항에 있어서, 상기 데이타 필드의 소정 위치에 제조업자에 관한 정보를 삽입하여, 상기 전송 신호를 송신하는 것을 특징으로 하는 송신 방법.

청구항 5.

제3항에 있어서, 상기 데이타 필드의 소정 위치에 제조업자에 관한 정보를 삽입하여, 상기 전송 신호를 송신하는 것을 특징으로 하는 송신 방법.

청구항 6.

수신한 제어 커맨드에 대한 동작을 실행함과 동시에, 데이타 통신을 행하는 복수의 디바이스를 쌍방향 버스를 통해 서로 접속해서 이루어지는 쌍방향 버스 시스템의 수신 방법에 있어서, 통신을 행하는 디바이스 상호의 어드레스를 지정하기 위한 어드레스 필드와, 데이타 통신을 나타내는 데이타 통신 커맨드 또는 제어 커맨드의 통신을 나타내는 제어 커맨드 통신 커맨드를 지정하기 위한 제어 필드와, 제어 커맨드 또는 데이타를 지정하기 위한 데이타 필드로 이루어지는 프레임 구성을 갖고 있는 전송 신호를, 상기 쌍방향 버스를 통해 수신하고, 상기 수신된 전송 신호의 선두 프레임의 제어 필드에 기초하여 데이타 통신인지 제어 커맨드의 통신인지를 검출함과 동시에, 데이타 통신으로 검출된 때는 해당 프레임의 상기 데이타 필드에 데이타가 지정되어 있는 것으로 하여 데이타를 수신하는 것을 특징으로 하는 수신 방법.

청구항 7.

제6항에 있어서, 상기 데이타 필드의 소정 위치에 데이타 종류를 나타내는 정보가 삽입되고, 상기 정보에 기초해서 수신되는 데이타의 종류를 인식하는 것을 특징으로 하는 수신 방법.

청구항 8.

제6항 또는 제7항에 있어서, 상기 데이타 필드의 소정 위치에 해당 프레임의 데이타량을 나타내는 정보가 삽입되고, 상기 정보에 기초해서 수신되는 프레임의 데이타량을 인식하는 것을 특징으로 하는 수신 방법.

청구항 9.

제6항 또는 제7항에 있어서, 상기 데이타 필드의 소정 위치에 제조업자에 관한 정보가 삽입되고, 상기 정보에 기초해서 제조업자를 인식하는 것을 특징으로 하는 수신 방법.

청구항 10.

제8항에 있어서, 상기 데이타 필드의 소정 위치에 제조업자에 관한 정보가 삽입되고, 상기 정보에 기초해서 제조업자를 인식하는 것을 특징으로 하는 수신 방법.

청구항 11.

수신한 제어 커맨드에 대한 동작을 실행함과 동시에, 데이타 통신을 행하는 복수의 디바이스를 쌍방향 버스를 통해 서로 접속해서 이루어지는 쌍방향 버스 시스템의 통신 방법에 있어서, 송신원의 디바이스는, 상기 쌍방향 버스 상의 전송 신호의 1 프레임을, 통신을 행하는 디바이스 상호의 어드레스를 지정하기 위한 어드레스 필드와, 데이타 통신을 나타내는 데이타 통신 커맨드 또는 제어 커맨드의 통신을 나타내는 제어 커맨드 통신 커맨드를 지정하기 위한 제어 필드와, 제어 커맨드 또는 데이타를 지정하기 위한 데이타 필드로 구성함과 동시에, 데이타를 송신할 때에 선두 프레임의 상기 제어 필드에 데이타 통신 커맨드를 지정하여, 전송 신호를 상기 쌍방향 버스를 통해 송신하고, 수신측의 디바이스는, 상기 쌍방향 버스를통해 전송 신호를 수신하고, 상기 수신된 전송 신호의 선두 프레임의 제어 필드에 기초하여 데이타 통신인지 제어 커맨드의 통신인지를 검출함과 동시에, 데이타의 통신으로 검출된 때는 해당 프레임의 상기 데이타 필드에 데이타가 지정되어 있는 것으로 하여 데이타를 수신하는 것을 특징으로 하는 통신 방법.

청구항 12.

제11항에 있어서, 상기 데이타가 복수의 종류로 이루어지고, 상기 송신원의 디바이스는 상기 데이타 필드의 소정 위치에 데이타 종류를 나타내는 정보를 삽입하여 상기 전송 신호를 송신하고, 상기 수신측의 디바이스는 상기 정보에 기초하여 수신되는 데이타의 종류를 인식하는 것을 특징으로 하는 통신 방법.

청구항 13.

제11항 또는 제12항에 있어서, 상기 송신원의 디바이스는 상기 데이타 필드의 소정 위치에 해당 프레임에서 송신하는 데이타의 데이타량을 나타내는 정보를 삽입하여 상기 전송 신호를 송신하고, 상기 수신측의 디바이스는 상기 정보에 기초하여 수신되는 프레임의 데이타량을 인식하는 것을 특징으로 하는 통신 방법.

청구항 14.

제11항 또는 제12항에 있어서, 상기 송신원의 디바이스는 상기 데이타 필드의 소정 위치에 제조업자에 관한 정보를 삽입하여, 상기 전송 신호를 송신하고, 상기 수신측의 디바이스는 상기 정보에 기초하여 제조업자를 인식하는 것을 특징으로 하는 통신 방법.

청구항 15.

제13항에 있어서, 상기 송신원의 디바이스는 상기 데이타 필드의 소정 위치에 제조업자에 관한 정보를 삽입하여 상기 전송 신호를 송신하고, 상기 수신측의 디바이스는 상기 정보에 기초하여 제조업자를 인식하는 것을 특징으로 하는 통신 방법.

청구항 16.

수신한 제어 커맨드에 대한 동작을 실행함과 동시에, 데이타 통신을 행하는 복수의 디바이스와 쌍방향 버스로 이루어지고, 상기 복수의 디바이스는, 통신을 행하는 디바이스 상호의 어드레스를 지정하기 위한 어드레스 필드와, 데이타의 통신을 나타내는 데이타 통신 커맨드 또는 제어 커맨드의 통신을 나타내는 제어 커맨드 통신 커맨드를 지정하기 위한 제어 필드와, 제어 커맨드 또는 데이타를 지정하기 위한 데이타 필드로 이루어지는 프레임을 구성함과 동시에, 데이타를 송신할 때에 선두 프레임의 상기 제어 필드에 데이타 통신 커맨드를 지정하여 전송신호를 형성하는 전송 신호 형성 수단, 상기 전송 신호 형성 수단에서 형성된 전송 신호를 상기 상방향 버스로 출력하는 버스 출력 수단, 상기 쌍방향 버스를 통해 전송 신호를 수신하는 버스 입력 수단, 및 상기 버스 입력 수단에서 수신된 전송 신호의 선두 프레임의 제어 필드에 기초하여 데이타 통신인지 제어 커맨드의 통신인지를 검출함과 동시에, 데이타의 통신으로 검출된 때에는 해당 프레임의 상기 데이타 필드에 데이타가 지정되어 있는 것으로 하여 데이타를 수신하는 제어를 행하는 제어 수단을 각각 구비하고, 상기 복수의 디바이스를 상기 쌍방향 버스를 통해 서로 접속해서 이루어지는 것을 특징으로 하는 쌍방향 버스 시스템.

청구항 17.

제16항에 있어서, 상기 데이타가 복수의 종류로 이루어지고, 상기 전송 신호 형성 수단은 상기 데이타 필드의 소정 위치에 데이타의 종류를 나타내는 정보를 삽입하여, 상기 전송 신호를 형성하고, 상기 제어 수단은 상기 정보에 기초하여 수신되는 데이타의 종류를 인식하는 것을 특징으로 하는 쌍방향 버스 시스템.

청구항 18.

제16항 또는 제17항에 있어서, 상기 전송 신호 형성 수단은 상기 데이타 필드의 소정 위치에 해당 프레임에서 송신하는 데이타의 데이타량을 나타내는 정보를 삽입하여, 상기 전송 신호를 형성하고, 상기 제어 수단은 상기 정보에 기초하여 수신되는 프레임의 데이타량을 인식하는 것을 특징으로 하는 쌍방향 버스 시스템.

청구항 19.

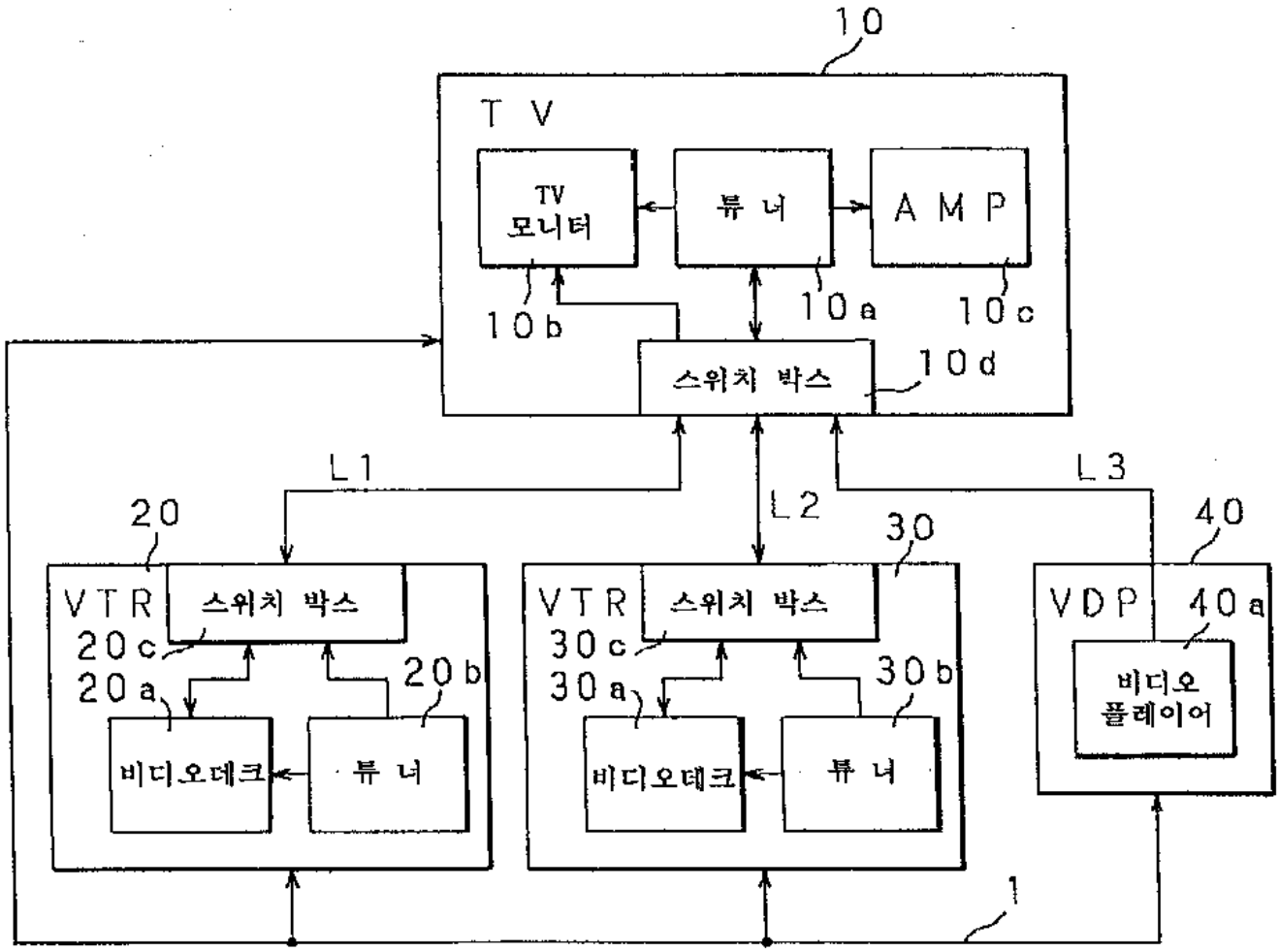
제16항 또는 제17항에 있어서, 상기 전송 신호 형성 수단은 상기 데이타 필드의 소정 위치에 제조업자에 관한 정보를 삽입하여 상기 전송 신호를 형성하고, 상기 제어 수단은 상기 정보에 기초하여, 제조업자를 인식하는 것을 특징으로 하는 쌍방향 버스 시스템.

청구항 20.

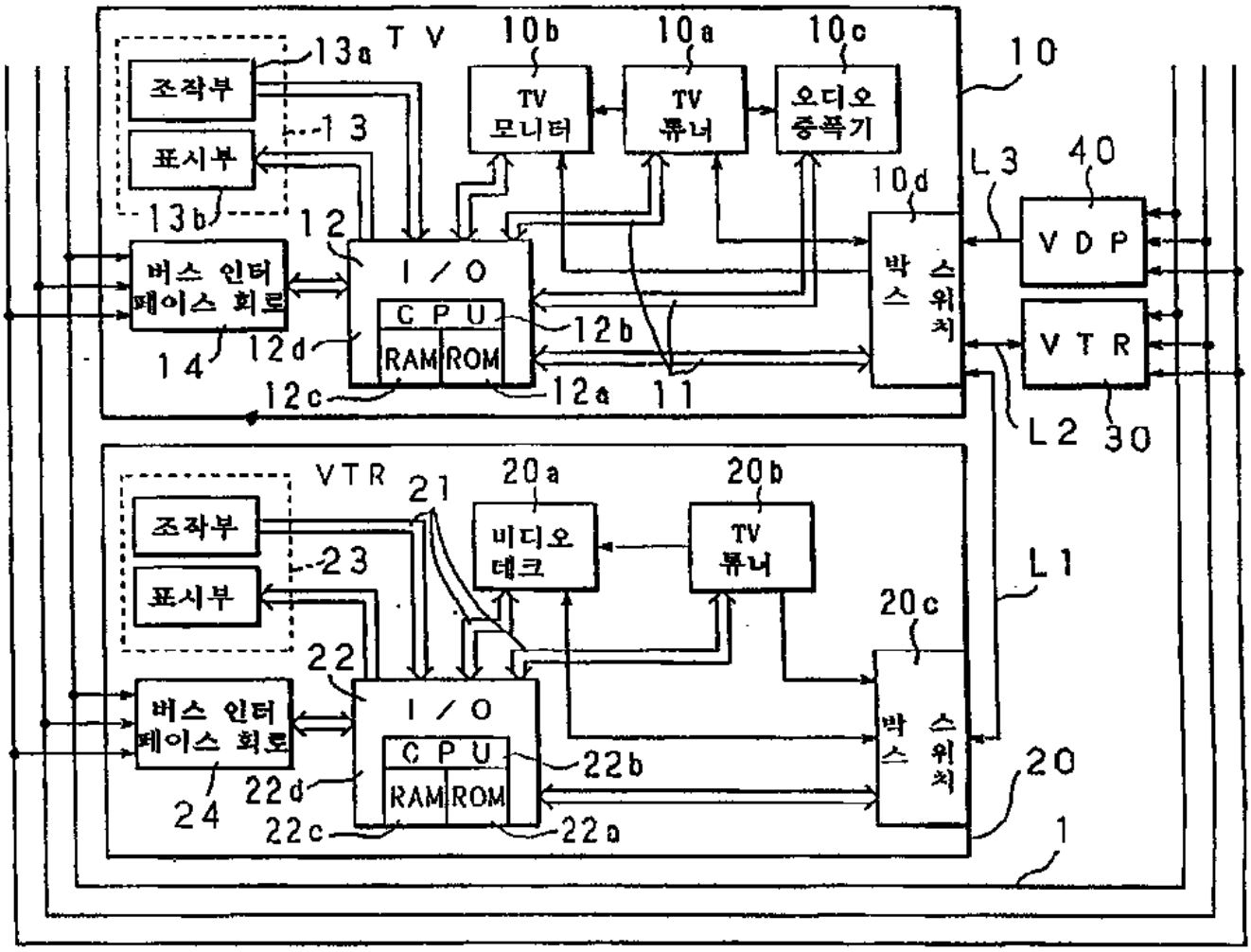
제18항에 있어서, 상기 전송 신호 형성 수단은 상기 데이타 필드의 소정 위치에 제조업자에 관한 정보를 삽입하여 상기 신호를 형성하고, 상기 제어 수단은 상기 정보에 기초하여 제조업자를 인식하는 것을 특징으로하는 쌍방향 버스 시스템.

도면

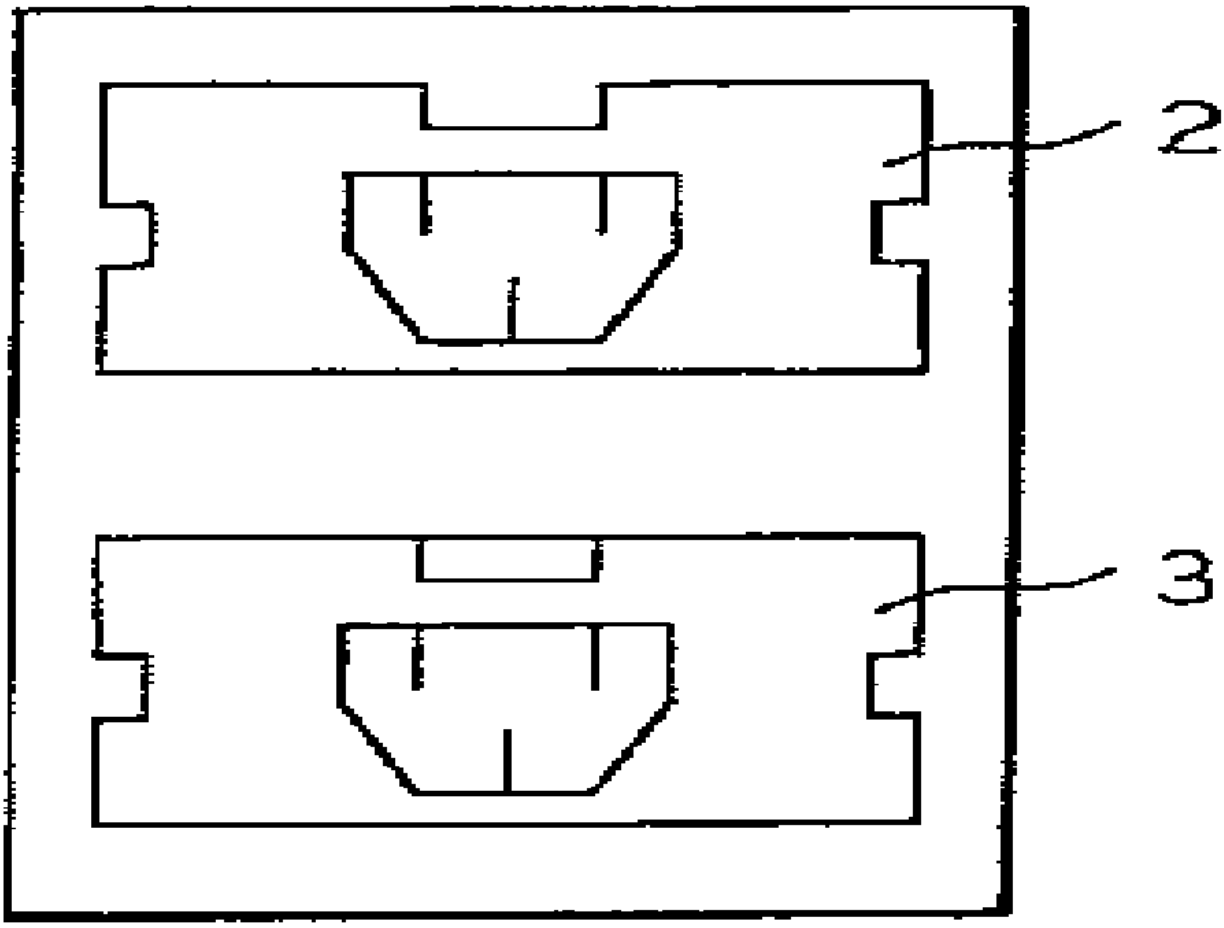
도면 1



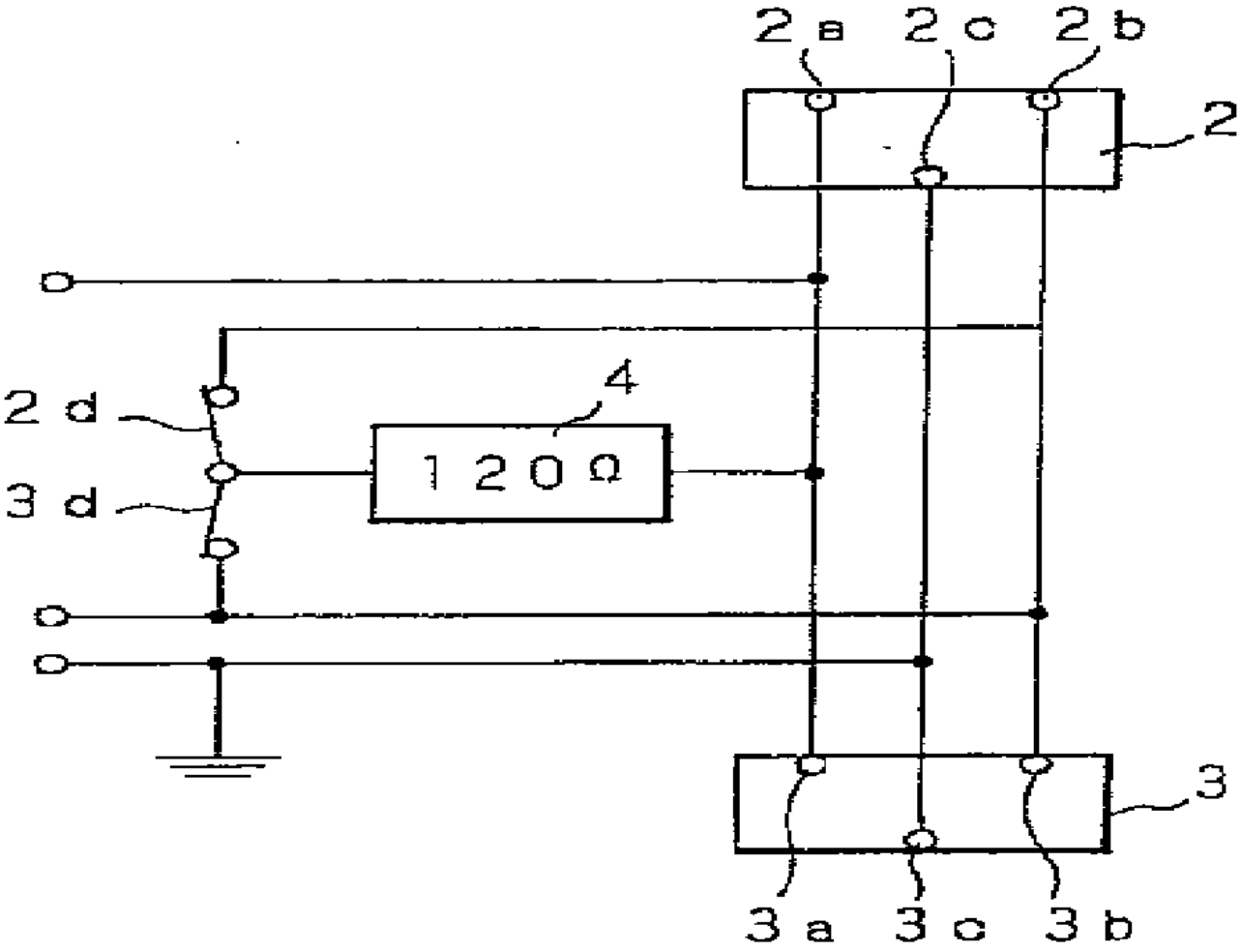
도면 2


TV
조작부
표시부
13a
13
13b
10b
TV 모니터
10a
TV 튜너
10c
오디오 증폭기
10
10d
L3
40
VDP
VTR
L2
30
12
버스 인터페이스 회로
14
I/O
CPU
RAM
ROM
12b
12d
12c
12a
11
박스 스위치
VTR
21
20a
비디오 데크
20b
TV 튜너
L1
20c
조작부
표시부
23
22
버스 인터페이스 회로
24
I/O
CPU
RAM
ROM
22b
22d
22c
22a
박스 스위치
20
1

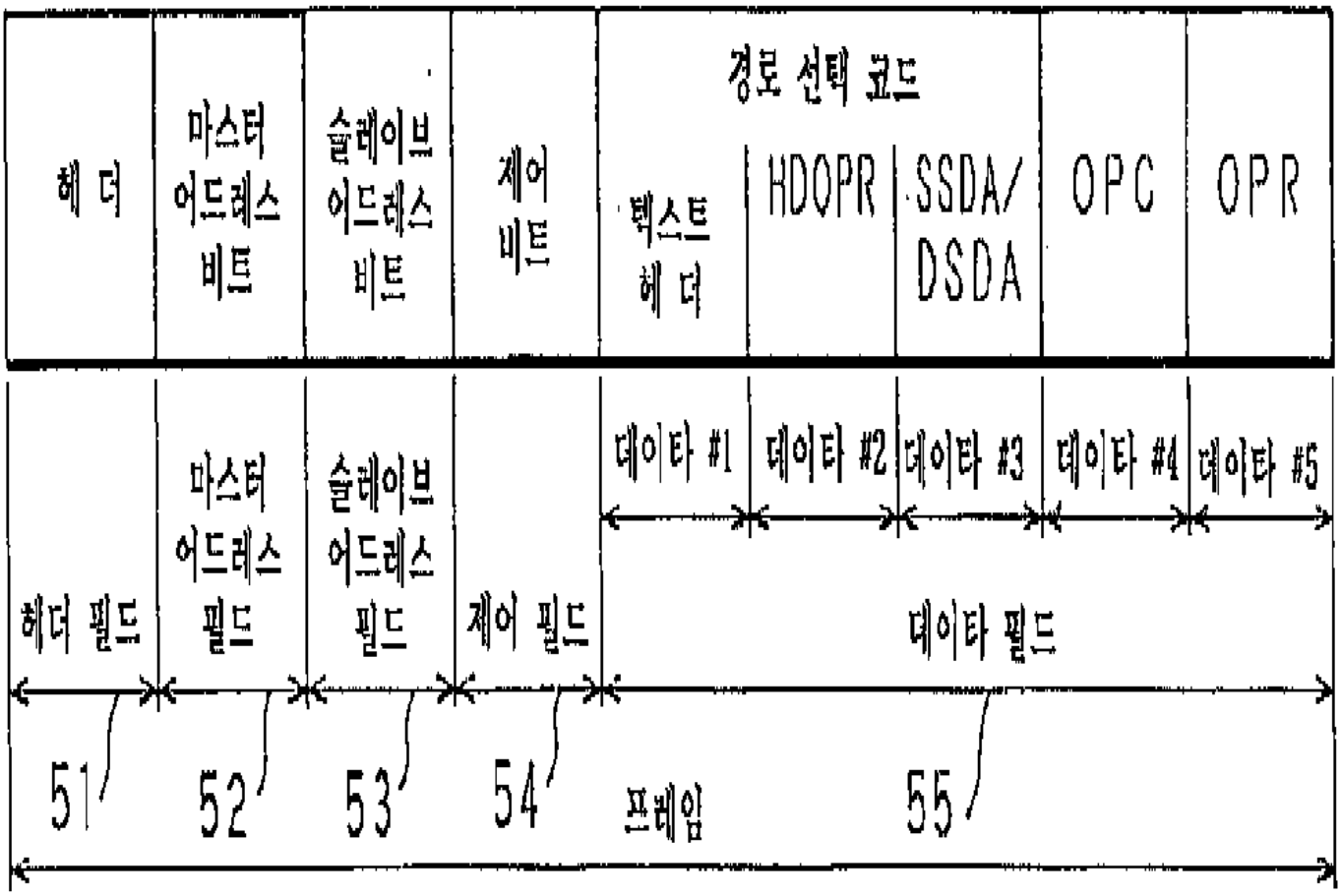
도면 3a



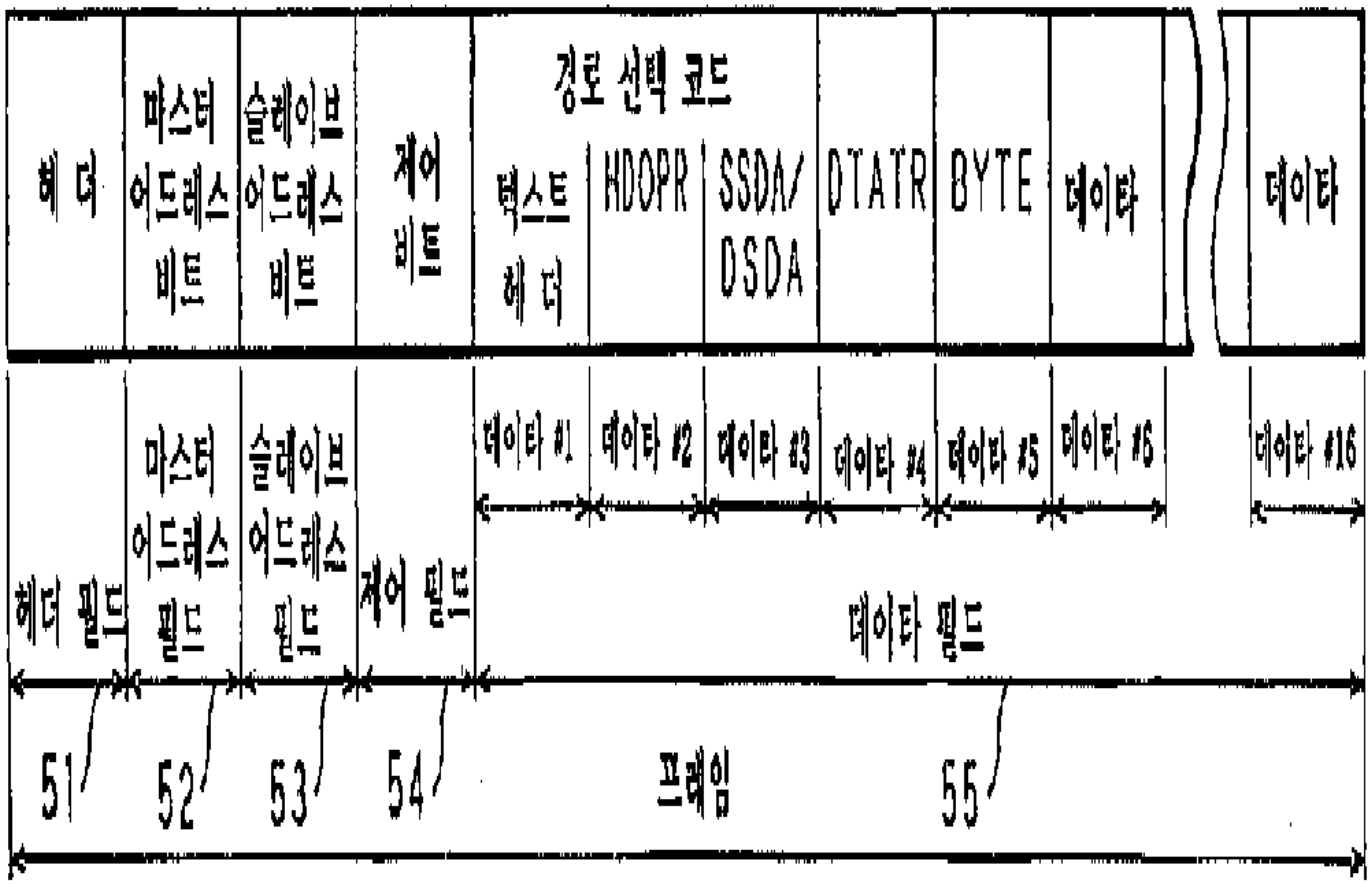
도면 3b



도면 4


헤 더
마스터 어드레스 비트
슬레이브 어드레스 비트
제어 비트
경로 선택 코드
텍스트 헤 더
HDOPR
SSDA/ DSDA
OPC
OPR
데이타 #1
데이타 #2
데이타 #3
데이타 #4
데이타 #5
헤더 필드
마스터 어드레스 필드
슬레이브 어드레스 필드
제어 필드
데이타 필드
51
52
53
54
프레임
55

도면 5

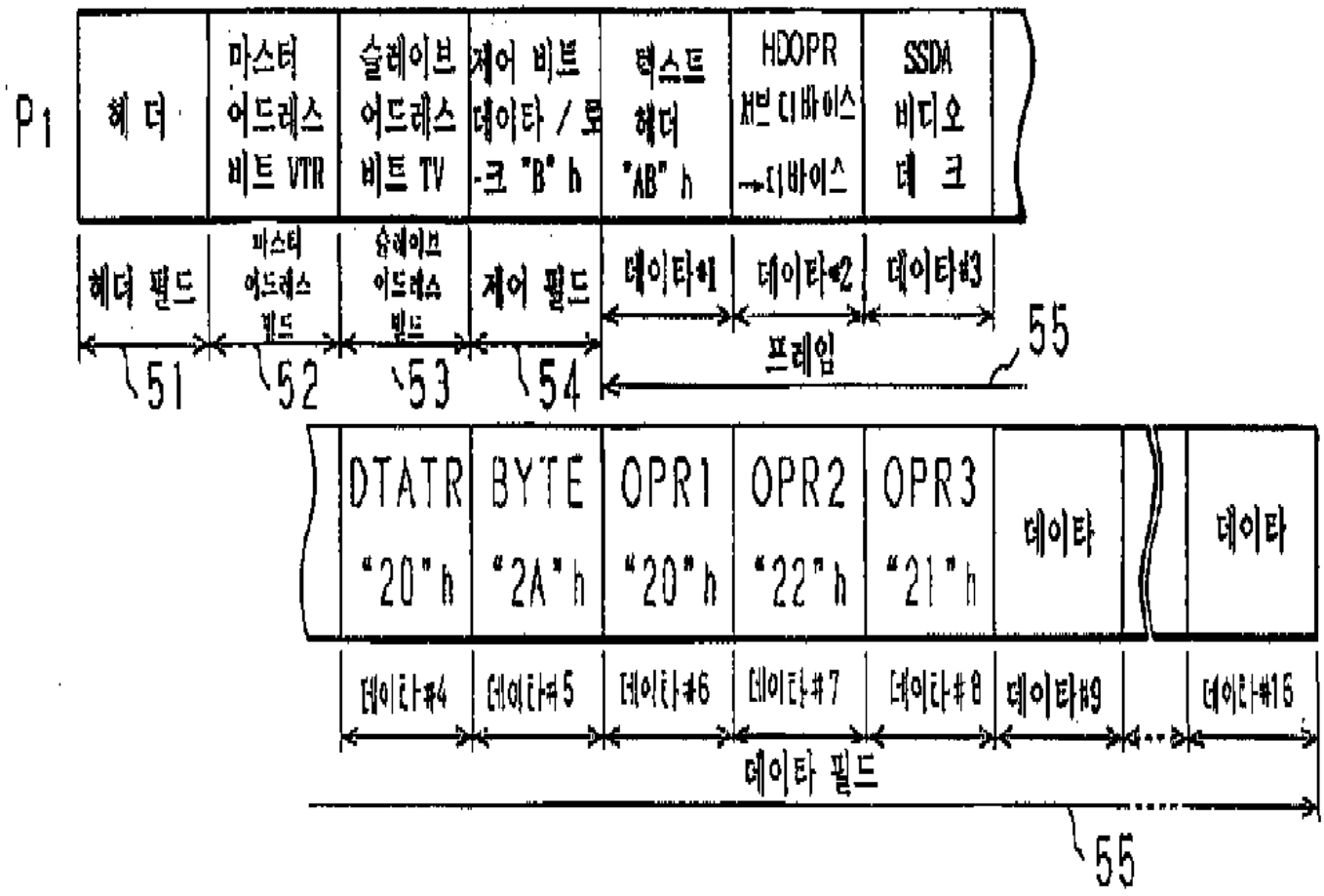

헤더
마스터 어드레스 비트
슬레이브 어드레스 비트
제어 비트
경로 선택 코드
텍스트 헤더
HDOPR
SSDA/ DSDA
DTATR
BYTE
데이타
데이타
헤더 필드
마스터 어드레스 필드
슬레이브 어드레스 필드
제어 필드
데이타 #1
데이타 #2
데이타 #3
데이타 #4
데이타 #5
데이타 #6
데이타 #16
데이타 필드
51
52
53
54
프레임
55

도면 6

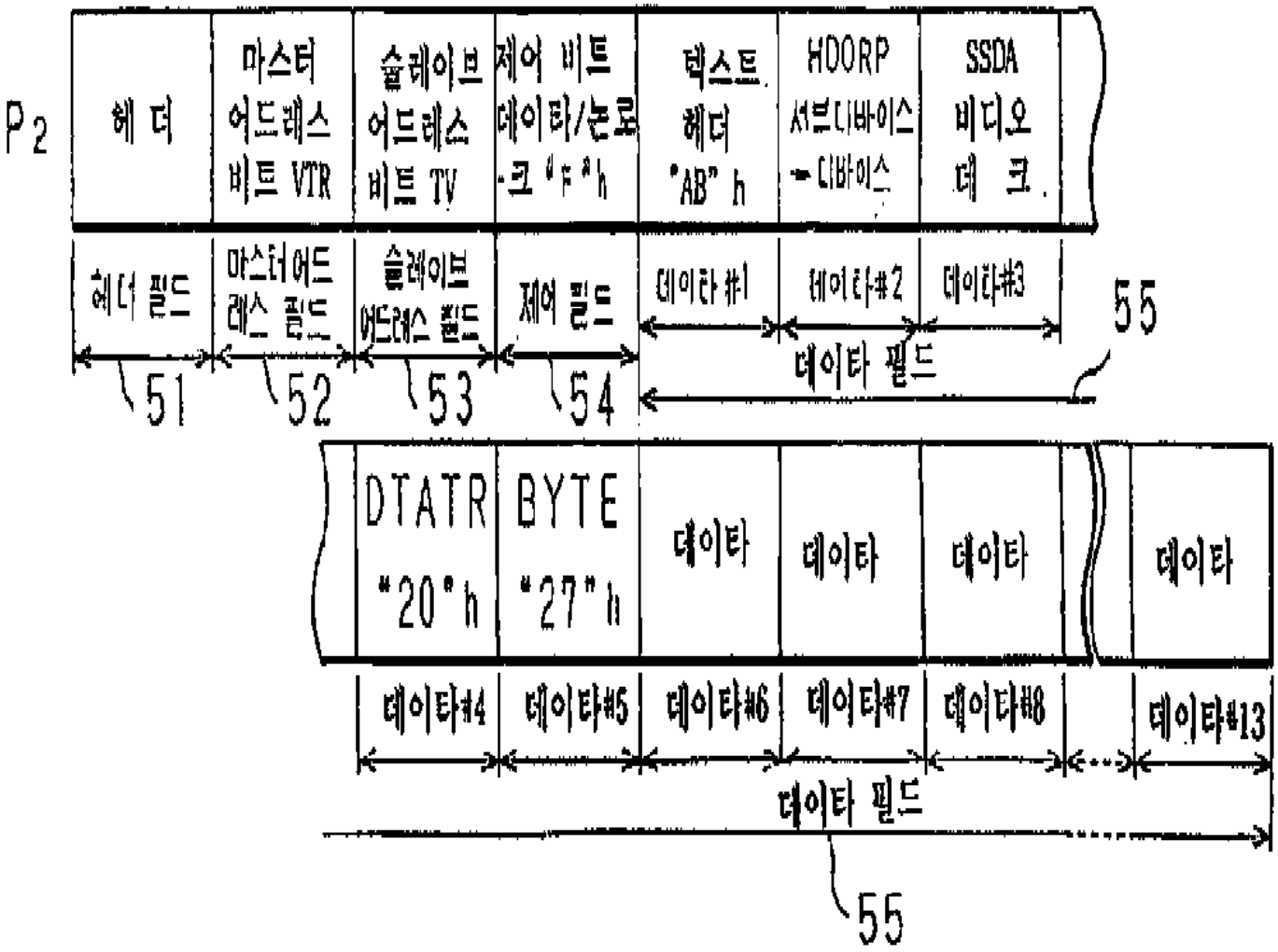
MSB LSB

b7	b6	b5	b4	b3	b2	b1	b0
0	*	*	*	*	*	00 : 사용 금지 01 : 서브 디바이스로부터 디바이스로의 통신 10 : 디바이스로 부터 서브 디바이스로의 통신 11 : 디바이스로 부터 디바이스로의 통신	

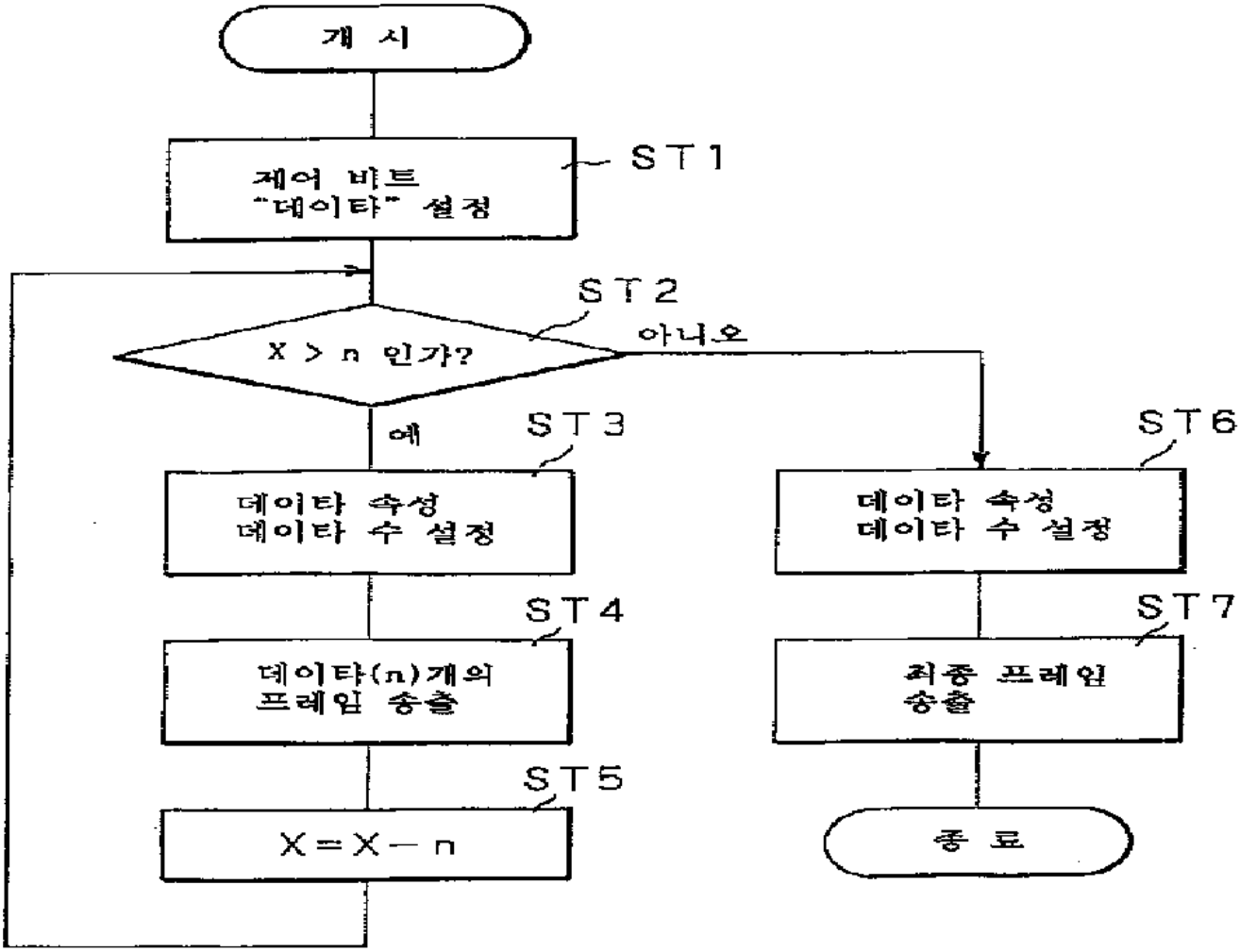
도면 7a


P1
헤 더
마스터 어드레스 비트 VTR
슬레이브 어드레스 비트 TV
제어 비트 데이타 / 토 -크 "B" h
텍스트 헤더 "AB" h
HDOPR 서브디바이스 →디바이스
SSDA 비디오 데 크
헤더 필드
마스터 어드레스 필드
슬레이브 어드레스 필드
제어 필드
데이타#1
데이타#2
데이타#3
프레임
55
51
52
53
54
DTATR "20" h
BYTE "2A" h
OPR1 "20" h
OPR2 "22" h
OPR3 "21" h
데이타
데이타
데이타#4
데이타#5
데이타#6
데이타#7
데이타#8
데이타#9
데이타#16
데이타 필드
55

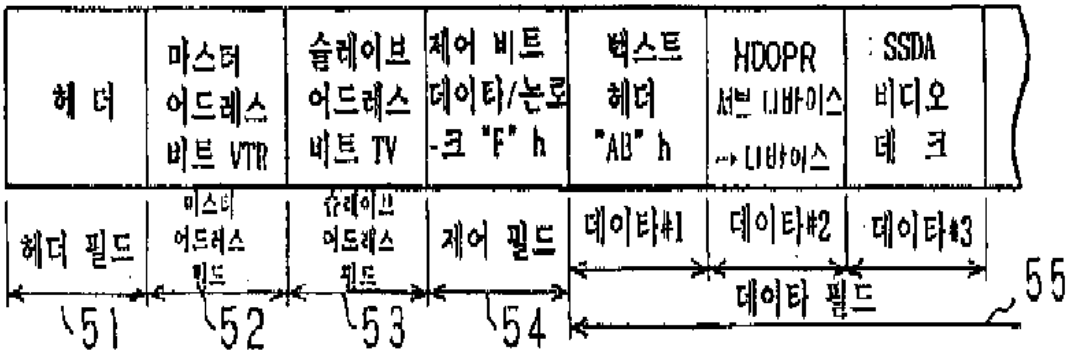
도면 7b

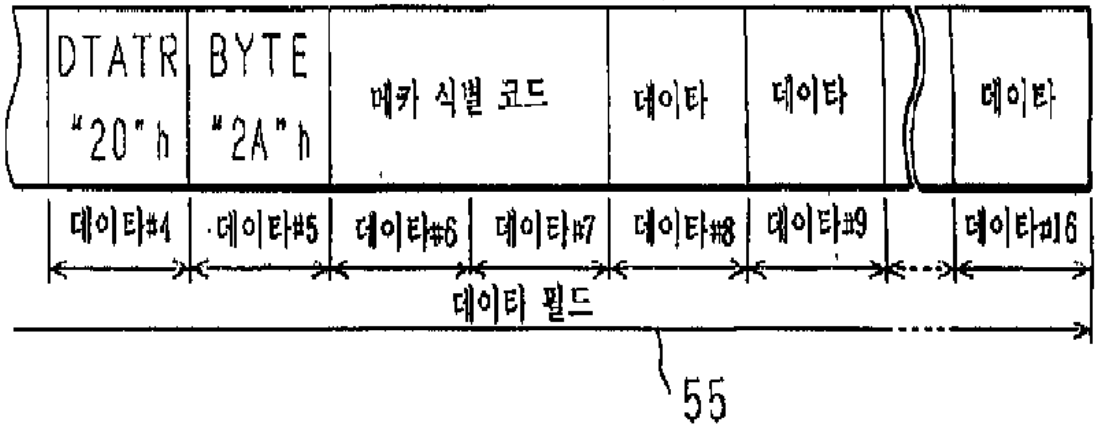

P2
헤 더
마스터 어드레스 비트 VTR
슬레이브 어드레스 비트 TV
제어 비트 데이타/논로 -크 "F"h
텍스트 헤더 "AB" h
HDORP 서브디바이스 ← 디바이스
SSDA 비디오 데 크
헤더 필드
마스터 어드레스 필드
슬레이브 어드레스 필드
제어 필드
데이타#1
데이타#2
데이타#3
데이타 필드
55
51
52
53
54
DTATR "20"h
BYTE "27"h
데이타
데이타
데이타
데이타
데이타#4
데이타#5
데이타#6
데이타#7
데이타#8
데이타#13
데이타 필드
55

도면 8

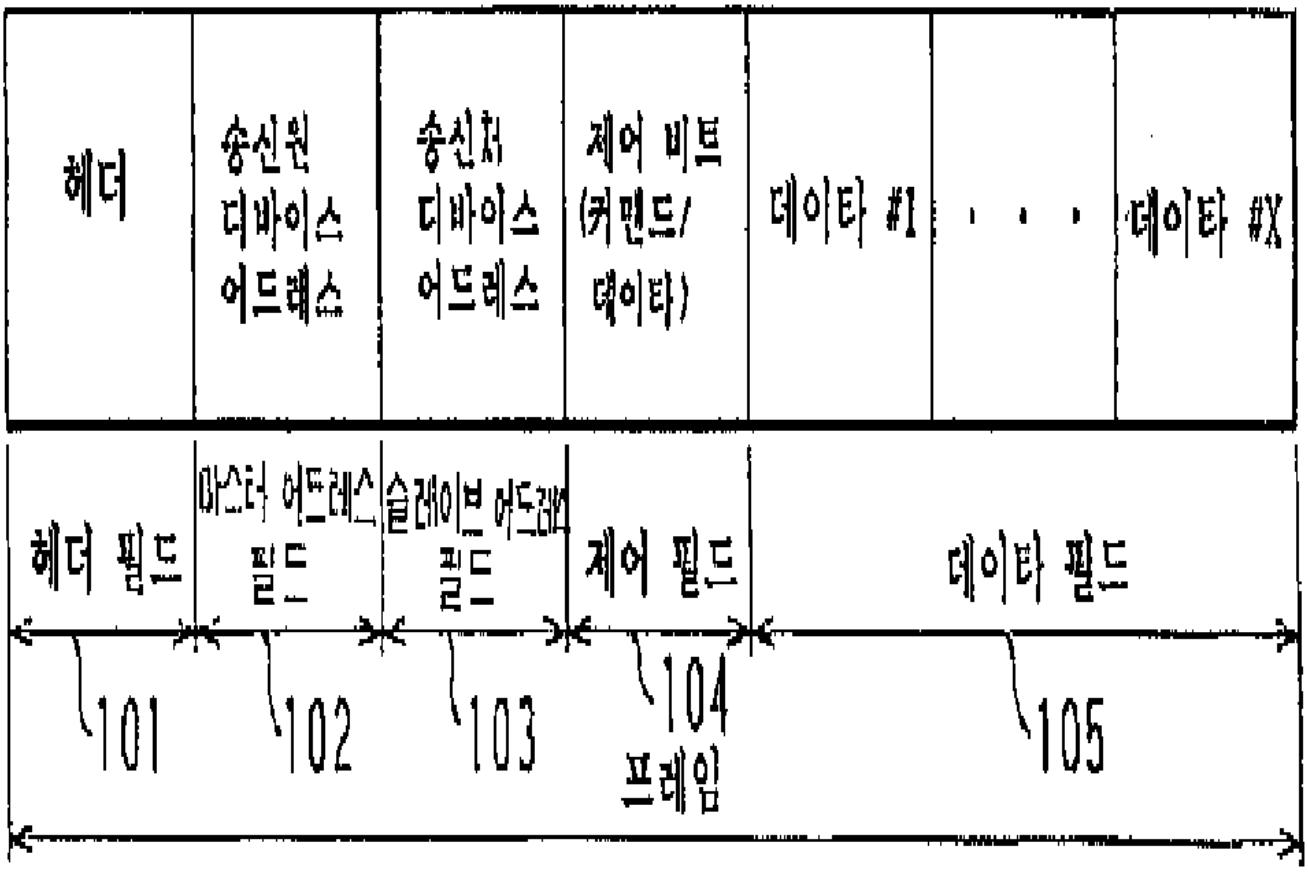

개 시
제어 비트
"데이타" 설정
ST1
ST2
X > n 인가?
아니오
예
ST3
데이타 속성
데이타 수 설정
ST4
데이타(n)개의
프레임 송출
ST5
X=X-n
ST6
데이타 속성
데이타 수 설정
ST7
최종 프레임
송출
종 료

도면 9

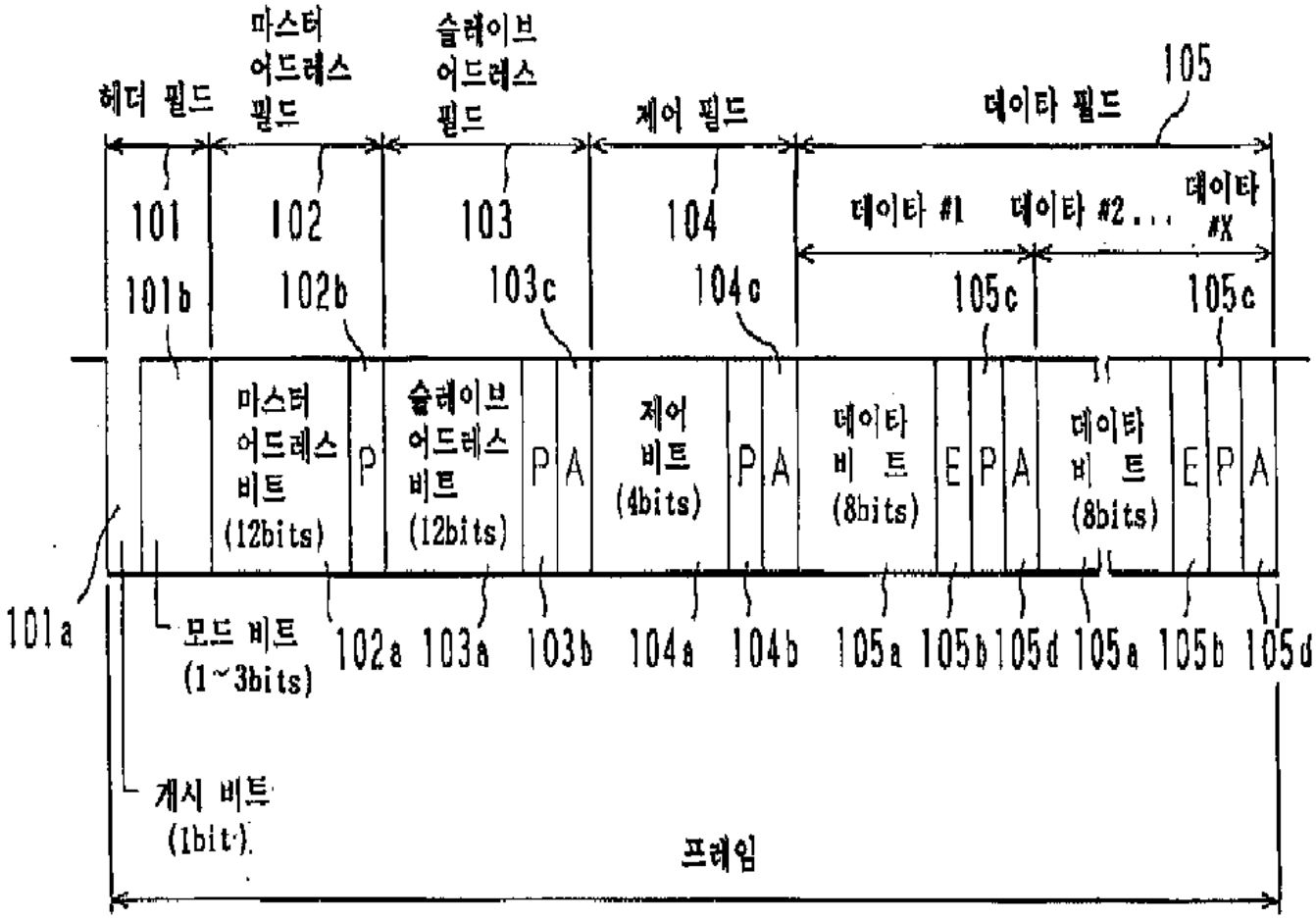

헤 더
마스터 어드레스 비트 VTR
슬레이브 어드레스 비트 TV
제어 비트 데이타/논로-크 "F" h
텍스트 헤더 "AB" h
HDOPR
SSDA 비디오 데 크
헤더 필드
마스터 어드레스 필드
슬레이브 어드레스 필드
제어 필드
데이타#1
데이타#2
데이타#3
데이타 필드
51
52
53
54
55


DTATR "20" h
BYTE "2A" h
메카 식별 코드
데이타
데이타
데이타
데이타#4
데이타#5
데이타#6
데이타#7
데이타#8
데이타#9
데이타#16
데이타 필드
55

도면 10


헤더
송신원 디바이스 어드레스
송신처 디바이스 어드레스
제어 비트 (커맨드/데이타)
데이타 #1
. . .
데이타 #X
헤더 필드
마스터 어드레스 필드
슬레이브 어드레스 필드
제어 필드
데이타 필드
101
102
103
104
105
프레임

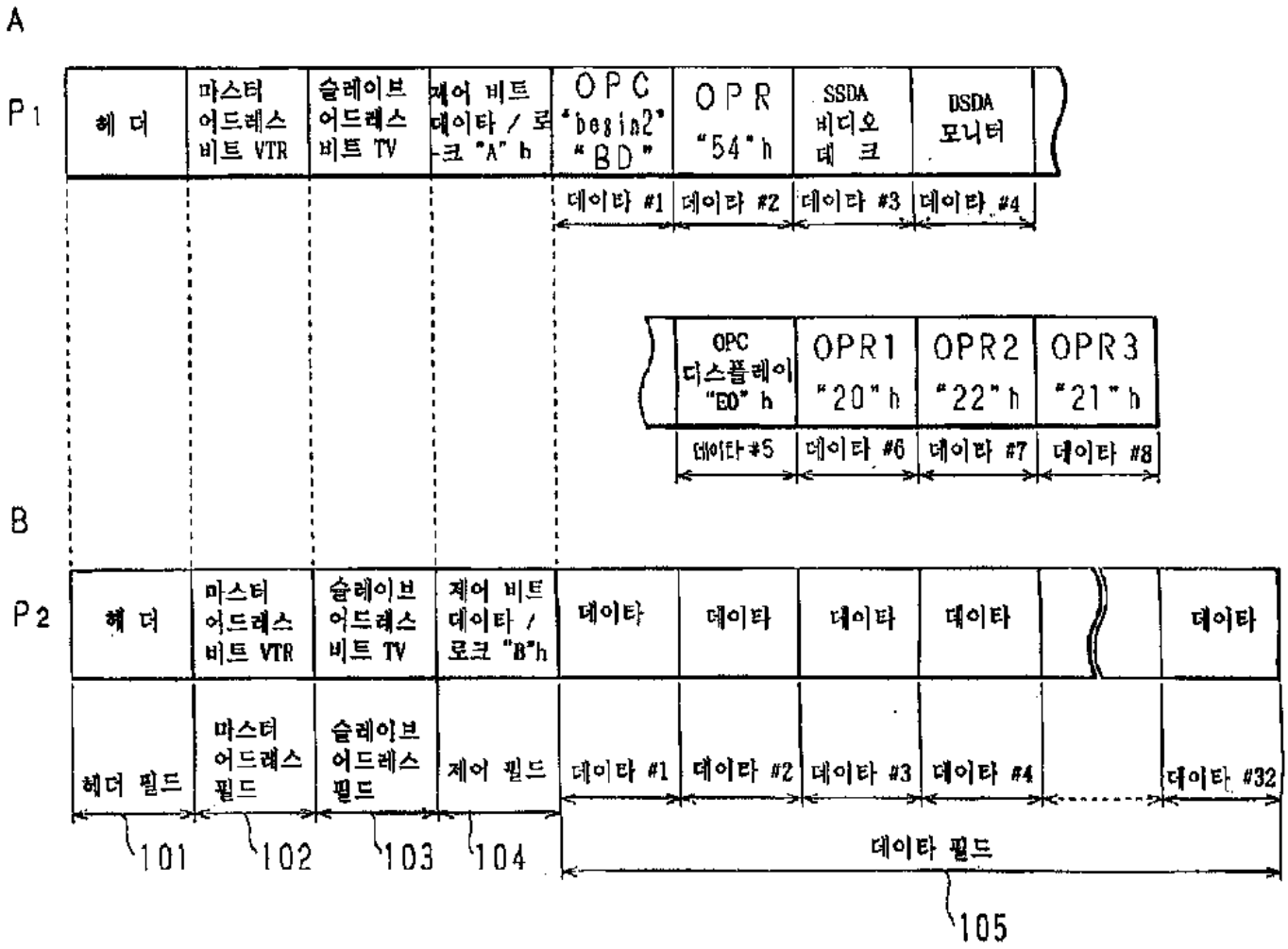
도면 11


헤더 필드
마스터 어드레스 필드
슬레이브 어드레스 필드
제어 필드
데이타 필드
105
101
102
103
104
데이타 #1
데이타 #2...
데이타 #X
101b
102b
103c
104c
105c
105c
마스터 어드레스 비트 (12bits)
P
슬레이브 어드레스 비트 (12bits)
P
A
제어 비트 (4bits)
P
A
데이타 비 트 (8bits)
E
P
A
데이타 비 트 (8bits)
E
P
A
101a
모드 비트 (1~3bits)
102a
103a
103b
104a
104b
105a
105b
105d
105a
105b
105d
게시 비트 (1bit)
프레임

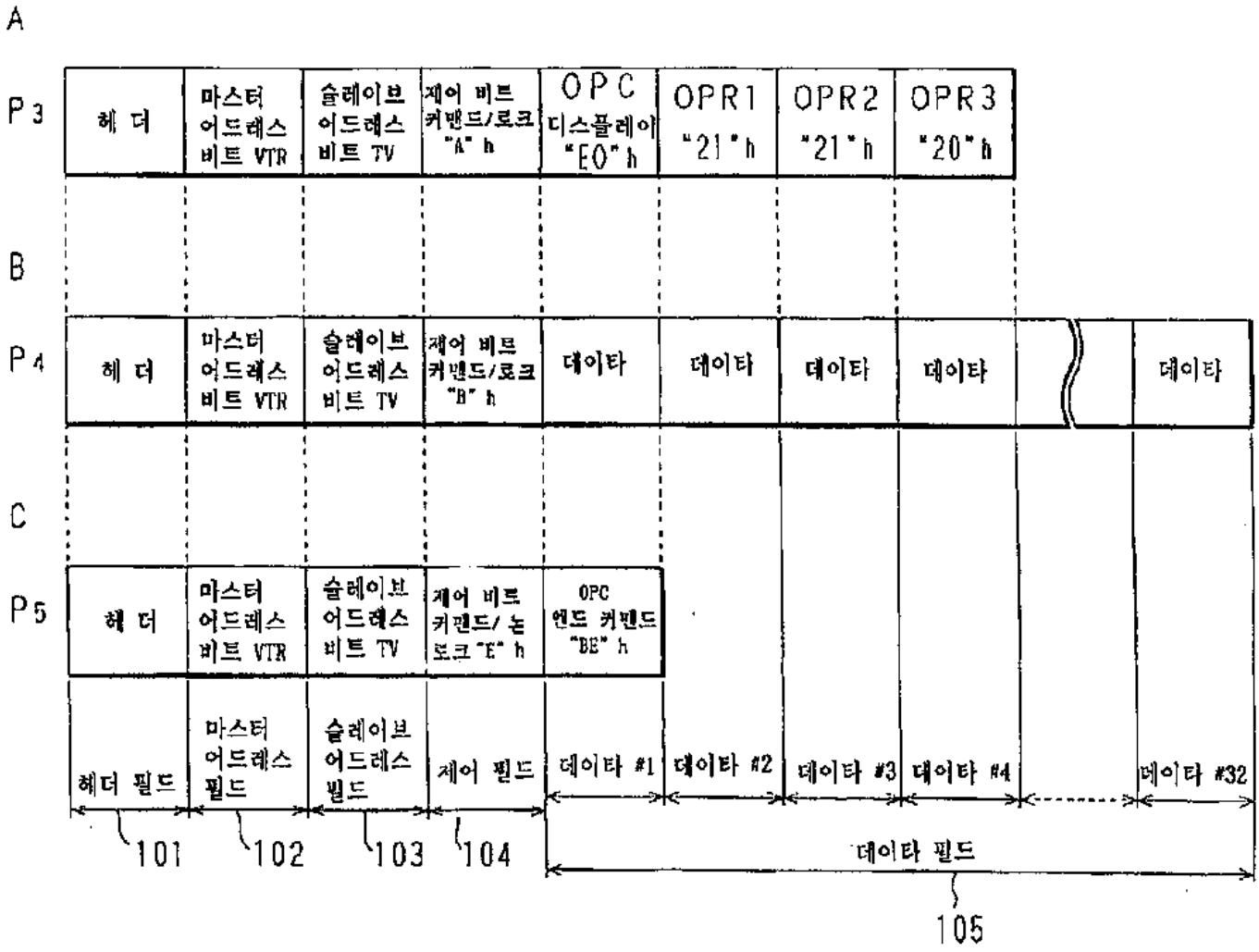
도면 12

비트 번호	의미	
7	항상 0	
6	장래 표준화를 위해 보류된, "1"	
5, 4	송신원 서비스 코드	00; CT 01; AV/C 10; HK 11; 보류
3, 2	송신처 서비스 코드	00; CT 01; AV/C 10; HK 11; 보류
1	SSDA 유/무 1/0	
0	DSDA 유/무 1/0	

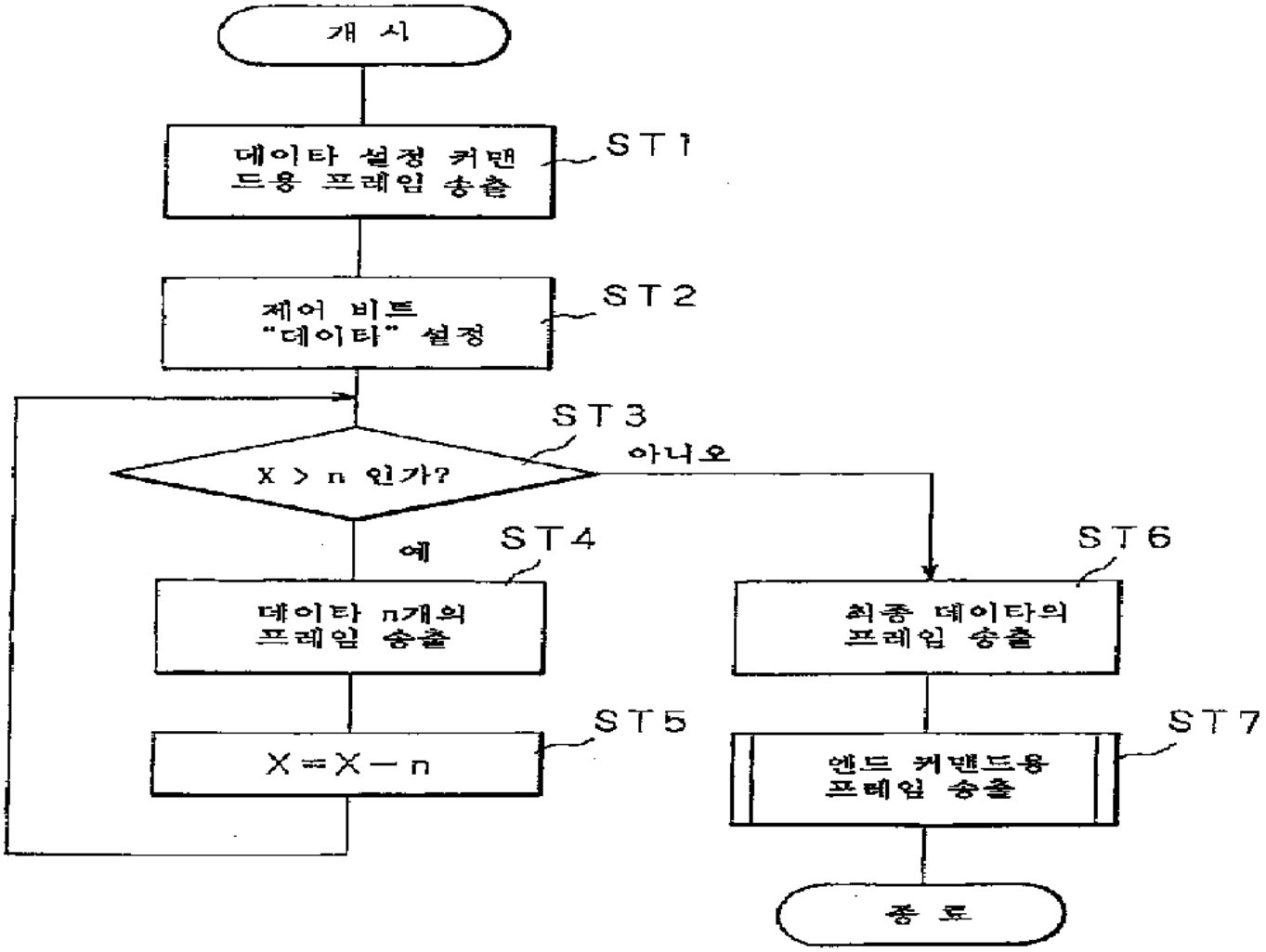
도면 13


A
P1
헤 더
마스터 어드레스 비트 VTR
슬레이브 어드레스 비트 TV
제어 비트 데이타 / 로크 "A" h
OPC "begin2" "BD"
OPR "54" h
SSDA 비디오 데 크
DSDA 모니터
데이타 #1
데이타 #2
데이타 #3
데이타 #4
OPC 디스플레이 "E0" h
OPR1 "20" h
OPR2 "22" h
OPR3 "21" h
데이타 #5
데이타 #6
데이타 #7
데이타 #8
B
P2
헤 더
마스터 어드레스 비트 VTR
슬레이브 어드레스 비트 TV
제어 비트 데이타 / 로크 "B"h
데이타
데이타
데이타
데이타
데이타
헤더 필드
마스터 어드레스 필드
슬레이브 어드레스 필드
제어 필드
데이타 #1
데이타 #2
데이타 #3
데이타 #4
데이타 #32
101
102
103
104
데이타 필드
105

도면 14


A
P3
헤 더
마스터 어드레스 비트 VTR
슬레이브 어드레스 비트 TV
제어 비트 커맨드/로크 "A" h
OPC 디스플레이 "E0" h
OPR1 "21" h
OPR2 "21" h
OPR3 "20" h
B
P4
헤 더
마스터 어드레스 비트 VTR
슬레이브 어드레스 비트 TV
제어 비트 커맨드/로크 "B" h
데이타
데이타
데이타
데이타
데이타
C
P5
헤 더
마스터 어드레스 비트 VTR
슬레이브 어드레스 비트 TV
제어 비트 커맨드/ 논로크 "E" h
OPC 엔드 커맨드 "BE" h
헤더 필드
마스터 어드레스 필드
슬레이브 어드레스 필드
제어 필드
데이타 #1
데이타 #2
데이타 #3
데이타 #4
데이타 #32
101
102
103
104
데이타 필드
105

도면 15


개 시
데이타 설정 커맨드용 프레임 송출
ST1
제어 비트 "데이타" 설정
ST2
ST3
X > n 인가?
아니오
예
ST4
데이타 n개의 프레임 송출
ST5
X=X-n
ST6
최종 데이타의 프레임 송출
ST7
엔드 커맨드용 프레임 송출
종 료