

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 8 月 10 日 (10.08.2017)



(10) 国际公布号
WO 2017/133126 A1

- (51) 国际专利分类号:
G02F 1/1335 (2006.01) G02F 1/1343 (2006.01)
- (21) 国际申请号: PCT/CN2016/082105
- (22) 国际申请日: 2016 年 5 月 13 日 (13.05.2016)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201610069410.0 2016 年 2 月 1 日 (01.02.2016) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 徐向阳 (XU, Xiangyang); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 广州三环专利代理有限公司 (GUANGZHOU SCIHEAD PATENT AGENT CO., LTD); 中国广东省广州市越秀区先烈中路 80 号汇华商贸大厦 1508 室, Guangdong 510070 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH,

[见续页]

(54) Title: ARRAY SUBSTRATE AND MANUFACTURING METHOD FOR ARRAY SUBSTRATE

(54) 发明名称: 阵列基板及阵列基板的制备方法

10

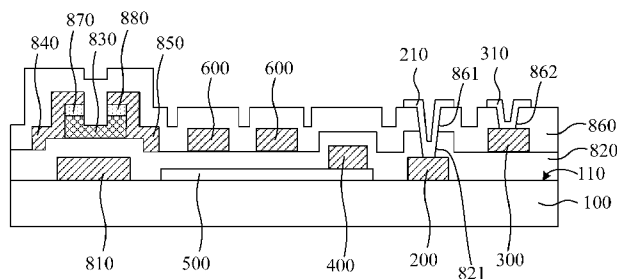


图 2

(57) Abstract: An array substrate (10) and a manufacturing method for the array substrate (10). The array substrate (10) comprises a substrate (100) and a plurality of gate lines (200), a plurality of data lines (300) and a plurality of common electrode lines (400) arranged on the same side of the substrate (100). The substrate (100) comprises a first surface (110), the gate lines (200) are distributed on the first surface (110) at intervals and are insulated from the data lines (300) distributed at intervals via a first insulation layer (820), and an area between two adjacent gate lines (200) and two adjacent data lines (300) is a pixel area. The array substrate (10) further comprises a thin film transistor (800), a common electrode (500) and pixel electrodes (600) arranged in the pixel area. The thin film transistor (800) comprises a gate electrode (810), a channel layer (830), a source electrode (840) and a drain electrode (850), wherein the gate electrode (810) and the common electrode (500) are arranged on the first surface (110); the common electrode (500) is parallel to the gate electrode (810), is electrically connected to the common electrode lines (400) and is a transparent conductive layer; the channel layer (830), the source electrode (840), the drain electrode (850) and the pixel electrodes (600) are arranged on the first insulation layer (820); the source electrode (840) and the drain electrode (850) are arranged at two opposite ends of the channel layer (830); and the pixel electrodes (600) correspond to the common electrode (500) and are electrically connected to the drain electrode (850).

(57) 摘要:

[见续页]

WO 2017/133126 A1

CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, **本国际公布:**

IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,
RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD,
TG)。

— 包括国际检索报告(条约第 21 条(3))。

一种阵列基板(10)及阵列基板(10)的制备方法。阵列基板(10)包括基板(100)及设置在基板(100)同侧的多个栅极线(200)、多个数据线(300)及多个公共电极线(400)，基板(100)包括第一表面(110)，栅极线(200)间隔排布在第一表面(110)上且与间隔排布数据线(300)通过第一绝缘层(820)绝缘设置，相邻的两条栅极线(200)及相邻的两条数据线(300)之间为像素区域，阵列基板(10)还包括设置在像素区域内的薄膜晶体管(800)、公共电极(500)及像素电极(600)，薄膜晶体管(800)包括栅极(810)、沟道层(830)、源极(840)及漏极(850)，栅极(810)及公共电极(500)设置在第一表面(110)上，公共电极(500)与栅极(810)平行、与公共电极线(400)电连接且为透明导电层，沟道层(830)、源极(840)、漏极(850)及像素电极(600)设置在第一绝缘层(820)上，且源极(840)与漏极(850)设置在沟道层(830)相对的两端，像素电极(600)与公共电极(500)对应且与漏极(850)电连接。

阵列基板及阵列基板的制备方法

本发明要求 2016 年 2 月 1 日递交的发明名称为“阵列基板及阵列基板的制备方法”的申请号 201610069410.0 的在先申请优先权，上述在先申请的内容以引入的方式并入本文本中。

技术领域

本发明涉及显示领域，尤其涉及一种阵列基板及阵列基板的制备方法。

背景技术

显示设备，比如液晶显示器（Liquid Crystal Display, LCD）是一种常用的电子设备，由于其具有功耗低、体积小、重量轻等特点，因此备受用户的青睐。半透半反式液晶显示装置(Trans-flective Liquid Crystal Display) 同时具有透射式和反射式特性，半透半反式液晶面板在一个像素域内包括有透明电极的透射区和有反射层的反射区。在黑暗的地方可以利用像素区域的透射区和背光源来显示画像，在明亮的地方利用像素区域的反射区和外光来显示画像。因此，半透半反式液晶显示装置可以适应不同的亮暗环境而得到广泛应用。现有技术中，所述半透半反式液晶显示装置中反射外来光线的能力较弱，从而导致半透半反式液晶显示装置在反射外来光线时显示画面时的显示质量较差。

发明内容

本发明提供一种阵列基板，所述阵列基板包括基板及设置在所述基板同侧的多个栅极线、多个数据线及多个公共电极线，所述基板包括第一表面，所述多个栅极线设置在所述第一表面上，且所述多个栅极线向第一方向延伸且沿第二方向间隔排布，所述多个数据线与所述多个栅极线通过第一绝缘层绝缘设置，且所述多个数据线向所述第二方向延伸且沿所述第一方向间隔排布，所述多个公共电极线与所述多个栅极线平行，一个公共电极线设置于相邻的两个栅极线之间，所述公共电极线与所述数据线通过所述第一绝缘层绝缘设置，所述公共电极线邻近所述第一表面设置，且所述公共电极线为金属层，相邻的两条

栅极线及相邻的两条数据线之间限定一个像素区域,所述阵列基板还包括设置在所述像素区域内的薄膜晶体管、公共电极及像素电极,所述薄膜晶体管包括栅极、所述第一绝缘层、沟道层、源极及漏极,所述栅极设置在所述第一表面上,所述公共电极与所述公共电极线电连接,且所述公共电极设置在所述第一表面上,所述公共电极为透明导电层,所述公共电极线设置在公共电极上且与
5 所述公共电极电连接,所述沟道层、所述源极及所述漏极设置在所述第一绝缘层上且所述源极与所述漏极设置在所述沟道层相对的两端,所述像素电极设置在所述第一绝缘层上且与所述公共电极对应,且所述像素电极与所述漏极电连接,一第二绝缘层覆盖所述沟道层、所述源极、所述漏极、所述像素电极及所
10 述数据线。

其中所述像素电极为金属层,用于反射入射至所述像素电极的光线。

其中,所述薄膜晶体管还包括第一欧姆接触层,所述第一欧姆接触层设置在所述沟道层与所述源极之间,用于减小所述沟道层与所述源极之间的接触电阻。

15 其中,所述薄膜晶体管还包括第二欧姆接触层,所述第二欧姆接触层设置在所述沟道层与所述漏极之间,用于减小所述沟道层与所述漏极之间的接触电阻。

其中,所述第一绝缘层包括对应所述栅极线开设的第一贯孔,所述第二绝缘层包括对应所述第一贯孔开设的第二贯孔及对应所述数据线开设的第三贯孔,所述阵列基板还包括栅极端子及数据端子,所述栅极端子通过所述第一贯孔及所述第二贯孔电连接所述栅极线,所述数据端子通过所述第三贯孔电连接
20 所述数据线,其中,所述栅极端子及所述数据端子为导电的。

本发明还提供了一种阵列基板的制备方法,所述阵列基板的制备方法包括:

25 提供基板;

在所述基板的第一表面沉积整层的第一透明导电层;

图案化所述第一透明导电层,以形成多个公共电极;

沉积整层第一金属层;

图案化所述第一金属层,以形成与所述公共电极平行的多个栅极线,设置

在两栅极线之间的且间隔设置的栅极,以及向第一方向延伸且沿第二方向间隔排布的且设置在所述公共电极上的多个公共电极线,其中,两个栅极线之间设置一个公共电极;

形成覆盖所述栅极线、所述公共电极、所述公共电极线及所述栅极线的第一

5 绝缘层;

在所述第一绝缘层远离所述基板的表面形成与所述栅极对应设置的沟道层;

形成覆盖所述第一绝缘层及所述沟道层的第二金属层;

10 图案化所述第二金属层,以形成多个沿所述第二方向延伸且沿所述第一方向排布的多条数据线,以及设置在相邻的两条数据线之间且对应所述沟道层的两端设置的源极及漏极、及与所述漏极电连接的像素电极;

形成覆盖所述沟道层、所述源极、所述漏极、所述像素电极及所述数据线的第二绝缘层。

15 其中,所述步骤“在所述第一绝缘层远离所述基板的表面形成与所述栅极对应设置的沟道层”包括:

在所述第一绝缘层远离所述基板的表面形成整层的非晶硅层;

图案化所述非晶硅层,保留对应所述栅极设置的所述非晶硅层;

对保留的所述非晶硅层的两端进行离子掺杂,以分别形成第一欧姆接触层及第二欧姆接触层,未进行离子掺杂的所述非晶硅层为所述沟道层。

20 其中,所述离子掺杂为N型离子掺杂。

其中,所述阵列基板的制备方法还包括:

在所述第一绝缘层上开设对应所述栅极线的第一贯孔,在所述第二绝缘层上开设对应所述第一贯孔的第二贯孔及对应所述数据线的第三贯孔;

在所述第二绝缘层上形成透明导电材料层;

25 图案化所述透明导电材料层,保留对应所述第二贯孔及所述第一贯孔的透明导电材料层以及对应所述第三贯孔的透明导电材料层,其中,对应所述第二贯孔及所述第一贯孔的透明导电材料层为栅极端子,对应所述第三贯孔的透明导电材料层为数据端子。

其中,所述透明导电材料层包括氧化铟锡。

相较于现有技术，本发明的阵列基板中的所述公共电极线为金属层，所述公共电极线可以反射入射到所述公共电极线的光线；所述公共电极为透明导电层，可以透射入射到所述公共电极的光线，从而使得所述阵列基板所应用的液晶显示装置具有半透半反的性能。当所述阵列基板所应用的液晶显示装置处于

5 明亮的地方时，能够利用所述公共电极线反射的光线显示图像，从而提升液晶显示装置显示画面时的显示质量。且所述公共电极线设置在所述公共电极上且与所述公共电极电连接，因此，所述公共电极线与所述公共电极之间的导电性能得到提高。

10 附图说明

为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

15 图 1 为本发明一较佳实施方式的阵列基板的俯视图。

图 2 为图 1 中沿 I-I 线的剖面结构示意图。

图 3 为本发明一较佳实施方式的阵列基板的制备方法的流程图。

具体实施方式

20 下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

请一并参阅图 1 及图 2，图 1 为本发明一较佳实施方式的阵列基板的俯视图；图 2 为图 1 中沿 I-I 线的剖面结构示意图。所述阵列基板 10 可应用于半透半反式边缘开关（Fringe Field Switching， FFS）面板装置。所述阵列基板 10 包括基板 100 及设置在所述基板 100 同侧的多个栅极线 200、多个数据线 300 及多个公共电极线 400。所述基板 100 包括第一表面 110。所述多个栅极线 200 设置在所述第一表面 110 上，且所述多个栅极线 200 向第一方向 D1 延伸且沿

25

第二方向 D2 间隔排布。所述多个数据线 300 与所述多个栅极线 200 通过第一绝缘层 520 绝缘设置，且所述数据线 300 向所述第二方向 D2 延伸且沿所述第一方向 D1 间隔排布。所述多个公共电极线 400 与所述多个栅极线 200 平行，一个公共电极线 400 设置于相邻的两个栅极线 200 之间，所述公共电极线 400 与所述数据线 300 通过所述第一绝缘层 820 绝缘设置，所述公共电极线 400 邻近所述第一表面 110 设置，且所述公共电极线 400 为金属层。相邻的两条栅极线 200 及相邻的两条数据线 300 之间限定一个像素区域。所述阵列基板 10 还包括设置在所述像素区域内的薄膜晶体管 800、公共电极 500 及像素电极 600。所述薄膜晶体管 800 包括栅极 810、所述第一绝缘层 820、沟道层 830、源极 840 及漏极 850。所述栅极 810 设置在所述第一表面 110 上，所述公共电极 500 与所述公共电极线 400 电连接，且所述公共电极 500 设置于所述第一表面 110 上，所述公共电极 500 为透明导电层，所述公共电极线 400 设置在所述公共电极 500 上且与所述公共电极 500 电连接。所述沟道层 830、所述源极 840 及所述漏极 850 设置在所述第一绝缘层 820 上且所述源极 840 与所述漏极 850 设置在所述沟道层 830 相对的两端，所述像素电极 600 设置在所述第一绝缘层 820 上且与所述公共电极 500 对应，且所述像素电极 600 与所述漏极 850 电连接，一第二绝缘层 860 覆盖所述沟道层 830、所述源极 840、所述漏极 850、所述像素电极 600 及所述数据线 300。在本实施方式中，所述第一方向 D1 可以为 X 轴方向，所述第二方向 D2 可以为 Y 轴方向。可以理解地，在其他实施方式中，所述第一方向 D1 可以为 Y 轴方向，所述第二方向 D2 可以为 X 轴方向。

所述基板 100 可以为的那不仅限于为玻璃基板或者为塑料基板等绝缘基板。

在本实施方式中，所述公共电极线 400 为金属层，所述公共电极线 400 可以反射入射到所述公共电极线 400 的光线；所述公共电极 500 为透明导电层，可以透射入射到所述公共电极 500 的光线，从而使得所述阵列基板 10 所应用的液晶显示装置具有半透半反的性能。当所述阵列基板 10 所应用的液晶显示装置处于明亮的地方时，能够利用所述公共电极线 400 反射的光线显示图像，从而提升液晶显示装置显示画面时的显示质量。且所述公共电极线 400 设置在

所述公共电极 500 上且与所述公共电极 500 电连接, 因此, 所述公共电极线 400 与所述公共电极 500 之间的导电性能得到提高。

在本实施方式中, 所述像素电极 600 呈梳状。所述像素电极 600 为金属层, 用于反射入射至所述像素电极 600 的光线。当所述阵列基板 10 所应用的液晶显示装置处于明亮的地方时, 能够利用所述像素电极 600 反射的光线显示图像, 从而提升液晶显示装置显示画面时的显示质量。

在本实施方式中, 所述薄膜晶体管 800 还包括第一欧姆接触层 870, 所述第一欧姆接触层 870 设置在所述沟道层 830 与所述源极 840 之间, 用于减小所述沟道层 830 与所述源极 840 之间的接触电阻。

10 所述薄膜晶体管 800 还包括第二欧姆接触层 880, 所述第二欧姆接触层 880 设置在所述沟道层 830 与所述漏极 850 之间, 用于减小所述沟道层 830 与所述漏极 850 之间的接触电阻。

在本实施方中, 所述第一绝缘层 820 包括对应所述栅极线 200 开设的第一贯孔 821。所述第二绝缘层 860 包括对应所述第一贯孔 821 开设的第二贯孔 861 及对应所述数据线 300 开设的第三贯孔 862。所述阵列基板 10 还包括栅极端子 210 及数据端子 310。所述栅极端子 210 通过所述第一贯孔 821 及所述第二贯孔 861 电连接所述栅极线 200, 所述数据端子 310 通过所述第三贯孔 862 电连接所述数据线 300, 其中, 所述栅极端子 210 及所述数据端子 310 为导电的。所述栅极端子 210 及所述数据端子 310 可与一集成芯片电连接, 以接收所述集成芯片的信号。

25 相较于现有技术, 本发明的阵列基板 10 中的所述公共电极线 400 为金属层, 所述公共电极线 400 可以反射入射到所述公共电极线 400 的光线; 所述公共电极 500 为透明导电层, 可以透射入射到所述公共电极 500 的光线, 从而使得所述阵列基板 10 所应用的液晶显示装置具有半透半反的性能。当所述阵列基板 10 所应用的液晶显示装置处于明亮的地方时, 能够利用所述公共电极线 400 反射的光线显示图像, 从而提升液晶显示装置显示画面时的显示质量。且所述公共电极线 400 设置在所述公共电极 500 上且与所述公共电极 500 电连接, 因此, 所述公共电极线 400 与所述公共电极 500 之间的导电性能得到提高。

下面结合图 1 和图 2 以及前面对阵列基板 10 的描述, 对本发明的阵列基

板的制备方法进行介绍。请一并参阅图 3，图 3 为本发明一较佳实施方式的阵列基板的制备方法的流程图。所述阵列基板的制备方法包括但不限于以下步骤。

步骤 S110，提供基板 110。所述基板 110 可以为但不限于为玻璃基板或者为塑料基板等绝缘基板。

步骤 S120，在所述基板 110 的第一表面 111 沉积整层的第一透明导电层。所述第一透明导电层可以为但不限于为氧化铟锡。

步骤 S130，图案化所述第一透明导电层，以形成多个公共电极 500。

步骤 S140，沉积整层第一金属层。所述第一金属层包括但不限于铝(Al)，钼(Mo)，铜(Cu)中的任意一种或者多种。所述第一金属层可以通过物理气相沉积(Physical Vapor Deposition, PVD)的方式形成，所述第一金属层的厚度可以为 3000 埃~6000 埃。

步骤 S150，图案化所述第一金属层，以形成与所述公共电极 500 平行的多个栅极线 200，设置在两栅极线 200 之间的且间隔设置的栅极 810，以及向第一方向 D1 延伸且沿第二方向 D2 间隔排布的且设置在所述公共电极 500 上的多个公共电极线 400，其中，两个栅极线 200 之间设置一个公共电极 500。所述第一金属层的图案化可以通过掩模板进行曝光，显影，蚀刻及剥离的方式进行。

步骤 S160，形成覆盖所述栅极线 810、所述公共电极 500、所述公共电极线 400 及所述栅极线 200 的第一绝缘层 820。所述第一绝缘层 820 可以通过等离子体增强化学气相沉积法(Plasma Enhanced Chemical Vapor Deposition, PECVD)沉积一层膜厚为 3000 埃~6000 埃的绝缘材料以形成所述第一绝缘层 820，所述绝缘层材料可以为但不限于为氮化硅(SiNx)。

步骤 S170，在所述第一绝缘层 820 远离所述基板 110 的表面形成与所述栅极 810 对应设置的沟道层 830。具体地，所述步骤 S170 包括如下步骤。

步骤 S171，在所述第一绝缘层 820 远离所述基板 110 的表面形成整层的非晶硅层。所述非晶硅层可以通过等离子体增强化学气相沉积法形成膜厚为 1500 埃~3000 埃的非晶硅材料以形成所述非晶硅层。

步骤 S172，图案化所述非晶硅层，保留对应所述栅极 810 设置的所述非

晶硅层。

步骤 S173, 对保留的所述非晶硅层的两端进行离子掺杂, 以分别形成第一欧姆接触层 870 及第二欧姆接触层 880, 未进行离子掺杂的所述非晶硅层为所述沟道层 830。在一实施方式中, 所述离子掺杂为 N 型离子掺杂。

5 步骤 S180, 形成覆盖所述第一绝缘层 820 及所述沟道层 830 的第二金属层。所述第二金属层包括但不限于 Al, Mo, Cu 中的任意一种或者多种。所述第二金属层可以通过 PVD 的方式形成, 所述第二金属层的厚度可以为 3000 埃~6000 埃。

10 步骤 S190, 图案化所述第二金属层, 以形成多个沿所述第二方向 D2 延伸且沿所述第一方向 D1 排布的多条数据线 300, 以及设置在相邻的两条数据线 300 之间且对应所述沟道层 830 的两端设置的源极 840 及漏极 850、及与所述漏极 850 电连接的像素电极 600。所述第二金属层的图案化可以通过掩膜板进行曝光, 显影, 蚀刻及剥离的方式进行。

15 步骤 S210, 形成覆盖所述沟道层 830、所述源极 840、所述漏极 850、所述像素电极 600 及所述数据线 300 的第二绝缘层 860。所述第二绝缘层 860 可以通过 PECVD 沉积一层膜厚为 2000 埃~56000 埃的绝缘材料以形成所述第二绝缘层 860, 所述绝缘层材料可以为但不限于为氮化硅 (SiN_x)。

在本实施方式中, 所述阵列基板的制备方法还包括如下步骤。

20 步骤 I, 在所述第一绝缘层 820 上开设对应所述栅极线 300 的第一贯孔 821, 在所述第二绝缘层 860 上开设对应所述第一贯孔 821 的第二贯孔 861 及对应所述数据线 300 的第三贯孔 862。

步骤 II, 在所述第二绝缘层 860 上形成透明导电材料层。所述导电材料层可以为但不限于为氧化铟锡 (Indium Tin Oxide, ITO)。所述透明导电材料层的厚度为 400 埃~1000 埃。

25 步骤 III, 图案化所述透明导电材料层, 保留对应所述第二贯孔 861 及所述第一贯孔 821 的透明导电材料层以及对应所述第三贯孔 862 的透明导电材料层, 其中, 对应所述第二贯孔 861 及所述第一贯孔 821 的透明导电材料层为栅极端子 210, 对应所述第三贯孔 862 的透明导电材料层为数据端子 310。

相较于现有技术, 本发明的阵列基板的制备方法中栅极 810、公共电极线

400、栅极线 200 在同一制备工序中制备，节约了制备工序。且所述公共电极线 400 为金属层，用于反射入射至所述公共电极线 400 的光线。因此，在所述阵列基板 10 所应用的液晶显示面板处于明亮的地方时，能够利用所述公共电极线 400 反射的光线显示图像，从而提升液晶显示装置显示画面时的显示质量。

进一步地，所述源极 840、所述漏极 850、所述像素电极 600 及所述数据线 300 在同一制备工序中制备，节约了制备工序。且所述像素电极 600 为金属层，可以反射入射至所述像素电极 600 的光线。因此，在所述阵列基板 10 所应用的液晶显示面板处于明亮的地方时，能够利用所述像素电极 400 反射的光线显示图像，从而提升液晶显示装置显示画面时的显示质量。

以上所揭露的仅为本发明一种较佳实施例而已，当然不能以此来限定本发明之权利范围，本领域普通技术人员可以理解实现上述实施例的全部或部分流程，并依本发明权利要求所作的等同变化，仍属于发明所涵盖的范围。

权利要求

1.一种阵列基板，其中，所述阵列基板包括基板及设置在所述基板同侧的多个栅极线、多个数据线及多个公共电极线，所述基板包括第一表面，所述多个栅极线设置在所述第一表面上，且所述多个栅极线向第一方向延伸且沿第二方向间隔排布，所述多个数据线与所述多个栅极线通过第一绝缘层绝缘设置，且所述多个数据线向所述第二方向延伸且沿所述第一方向间隔排布，所述多个公共电极线与所述多个栅极线平行，一个公共电极线设置于相邻的两个栅极线之间，所述公共电极线与所述数据线通过所述第一绝缘层绝缘设置，所述公共电极线邻近所述第一表面设置，且所述公共电极线为金属层，相邻的两条栅极线及相邻的两条数据线之间限定一个像素区域，所述阵列基板还包括设置在所述像素区域内的薄膜晶体管、公共电极及像素电极，所述薄膜晶体管包括栅极、所述第一绝缘层、沟道层、源极及漏极，所述栅极设置在所述第一表面上，所述公共电极与所述公共电极线电连接，且所述公共电极设置在所述第一表面上，所述公共电极为透明导电层，所述公共电极线设置在公共电极上且与所述公共电极电连接，所述沟道层、所述源极及所述漏极设置在所述第一绝缘层上且所述源极与所述漏极设置在所述沟道层相对的两端，所述像素电极设置在所述第一绝缘层上且与所述公共电极对应，且所述像素电极与所述漏极电连接，一第二绝缘层覆盖所述沟道层、所述源极、所述漏极、所述像素电极及所述数据线。

2.如权利要求1所述的阵列基板，其中，所述像素电极为金属层，用于反射入射至所述像素电极的光线。

3.如权利要求1所述的阵列基板，其中，所述薄膜晶体管还包括第一欧姆接触层，所述第一欧姆接触层设置在所述沟道层与所述源极之间，用于减小所述沟道层与所述源极之间的接触电阻。

4.如权利要求1所述的阵列基板，其中，所述薄膜晶体管还包括第二欧姆

接触层, 所述第二欧姆接触层设置在所述沟道层与所述漏极之间, 用于减小所述沟道层与所述漏极之间的接触电阻。

5. 如权利要求 1 所述的阵列基板, 其中, 所述第一绝缘层包括对应所述栅极线开设的第一贯孔, 所述第二绝缘层包括对应所述第一贯孔开设的第二贯孔及对应所述数据线开设的第三贯孔, 所述阵列基板还包括栅极端子及数据端子, 所述栅极端子通过所述第一贯孔及所述第二贯孔电连接所述栅极线, 所述数据端子通过所述第三贯孔电连接所述数据线, 其中, 所述栅极端子及所述数据端子为导电的。

10

6. 一种阵列基板的制备方法, 其中, 所述阵列基板的制备方法包括:
提供基板;

在所述基板的第一表面沉积整层的第一透明导电层;

图案化所述第一透明导电层, 以形成多个公共电极;

15 沉积整层第一金属层;

图案化所述第一金属层, 以形成与所述公共电极平行的多个栅极线, 设置在两栅极线之间的且间隔设置的栅极, 以及向第一方向延伸且沿第二方向间隔排布的且设置在所述公共电极上的多个公共电极线, 其中, 两个栅极线之间设置一个公共电极;

20 形成覆盖所述栅极线、所述公共电极、所述公共电极线及所述栅极线的第一绝缘层;

在所述第一绝缘层远离所述基板的表面形成与所述栅极对应设置的沟道层;

形成覆盖所述第一绝缘层及所述沟道层的第二金属层;

25 图案化所述第二金属层, 以形成多个沿所述第二方向延伸且沿所述第一方向排布的多条数据线, 以及设置在相邻的两条数据线之间且对应所述沟道层的两端设置的源极及漏极、及与所述漏极电连接的像素电极;

形成覆盖所述沟道层、所述源极、所述漏极、所述像素电极及所述数据线的第二绝缘层。

7.如权利要求 6 所述的阵列基板的制备方法, 其中, 所述步骤“在所述第一绝缘层远离所述基板的表面形成与所述栅极对应设置的沟道层”包括:

在所述第一绝缘层远离所述基板的表面形成整层的非晶硅层;

5 图案化所述非晶硅层, 保留对应所述栅极设置的所述非晶硅层;

对保留的所述非晶硅层的两端进行离子掺杂, 以分别形成第一欧姆接触层及第二欧姆接触层, 未进行离子掺杂的所述非晶硅层为所述沟道层。

8.如权利要求 7 所述的阵列基板的制备方法, 其中, 所述离子掺杂为 N 型
10 离子掺杂。

9.如权利要求 6 所述的阵列基板的制备方法, 其中, 所述阵列基板的制备方法还包括:

15 在所述第一绝缘层上开设对应所述栅极线的第一贯孔, 在所述第二绝缘层上开设对应所述第一贯孔的第二贯孔及对应所述数据线的第三贯孔;

在所述第二绝缘层上形成透明导电材料层;

20 图案化所述透明导电材料层, 保留对应所述第二贯孔及所述第一贯孔的透明导电材料层以及对应所述第三贯孔的透明导电材料层, 其中, 对应所述第二贯孔及所述第一贯孔的透明导电材料层为栅极端子, 对应所述第三贯孔的透明导电材料层为数据端子。

10.如权利要求 8 所述的阵列基板的制备方法, 其中, 所述透明导电材料层包括氧化铟锡。

10

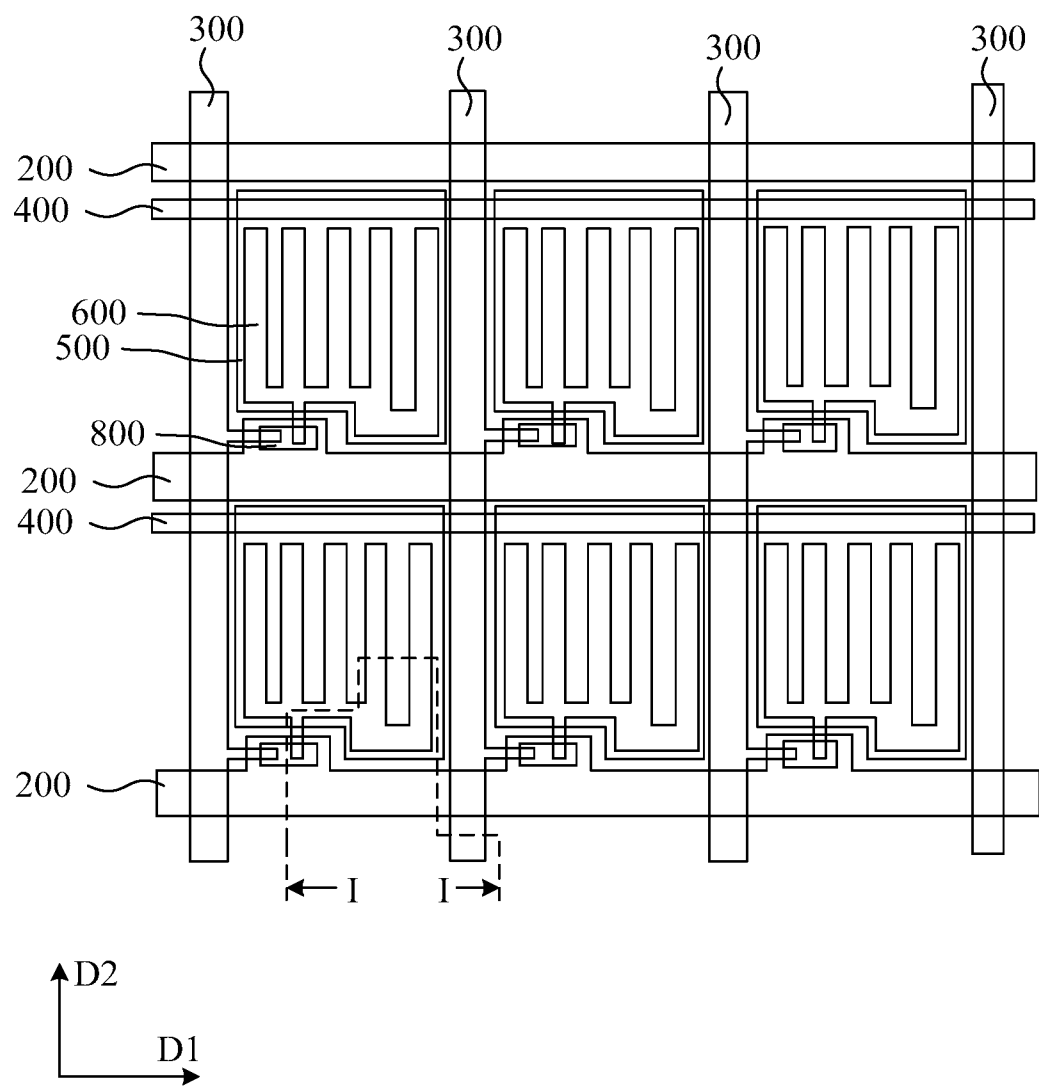


图 1

10

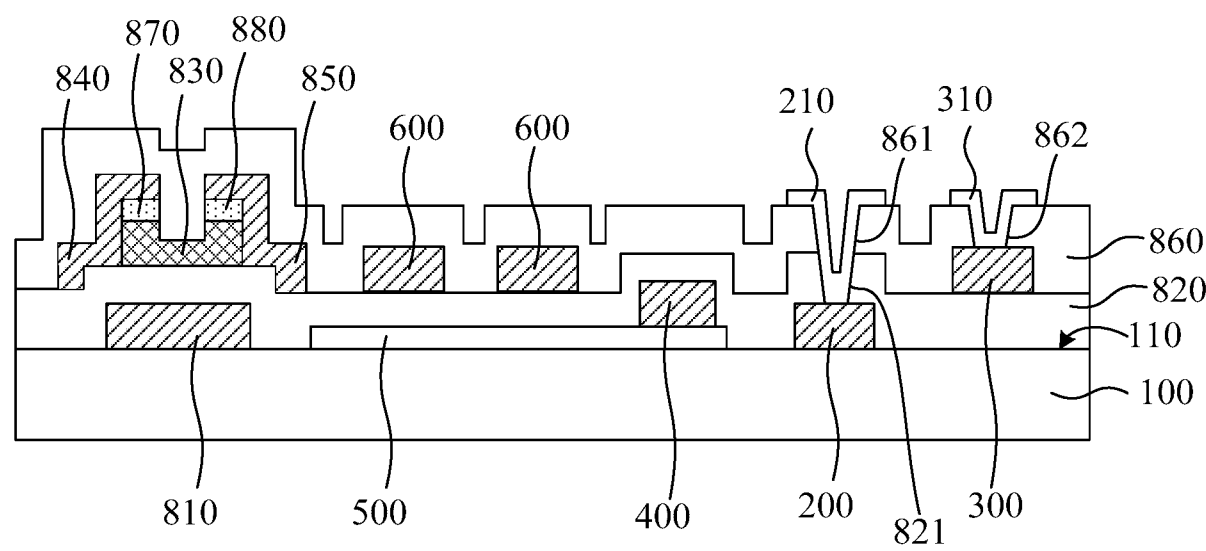


图 2

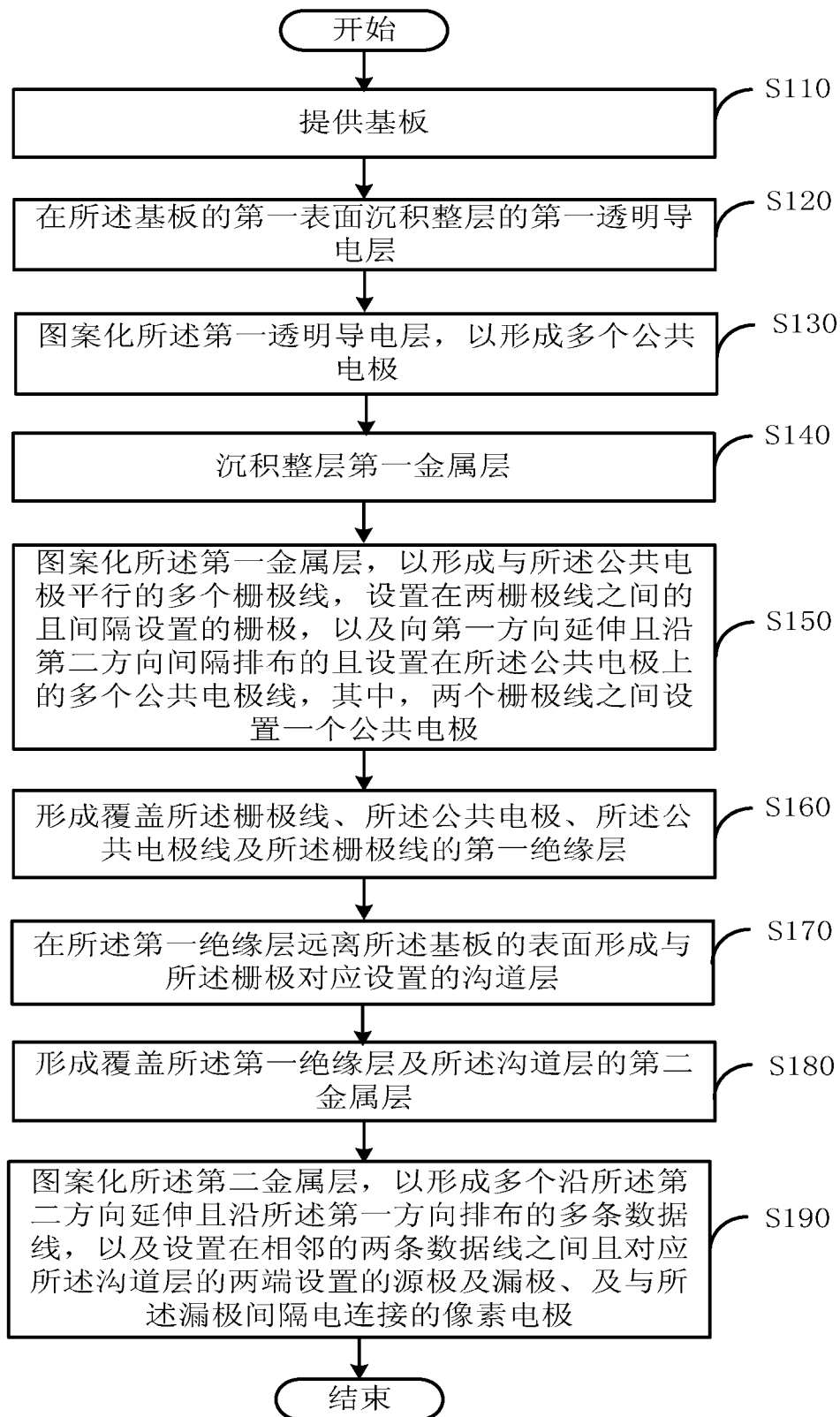


图 3

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2016/082105

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1335 (2006.01) i; G02F 1/1343 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNKI; CNPAT; EPODOC; WPI: china star optoelectronics, xu xiangyang, array substrate, common electrode, pixel electrode, metal, conductive, transparent, gate electrode, channel layer, data lines, transistor, drain electrode, source electrode, gate, TFT

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 105487285 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 13 April 2016 (13.04.2016) description, paragraphs [0008]-[0028]	1-10
X	CN 104122713 A (SHENCHAO OPTOELECTRONIC SHENZHEN CO., LTD.) 29 October 2014 (29.10.2014) description, paragraphs [0013]-[0026], and figures1-9	1, 3-5
Y	CN 104122713 A (SHENCHAO OPTOELECTRONIC SHENZHEN CO., LTD.) 29 October 2014 (29.10.2014) description, paragraphs [0013]-[0026], and figures1-9	2, 6-10
Y	CN 102543863 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 04 July 2012 (04.07.2012) description, paragraphs [0035]-[0054], and figure2A-2E	2, 6-10

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&”document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 11 October 2016	Date of mailing of the international search report 01 November 2016
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer CHEN, Lin Telephone No. (86-10) 62413561

INTERNATIONAL SEARCH REPORTInternational application No.
PCT/CN2016/082105

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 104570523 A (KUNSHAN LONGTENG PHOTOELECTRICITY LTD) 29 April 2015 (29.04.2015) description, paragraphs [0011]-[0025]	1, 3-5
Y	CN 104570523 A (KUNSHAN LONGTENG PHOTOELECTRICITY LTD) 29 April 2015 (29.04.2015) description, paragraphs [0011]-[0025]	2, 6-10
A	CN 103048838 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) 17 April 2013 (17.04.2013) the whole document	1-10
A	CN 101609236 A (SVA GROUP CO., LTD.) 23 December 2009 (23.12.2009) the whole document	1-10
A	US 2007258035 A1 (All OPTRONICS CORP.) 08 November 2007 (08.11.2007) the whole	1-10

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2016/082105

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 105487285 A	13 April 2016	None	
CN 104122713 A	29 October 2014	None	
CN 102543863 A	04 July 2012	WO 2013116992 A1	15 August 2013
		US 2013200383 A1	08 August 2013
		US 8563341 B2	22 October 2013
CN 104570523 A	29 April 2015	None	
CN 103048838 A	17 April 2013	EP 2933680 A1	21 October 2015
		WO 2014089925 A1	19 June 2014
		CN 103048838 B	15 April 2015
		JP 2016501389 A	18 January 2016
		EP 2933680 A4	17 August 2016
		KR 101495467 B1	24 February 2015
		KR 20140090561 A	17 July 2014
		US 2014168045 A1	19 June 2014
		US 9164338 B2	20 October 2015
CN 101609236 A	23 December 2009	None	
US 2007258035 A1	08 November 2007	TW 1299573 B	01 August 2008
		US 2010227426 A1	09 September 2010
		US 7738072 B2	15 June 2010
		JP 4592677 B2	01 December 2010
		JP 2007298943 A	15 November 2007
		US 7864288 B2	04 January 2011
		TW 200743210 A	16 November 2007

A. 主题的分类 G02F 1/1335(2006.01)i; G02F 1/1343(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																							
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G02F 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNKI, CNPAT, EPDOC, WPI: 华星光电, 徐向阳, 阵列基板, 公共电极线, 公共电极, 像素电极, 金属, ITO, 透明, 数据线, 栅极, 薄膜晶体管, 源极, 漏极, array substrate, common electrode, pixel electrode, metal, conductive, transparent, gate electrode, channel layer, data lines, transistor, drain electrode, source electrode.																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 105487285 A (深圳市华星光电技术有限公司) 2016年 4月 13日 (2016 - 04 - 13) 说明书第[0008]-[0028]段</td> <td>1-10</td> </tr> <tr> <td>X</td> <td>CN 104122713 A (深超光电深圳有限公司) 2014年 10月 29日 (2014 - 10 - 29) 说明书第[0013]-[0026]段、附图1-9</td> <td>1, 3-5</td> </tr> <tr> <td>Y</td> <td>CN 104122713 A (深超光电深圳有限公司) 2014年 10月 29日 (2014 - 10 - 29) 说明书第[0013]-[0026]段、附图1-9</td> <td>2, 6-10</td> </tr> <tr> <td>Y</td> <td>CN 102543863 A (深圳市华星光电技术有限公司) 2012年 7月 4日 (2012 - 07 - 04) 说明书第[0035]-[0054]段、附图2A-2E</td> <td>2, 6-10</td> </tr> <tr> <td>X</td> <td>CN 104570523 A (昆山龙腾光电有限公司) 2015年 4月 29日 (2015 - 04 - 29) 说明书第[0011]-[0025]段</td> <td>1, 3-5</td> </tr> <tr> <td>Y</td> <td>CN 104570523 A (昆山龙腾光电有限公司) 2015年 4月 29日 (2015 - 04 - 29) 说明书第[0011]-[0025]段</td> <td>2, 6-10</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 105487285 A (深圳市华星光电技术有限公司) 2016年 4月 13日 (2016 - 04 - 13) 说明书第[0008]-[0028]段	1-10	X	CN 104122713 A (深超光电深圳有限公司) 2014年 10月 29日 (2014 - 10 - 29) 说明书第[0013]-[0026]段、附图1-9	1, 3-5	Y	CN 104122713 A (深超光电深圳有限公司) 2014年 10月 29日 (2014 - 10 - 29) 说明书第[0013]-[0026]段、附图1-9	2, 6-10	Y	CN 102543863 A (深圳市华星光电技术有限公司) 2012年 7月 4日 (2012 - 07 - 04) 说明书第[0035]-[0054]段、附图2A-2E	2, 6-10	X	CN 104570523 A (昆山龙腾光电有限公司) 2015年 4月 29日 (2015 - 04 - 29) 说明书第[0011]-[0025]段	1, 3-5	Y	CN 104570523 A (昆山龙腾光电有限公司) 2015年 4月 29日 (2015 - 04 - 29) 说明书第[0011]-[0025]段	2, 6-10
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
PX	CN 105487285 A (深圳市华星光电技术有限公司) 2016年 4月 13日 (2016 - 04 - 13) 说明书第[0008]-[0028]段	1-10																					
X	CN 104122713 A (深超光电深圳有限公司) 2014年 10月 29日 (2014 - 10 - 29) 说明书第[0013]-[0026]段、附图1-9	1, 3-5																					
Y	CN 104122713 A (深超光电深圳有限公司) 2014年 10月 29日 (2014 - 10 - 29) 说明书第[0013]-[0026]段、附图1-9	2, 6-10																					
Y	CN 102543863 A (深圳市华星光电技术有限公司) 2012年 7月 4日 (2012 - 07 - 04) 说明书第[0035]-[0054]段、附图2A-2E	2, 6-10																					
X	CN 104570523 A (昆山龙腾光电有限公司) 2015年 4月 29日 (2015 - 04 - 29) 说明书第[0011]-[0025]段	1, 3-5																					
Y	CN 104570523 A (昆山龙腾光电有限公司) 2015年 4月 29日 (2015 - 04 - 29) 说明书第[0011]-[0025]段	2, 6-10																					
☒ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																							
国际检索实际完成的日期 2016年 10月 11日		国际检索报告邮寄日期 2016年 11月 1日																					
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 陈琳 电话号码 (86-10)62413561																					

C. 相关文件		
类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	CN 103048838 A (北京京东方光电科技有限公司) 2013年 4月 17日 (2013 - 04 - 17) 全文	1-10
A	CN 101609236 A (上海广电光电子有限公司) 2009年 12月 23日 (2009 - 12 - 23) 全文	1-10
A	US 2007258035 A1 (AU OPTRONICS CORP.) 2007年 11月 8日 (2007 - 11 - 08) 全文	1-10

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/082105

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	105487285	A	2016年 4月 13日	无			
CN	104122713	A	2014年 10月 29日	无			
CN	102543863	A	2012年 7月 4日	WO	2013116992	A1	2013年 8月 15日
				US	2013200383	A1	2013年 8月 8日
				US	8563341	B2	2013年 10月 22日
CN	104570523	A	2015年 4月 29日	无			
CN	103048838	A	2013年 4月 17日	EP	2933680	A1	2015年 10月 21日
				WO	2014089925	A1	2014年 6月 19日
				CN	103048838	B	2015年 4月 15日
				JP	2016501389	A	2016年 1月 18日
				EP	2933680	A4	2016年 8月 17日
				KR	101495467	B1	2015年 2月 24日
				KR	20140090561	A	2014年 7月 17日
				US	2014168045	A1	2014年 6月 19日
				US	9164338	B2	2015年 10月 20日
CN	101609236	A	2009年 12月 23日	无			
US	2007258035	A1	2007年 11月 8日	TW	I299573	B	2008年 8月 1日
				US	2010227426	A1	2010年 9月 9日
				US	7738072	B2	2010年 6月 15日
				JP	4592677	B2	2010年 12月 1日
				JP	2007298943	A	2007年 11月 15日
				US	7864288	B2	2011年 1月 4日
				TW	200743210	A	2007年 11月 16日