

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2015 年 11 月 19 日 (19.11.2015)



(10) 国际公布号
WO 2015/172718 A1

(51) 国际专利分类号:
G06F 12/08 (2006.01)

(21) 国际申请号: PCT/CN2015/078863

(22) 国际申请日: 2015 年 5 月 13 日 (13.05.2015)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201410201149.6 2014 年 5 月 14 日 (14.05.2014) CN

(71) 申请人 (对除美国外的所有指定国): 清华大学
(TSINGHUA UNIVERSITY) [CN/CN]; 中国北京市海淀区清华园 1 号, Beijing 100084 (CN)。

(72) 发明人: 及

(71) 申请人 (仅对美国): 陈文光 (CHEN, Wenguang)
[CN/CN]; 中国北京市海淀区清华园 1 号清华大学,
Beijing 100084 (CN)。 郑纬民 (ZHENG, Weimin)
[CN/CN]; 中国北京市海淀区清华园 1 号清华大学,
Beijing 100084 (CN)。

(74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN &
ASSOCIATES); 中国北京市海淀区彩和坊路 10 号 1
号楼 10 层, Beijing 100080 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保
护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,
BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR,
CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,
GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS,
JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU,
LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA,
RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST,
SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保
护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA,
RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ,
BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH,
CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE,
IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,
RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) Title: METHOD AND APPARATUS FOR MULTIPLE ACCESSES IN MEMORY AND STORAGE SYSTEM

(54) 发明名称: 在存储器中进行多访问的方法、装置和存储系统

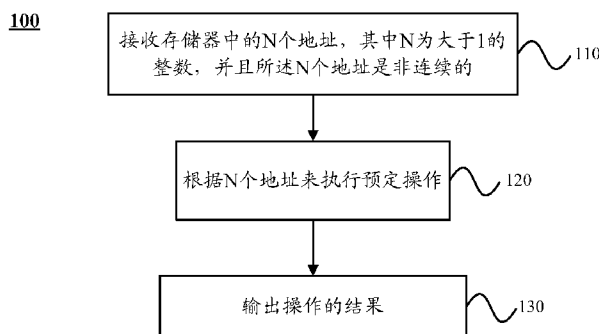


图 1 / Fig. 1

110 A number N of addresses in the memory are received, wherein N is an integer larger than 1 and the number N of addresses are discontinuous
120 A preset operation is performed according to the number N of addresses
130 The result of the operation is output

(57) Abstract: Provided are a method for multiple accesses in a memory, an apparatus supporting multiple accesses in the memory and a storage system. The method comprises: receiving a number N of addresses in the memory, wherein N is an integer larger than 1 and the number N of addresses are discontinuous (110); performing a preset operation according to the number N of addresses (120); and outputting the result of the operation (130). As a consequence, the performances of a computer system can be improved, and a user can input and use the desired addresses just as required by the user.

(57) 摘要: 提供一种在存储器中进行多访问的方法、支持存储器中的多访问的装置以及存储系统。所述方法包括: 接收存储器中的 N 个地址, 其中 N 为大于 1 的整数并且所述 N 个地址是非连续的(110); 根据 N 个地址来执行预定操作(120); 以及输出操作的结果(130)。因此, 能够提高计算机系统的性能, 并且使得可以恰如用户所需地来输入并使用所期望的地址。



WO 2015/172718 A1



本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

在存储器中进行多访问的方法、装置和存储系统

技术领域

5 本发明实施例涉及一种在存储器中进行多访问的方法、支持存储器中的多访问的装置以及存储系统，更具体地说，涉及一种能够提高存储器的访问性能的在存储器中进行多访问的方法、支持存储器中的多访问的装置以及存储系统。

背景技术

10 随机内存访问一直是影响计算机性能的重要因素。一般而言，一次 DRAM (Dynamic Random Access Memory, 动态随机存取存储器) 的访问需要数百个时钟周期。计算机系统结构和编程语言一直采用如 Cache (高速缓冲存储器)、预取等方式来尽量减少对 DRAM 的随机访问，或降低随机访问对性能的影响。

15 近年来，大数据分析成为重要的应用领域，在大数据分析应用中，大量使用以图为代表的数据结构，Cache 和预取等方法很难对这类数据结构的访问进行优化，在处理器和内存结构下仍然会产生大量的随机访问。

因此，期望一种能够提高计算机系统的访问性能的解决方案。

20 发明内容

本发明实施例提供一种在存储器中进行多访问的方法、支持存储器中的多访问的装置以及存储系统，能够提高计算机系统的访问性能。

25 根据本发明实施例的一个方面，提供一种用于在存储器中进行多访问的方法，包括：接收存储器中的 N 个地址，其中 N 为大于 1 的整数并且所述 N 个地址是非连续的；根据 N 个地址来执行预定操作；以及输出操作的结果。

根据本发明实施例的另一个方面，提供一种用于支持存储器中的多访问的装置，包括：接收单元，用于接收存储器中的 N 个地址，其中 N 为大于 1 的整数并且所述 N 个地址是非连续的；处理单元，用于根据 N 个地址来执行预定操作；以及输出单元，用于输出操作的结果。

30 根据本发明实施例的再一方面，提供一种存储系统，包括如前所述的用于支持存储器中的多访问的装置。

因此，根据本发明实施例，可以对存储器中的多个地址进行操作，并且这些地址既可以是连续的，也可以是非连续的，这使得可以恰如用户所需地来输入并使用所期望的地址。此外，由于可以在存储器内部根据输入的地址来执行预定操作并输出操作的结果，所以不仅拓展了存储器的功能，而且提高了数据处理的速度，节省了时间。

附图说明

通过以下借助附图的详细描述，将会更容易地理解本发明，其中相同的标号指定相同结构的单元，并且在其中：

10 图 1 是示出根据本发明实施例的用于在存储器中进行多访问的方法的示意性流程图；

图 2 是示出根据本发明另一实施例的用于在存储器中进行多访问的方法的示意性流程图；

图 3 是示出一种图的数据结构的示意图；

15 图 4 是示出根据本发明一具体实施方式的当对在 N 个地址处存储的数据执行预定操作时、用于在存储器中进行多访问的方法的示意性流程图；

图 5 是示出根据本发明另一具体实施方式的当对在 N 个地址处存储的数据执行预定操作时、用于在存储器中进行多访问的方法的示意性流程图；

20 图 6 是示出根据本发明的再一具体实施方式的当对 N 个地址执行预定操作时、用于在存储器中进行多访问的方法的示意性流程图；

图 7 是示出根据本发明实施例的一种支持存储器中的多访问的装置的示意性框图；以及

图 8 是示出根据本发明另一实施例的一种支持存储器中的多访问的装置的示意性框图。

25

具体实施方式

下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

30

在这里使用的术语仅仅是为了描述特定实施例的目的，而并不意欲限制

本发明。如这里所使用的，单数形式“一”、“一个”和“该”意欲也包括复数形式，除非上下文明确指出并非如此。还应当明白，当在本说明书中使用时，术语“包括”和/或“包括.....的”、或“包含”和/或“包含.....的”指定所阐述的特征、区域、整数、步骤、操作、元件和/或组件的存在，但是不排除存在或添加一个或多个其他特征、区域、整数、步骤、操作、元件和/或组件和/或其组。

除非另有定义，否则这里所使用的的所有术语具有与本发明所属领域的一名普通技术人员所通常理解的相同的含义。还应当明白，诸如在通用字典中定义的那些术语应当被解释为具有与相关技术和本公开的上下文的其含义一致的含义，而不应当以理想化或过于形式化的意义来对其进行解释，除非这里明确地如此定义。

在以下的描述中，虽然以图为例来进行说明，但是，本领域技术人员应当明白，本发明实施例也可以被应用于其他数据结构，诸如树、链表等。

此外，除了 DRAM 之外，本发明实施例还可以应用于其他存储设备和存储系统，诸如 SRAM（static random access memory，静态随机存取存储器）、PCM（Phase Change Memory，相变存储器）、FRAM（铁电存储器）等等。

此后，将结合附图来具体说明本发明实施例。

图 1 是示出根据本发明实施例的用于在存储器中进行多访问的方法 100 的示意性流程图。该方法 100 可以在处理器中被执行。

如图 1 中所示，在方法 100 的 110，接收存储器中的 N 个地址，其中 N 为大于 1 的整数并且所述 N 个地址是非连续的。

在 120，根据 N 个地址来执行预定操作。

在 130，输出操作的结果。

因此，根据本发明实施例，可以对存储器中的多个地址进行操作，并且这些地址既可以是连续的，也可以是非连续的，这使得可以恰如用户所需地来输入并使用所期望的地址。此外，由于可以在存储器内部根据输入的地址来执行预定操作并输出操作的结果，所以不仅拓展了存储器的功能，而且提高了数据处理的速度，节省了时间。

此外，由于一次接收多个地址并执行预定操作，因此，根据本发明另一实施例，在对所有地址执行的预定操作结束之前，可以利用缓冲区来存储中间结果，并当对所有地址执行的预定操作全部结束时输出缓冲区内的地址作

为结果，以此来进一步提高访问速度。

图 2 是示出根据本发明另一实施例的用于在存储器中进行多访问的方法 200 的示意性流程图。该方法 200 可以在存储器中被执行。

如图 2 中所示，在方法 200 的 210，接收存储器中的 N 个地址，其中 N 为大于 1 的整数并且所述 N 个地址是非连续的。

在 220，根据 N 个地址来执行预定操作。

在 225，将操作的结果存储在存储器内的缓冲区中。

在 230，在方法 100 中输出操作的结果具体为：输出缓冲区中的地址作为结果。

根据本发明实施例，由于在完成对所有地址的操作之前将中间结果暂时存储在缓冲区中，所以可以进一步提高访问速度。例如，在对存储在地址处的数据进行访问的情况下，从存储器外部对存储器内的一个地址处的数据进行一次访问（输入/输出）时，因为握手信号所占用的时间开销较大，大约占总时间的 60% 左右，所以所需要花费的总时间大概是几百纳秒（例如，200ns），而当利用缓冲区时，因为大大减少了握手信号，所以在存储器内部对同样的数据进行一次访问所需要花费的总时间可以被缩短到几十纳秒甚至几个纳秒，例如 1-2ns。此外，可以以与 cache（高速缓冲存储器）类似的结构来配置该缓冲区，以进一步提高访问速度。因此，当利用缓冲区时，可以缩短了访问时间。

这里，缓冲区可以是从小存储器内原有的缓冲区域中新划分出来的，也可以是增加到存储器中的新的缓冲区域。在后者的情况下，可能需要对存储器的硬件进行改进。此外，可以在每次输出了结果之后，清空缓冲区中的数据。

下面，将以图的数据结构为例来具体描述本发明实施例，但是本领域技术人员可以明白，显然本发明还可以应用于除图以外的其他数据结构，诸如树、链表等等。

图 3 是示出一种图的数据结构的示意图。虽然在图 3 中示出的是无向图，但是本领域技术人员可以明白，显然其也可以为有向图，并且还可以包括权重信息。

如图 3 中所示，该图中包括 8 个顶点 V0、V1、V2、V3、V4、V5、V6 和 V7 以及 11 条边，通常，利用一维数组来存储顶点数据并且利用二维数组来存储边数据。一个示意性的顶点数组 V[j]（ $0 \leq j \leq 7$ ）例如为下面所示。

V0	V1	V2	V3	V4	V5	V6	V7
----	----	----	----	----	----	----	----

顶点数据可以包括各种信息。在一个例子中，当执行图的遍历时，顶点数据可以表示该顶点是否已被遍历过，例如，0 表示未遍历且 1 表示已遍历。在另一个例子中，在对顶点标层级的应用中，顶点数据可以表示该顶点相对于当前所指定的中心顶点来说是第几级节点。当然，本发明实施例不限于此，
5 本领域技术人员可以明白顶点数据还可以包括任何其他合适的信息。

从图 3 中可以看出，在图结构的数据结构中，任意两个顶点（数据元素）之间均可相关联，以致当使用存储器对图中的数据进行访问时，访问顶点的顺序是无法确定的，具有很强的随机性，并且难以进行缓存，导致访问速度
10 较慢。例如，在如图 3 所示的图结构中，如果希望访问顶点 V7，则在某次操作中可能按照 V2→V7 的顺序来访问，在下一次操作中可能按照 V3→V7 的顺序来访问，而在另一次操作中又可能按照 V5→V7 的顺序来访问。

在根据本发明的一个示范性实施例中，可以通过基址（base_address）和偏移量来确定每个地址，其中偏移量指示该地址与基址的距离。具体地，可以以数组的形式来定义多个偏移量，例如 bias[i]，这里，i 是整数，并且 $0 < i \leq N-1$ 。
15 例如，假设基址为顶点 V0 的地址（例如 0000H）且要对 N=4 个顶点 V0、V2、V4 和 V7 进行操作，并且可以知道顶点 V2、V4 和 V7 的偏移量分别是 8Bytes、16 Bytes 和 28 Bytes，则可以定义 N=4 个偏移量，即 bias[0]=0，bias[1]=8，bias[2]=16 和 bias[3]=28，从而在 110 或 210 中接收存储器中的 N 个地址可以
20 进一步包括：接收基址和 N 个偏移量；以及根据第 i 地址=基址+第 i 偏移量来确定 N 个地址中的每一个。因此，可以得到如下地址：

顶点 V0 的地址、即第 0 地址=0000H+0 Bytes；

顶点 V2 的地址、即第 1 地址=0000H+8 Bytes；

顶点 V4 的地址、即第 2 地址=0000H+16 Bytes；和

25 顶点 V7 的地址、即第 3 地址=0000H+28 Bytes。

在另一个示范性实施例中，除了直接给出顶点的地址与基址的偏移之外，还可以使用顶点的编号来作为偏移量。在这种情况下，因为通常顶点的地址索引即表示该顶点的编号，所以，可以利用地址索引与地址元素大小的乘积来计算偏移量，从而进一步确定顶点的地址。

30 具体而言，例如，仍然假设基址为顶点 V0 的地址（例如 0000H）且要

访问 $N=4$ 个顶点 V_0 、 V_2 、 V_4 和 V_7 ，这里，0、2、4 和 7 表示地址索引（顶点的编号），则可以定义一个偏移索引的数组 $\text{bias_index}[i]$ ($0 \leq i \leq N-1$)，即 $\text{bias_index}[0]=0$ ， $\text{bias_index}[1]=2$ ， $\text{bias_index}[2]=4$ 和 $\text{bias_index}[3]=7$ 。此外，假设用于存储地址的地址元素大小为 4 字节 (4Bytes)。从而，接收 N 个偏移量可以进一步包括接收地址元素大小 (4Bytes) 和 N 个地址索引，并且可以根据第 i 地址=基址+第 i 地址索引 $\times$ 地址元素大小来确定 N 个地址中的每一个。因此，可以得到如下地址：

顶点 V_0 的地址、即第 0 地址=0000H+0 $\times$ 4Bytes;

顶点 V_2 的地址、即第 1 地址=0000H+2 $\times$ 4Bytes;

10 顶点 V_4 的地址、即第 2 地址=0000H+4 $\times$ 4Bytes; 和

顶点 V_7 的地址、即第 3 地址=0000H+7 $\times$ 4Bytes。

利用地址索引和地址元素大小来确定地址可以便于用户操作，因为在大多数情况下，用户无法知道顶点的确切地址，但是可以知道每个顶点的编号。因此，利用顶点的编号与其地址索引之间的对应性，即可快速方便地确定实际地址。与需要输入实际地址的方案相比，这大大缩短了输入数据的时间，并且这样的方式便于用户查看输入的顶点是否正确，对于用户来说是操作友好的。

此外，可以看出，根据本发明实施例，对要进行操作的顶点是否连续并无要求，因此，可以对任意连续或非连续的顶点进行访问，使得访问更具有针对性。

此外，如本领域技术人员所明白的，术语“非连续”的含义是广义的，不仅包括绝对离散的顶点或地址，例如上面 4 个顶点 V_0 、 V_2 、 V_4 和 V_7 ，而且可以包括部分连续的顶点或地址，例如顶点 V_0 至 V_4 以及顶点 V_7 共 5 个顶点。

25 值得注意的是，虽然在上面的例子中以递增的顺序来输入 N 个地址，但是，因为输入的多个地址可以是非连续的，所以可以按照任何次序来输入这多个地址，而无需一定按照递增或者递减的顺序。

根据本发明示范性实施例，在 120 或 220 中根据 N 个地址来执行预定操作可以包括：对在 N 个地址处存储的数据执行预定操作。

30 图 4 是示出根据本发明一具体实施方式的当对在 N 个地址处存储的数据执行预定操作时、用于在存储器中进行多访问的方法 400 的示意性流程图。

该方法 400 可以在存储器中被执行。

如图 4 中所示, 在方法 400 的 410, 接收要访问的存储器中的 N 个地址, 其中 N 为大于 1 的整数并且所述 N 个地址是非连续的。

在 420, 访问该 N 个地址中的每一个, 并确定存储在该地址处的数据是否满足预定条件。

在 430, 输出该 N 个地址中满足预定条件的一个或多个地址作为结果。

在方法 400 中, 所述 N 个地址可以是非连续的。当然, 本领域技术人员可以明白, 这 N 个地址也可以是连续的。

因而, 根据本发明具体实施方式, 可以对存储器中的多个地址进行访问, 并且返回的结果包括符合条件的一个或多个地址, 因此, 与传统的一次只能访问一个地址的操作相比, 大大提高了访问速度, 并由此能够提高计算机系统的访问性能。并且, 要访问的这些地址既可以是连续的, 也可以是非连续的, 这使得可以恰如用户所需地来访问所期望的地址。此外, 由于可以在存储器内部对各个地址处的数据是否满足条件进行判定, 因此节省了用于输入/输出的时间, 提高了处理速度。

此外, 由于一次对多个地址进行访问, 因此, 如上所述, 根据本发明另一具体实施方式, 在对所有地址的访问结束之前, 可以利用缓冲区来存储中间结果, 并当对所有地址的访问结束时输出缓冲区内的地址作为结果, 以此来进一步提高访问速度。

图 5 是示出根据本发明另一具体实施方式的当对在 N 个地址处存储的数据执行预定操作时、用于在存储器中进行多访问的方法 500 的示意性流程图。该方法 500 可以在存储器中被执行。

如图 5 中所示, 在方法 500 的 510, 接收要访问的存储器中的 N 个地址, 其中 N 为大于 1 的整数。

在 520, 访问该 N 个地址中的每一个, 并确定存储在该地址处的数据是否满足预定条件。

在 525, 在完成对该 N 个地址中的所有地址的访问之前, 将满足预定条件的数据的地址存储在存储器内的缓冲区中。

在 530, 在 530 中的输出该 N 个地址中满足预定条件的一个或多个地址作为结果具体为: 输出缓冲区中的地址作为结果。

由此, 根据本发明的该具体实施方式, 通过配置该缓冲区而进一步提高

了访问速度。因此，当利用缓冲区来对存储器中的多个地址进行访问时，缩短了访问时间。

在接收了要访问的 N 个地址之后，根据本发明具体实施方式的当对在 N 个地址处存储的数据执行预定操作时、用于在存储器中进行访问的方法（方法 400 或方法 500）可以对这些地址中的数据进行访问，以确定存储在该地址处的数据是否满足预定条件。

在一个例子中，这里的预定条件可以由用户根据实际需要来任意指定。在一个例子中，在图的遍历的情况下，预定条件可以表示该顶点是否已被遍历过，并且可以返回没有被遍历过的顶点地址（顶点编号）来作为结果。在另一个例子中，在针对某一预定顶点来为其他顶点标层级的情况下，预定条件可以表示该顶点是否已被标过层级或是预定顶点的第几级节点，并且可以返回没有被标过层级的顶点或者是指定层级的顶点、甚至是指定的多个层级的顶点的地址（顶点编号）来作为结果。

因此，当在本发明具体实施方式中确定存储在地址处的数据是否满足预定条件时，可以对数据与预定条件值执行包括关系运算和/或逻辑运算的操作，并且可以当操作结果指示为真时，确定满足预定条件。这里，关系运算可以包括但不限于等于、大于、大于等于、小于、小于等于和不等于，并且逻辑运算可以包括但不限于与、或和异或。当然，本发明实施例不限于此，并且本领域技术人员可以明白，这里的操作还可以包括现有以及将来开发的任何适当操作。

此外，当确定满足预定条件时，还可以用新值来替换该数据的原始值，并且新值可以是对该 N 个地址来说固定的值或是每个地址处的数据的原始值的函数。可替换地，新值还可以是与 N 个地址中的一个或多个对应的一组值，这样的一组值可以由用户设置或者根据情况由系统内部指定或调用，使得可以对符合预定条件的每个地址或每几个地址写入不同的值。

例如，针对每个要访问的地址，可以执行如下伪地址所表示的操作：

```
if (*(base_address + bias_index[i]*element_size) op condition_value == true)
{
    *(base_address + bias_index[i]*element_size) = new_value;
    push bias_index[i]
}
```

这里，base_address 表示基址，bias_index[i]表示一组地址索引，element_size 表示地址元素大小，op 表示所执行的操作，condition_value 表示预定条件值，并且 new_value 表示新值。

这里，当 condition_value 表示该地址处的数据的原始值且 op 为 “=”（等于）时，该操作类似于传统的比较并更新（Compare And Swap，CAS）操作。但是，与传统的 CAS 操作不同的是，本发明实施例可以对多个地址执行这样的操作，并且这些地址可以是非连续的。此外，在本发明实施例中，在对多个地址的访问结束之前，每个符合条件的 bias_index[i]被暂时存储在缓冲区中，直到所有地址的访问结束之后，才输出缓冲区中的地址作为结果。

可以明白，也可以不对满足条件的地址处的数据进行任何操作，而仅仅返回其地址即可，例如：

```
if (*(base_address + bias_index[i]*element_size) op condition_value == true)
{
    push bias_index[i]
}
```

除了表示等于的关系运算之外，上述伪代码中的 “op” 还可以是其他关系运算，诸如大于 “>”、大于等于 “>=”、小于 “<”、小于等于 “<=” 和 不等于 “!=”，并且 “op” 还可以是逻辑运算，包括与 “AND”、或 “OR” 和 异或 “NOR” 等等。但是，本领域技术人员应当明白，上述关系运算和逻辑运算仅仅是示范性的，并且本发明实施例不限于此，还可以包括其他任何适当运算的组合以及将来开发的运算。

在一个进一步的实施例中，预定条件可以不仅仅是一个固定的预定条件值 “condition_value”，还可以是一个关系表达式，诸如可以是预定条件值与该地址的原始值进行运算的表达式，等等。

因此，根据本发明实施例，在确定存储在地址处的数据是否满足预定条件时对预定条件的判定十分灵活，包括多种操作，因而可以满足各种需要。

此外，虽然上面的描述中预定条件对 N 个地址来说都是相同的，但是本发明实施例不限于此，在一些实施例中，预定条件对 N 个地址可以是不同的。换句话说，上述的 “op” 和 “condition_value” 可以包括分别与 N 个地址中的每个对应的元素，例如可以以数组 op[i]和 condition_value[i]的形式来提供，其中 $0 \leq i \leq N-1$ 。

图 6 是示出根据本发明的再一具体实施方式的当对在 N 个地址处存储的数据执行预定操作时、用于在存储器中进行多访问的方法 600 的示意性流程图。该方法 600 可以在存储器中被执行。

如图 6 中所示，在方法 600 的 610，接收存储器中的 N 个地址，其中 N 为大于 1 的整数并且所述 N 个地址是非连续的。

在 620，对在 N 个地址处存储的数据执行算术运算、关系运算和逻辑运算中的至少一个。

在 630，输出运算结果作为结果。

在一个例子中，可以对在 N 个地址处存储的数据执行诸如加、减和除中的一个或多个的算术运算，并输出运算之后得到的和、差和积等的结果，例如，下面的伪代码示出了求和的情况：

```
{ sum = 0;
  for ( i=0; i<N; i++)
    sum = sum +*(base_address + bias_index[i]*element_size);
  output sum
}。
```

此外，还可以对在 N 个地址处存储的数据执行关系运算，以得到这些数据中的最大值、最小值、中间值等等。

当然，虽然上述伪代码仅示出对在 N 个地址处存储的数据执行算术运算、关系运算和逻辑运算中的一个，但是显然本领域技术人员可以明白，还可以对在 N 个地址处存储的数据执行算术运算、关系运算和逻辑运算中的至少一个。

此外，当对在 N 个地址处存储的数据执行上述操作时，同样可以利用缓冲区来提高速度，也就是说，在完成对所有 N 个地址的操作之前，将中间结果暂时存储在缓冲区内，然后当完成对 N 个地址的操作之后，输出缓冲区内结果作为运算结果。这与之前的一些实施方式类似，因此为了简洁而省略对其的详细描述。

图 7 是示出根据本发明实施例的一种支持存储器中的多访问的装置 700 的示意性框图。这种装置 700 也可以被称为具有处理功能的多随机存取存储器 (Multi-Random Access Memory with Processing Function, MRAMPF)。

如图 7 中所示，该支持存储器中的多访问的装置 700 可以包括：接收单

元 710、处理单元 720 和输出单元 730。

接收单元 710 用于接收存储器中的 N 个地址，其中 N 为大于 1 的整数并且所述 N 个地址是非连续的。处理单元 720 用于根据 N 个地址来执行预定操作。输出单元 730 用于输出操作的结果。

5 因此，根据本发明实施例，可以对存储器中的多个地址进行操作，并且这些地址既可以是连续的，也可以是非连续的，这使得可以恰如用户所需地来输入并使用所期望的地址。此外，由于可以在存储器内部根据输入的地址来执行预定操作并输出操作的结果，所以不仅拓展了存储器的功能，而且提高了数据处理的速度，节省了时间。

10 此外，由于一次接收多个地址并执行预定操作，因此，根据本发明另一实施例，在对所有地址执行的预定操作结束之前，可以利用缓冲区来存储中间结果，并当对所有地址执行的预定操作全部结束时输出缓冲区内的地址作为结果，以此来进一步提高访问速度。

图 8 是示出根据本发明另一实施例的一种支持存储器中的多访问的装置
15 800 的示意性框图。该装置 800 与图 7 中示出的装置 800 的区别在于还包括缓冲区 825，用于在处理单元 820 完成对该 N 个地址中的所有地址的操作之前，存储中间结果。在图 8 中示出的装置 800 所包括的接收单元 810、处理单元 820 和输出单元 830 分别与在图 7 中示出的接收单元 710、处理单元 720 和输出单元 730 对应，具有类似的结构并且分别执行类似的功能，这里对其
20 细节不再赘述。

因此，在一个例子中，输出单元 830 输出存储在缓冲区 825 内的操作的结果。因此，根据本发明实施例，由于在对所有地址的操作完成之前将中间结果暂时存储在缓冲区中，所以可以进一步提高访问速度。

如前所述，这里的缓冲区 825 可以是从小存储器内原有的缓冲区域中新划分出来的，也可以是增加到存储器中的新的缓冲区域。在后者的情况下，可能需要对存储器的硬件进行改进。此外，可以在每次输出了缓冲区中的数据之后，清空缓冲区中的数据。

在一个例子中，处理单元 720 或 820 可以通过基址和偏移量来确定每个地址，其中偏移量指示该地址与基址的距离。在这种情况下，接收单元 710
30 或 810 可以接收基址和 N 个偏移量来作为存储器中的 N 个地址，并且处理单元 720 或 820 根据第 i 地址=基址+第 i 偏移量来确定 N 个地址中的每一个，

$0 < i \leq N-1$ 。例如，如上面所描述的，可以以数组的形式来定义多个偏移量，例如 $\text{bias}[i]$ ，这里， i 是整数，并且 $0 < i \leq N-1$ 。

此外，接收单元 710 或 810 所接收的 N 个偏移量还可以包括地址元素大小和 N 个地址索引，并且处理单元 720 或 820 可以根据第 i 地址=基址+第 i 地址索引 $\times$ 地址元素大小来确定 N 个地址中的每一个。例如，当访问的顶点是 V_0 、 V_2 、 V_4 和 V_7 时，0、2、4 和 7 表示地址索引（顶点的编号），可以定义偏移索引的数组 $\text{bias_index}[i]$ ($0 < i \leq N-1$)，即 $\text{bias_index}[0]=0$ ， $\text{bias_index}[1]=2$ ， $\text{bias_index}[2]=4$ 和 $\text{bias_index}[3]=7$ 。同时，在假设用于存储地址的地址元素大小为 4 字节（4Bytes）的情况下，接收 N 个偏移量可以进一步包括接收地址元素大小（4Bytes）和 N 个地址索引。

当然，除了可以由处理单元 720 或 820 来确定要访问的 N 个地址外，也可以由接收单元 710 或 810 来进行确定，并将确定后的 N 个地址传送给处理单元 720 或 820。

在一个例子中，可以是当接收单元 710 或 810 接收并确定了全部 N 个地址之后，将全部 N 个地址传送给处理单元 720 或 820。可替换地，可以是接收单元 710 或 810 每确定一个地址后即将其传送给处理单元 720 或 820。

从上面的描述可以看出，处理单元 720 或 820 根据 N 个地址来执行预定操作可以包括：对在 N 个地址处存储的数据执行预定操作。

当对在 N 个地址处存储的数据执行预定操作时，处理单元 720 或 820 可以访问该 N 个地址中的每一个，并确定存储在该地址处的数据是否满足预定条件，并且输出单元 730 或 830 可以输出该 N 个地址中满足预定条件的一个或多个地址作为结果。

在一个例子中，在完成对该 N 个地址中的所有地址的访问之前，将满足预定条件的数据的地址存储在存储器内的缓冲区中。在完成对该 N 个地址中的所有地址的访问之后，输出单元 730 或 830 可以输出缓冲区中的地址作为结果。

在一个例子中，处理单元 720 或 820 确定存储在该地址处的数据是否满足预定条件可以包括：对数据与预定条件值执行包括关系运算和/或逻辑运算的操作，并且当操作结果指示为真时，确定满足预定条件。这里，关系运算可以包括但不限于等于、大于、大于等于、小于、小于等于和不等，并且逻辑运算可以包括但不限于与、或和异或。

此外，在一个例子中，当确定满足预定条件时，处理单元 720 或 820 可以用新值来替换该数据的原始值，其中，新值可以是固定值或原始值的函数。

显然，在根据本发明实施例的装置 700 或 800 中，所述预定条件对 N 个地址可以相同或不同。

5 值得注意的是，对于多个地址的数目、即 N 的选择可以取决于实际情况，诸如用户需求、硬件设计、计算能力等，例如 N 可以为 32、64 等等。可以适当选择 N，以便不会影响存储器的处理性能。

此外，当对 N 个地址执行预定操作时，处理单元 720 或 820 可以对在 N 个地址处存储的数据执行算术运算、关系运算和逻辑运算中的至少一个，并且输出单元 730 或 830 可以输出运算结果作为结果。这些操作的具体细节已
10 在前文进行了描述，因此这里不再赘述。

下面的伪代码示出根据本发明实施例的用于在存储器中执行多访问的一种示范性实现方式：

```
CALL_MRAMPF(
15     base_address,
        bias_index[i],    // 要进行操作的多个顶点的编号（地址索引）
        element_size,
        Function(parameter)
        output
20 )。
```

这里，base_address 表示基址，bias_index[i] 表示一组地址索引，其可以是连续的或非连续的，element_size 表示地址元素大小（例如 4Bytes），Function() 表示要执行的预定操作，parameter 表示预定操作所需要的参数且可以是一个或多个，并且 output 指示结果要被输出到的地址。在这种情况下，可以基于
25 如下来确定真正要操作的 N 个地址：

```
base_address + bias_index[0]*element_size
base_address + bias_index[1]*element_size
.....
base_address + bias_index[N-1]*element_size。
```

30 当然，本领域技术人员可以明白，可以利用 bias[i] 来替换 bias_index[i]*element_size，并且 op、condition_value 和 new_value 均可以为

一组元素，并且甚至是表达式。

例如，当对在 N 个地址处存储的数据执行的预定操作是确定存储在该地址处的数据是否满足预定条件时，Function(parameter)例如可以为 Function(op, condition_value, new_value)，这里 op 表示所执行的运算，condition_value 表示预定条件值，new_value 表示新值。

例如，当对在 N 个地址处存储的数据执行的预定操作是算术运算、关系运算和逻辑运算中的至少一个时，Function(parameter)例如可以为 Function(op)，甚至可以为 Function(op1, op2, op3, ...)，抑或 Function(op1[i], op2[i], op3[i], ...)。

因此，本领域技术人员可以明白，可以根据设计需求来任意设置 Function(parameter)的功能，而不限于上面所描述的实施例。

此外，本发明实施例还包括一种存储系统，包括上面参照图 7 或图 8 所述的支持存储器中的多访问的装置 700 或 800。

虽然以上以图的数据结构为例来进行说明，但是本发明实施例不限于此，本领域技术人员可以明白，本发明实施例还可以应用于其他数据结构，以达到提高随机访问的性能的效果。

应当注意的是，为了清楚和简明，在图 7 和图 8 中仅示出了与本发明实施例相关的部分，但是本领域技术人员应当明白，图 7 和图 8 中所示出的设备或器件可以包括其他必要的单元。

所属领域的技术人员可以清楚地了解到，为描述的方便和简洁，上述描述的系统、装置和单元的具体工作过程，可以参考前述方法实施例中的对应过程，在此不再赘述。

在本申请所提供的几个实施例中，应该理解到，所揭露的系统、装置和方法，可以通过其它的方式实现。例如，以上所描述的装置实施例仅仅是示意性的，例如，所述单元的划分，仅仅为一种逻辑功能划分，实际实现时可以有另外的划分方式，例如多个单元或组件可以结合或者可以集成到另一个系统，或一些特征可以忽略，或不执行。另一点，所显示或讨论的相互之间的耦合或直接耦合或通信连接可以是通过一些接口，装置或单元的间接耦合或通信连接，可以是电性，机械或其它的形式。

所述作为分离部件说明的单元可以是或者也可以不是物理上分开的，作为单元显示的部件可以是或者也可以不是物理单元，既可以位于一个地方，

或者也可以分布到多个网络单元上。可以根据实际的需要选择其中的部分或者全部单元来实现本实施例方案的目的。

另外,在本发明各个实施例中的各功能单元可以集成在一个处理单元中,也可以是各个单元单独物理存在,也可以两个或两个以上单元集成在一个单元中。上述集成的单元既可以采用硬件的形式实现,也可以采用软件功能单元的形式实现。

还需要指出的是,在本发明的装置和方法中,显然,各部件或各步骤是可以分解和/或重新组合的。这些分解和/或重新组合应视为本发明的等效方案。并且,执行上述系列处理的步骤可以自然地按照说明的顺序按时间顺序执行,但是并不需要一定按照时间顺序执行。某些步骤可以并行或彼此独立地执行。

以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应所述以权利要求的保护范围为准。

本申请要求于2014年5月14日递交的中国专利申请第201410201149.6号的优先权,在此全文引用上述中国专利申请公开的内容以作为本申请的一部分。

权利要求书

1. 一种用于在存储器中进行多访问的方法，包括：

- 5 接收存储器中的 N 个地址，其中 N 为大于 1 的整数并且所述 N 个地址是非连续的；
根据 N 个地址来执行预定操作；以及
输出操作的结果。

2. 根据权利要求 1 所述的方法，其中，在输出操作的结果之前，该方法还包括：

- 10 将操作的结果存储在存储器内的缓冲区中。

3. 根据权利要求 2 所述的方法，其中，输出操作的结果包括：
输出存储在缓冲区内的操作的结果。

4. 根据权利要求 1-3 中的任一个所述的方法，其中，通过基址和偏移量来确定每个地址，其中偏移量指示该地址与基址的距离。

- 15 5. 根据权利要求 4 所述的方法，其中，接收存储器中的 N 个地址进一步包括：

接收基址和 N 个偏移量；以及

根据第 i 地址=基址+第 i 偏移量来确定 N 个地址中的每一个， $0 \leq i \leq N-1$ 。

6. 根据权利要求 5 所述的方法，其中，接收 N 个偏移量进一步包括接
20 收地址元素大小和 N 个地址索引，并且

根据第 i 地址=基址+第 i 偏移量来确定 N 个地址中的每一个包括根据第
i 地址=基址+第 i 地址索引×地址元素大小来确定 N 个地址中的每一个。

7. 根据权利要求 1-6 中的任一个所述的方法，其中，根据 N 个地址来执行预定操作包括：对在 N 个地址处存储的数据执行预定操作。

- 25 8. 根据权利要求 7 所述的方法，其中，当对在 N 个地址处存储的数据执行预定操作时：

访问该 N 个地址中的每一个，并确定存储在该地址处的数据是否满足预定条件；以及

输出该 N 个地址中满足预定条件的一个或多个地址作为结果。

- 30 9. 根据权利要求 2-8 中的任一个所述的方法，其中，将操作的结果存储在存储器内的缓冲区中包括：

在完成对该 N 个地址中的所有地址的访问之前，将满足预定条件的数据的地址存储在存储器内的缓冲区中。

10. 根据权利要求 9 所述的方法，其中，输出该 N 个地址中满足预定条件的一个或多个地址作为结果包括：

5 输出缓冲区中的地址作为结果。

11. 根据权利要求 8-10 中的任一个所述的方法，其中，确定存储在该地址处的数据是否满足预定条件包括：

对数据与预定条件值执行包括关系运算和/或逻辑运算的操作；以及
当操作结果指示为真时，确定满足预定条件，

10 其中，关系运算包括等于、大于、大于等于、小于、小于等于和不等，并且逻辑运算包括与、或和异或。

12. 根据权利要求 8-11 中的任一个所述的方法，其中，该方法进一步包括：当确定满足预定条件时，用新值来替换该数据的原始值，

其中，新值是固定值或原始值的函数。

15 13. 根据权利要求 8-12 中的任一个所述的方法，其中，所述预定条件对 N 个地址相同或不同。

14. 根据权利要求 7-13 中的任一个所述的方法，其中，当对在 N 个地址处存储的数据执行预定操作时：

20 对在 N 个地址处存储的数据执行算术运算、关系运算和逻辑运算中的至少一个；以及

输出运算结果作为结果。

15. 一种用于支持存储器中的多访问的装置，包括：

接收单元，用于接收存储器中的 N 个地址，其中 N 为大于 1 的整数并且所述 N 个地址是非连续的；

25 处理单元，用于根据 N 个地址来执行预定操作；以及
输出单元，用于输出操作的结果。

16. 根据权利要求 15 所述的装置，其中，该装置还包括：

缓冲区，用于存储操作的结果。

30 17. 根据权利要求 16 所述的装置，其中，输出单元输出存储在缓冲区内的操作的结果。

18. 根据权利要求 15-17 中的任一个所述的装置，其中，通过基址和偏

移量来确定每个地址，其中偏移量指示该地址与基址的距离。

19. 根据权利要求 18 所述的装置，其中，接收单元接收基址和 N 个偏移量，并且

根据第 i 地址=基址+第 i 偏移量来确定 N 个地址中的每一个， $0 \leq i \leq N-1$ 。

5 20. 根据权利要求 19 所述的装置，其中，接收单元接收 N 个偏移量进一步包括接收地址元素大小和 N 个地址索引，并且

根据第 i 地址=基址+第 i 偏移量来确定 N 个地址中的每一个包括根据第 i 地址=基址+第 i 地址索引×地址元素大小来确定 N 个地址中的每一个。

10 21. 根据权利要求 15-20 中的任一个所述的装置，其中，处理单元根据 N 个地址来执行预定操作包括：对在 N 个地址处存储的数据执行预定操作。

22. 根据权利要求 21 所述的装置，其中，当对在 N 个地址处存储的数据执行预定操作时：

处理单元访问该 N 个地址中的每一个，并确定存储在该地址处的数据是否满足预定条件；以及

15 输出单元输出该 N 个地址中满足预定条件的一个或多个地址作为结果。

23. 根据权利要求 17-22 中的任一个所述的装置，其中，在完成对该 N 个地址中的所有地址的访问之前，将满足预定条件的数据的地址存储在存储器内的缓冲区中。

20 24. 根据权利要求 23 所述的装置，其中，输出单元输出缓冲区中的地址作为结果。

25. 根据权利要求 22-24 中的任一个所述的装置，其中，处理单元确定存储在该地址处的数据是否满足预定条件包括：

对数据与预定条件值执行包括关系运算和/或逻辑运算的操作；以及

当操作结果指示为真时，确定满足预定条件，

25 其中，关系运算包括等于、大于、大于等于、小于、小于等于和不等，并且逻辑运算包括与、或和异或。

26. 根据权利要求 22-25 中的任一个所述的装置，其中，当确定满足预定条件时，处理单元用新值来替换该数据的原始值，

其中，新值是固定值或原始值的函数。

30 27. 根据权利要求 22-26 中的任一个所述的装置，其中，所述预定条件对 N 个地址相同或不同。

28. 根据权利要求 21-27 中的任一个所述的装置, 其中, 当对在 N 个地址处存储的数据执行预定操作时:

处理单元对在 N 个地址处存储的数据执行算术运算、关系运算和逻辑运算中的至少一个; 以及

5 输出单元输出运算结果作为结果。

29. 一种存储系统, 包括如权利要求 15-28 中的任何一个所述的装置。

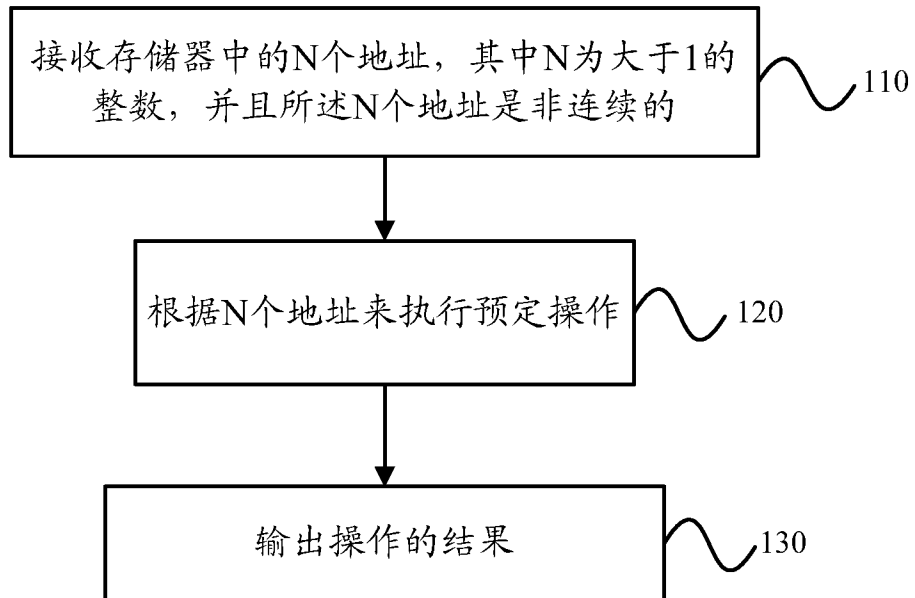
100

图 1

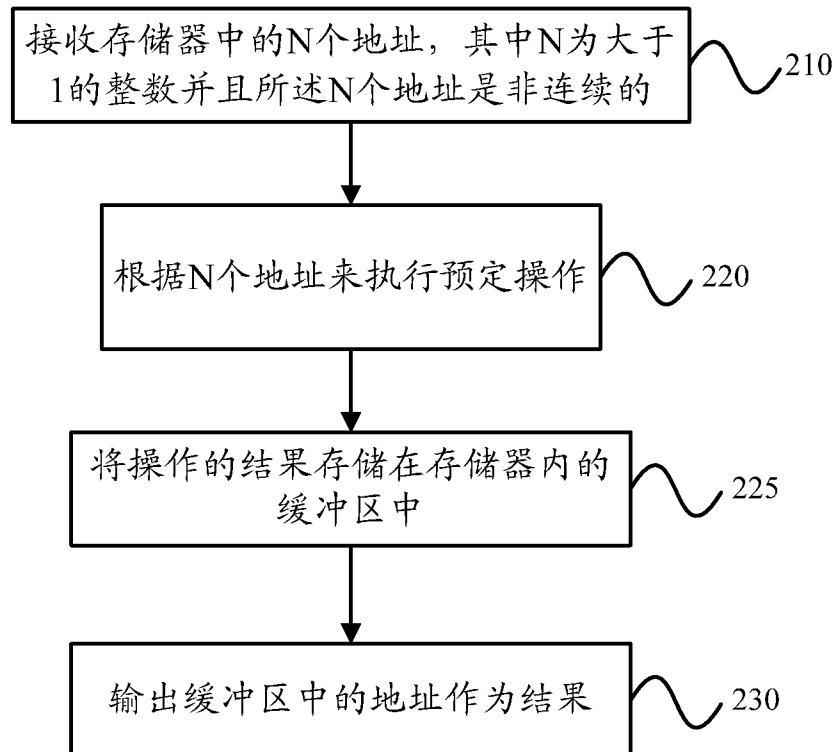
200

图 2

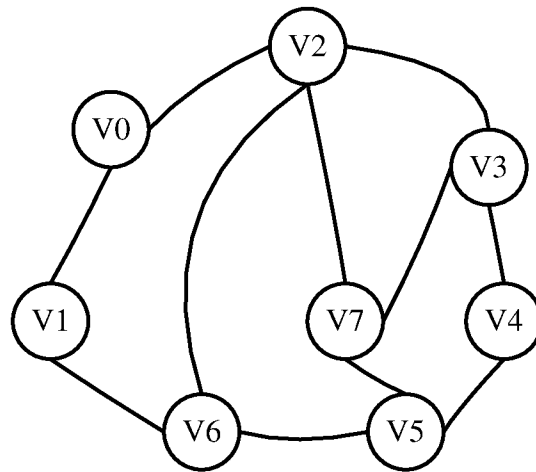


图 3

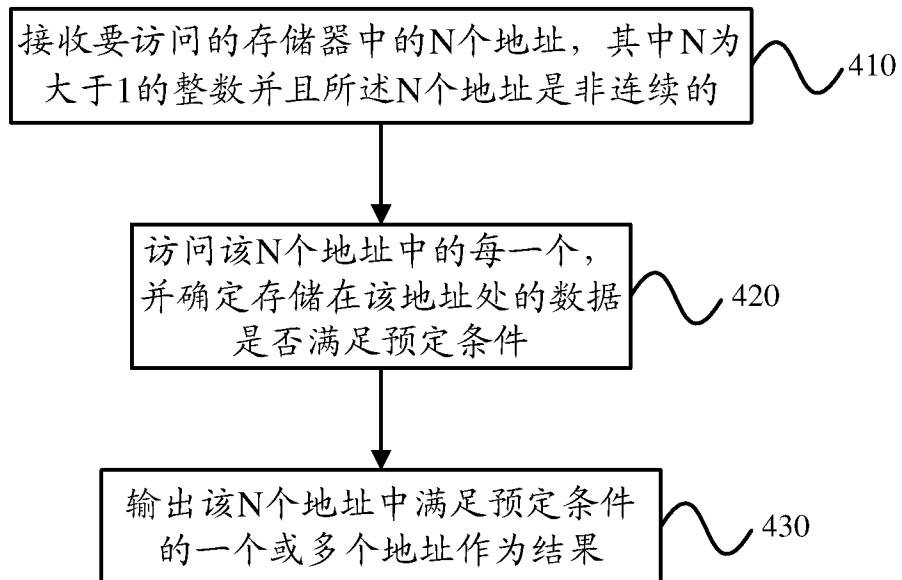
400

图 4

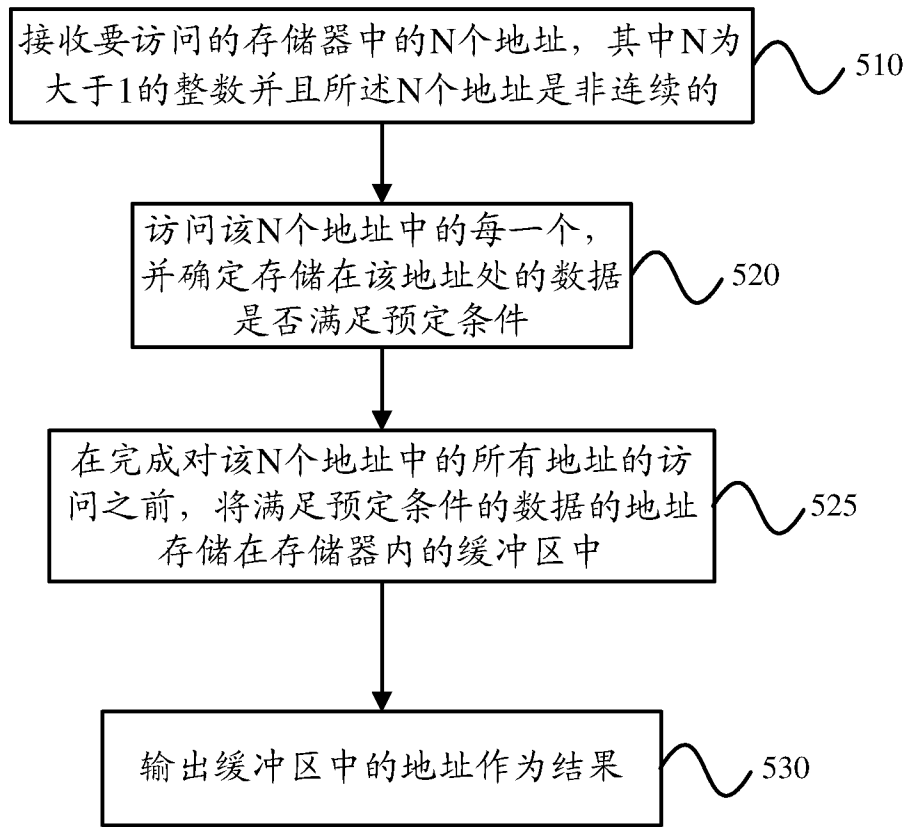
500

图 5

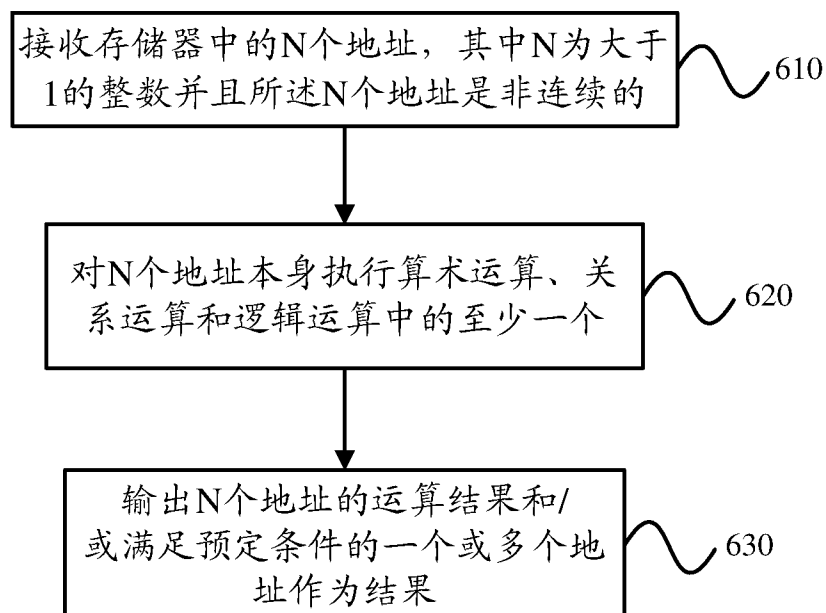
600

图 6

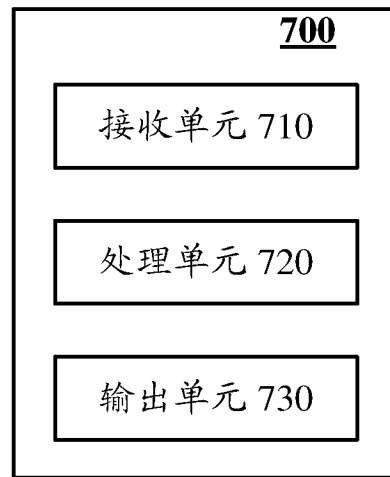


图 7



图 8

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2015/078863

A. CLASSIFICATION OF SUBJECT MATTER

G06F 12/08 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNPAT, CNKI: stor+, address +, buffer+, non w continu+, offset, base

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 103942162 A (TSINGHUA UNIVERSITY) 23 July 2014 (23.07.2014) claims 1-29	1-29
X	CN 103238133 A (IBM) 07 August 2013 (07.08.2013) description, paragraphs [0030]-[0035], and figures 1-3	1-29
A	CN 102171649 A (INTEL CORP.) 31 August 2011 (31.08.2011) the whole document	1-29
A	CN 101512499 A (QUALCOMM INC.) 19 August 2009 (19.08.2009) the whole document	1-29

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

14 July 2015

Date of mailing of the international search report

04 August 2015

Name and mailing address of the ISA
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No. (86-10) 62019451

Authorized officer

ZHAO, Xin

Telephone No. (86-10) 82245935

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2015/078863

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103942162 A	23 July 2014	None	
CN 103238133 A	07 August 2013	GB 2499966 A	04 September 2013
		DE 112011103559 T5	01 August 2013
		WO 2012076391 A1	14 June 2012
		US 2012151156 A1	14 June 2012
CN 102171649 A	31 August 2011	JP 2012508428 A	05 April 2012
		EP 2361404 A2	31 August 2011
		WO 2010074944 A2	01 July 2010
		US 2010161936 A1	24 June 2010
		KR 20110053261 A	19 May 2011
CN 101512499 A	19 August 2009	US 2008059756 A1	06 March 2008
		KR 20090049060 A	15 May 2009
		JP 2010503073 A	28 January 2010
		WO 2008027951 A1	06 March 2008
		EP 2069940 A1	17 June 2009
		CN 101512499 B	07 November 2012
		INMUMNP 200900332 E	22 May 2009

国际检索报告

国际申请号

PCT/CN2015/078863

A. 主题的分类

G06F 12/08(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G06F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI, EPODOC, CNPAT, CNKI:存储器, 地址, 缓冲, 缓存, 基地址, 基址, 偏移, 非连续, 不连续, stor+, address+, buffer+, non w continu+, offset, base

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 103942162 A (清华大学) 2014年 7月 23日 (2014 - 07 - 23) 权利要求1-29	1-29
X	CN 103238133 A (国际商业机器公司) 2013年 8月 7日 (2013 - 08 - 07) 说明书第[0030]-[0035]段, 图1-3	1-29
A	CN 102171649 A (英特尔公司) 2011年 8月 31日 (2011 - 08 - 31) 全文	1-29
A	CN 101512499 A (高通股份有限公司) 2009年 8月 19日 (2009 - 08 - 19) 全文	1-29

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2015年 7月 14日

国际检索报告邮寄日期

2015年 8月 4日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
北京市海淀区蓟门桥西土城路6号
100088 中国

传真号 (86-10)62019451

授权官员

赵昕

电话号码 (86-10)82245935

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/078863

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103942162	A	2014年 7月 23日	无			
CN	103238133	A	2013年 8月 7日	GB	2499966	A	2013年 9月 4日
				DE	112011103559	T5	2013年 8月 1日
				WO	2012076391	A1	2012年 6月 14日
				US	2012151156	A1	2012年 6月 14日
CN	102171649	A	2011年 8月 31日	JP	2012508428	A	2012年 4月 5日
				EP	2361404	A2	2011年 8月 31日
				WO	2010074944	A2	2010年 7月 1日
				US	2010161936	A1	2010年 6月 24日
				KR	20110053261	A	2011年 5月 19日
CN	101512499	A	2009年 8月 19日	US	2008059756	A1	2008年 3月 6日
				KR	20090049060	A	2009年 5月 15日
				JP	2010503073	A	2010年 1月 28日
				WO	2008027951	A1	2008年 3月 6日
				EP	2069940	A1	2009年 6月 17日
				CN	101512499	B	2012年 11月 7日
				INMUMNP	200900332	E	2009年 5月 22日

表 PCT/ISA/210 (同族专利附件) (2009年7月)