

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-190862

(P2012-190862A)

(43) 公開日 平成24年10月4日(2012.10.4)

(51) Int.Cl.		F I	テーマコード (参考)			
HO 1 L	27/04	(2006.01)	HO 1 L	27/04	H	5 F 0 3 8
HO 1 L	21/822	(2006.01)	HO 1 L	27/04	V	5 H 4 1 0
GO 5 F	1/00	(2006.01)	GO 5 F	1/00	D	

審査請求 未請求 請求項の数 9 O L (全 9 頁)

(21) 出願番号 特願2011-50913 (P2011-50913)
 (22) 出願日 平成23年3月9日 (2011.3.9)

(71) 出願人 000004237
 日本電気株式会社
 東京都港区芝五丁目7番1号
 (74) 代理人 100088812
 弁理士 ▲柳▼川 信
 (74) 代理人 100103894
 弁理士 冢入 健
 (72) 発明者 小林 英明
 東京都港区芝五丁目7番1号 日本電気株式会社内
 Fターム(参考) 5F038 AV17 AZ05 BH03 BH19 CD02
 CD12 DF08 DT12 EZ20
 5H410 BB08 CC02 DD02 FF03

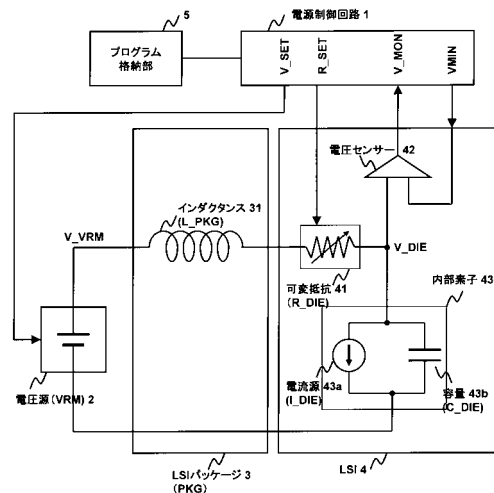
(54) 【発明の名称】 半導体集積回路の電源制御システムおよび電源制御方法

(57) 【要約】

【課題】 半導体集積回路に電源ノイズが発生した場合に電源配線のインピーダンスおよび電源電圧を低下させることができ、これにより電源ノイズ振幅を抑えかつ消費電力を低減させることが可能な半導体集積回路の電源制御システムの提供。

【解決手段】 可変電圧源2と、その電源が供給される半導体集積回路3、4と、可変電圧源を制御する電源制御回路1とを含み、半導体集積回路は、インダクタンス31と内部素子容量43bとから構成される並列共振回路と、並列共振回路の電源配線上に設けられる可変抵抗41と、可変電圧源から並列共振回路に供給される電圧と基準電圧とを比較しその比較結果を出力する電圧センサー42とを含んでおり、電源制御回路は、電源配線に流れる信号の周波数に応じて可変抵抗の値を選択し、電圧センサーの出力結果に応じて可変電圧源に所定の電圧値を設定する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

可変電圧源と、

前記可変電圧源から電源が供給される半導体集積回路と、

前記可変電圧源を制御する電源制御回路とを含み、

前記半導体集積回路は、インダクタンスと内部素子容量とから構成される並列共振回路と、前記並列共振回路の電源配線上に設けられる可変抵抗と、前記可変電圧源から前記並列共振回路に供給される電圧と基準電圧とを比較しその比較結果を出力する電圧センサーとを含んでおり、

前記電源制御回路は、前記電源配線に流れる信号の周波数に応じて前記可変抵抗の値を選択し、前記電圧センサーの出力結果に応じて前記可変電圧源に所定の電圧値を設定することを特徴とする半導体集積回路の電源制御システム。

10

【請求項 2】

前記電源制御回路は、

前記電源配線に流れる信号の周波数が前記並列共振回路の並列共振周波数に近い場合は、前記可変抵抗の値として第 1 値を選択し、前記電圧センサーから出力される電圧差が零となるように前記可変電圧源の電圧を制御するとともに、

前記電源配線に流れる信号の周波数が前記並列共振回路の並列共振周波数よりも離れている場合は、前記可変抵抗の値として前記第 1 値よりも小さい第 2 値を選択し、前記電圧センサーから出力される電圧差が零となるように前記可変電圧源の電圧を制御することを特徴とする請求項 1 記載の電源制御システム。

20

【請求項 3】

前記半導体集積回路は半導体集積回路パッケージと、半導体集積回路本体とから構成され、

前記半導体集積回路パッケージに前記インダクタンスが設けられ、前記半導体集積回路本体に前記内部素子容量と前記可変抵抗と前記電圧センサーとが設けられることを特徴とする請求項 1 または 2 記載の電源制御システム。

【請求項 4】

前記可変抵抗は金属酸化膜半導体の並列数を可変することにより得られることを特徴とする請求項 1 から 3 のいずれかに記載の電源制御システム。

30

【請求項 5】

可変電圧源と、前記可変電圧源から電源が供給される半導体集積回路と、前記可変電圧源を制御する電源制御回路とを含み、前記半導体集積回路は、インダクタンスと内部素子容量とから構成される並列共振回路と、前記並列共振回路の電源配線上に設けられる可変抵抗と、前記可変電圧源から前記並列共振回路に供給される電圧と基準電圧とを比較しその比較結果を出力する電圧センサーとを含む半導体集積回路の電源制御システムの電源制御方法であり、

前記電源制御回路は、前記電源配線に流れる信号の周波数に応じて前記可変抵抗の値を選択し、前記電圧センサーの出力結果に応じて前記可変電圧源に所定の電圧値を設定することを特徴とする電源制御方法。

40

【請求項 6】

前記電源制御回路は、

前記電源配線に流れる信号の周波数が前記並列共振回路の並列共振周波数に近い場合は、前記可変抵抗の値として第 1 値を選択し、前記電圧センサーから出力される電圧差が零となるように前記可変電圧源の電圧を制御するとともに、

前記電源配線に流れる信号の周波数が前記並列共振回路の並列共振周波数よりも離れている場合は、前記可変抵抗の値として前記第 1 値よりも小さい第 2 値を選択し、前記電圧センサーから出力される電圧差が零となるように前記可変電圧源の電圧を制御することを特徴とする請求項 5 記載の電源制御方法。

【請求項 7】

50

前記半導体集積回路は半導体集積回路パッケージと、半導体集積回路本体とから構成され、

前記半導体集積回路パッケージに前記インダクタンスが設けられ、前記半導体集積回路本体に前記内部素子容量と前記可変抵抗と前記電圧センサーとが設けられることを特徴とする請求項 5 または 6 記載の電源制御方法。

【請求項 8】

前記可変抵抗は金属酸化膜半導体の並列数を可変することにより得られることを特徴とする請求項 5 から 7 のいずれかに記載の電源制御方法。

【請求項 9】

可変電圧源と、前記可変電圧源から電源が供給される半導体集積回路と、前記可変電圧源を制御する電源制御回路とを含み、前記半導体集積回路は、インダクタンスと内部素子容量とから構成される並列共振回路と、前記並列共振回路の電源配線上に設けられる可変抵抗と、前記可変電圧源から前記並列共振回路に供給される電圧と基準電圧とを比較しその比較結果を出力する電圧センサーとを含む半導体集積回路の電源制御システムの電源制御方法のプログラムであり、

前記電源制御回路に、前記電源配線に流れる信号の周波数に応じて前記可変抵抗の値を選択し、前記電圧センサーの出力結果に応じて前記可変電圧源に所定の電圧値を設定する処理を実行させるためのプログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体集積回路の電源制御システムおよび電源制御方法に関し、特に電源ノイズを低減させる半導体集積回路の電源制御システムおよび電源制御方法に関する。

【背景技術】

【0002】

本発明に関連する L S I (Large Scale Integrated circuit) 内電源配線は、D C (Direct Current) 的な I R ドロップによる電源電圧の降下により L S I 内部素子が誤動作しないように、十分小さな抵抗値で設計されている。そのため、内部素子の動作により共振周波数成分が発生する場合、ノイズによる電源電圧降下分だけ外部電圧を上昇させる必要があり、消費電力が増大するという問題がある。また、ノイズ振幅が大きい場合には素子にかかる最大電圧が素子の耐性最大電圧を超えることで信頼性でも問題があった。

【0003】

一方、本発明と同様のインダクタンス、内部素子容量および可変抵抗を有し、電源ノイズを抑制する発明が知られている（たとえば、特許文献 1 参照）。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2009 - 094133 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

上記のとおり、本発明の関連発明では、ノイズによる電源電圧降下分だけ外部電圧を上昇させる必要があり、このため消費電力が増大するという課題がある。

【0006】

一方、特許文献 1 に記載の発明は、可変抵抗を有している点で本発明と共通するが、半導体集積回路の共振周波数をノイズ発生源である回路の動作周波数から一定周波数だけ遠ざけるために可変抵抗の値を変更している点で本発明と構成が全く相違する。

【0007】

本発明では周波数を変更するために可変抵抗の値を変更するのではなく、半導体集積回路の周波数がノイズ発生源である回路の共振周波数に近い場合あるいはこの共振周波数が

10

20

30

40

50

ら離れている場合に、電源配線のインピーダンスが下がるように可変抵抗の値を変更している。

【0008】

さらに、上記動作を可能とするため、本発明では電源は可変電源を用いている。これに対し、特許文献1に記載の発明では可変電源ではなく固定電源を用いている。

【0009】

このように、特許文献1に記載の発明は、構成および動作のいずれもが本発明と全く相違し、よって特許文献1に記載の発明により本発明の課題を解決することはできない。

【0010】

そこで、本発明の目的は、半導体集積回路に電源ノイズが発生した場合に電源配線のインピーダンスおよび電源電圧を低下させることができ、これにより電源ノイズ振幅を抑えかつ消費電力を低減させることが可能な半導体集積回路の電源制御システムおよび電源制御方法を提供することにある。

10

【課題を解決するための手段】

【0011】

前記課題を解決するために、本発明による半導体集積回路の電源制御システムは、可変電圧源と、前記可変電圧源から電源が供給される半導体集積回路と、前記可変電圧源を制御する電源制御回路とを含み、前記半導体集積回路は、インダクタンスと内部素子容量とから構成される並列共振回路と、前記並列共振回路の電源配線上に設けられる可変抵抗と、前記可変電圧源から前記並列共振回路に供給される電圧と基準電圧とを比較しその比較結果を出力する電圧センサーとを含んでおり、前記電源制御回路は、前記電源配線に流れる信号の周波数に応じて前記可変抵抗の値を選択し、前記電圧センサーの出力結果に応じて前記可変電圧源に所定の電圧値を設定することを特徴とする。

20

【0012】

また、本発明による電源制御方法は、可変電圧源と、前記可変電圧源から電源が供給される半導体集積回路と、前記可変電圧源を制御する電源制御回路とを含み、前記半導体集積回路は、インダクタンスと内部素子容量とから構成される並列共振回路と、前記並列共振回路の電源配線上に設けられる可変抵抗と、前記可変電圧源から前記並列共振回路に供給される電圧と基準電圧とを比較しその比較結果を出力する電圧センサーとを含む半導体集積回路の電源制御システムの電源制御方法であり、前記電源制御回路は、前記電源配線に流れる信号の周波数に応じて前記可変抵抗の値を選択し、前記電圧センサーの出力結果に応じて前記可変電圧源に所定の電圧値を設定することを特徴とする。

30

【0013】

また、本発明によるプログラムは、可変電圧源と、前記可変電圧源から電源が供給される半導体集積回路と、前記可変電圧源を制御する電源制御回路とを含み、前記半導体集積回路は、インダクタンスと内部素子容量とから構成される並列共振回路と、前記並列共振回路の電源配線上に設けられる可変抵抗と、前記可変電圧源から前記並列共振回路に供給される電圧と基準電圧とを比較しその比較結果を出力する電圧センサーとを含む半導体集積回路の電源制御システムの電源制御方法のプログラムであり、前記電源制御回路に、前記電源配線に流れる信号の周波数に応じて前記可変抵抗の値を選択し、前記電圧センサーの出力結果に応じて前記可変電圧源に所定の電圧値を設定する処理を実行させるためのものであることを特徴とする。

40

【発明の効果】

【0014】

本発明によれば、半導体集積回路に電源ノイズが発生した場合に電源配線のインピーダンスおよび電源電圧を低下させることができ、これにより電源ノイズ振幅を抑えかつ消費電力を低減させることが可能となる。

【図面の簡単な説明】

【0015】

【図1】本発明に係る半導体集積回路の電源制御システムの一例の構成図である。

50

【図2】可変抵抗41の抵抗値を変化させた場合のLSI4内の内部素子43から見たインピーダンスの一例を示す図である。

【図3】LSI4内の内部素子43の消費電流(I_{__DIE})の周波数成分F1が共振周波数に近い場合のシミュレーション結果を示す図である。

【図4】LSI4内の内部素子43の消費電流(I_{__DIE})の周波数成分F2が共振周波数から離れた場合のシミュレーション結果を示す図である。

【図5】本発明に係る電源制御システムの動作の一例を示すフローチャートである。

【発明を実施するための形態】

【0016】

まず、実施の形態の説明に入る前に、本発明の特徴について説明する。本発明は、LSIパッケージ(PKG)のインダクタンスとLSI内の内部素子容量で構成される並列共振回路による電源ノイズを、LSI内電源配線上に挿入された可変抵抗の抵抗値を外部より制御することで低減させる。

【0017】

本発明では、LSI内の電源配線上に可変抵抗を挿入し、LSI外部の電源制御回路により可変抵抗の値を制御することでLSI内電源のインピーダンスを最適化する。

【0018】

以下、本発明の実施の形態について添付図面を参照しながら説明する。図1は本発明に係る半導体集積回路の電源制御システムの一例の構成図である。同図を参照すると、本発明に係る半導体集積回路の電源制御システムの一例は、電源制御装置1と、電圧源(VRM)2と、LSIパッケージ(PKG)3と、LSI4と、プログラム格納部5とを含んで構成される。

【0019】

電源制御装置1は電圧源(VRM)2と、LSI4とを制御する。電圧源(VRM)2は可変電圧源である。LSIパッケージ(PKG)3は電源配線のインダクタンス31(インダクタンス値を“L_{__PKG}”と表示する)を含んでいる。LSI4は可変抵抗41(抵抗値を“R_{__DIE}”と表示する)と、電圧センサー42と、内部素子43とを含んでいる。また、内部素子43は電流源43a(電流値を“I_{__DIE}”と表示する)と、容量43b(容量値を“C_{__DIE}”と表示する)とを含んでいる。

【0020】

電圧源(VRM)2の陽極はインダクタンス31の一方の端子と接続され、インダクタンス31の他方の端子は可変抵抗41の一方の端子と接続される。可変抵抗41の他方の端子は電圧センサー42の一方の入力端子および内部素子43内の後述する端子と接続される。

【0021】

内部素子43は電流源43aと容量43bとが並列接続された回路であり、この並列接続回路の一方の接続端子と可変抵抗41の他方の端子とが接続される。この接続点にてLSI4内の電源電圧(電圧値を“V_{__DIE}”と表示する)が観測される。並列接続回路の他方の接続端子と電圧源(VRM)2の陰極とが接続される。

【0022】

また、電源制御装置1は電圧制御信号(V_{__SET})で電圧源(VRM)2を制御し、可変抵抗制御信号(R_{__SET})で可変抵抗41を制御する。また、電源制御装置1は基準電圧信号(V_{__MIN})を電圧センサー42の他方の入力端子へ出力し、電圧センサー42は電圧の比較結果情報(V_{__MON})を電源制御装置1へ出力する。

【0023】

プログラム格納部5には後述する電源制御方法のプログラムが格納されている。

【0024】

電圧源(VRM)2と、インダクタンス31と、可変抵抗41と、内部素子43内の電流源43aおよび容量43bによる並列接続回路とで閉回路が構成される。また、この閉回路のインダクタンス31と容量43bとで並列共振回路が形成され、並列共振した場合

10

20

30

40

50

はその並列共振信号が電源ノイズの発生源となる。

【0025】

図2は可変抵抗41の抵抗値を変化させた場合のLSI4内の内部素子43から見たインピーダンスの一例を示す図である。同図にて横軸はLSI4内の内部素子43を流れる信号の周波数(Hz)、縦軸はLSI内の内部素子から見たインピーダンス()を示す。

【0026】

同図に示すように、LSI4内の内部素子43から見たインピーダンスは、図1のLSIパッケージ(PKG)3内のインダクタンス31の値(L_PKG)とLSI内の内部素子43の容量43bの値(C_DIE)とによる並列共振により、共振周波数にピークを持つ。共振周波数付近の周波数F1でのインピーダンスはR_DIEが小さいときはZ1、R_DIEが大きいときはZ2となり、Z1 > Z2であり、R_DIEを大きくすることでインピーダンスを小さくすることが可能である。

10

【0027】

ところが、周波数F2のように共振周波数から離れた周波数では、インピーダンスはR_DIEが小さいときはZ3、R_DIEが大きいときはZ4となり、Z3 < Z4であり、R_DIEを大きくするとインピーダンスは大きくなってしまう。

【0028】

本発明の電源制御システムでは、実際にLSI4を動作させた状態で、電源電圧をLSI4内の電圧センサー42でモニターし、R_DIEの値を変えることでLSI4内の電源インピーダンスを制御し、LSI4の電圧源(VRM)2の設定値を最適化することが可能となる。

20

【0029】

次に、本電源制御システムの動作の一例について具体的に説明する。図3はLSI4内の内部素子43の消費電流(I_DIE)の周波数成分F1が共振周波数に近い場合の電圧源2の電圧(電圧値を“V_VRM”と表示する)、LSI4の電源電圧(電圧値を“V_DIE”と表示する)、可変抵抗41の抵抗(R_DIE)のシミュレーション結果、図4はLSI4内の内部素子43の消費電流(I_DIE)の周波数成分F2が共振周波数から離れた場合の電圧源2の電圧(電圧値を“V_VRM”と表示する)、LSI4の出力電圧(V_DIE)、可変抵抗41の抵抗(R_DIE)のシミュレーション結果、図5は本発明に係る電源制御システムの動作の一例を示すフローチャートをそれぞれ示している。

30

【0030】

まず、内部素子43の消費電流(I_DIE)の周波数成分F1が共振周波数に近い場合について説明する。

【0031】

図3は、図1に示す電源制御回路1の出力信号(V_SET)によりLSI4に電源を供給する電圧源(VRM)2の出力を電源の高い設定値から下げていき、LSI4内の電源電圧(V_DIE)が電源制御回路1の出力信号により設定された基準電圧(V_MIN)になったときに、電圧センサー42の出力信号を電源制御回路1の入力信号(V_MON)で観測することで電圧制御信号の設定値(V_SET)を決定することを示している。

40

【0032】

図1に示す電源制御回路1の出力信号(R_SET)により、LSI4内部の電源配線に挿入された可変抵抗41の抵抗値(R_DIE)を小さく設定すると、電源配線のインピーダンスは高くなり、図3に示すようにV_DIE(R_DIE小)の振幅は小さくなるため、電源電圧(V_VRM)はVRM1に設定される。

【0033】

次に、電源制御回路1の出力信号(R_SET)により、LSI4内部の電源配線に挿入された可変抵抗41の抵抗値(R_DIE)を大きく設定すると、電源配線のインピー

50

ダンスは小さくなり、図3に示すように V_DIE (R_DIE 大)の振幅は大きくなるため、電源電圧 (V_VRM) は $VRM2$ に設定される。

【0034】

すなわち、 $VRM1 > VRM2$ であり、LSI4内内部素子43の消費電流 (I_DIE) の周波数成分が共振周波数に近い場合 (図5のステップS1にて“Y”の場合)、電源制御回路1の出力信号 (R_SET) により、LSI4内部の電源配線に挿入された可変抵抗41の抵抗値 (R_DIE) を大きく設定し (図5のステップS2)、電圧センサー42の出力が零となるように電圧源 (VRM) の電圧を制御すると (図5のステップS3)、LSI4に電源を供給する電圧源 (VRM) の出力電圧 (V_VRM) を小さい値 ($VRM2$) に設定することが可能となる。

10

【0035】

次に、内部素子43の消費電流 (I_DIE) の周波数成分 $F2$ が共振周波数から離れた場合について説明する。

【0036】

図4は、図1に示す電源制御回路1の出力信号 (V_SET) によりLSI4に電源を供給する電圧源 (VRM) 2の出力を電源の高い設定値から下げていき、LSI4内の電源電圧 (V_DIE) が電源制御回路1の出力信号により設定された基準電圧 ($VMIN$) になったときに、電圧センサー42の出力信号を電源制御回路1の入力信号 (V_MON) で観測することで電圧制御信号の設定値 (V_SET) を決定することを示している。

20

【0037】

図1に示す電源制御回路1の出力信号 (R_SET) により、LSI4内部の電源配線に挿入された可変抵抗41の抵抗値 (R_DIE) を小さく設定すると、電源配線のインピーダンスは小さくなり、図4に示すように V_DIE (R_DIE 小)の振幅は小さくなるため、電源電圧 (V_VRM) は $VRM3$ に設定される。

【0038】

次に、電源制御回路1の出力信号 (R_SET) により、LSI4内部の電源配線に挿入された可変抵抗41の抵抗値 (R_DIE) を大きく設定すると、電源配線のインピーダンスは大きくなり、図4に示すように V_DIE (R_DIE 大)の振幅は大きくなるため、電源電圧 (V_VRM) は $VRM4$ に設定される。

30

【0039】

すなわち、 $VRM3 < VRM4$ であり、LSI4内内部素子43の消費電流 (I_DIE) の周波数成分が共振周波数からはなれた場合 (図5のステップS1にて“N”の場合)、電源制御回路1の出力信号 (R_SET) により、LSI4内部の電源配線に挿入された可変抵抗41の抵抗値 (R_DIE) を小さく設定し (図5のステップS4)、電圧センサー42の出力が零となるように電圧源 (VRM) の電圧を制御すると (図5のステップS3)、LSI4に電源を供給する電圧源 (VRM) の出力電圧 (V_VRM) を小さい値 ($VRM3$) に設定することが可能となる。

【0040】

以上説明したように、本発明に係る電源制御システムによれば、LSI4内の電源配線のインピーダンスを最適化することで電源電圧を下げる事が可能となり、これにより消費電力を低減することができるとともに、電源ノイズ振幅を抑えることでシステムの高信頼性が可能となる。

40

【0041】

なお、可変抵抗41はMOS (Metal Oxide Semiconductor) 素子の並列数を可変にすることでLSIで容易に構成することが可能である。

【0042】

次に、電源制御方法のプログラムについて説明する。図1に示すように、本発明に係る電源制御システムはプログラム格納部5を含んでいる。プログラム格納部5には図5にフローチャートで示す電源制御方法のプログラムが格納されている。電源制御回路1は、プ

50

プログラム格納部 5 からそのプログラムを読み出し、そのプログラムにしたがって電圧源 (VRM) 2、可変抵抗 41、電圧センサー 42 を制御する。その制御の内容については既に述べたので、ここでの説明は省略する。

【0043】

以上説明したように、本発明に係る電源制御方法のプログラムによれば、LSI 4 内の電源配線のインピーダンスを最適化することで電源電圧を下げる事が可能となり、これにより消費電力を低減することができるとともに、電源ノイズ振幅を抑えることでシステムの高信頼性が可能な電源制御方法のプログラムが得られる。

【符号の説明】

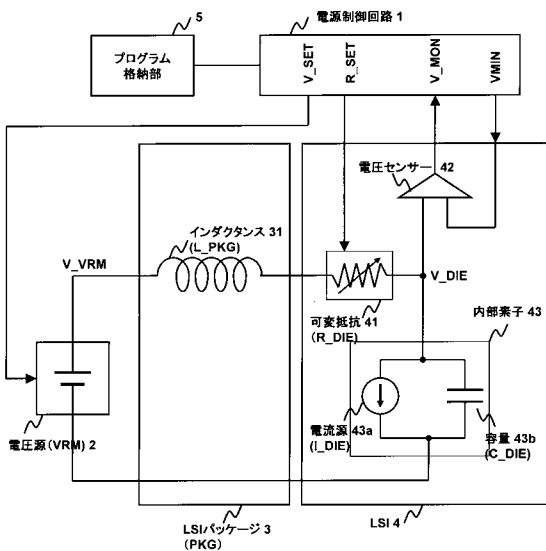
【0044】

- 1 電源制御装置
- 2 電圧源 (VRM)
- 3 LSIパッケージ (PKG)
- 4 LSI
- 5 プログラム格納部
- 31 インダクタンス
- 41 可変抵抗
- 42 電圧センサー
- 43 内部素子
- 43a 電流源
- 43b 容量

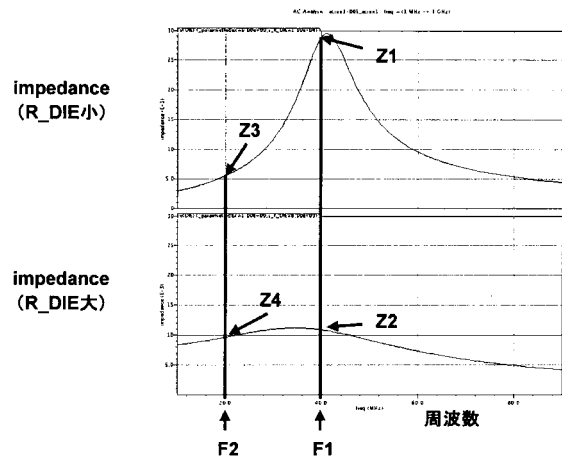
10

20

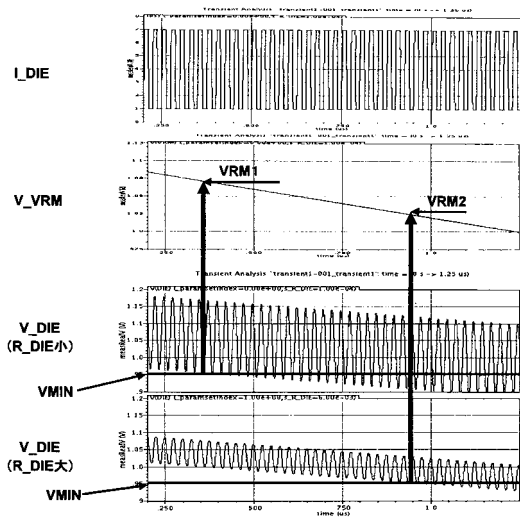
【図1】



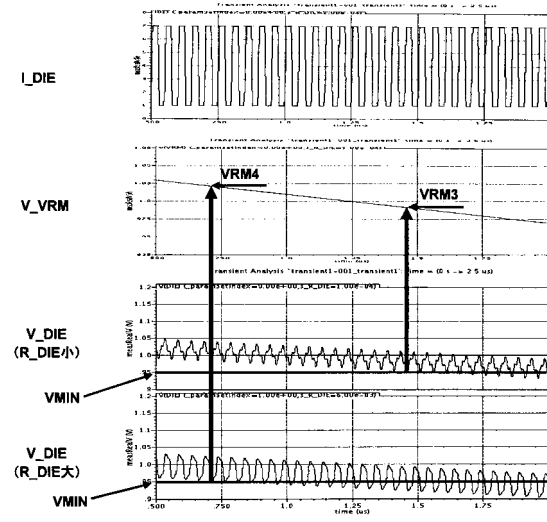
【図2】



【 図 3 】



【 図 4 】



【 図 5 】

