(19) 대한민국특허청(KR)
(12) 특허공보(B1)

(51) Int. Cl.[5]
G01R 31/26

(45) 공고일자 1992년04월06일
(11) 공고번호 특1992-0002874

(21) 출원번호	특1988-0010811	(65) 공개번호	특1989-0004171
(22) 출원일자	1988년08월25일	(43) 공개일자	1989년04월20일

(30) 우선권주장 89,638 1987년08월26일 미국(US)

(71) 출원인 휴렛트-팩카드 캄파니 디. 크레이그 노들런드
미합중국 94304 캘리포니아주 팔로 알토 하노버 스트리트 300

(72) 발명자 에디 엘. 윌리엄슨, 쥬니어
미합중국 80525 콜로라도주 포트 콜린스 킹스베리 드라이브 4261

(74) 대리인 장수길

심사관 : 박충범 (책자공보 제2729호)

(54) 역배향 IC 검사장치 및 방법

요약

내용 없음.

대표도

도1

명세서

[발명의 명칭]

역배향 IC 검사장치 및 방법

[도면의 간단한 설명]

제1도는 본 발명의 검사 시스템의 전체적인 개략도.

제2도는 검사중인 장치를 포함하는 전형적인 개략 부분 회로도.

제3도는 검사중인 장치에 대한 한 개의 가능한 회로 기하학 형태를 개략적으로 도시한 도면.

제4도는 제3도에 도시된 회로 기하학 형태내의 검사중인 장치를 도시한 등가회로의 개략도.

* 도면의 주요부분에 대한 부호의 설명

48, 50, 52 : 반도체부품 54, 56, 58 : 전력핀

60 : 전력노드 62, 64, 66 : 접지핀

68 : 접지노드 70, 72, 76, 78, 82 : 신호접속기

74, 80 : 신호노드 84, 86 : 전류원

[발명의 상세한 설명]

본 발명은 일반적으로 측정 및 검사장치에 관한 것으로, 더욱 특징적으로는 디지털 부품을 검사하기 위한 제조결합 분석기에 관한 것이다.

인쇄회로기판을 검사하기 위한 장치는 전형적으로 3가지 주요범주, 즉 기능 검사기, 회로-내(in-circuit)검사기 및 제조결합 분석기에 속하게 된다. 이 3가지의 주요범주의 검사기들에 대해 다음에 간략하게 설명하겠다.

기능 검사기는 일련의 입력신호에 기초를 둔 인쇄회로기판의 출력성능을 전형적으로 측정하는 장치로 구성된다. 기능 검사기들이 특정 기판의 최종적으로 바람직한 성능을 검사하는 우수한 방법을 제공하지만, 이 기능 검사들은 통상적으로 기판내의 결함, 또는 기판상에 장착된 부품의 위치를 결정할 수 없다. 기판이 커지고 더욱 복잡해지고 고가로 됨에 따라, 기판상의 많은 트레이스(trace), 또는 기판상에 장착된 많은 부품중의 한 부품으로 인해, 기판상에 발생하는 결함의 기회가 상당히 증가한다. 기능 검사는 단지 기판이 적절히 동작하는지의 여부를 나타내고 결함의 위치를 나타내지 못

하기 때문에, 전체 검사 시스템으로서의 기능 검사기의 유용성이 제한된다. 기판내의 배치 결함시의 기능 검사기의 제한 때문에, 회로-내 검사장치가 개발되었다. 회로-내 검사장치는 감시신호가 동작 가능성을 결정하기 위해 부품에 인가될 수 있도록 회로상의 여러개의 노드에 일련의 접속기핀을 부착함으로써, 기판상에 장착된 각각의 부품을 실제적으로 검사하고 기판의 트레이스를 통하여 도전경로를 검사한다. 알고리즘은 손상을 방지하기 위해 부품에 인가될 수 있는 전력을 세심하게 제한시키도록 개발되었다. 디지털 역구동(backdriving)기술은 아날로그 및 디지털 부품의 회로-내 검사장치내에서 효율적으로 검사되게 하기 위해 회로-내 검사구조내에 집약되었다. 회로기하학 형태가 더욱 복잡해지고 신속한 회로-내 검사기의 필요성이 증가함에 따라, 회로-내 검사장치는 더욱 더 고가로 되었다. 이것은 기판상의 개방 트레이스 또는 부품상의 만곡핀과 같은, 간단한 결함을 검사할 수 있는 저렴한 장치의 필요성을 초래하였다.

처음에는, 인쇄회로기판상의 개방회로 또는 단락회로와 같은 간단한 결함을 검사하기 위한 저렴한 검사장치로서 제조결함 분석기가 개발되었다. 기판상의 높은 고장율이 트레이스와 다른 간단한 결함 사이에서 땜납단락에 의해 발생되기 때문에, 이 대부분의 고장을 검출하기 위한 저렴한 장치를 제공하기 위해 제조결함 분석기가 개발되었다. 그러므로, 제조 결함 분석기는 고가의 회로-내 검사장치를 사용하지 않고서 인쇄회로기판상의 간단한 결함을 검출하기 위한 필요성을 충족시킬 수 있었다. 지금까지 소정의 제조결함 분석기내에 아날로그 검사기술이 사용되었으나, 수반된 복잡성 및 비용으로 인해 디지털 검사기술은 거의 사용되지 않았었다. 그러므로, 제조결함 분석기는 주로 간단한 고장검출 검사기로서 유지된다. 아리조나(Arizona), 템페(Tempe)에 소재한 테스트 시스탬즈, 인코포레이티드(Test Systems, Incorporated)는 제조결함 분석기내에 사용될 수 있는 간단하고 용이한 방식으로 디지털 부품을 검사하기 위한 여러가지 기술을 고안하였다. “테스트 시스템”의 회로는 VCC노드와, 단일 다이오드 접합부를 순방향 바이어스시키기에 충분하나 2개의 다이오드 접합부를 순방향 바이어스시키기에는 불충분한 신호노드 사이의 전위를 사용한다.

IC가 역방향으로 삽입되는 경우에는, 많은 양의 전류가 VCC노드로부터 입력/출력노드(신호노드)로 흐르게 되어, IC가 역배향으로 삽입되었다는 것을 나타낸다. 그러나, 고장 판독이 검사시스템으로부터 제공되지 않도록 병렬 도전경로가 세심하게 보호되어야 한다. 테스트 시스템즈, 인코포레이티드 장치에 요구되는 보호기술은 종종 실행하는데 다소 복잡하고 어렵게 될 수 있다. 그러므로, IC가 적당한 배향으로 회로내에 배치되었는지의 여부를 확실히 결정하는 간단한 방법이 필요하다.

본 발명의 회로내의 반도체 부품의 배향을 확실하게 결정하기 위한 시스템을 제공함으로써 종래 기술의 단점 및 제한을 해결한다. 이것은 2개의 다이오드 접합부 전압전이와 거의 동일한 선정된 전압을 회로의 전력 노드상에 제공함으로써 달성된다. 부수적으로, 단일 다이오드 접합부를 순방향 바이어스시키기에 충분한 전류는, 한 다이오드 접합부 전압전이와 동일한 전압이 접지노드로부터 접지노드와 신호, 접속기 사이에 결합된 다이오드 결합부를 통하여 흐르는 전류에 의해 발생되도록, 단일 노드로부터 유출된다.

본 발명의 장점은 역배향으로 회로내에 배치된 IC에 접속된 노드를 명백하게 식별한다는 것이다. 고장노드를 명백하게 식별하기 위해 역배향 IC의 신호노드에서 상당한 전압차가 발생된다.
부수적으로, 만곡핀 또는 누락 부품은 검사에 영향을 미치지 않는다. 역배향 IC만이 신호노드에서 전압변화를 발생시킨다. 부수적으로, 종래 기술의 장치와는 달리, 전류가 신호노드와 접지사이에 존재하는 다이오드 접합부를 순방향 바이어스시키기에 충분한 신호노드로부터 유출되기 때문에, 병렬 도전경로, 특히 신호노드에 결합된 도전경로를 보호할 필요가 없다. 병렬 도전경로에 대한 보호의 필요성을 제거시키면, 시스템의 실행이 상당히 간단하게 된다.

이제 첨부도면을 참조하여 본 발명의 양호한 실시예에 대해 설명하겠다.

제1도는 본 발명이 검사시스템에서 실행될 수 있는 방식을 도시한 개략도이다. 검사중에 있는 인쇄회로기판(10)은 이 인쇄회로기판(10)에 접속된 다수의 부품(12)을 갖고 있다. 도전체(14)는 다수의 부품(12)들 사이에 도전성 트레이스를 제공한다. 검사-베드(16)는 본 발명의 검사시스템에 의해 검사될 도전체(14)의 다수의 노드에 접속되도록 배열된 다수의 접속기핀(18)을 갖고 있다. 접속기핀(18)은 검사시스템(22)에 접속되는 일련의 도전체(20)에 결합된다.

검사시스템(22)은 전류 및 전압을 발생시키기 위해 필요한 구동기에 접속된 프로그래머블 컴퓨터 또는 상태논리장치, 및 본 발명의 검사기능을 수행하는데 필요한 검출기, 비교기, 및 그외의 다른회로로 구성된다.

검사시스템은 정보를 처리하고 디스플레이(24)상에 결과를 디스플레이 한다. 전형적으로, 고장난 노드는 역배향으로 회로내에 배치된 특정 IC를 나타내기 위해 검사시스템(22)에 공급되는 도전성 정보와 비교된다.

제2도는 검사중인 장치(DUT)가 역배향으로 회로내에 배치되었는가를 결정하기 위해 분석되고 있는 검사중인 장치를 포함하는 전형적인 반도체회로의 개략도이다. 전형적으로, 반도체의 핀 레이아웃은 반도체의 접지핀 및 전력핀이 반도체의 대향 측면상의 대응위치에 있도록 되어있다. 그러므로 반도체가 역배향으로 회로내에 배치된 경우에, 접지핀은 회로의 전력노드에 접속되고, 전력핀은 회로의 접지노드에 접속된다. 반도체회로의 소정의 대칭은 IC가 역배향으로 회로내에 배치되었는가를 검출하는 방식을 제공한다.

제2도를 참조하면, 입력(26)은 반도체회로내에 설계된 분리 부품으로 구성되는 보호 다이오드(28)를 통하여 접지에 결합된다. 이와 유사한 방식으로, 출력(30)은 제조공정의 결과로써 기판과 출력사이에 발생되는 기생 다이오드(32)와 함께 접지에 접속된다. 트랜지스터(34)의 베이스/에미터 접합부는 전력핀(VCC)(36)과, 저항기(38)과 직렬로 접속되는 입력(26) 사이에 단일 다이오드 접합부를 제공한다. 이와 마찬가지로, 저항기(40)는 전력핀(36)과 출력(30) 사이의 트랜지스터(44)의 베이스/에미터 접합부와 직렬로 접속되는, 트랜지스터(42)의 베이스/에미터 접합부와 직렬로 접속된다. 제2도의 장치의 등가회로는 제4도에 더욱 완전하게 도시되어 있다.

제3도는 인쇄회로기판(10)상에 회로 기하학 형태내에 다수의 집적회로가 직렬로 접속되는 방식을 도시한 개략도이다. 제3도는 제2도에 도시된 바와같은 다수의 직접회로가 접속되는 한 방식을 도시한 것이지만, 본 발명에 사용하는데 동등하게 적용될 수 있는 팬-아웃(fan-out) 노드(버스 기하학형태)를 포함한 그외의 다른 많은 기하학 형태가 존재할 수 있다.

제3도에 도시한 바와같이, IC(48)의 입력(46)은 회로 기하학형태내의 다른 부품 또는 다른 집적회로에 결합될 수 있다.

IC(48,50 및 52)는 전력노드(60)에 결합되는, 전력핀(54,66 및 58)을 각각 갖고 있다. 이와 마찬가지로, IC의 (48,50, 및 52)의 접지핀(62,64 및 66)은 각각 접지노드(68)에 접속된다.

제3도에 도시한 바와 같이, IC(48)의 출력(70)은 회로의 신호노드(74)에서 IC(50)의 입력(72)에 접속된다. 이와 마찬가지로 IC(50)의 출력(76)은 회로의 신호노드(80)에서 IC(52)의 입력(78)에 접속된다. IC(52)의 출력(82)은 1개 이상의 부수적인 IC 또는 회로의 다른 부품에 접속될 수 있다.

제4도는 반도체(52)가 역배향으로 회로에 접속된 것을 제외하고는 제3도에 도시한 회로 기하학형태에 접속된 IC(48), IC(50) 및 IC(52)의 제2도의 등가회로를 도시한 개략도이다.

본 발명의 검사시스템은 직접회로(48)의 접지핀(62) 및 출력핀(70)과 집적회로(50)의 접지핀(64) 및 입력핀(72) 사이에 존재하는 다이오드 접합부(88 및 90)을 순방향 바이어스시키기에 충분한 약 10 내지 20 미리 암페어의 바이어스 전류를 유출하는 신호원(84)을 사용한다.

다이오드 접합부(88)는 기생 다이오드로 구성되고, 다이오드 접합부(90)은 보호 다이오드로 구성된다. 신호노드(74)로부터 다이오드(88 및 90)를 통하여 유출되는 전류는 전압계(92)에 의해 측정되는 단일 다이오드 접합부 전압 강하 ($-V_D$)를 발생시킨다. 이와 동시에, 약 2다이오드 전압 강하(2Vp)와 동일한 약 1.4볼트의 전압이 전력노드(60)에 인가된다. 전력노드(60)상의 전압은 전력노드(60)와 신호노드(74) 사이의 신호경로에 직렬로된 저항성 때문에 전력노드(60)와 신호노드(74) 사이에 반도체의 다이오드(48 또는 50)을 순방향 바이어스시키기에 불충분하다. 그러므로, 전압계(92)에 의한 마이너스(-) 1다이오드 전압강하($-V_D$)의 측정은 신호노드(74)에 결합된 2개의 반도체(48 및 50)가 적당한 배향으로 회로에 접속된다는 표시를 제공한다. 물론, 반도체(48 및 50)과 같은 소정수의 반도체는, 본 발명의 성능을 저하시키지 않고서, 신호노드(74)와 같은 단일 신호노드에 결합될 수 있다. 부수적으로, 제4도에 도시한 회로로부터 용이하게 알 수 있는 바와같이, 반도체(48 또는 50)은 회로로부터 누락될 수 있으나, 본 발명의 장치는 양호하게 계속 동일하게 동작하게 된다. 결과적으로, 누락부품은 본 발명의 성능을 저하시키지 않는다.

역배향으로 회로내에 배치된 반도체는 약간 상이한 방식으로 검출된다. 제4도의 반도체(52)를 참조하면, 전력노드(60)에 인가된 전압은 약 2다이오드 전압강하, 즉 약 1.4볼트이다. 반도체(52)가 역배향으로 있기 때문에, 다이오드 접합부(89)는 반도체(52)의 접지판(66)과 출력핀(82) 사이에 결합된다. 결과적으로, 다이오드 접합부(89)는 전력노드(60)에 인가된 전압에 의해 순방향 바이어스된다. 2다이오드 전압강하($+2V_D$)를 포함하는 전력노드(60)에 인가된 전압은 편의상 사용된다. IC가 역배향으로 회로내에 배치될때 단일 다이오드 접합부를 순방향 바이어스시키기에 충분한 소정의 전압레벨이 전력노드(60)에서 필요하게 되는데, 전력노드(60)에서의 전압레벨은 반도체가 적당한 배향으로 회로내에 배치될때 전력노드(60)와 소정의 신호노드 사이의 다이오드를 순방향 바이어스시키는데 필요한 것보다 적게 제공된다.

다이오드 접합부(89)가 순방향 바이어스되기 때문에, 전력 노드(60)상의 전압이 신호노드(80)상에서 나타난다. 이것은 $+V_D$의 전압레벨이 전압계(94)에 의해 신호노드(80)에서 검출되도록 보호 다이오드(89) 양단에 단일 다이오드 접합부 전압강하를 발생시킨다. 결과적으로, 반도체부품(52)과 같은 소정의 반도체 부품이 역배향으로 회로내에 배치된 경우에는, 모든 반도체가 적당한 배향으로 접속되는 신호노드(74)와 같은 신호노드에서 $-V_D$의 전압이 검출되지 않고, $+V_D$ 전압이 신호노드(80)에서 검출된다. 접속성 도표와 고장노드의 비교는 회로내의 어떤 IC가 역배향으로 회로내에 배치되었는지를 나타낸다.

또한, 반도체 부품(50 또는 52)가 회로로부터 누락된 경우에, 본 발명의 장치의 성능은 저하되지 않는데, 그 이유는 역배향으로 회로내에 배치된 반도체 부품만이 $+V_D$ 전압을 신호노드에서 판독하게 하기 때문이다. 이것은 만곡 핀 및 누락부품에 의해 영향받는 종래 기술의 장치에 비해 상당한 장점을 갖게 된다.

결과적으로, 본 발명은 반도체 부품이 역배향으로 회로내에 배치되었는지의 여부를 결정하기 위해서 제조결함 분석기를 보충하는데 사용될 수 있는 간단하고 저렴한 장치를 제공한다. 이 결과들은 명백한 방식으로 제공되고 누락 부품 또는 만곡핀에 의해 영향을 받지 않는다.

보호기술은 전류가 적당하게 배향된 반도체의 보호 및 기생 다이오드를 순방향 바이어스시키기 위해 신호노드로부터 유출되기 때문에 신호노드상에서 필요하지가 않다. 신호노드에 결합되는 임피던스는 통상적으로 신호노드로부터의 전류의 상당한 싱킹(sinking)을 방지시키어 이 다이오드들의 순방향 바이어싱을 방지시키도록 충분히 크게 되어 있다. 종래 기술의 장치에서 필요했던 보호의 필요성을 제거시키면, 본 발명의 실행을 상당히 간단하게 한다.

본 발명의 상술한 설명은 예시 및 설명을 하기 위해 제시한 것이다. 본 발명은 이 설명에 제한되지 않고, 상기 제안을 감안하여 수정 및 변화될 수 있다. 실시예는 본 발명의 원리 및 이것의 실제적인 응용을 설명하여, 본 분야에 숙련된 기술자들이 고려된 특정용도에 적합하게 여러가지 실시예 및 변형예에 본 발명을 사용할 수 있게 하기 위해 선택하여 기술한 것이다.

첨부된 특허청구의 범위는 종래 기술에 의해 제한된 것을 제외한 본 발명의 다른 실시예를 포함하는 것으로 해석되어야 한다.

(57) 청구의 범위

청구항 1

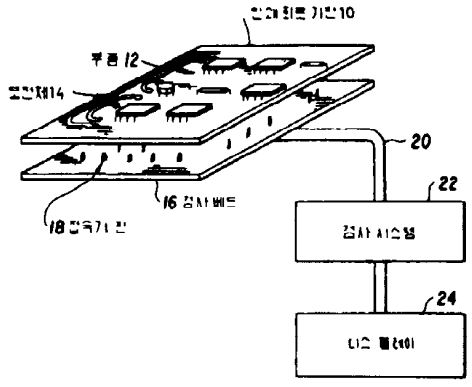
회로의 공통 신호노드(74,80) 및 공통 전력노드(60)에 결합된 상기 회로내의 반도체부품(48,50,52)의 배향을 결정하는 방법에 있어서, 상기 반도체 부품(48,50,52)이 상기 회로내에 적당하게 배향될 때마다 상기 전력노드(60)와 상기 신호노드(74,80) 사이에 결합된 상기 반도체부품(48,50,52)의 소정의 다이오드 접합부를 순방향 바이어스시키는데 필요하고, 상기 반도체부품(48,50,52)이 역배향으로 상기회로에 접속될때마다 상기 전력노드(60)와 상기 신호노드(74,80) 사이에 결합된 상기 반도체부품의 다이오드 접합부를 순방향 바이어스시키기에 충분한, 전압 레벨 미만인 제 1 전압레벨을 상기 전력노드(60)상에 유지시키는 단계, 상기 반도체부품(48,50,52)이 상기 회로내에 적당하게 배향될때마다 상기 회로의 접지노드(68)와 상기 신호노드(74,80) 사이의 상기 반도체부품(48,50,52)의 다이오드 접합부를 순방향 바이어스시키기에 충분한 전류를 제공하는 단계 및 상기 신호노드(74,80)에서의 제1의 선정된 출력전압이 상기 반도체부품(48,50,52)이 상기 회로내에 적당하게 배향되었다는 것을 나타내고, 상기 신호노드(74,80)에서의 제2의 선정된 출력전압이 상기 반도체부품(48,50,52)의 배향의 표시를 제공하기 위해 상기 신호노드(74,80)에서의 전압레벨을 측정하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 2

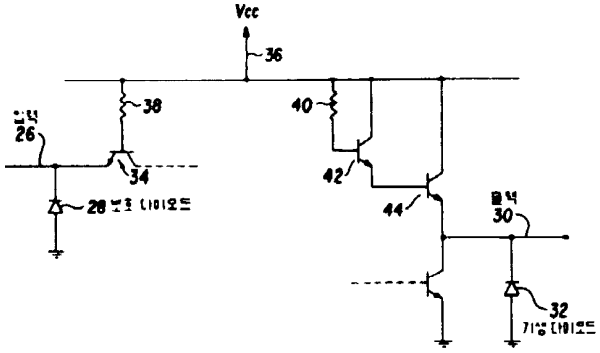
신호접속기(70,72,76,82,78), 전력접속기(54,56,58) 및 접지접속기(62,64,66)를 갖고 있는 반도체부품(48,50,52)의 회로내의 배향을 결정하기 위한 시스템에 있어서, 상기 회로에 상기 반도체부품(48,50,52)의 상기 신호접속기(70,72,76,78,82)용의 공통 신호접속을 제공하기 위한 신호 노드수단(74,80), 상기 회로에 반도체부품(48,50,52)의 상기 전력접속기(54,56,58)용의 공통 전력공급 접속을 제공하기 위한 전력 노드수단(60), 상기 회로에 반도체부품(48,50,52)의 상기 접지접속기(62,64,66)용의 공통 접지접속을 제공하기 위한 접지 노드수단(68), 상기 전력접속기(54,56,58)과 상기 신호접속기(70,72,76,78,82) 사이에 결합된 상기 반도체부품(48,50,52)의 제1다이오드 접합수단, 상기 접지접속기(62,64,66)와 상기 신호접속기(70,72,76,78,82) 사이에 결합된 상기 반도체부품(48,50,52)의 제2다이오드 접합수단, 상기 반도체부품(48,50,52)중의 최소한 한 부품이 역배향으로 상기 회로에 접속될때마다 제1의 선정된 출력전압이 상기 신호 노드수단(74,80)에서 발생되도록 제2다이오드 접합수단을 순방향 바이어스시키기에 충분한 선정된 공급전압을 상기 전력 노드수단(60)에 인가하기 위한 전압공급수단, 및 상기 신호노드(74,80)에 접속된 상기 반도체부품(48,50,52)가 적당한 배향으로 상기 회로에 접속될때마다 제2의 선정된 출력전압이 상기 신호 노드수단에서 발생되도록 제1다이오드 접합수단을 순방향 바이어스시키기에 충분한 선정된 바이어스 전류를 상기 신호노드에 제공하기 위한 전류공급수단(84,66)으로 구성된 것을 특징으로 하는 시스템.

도면

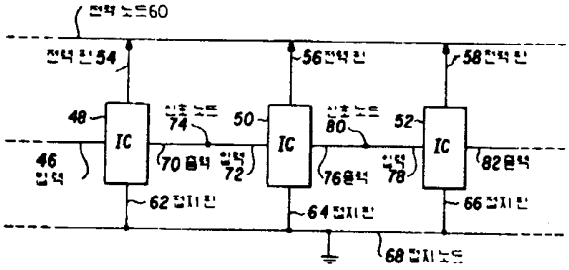
도면1



도면2(종래기술)



도면3



도면4

