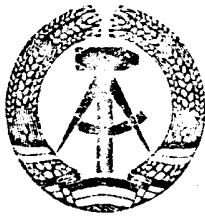


(19) DEUTSCHE DEMOKRATISCHE REPUBLIK

PATENTSCHRIFT



Wirtschaftspatent

Erteilt gemäß § 29 Absatz 1 des Patentgesetzes

ISSN 0433-6461

(11)

155 290

Int.Cl.³

3(51) G 06 F 3/00

AMT FUER ERFINDUNGS- UND PATENTWESEN

(21) WP G 06 F/ 225 278

(22) 18.11.80

(45) 02.06.82

(71) ADW DER DDR, BERLIN;DD;

(72) MEISTER, PETER,DIPL.-ING.;WILHELMI, WOLFGANG,DR. DIPL.-ING.;,DD;

(73) siehe (72)

(74) ADW DER DDR, ZI F. KYBERNETIK U. INFORMATIONSPROZESSE, PATENT- UND NEUERERBUERO,
1199 BERLIN, RUDOWER CHAUSSEE 5

(54) ANORDNUNG ZUM SCHNELLEN BLOCKWEISEN UEBERTRAGEN VON DIGITALEN
FUNKTIONSWERTEN

(57)Die Erfindung betrifft eine Anordnung zum schnellen Datentransfer sich in großen Bereichen monotonen
veraendernder Funktionen von einem Mikrorechner zu einer oder mehreren externen Einheiten, die eine größere
Wortbreite als der Mikrorechner haben. Bei der Anordnung soll fuer jede Wortuebertragung in die externe Einheit
nur eine Wortuebertragung des Mikrorechners notwendig sein. Erfindungsgemäß werden die Funktionswerte in Blocken
mit einer Wortbreite entsprechend der des Mikrorechners ohne die hoehwertigen Bits und die hoehwertigen,
innerhalb einer Blockuebertragung sich nicht aendernden Bits des Mikrorechners ueber mindestens ein zusaetzliches
Basis-Register uebertragen, wobei die Basis-Register nur nach der Uebertragung eines Blockes neu beschrieben werden.
-Figur 1-

Vorlage nicht besser kopierfähig

Anordnung zum schnellen, blockweisen Übertragen digitaler Funktionswerte

Anwendungsgebiet der Erfindung

Die Erfindung betrifft das Gebiet der digitalen Rechentechnik und dient zur Unterstützung des Datentransfers von einem Mikrorechner zu einer externen Einheit, wobei die Wortbreite dieser größer ist als die des Mikrorechners.

Charakteristik der bekannten technischen Lösungen

Bei den bekannten technischen Lösungen werden die Daten zwischen einem Mikrorechner und einer externen Einheit wortweise übertragen. Besitzt die externe Einheit eine größere Wortbreite als der Mikrorechner, geschieht die Übertragung derart, daß der Mikrorechner ein externes Pufferregister, welches die Wortbreite der externen Einheit hat, mit den zu übertragenden Daten wortweise beschreift und somit mit mehreren Wortübertragungen dieses Register füllt. Danach erfolgt die Eingabe des Registerinhaltes in Form einer Wortübertragung in die externe Einheit. Nachteilig an diesen Schaltungsanordnungen ist, daß für jede Wortübertragung in die externe Einheit mehrere Wortübertragungen des Mikrorechners erforderlich sind. (Ralf Hoffmann "Rechenwerke und Mikroprogrammierung", Oldenburg Verlag München)

Ziel der Erfindung

Ziel der Erfindung ist es, die Zeit für die Übertragung digitaler in großen Bereichen sich monoton verändernder Funktionswerte aus einem Mikrorechner in externe Einheiten, wobei die Wortbreite des Mikrorechners geringer als die Wortbreite der externen Einheit ist, zu verringern.

Darlegung des Wesens der Erfindung

Der Erfindung liegt die Aufgabe zugrunde, eine Anordnung zum Übertragen digitaler, sich in großen Bereichen monoton verändernder, in Speichern eines Mikrorechners enthaltener Funktionswerte in einen oder mehrere parallel arbeitende Module mindestens einer externen Einheit, deren Wortbreite größer als die

Wortbreite des Mikrorechner ist, zu schaffen, bei der für jede Wortübertragung in die externe Einheit nur eine Wortübertragung des Mikrorechners notwendig ist.

Erfindungsgemäß wird die Aufgabe dadurch gelöst, daß die die niederwertigen Bits führenden Ausgänge des Mikrorechners über den Datenbus mit den dazugehörigen Eingängen der Module direkt verbunden sind und die außerdem die höherwertigen, innerhalb einer Blockübertragung sich nicht ändernden Bits führenden Ausgänge des Mikrorechners über den Datenbus und mindestens ein zusätzliches, nur nach Beendigung eines Blockes neu zu beschreibendes Basis-Register mit seinen Dateneingängen an die dazugehörigen höherwertigen Eingänge der Module angeschlossen sind. Zur Auswahl und Freigabe der Basis-Register über Speicheranforderung und Schreibbefehl sind diese mit den Freigabeeingängen am Systembus angeschlossen. Jedem Basis-Register ist über einen weiteren Freigabeeingang ein mit dem Adreßbus verbundener Kodierer vorgeschaltet. Bei einem Anschluß mehrerer Modulgruppen ist zur Auswahl einer bestimmten Modulgruppe mit dem Adreßbus ein Kodierer verbunden, dessen Ausgang an die Freigabeeingänge der zu einer Modulgruppe gehörenden Kodierer und Treiber angeschlossen ist. Sind mehrere parallel arbeitende Module vorhanden, so ist den gleichzeitig an einem Basis-Register arbeitenden Modulen ein Treiber vorgeschaltet und in der Direktverbindung zwischen Datenbus und Modulen ist ebenfalls ein Treiber zwischengeschaltet.

Damit wird wesentlicher Programmier- und Rechenzeitaufwand eingespart, da zur Übertragung eines Datums keine Mehrfachübertragung erforderlich ist, sondern nur ein Setzen der Basis-Register nach einem zu übertragenden Block von Daten, die sich in den höherwertigen Stellen nicht voneinander unterscheiden. Die Erfindung ermöglicht weiterhin eine wesentliche Einsparung an Programmier- und Rechenzeitaufwand, wenn mehrere externe Einheiten am Datenbus des Rechners betrieben werden und jeder einzelnen Einheit oder Gruppen von Einheiten die zusätzlichen Basis-Register zugeordnet werden.

Die zusätzlichen Register werden in der in Mikrorechnersystemen üblichen Form durch Schreibbefehle oder Ausgangsbefehle beschrieben.

Ausführungsbeispiel

Die Erfindung soll nachstehend an einem Ausführungsbeispiel erläutert werden.

Hierbei handelt es sich um die Programmierung eines Videoblockes für die Bildauswertung, der von einem Mikrorechner gesteuert und programmiert wird. Dabei werden u.a. auch viele RAM-Plätze im Videotrakt mit der erfindungsgemäßen Lösung programmiert.

Die dazugehörigen Zeichnungen zeigen:

Fig. 1 Anordnung zur Programmierung der Videoanordnung

Fig. 2 Anordnung des Videotraktes

Die von einem 8 Bit-Mikrorechner-Datenbus 3 ausgesendeten Daten werden empfangen und gehen einmal direkt auf einen Treiber 5-0 bzw. auf zusätzliche Basis-Register 4-1 bis 4-n. Die Ausgangsdaten dieser Register werden ebenfalls wieder getrieben, wenn mehrere gleiche Module am Register arbeiten. Durch Angabe einer bestimmten kodierten Adresse mittels eines Kodierers 8-0 bis 8-n des Adreßbusses 2 sowie der Speicheranforderung /MREQ und dem Schreibbefehl /WR des Systembusses 1 werden die Daten, die auf dem Datenbus 3 anliegen; in die Basis-Register 4-1 bis 4-n gesetzt. Dies geschieht in folgender Weise: Die 1. kodierten Adressen beschreiben die Basis-Register 4-1 bis 4-n mit den Daten, die auf dem Datenbus 3 liegen. Dadurch werden die höherwertigen 8. und 9. Bits gesetzt. Danach erfolgt über den gleichen Datenbus 3 die Übertragung eines Datenblockes direkt auf den oder die externen Module. Dabei wird zunächst der für die Basis-Register erforderliche Block 8-0 zur Auswahl von Modulgruppen vom Adreßbus 2 kodiert, wobei mit diesem gleichzeitig die Treiber freigegeben werden. Damit werden für jede entsprechende Speicheradresse die höherwertigen beiden Bits 7 für die mit 10 Bits arbeitende externe Einheit gestellt und der erste Block der stetigen Funktionen wird jetzt vom Datenbus 3 über den Treiber 5-0 sowie die Leitungen 6 in diejenigen RAM's 10 geschrieben, die durch die entsprechenden Schreib- und Freigabebefehle /WR, /CE 13 aktiviert sind. Diese Befehle stehen in einem weiteren vom Mikro-

rechner zu ladenen Register. Das auf diese Weise in die RAM's gelangende Datenwort besteht somit aus dem Inhalt des jeweiligen Basis-Registers 4-1 bis 4-n und dem des Datenbusses 3. Nach dem ersten Block, der maximal 256 Byte betragen kann, werden wieder die Basis-Register beschrieben und der nächste Datenblock wird vom Mikrorechner übertragen.

Gleichzeitig liegen durch ein Register gestellt, über Strobe 14 selektiert die Mikrorechneradressen des Adreßbusses 2 über einen Multiplexer 9-1 bis 9-n an den RAM's 10-1 bis 10-n an. Ist das Beschreiben der RAM's beendet, wird Strobe 14 des Multiplexers 9 rückgesetzt und die RAM's arbeiten für die Videoeingangsdaten 11 als Tabellen und man erhält entsprechend der RAM-Belegung neue Videoausgangsdaten 12, die weiterverarbeitet werden können.

Mittels des Basis-Registers ist es somit möglich, eine im Videoregime arbeitende modulare Einheit mit vielen RAM-Speichern in den Rücklaufzeiten unzu programmieren.

Erfindungsanspruch

1. Anordnung zum schnellen, blockweisen Übertragen digitaler Funktionswerte, die sich in großen Bereichen monoton verändern und die in Speichern eines Mikrorechners enthalten sind, in einen oder mehrere parallel arbeitende Module, wie z.B. RAM's, E/A-Register, kodierte Baugruppen, mindestens einer externen Einheit mit einer Wortbreite, die größer ist als die des Mikrorechners, dadurch gekennzeichnet, daß die die niederwertigen Bits führenden Ausgänge des Mikrorechners über den Datenbus (3) mit den dazugehörigen Eingängen der Module direkt verbunden sind und die außerdem die höherwertigen, innerhalb einer Blockübertragung sich nicht ändernden Bits führenden Ausgänge des Mikrorechners über den Datenbus (3) und mindestens ein zusätzliches, nur nach Beendigung eines Blockes neu zu beschreibendes Basis-Register (4-1 bis 4-n) mit seinen Dateneingängen an die dazugehörigen höherwertigen Eingänge des Moduls angeschlossen sind, wobei zur Auswahl und Freigabe der Basis-Register (4-1 bis 4-n) über Speicheranforderung und Schreibbefehl diese mit Freigabeeingängen am Systembus (1) angeschlossen sind und jedem Basis-Register (4-1 bis 4-n) über einen weiteren Freigabeeingang ein mit dem Adreßbus (2) verbundener Kodierer (8-1 bis 8-n) vorgeschaltet ist.
2. Anordnung nach Punkt 1, dadurch gekennzeichnet, daß zur Auswahl einer von mehreren Modulgruppen mit dem Adreßbus (2) ein Kodierer (8-0) verbunden ist, dessen Ausgang an die Freigabeeingänge der zu einer Modulgruppe gehörenden Kodierer und Treiber angeschlossen ist.

Hierzu 2 Seiten Zeichnungen

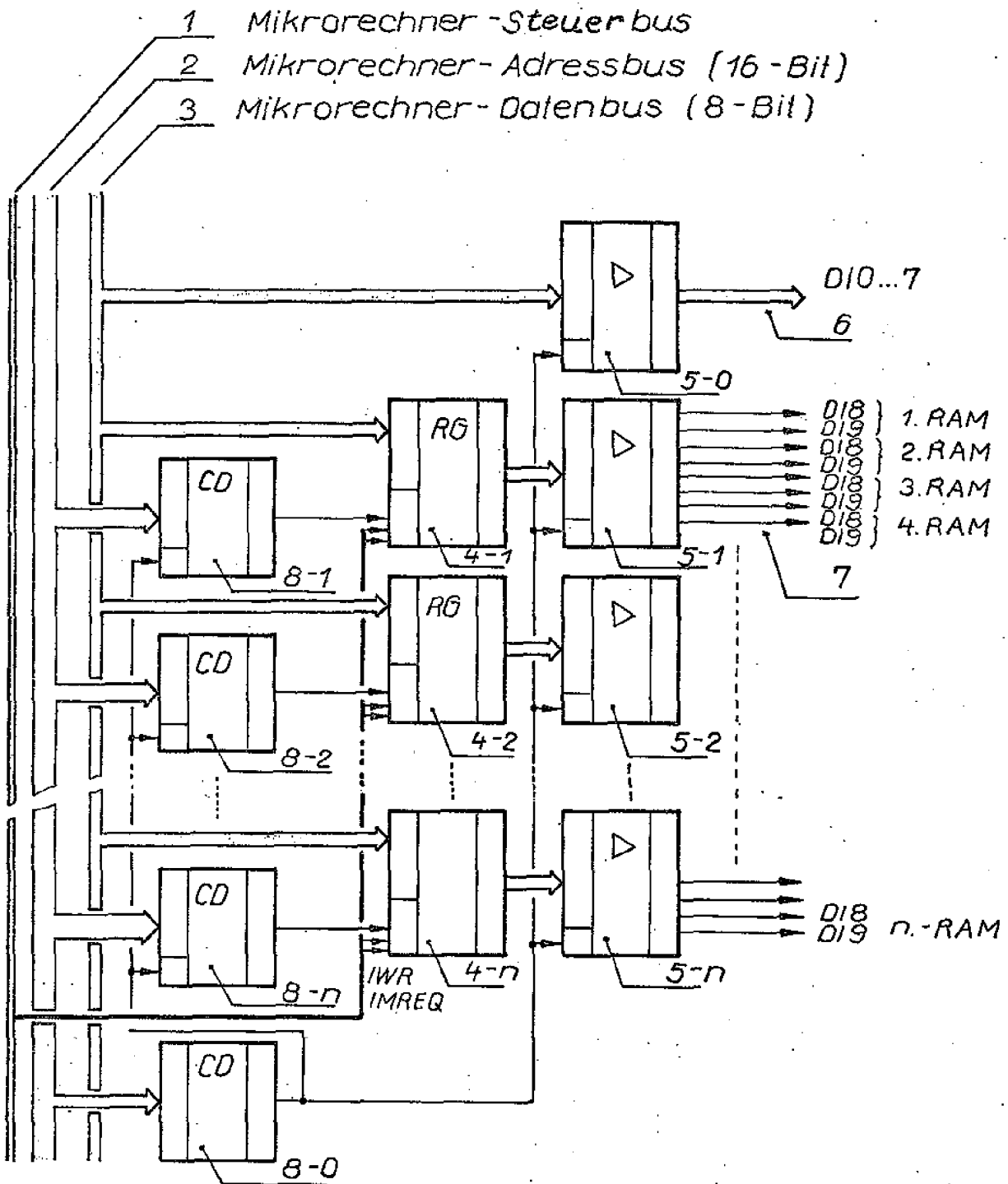


Fig. 1
 Anordnung zur Programmierung
 der Videoanordnung

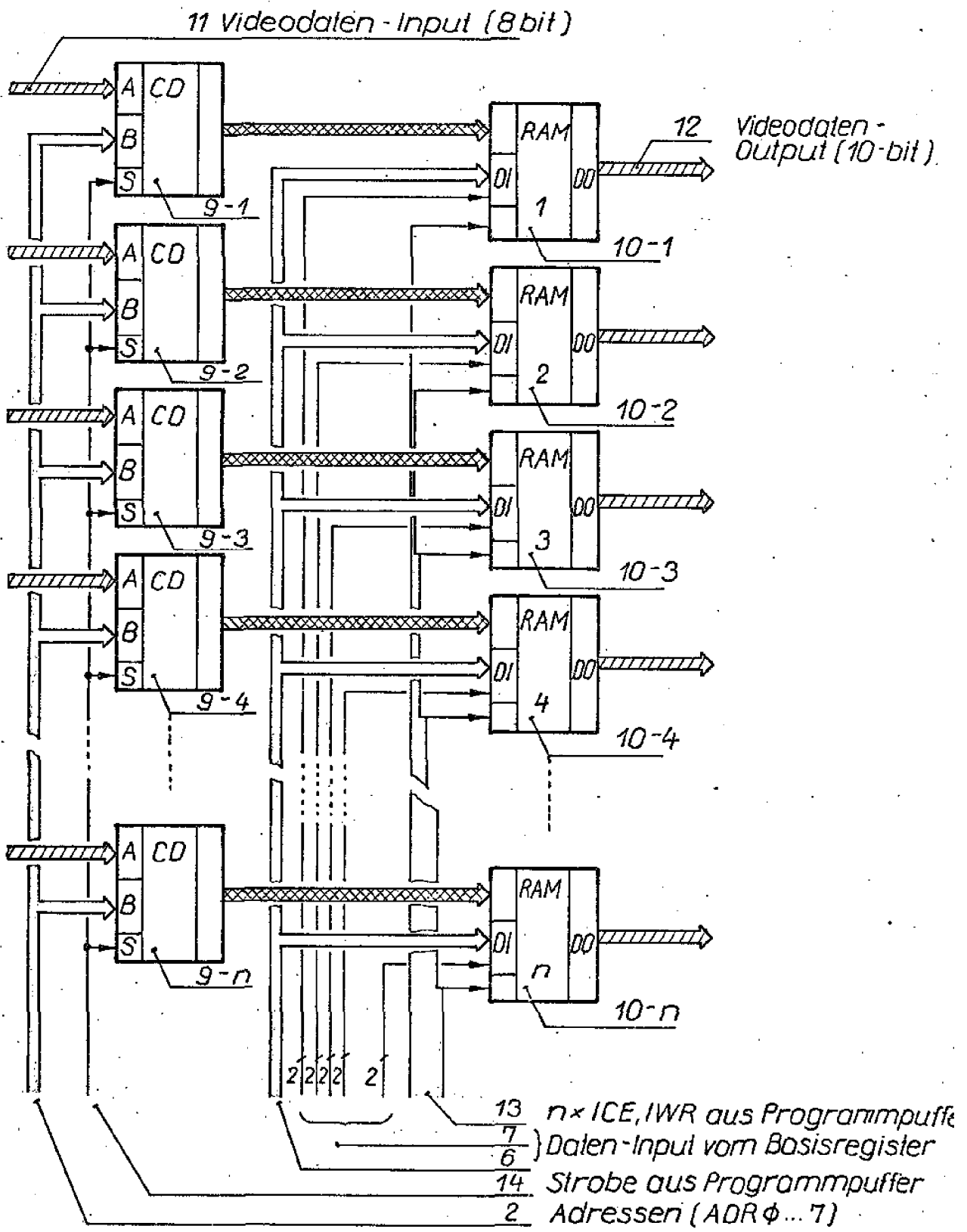


Fig. 2
Anordnung des Videotraktes