



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2019년10월01일  
 (11) 등록번호 10-2000271  
 (24) 등록일자 2019년07월09일

(51) 국제특허분류(Int. Cl.)  
 H01L 33/02 (2010.01) H01L 33/00 (2010.01)  
 H01L 33/14 (2010.01) H01L 33/42 (2010.01)  
 H01L 33/44 (2010.01)  
 (52) CPC특허분류  
 H01L 33/02 (2013.01)  
 H01L 33/0008 (2013.01)  
 (21) 출원번호 10-2017-0050340  
 (22) 출원일자 2017년04월19일  
 심사청구일자 2017년04월19일  
 (65) 공개번호 10-2018-0117352  
 (43) 공개일자 2018년10월29일  
 (56) 선행기술조사문헌  
 KR1020150019820 A\*  
 (뒷면에 계속)  
 전체 청구항 수 : 총 2 항

(73) 특허권자  
 전북대학교산학협력단  
 전라북도 전주시 덕진구 백제대로 567 (덕진동1가)  
 (72) 발명자  
 김현수  
 전라북도 전주시 완산구 여울로 161, 106동 1404호(서신동, 서신 이편한세상)  
 백민경  
 전라북도 전주시 완산구 온고을로 119-4, 102동 413호(서신동)  
 오문식  
 전라북도 군산시 삼화길 25 (문화동)  
 (74) 대리인  
 특허법인이룸리온

심사관 : 윤난영

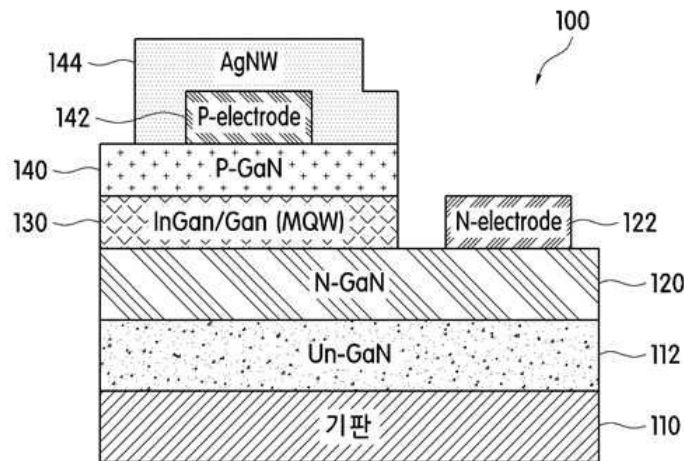
(54) 발명의 명칭 **질화갈륨 계열 발광 다이오드의 제조방법 및 이로부터 제조된 질화갈륨 계열 발광 다이오드**

**(57) 요약**

본 발명은 전류 밀집 현상을 개선하여 높은 전류 퍼짐 효과를 가져 소자 면적 대비 현저히 우수한 광 추출로 인하여 우수한 발광 효율을 가지는 질화갈륨 계열 발광 다이오드의 제조방법 및 이로부터 제조된 질화갈륨 계열 발광 다이오드를 제공한다.

또한, 본 발명은 저저항, 고투과도 특성 및 현저히 향상된 광 효율을 가지며, 수직 발광효율의 극대화를 통해 다양한 LED 조명 산업분야에 적극적으로 활용될 수 있는 고투과도/고효율/고출력의 질화갈륨 계열 발광 다이오드의 제조방법 및 이로부터 제조된 질화갈륨 계열 발광 다이오드를 제공한다.

**대표도 - 도1**



(52) CPC특허분류

H01L 33/005 (2013.01)  
 H01L 33/0075 (2013.01)  
 H01L 33/14 (2013.01)  
 H01L 33/42 (2013.01)  
 H01L 33/44 (2013.01)  
 H01L 2924/12041 (2013.01)  
 H01L 2933/0016 (2013.01)  
 H01L 2933/0025 (2013.01)

(56) 선행기술조사문헌

KR1020110115795 A\*  
 KR1020120101324 A\*  
 KR101528098 B1  
 KR1020160109815 A\*  
 \*는 심사관에 의하여 인용된 문헌

이 발명을 지원한 국가연구개발사업

과제고유번호 1503002038  
 부처명 산업통상자원부  
 연구관리전문기관 한국산업기술진흥원  
 연구사업명 수송기기 특화조명 핵심기술개발 전문인력양성 사업  
 연구과제명 수송기기특화조명용 LED융합부품소재 핵심기술개발 전문인력양성  
 기 여 율 1/2  
 주관기관 전북대학교 산학협력단  
 연구기간 2016.03.01 ~ 2017.02.28

이 발명을 지원한 국가연구개발사업

과제고유번호 2014R1A1A1A05007455  
 부처명 한국연구재단  
 연구관리전문기관 한국연구재단  
 연구사업명 신진연구지원사업(후속지원)  
 연구과제명 고신뢰도 수직형 질화갈륨 발광다이오드 제조 및 특성평가 연구  
 기 여 율 1/2  
 주관기관 전북대학교 산학협력단  
 연구기간 2016.05.01 ~ 2017.04.30

---

**명세서**

**청구범위**

**청구항 1**

삭제

**청구항 2**

삭제

**청구항 3**

삭제

**청구항 4**

삭제

**청구항 5**

질화갈륨(GaN) 계열 P형 반도체 상에 투명전극이 형성된 질화갈륨 계열 발광 다이오드 제조방법에 있어서, 상기 P형 반도체 상에 In 계열 투명전극 물질을 수직 발광 효율을 향상시키기 위하여 40 ~ 50° 기울기 조건으로 전자 빔 빔각 증착(oblique-angle deposition)하여 투명 전극을 형성하는 단계;

상기 P형 반도체 및 투명전극을 400 ~ 700°C 및 질소(N<sub>2</sub>) 분위기 하에서 열처리(Rapid Thermal Annealing)하는 단계; 및

상기 투명전극의 전류 밀집(current crowding) 현상을 개선하기 위하여 상기 P형 반도체 상에 Ag 나노와이어 디스퍼전을 코팅하여 Ag 나노 와이어를 상기 P형 반도체 상에만 선택적으로 형성시키는 단계;를 포함하되,

상기 Ag 나노 와이어를 포함하는 상기 투명전극은 80 내지 150nm 두께로 형성하고, 상기 Ag 나노와이어 디스퍼전을 코팅한 후에는 열처리를 하지 않으며, 제조된 상기 질화갈륨 계열 발광 다이오드의 전류퍼짐길이는 3.0V에서 500 ~ 600 μm인 것을 특징으로 하는 질화갈륨 계열 발광 다이오드의 제조방법.

**청구항 6**

삭제

**청구항 7**

삭제

**청구항 8**

삭제

**청구항 9**

제5항에 있어서,

상기 빔각 증착의 그림자 효과에 의하여 상기 P형 반도체와 상기 투명 전극 사이의 계면에 다공성 미세구조가 형성되는 것을 특징으로 하는 질화갈륨 계열 발광 다이오드의 제조방법.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 질화갈륨 계열 발광 다이오드의 제조방법 및 이로부터 제조된 질화갈륨 계열 발광 다이오드에 관한 것으로, 보다 상세하게는 고투과도, 고효율, 고풍출력의 수직 발광효율을 가지는 질화갈륨 계열 발광 다이오드의 제조방법 및 이로부터 제조된 질화갈륨 계열 발광 다이오드에 관한 것이다.

**배경 기술**

[0003] 고효율/고출력을 갖는 발광 다이오드를 제작하기 위하여 수평형 질화갈륨계 발광 다이오드에 대한 광범위한 연구가 진행되고 있다. 특히, 이러한 발광 다이오드에 관한 가장 큰 이슈는 P형 GaN에 접촉시키는 물질에 대한 투명전극으로서의 활용도이며, 이러한 투명전극에 대한 전류퍼짐(current spreading) 효과, 낮은 접촉저항, 높은 광투과도 획득은 반드시 해결해야 할 중요한 과제로 인식되고 있다.

[0004] 이와 관련하여, P형 질화갈륨(p-GaN)의 경우 니켈/금(Ni/Au)의 금속 박막이 오믹 접촉을 위한 금속 박막 구조로 널리 사용되고 있으며 최근, Ni/Pt/Au, Pt/Ni/Au, Pd/Au 등과 같이 다양한 형태의 오믹 접촉 금속 시스템이 개발되고 있다.

[0005] 대한민국 등록 특허 제2001-0002265호에서도 Al2O3(ITO), 니켈/금(Ni/Au) 계의 물질 등을 활용하여 투명전극을 형성함으로써 저저항/고투과도 특성 및 고효율 특성을 갖는 발광 다이오드를 제조하려는 시도가 이루어진 바 있다.

[0006] 그러나, 상기 투명전극용 물질들은 1) 전류밀집(current crowding) 효과로 인하여 소자면적 대비 광추출이 낮으며, 2) 특히, 200~400 nm 사이의 자외선 영역에서 급격한 광흡수로 인하여 투과도 특성이 저하되므로 낮은 파장(deep-UV)의 영역에서는 매우 취약한 단점이 있었다. 또한, 3) P형 질화갈륨(p-GaN) 오믹 접촉 형성시에 사용되는 분위기 가스인 암모니아(NH3)의 수소(H)가 P형 도펀트인 Mg와 결합하여 전기적으로 절연특성을 보이는 Mg-H 결합체(complex)를 형성하여 낮은 실효 캐리어 농도(effective carrier concentration)와 높은 표면 저항 값을 갖게 되어 양질의 오믹 접촉을 형성하기 곤란할 뿐만 아니라, 실제 광소자에서 낮은 캐리어(hole) 주입 때문에 고품위 광소자를 제작하기가 곤란한 문제점이 있었다.

**발명의 내용**

**해결하려는 과제**

[0008] 본 발명은 상술한 문제점을 해결하기 위하여 안출된 것으로, 본 발명이 해결하려는 과제는 고투과도, 고효율, 고풍출력의 수직 발광효율을 가짐과 동시에 전류 퍼짐(current spreading) 효과, 낮은 접촉 저항, 낮은 면 저항을 만족하여 다양한 LED 분야에 활용될 수 있는 질화갈륨 계열 발광 다이오드의 제조방법 및 이로부터 제조된 질화갈륨 계열 발광 다이오드를 제공하는 것이다.

[0009] 이하 본 발명에서 사용되는 용어에 대해 설명한다.

[0010] E-ITO는 빗각 증착되지 않고 전자 빔 증발기(e-beam evaporator)를 이용하여 증착된 ITO층을 의미한다.

[0011] OAD-ITO는 빗각 증착층으로, 구체적으로는 빗각 증착(Oblique-angle deposition)된 ITO층을 의미한다.

**과제의 해결 수단**

[0013] 상술한 과제를 해결하기 위하여 본 발명은 질화갈륨(GaN) 계열 P형 반도체 상에 투명전극이 형성된 질화갈륨 계열 발광 다이오드 제조방법에 있어서, 상기 P형 반도체 상에 In 계열 투명전극 물질을 수직 발광 효율을 향상시키기 위하여 전자 빔 빗각 증착(oblique-angle deposition)하여 투명 전극을 형성하는 단계;를 포함하고, 상기 투명전극은 전류 밀집(current crowding) 현상을 개선하기 위하여 Ag 나노 와이어를 포함하여 형성되는 것을 특징으로 하는 질화갈륨 계열 발광 다이오드의 제조방법을 제공한다.

[0014] 본 발명의 바람직한 일실시예에 따르면 상기 In 계열 투명전극 물질은 ITO(Indium Tin Oxide), ZITO(Zinc-doped Indium Tin Oxide) 및 ZIO(Zinc Indium Oxide), GIO(Gallium Indium Oxide)으로 이루어진 군으로부터 선택되는 어느 하나 이상을 포함할 수 있다.

[0015] 본 발명의 바람직한 다른 일실시예에 따르면 상기 투명전극의 두께가 50 ~ 150nm일 수 있다.

[0016] 본 발명의 바람직한 또 다른 일실시예에 따르면 상기 질화갈륨 계열 발광 다이오드의 전류퍼짐길이가 3.0V에서

500 ~ 600  $\mu\text{m}$ 일 수 있다.

[0017] 또한, 본 발명은 질화갈륨(GaN) 계열 P형 반도체 상에 투명전극이 형성된 질화갈륨 계열 발광 다이오드 제조방법에 있어서, 상기 P형 반도체 상에 In 계열 투명전극 물질을 수직 발광 효율을 향상시키기 위하여 전자 빔 빔 각 증착(oblique-angle deposition)하여 투명 전극을 형성하는 단계;를 포함하고, 상기 투명전극은 전류 밀집(current crowding) 현상을 개선하기 위하여 Ag 나노 와이어를 포함하여 형성되는 것을 특징으로 하는 질화갈륨 계열 발광 다이오드의 제조방법을 제공한다.

[0018] 본 발명의 바람직한 일실시예에 따르면 상기 빔 각 증착을 수행한 후에, P형 반도체 상에만 선택적으로 Ag 나노 와이어 디스퍼전을 코팅하여 투명전극을 형성할 수 있다.

[0019] 본 발명의 바람직한 다른 일실시예에 따르면 상기 빔 각 증착을 수행한 후 Ag 나노와이어 디스퍼전을 코팅하기 전에, 반도체와 상기 투명 전극을 질소( $\text{N}_2$ ) 분위기 하에서 열처리(Rapid Thermal Annealing) 하는 단계;를 더 포함하되, 상기 Ag 나노와이어 디스퍼전을 코팅한 후에는 열처리를 하지 않을 수 있다.

[0020] 본 발명의 바람직한 또 다른 일실시예에 따르면 상기 빔 각 증착은  $40 \sim 50^\circ$  기울기 조건을 만족할 수 있다.

[0021] 본 발명의 바람직한 또 다른 일실시예에 따르면 상기 빔 각 증착의 그림자 효과에 의하여 상기 P형 반도체와 상기 투명 전극 사이의 계면에 다공성 미세구조가 형성될 수 있다.

### 발명의 효과

[0023] 본 발명은 전류 밀집 현상을 개선하여 높은 전류 퍼짐 효과를 가져 소자 면적 대비 현저히 우수한 광 추출로 인하여 우수한 발광 효율을 가지는 질화갈륨 계열 발광 다이오드의 제조방법 및 이로부터 제조된 질화갈륨 계열 발광 다이오드를 제공한다.

[0024] 또한, 본 발명은 저저항, 고투과도 특성 및 현저히 향상된 광 효율을 가지며, 수직 발광효율의 극대화를 통해 다양한 LED 조명 산업분야에 적극적으로 활용될 수 있는 고투과도/고효율/고출력의 질화갈륨 계열 발광 다이오드의 제조방법 및 이로부터 제조된 질화갈륨 계열 발광 다이오드를 제공한다.

### 도면의 간단한 설명

[0026] 도 1은 본 발명의 바람직한 일실시예에 따른 질화갈륨 계열 발광 다이오드의 구조도이다.

도 2는 본 발명의 바람직한 일실시예에 따른 투명전극의 (a) 광학 투과율 스펙트럼(Optical specular transmittance spectra) (b) 광 투과율-면 저항 그래프 (c) 사진이다.

도 3은 본 발명의 바람직한 일실시예에 따른 투명전극의 (a) 전류-전압 그래프 (b)  $p_{sc}\text{-}V$ ,  $p_{sc}\text{-}J$  그래프이다.

도 4는 본 발명의 바람직한 일실시예에 따른 질화갈륨 계열 발광 다이오드를 포함하는 LED의 (a) 전류-전압 그래프 및 광학 현미경 이미지 (b) 광 출력 전력-전류 그래프 및 EL 이미지 (c) EL 스펙트럼이다.

도 5는 본 발명의 바람직한 일실시예에 따른 질화갈륨 계열 발광 다이오드의 전압-전류퍼짐길이 그래프이다.

도 6은 본 발명의 바람직한 일실시예에 따른 (a) 전자빔 증착기의 개략도 (b) 투명전극의 구조도 (c) 투명전극의 SEM 이미지 (d) Ag 나노와이어층의 SEM 평면도이다.

### 발명을 실시하기 위한 구체적인 내용

[0027] 이하, 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.

[0028] 상술한 바와 같이 종래의 P형 질화갈륨(p-GaN)의 경우 전류밀집(current crowding) 효과로 인하여 소자면적 대비 광추출이 낮으며, 특히, 200~400 nm 사이의 자외선 영역에서 급격한 광흡수로 인하여 투과도 특성이 저하되므로 낮은 파장(deep-UV)의 영역에서는 매우 취약한 단점이 있었다. 또한, P형 질화갈륨(p-GaN) 오믹 접촉 형성 시에 사용되는 분위기 가스인 암모니아( $\text{NH}_3$ )의 수소(H)가 P형 도펀트인 Mg와 결합하여 전기적으로 절연특성을 보이는 Mg-H 결합체(complex)를 형성하여 낮은 실효 캐리어 농도(effective carrier concentration)와 높은 표면 저항 값을 갖게 되어 양질의 오믹 접촉을 형성하기 곤란할 뿐만 아니라, 실제 광소자에서 낮은 캐리어(hole) 주입 때문에 고품위 광소자를 제작하기가 곤란하였다.

- [0029] 이에 본 발명의 질화갈륨(GaN) 계열 P형 반도체 상에 투명전극이 형성된 질화갈륨 계열 발광 다이오드에 있어서, 상기 투명전극은 In 계열 투명전극 물질을 포함하는 빗각 증착 층; 및 상기 빗각 증착층의 모든 외부 접촉면에 코팅되어 있는 Ag 나노와이어 층;을 포함하는 것을 특징으로 하는 질화갈륨 계열 발광 다이오드를 제공한다.
- [0030] 이를 통해 전류 밀집 현상을 개선하여 높은 전류 퍼짐 효과를 가져 소자 면적 대비 현저히 우수한 광 추출로 인하여 우수한 발광 효율을 가질 수 있다. 또한, 수직 발광효율의 극대화를 통해 저저항, 고투과도, 고효율, 고풍력의 발광 특성 가져 다양한 LED 조명 산업분야에 적극적으로 활용될 수 있는 장점이 있다.
- [0031] 구체적으로 도 1은 본 발명의 바람직한 일실시예에 따른 질화갈륨 계열 발광 다이오드의 구조도이다. 상기 도 1을 살펴보면, 본 발명의 질화갈륨 계열 발광 다이오드(100)는 기판(110), 기판(110) 상에 형성되는 반도체 발광 구조물을 포함한다.
- [0032] 먼저, 상기 기판(110)은 투명 재질로 발광 다이오드 분야에서 통상적으로 사용되는 재질의 기판을 사용할 수 있고, 바람직하게는 실리콘(Si) 기판 혹은 사파이어(Al<sub>2</sub>O<sub>3</sub>) 기판일 수 있다. 상기 기판(110)의 두께는 바람직하게는 200 ~ 600 μm일 수 있고, 보다 바람직하게는 300 ~ 500 μm일 수 있다. 또한, 기판(110)은 블루 파장 영역의 웨이퍼(wafer) 구조를 가질 수 있다.
- [0033] 본 발명의 발광 다이오드는 상기 기판(110) 상에 적층되는 N형 반도체층(120), N형 반도체층(120) 상에 적층되는 활성층(130), 및 활성층(130) 상에 적층되는 P형 반도체층(140)을 포함할 수 있다
- [0034] 상기 N형 반도체층(120)은 5 μm 두께 이하, 바람직하게는 3 μm의 N형 질화갈륨(n-GaN) 계열일 수 있다. 또한, 상기 N형 반도체층(120)은 제1부분(R1)과 제2부분(R2)으로 구획될 수 있다. 활성층(130)은 제1부분(R1) 상에만 형성되고, 제2부분(R2) 상에는 후술할 제2전극(142)이 형성된다. 상기 활성층(130)은 In<sub>x</sub>Ga<sub>1-x</sub>N (0 ≤ x < 1)인 질화갈륨(GaN) 계열의 -V족 질화물 반도체층일 수 있다. 또한, 활성층(130)은 가령 MQW(GaN/InGaN) 혹은 MQW(GaN/AlGaN)의 다중양자우물(multi-quantum well: MQW)로 구성될 수 있다. 다중양자우물(MQW)은 바람직하게는 50 ~ 150nm의 두께로 형성될 수 있으며, 보다 바람직하게는 70 ~ 120nm 두께로 형성될 수 있다.
- [0035] 상기 P형 반도체층(140)은 바람직하게는 20 ~ 60nm 두께, 보다 바람직하게는 30 ~ 50nm 두께의 P형 질화갈륨(p-GaN) 또는 p-GaN/AlGaN 계열일 수 있다.
- [0036] 또한, 상기 기판(110) 상에는 제1버퍼층(112)이 더 형성되고, 상기 제1버퍼층(112)은 5 μm 두께 이하, 바람직하게는 3 μm 두께 이하의 언-도핑 질화갈륨(un-GaN) 계열일 수 있다.
- [0037] 또한, 상기 활성층(130) 상에 전자 장벽층이 더 형성될 수도 있다. 상기 전자 장벽층은 외부로부터 주입되는 캐리어의 오버플로 현상을 억제하고, 캐리어의 주입 효율을 향상시키기 위하여 활성층(130)의 상부에 더 삽입될 수 있는 것이다. 상기 전자 장벽층은 20 ~ 60nm 두께, 바람직하게는 30 ~ 50nm 두께의 AlGaN 계열일 수 있다.
- [0038] 한편, N형 반도체층(120) 상에는 이와 접촉되는 N-전극(122)이 적층된다. N-전극(122)은 Ti/Al(2 ~ 8/2 ~ 8nm)과 같은 투명 도전성 물질을 포함할 수 있다.
- [0039] 또한, P형 반도체층(140) 상에 이와 접촉되는 P-전극(142)이 적층된다. P-전극(142)은 니켈/금(Ni/Au)(20 ~ 40/60 ~ 100nm)와 같은 투명 도전성 물질을 포함할 수 있다.
- [0040] 이와 같은 N-전극(122)과 P-전극(142) 사이에 소정의 전압이 인가되면, 전자 주입층의 N형 질화갈륨(n-GaN)과 전공 주입층의 P형 질화갈륨(p-GaN)으로부터 각각 발생하는 전자(electrons)와 정공(holes)이 활성층(130)으로 주입됨으로써, MQW(GaN/InGaN)이 발광할 수 있다.
- [0041] 한편, 본 발명 질화갈륨 계열 발광 다이오드에 포함되는 투명전극은, 도 1을 참조하면 P-전극(142) 및 Ag 나노와이어층(144)을 통칭하여 의미한다. 상기 투명전극은 In 계열 투명전극 물질을 포함하는 빗각 증착층; 및 상기 빗각 증착층의 모든 외부 접촉면에 코팅되어 있는 Ag 나노와이어층;을 포함한다.
- [0042] 먼저, 상기 빗각 증착층은 빗각 증착하여 형성된 P-전극(142)을 의미하며, In 계열 투명전극 물질로 빗각 증착층을 형성함으로써 높은 광출력, 고효율을 갖는 발광 다이오드를 얻을 수 있다.
- [0043] 본 발명의 바람직한 일실시예에 따르면 상기 In 계열 투명전극 물질은 ITO(Indium Tin Oxide), ZITO(Zinc-doped Indium Tin Oxide), ZIO(Zinc Indium Oxide) 및 GIO(Gallium Indium Oxide)로 이루어진 군으로부터 선택되는 어느 하나 이상을 포함할 수 있으며, 보다 바람직하게는 ITO일 수 있다. 이러한 물질을 포함하는 경우, 현저히 향상된 90% 이상의 광 투과도를 나타내며, 저저항, 고투과도 특성을 가지므로 수직 발광효율을 극대화 하

여 실질적인 광추출 구조로서의 효과를 기대할 수 있다.

- [0044] 다음으로, Ag 나노와이어층(144)은 상기 빗각 증착층(142)의 외부 접촉면에 코팅되어 형성된다. 이 때 빗각 증착층의 외부 접촉면이란, 도 1을 참조하면, 빗각 증착층인 P-전극이 반도체 발광 구조물과 접하고 있는 면을 제외한 면들을 의미하며, 바람직하게는 상기 Ag 나노와이어층(144)이 빗각 증착층을 완전히 감싸고 있는 형태로 코팅됨을 의미한다. 이를 통해서, 전류 밀집 효과로 인한 소자 면적 대비 광 추출 효율이 낮은 문제점을 개선할 수 있어 우수한 전류 퍼짐 효과를 기대할 수 있다.
- [0045] 본 발명의 바람직한 일실시예에 따르면 빗각 증착층(142) 및 Ag 나노와이어층(144)을 포함하는 상기 투명전극의 두께는 50 ~ 150nm일 수 있고, 80 ~ 120nm 일 수 있다. 만일 상기 투명전극의 두께가 50nm 미만인 경우 (투명 전극의 두께가 얇은 경우에는 투과도는 좋아지지만 얇은 두께로 인하여 면저항이 커져 전류가 잘 흐르지 못하는 현상이 발생할 수 있고, 150nm 초과인 경우 면저항의 값이 낮아 전류는 잘 흐르지만 투과도가 떨어져 투명전극으로서의 역할을 못하게 되는 문제점이 발생할 수 있다.
- [0046] 상술한 바와 같이 본 발명의 질화갈륨 계열 발광 다이오드는 빗각 증착층 및 Ag 나노와이어층을 모두 포함하여 야만 10 ~ 30  $\Omega/\text{sq}$ 의 현저히 낮은 면 저항,  $1.0 \sim 5.0 \times 10^{-2} \Omega \cdot \text{cm}^2$ 의 낮은 접촉 저항을 가질 수 있으며, 400 ~ 500nm에서 85%이상, 바람직하게는 90% 이상의 우수한 광 투과율을 제공할 수 있으므로 가시광선 영역뿐만 아니라 낮은 파장(deep-UV)의 영역에서도 우수한 광 투과율을 제공한다. 또한, 3 ~ 4.5V에서 최대 71~535  $\mu\text{m}$ 의 전류 퍼짐 길이를 가짐으로써 넓은 면적의 소자에서 전류밀집(current crowding) 현상을 효과적으로 방지할 수 있다.
- [0047] 구체적으로, 도 2는 본 발명의 바람직한 일실시예에 따른 투명전극의 (a) 광학 투과율 스펙트럼(Optical specular transmittance spectra) (b) 광 투과율-면 저항 그래프 (c) 사진이다. 상기 도면 (a)를 살펴보면, 빗각 증착된 ITO 층(OAD-ITO)의 경우 빗각 증착되지 않은 ITO층(E-ITO)에 비하여 광학 투과율이 현저히 우수함을 알 수 있다. 뿐만 아니라, Ag 나노와이어층을 더 포함하는 경우(OAD-ITO/AgNW)에도 광학 투과율이 크게 저하되지 않아 여전히 빗각 증착되지 않은 ITO층에 비하여 광학 투과율이 우수함을 알 수 있다. 다음으로, 도 (b)를 살펴보면, 빗각 증착된 ITO 층(OAD-ITO)은 광 투과율(T)가 100%이나 면 저항 값이 54.2  $\Omega/\text{sq}$ 로 높게 나타난다. 그러나 Ag 나노와이어층을 더 포함하는 경우(OAD-ITO/AgNW, 100nm두께)에는 광 투과율(T)이 93%로 우수하게 나타나면서도 면 저항 값이 18.9/sq에 불과하다. 이를 통해 본 발명의 발광 다이오드는 고투과율과 저저항을 모두 만족하는 효과가 있음을 알 수 있다. 반면, E-ITO의 경우 광 투과율 및 면 저항 값이 각각 98.3/89/85% 과 63.6/30.3/12.7/sq으로 나타나 광 투과율이 우수하면 면 저항 값이 높아지고, 면 저항 값이 낮아지면 광 투과율이 90% 이하로 저하되어 고투과율과 저저항을 만족하기가 어려움을 확인할 수 있다.
- [0048] 또한, 도 3은 본 발명의 바람직한 일실시예에 따른 투명전극의 (a) 전류-전압 그래프 (b)  $\rho_{sc}\text{-}V$ ,  $\rho_{sc}\text{-}J$  그래프이다. 상기 도면을 통해서 본 발명에 따른 빗각 증착된 ITO층(OAD-ITO)의 경우 면 저항 및 접촉 저항이 현저히 낮게 나타남을 알 수 있다.
- [0049] 또한, 도 4는 본 발명의 바람직한 일실시예에 따른 질화갈륨 계열 발광 다이오드를 포함하는 LED의 (a) 전류-전압 그래프 및 광학 현미경 이미지 (b) 광 출력 전력-전류 그래프 및 EL 이미지 (c) EL 스펙트럼이다. 상기 도 (a)를 통해서 메사 크기(mesa size) 100, 300, 400 $\mu\text{m}$  LED의 경우 LED의 메사 크기가 커질수록 전류-전압 그래프의 기울기가 급격해짐을 통해, 저항이 더 커짐을 알 수 있다. 다음으로, 도 (b)의 EL 이미지를 통해 8mA에서 LED의 밝기가 6%, 17% 향상되었음을 알 수 있고, 이를 통해 전류 퍼짐 효과가 향상되었음을 확인할 수 있다. 또한, 도 (c)를 통해서 메사 크기가 향상될수록 광학적, 전기적 특성이 향상됨을 알 수 있다.
- [0050] 만일 상기 질화갈륨 계열 발광 다이오드가 Ag 나노와이어층은 포함하지 않고 빗각 증착층만 포함하는 경우에는 상기의 우수한 전류 퍼짐 효과를 기대할 수 없게 되고, 빗각 증착층은 포함하지 않고 Ag 나노와이어층만을 포함하는 경우에는 저저항, 고투과도 특성 및 수직 발광의 극대화 효과를 기대할 수 없게 된다.
- [0051] 한편, 본 발명의 발광 다이오드의 전류퍼짐 효과가 우수하여 소자 면적 대비 현저히 우수한 광 추출로 인해 우수한 발광 효율을 가지기 위해서는 전류퍼짐길이가 3.0V에서 500 ~ 600  $\mu\text{m}$ 인 것이 바람직하다.
- [0052] 구체적으로 도 5는 본 발명의 바람직한 일실시예에 따른 질화갈륨 계열 발광 다이오드의 전압-전류퍼짐길이 그래프이다. 상기 도면을 통해 알 수 있듯이, 3.0V에서 본 발명의 다이오드는 500  $\mu\text{m}$  이상의 전류퍼짐길이를 가져 현저히 우수한 전류퍼짐 효과를 가짐을 알 수 있다. 또한, 3.2V의 다소 향상된 전압에서도 여전히 200  $\mu\text{m}$  이상의 전류퍼짐길이를 가짐을 통해서 본 발명의 다이오드가 우수한 발광 효율을 가짐을 알 수 있다.

- [0053] 본 발명은 전류 밀집 현상을 개선하여 높은 전류 퍼짐 효과를 가져 소자 면적 대비 현저히 우수한 광 추출로 인하여 우수한 발광 효율을 가지는 질화갈륨 계열 발광 다이오드의 제조방법 및 이로부터 제조된 질화갈륨 계열 발광 다이오드를 제공한다.
- [0054] 또한, 본 발명은 저저항, 고투과도 특성 및 현저히 향상된 광 효율을 가지며, 수직 발광효율의 극대화를 통해 다양한 LED 조명 산업분야에 적극적으로 활용될 수 있는 고투과도/고효율/고출력의 질화갈륨 계열 발광 다이오드의 제조방법 및 이로부터 제조된 질화갈륨 계열 발광 다이오드를 제공한다.
- [0055] 또한, 본 발명은 질화갈륨(GaN) 계열 P형 반도체 상에 투명전극이 형성된 질화갈륨 계열 발광 다이오드 제조방법에 있어서, 상기 P형 반도체 상에 In 계열 투명전극 물질을 수직 발광 효율을 향상시키기 위하여 전자 빔 빗각 증착(oblique-angle deposition)하여 투명 전극을 형성하는 단계;를 포함하고, 상기 투명전극은 전류 밀집(current crowding) 현상을 개선하기 위하여 Ag 나노 와이어를 포함하여 형성되는 것을 특징으로 하는 질화갈륨 계열 발광 다이오드의 제조방법을 제공한다.
- [0056] 이를 통해 간단한 공정만으로 전류 밀집 현상을 개선하여 높은 전류 퍼짐 효과를 가져 소자 면적 대비 현저히 우수한 광 추출로 인하여 우수한 발광 효율을 가지는 질화갈륨 계열 발광 다이오드를 제공할 수 있다. 또한, 수직 발광효율의 극대화를 통해 저저항, 고투과도, 고효율, 고출력의 발광 특성 가져 다양한 LED 조명 산업분야에 적극적으로 활용될 수 있는 질화갈륨 계열 발광 다이오드를 제공할 수 있다.
- [0057] 이하 상술한 내용과 중복되는 내용을 제외하고 상세히 설명한다.
- [0058] 먼저, 질화갈륨(GaN) 계열 P형 반도체 상에 투명전극이 형성된 질화갈륨 계열 발광 다이오드의 투명전극을 형성하는 단계를 제외한 단계를 설명한다.
- [0059] 본 발명의 바람직한 일실시예에 따르면, 상기 도 1을 참조하여 볼 때 기판(110) 상에 순차적으로 도핑되지 않은 질화갈륨(un-GaN) 및 n-도핑된 질화갈륨(n-GaN)을 에피택시 성장시켜 버퍼층(112) 및 N형 반도체층(120)을 형성할 수 있다. 상기 N형 반도체층(120) 상에 GaN 클래딩층과 InGaN 클래딩층을 교차하여 복층(2층 혹은 3층)으로 에피택시 성장시켜, 활성층(130)을 형성할 수 있다. 또한, 상기 N형 반도체층(120) 상에 N-전극(122)을 형성할 수 있다. 상기 P형 반도체층(140) 상에는 빗각 증착층인 P-전극(142)을 형성하며, 상기 빗각 증착층(142) 상에 Ag 나노와이어층(144)을 형성하여 투명전극을 형성하게 된다.
- [0060] 다음으로, 상기 P형 반도체 상에 In 계열 투명전극 물질을 수직 발광 효율을 향상시키기 위하여 전자 빔 빗각 증착(oblique-angle deposition)하여 투명 전극을 형성하는 단계에 대해 설명한다.
- [0061] 이를 통해 수직 발광효율을 극대화하여 실질적으로 광추출 구조의 역할을 하는 투명전극을 형성할 수 있게 되어 10 ~ 30 Ω/sq의 현저히 낮은 면저항,  $1.0 \sim 5.0 \times 10^{-2} \Omega \cdot \text{cm}^2$ 의 낮은 접촉저항을 가질 수 있으며, 400 ~ 500nm에서 85%이상, 바람직하게는 90% 이상의 우수한 광 투과율 및 현저히 향상된 전류 밀집 효과를 가지는 질화갈륨 계열 발광 다이오드를 제공할 수 있는 효과가 있다.
- [0062] 본 발명의 In계열 투명전극 물질을 증착하기 위한 빗각 증착 공정(oblique-angle deposition)을 설명한다. 본 발명의 P형 반도체층(140)과 P-전극(142) 사이에는 오믹 접촉이 형성될 수 있는데, 상기 P형 질화갈륨(p-GaN)과 In계열 투명전극 물질 사이에 오믹 접촉을 형성하기 위하여 P-전극(142) 공정 시 전자 빔 증착기(Ebeam evaporator)를 이용하여 In 계열 투명전극 물질을 빗각 증착 방법(oblique-angle deposition)으로 증착함에 본 발명의 특징이 있다.
- [0063] 이와 같이, In 계열 투명전극 물질을 전자 빔 증착기(E-beam evaporator)를 이용한 빗각 증착 방법(oblique-angle deposition)으로 증착하게 되면, 일반적인 층간 층(layer by layer)으로 증착한 전극보다 낮은 면 저항과 높은 광 투과도를 얻을 수 있다. 구체적으로, 빗각 증착 방법을 수행하는 경우 그림자 효과에 의하여 일부분은 증착이 진행되되, 다른 부분은 빈 공간으로 남게 되어 다공성 미세구조가 형성된다. 이로써 일반적인 증착 방법을 통한 샘플의 표면에서보다 낮은 면 저항을 얻을 수 있게 되며, 후술하는 바와 같이 열처리를 가하는 경우엔 상기 반도체와 상기 투명 전극 사이에 캐리어(carrier)의 이동을 원활하게 하는 패스(path)를 형성할 수 있어 결과적으로 낮은 접촉 저항을 얻을 수 있게 된다.
- [0064] 본 발명의 바람직한 일실시예에 따르면, 상기 빗각 증착은 40 ~ 50° 기울기 조건 하에서 수행될 수 있다. 상기 기울기 범위에서 증착을 수행하는 경우 접촉 저항 값이 낮아지는 효과가 있으며, 낮은 면 저항과 높은 광 투과도를 동시에 만족할 수 있는 효과가 있다.

- [0065] 구체적으로 도 6은 본 발명의 바람직한 일실시예에 따른 (a) 전자빔 증착기의 개략도 (b) 투명전극의 구조도 (c) 투명전극의 SEM 이미지 (d) Ag 나노와이어층의 SEM 평면도이다. 상기 도 (a)를 통해서 빗각 증착이 45°의 기울기 조건에서 수행되는 경우 우수한 광 투과도 및 낮은 면 저항성을 모두 만족하므로 45°가 가장 최적의 기울기임을 알 수 있다. 다음으로, 도 (b)를 통해서 P형 반도체 층(P-GaN) 상에 ITO를 빗각 증착하여 빗각 증착층을 형성하고, Ag 나노와이어 층을 코팅하여 본 발명의 질화갈륨 계열 발광 다이오드를 제조함을 알 수 있다. 상기 도면의 빗각 증착층에서 기울어진 부분에 의해 그림자가 생기는 일면에는 증착이 추가로 진행되지 않게 되어 그림자 효과가 나타남을 확인할 수 있다. 또한, 도 (c) 및 (d)의 SEM 이미지를 통해서 상술한 구조로 본 발명의 고효율 발광 다이오드를 제조할 수 있음을 확인할 수 있다.
- [0066] 본 발명의 바람직한 일실시예에 따르면, 상기 빗각 증착을 수행한 후에, P형 반도체 상에만 선택적으로 Ag 나노와이어 디스퍼전을 코팅하여 투명전극을 형성할 수 있다. 상기 Ag 나노와이어를 분산시킨 디스퍼전은 디스퍼전층 중량에 대하여 Ag 나노와이어 2 ~ 20 중량% 및 용매 80 ~ 98 중량%를 포함하는 것이 바람직할 수 있으며, 상기 용매는 Ag 나노와이어를 분산시켜 디스퍼전을 형성할 수 있는 것이면 제한이 없으나, 바람직하게는 증류수일 수 있다.
- [0067] 한편, 상기 빗각 증착을 수행한 후에 반도체와 상기 투명 전극을 질소(N<sub>2</sub>) 분위기 하에서 열처리(Rapid Thermal Annealing) 하는 단계;를 더 포함하되, 상기 Ag 나노와이어 디스퍼전을 코팅한 후에는 열처리를 하지 않는 것이 바람직할 수 있다.
- [0068] 상기 열처리를 통해 반도체와 금속 전극 간에 양질의 오믹 접촉이 가능하며, P형 반도체층(140)과 P-전극(142) 사이에 패스(path)를 형성함으로써 접촉 저항을 효과적으로 낮출 수 있을 뿐만 아니라, 광 특성 면에서도 높은 투과율을 얻을 수 있는 장점이 있다. 구체적으로, 빗각 증착을 통해 형성된 다기공이 확대되고, 상기 다 기공은 상기 반도체와 상기 전극 사이에 캐리어의 이동을 원활하게 하는 패스를 형성할 수 있게 되는 것이다.
- [0069] 본 발명의 바람직한 일실시예에 따르면, 상기 열처리는 400 ~ 700°C 조건에서 30 ~ 90초간 수행될 수 있다. 보다 바람직하게는 500 ~ 600°C 조건에서 40 ~ 80초간 수행될 수 있다. 만일 상기 열처리가 400°C 미만의 조건에서 40초 미만의 시간 동안 수행되는 경우 ITO 물질 내의 이온 결합 및 산소 결합의 불충분으로 인한 p형 질화갈륨에서의 오믹 형성 및 면저항의 증가로 인해 발광다이오드 제작 시 전류밀집현상이 발생할 수 있다. 또한 만일 열처리가 700°C 초과 조건에서 80초 초과의 시간동안 수행되는 경우 과도한 온도의 증가로 인한 산소 결합(oxygen vacancy) 발생으로 발광다이오드 제작 시 역방향으로의 누설 전류가 발생할 수 있다.
- [0070] 결국, 본 발명의 질화갈륨 계열 발광 다이오드의 제조방법 및 이로부터 제조된 질화갈륨 계열 발광 다이오드는 In 계열 투명전극 물질을 이용하여 빗각 증착층을 형성하고, Ag 나노와이어층을 더 포함하는 투명전극을 통해 전류 밀집 현상을 개선하여 높은 전류 퍼짐 효과를 가진다. 또한, 소자 면적 대비 현저히 우수한 광 추출로 인하여 우수한 발광 효율을 가지며, 수직 발광효율의 극대화를 통해 다양한 LED 조명 산업분야에 적극적으로 활용될 수 있다.
- [0071] **실시예 1. 100nm 두께의 OAD-ITO 층을 포함하는 발광 다이오드의 제조.**
- [0072] P형 반도체층 상에 100nm 두께의 ITO층을 빗각 증착하였으며, 이 때 기판의 경사각 $\theta$ 는 45°로 수행하였다. 상기 증착을 수행한 후 N<sub>2</sub> 분위기 하에서, 550°C 온도 조건으로 1분간 급속 열처리를 수행하여 투명전극(P-전극)을 제조하였다. 또한, N-전극으로는 Ti/Al/Ni/Ag(30/70/30/70nm)을 증착하였다. 증착 후, 열처리를 N<sub>2</sub> 분위기에서 550 ° 온도 조건으로 1분 동안 수행하여 N형 오믹 접촉을 형성하였다. 그 후 Ti/Au 프루빙 패드(probing pad)를 N-전극 및 P-전극 상에 증착하고, Ag 나노와이어층을 70nm 두께로 코팅하였다. 코팅된 Ag 나노와이어층을 10분 동안 교반하여 40초 동안 800rpm으로 스프코팅된 상단 층으로부터 분리하고 실온에서 건조하였다. 다음으로 용액을 벗겨내어 질화갈륨 계열 발광 다이오드를 제조하였다.
- [0073] **비교예 1. 100nm 두께의 E-ITO층을 포함하는 발광 다이오드의 제조**
- [0074] ITO 층을 빗각 증착하지 않고 일반적인 전자 빔 증착을 통해 증착하였으며, Ag 나노와이어층을 코팅하지 않는 것을 제외하고는 실시예 1과 동일한 방법으로 실시하였다.
- [0075] **비교예 2. 200nm 두께의 E-ITO층을 포함하는 발광 다이오드의 제조**
- [0076] 200nm 두께의 E-ITO층을 포함하는 발광 다이오드의 제조한 것을 제외하고는 비교예 1과 동일한 방법으로 실시하였다.

[0077] **비교예 3. 300nm 두께의 E-ITO층을 포함하는 발광 다이오드**

[0078] 300nm 두께의 E-ITO층을 포함하는 발광 다이오드의 제조한 것을 제외하고는 비교예 1과 동일한 방법으로 실시하였다.

[0079] **실험예 1. 면 저항, 접촉 저항, 광 투과율의 측정**

[0080] 실시예 1 및 비교예 1을 통해 제조한 발광 다이오드의 면 저항, 접촉 저항 및 광 투과율을 측정하여 하기 표 1에 나타내었다.

[0081] **표 1**

	면 저항 ( $\Omega/\text{sq}$ )	접촉 저항 ( $\Omega\text{-cm}^2$ )	광 투과율(%)
실시예 1	54.2	$2.07 \times 10^{-4}$	93
비교예 1	63.6	$3.86 \times 10^{-4}$	98.4
비교예 2	30.3	-	89
비교예 3	12.7	-	85

[0082]

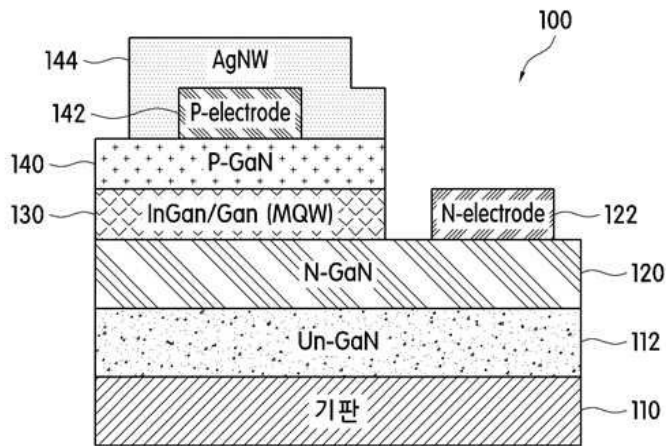
[0083] 상기 표 1을 통해서, 실시예 1의 발광 다이오드는 현저히 낮은 면 저항 및 접촉 저항을 가짐에도 불구하고 현저히 우수한 93%의 광 투과율을 가짐을 알 수 있습니다. 반면에, 비교예 1의 경우 광 투과율은 98.3%로 실시예 1보다 다소 우수하게 나타나나 면 저항 값이 63.6  $\Omega/\text{sq}$ 로 지나치게 높은 값을 가져 발광 다이오드의 효율이 실시예 1보다 떨어짐을 알 수 있다. 또한, 비교예 3의 경우 면 저항 값이 12.7  $\Omega/\text{sq}$ 로 실시예 1보다 다소 낮은 값을 가지나, 광 투과율이 85%로 90% 이하의 낮은 값을 가지므로 역시 실시예 1의 발광 다이오드 보다 효율이 저하된 것임을 알 수 있다. 즉, 본 발명의 바람직한 일실시예인 실시예 1을 통해 제조한 발광 다이오드는 저저항값을 만족함과 동시에 우수한 광 투과도를 가져 다양한 LED 분야에 적합하게 활용될 수 있는 장점이 있다.

**부호의 설명**

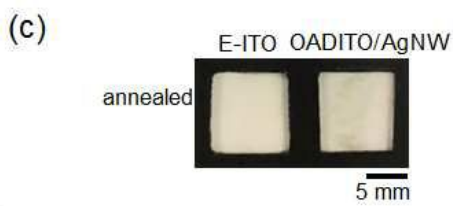
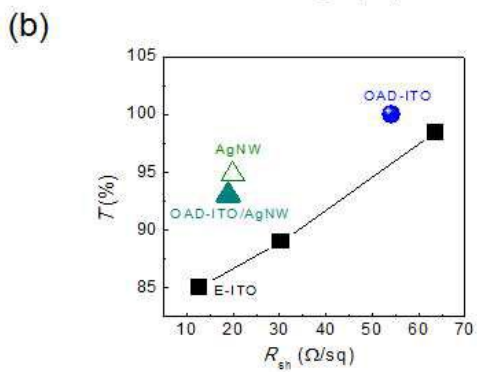
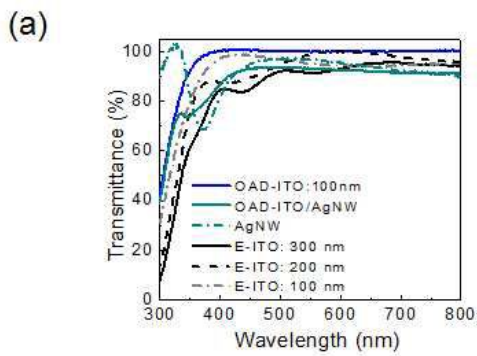
- [0085] 100 발광 다이오드
- 110 기관
- 112 제1버퍼층
- 120 N형 반도체층
- 122 N-전극
- 130 활성층
- 140 P형 반도체층
- 142 P-전극(빛각 증착층)
- 144 Ag 나노와이어층

도면

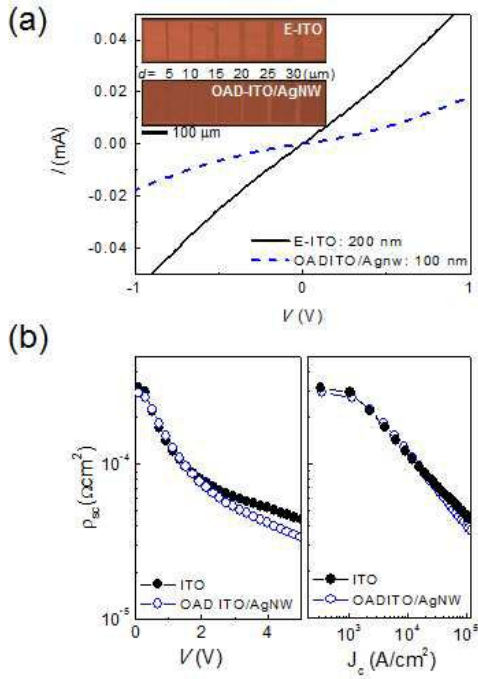
도면1



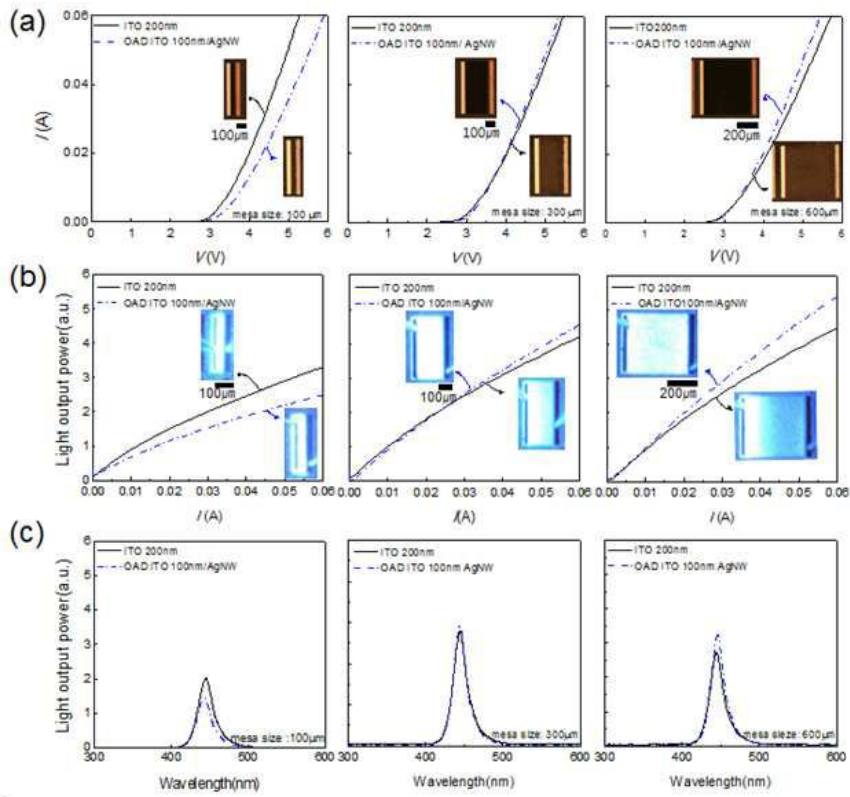
도면2



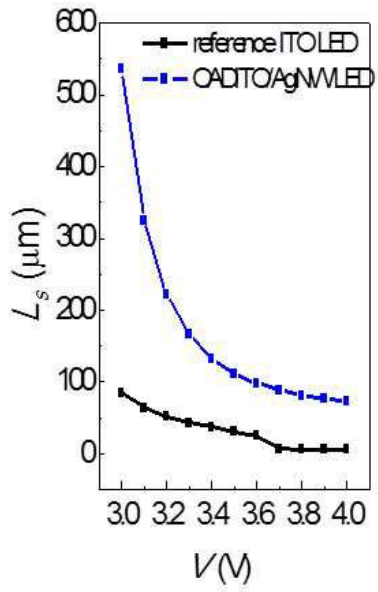
도면3



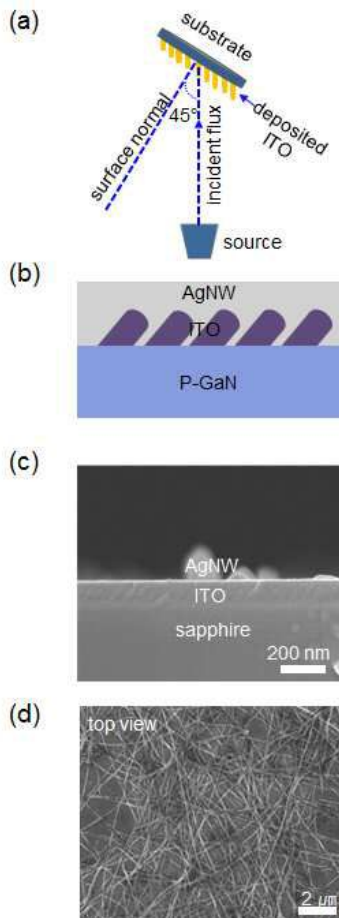
도면4



도면5



도면6



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 5

【변경전】

80 내지 150mm 두께로

【변경후】

80 내지 150mm 두께로