

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G11C 27/02

G11C 27/00 H04N 9/28



[12] 发明专利说明书

[21] ZL 专利号 98808872.X

[45] 授权公告日 2004 年 9 月 22 日

[11] 授权公告号 CN 1168096C

[22] 申请日 1998.9.25 [21] 申请号 98808872.X

[30] 优先权

[32] 1997.9.29 [33] JP [31] 263191/1997

[86] 国际申请 PCT/JP1998/004309 1998.9.25

[87] 国际公布 WO1999/017296 日 1999.4.8

[85] 进入国家阶段日期 2000.3.6

[71] 专利权人 松下电器产业株式会社

地址 日本国大阪府

[72] 发明人 道正志郎 柳沢直志 小笹正之

栗本秀彦 冈本龙镇

审查员 马美红

[74] 专利代理机构 中科专利商标代理有限责任公司

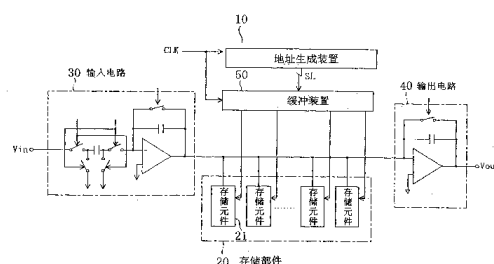
代理人 汪惠民

权利要求书 3 页 说明书 9 页 附图 9 页

[54] 发明名称 模拟存储器及图像处理系统

[57] 摘要

本发明提供了一种拥有存储模拟信号的多个存储元件的模拟存储器，其特征在于：备有输出用来使上述多个存储元件中的某一存储元件进行写入或者读出操作的地址选择信号的地址生成装置；上述地址生成装置和各个存储元件间的上述地址选择信号的传输路线的构成可做到：当上述地址选择信号驱动各个存储元件时，它的电气特性一致并且不会使该模拟存储器的输出信号里产生固定型噪声，在上述地址生成装置和各存储元件间，设置有将上述地址选择信号暂时地存储一下，再将它输出的暂时存储装置，上述暂时存储装置的构成，使它对各存储元件的输出特性一致。



1. 一种拥有存储模拟信号的多个存储元件的模拟存储器，其特征在于：

备有：输出用来使上述多个存储元件中的某一个存储元件进行写入操作或者读出操作的地址选择信号的地址生成装置，和

被设置在上述地址生成装置和各存储元件间，将上述地址选择信号暂时地存储一下，再将上述地址选择信号输出的暂时存储装置；

上述暂时存储装置的构成，使上述暂时存储装置对各存储元件的输出特性一致。

2. 权利要求 1 所述的拥有存储模拟信号的多个存储元件的模拟存储器，其特征在于：

上述地址生成装置和各个存储元件间的上述地址选择信号的传输路线的构成可做到：当上述地址选择信号驱动各个存储元件时，上述地址选择信号对各个存储元件的驱动的电气特性一致并且不会使该模拟存储器的输出信号里产生固定型噪声。

3. 根据权利要求 2 所述的模拟存储器，其特征在于：

上述暂时存储装置是由特性一致的多个触发器组成的，且每一个触发器与每一个存储元件一一对应。

4. 根据权利要求 2 所述的模拟存储器，其特征在于：

上述暂时存储装置和每一个存储元件间的布线的构成，使每条布线的长度和形状一致。

5. 一种拥有存储模拟信号的多个存储元件的模拟存储器，其特

征在于：

备有输出用来使上述多个存储元件中的某一存储元件进行写入或者读出操作的地址选择信号的地址生成装置；

上述地址生成装置和各个存储元件间的上述地址选择信号的传输路线的构成可做到：当上述地址选择信号驱动各个存储元件时，上述地址选择信号对各个存储元件的驱动的电气特性一致并且不会使该模拟存储器的输出信号里产生固定型噪声，

上述多个存储元件被布置成二维矩阵状，构成了存储部件；

上述地址生成装置，能将指定该存储元件的行的行地址选择信号和指定列的列地址选择信号作为上述地址选择信号而输出；并且

在上述地址生成装置和上述存储部件的各行间，设置有暂时存储上述行地址选择信号而后将上述行地址选择信号输出的第1暂时存储装置，

在上述地址生成装置和上述存储部件的各列间，设置有暂时存储上述列地址选择信号而后将上述列地址选择信号输出的第2暂时存储装置；

上述第1暂时存储装置的构成，使对上述存储部件的各行的输出特性一致，且上述第2暂时存储装置的构成，使上述第2暂时存储装置对上述存储部件的各列的输出特性一致。

6. 根据权利要求5所述的模拟存储器，其特征在于：

上述第1暂时存储装置与各个存储元件间的布线的构成，使每条布线的长度和形状一致；且上述第2暂时存储装置与各个存储元件间

的布线的构成，使每条布线的长度和形状一致。

7. 根据权利要求5所述的模拟存储器，其特征在于：

上述存储元件，备有：

电容元件，

以上述行地址选择信号及列地址选择信号为输入的逻辑电路，

被设在上述电容元件与传送输出输入信号的信号线之间，并能根据上述逻辑电路的输出信号来进行接通 / 截止切换的模拟开关；

上述逻辑电路和上述模拟开关间的布线的构成，使上述逻辑电路和上述模拟开关间的布线对每一个存储元件的长度和形状一致。

8. 一种图像处理系统，其特征在于：

备有对混合信号进行辉度信号与颜色信号分离的梳齿滤波器；

上述梳齿滤波器中，包括模拟存储器，

所述模拟存储器具有：

存储模拟信号的多个存储元件，

输出用来使上述多个存储元件中的某一存储元件进行写入或者读出操作的地址选择信号的地址生成装置，

上述地址生成装置和各个存储元件之间设置的将上述地址选择信号暂时存储一下再进行输出的暂时存储装置；

上述暂时存储装置的构成使得所述暂时存储装置的输出特性对各个存储单元是一致的。

9. 根据权利要求8所述的图像处理系统，其特征在于：

可被应用到 NTSC 制式或者 PAL 制式中。

模拟存储器及图像处理系统

本发明涉及的是模拟存储器，特别涉及降低在模拟存储器的输出信号里所发生的固定型噪声的技术以及内有该模拟存储器的图像处理系统。

我们都知道，CMOS—LSI 技术取得了很大的发展，模拟 CMOS—LSI 设计领域里所用的元件之一，即为模拟存储器。和数字存储器一样，模拟存储器，是一将所输入的模拟信号存入被指定地址的存储元件中，并且再将存储于被指定地址的存储元件中的模拟信号输出出来的电路。

图 7 示出了以往的模拟存储器的基本结构。如图 7 所示，模拟存储器，备有：地址生成装置 10、由多个存储元件 21 而组成的存储部件 20、输入电路 30 以及输出电路 40。由从地址生成装置 10 输出的地址选择信号 SL 来指定存储部件 20 中的一个存储元件 21。读出信号之时，将已被存入所指定的存储元件 21 中的模拟信号以电压信号 Vout 输出；写入信号之时，则将所输入的电压信号 Vin 存入所指定的存储元件 21 中。

通常，模拟存储器是以电容元件来作存储元件的。然而，因电容元件易受噪声的影响，所以模拟存储器的输入电压 Vin 里混有由于电容元件内积累了噪声后而引起的偏置电压 Vnoise。我们已知：该偏置电压 Vnoise 会因为存储元件所处的物理位置的不同而有差异。也就是说，若设存储元件的地址为 n，则输出电压 Vout 可以用下式 (1) 来表示。

$$Vout = Vin + Vnoise(n) \quad \dots (1)$$

即偏置电压 Vnoise 是存储元件的地址 n 的函数。该偏置电压 Vnoise (n) 一般被叫做固定型噪声。

当把模拟存储器用于图像信号处理时，该固定型噪声是一大障碍。因为人眼对亮度非常敏感，所以在图像信号的处理统中，S / N（信噪）比的规格必须在 -60dB 以下，极其严格。为满足该规格，则必须降低模拟存储器的固定型噪声，若不降低它，则噪声就会显示在画面上。然而，-60dB 以下这样的规格对于模拟电路来说，是一个非常严格的、难以达到的值。

到目前为止，对模拟存储器也做过一些开发（参看例如，文献 1 "Matsui, K., T. Matsuura, et al., 'CMOS video Filetrs Using

Switched Capacitor 14MHz Circuits', IEEE J. Solid-State Circuits, pp.1096-1101, 1985", 文献2 "Ken A. Nishimura, Paul R. Gray, 'A Monolithic Analog Video Comb Filter in 1.2- μ m CMOS', IEEE Journal of Solid-State Circuits, VOL. 28, NO.12, pp.1331-1339, 1993.12月)。但因为都会发生上述的固定型噪声,所以未能投入使用。虽然从最初的报告至今10年已经过去了,固定型噪声这个问题仍未得到解决。

本发明是从上述各问题点出发而研究出来的,旨在降低在模拟存储器内部所产生的固定型噪声,以消除将模拟存储器用于图像处理时,对图像质量所造成的不良影响,从而达到能将模拟存储器应用到图像处理系统中的目的。

本发明的第1方面提供了一种拥有存储模拟信号的多个存储元件的模拟存储器,其特征在于:备有:输出用来使上述多个存储元件中的某一个存储元件进行写入操作或者读出操作的地址选择信号的地址生成装置,和被设置在上述地址生成装置和各存储元件间,将上述地址选择信号暂时地存储一下,再将上述地址选择信号输出的暂时存储装置;上述暂时存储装置的构成,使上述暂时存储装置对各存储元件的输出特性一致。

本发明的第2方面提供了本发明的第1方面所述的拥有存储模拟信号的多个存储元件的模拟存储器,其特征在于:上述地址生成装置和各个存储元件间的上述地址选择信号的传输路线的构成可做到:当上述地址选择信号驱动各个存储元件时,上述地址选择信号对各个存储元件的驱动的电气特性一致并且不会使该模拟存储器的输出信号里产生固定型噪声,

本发明的第3方面提供了根据本发明的第2方面所述的模拟存储器,其特征在于:上述暂时存储装置是由特性一致的多个触发器组成的,且每一个触发器与每一个存储元件一一对应。

本发明的第4方面提供了根据本发明的第2方面所述的模拟存储器,其特征在于:上述暂时存储装置和每一个存储元件间的布线的构成,使每条布线的长度和形状一致。

本发明的第5方面提供了一种拥有存储模拟信号的多个存储元件的模拟存储器,其特征在于:备有输出用来使上述多个存储元件中的某一存储元件进行写入或者读出操作的地址选择信号的地址生成装置;上述地址生成装置和各个存储元件间的上述地址选择信号的传输路线的构成可做到:当上述地址选择信号驱动各个存储元件时,上述地址选择信号对各个存储元件的驱动的电气特性一致并且不会使该模拟存储器的输出信号里产生固定型噪声,上述多个存储元件被布置成二维矩阵状,构成了存储部件;上述地址生成装置,能将指定该存储元件

的行的行地址选择信号和指定列的列地址选择信号作为上述地址选择信号而输出；并且在上述地址生成装置和上述存储部件的各行间，设置有暂时存储上述行地址选择信号而后将上述行地址选择信号输出的第1暂时存储装置，在上述地址生成装置和上述存储部件的各列间，设置有暂时存储上述列地址选择信号而后将上述列地址选择信号输出的第2暂时存储装置；上述第1暂时存储装置的构成，使对上述存储部件的各行的输出特性一致，且上述第2暂时存储装置的构成，使上述第2暂时存储装置对上述存储部件的各列的输出特性一致。

本发明的第6方面提供了根据本发明的第5方面所述的模拟存储器，其特征在于：上述第1暂时存储装置与各个存储元件间的布线的构成，使每条布线的长度和形状一致；且上述第2暂时存储装置与各个存储元件间的布线的构成，使每条布线的长度和形状一致。

本发明的第7方面提供了根据本发明的第5方面所述的模拟存储器，其特征在于：上述存储元件，备有：电容元件，以上述行地址选择信号及列地址选择信号为输入的逻辑电路，被设在上述电容元件与传送输出输入信号的信号线之间，并能根据上述逻辑电路的输出信号来进行接通/截止切换的模拟开关；上述逻辑电路和上述模拟开关间的布线的构成，使上述逻辑电路和上述模拟开关间的布线对每一个存储元件的长度和形状一致。

本发明的第8方面提供了一种图像处理系统，其特征在于：备有对混合信号进行辉度信号与颜色信号分离的梳齿滤波器；上述梳齿滤波器中，包括模拟存储器，所述模拟存储器具有：存储模拟信号的多个存储元件，输出用来使上述多个存储元件中的某一存储元件进行写入或者读出操作的地址选择信号的地址生成装置，上述地址生成装置和各个存储元件之间设置的将上述地址选择信号暂时存储一下再进行输出的暂时存储装置；上述暂时存储装置的构成使得所述暂时存储装置的输出特性对各个存储单元是一致的。

本发明的第9方面提供了根据本发明的第8方面所述的图像处理系统，其特征在于：可被应用到NTSC制式或者PAL制式中。

附图之简单介绍

图1示出了本发明的第1实施例所涉及的模拟存储器的结构。

图2示出了图1中的主要部分的具体结构。

图3示出了本发明的第2实施例所涉及的模拟存储器的结构。

图4示出了图3中的存储元件的结构。

图5(a)示出了以往的电视信号处理LSI的概略结构，图5(b)示出了在利用了本发明所涉及的模拟存储器的情况下，电视信号处理LSI的

概略结构。

图 6 是表示电荷馈通噪声对模拟存储器的存储元件的影响的示意图。

图 7 示出了以往的一个模拟存储器的电路结构。

图 8 是用来说明在以往的模拟存储器中，发生固定型噪声的原因的。

- 5 (a) 示出了图 7 所示的地址生成装置的结构，(b) 示出了地址选择信号的信号波形的不同。

图 9 示出了由模拟信号的固定型噪声所引起的电视画面上的须噪声。

在说明本发明的实施例之前，首先，来介绍一下本案发明人对模拟存储器中产生固定型噪声的原因所作的一些考查。

- 10 图 6 示出了模拟存储器的存储元件的基本结构。如图 6 所示，模拟存储器的存储元件，通常备有：存储信号电荷的电容元件 71；和被设置在传输模拟信号的信号线 DL 和电容元件 71 之间且由 CMOS 电路组成的模拟开关 72。模拟开关 72 能根据施加在它的栅极上的脉冲信号来进行接通 / 截止切换。此时，在模拟开关 72 进行切换之时，电荷馈通噪声通过模
15 拟开关 72 的寄生电容 73 以电荷的形式在电容元件 71 内存储起来。若由该电荷馈通噪声而存储起来的电荷存储量因存储元件的不同而有差异，则固定型噪声就是由该差异而引起的了。以上是本案发明人的见解

接下来，对以往的模拟存储器中的电荷馈通噪声进行一下考查。

- 20 图 7 示出了以往的一个模拟存储器的电路结构。在图 7 中，输入信号 Vin 被输到输入电路 30 的带开关的电容取样保持电路 (switched capacitor sample and hold circuit) 31 中，并在电容 31a (电容值 C1) 中以电荷的形式存起来。电容 31a 中所存储的信号又被传输到运算放大器 32 的输出入间电容 32a (电容值 C2) 中。于是由下式 (2) 所表示的电压信号便从运算放大器 32 中输出出来了。

25
$$V_{in} \times C1 / C2 \quad \dots (2)$$

在电压信号从运算放大器 32 输出的同时，模拟开关 33 接通且运算放大器 32 的输出被接到存储部件 20 中。

- 从运算放大器 32 输出的电压信号，被存到由地址生成装置 10 所选择的存储元件 21 中的电容元件 23 (电容值 C3) 里。即所选出的存储元
30 件 21 中的模拟开关 22 接通，由此加在电容元件 23 两端的电压和从运算

放大器 32 输出的电压相等，而告以稳定。在从电容元件 23 读出信号之际，模拟开关 41 接通，保存在电容元件 23 内的电荷被传输到输出电路 40 的电容 40a（电容值 C4）中。这样，从输出电路 40 输出可用下式（3）来表示的电压信号 Vout。

5
$$V_{out} = V_{in} \times (C1 / C2) \times (C3 / C4) \quad \cdots (3)$$

接下来，再考虑以图 8（a）所示的循环型移位寄存器为地址生成装置 10 的情形。该循环型移位寄存器的构成，可做到：在初始化时，只有第 1 段锁存器 11a 的“H”（高电平信号）被输给存储元件 21。之后，和时钟 CLK 同步，该“H”被移到第 8 段锁存器 11h，之后返回第 1 段锁存器 11a 中。换句话说，地址生成装置 10 起计数器的作用，各个存储元件 21 被按顺序重复选择。

在图 8（a）所示的结构中，第 1 锁存器 11a 的输出为反相输出 NQ，第 2～第 8 锁存器 11b～11h 的输出为正相输出 Q。因此，第 1 锁存器 11a 和除它以外的第 2～第 8 锁存器 11b～11h 的输出特性便不同了。于是，如图 8（b）所示，在驱动存储元件 21 的模拟开关 22 时，从第 1 锁存器 11a 所输出的地址选择信号 SL1 和例如，从第 2 锁存器 11b 所输出的地址选择信号 SL2 的信号波形就不同了。结果，因电荷馈通噪声而积累在靠第 1 锁存器 11a 的输出而被驱动的存储元件中的电容元件 23 上的电荷量，就和积累在靠其他的锁存器 11b～11h 的输出而被驱动的存储元件中的不一样了。

因此，靠第 1 锁存器 11a 的输出而被驱动的存储元件的偏置电压 Vnoise，必然和其他的存储元件的偏置电压 Vnoise 不同。固定型噪声就是这样产生的。该现象，特别是在将模拟存储器应用到电视系统时，是一个致命的缺陷。例如，即使把相同的 DC 信号值存储到模拟存储器中，在要将它读出时，如图 9 所示，只有与第 1 锁存器 11a 有关的信号部分在电视画面上表现为须噪声。

因模拟存储器常常被用作先进先出（FIFO: first-in first-out）型存储器，故一般都是采用上述的计数器作地址生成装置。本案发明人认为：实际的地址生成装置 10 的结构会更加复杂，所以若由地址生成装置直接驱动存储元件，则驱动存储元件时的信号波形的差异会更大。再

就是，驱动元件的驱动时刻以及从地址生成装置到各个存储元件的信号路线上的寄生电容等的电气特性也都有差异，这些差异会引起固定型噪声，这就是产生须噪声的原因。

本发明是基于以上的考查而研究出来的。

5 以下，参照附图来说明本发明的实施例。

（第1实施例）

图1示出了本发明的第1实施例所涉及的模拟存储器的结构。对于和图7所示的以往的模拟存储器相同的结构要素，给予了相同的符号，所以不再对它们进行详细的说明了。

10 如图1所示，本实施例所涉及的模拟存储器在地址生成装置10和存储部件20之间设置了缓冲装置50。作为暂时存储装置的缓冲装置50，将从地址生成部10输出的地址选择信号SL暂时存储一下，然后将它输出到各个存储元件21中去。这时的缓冲器对各个存储元件21的输出特性基本上是一致的。由从缓冲装置50输出的地址选择信号SL来驱动各个
15 存储元件21的模拟开关。由此，可以防止地址选择信号SL在驱动各个存储元件21时，它对每一个存储元件的电气特性不一样。

图2示出了图1所示的地址生成装置10、存储部件20以及缓冲装置50的一个具体结构。在图2中，地址生成装置10由循环型移位寄存器组成；缓冲器50由对应着组成地址生成装置10的循环型移位寄存器的各个寄存器11a~11h而设置着的D触发器51a~51h组成。分别由缓冲装置50的各个D触发器51a~51h的输出，来驱动各个存储元件21的模拟
20 开关22。

在图2所示，从电路结构上，实现了由每一个D触发器51a~51h的输出驱动各个存储元件21的模拟开关22之际，其电气特性的基本一致。
25 各个模拟开关22上的电荷馈通噪声量也基本相等。因此，在模拟存储器的输出信号中就不会产生固定型噪声了。

通过使各个D触发器51a~51h的结构相同，就可使缓冲器50对每一个存储元件21的输出特性基本上都一致。还有，通过使配线52a~52h的长度相等、形状相同，基本上就可使各个D触发器51a~51h的输出的
30 传输路线的电气特性一致。在实际上用LSI实现了本实施例所涉及的模

拟存储器的情况下，将传输每一个D触发器51a~51h的输出的布线52a~52h的掩模布置图案，设计得完全一样。这样最好。

也就是说，把在地址生成装置10生成的地址选择信号SL，暂时存到由D触发器51a~51h组成的缓冲器50中，再通过该缓冲装置50的输出
5 出分别驱动各个存储元件21，于是从电路结构和布置图案这两个方面，消除了驱动存储元件21时，其电气特性的差异。

因此，若利用本发明所涉及的模拟存储器，就会消除如图9所示的电视画面上的须噪声。

（第2实施例）

10 本发明的第2实施例，涉及的是将存储元件布置成二维矩阵形状的模拟存储器。

图3示出了本发明的第2实施例所涉及的模拟存储器的结构。对图3中同于图1的结构要素给予了相同的符号，所以不再详述。

在图3中，由被布置成二维矩阵形状的存储元件（图中标记为M）61，
15 和分别被设置在各行的输入侧及输出侧的模拟开关62，构成存储部件60。地址生成部10A输出行地址选择信号SLA及列地址选择信号SLB给存储部件60。行地址选择信号SLA暂被存到构成作为第1暂时存储装置的行缓冲部50a的各个D触发器（图中标记为“DFF”）52以后，再通过信号线54而被传送到存储部件60的每一行上的存储元件61内。另一方面，列地址选择信号SLB暂被存到构成作为第2暂时存储装置的列缓冲
20 装置50b的各个D触发器53以后，再通过信号线55而被传送到存储部件60的每一列上的存储元件61内。

图4示出了存储元件61的结构。存储元件61拥有2个控制输入端63a和63b，它们分别被输入行地址选择信号SLA和列地址选择信号SLB。
25 行地址选择信号SLA及列地址选择信号SLB分别为逻辑电路，即“与”电路64的输入，只有行地址选择信号SLA及列地址选择信号SLB均为“H”时，信号线SS的逻辑电平才为“H”，模拟开关65也才接通。

使各个D触发器52的结构相同，行缓冲装置50a对存储部件60的每一行的输出特性基本上就能一致。再就是，使各个D触发器53的结构
30 相同，列缓冲装置50b对存储部件60的每一列的输出特性基本上就能一

致。

还有，地址选择信号 SLA 在其中传送的信号线 54 的构成，使它对各个存储元件 61 的电气特性基本上保持一致，与此同时，传输列地址选择信号 SLB 的信号线 55 的构成，使它对各个存储元件 61 的电气特性基本上保持一致。

再就是，该各个存储元件 61 中，从逻辑电路 64 到模拟开关 65 之间的信号线 SS 的构成，使它的电气特性基本上保持对各个存储元件一致。

本实施例所涉及的模拟存储器的电路结构，在存储元件 61 多的情况下更有效。换句话说，在本实施例中，要想构成暂时存储装置，只要把 D 触发器分别布置到存储部件 60 的每一行及每一列上就行了，因此和所布置的 D 触发器在数量上要存储元件相等的第 1 实施例相比，该实施例中的 D 触发器的个数被大大的减少了。因此，从电路面积和功率消耗这两方面来看，都是极其有利的。再就是，存储元件的个数很多时，布置成二维的话，电路形状不会走样，而是非常接近正方形，故在混载模拟存储器和其他电路而进行 LSI 设计时，还有电路间的会变短的好处。

如上所述，本发明的第 1 实施例中，地址选择信号在驱动各个存储元件时的电气特性基本上一致，所以各个存储元件内所产生的电荷馈通噪声也就基本上一致。结果，可以抑制在模拟存储器的输出信号内产生固定型噪声。

再就是，在第 2 实施例中，就是在将存储元件布置成二维矩阵形状的情况下，也可使地址选择信号在驱动各个存储元件时的电气特性基本上一致，故和第 1 实施例一样，固定型噪声可以得到抑制。还有，用较少的 D 触发器即可构成暂时存储装置，所以电路面积和所消耗的功率都很小。

本发明所涉及的模拟存储器，例如可以被应用到处理电视信号、视频信号的图像处理系统中。

例如，在日本的电视系统中，模拟信号的存储装置，是用来将所输入的复合 NTSC 信号分离为亮度信号（黑白信号）和色差信号（彩色信号）的梳齿滤波器的一个必不可少的构成要素。在现在的电视系统中，如图 5 (a) 所示，是用接在电视系统 LSI 外面的电荷耦合元件（CCD: Charge

Coupled Device) 延迟线作模拟信号的存储装置的。设置外部 CCD 延迟线的理由如下：以前没发现利用 LSI 的通常制造工序，即 CMOS 工序、BiCMOS 工序可制造出能满足图像信号处理上的规格的模拟信号的存储装置。

5 如图 5 (b) 所示，本发明所涉及的模拟存储器，可以代替该 CCD 延迟线来作模拟信号的存储装置。此时，包括本发明所涉及的模拟存储器在内的电视系统 LSI，采用 CMOS 工序或者 BiCMOS 工序即可制成。因此，可实现电视系统 LSI 的完全一芯片化，这样就可以把制造成本大大地降下来了。当然，对 NTSC 制式以外的其他制式，例如，PAL 制式也是适用的。
10 的。

 还有，用本发明所涉及的模拟存储器来代替 CCD 延迟线，还可以获得其他的效果。CCD 延迟线的结构使它容易放射数字辐射噪声 (EMI: electromagnetic interference 噪声)。因此，在以往的电视系统中，为了不受该放射噪声的影响，就必须考虑再加上噪声滤除器等措施。与此
15 相对，利用本发明所涉及的模拟存储器，将电视系统 LSI 完全一芯片化时，就再也不用采取这些消除噪声的措施了。

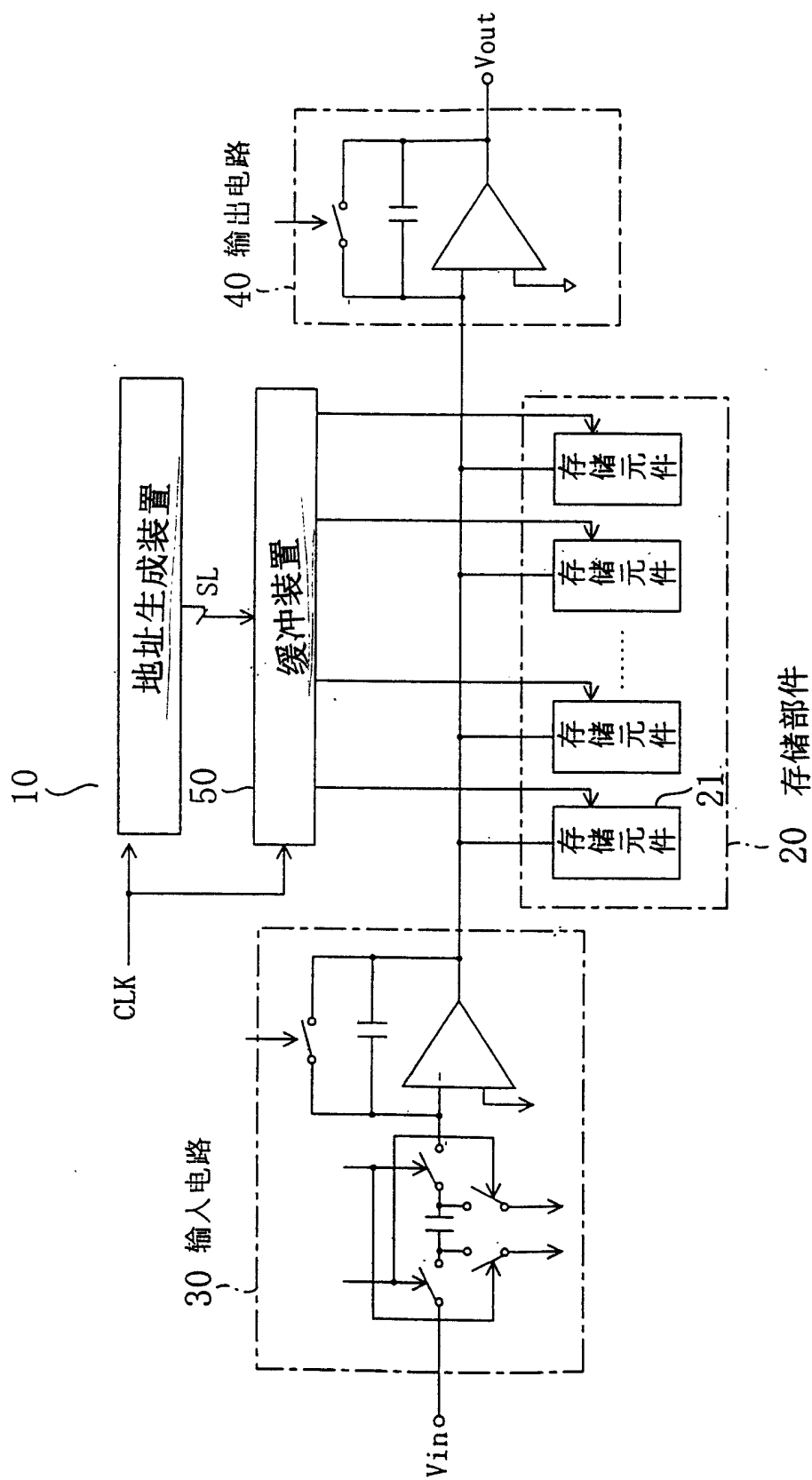


图 1

图 2

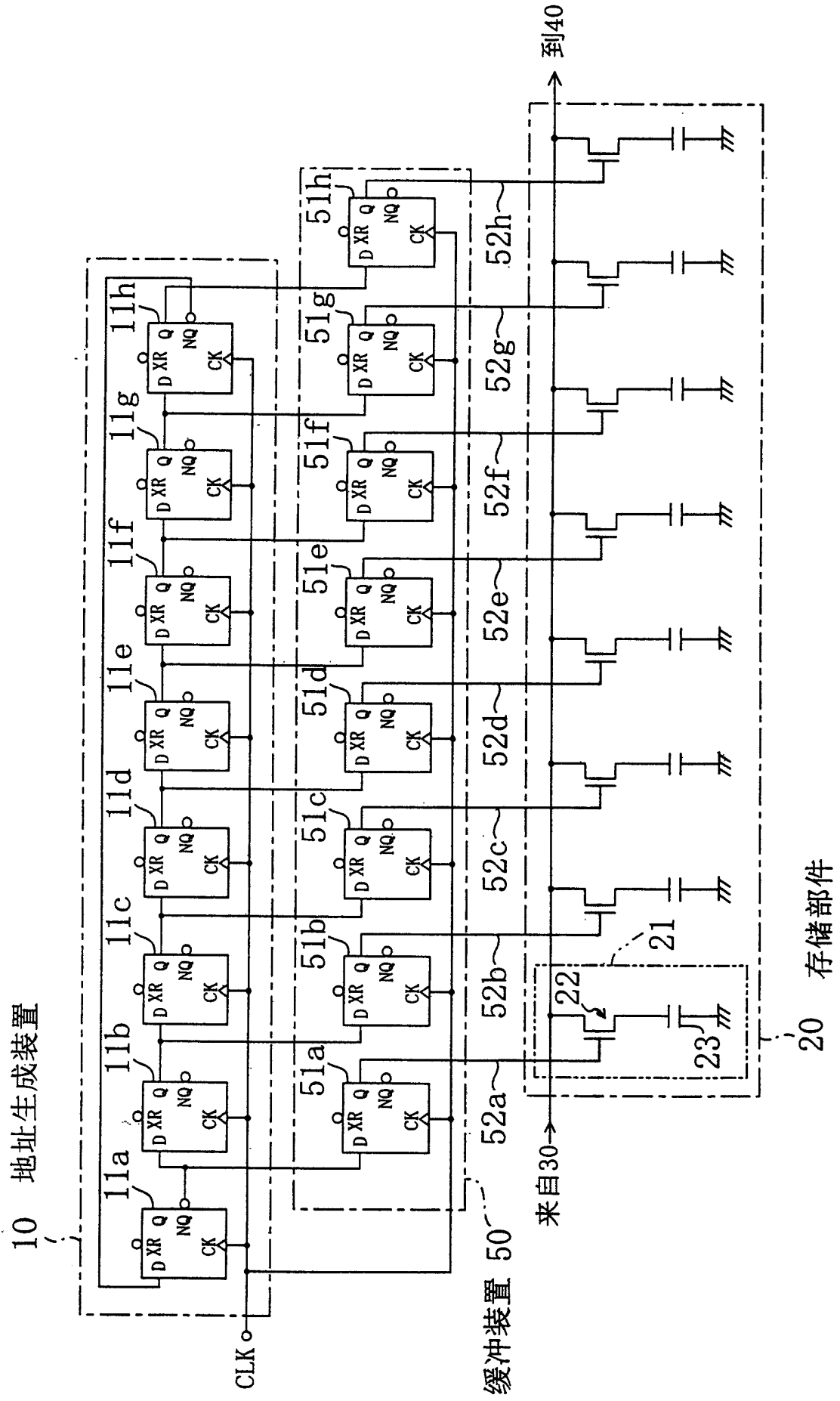
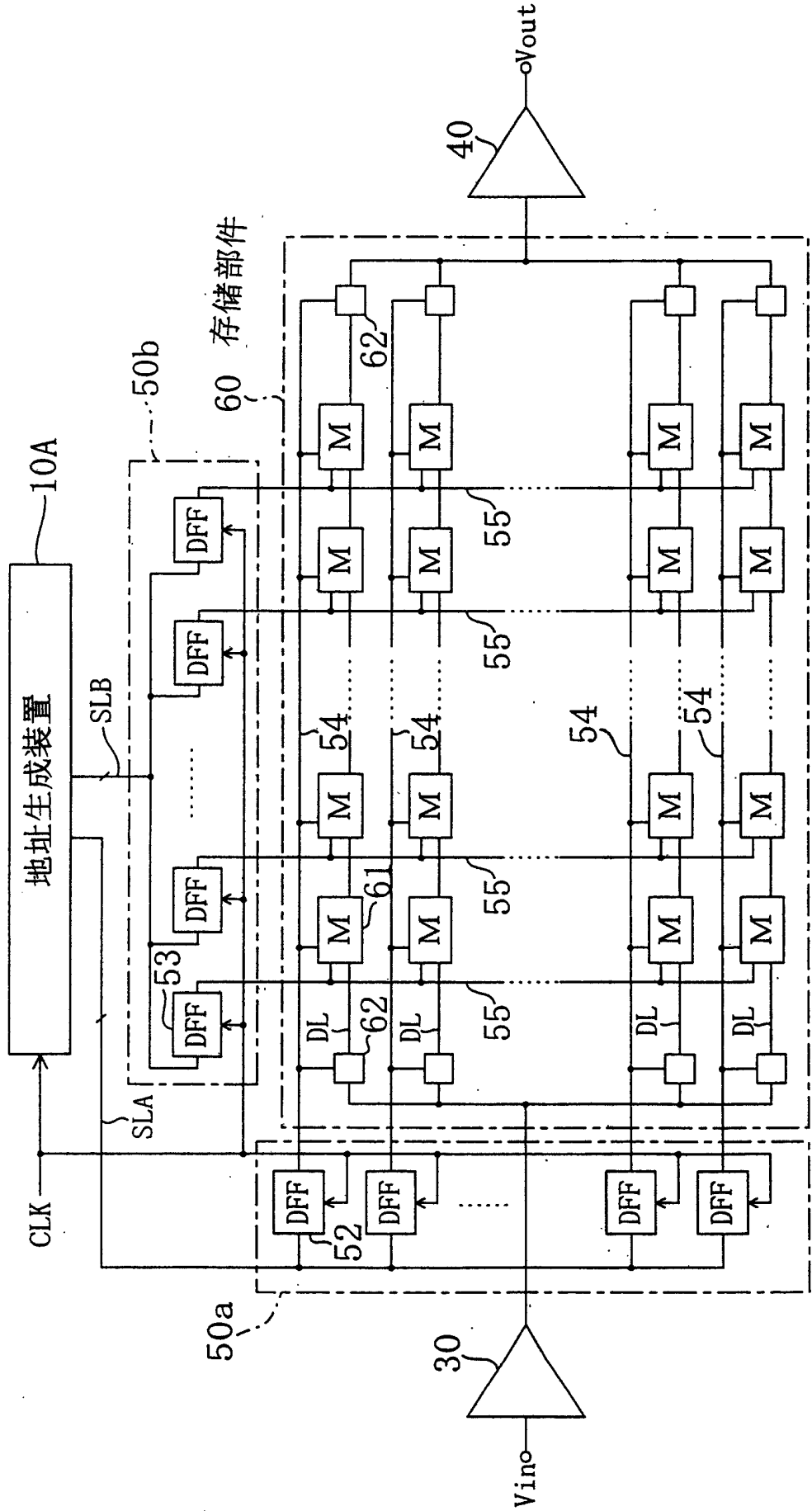


图 3



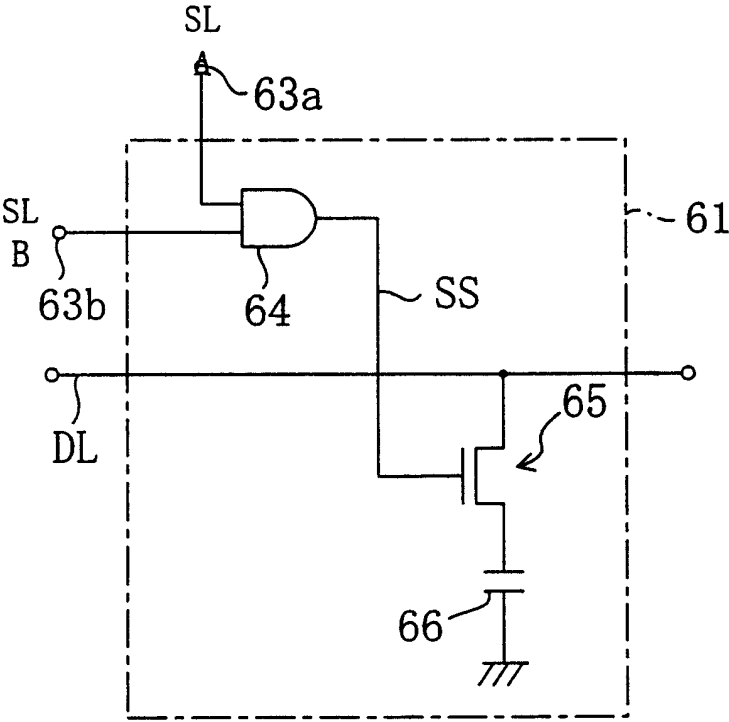


图 4

图 5(a)

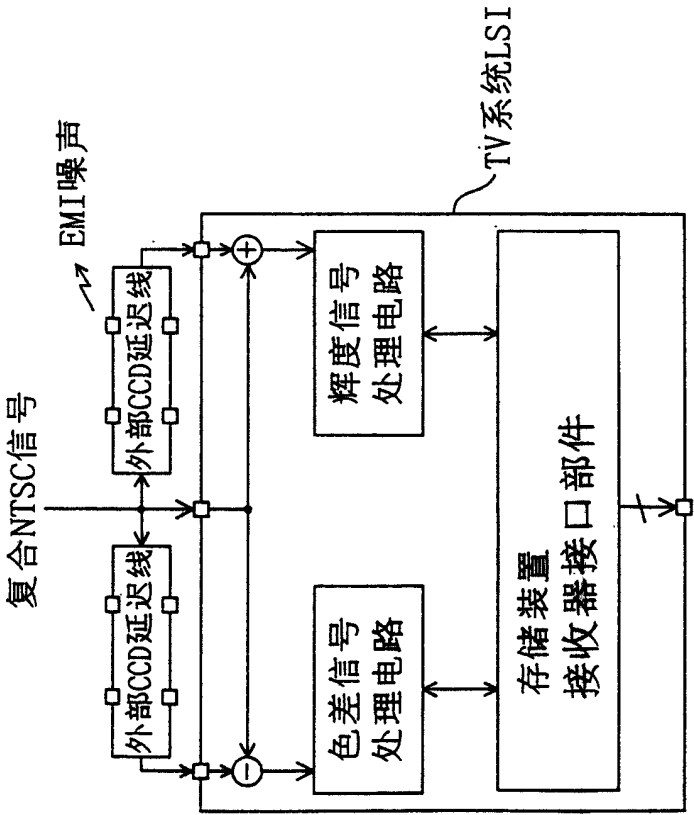
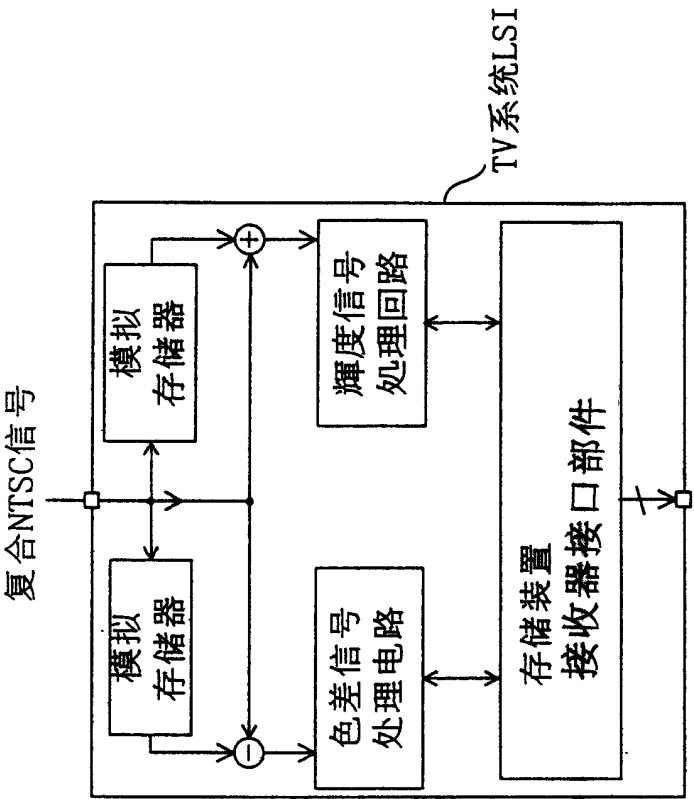


图 5(b)



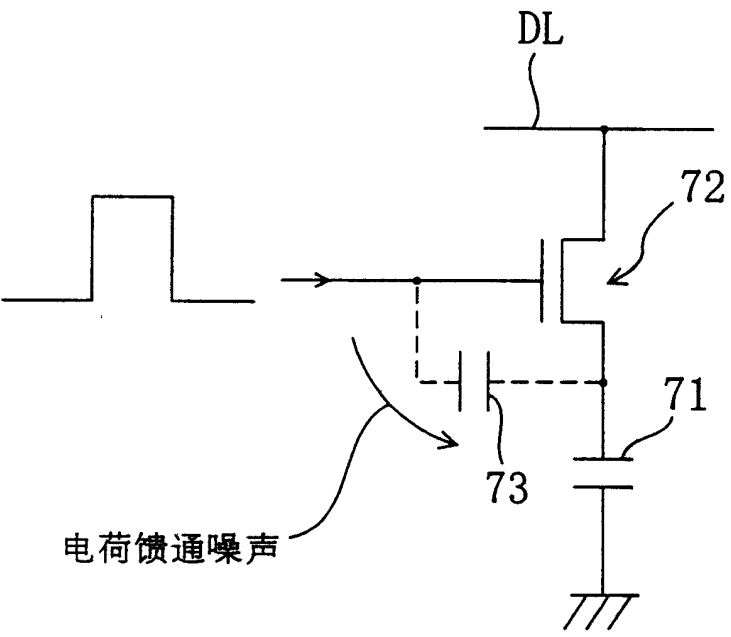


图 6

图 7

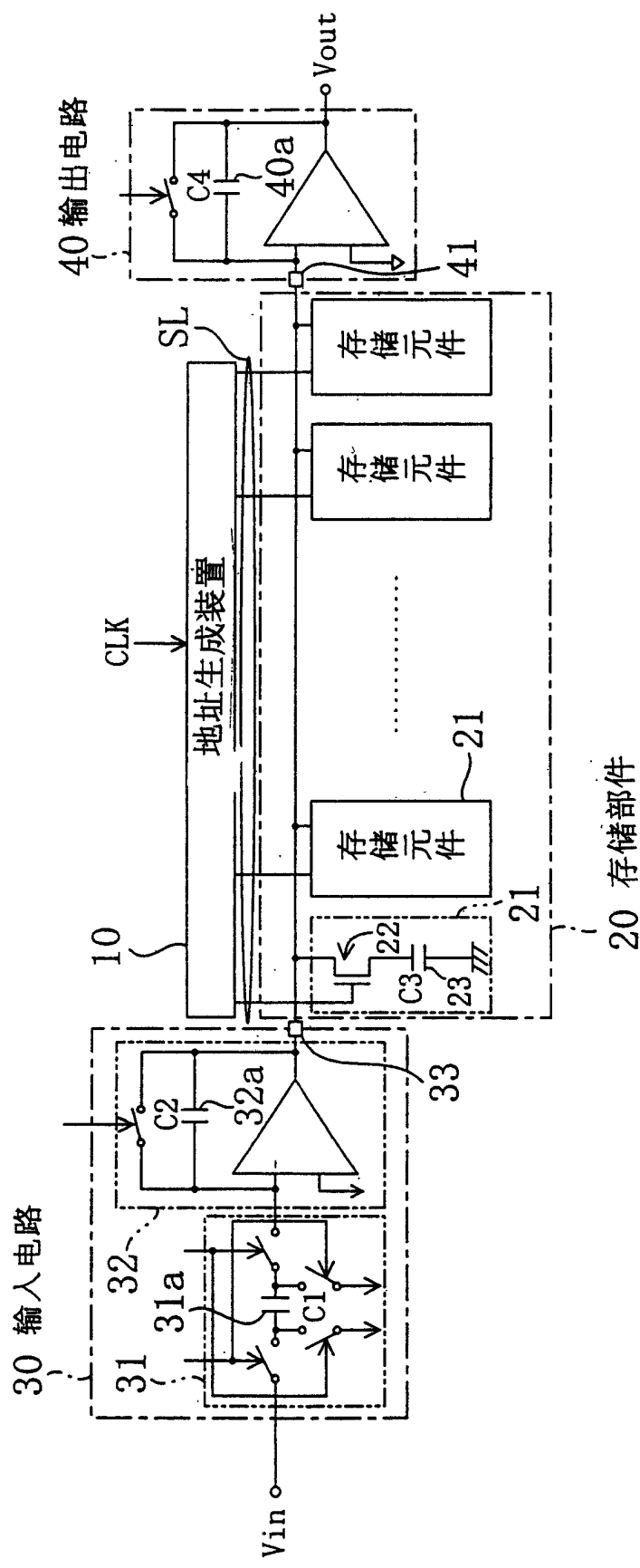


图 8(a)

10 地址生成装置

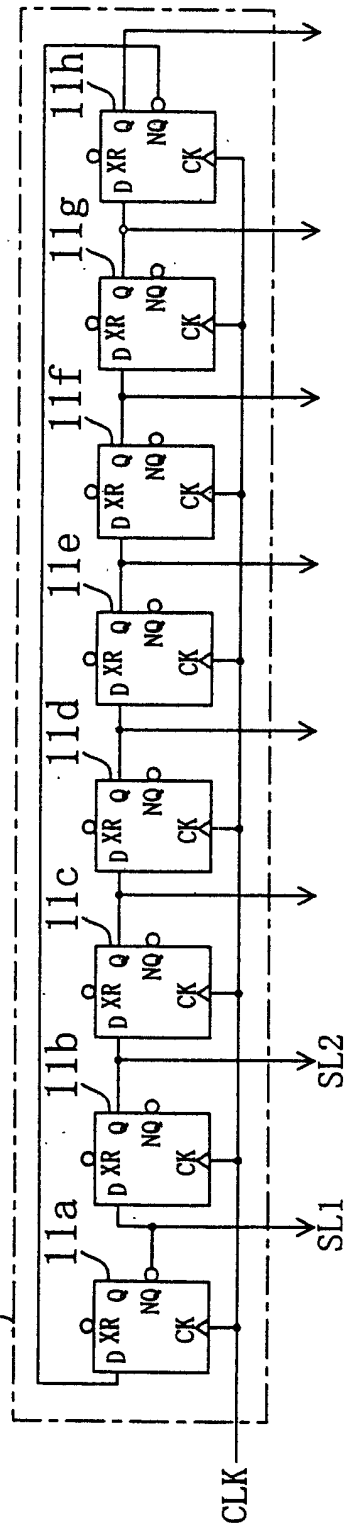
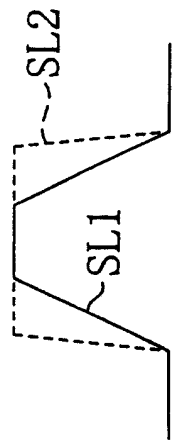


图 8(b)



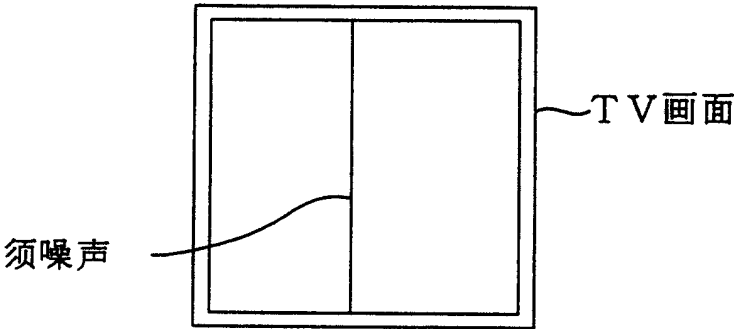


图 9