

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第4214089号  
(P4214089)

(45) 発行日 平成21年1月28日(2009.1.28)

(24) 登録日 平成20年11月7日(2008.11.7)

(51) Int.Cl.

H04L 7/08 (2006.01)

F 1

H04L 7/08

Z

請求項の数 18 外国語出願 (全 14 頁)

(21) 出願番号 特願2004-213541 (P2004-213541)  
 (22) 出願日 平成16年7月21日 (2004.7.21)  
 (65) 公開番号 特開2005-51771 (P2005-51771A)  
 (43) 公開日 平成17年2月24日 (2005.2.24)  
 審査請求日 平成16年9月21日 (2004.9.21)  
 (31) 優先権主張番号 10/624068  
 (32) 優先日 平成15年7月21日 (2003.7.21)  
 (33) 優先権主張国 米国(US)

(73) 特許権者 501376051  
 ザーリング・セミコンダクター・インコーポレイテッド  
 カナダ国、オンタリオ、カナタ、マーチ  
 ロード 400  
 (74) 代理人 110000176  
 一色国際特許業務法人  
 (72) 発明者 ウィレム リーンダート レブコ  
 オランダ・ヒルヴァーサム・1212 エ  
 ービー・オード アメルスフースウェグ  
 145

最終頁に続く

(54) 【発明の名称】 時間変調を用いたパケットネットワークにおける時間の測定とアラインメントの分解能を改善する方法

## (57) 【特許請求の範囲】

## 【請求項 1】

独自の時間グリッドを有する複数の非同期多重パケットネットワークにわたってタイミング情報を回復する方法であって、

第1のネットワークの送信機と第2のネットワークの受信機との間で、タイムスタンプされたパケットを伝送し、

前記送信機と前記受信機との間で伝送された前記タイムスタンプされたパケットの送信レートの変調を含む変調された信号として、前記送信機と前記受信機との間でタイミング情報を伝達し、

前記受信機に到着した前記パケットから前記タイミング情報を抽出し、

前記受信機において前記タイミング情報を用いて、前記受信機における前記時間グリッドを、前記送信機における前記時間グリッドに揃え、

前記変調された信号は、前記送信機からのパケットの送信レートにおけるオフセットとして現れ、前記オフセットは、前記受信機におけるタイミング誤差が高周波成分のみを含むようにされること、

を特徴とするタイミング情報を回復する方法。

## 【請求項 2】

前記パケットのレートは、前記パケットの周期と、奇分数  $f$  を乗じたクロックの周期との比と等しい量だけオフセットされることを特徴とする請求項1に記載の方法。

## 【請求項 3】

10

20

前記奇分数  $f$  が  $5 / 32$  であることを特徴とする請求項 2 に記載の方法。

【請求項 4】

前記奇分数  $f$  が  $27 / 32$  であることを特徴とする請求項 2 に記載の方法。

【請求項 5】

前記変調された信号は、周波数変調または位相変調されていることを特徴とする請求項 1 に記載の方法。

【請求項 6】

前記高周波成分は、受信機においてフィルタにより除去されることを特徴とする請求項 1 に記載の方法。

【請求項 7】

ネットワークを通過するパケットの経路の最終ノードと受信機との間に生じるタイミング誤差を除去するために、受信機にフェーズ・ロックド・ループを備えることを特徴とする請求項 1 に記載の方法。

【請求項 8】

前記変調された信号は、正弦波変調を使用して変調されていることを特徴とする請求項 1 に記載の方法。

【請求項 9】

前記変調された信号は、2つの正弦波形の和であることを特徴とする請求項 1 に記載の方法。

【請求項 10】

前記変調された信号は、鋸歯形変調を使用して変調されていることを特徴とする請求項 1 に記載の方法。

【請求項 11】

前記変調された信号は、疑似ランダム変調を使用して変調されていることを特徴とする請求項 1 に記載の方法。

【請求項 12】

送信機と受信機とをつないでいるパケットネットワークにおいて、前記ネットワークを越えて前記受信機においてタイミング情報を回復する装置であって、

前記ネットワークを越えてタイミング情報を搬送する変調された信号を送出する、前記送信機における変調器と、

前記変調された信号を用いて、回復されたクロックの精度を向上させる、前記受信機におけるクロック回復部と、

前記変調された信号を供給するために、送信するパケットの正確な出発時刻を変化させるための制御部と、を備え、

前記制御部は、前記パケットの送信レートにオフセットを与えるために前記パケットを送信する時刻を変化させ、

受信機におけるタイミング誤差が高周波成分のみを含むように、前記オフセットはクロック信号の1周期の奇分数  $f$  であり、

パケットレートは、前記パケットの周期と、前記奇分数  $f$  を乗じたクロック周期との比と等しい量だけオフセットされること

を特徴とする装置。

【請求項 13】

前記クロック回復部は、受信するパケットの正確な到着時刻を決定するための同期検出器を含むことを特徴とする請求項 12 に記載の装置。

【請求項 14】

前記送信機と前記受信機はそれぞれローカル時間ベースを基準として含むことを特徴とする請求項 12 に記載の装置。

【請求項 15】

前記変調器はネットワーク・インターフェース部に接続されていることを特徴とする請求項 12 に記載の装置。

10

20

30

40

50

## 【請求項 1 6】

前記奇分数  $f$  が  $5 / 32$  である請求項 1\_2 に記載の装置。

## 【請求項 1 7】

前記奇分数  $f$  が  $27 / 32$  である請求項 1\_2 に記載の装置。

## 【請求項 1 8】

ネットワークの前記受信機の前の最終リンクに生じるタイミング誤差を除去するためのフェーズ・ロックド・ループを前記受信機においてさらに備える請求項 1\_2 に記載の装置。

## 【発明の詳細な説明】

## 【技術分野】

10

## 【0 0 0 1】

本発明は、デジタル通信の分野に関し、特に、パケットネットワークにおける時間計測の分解能を改善する方法と装置に関する。

## 【背景技術】

## 【0 0 0 2】

現在、主にコストの面から電気通信技術とデータ技術が単一の環境に統合される傾向がある。好ましい技術は、非同期ネットワークの品質がより高いという事実よりも、たぶん主に市場への普及の点から非同期ネットワークを使用している。電気通信サービスに対して問題を生じる非同期ネットワークの特別な特性は、正確なクロック伝送がないことである。

20

## 【0 0 0 3】

この問題を解決する数学的ないくつかの方法がある。典型的な解決方法は、平均計算、重み付け、ライン適合、及びこれらの組合せに基づいている。しかし、まだ最終分解能は、ネットワークにおけるいくつかの問題によって限定される。これらの問題の本質は、現在のネットワークモデル及びその実施形態が時間量子化器の効果を扱うのに十分に正確ではないという種類のものである。

## 【0 0 0 4】

各種の従来技術における解決方法が、例えば特許文献 1、非特許文献 1 ~ 3、英国特許出願第 0205350.2 号「共通クロックを使わずSRTSを用いたパケットネットワークにおけるクロック同期化」(Reesor) 及び米国特許出願「パケットネットワークにおけるクロック・ドメインのアラインメント」(Repkoら) に記述されている。上記の各文献の開示を引用して援用する。

30

## 【特許文献 1】米国特許第 5260978 号明細書 (Fleisherら)

【非特許文献 1】インターネット公開、メールアドレス : jelson@cs.ucla.edu 「基準放送を使用したきめ細かいネットワーク時間同期化」Elsonら

【非特許文献 2】IEEE出版、ISBN0-7803-3438-8 「ダイレクト・デジタル周波数シンセサイザ」の項「さまざまなパルスレート周波数シンセサイザ」Kroupa

【非特許文献 3】IEEE出版、ISBN0-87942-285-8 「過剰サンプリング・デルタ - シグマデータ変換器、理論、設計とシミュレーション」Candyら パケットネットワークにおけるクロック・アラインメント(位置合わせ)は、ネットワークを介したリアルタイムクロック信号の伝送を必要とする。非同期ネットワークの出現の主たる理由である、データネットワークの目標は、勿論、時間ではなくデータを伝送することである。非同期ネットワークで使用される方法は、変動する時間遅延という時間問題を引き起す。これらの遅延の共通なモデルは、これら遅延が擬似ランダムであると仮定する。実際には、これら遅延の性質は、もっと複雑であり、いくつかの誤差のタイプと大きさから構成される。

40

## 【0 0 0 5】

非同期ネットワークは、自身のクロックで動作する構成要素から構成される。クロックは、妥当な安定性を提供するために、通常、水晶を用いて生成される。デジタル回路は、セットアップタイム、ホールドタイムを保証するためにサイクル毎の安定性を必要とする。外部インターフェイスクロックは、水晶クロックを基に生成される。このことは、時間

50

量子化は水晶によって規定されることを意味し、このため、時間量子化は長期間、相対的に安定である。これらのクロックのうちの2つが順送りにサンプリングを行う場合、サンプリング周波数の実効的な差は相対的に大きい場合と、かなり小さい場合がある。後者の場合は、システム全体動作において低周波誤差となる。

【0006】

スイッチ及びルータは、データ転送の統計的特性を扱うことが出来る構成要素、例えば、キュー（待ち行列）を有している。スイッチ／ルータを通過する他のデータ転送又は内部で生成されたデータ転送（通常、管理用データ転送）に依っては、このような構成要素は、遅延を引き起こす。この遅延は、それ自身の環境の内で動作している他のデータ転送流によるものであるため、通常は擬似ランダムである。

10

【0007】

最近のスイッチ又はルータは、スイッチの正確な動作を、再構成する内部システムを有する。例えば、キューの処理の優先度を変更することが出来る。スイッチ構成が複雑な場合は、このことは一層顕著になる。例えば、データ転送の経路の再割当は、遅延の相対的に大きな増加を意味する。遅延変動は、その動作に依って、例えば時間設定された繰り返し更新動作の結果として整然としているか、又は、もし他のデータ流に大きく依存している時には、擬似ランダムである場合がある。

【0008】

スイッチにおいては、定期的内部保守等の低周波の処理がある場合がある。このような内部動作は実効的な遅延に何らかの影響がある。この影響は、これらの遅延が、引き続くノードで僅かに異なる周波数で出現する場合には、ずっと複雑になる。

20

【0009】

スイッチと終端装置とのネットワークは、外見上、上記のような効果の全ての混合体である。粗く観察すると、待ち行列遅延が支配的であり、このことが擬似ランダムモデルによる標準的なアプローチの根拠となっている。しかし、細かく見るとある規則性が存在することが分かる。第1のレベルは内部動作の効果であるとすることができ、より細かなレベルは、構成要素における物理クロックに関わる量子化器レベルであるとすることが出来る。最も細かなレベルでは、熱雑音が顕著となる。

【0010】

遅延の大きさに次いで、上記の異なる効果が、それら自身の典型的な問題を引き起こす。待ち行列遅延は、時間的には擬似ランダムであるとできるが、典型的なパケットサイズと関連するいくつかの大きさを持つことが多い。従って、待ち行列遅延は、いくつかの典型的な周波数の遅延変動を伴う場合がある。構造化された要素がより着目される。内部管理によって発生する遅延変動は、比較的低周波であり、クロック・オフセットは極めて低周波か（クロック差が小さい時）又はずっと高周波であるか（クロック差が大きい時）のどちらかである。

30

【発明の開示】

【発明が解決しようとする課題】

【0011】

可能な最良の性能を得るために、クロック回復法は、これらの影響を処置出来ねばならない。既存の解決法は、細かいレベルではなく、粗いレベルのみに注視し、粗いレベルに対する解を与える。通常、このような解は、ローカル発振器間のネットワークの振る舞いよりも、ローカル発振器の相対的な安定性に依存している。安定なローカル発振器についての知識が、擬似ランダム効果を抑えるために最低限必要である。しかし、粗いレベルに対するこのような解を実施した時、問題の次の最初のレベルが、明らかかつ支配的となる。すなわち、ネットワークにおけるクロックによって導入される量子化レベルが支配的となる。このレベルに対しては、端のノードにおけるローカル発振器の純粋な安定性は、十分な解を提供しない。

40

【課題を解決するための手段】

【0012】

50

本発明は、ネットワークの構成要素における量子化レベルに焦点を合わせる。ローカル発振器の安定性に依存するが、しかし、受信側における回復精度を改善するために使用できる、送信側における1つの特性を追加する。

#### 【0013】

最も細かいレベルである熱雑音は、通常の平均をとることによってのみ処置でき、重要な影響を及ぼさないほど小さい。

#### 【0014】

本発明は、時間量子化器の正確に把握された性質に注視し、前記問題に対する、タイムスタンプされたパケットもしくはイベントの変調という簡単で洗練された解決法を提供する。

10

#### 【0015】

本発明によれば、ネットワークを挟んだ送信側と受信側との間でクロック回復に必要な追加情報を伝送するために変調された信号を使用する、パケットネットワークにおけるタイミング情報の回復方法が提供される。

#### 【0016】

変調は、パケットを送信するレートを変更する形であってもよい。全ての遅延は、擬似ランダム部と構造化された部分とに分けることが出来る。非同期ネットワーク上のクロック伝送における擬似ランダム問題に対処できるいくつかの従来の解決法が存在するが、それらの解決レベルは、構造化された問題のレベルに限定される。その理由は、構造化された要素は、うまく処置するのが困難な非常に低い周波数を有している場合があるためである。本発明では、変調を情報として加える。これは、ラジオ周波数変調(FM)で使用されるパイロットトーンに類似していると見なすことができる。追加された変調のサイズ及び周波数は、システムの性能に影響しうる重要なパラメータである。

20

#### 【0017】

大多数の実際のシステムでは、変調は、同期化通信を実行するための多くの連続的に伝送されるパラメータの1つとして共有される(動的)か、伝送されかつ一定である(半静的)か、ハードウェアであるかソフトウェアであるかに関わらず本質的に方法の中に設定されているかである(静的)。多くの理由から最初の方式が、一般に最も好ましいことが明らかであるが、入手可能なパワー等の点で限定がある場合があり、その場合は、他の方式が推奨される。

30

#### 【0018】

更に本発明は、パケットネットワークを挟んだ受信機においてタイミング情報を回復するための装置であって、タイミング情報を運ぶ変調された信号を、前記ネットワークを介して送信する送信機における変調器と、回復されたクロックの精度を向上させるために前記変調された信号を使用する、受信機におけるクロック回復部とを備える装置を提供する。

#### 【発明を実施するための最良の形態】

#### 【0019】

先ず、構造化された量子化の効果の性質について説明する。第1の例では、パケットネットワークにおいて、2つのイーサネットカードとその間のクロスリンクだけが存在する場合、すなわち、スイッチ/ルータがない場合を考える。このような環境においては、量子化の問題を避けることは、困難ではない。簡単なPLLは、1つのカードから周波数を回復し、他方のカードを従属させることができる。このPLLは、遅延変動を極めて小さくするため2つのクロックが互いに同一となるように働く。しかし、多くのノードに渡る場合には、その間に独立した別のクロックを有するスイッチが存在できないために、この手法は可能ではない。PLLは同期検出方式を提供するが、各ノードが同期検出方式を実行するのでなければ、同期検出方式を多くの量子化ノードに渡って実施することは出来ない。

40

#### 【0020】

図1においては、ネットワークリンク3を挟んで手前のローカル発振器2を備えるクロック源1が、向こう側のローカル発振器5を備えるクロックコピー部4と通信を行う。補

50

正項は、閉PLLループを構成するために使用することができ、ローカルサンプリング・クロックは、クロック源のローカル発振器信号に同期する。このフィードバックなしに、同期した検出は、不可能である。

【0021】

2つのクロックが独立に、しかしほぼ同一の周波数で動作している場合は、図2に示すように、最終のサンプリング・クロックは、サンプリングされた信号が実効的にいつ入手可能となるかを決定し、図の最初のクロックは、そのクロック信号がいつ提供されるかを決定する。従って、タイミングにおける誤差を規定することができる。

【0022】

図2の最下段の線は、前記2つのクロックが互いに十分近い場合にy軸上に前記2つのクロック間の誤差を時間の関数として示す。非同期チャネルに入来するクロックは、送出されるクロック（送出は非同期チャネルの出力においてサンプリングすることを意味する）より周波数が高い。このため、図の右手側に示されているように、サンプリング不足の問題が生じる。

10

【0023】

図3は、前記2つのクロックが互いにあまり近くない場合を示す。周波数比は、それぞれ2:1と1:2である。図3では、サンプリング抜けの問題が発生しうる箇所が多い。送出クロックの周波数を高くすると図4に示す結果が生じ、サンプリング抜けの問題はなくなる。タイミング誤差は、ゼロから送出クロックのほぼ1サイクルもの大きさまでの値であることは明らかである。入来するクロックが非常に正確であるので、このことは真である。入来クロック自身の基準が、所望のタイミングを設定する。送出クロックにより、このクロックがサンプリングされるために誤差が生じる。図4においては、送出クロックが高い周波数を有しているため、誤差は最小となる。従って、誤差は、送出クロックのグリッド間隔を法とし時間に対して働くモジュロ演算の結果と見ることができる。

20

【0024】

図4においては、誤差の周波数は、明らかに高い。これは、送出クロックが、入来クロックを切り分けることに関連している。切り分けがより小さい（より小さい法）と、より高い周波数となる。

【0025】

モジュロ演算であるために、サンプリング処理は0次ノイズ整形処理と呼ぶことができる。デルタ・シグマ整形器は、モジュロ演算子といくつかの（0次の場合はゼロ）積分器を使用する。送出クロックが、PLLで再生されたクロックから成る場合は、PLLにおける積分器（VCO、CCO、DCO等）により、PLLループは1次ノイズ整形器となる。これは、通常のデルタ・シグマ技術とのつながりを与える。周波数測定手段としてのPLLのスピードと精度の積は、カウンタよりも良い。

30

【0026】

クロック比を理解するのに重要な式は、次の式である。

$$\text{CyclePeriod1} = n * \text{CyclePeriod2} + m * \text{CyclePeriod2}^2, n \in \mathbb{N}, 0 \leq m < 1$$

ただし、CyclePeriod1は第1クロックの周期、CyclePeriod2は第1クロックをサンプリングする第2クロックの周期である。

40

【0027】

上記の数mが、変動の実効的なレートを決定することを理解することが重要である。もし、mがゼロか1に極めて近い場合は、時間誤差はゆっくりと増加または減少し、最後にもとに戻る。これは時間領域では、前記例から分かるように鋸歯のように見える。誤差の最小周波数は、極めて低い場合があり、その周波数は両方のクロックによって影響される。

【0028】

送出信号に対する公称10MHz、実質0ppm誤差のサンプリング・クロックを考え、このクロックが、1MHz、1ppm誤差の第1基準信号をサンプリングする場合を考える。上記の式は、10倍高いレートで動作する出力サンプリング器は、誤差10ppm、すなわち1サ

50

ンプル当り 1 サイクルの 10 ppm の誤差を実質的に検出することを示す。これは、その基準信号の 100,000 サイクル、すなわち 0.1 秒で、“満杯”になる。従って、誤差は、約 10 Hz を基本周波数とする鋸歯状となる。

#### 【 0 0 2 9 】

同じサンプリング・クロックが、1 ppm 誤差を有する 10 kHz クロックをサンプリングする場合を考える。両者の比は 1000 倍であり、検出されるサイクル誤差は 1000 ppm となる。これは、1000 サイクル、すなわち 0.1 秒で、“満杯”になる。従って、誤差の周波数は同じである。

#### 【 0 0 3 0 】

サンプルされる信号が 10 Hz、1 ppm の場合を考える。0.1 秒で、この信号は、1 秒の 0.1 ppm、すなわち 100 ns 動くが、これは 1 サンプルサイクルに等しい。誤差は、鋸歯状ではなく、フラットになる。基本的に、誤差は、DC (一定) であり、10 MHz クロックが 100 ns に渡って動いてもサンプリング結果は変わらない。

10

#### 【 0 0 3 1 】

従って、誤差の周波数帯は、クロックの正確な比に依存していることが明らかであり、誤差は鋸歯波形と DC 等との間を変化する。可能な最良の周波数帯、通常は高周波数、を見つけることが重要である。それにより、誤差を抑制することが容易となり、誤差が DC に近い小さいクロック変動に精度良く従うようになる。

#### 【 0 0 3 2 】

サンプルされる信号のレートが 1 MHz に近いが大きなずれがある場合を考える。1 サイクルは、10 MHz サンプリング・クロックの (10 + 5/32) サイクル、すなわち 1 MHz に対して約 1.6 % ずれている。この値 5/32 が、サンプリング誤差が、主に高周波成分から構成されることを保証する。これは、変形エンゲル級数からの間接的な結果であり、5/32 とその補数  $1 - 5/32 = 27/32$  は主に高周波成分を生成する。これらの高周波成分は、フィルタで取り除くことが容易である。例えば、これらの数値は、間引くこと (デシメーション) が容易である。この解析から、第 1 のクロックをサンプリングする第 2 のクロックの周波数を出来る限り高くするべきであり、かつサイクル関係が、上記の式の数  $m$  が、5/32、27/32 等の奇分数となるような関係であるべきであることが分かる。しかし、問題は、サンプリングの典型的な最小周波数は 10 MHz (周期 100 ns) の程度であり、一方、タイミングを伝送することが出来る典型的なパケットレートは低く、例えば 1 秒間に 10 ~ 100 パケットのオーダであるということである。これにより、クロック比はクロックの精度の大きさのオーダでもある 100 万のオーダになる。従って、サンプリング周波数を所望の特性を持つように整えるのが困難となる。

20

#### 【 0 0 3 3 】

クロック比で決定される性能の概念は、いくつかの干渉パターンに示すことができる。図 5 a ~ 5 e は、各パターンの隣に示した式から読める比を有する 2 クロックの場合の例を示す。図において、各クロックは単純な垂直線であり、サンプリングのタイミングを示す。密度パターンは、誤差が相対的に低周波である場合と高周波である場合とがあることを示す。高速フーリエ変換を用いて最良の性能のきれいなパターンを得ることが可能である。それが約 32/27 の比であることを示すことが出来る。他の干渉パターンは、より多くの、DC を含む長距離シフトを有する。長距離シフトは比 32/32、32/16、そして 32/24 の場合に、顕著である。干渉パターン例は任意の密度に調整することが可能である。

30

#### 【 0 0 3 4 】

実際、パケットネットワークにはスイッチ、ルータ等が存在し、これらのノードは、容易に入来クロックに従属させることができない。1 つ以上のクロック信号が入来し、それらのクロック信号は、どのクロックが最良であるかの情報を特には提供しない。送出される信号は、そのノードのグローバルクロックか又は関連する入来信号に依存することになる。これは、終端装置が PLL を使用しているとしても、2 つの信号の間には、常にある種の再サンプリングが存在することを意味する。このような PLL は、クロック分配のために

40

50

はなく、可能な最良の信号回復を可能するために使用される。ノード間で、クロックの数が増加した場合、クロックの遷移の数がこれまで説明した単一の遷移よりもかなり大きくなる。

【0035】

装置のペアを考える場合には、2つのクロックについての解析が有効である。従って、入力から出力の全遅延は、全ての個々の装置ペアのタイミング誤差の和であると見ることができる。

【0036】

そのチェーンの最も遅いクロックが、通常、最悪の誤差を生じる。ある装置が8kHzの実効時間グリッドを使用し、残り全てが10MHzを使用する場合、8kHzフレームレート(125μsグリッド)が、絶対時間誤差と周波数帯の両方で支配的となる。

【0037】

クロックレートが同程度であれば、誤差は、たいてい実質的に互いに相関がなく、ノイズの加算と見なせる。特に、多くのノードが含まれる時には、このことは真である。このことは周波数帯における振る舞いについてのある直接的結果を生じる。時間グリッドの変動は、一般にネットワーク構造に依存する。例えば、イーサネット・ネットワークは100ns(10Mbit/sイーサネットの場合)を超える時間グリッドを持つとは考えられない。64kbit/sのレートでTDMスイッチを通過する非同期ネットワークは、典型的には8kHzのグリッド(バイト繰り返しレート)を有する。ATMネットワークは、53バイト長(1ATMフレーム)のグリッド、例えば155MHzデータレートの場合は2.73μsの時間グリッドを有する。応用上の実際の最小レートは、8kHzである(ISDN、電話)。これよりずっと低いレートは、現在の技術には適合しない。

【0038】

対策を講じなければ、遅延誤差は、任意の周波数でかつ大きさが予期せぬ変動をすることがある。このため、高品質OCXO(オープン制御水晶発振器)等の高価な手段なしにクロック再生の性能を良くすることは、非常に困難である。

【0039】

ネットワークで実行される時間領域におけるモジュロ演算は、0次デルタ・シグマ変調器に類似している。通常のデルタ・シグマについての研究から、モジュロ演算に伴う問題は、若干の情報を追加することである程度克服することが可能であることが知られている。よく知られている例はディザリングであり、これはデルタ・シグマ変換器の性能を改善する。

【0040】

2つのノードが互いに送信する簡単な例では、PLLの使用が議論されてきた。全体的には、これは性能を改善するのではなく、最終の装置と受信側との間の問題を回避するのを手助けするものであると言われている。このため、受信側のPLLは問題の1レイヤを取り除き、残りの問題を若干簡単にする。このことは、スイッチのないネットワーク(通常、クロスケーブルを用いた直接結合)が優れた性能を発揮できることを意味する。

【0041】

本発明の原理によれば、時間グリッド線の検出を手助けすることができる周波数変調または位相変調された信号が追加される。これにより精度が増す。好みの解決法は、最後のスイッチと受信側との間の誤差を回避するためにこの変調と受信側のPLLとを組み合わせることである。

【0042】

信号の追加は、周波数または位相変調に基づくいくつかの形をとることができる。これらの方法が、一対一に対応する数学関数(積分)を介して数学的に等価であるため、周波数及び位相変調という用語が広い意味で使用されていることは、当業者であれば、理解できるであろう。

【0043】

1つの形は、DCオフセットをFM変調信号(周波数変調信号)として与えることである。

10

20

30

40

50

DCオフセットは基本的にクロック・オフセットと同じである（PM変調信号においては直線傾斜に等しい）。クロックが全て約10MHzで、パケットレートが1kHzである場合に、パケットレートのオフセットを $1/10000 * 5/32$ とすることは、関係する10MHzのクロックの1サイクルの5/32だけサンプルグリッドを各サンプル毎にシフトすることに等しい。これによりサンプリング誤差は、おむね高周波成分のみを含み、周波数再生において、高周波成分が容易にフィルタにより除去できることが保証される。これは、クロックの実際の精度に大いに依存する。この例では、 $1/10000 * 5/32$ のオフセットは、16ppmとなる。選択が適切であれば、精度は、誤差成分の要求される減衰量に依つて5~25%の範囲となるはずである。これは、水晶が $16\text{ ppm} * 0.05 \sim 0.25 = 0.8\text{ ppm} \sim 4\text{ ppm}$ の相対精度を有していなければならないことを意味する。通常、絶対精度要求はこれの半分であり、0.4ppm~2ppmとなる。このような精度の水晶は、かなり高価であり、各スイッチング要素に備える必要がある。ネットワーク内のルータ及びスイッチを含むシステムの全ての水晶に対してこの精度要求が課せられる。

#### 【0044】

これらの数字は、クロックレートを減少させるかパケットレートを増加させることで、大きく変わる。不幸にも、これらの技術の期待される用途では、物理的クロックレートはかなり高い一方、低パケットレートが要求される。従って、DCオフセットは、可能ではあるが、好ましい解決法ではない。

#### 【0045】

ある正弦関数形の変調が使用できる。これは、DC変調よりは好ましい瞬間的な周波数誤差を大きくする可能性がある。このような変調に対しては、高い精度ではなく高い安定性が期待されている（瞬間的な周波数誤差は、高精度に対する要求を緩める）。このことは、ほとんどの水晶について当てはまる。

#### 【0046】

安定性の保証が相対的に十分でない水晶の場合は、2つの正弦波形の和により変調することが有利な場合がある。例えば、水晶が、スイッチング装置の他の構成要素に起因して周期的な温度振る舞いをする場合、第1の正弦波形は、その周期とほぼ同じレートを有することがある。そのような相関がある場合は、単に複数の周波数を使用することで、その問題が発生する可能性を低減できる。

#### 【0047】

実施の形態の詳細に依って、鋸歯、三角波信号等を使用する方が正弦波形より有利となる場合がある。

#### 【0048】

システムが、安定性についてのモデルにおいてノイズが多いとしか見えない場合（クロック源の数と未知の原因により）は、ランダム又は擬似ランダム変調を使用するのが最良である場合がある。

#### 【0049】

全ての変調方法について、パケットレートで決まる変調速度と検出速度とは重要であり、これらとクロックの安定性との間のバランスをとるべきである。まだバランスが達成されていないなら、パケットレートを上げるかクロックの安定性を増加させるべきである。介在するスイッチ及びルータの存在のために、後者は選択肢ではないので、パケットレートを変えることが最良の解決法であると考えられる。

#### 【0050】

事実、システムは、いくつかの方法が混在して使用されるのを許す。各変調方法は、送信側が変調についての正確な情報を受信側に送信することで最良となる。これにより、受信側は、所望のクロックをより正確に回復するのに使用できる追加の情報を受信する。受信側にこの情報を送信することにより、変調についての重要な全ての情報が伝わる。従って、変調方法の選択は送信側だけが関係する。

#### 【0051】

変調方法、変調深さ等は、期待されるネットワーク条件、クロック安定性等に基づいて

10

20

30

40

50

送信機によって決定される。その決定は、通常、人間の介在または、一方の側で特定のデータを受信機から収集しその結果を送信機に供給または設定する自動システムによって実施される。

#### 【 0 0 5 2 】

図 6 は、変調された信号の小片が、サンプリング・クロックの追加の量子化レベル（水平線）をとある斜め線で示した送信信号の変動（PM の場合は傾斜、FM の場合は DC オフセット）を引き起こす様子を示す。切上げ切捨て操作において、水平線は受信された信号がどこで出力されるかを示す。切上げ切捨て操作の種類（切上げまたは切捨て）は、図においてどの方向に時間が流れているか、上方（切上げ）か下方（切捨て）か、に基づいている。切上げ切捨て操作は、一種のモジュロ演算である。斜め線が上方又は下方にシフトしても、切上げ切捨て後の読み出しが変化しない場合は、受信機は、シフト前とシフト後とを区別することができない。切上げ切捨てにより、シフトしたという情報は捨てられることになる。従って、斜め線が上方及び下方にシフト可能な最大シフト量は、受信機における最小の誤差を直接的に示す。それより大きなシフトは、切上げ切捨て後の値を変えるので、検出することが可能である。従って、最小の誤差は、理論的な最大シフト量で表される。正確な誤差境界を見つけるのに、前記干渉パターンに基づくツールが手助けになる。干渉パターンは、変調を表すことができ、2組の線のうち1組が傾斜する。これにより一次元干渉パターンは、図 7 に示すように二次元パターンになる。一方向が通常の進行時間、もう一方向が時間に渡る変調を表す。このようなパターンから必要な観察窓と達成可能な精度を計算（簡単な線形計算）することができる。斜め線の傾斜を小さくすると高い精度が得られるが、観察時間がより長くなる。

10

20

#### 【 0 0 5 3 】

上記の方法を実施するための実用的な実施形態は、線方程式からの直接的な派生であるいくつかの方法で、構築できる。1つの実施形態が、イーサネット環境に対する解決法を例示する図 8 に示されている。このシステムは、送信側と受信側においてイーサネット MAC & PHY 部 12, 14 に接続されたイーサネット 10 を含んでいる。変調器 16 は、送信部 12 に入力を提供する。非同期タイミングパケットについては、パケットまたはイベントの出発または到着時刻を対象とする操作が行われる。実際の出発時刻の変調は、いくつかの方法で実行できる。変調器は、MAC & PHY 部 12 にタイミング信号を提供する。時間ベース 18 は変調器 16 に入力を提供する。変調器 16 は、既存の時間ベース 18 からの時間ずれを発生する。通常、水晶 20 は、ベース信号を提供する。変調器 16 は時間シフトを生成するので、位相変調器がもっとも適切である場合がある。無限大の位相傾斜が求められる場合は、変調器はそれに備える必要がある。

30

#### 【 0 0 5 4 】

MAC & PHY 部 14 は、受信機における非同期転送データを処理し、独立のクロック又はフィードバッククロックを使用する。図 8 において、MAC & PHY 部 14 はフィードバッククロックを使用するが、変調を無効にするか計算部 22 において変調データにゼロを乗算することで、そのクロックを独立にすることができる。

#### 【 0 0 5 5 】

制御部 24 は、送信側におけるパケットの出発の正確なタイミングを制御する。その制御による変調は、パケット間の間隔において実行されるのが好ましい。パケットレートの変調は可能かもしれないが、メッセージ及びメッセージ内各ビットの公称の時間幅に影響する。深い変調の場合は、それは受け入れることができない。従って、パケット間の休止区間ににおける変調のみ、受け入れることができる。

40

#### 【 0 0 5 6 】

制御部 24 は、メッセージ期間に変調を行ってもよい。これは、自身のクロックを送出信号流に使用するスイッチと送信機が通信するのには、必要ではないが、受信ノードが端のノードである場合は利点がある場合がある。その端ノードは追加された変調に作用できるため、性能を向上させることができる。

#### 【 0 0 5 7 】

50

受信側の計算部 24 は、量子化境界を取り消すことができるようにそれらがどこにあるかについての検出精度を上げるのに使用される。もし回復された物理的な信号が必要であれば、計算部 22 はより高精度を提供する必要があるが、その信号は通常、変調されるべきではない。変調する場合は、追加の回路（不図示）が必要となる。

【 0 0 5 8 】

受信側は、変調・同期検出部 26 と水晶 30 を有する自身の時間ベース 28 も含んでい  
る。

【 0 0 5 9 】

図 8 は最も完全な実施形態を示すが、変調深さ、転送ピットレート精度等に依って、一部の構成要素を取り除くことができることは、当業者であれば、理解できるであろう。図 10 8 の最も複雑な要素は、パケットの実際の到着時刻を正確に測定するのに使用することができる同期検出フィードバック信号である。

【 図面の簡単な説明 】

【 0 0 6 0 】

【 図 1 】送信機と受信機がイーサネット・ネットワークを介して通信していることを例示する図である。

【 図 2 】入来クロックと送出クロックのタイミングを示すタイミングチャートである。

【 図 3 】入来クロックと送出クロックのタイミングを示すタイミングチャートである。

【 図 4 】入来クロックと送出クロックのタイミングを示すタイミングチャートである。

【 図 5 a 】干渉パターン図である。

20

【 図 5 b 】干渉パターン図である。

【 図 5 c 】干渉パターン図である。

【 図 5 d 】干渉パターン図である。

【 図 5 e 】干渉パターン図である。

【 図 6 】変調された信号の小片の計算法を例示する図である。

【 図 7 】図 6 の斜め線の傾斜が小さい場合の干渉パターン図である。

【 図 8 】イーサネット環境における本発明の実施形態の概略図である。

【 符号の説明 】

【 0 0 6 1 】

1 クロック源

30

2, 5 ローカル発振器

3 ネットワーククリンク

4 クロックコピー部

10 イーサネット

12, 14 MAC & PHY部

16 変調器

18, 28 時間ベース

20, 30 水晶

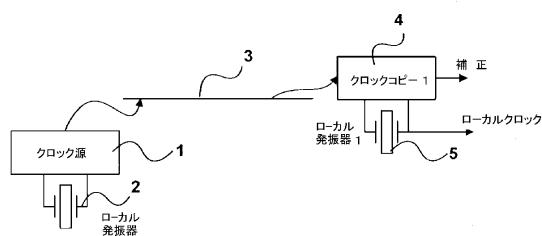
22 計算部

24 制御部

26 変調・同期検出部

40

【図1】



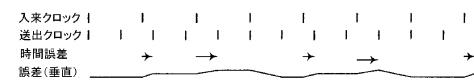
【図2】



【図3】

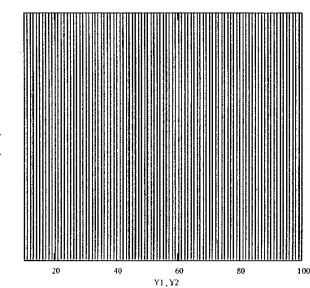


【図4】



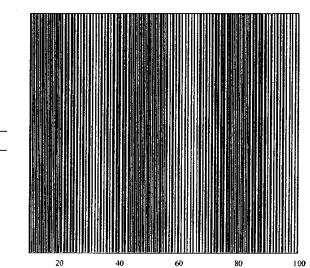
【図5 a】

$$X_{i,j} := i \quad Y_{1,j} := j \quad Y_{2,j} := \frac{32}{31}j$$



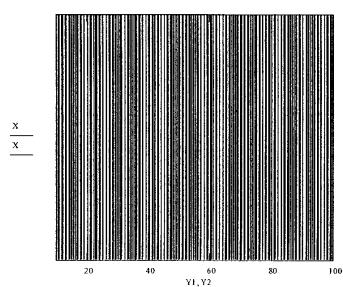
【図5 b】

$$X_{i,j} := i \quad Y_{1,j} := j \quad Y_{2,j} := \frac{32}{31}j$$



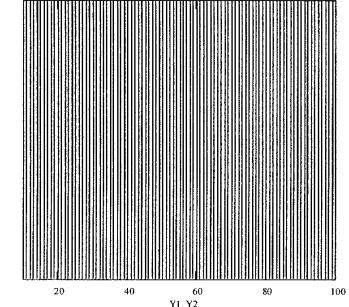
【図5 c】

$$X_{i,j} := i \quad Y_{1,j} := j \quad Y_{2,j} := \frac{32}{27}j$$



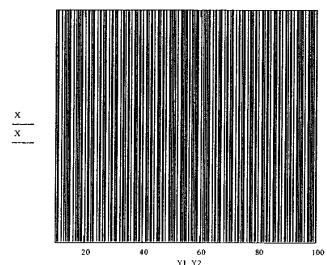
【図5 e】

$$X_{i,j} := i \quad Y_{1,j} := j \quad Y_{2,j} := \frac{32}{16}j$$

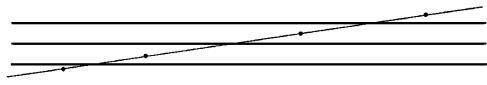


【図5 d】

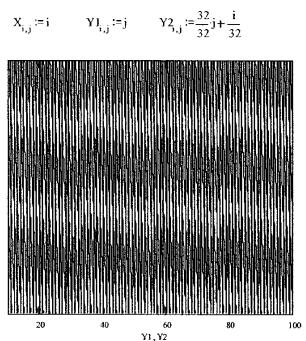
$$X_{i,j} := i \quad Y_{1,j} := j \quad Y_{2,j} := \frac{32}{24}j$$



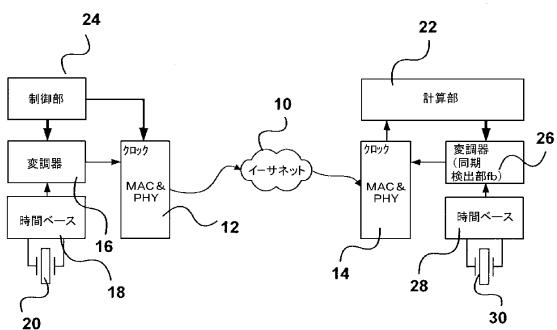
【図6】



【図7】



【図8】



---

フロントページの続き

(72)発明者 ロベルタス ローレンティウス ヴァン ダー ヴァルク  
オランダ・カペレ エー／ディー ユセル・2902 エルディー・グラヴェンパーク 14

(72)発明者 ペトラス ウィナンダス シモンズ  
オランダ・ニューヴァーカーク エー／ディー ユセル・2912 ビーケー・ゼーマンシュトラ  
ート 27

(72)発明者 スティーヴン ルース  
オランダ・デルフト・2624 シーダブリュー・アーサー ヴァン シエンデルプレイン 14  
2

審査官 小曳 満昭

(56)参考文献 特開平11-088314 (JP, A)  
特開2003-060649 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H04L 7/00 - 7/10