

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和6年9月24日(2024.9.24)

【公開番号】特開2023-163540(P2023-163540A)

【公開日】令和5年11月10日(2023.11.10)

【年通号数】公開公報(特許)2023-212

【出願番号】特願2022-74506(P2022-74506)

【国際特許分類】

H 01 L 21/822(2006.01)

10

H 01 L 21/768(2006.01)

H 01 L 21/3213(2006.01)

【F I】

H 01 L 27/04 P

H 01 L 27/04 C

H 01 L 21/90 A

H 01 L 21/88 D

【手続補正書】

【提出日】令和6年9月12日(2024.9.12)

20

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

層間絶縁膜と、

前記層間絶縁膜内に配置されている抵抗膜、下部電極膜及び上部電極膜とを備え、

30

前記層間絶縁膜は、第1層と、第2層と、第3層とを有し、

前記抵抗膜及び前記下部電極膜は、前記第1層上に配置されており、

前記抵抗膜及び前記下部電極膜は、同一材料により形成されており、

前記上部電極膜は、前記第2層を介在させて前記下部電極膜と対向しており、

前記第3層は、前記抵抗膜、前記下部電極膜及び前記上部電極膜を覆っている、半導体装置。

【請求項2】

前記第2層は、前記第3層と前記下部電極膜との間に介在されている、請求項1に記載の半導体装置。

【請求項3】

前記抵抗膜と前記下部電極膜とは、互いに離間して配置されている、請求項1に記載の半導体装置。

40

【請求項4】

第1配線層と、

第2配線層と、

第1ビアプラグと、

第2ビアプラグとをさらに備え、

前記第1層は、前記第1配線層を覆っており、

前記第1層中には、前記第1ビアプラグが形成されており、

前記下部電極膜は、前記第1ビアプラグにより前記第1配線層に電気的に接続されており、

50

前記第2配線層は、前記第3層上に配置されており、
前記第3層中には、前記第2ビアプラグが形成されており、
前記上部電極膜は、前記第2ビアプラグにより前記第2配線層に電気的に接続されている、請求項1に記載の半導体装置。

【請求項5】

前記抵抗膜は、金属材料により形成されている、請求項1に記載の半導体装置。

【請求項6】

前記金属材料は、シリコンクロム、炭素が導入されているシリコンクロム、ニクロム及び窒化タンタルからなる群から選択される少なくとも1つを含有している、請求項5に記載の半導体装置。

10

【請求項7】

前記上部電極膜は、窒化チタンにより形成されている、請求項1に記載の半導体装置。

【請求項8】

前記層間絶縁膜は、シリコン酸化物により形成されている、請求項1に記載の半導体装置

。

【請求項9】

前記第1配線層及び前記第2配線層は、アルミニウム又はアルミニウム合金により形成されている、請求項4に記載の半導体装置。

【請求項10】

前記抵抗膜の厚さは、前記下部電極膜の厚さと同じである、請求項1に記載の半導体装置

20

。

【請求項11】

前記第2層の厚さは、前記第1層の厚さ及び前記第3層の厚さよりも小さい、請求項1に記載の半導体装置。

【請求項12】

前記層間絶縁膜の厚さは、650nm以上である、請求項1に記載の半導体装置。

【請求項13】

前記下部電極膜、前記上部電極膜及び前記第2層は、MIM容量を構成する、請求項1に記載の半導体装置。

30

【請求項14】

層間絶縁膜の第1層を形成する工程と、
前記第1層上に第1膜を形成する工程と、
前記第1層上に前記層間絶縁膜の第2層を形成する工程と、
前記第2層上に第2膜を形成する工程と、
前記第2膜をパターンニングして上部電極膜を形成する工程と、
前記第1膜をパターンニングして抵抗膜及び下部電極膜を形成する工程と、
前記抵抗膜、前記下部電極膜及び前記上部電極膜を覆うように前記層間絶縁膜の第3層を形成する工程とを備え、
前記下部電極膜及び前記上部電極膜は、前記第2層を介在させて互いに対向している、半導体装置の製造方法。

40

【請求項15】

前記第1膜のパターンニングには、ドライエッチングが用いられる、請求項14に記載の半導体装置の製造方法。

50