

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4265210号  
(P4265210)

(45) 発行日 平成21年5月20日(2009.5.20)

(24) 登録日 平成21年2月27日(2009.2.27)

(51) Int.Cl.

F I

<b>G09F</b>	<b>9/30</b>	<b>(2006.01)</b>	G09F	9/30	336
<b>H01L</b>	<b>27/32</b>	<b>(2006.01)</b>	G09F	9/30	330Z
<b>H05B</b>	<b>33/06</b>	<b>(2006.01)</b>	G09F	9/30	338
<b>H01L</b>	<b>51/50</b>	<b>(2006.01)</b>	G09F	9/30	307
			G09F	9/30	365Z

請求項の数 3 (全 23 頁) 最終頁に続く

(21) 出願番号 特願2002-363872 (P2002-363872)  
 (22) 出願日 平成14年12月16日(2002.12.16)  
 (65) 公開番号 特開2003-248443 (P2003-248443A)  
 (43) 公開日 平成15年9月5日(2003.9.5)  
 審査請求日 平成17年11月22日(2005.11.22)  
 (31) 優先権主張番号 特願2001-383022 (P2001-383022)  
 (32) 優先日 平成13年12月17日(2001.12.17)  
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000002369  
 セイコーエプソン株式会社  
 東京都新宿区西新宿2丁目4番1号  
 (74) 代理人 100095728  
 弁理士 上柳 雅誉  
 (74) 代理人 100107076  
 弁理士 藤網 英吉  
 (74) 代理人 100107261  
 弁理士 須澤 修  
 (72) 発明者 中西 早人  
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

審査官 北川 創

最終頁に続く

(54) 【発明の名称】 有機EL装置及び電子機器

(57) 【特許請求の範囲】

【請求項1】

基板上に、スイッチング素子と、該スイッチング素子に接続された第1電極とが、マトリックス状に複数配置されてなる第1電極領域と、

前記第1電極の上方に形成された機能層と、

前記第1電極と前記スイッチング素子を介して電氣的に接続され、第1の部分と第2の部分とを有する発光用電源配線と、

複数の前記第1電極に対して共通に設けられ、かつ、その一部が前記発光用電源配線と重なるように設けられた第2電極と、

前記第2電極と電氣的に接続された陰極配線と、

前記第2の部分覆うように形成された第1絶縁膜と、

前記第1の部分及び前記陰極配線の一部を覆うように形成された第2絶縁膜と、

を含み、

前記第1の部分と前記陰極配線との間及び前記第1の部分と前記第2の部分との間には前記第2絶縁膜が配置されており、

前記第1の部分は、前記陰極配線の一部に沿って前記陰極配線の一部と同一層に形成されており、

前記第2の部分は、前記第2絶縁膜に形成されたコンタクトホールを介して前記第1の部分と電氣的に接続されており、かつ、前記第2の部分と前記第2電極との間に前記第1絶縁膜を挟んで、前記第2電極の一部と対向して配置されていることを特徴とする有機E

10

20

L装置。

【請求項2】

前記第1の部分と前記陰極配線の一部とは同一の金属膜をパターニングして形成されていることを特徴とする請求項1に記載の有機EL装置。

【請求項3】

請求項1または2に記載の表示装置を具備してなることを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、有機エレクトロルミネッセンス材料を具備してなる表示装置並びに電子機器に関するものである。 10

【0002】

【従来の技術】

近年、画素電極（陽極）及び陰極の間に、有機蛍光材料等の発光材料からなる発光層が挟持された構造のカラー表示装置、特に発光材料として有機エレクトロルミネッセンス（有機EL）材料を用いた有機EL表示装置の開発が行われている。

このような有機EL表示装置の駆動方式としては、行方向に走査線及び列方向にデータ線をマトリクス状に配設するとともに、その交差部分にあるEL素子の画素毎に静電容量素子とトランジスタ等を配置して、書き込み走査時に各画素の静電容量素子に充電した電圧に従って、次に書き換えられるまで発光を持続する、いわゆるアクティブマトリクス駆動方式が知られている（例えば、特許文献1参照）。 20

【0003】

図13には従来の表示装置の配線構造を示す。従来の表示装置は、複数の走査線901と、走査線901に対して交差する方向に延びる複数の信号線902と、信号線902に並列に延びる複数の発光用電源配線903とがそれぞれ配線された構成を有するとともに、走査線901及び信号線902の各交点毎に、画素領域Aが設けられている。

【0004】

各信号線902・・・は、シフトレジスタ、レベルシフタ、ビデオライン及びアナログスイッチを備えるデータ側駆動回路904に接続されている。また、各走査線901は、シフトレジスタ及びレベルシフタを備える走査側駆動回路905、905に接続されている。 30

更に、画素領域Aの各々には、走査線901を介して走査信号がゲート電極に供給されるスイッチング薄膜トランジスタ912と、このスイッチング薄膜トランジスタ912を介して信号線902から共有される画素信号を保持する保持容量capと、該保持容量capによって保持された画素信号がゲート電極に供給されるカレント薄膜トランジスタ923と、このカレント薄膜トランジスタ923を介して発光用電源配線903に電気的に接続したときに発光用電源配線903から駆動電流が流れ込む画素電極911と、この画素電極911と陰極913との間に挟み込まれる発光素子910とが設けられている。陰極913は、陰極用電源回路931に接続されている。

【0005】

また、発光素子910には、赤色に発光する発光素子910R、緑色に発光する発光素子910G、青色に発光する発光素子910Bの3種の発光素子が含まれ、各発光素子910R、910G、910Bがストライプ配置されている。

そして、カレント薄膜トランジスタ923を介して各発光素子910R、910G、910Bに接続される発光用電源配線903R、903G、903Bはそれぞれ、発光用電源回路932に接続されている。各色毎に発光用電源配線が配線されているのは、発光素子910の駆動電位が各色毎に異なるためである。

【0006】

係る構成によれば、走査線901が駆動されてスイッチング薄膜トランジスタ912がオンになると、そのときの信号線902の電位が保持容量capに保持され、該保持容量capに 40 50

状態に応じて、カレント薄膜トランジスタ 923 のオン・オフ状態が決まる。そして、カレント薄膜トランジスタ 923 のチャンネルを介して、発光用電源配線 903 R、903 G、903 B から画素電極 911 に電流が流れ、更に発光素子 910 を介して陰極 912 に駆動電流が流れる。発光素子 910 は、これを流れる電流量に応じて発光する。

【特許文献 1】

国際公開第 W O 9 8 / 3 6 4 0 号パンフレット。

【0007】

【発明が解決しようとする課題】

ところで、発光素子 910 を安定して発光させるためには、発光用電源配線 903 から画素電極 911 に印加する駆動電流の電位変動をできるだけ少なくすることが要求される。しかし、従来の表示装置では、発光素子 910 を発光させるために比較的大きな駆動電流が必要とされるため、表示装置の動作状況によっては、駆動電流の電位変動が大きくなる場合があり、発光素子 910 の発光動作に不具合が生じて、正常な画像表示を行えない場合があった。

10

【0008】

本発明は、上記事情に鑑みてなされたものであって、発光用電源配線から画素電極に印加する駆動電流の電位を安定にして画像表示を正常に行うことが可能な表示装置並びにこの表示装置を具備してなる電子機器を提供することを目的とする。

【0009】

【課題を解決するための手段】

20

上記の目的を達成するために、本発明の一実施形態に係る有機 E L 装置は、基板上に、スイッチング素子と、該スイッチング素子に接続された第 1 電極とが、マトリクス状に複数配置されてなる第 1 電極領域と、前記第 1 電極の上方に形成された機能層と、

前記第 1 電極と前記スイッチング素子を介して電氣的に接続され、第 1 の部分と第 2 の部分とを有する発光用電源配線と、複数の前記第 1 電極に対して共通に設けられ、かつ、その一部が前記発光用電源配線と重なるように設けられた第 2 電極と、前記第 2 電極と電氣的に接続された陰極配線と、前記第 2 の部分を覆うように形成された第 1 絶縁膜と、前記第 1 の部分及び前記陰極配線の一部を覆うように形成された第 2 絶縁膜と、を含み、前記第 1 の部分と前記陰極配線との間及び前記第 1 の部分と前記第 2 の部分の間には前記第 2 絶縁膜が配置されており、前記第 1 の部分は、前記陰極配線の一部に沿って前記陰極配線の一部と同一層に形成されており、前記第 2 の部分は、前記第 2 絶縁膜に形成されたコンタクトホールを介して前記第 1 の部分と電氣的に接続されており、かつ、前記第 2 の部分と前記第 2 電極との間に前記第 1 絶縁膜を挟んで、前記第 2 電極の一部と対向して配置されていることを特徴とする。

30

また、本発明の一実施形態に係る有機 E L 装置は、前記第 1 の部分と前記陰極配線の一部とは同一の金属膜をパターニングして形成されていることを特徴とする。

本発明の有機 E L 装置は、基板上に、スイッチング素子と、該スイッチング素子に接続された第 1 電極とが、マトリクス状に複数配置されてなる第 1 電極領域と、前記第 1 電極の上方に形成された機能層と、発光用電源回路と前記第 1 電極とを前記スイッチング素子を介して電氣的に接続する発光用電源配線と、前記複数の第 1 電極に対して共通に設けられ、かつ、その一部が前記発光用電源配線と重なるように設けられ第 2 電極と、を含み、該発光用電源配線は、前記第 1 電極領域に配置され、前記第 1 電極に前記スイッチング素子を介して接続される第 1 の部分と、前記基板の外周と前記第 1 電極領域との間に配置され、前記第 1 の部分に接続される第 2 の部分と、を有し、前記発光用電源配線の第 2 の部分と前記第 2 電極との間に設けられた絶縁膜は、前記発光用電源配線の第 1 の部分と前記第 2 電極との間に設けられた絶縁膜と比して薄い部分があることを特徴とする。

40

また、本発明の有機 E L 装置は、先に記載の有機 E L 装置であって、前記発光用電源配線の第 2 の部分と前記第 2 電極との間に設けられるとともに、前記第 1 の部分と前記第 2 電極との間に設けられた第 1 の絶縁膜と、前記機能層を区画するとともに、前記発光

50

用電源配線の前記第1の部分と前記第2電極との間に設けられた第2の絶縁膜と、を有することを特徴とする。

また、本発明の有機EL装置は、先に記載の有機EL装置であって、前記基板の外周と前記第1電極領域との間に設けられたダミー領域をさらに含み、機能層が、前記第1電極領域において前記第1電極の上方に設けられるとともに、前記ダミー領域において前記発光用電源配線の前記第2の部分と前記第2電極との間に設けられ、絶縁膜が、該機能層を区画するとともに、前記発光用電源配線の前記第1の部分と前記第2電極との間に設けられていることを特徴とする。

また、本発明の有機EL装置は、先に記載の有機EL装置であって、前記ダミー領域において、前記スイッチング素子に接続されていない第3電極が前記機能層の下方に設けられていることを特徴とする。

10

また、本発明の有機EL装置は、先に記載の有機EL装置であって、前記機能層の膜厚は前記絶縁膜の膜厚より薄く形成されてなることを特徴とする。

本発明の表示装置は、スイッチング素子に接続された第1電極が基板上にマトリクス状に配置されてなる第1電極領域と、前記第1電極領域の周囲に配置され、前記第1電極に接続される発光用電源配線と、前記第1電極の上方に形成された機能層と、を含み、前記機能層の上方に少なくとも第2電極の一部が形成され、前記発光用電源配線と前記第2電極との間に第1の静電容量が設けられてなることを特徴とする。

#### 【0010】

係る表示装置によれば、発光用電源配線と第2電極との間に第1の静電容量が設けられているので、発光用電源配線を流れる駆動電流の電位が変動した場合でも、第1の静電容量に蓄積された電荷が発光用電源配線に供給されるので、駆動電流の電位不足分がこの蓄積電荷により補われて電位変動を抑制することができ、表示装置の画像表示を正常に保つことができる。

20

#### 【0011】

また本発明の表示装置は、先に記載の表示装置であり、前記第1電極領域の外側において、前記発光用電源配線と前記第2電極とが対向することにより、前記第1の静電容量が形成されることを特徴とする。

#### 【0012】

係る表示装置によれば、発光用電源配線が第1電極領域の外側で第2電極と対向するので、発光用電源配線と第2電極との間隔が小さくなって第1の静電容量に蓄積される蓄積電荷量を増大させることができ、駆動電流の電位変動をより小さくして画像表示を安定に行うことができる。

30

#### 【0013】

また本発明の表示装置では、前記発光用電源配線と前記第2電極との間に第1層間絶縁層を配置させることが好ましい。

#### 【0014】

また本発明の表示装置は、先に記載の表示装置であり、前記第1電極によって形成される実表示領域と、該実表示領域の周囲に配置され、表示に寄与しないダミー領域とを有してなり、前記第2電極は、少なくとも前記実表示領域と前記ダミー領域を覆うように形成されてなり、前記発光用電源配線が少なくとも前記ダミー領域を挟んで前記第2電極と対向配置されることにより、前記第1の静電容量が形成されることを特徴とする。

40

#### 【0015】

係る表示装置によれば、実表示領域を囲むダミー領域が設けられ、発光用電源配線がダミー領域を挟んで第2電極と対向するように配置されるため、発光用電源配線がこのダミー領域に位置することになり、発光用電源配線の配置スペースを発光素子部の外側に新たに設ける必要がなく、これにより実表示領域の占有面積を相対的に拡大することができる。

#### 【0016】

また本発明の表示装置では、前記ダミー領域における機能層の膜厚が前記ダミー領域におけるバンクの膜厚より薄く形成されてなることが好ましい。

50

これにより、ダミー領域の機能層上ある第2電極がダミー領域のバンク上にある第2電極よりも発光用電源配線側に接近するように構成されるので、静電容量に蓄積される蓄積電荷量を増大させることができ、駆動電流の電位変動をより小さくして画像表示を安定に行うことができる。

【0017】

また本発明の表示装置では、前記発光用電源配線と前記ダミー領域における機能層との間に前記第1の層間絶縁層を配置させることが好ましい。

【0018】

また本発明の表示装置は、先に記載の表示装置であり、前記発光用電源配線は、第2の層間絶縁層を挟んで対向する第1配線及び第2配線から構成されるとともに、前記第1配線が、前記第2電極用の配線と同じ階層位置に形成され、前記第1配線と前記第2電極用の配線との間に第2の静電容量が形成されることを特徴とする。

10

係る表示装置によれば、第1配線と第2電極用の配線との間に第2の静電容量が設けられているので、発光用電源配線を流れる駆動電流の電位が変動した場合に、第2の静電容量に蓄積された電荷が発光用電源配線に供給されて電位変動を抑制することができ、表示装置の画像表示をより正常に保つことができる。

【0019】

また本発明の表示装置は、先に記載の表示装置であり、前記機能層は、正孔注入/輸送層と、該正孔注入/輸送層に隣接して形成される有機エレクトロルミネセンス材料からなる発光層とからなるものであることを特徴とする。

20

【0020】

係る表示装置によれば、機能層が正孔注入/輸送層と発光層とからなり、この機能層に対して電位変動の少ない駆動電流を印加することにより、高輝度で正確な色彩の表示を行うことができる。

【0021】

次に本発明の表示装置は、スイッチング素子に接続された第1電極が基板上に配置される第1電極領域と、前記第1電極領域の周囲に配置され、前記第1電極に接続される発光用電源配線とを具備してなり、各前記第1電極の上に機能層及び第2電極が形成されてなり、前記発光用電源配線の上には第1の層間絶縁層が形成されてなることを特徴とする。

30

【0022】

また本発明の表示装置は、先に記載の表示装置であって、前記第1電極によって形成された表示画素部の外側において、前記発光用電源配線と前記第2電極とが前記第1層間絶縁層を挟んで対向することにより、前記第1の静電容量が形成されることを特徴とする。

また本発明の表示装置は、先に記載の表示装置であって、前記第1電極によって形成される実表示領域と、該実表示領域の周囲に配置され、表示に寄与しないダミー領域とを有してなり、前記第2電極は、少なくとも前記実表示領域と前記ダミー領域を覆うように形成されてなり、前記発光用電源配線が少なくとも前記ダミー領域を挟んで前記第2電極と対向配置され、前記ダミー領域には前記第1層間絶縁層が形成されてなることを特徴とする。

40

【0023】

また本発明の表示装置は、先に記載の表示装置であって、前記ダミー領域における機能層の膜厚が前記ダミー領域におけるバンクの膜厚より薄く形成されてなることを特徴とする。

また本発明の表示装置は、先に記載の表示装置であって、前記発光用電源配線は、第2の層間絶縁層を挟んで対向する第1配線及び第2配線から構成されるとともに、前記第1配線が、前記第2電極用の配線と同じ階層位置に形成され、前記第1配線と前記第2電極用の配線との間に第2の静電容量が形成されることを特徴とする。

また本発明の表示装置は、先に記載の表示装置であって、前記機能層は、正孔注入/輸送層と、該正孔注入/輸送層に隣接して形成される有機エレクトロルミネセンス材料から

50

なる発光層とからなるものであることを特徴とする。

次に本発明の電子機器は、先のいずれかに記載の表示装置を具備してなることを特徴とする。係る電子機器によれば、画像表示を安定に行うことができる。

【 0 0 2 4 】

【 発明の実施の形態 】

[ 第 1 の実施形態 ]

以下、本発明の第 1 の実施形態を図面を参照して説明する。本実施形態は、本発明の一態様を示すものであり、この発明を限定するものではなく、本発明の技術的思想の範囲内で任意に変更可能である。なお、以下に示す各図においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材ごとに縮尺を異ならせてある。

10

【 0 0 2 5 】

図 1 には本実施形態の表示装置の配線構造の平面模式図を示す。

図 1 に示す表示装置 1 は、スイッチング素子として薄膜トランジスタ (Thin Film Transistor) を用いたアクティブマトリクス方式の有機 EL 表示装置である。

図 1 に示す本実施形態の表示装置 1 は、複数の走査線 1 0 1 ・ ・ ・ と、走査線 1 0 1 ・ ・ ・ に対して交差する方向に延びる複数の信号線 1 0 2 ・ ・ ・ と、信号線 1 0 2 ・ ・ ・ に並列に延びる複数の発光用電源配線 1 0 3 ・ ・ ・ とがそれぞれ配線された構成を有するとともに、走査線 1 0 1 ・ ・ ・ 及び信号線 1 0 2 ・ ・ ・ の各交点付近に、画素領域 A ・ ・ ・ が設けられている。

【 0 0 2 6 】

20

各信号線 1 0 2 ・ ・ ・ には、シフトレジスタ、レベルシフト、ビデオライン及びアナログスイッチを備えるデータ側駆動回路 1 0 4 が接続されている。また、各信号線 1 0 2 ・ ・ ・ には、薄膜トランジスタを備える検査回路 1 0 6 が接続されている。更に各走査線 1 0 1 ・ ・ ・ には、シフトレジスタ及びレベルシフトを備える走査側駆動回路 1 0 5、1 0 5 が接続されている。

更に、画素領域 A の各々には、走査線 1 0 1 を介して走査信号がゲート電極に供給されるスイッチング薄膜トランジスタ 1 1 2 と、このスイッチング薄膜トランジスタ 1 1 2 を介して信号線 1 0 2 から供給される画像信号を保持する保持容量 cap と、該保持容量 cap によって保持された画像信号がゲート電極に供給されるカレント薄膜トランジスタ 1 2 3 (スイッチング素子) と、このカレント薄膜トランジスタ 1 2 3 を介して発光用電源配線 1 0 3 に電氣的に接続したときに発光用電源配線 1 0 3 から駆動電流が流れ込む画素電極 (第 1 電極) 1 1 1 と、この画素電極 1 1 1 と陰極 (第 2 電極) 1 2 との間に挟み込まれる機能層 1 1 0 とが設けられている。尚、陰極 1 2 は陰極用電源回路 1 3 1 に接続されている。

30

【 0 0 2 7 】

また、機能層 1 1 0 には、正孔注入 / 輸送層と、該正孔注入 / 輸送層に隣接して形成される有機エレクトロルミネセンス材料からなる発光層が含まれ、更に発光層には、赤色に発光する発光層 1 1 0 R、緑色に発光する発光層 1 1 0 G、青色に発光する発光層 1 1 0 B の 3 種の発光層が含まれ、各発光層 1 1 0 R、1 1 0 G、1 1 0 B がストライプ配置されている。

40

そして、カレント薄膜トランジスタ 1 2 3 を介して各発光層 1 1 0 R、1 1 0 G、1 1 0 B に接続される発光用電源配線 1 0 3 R、1 0 3 G、1 0 3 B がそれぞれ、発光用電源回路 1 3 2 に接続されている。各色毎に発光用電源配線 1 0 3 R ・ ・ ・ が配線されているのは、発光層 1 1 0 R ・ ・ ・ の駆動電位が各色毎に異なるためである。

【 0 0 2 8 】

また、陰極 1 2 と発光用電源配線 1 0 3 R、1 0 3 G、1 0 3 B との間には、第 1 の静電容量 C 1 ・ ・ ・ が形成されている。表示装置 1 が駆動するとこの第 1 の静電容量 C 1 ・ ・ ・ に電荷が蓄積される。表示装置 1 の駆動中に各発光用電源配線 1 0 3 を流れる駆動電流の電位が変動した場合には、蓄積された電荷が各発光用電源配線 1 0 3 に放電されて駆動電流の電位変動を抑制する。これにより、表示装置 1 の画像表示を正常に保つことができる

50

。

#### 【0029】

尚、この表示装置1においては、走査線101が駆動されてスイッチング薄膜トランジスタ112がオンになると、そのときの信号線102の電位が保持容量capに保持され、該保持容量capに状態に応じて、カレント薄膜トランジスタ123（スイッチング素子）のオン・オフ状態が決まる。そして、カレント薄膜トランジスタ123のチャネルを介して、発光用電源配線103R、103G、103Bから画素電極111に駆動電流が流れ、更に発光層110R、110G、110Bを介して陰極（第2電極）12に電流が流れる。各機能層110は、これを流れる電流量に応じて発光する。

#### 【0030】

次に、本実施形態の表示装置1の具体的な態様を図2～図4を参照して説明する。図2に本実施形態の表示装置の平面模式図を示し、図3には図2のA-A'線に沿う断面図を示し、図4には図2のB-B'線に沿う断面図を示す。

図2に示すように、本実施形態の表示装置1は、ガラス等からなる透明な基板2と、図示略のカレント薄膜トランジスタ（スイッチング素子）に接続された画素電極（第1電極）が基板2上にマトリクス状に配置されてなる図示略の画素電極領域（第1電極領域）と、画素電極領域の周囲に配置されるとともに各画素電極に接続される発光用電源配線103（103R、103G、103B）と、少なくとも画素電極領域上に位置する平面視略矩形の表示画素部3（図中一点鎖線の枠内）とを具備して構成されている。また表示画素部3は、中央部分の実表示領域4（図中二点鎖線の枠内）と、実表示領域4の周囲に配置されたダミー領域5（一点鎖線及び二点鎖線の間の領域）とに区画されている。

#### 【0031】

また、実表示領域4の図中両側には、前述の走査線駆動回路105、105が配置されている。この走査線駆動回路105、105はダミー領域5の下側（基板側2）に位置して設けられている。更にダミー領域5の下側には、走査線駆動回路105、105に接続される走査線駆動回路用制御信号配線105aと走査線駆動回路用電源配線105bとが設けられている。

更に実表示領域4の図中上側には、前述の検査回路106が配置されている。この検査回路106はダミー領域5の下側（基板側2）に位置して設けられており、この検査回路106により、製造途中や出荷時の表示装置の品質、欠陥の検査を行うことができる。

#### 【0032】

図2に示すように、発光用電源配線103R、103G、103Bは、ダミー画素領域5の周囲に配設されている。各発光用電源配線103R、103G、103Bは、基板2の図2中下側から走査線駆動回路用制御信号配線105bに沿って図2中上方に延在し、走査線駆動回路用電源配線105bが途切れた位置から折曲してダミー画素領域5の外側に沿って延在し、実表示領域4内にある図示略の画素電極に接続されている。

#### 【0033】

また、基板2には、陰極12に接続される陰極配線12aが形成されている。この陰極配線12aは、発光用電源配線103R、103G、103Bを囲むように平面視略コ字状に形成されている。

#### 【0034】

また基板2の一端には、ポリイミドテープ130が貼り付けられ、このポリイミドテープ130上に制御用IC131が実装されている。この制御用IC131には、図1に示したデータ側駆動回路104、陰極用電源回路131及び発光用電源回路132が内蔵されている。

#### 【0035】

次に図3及び図4に示すように、基板2上には回路部11が形成され、この回路部11上に表示画素部3が形成されている。また基板2には、表示画素部3を環状に囲む封止材13が形成され、更に表示画素部3上に封止基板14が備えられている。封止基板14は、封止材13を介して基板2に接合されており、ガラス、金属若しくは樹脂等からなるもの

10

20

30

40

50

である。また封止基板 14 の裏側には、吸着剤 15 が貼り付けられ、表示画素部 3 と封止基板 14 の間の空間に混入した水又は酸素を吸収できるようになっている。尚、吸着剤 15 に代えてゲッター剤を用いても良い。また封止材 13 は、例えば熱硬化樹脂あるいは紫外線硬化樹脂からなるものであり、特に熱硬化樹脂の一種であるエポキシ樹脂よりなることが好ましい。

#### 【0036】

回路部 11 の中央部分には、画素電極領域 11a が設けられている。この画素電極領域 11a には、カレント薄膜トランジスタ 123 と、このカレント薄膜トランジスタ 123 (スイッチング素子) に接続された画素電極 111 が備えられている。カレント薄膜トランジスタ 123 は、基板 2 上に積層された下地保護層 281、第 2 層間絶縁層 283 及び第 1 層間絶縁層 284 に埋め込まれて形成され、また画素電極 111 は、第 1 層間絶縁層 284 上に形成されている。

10

#### 【0037】

尚、回路部 11 には、前述した保持容量 cap 及びスイッチング薄膜トランジスタ 142 も形成されているが、図 3 及び図 4 ではこれらの図示を省略している。

#### 【0038】

次に、図 3 において、画素電極領域 11a の図中両側には、前述の走査線駆動回路 105 が設けられている。また、図 4 において、画素電極領域 11a の図中左側には、前述の検査回路 106 が設けられている。

走査線駆動回路 105 には、シフトレジスタに含まれるインバータを構成する N チャネル型又は P チャネル型の薄膜トランジスタ 105c が備えられ、この薄膜トランジスタ 105c は、画素電極 111 に接続されていない点を除いて上記のカレント薄膜トランジスタ 123 と同様の構造とされている。

20

また検査回路 106 にも同様に、薄膜トランジスタ 106a が備えられ、この薄膜トランジスタ 106a も、画素電極 111 に接続されていない点を除いてカレント薄膜トランジスタ 123 と同様の構造とされている。

#### 【0039】

また図 3 に示すように、走査線駆動回路 105、105 の図中外側の下地保護層 281 上には、走査線回路用制御信号配線 105a が形成されている。更に走査線回路用制御信号配線 105a の外側の第 2 層間絶縁層 283 上には、走査線回路用電源配線 105b が形成されている。

30

更に図 4 に示すように、検査回路 106 の図中左側の下地保護層 281 上には、検査回路用制御信号配線 106b が形成されている。更に検査回路用制御信号配線 106b の左側の第 2 層間絶縁層 283 上には、検査回路用電源配線 106c が形成されている。

#### 【0040】

また図 3 に示すように、走査線回路用電源配線 105b の外側には、発光用電源配線 103 が形成されている。この発光用電源配線 103 は、2 つの配線、あるいは異なる層に形成された導電部を利用した二重配線構造を採用しており、前述したように表示画素部 3 の外側に配置されている。二重配線構造を採用することで配線抵抗を軽減できる。

例えば、図 3 中左側にある赤色用の発光用電源配線 103R は、下地保護層 281 上に形成された第 1 配線 103R1 と、第 2 層間絶縁層 283 を介して第 1 配線 103R1 上に形成された第 2 配線 103R2 とから構成されている。第 1 配線 103R1 及び第 2 配線 103R2 は、図 2 に示すように第 2 層間絶縁層 283 を貫通するコンタクトホール 103R3 により接続されている。

40

このように、第 1 配線 103R1 は、陰極用配線 12a と同じ階層位置に形成されており、第 1 配線 103R1 と陰極用配線 12a との間は第 2 層間絶縁層 283 が配置されている。このような構造をとることで、第 1 配線 103R1 と陰極用配線 12a との間に第 2 の静電容量 C2 が形成されている。

#### 【0041】

同様に、図 3 の右側にある青色及び緑色用の発光用電源配線 103G、103B も二重配

50

線構造を採用しており、それぞれ下地地保護層 281 上に形成された第 1 配線 103G1、103B1と、第 2 層間絶縁層 283 上に形成された第 2 配線 103G2、103B2とから構成され、第 1 配線 103G1、103B1及び第 2 配線 103G2、103B2は、図 2 及び図 3 に示すように第 2 層間絶縁層 283 を貫通するコンタクトホール 103G3、103B3により接続されている。そして、青色の第 1 配線 103B1及び陰極用配線 12a の間に第 2 の静電容量 C2が形成されている。

#### 【0042】

第 1 配線 103R1・・・及び第 2 配線 103R2・・・の間隔は、例えば、0.6~1.0  $\mu\text{m}$  の範囲が好ましい。間隔が 0.6  $\mu\text{m}$  未満だと、データ線と走査線のような異なる電位を有するソースメタルとゲートメタルの間の寄生容量が増える為、例えば画素内においては、数多くのソースメタルとゲートメタルのクロス部が存在することにより、データ信号（画像信号）配線遅延を引き起こす。その結果、定められた期間内にデータ信号（画像信号）を書き込む事が出来ない為、コントラストの低下を引き起こす。第 1 配線 103R1・・・及び第 2 配線 103R2・・・に挟まれる第 2 層間絶縁層 283 の材質は、例えば  $\text{SiO}_2$  等が好ましが、1.0  $\mu\text{m}$  以上形成すると  $\text{SiO}_2$  の応力により基板が割れる恐れが生じる。

10

#### 【0043】

また、各発光用電源配線 103R・・・の上側には、表示画素部 3 から延出した陰極 12 が形成されている。これにより、各発光用電源配線 103R・・・の第 2 配線 103R2・・・が、第 1 層間絶縁層 284 を挟んで陰極 112 と対向配置され、これにより第 2 配線 103R2・・・と陰極 12 との間に前述の第 1 の静電容量 C1が形成される。

20

#### 【0044】

第 2 配線 103R2・・・と陰極 12 の間隔は、例えば、0.6~1.0  $\mu\text{m}$  の範囲が好ましい。間隔が 0.6  $\mu\text{m}$  未満だと、画素電極とソースメタルのような異なる電位を有する画素電極とソースメタルの間の寄生容量が増える為、ソースメタルを用いているデータ線の配線遅延が生じる。その結果、定められた期間内にデータ信号（画像信号）を書き込む事が出来ない為、コントラストの低下を引き起こす。第 2 配線 103R2・・・と陰極 12 に挟まれる第 1 層間絶縁層 284 の材質は、例えば  $\text{SiO}_2$  やアクリル樹脂等が好ましい。しかし、 $\text{SiO}_2$  を 1.0  $\mu\text{m}$  以上形成すると応力により基板が割れる恐れが生じる。また、アクリル樹脂の場合は、2.0  $\mu\text{m}$  程度まで形成することができるが、水を含むを膨張する性質が有る為、その上に形成する画素電極を割る恐れがある。

30

また第 1 配線 103R1・・・と陰極用配線 12a の間隔は、例えば、4~200  $\mu\text{m}$  の範囲が好ましい。間隔が 4  $\mu\text{m}$  未満だと、現状では露光機の精度により配線同士がショートする可能性がある。第 1 配線 103R2・・・と陰極用配線 12a に挟まれる第 2 層間絶縁層 283 の材質は、例えば  $\text{SiO}_2$  やアクリル樹脂等が好ましい。

#### 【0045】

このように、本実施形態の表示装置 1 によれば、発光用電源配線 103 と陰極 12 との間に第 1 の静電容量 C1が設けられるので、発光用電源配線 103 を流れる駆動電流の電位が変動した場合に第 1 の静電容量 C1に蓄積された電荷が発光用電源配線 103 に供給され、駆動電流の電位不足分がこの電荷により補われて電位変動を抑制することができ、表示装置 1 の画像表示を正常に保つことができる。

40

特に、発光用電源配線 103 と陰極 12 とが表示画素部 3 の外側で対向するので、発光用電源配線 103 と陰極 112 との間隔を小さくして第 1 の静電容量 C1に蓄積される電荷量を増大させることができ、駆動電流の電位変動をより小さくして画像表示を安定に行うことができる。

更に、本実施形態の表示装置 1 によれば、発光用電源配線 103 が第 1 配線及び第 2 配線からなる二重配線構造を有し、第 1 配線と陰極用配線との間に第 2 の静電容量 C2が設けられているので、第 2 の静電容量 C2に蓄積された電荷も発光用電源配線 103 に供給されるため、電位変動をより抑制することができ、表示装置 1 の画像表示をより正常に保つことができる。

50

## 【0046】

次に、カレント薄膜トランジスタ123を含む回路部11の構造を詳細に説明する。図5に、画素電極領域11aの要部断面図を示す。

図5に示すように、基板2の表面には、SiO<sub>2</sub>を主体とする下地保護層281が積層され、この下地保護層281上には島状のシリコン層241が形成されている。また、シリコン層241及び下地保護層281は、SiO<sub>2</sub>及び/又はSiNを主体とするゲート絶縁層282により被覆されている。そして、シリコン層241上には、ゲート絶縁層282を介してゲート電極242が形成されている。なお、このゲート電極242は走査線の一部である。

また、ゲート電極242及びゲート絶縁層282は、SiO<sub>2</sub>を主体とする第2層間絶縁層283によって被覆されている。なお、本明細書において、「主体」とする成分とは最も含有率の高い成分のことを言うものとする。

10

## 【0047】

次に、シリコン層241のうち、ゲート絶縁層282を介してゲート電極242と対向する領域がチャンネル領域241aとされている。また、シリコン層241のうち、チャンネル領域241aの図中右側には低濃度ソース領域241b及び高濃度ソース領域Sが設けられる一方、チャンネル領域241aの図中左側には低濃度ドレイン領域241c及び高濃度ドレイン領域241Dが設けられており、いわゆるLDD(Light Doped Drain)構造が形成されている。カレント薄膜トランジスタ123は、このシリコン層241を主体として構成されている。

20

## 【0048】

高濃度ソース領域241Sは、ゲート絶縁層282と第2層間絶縁層283とに互って開孔するコンタクトホール245を介して、第2層間絶縁層283上に形成されたソース電極243に接続されている。このソース電極243は、上述したデータ線の一部として構成される。一方、高濃度ドレイン領域241Dは、ゲート絶縁層282と第2層間絶縁層283とに互って開孔するコンタクトホール246を介して、ソース電極243と同一層からなるドレイン電極244に接続されている。

## 【0049】

ソース電極243及びドレイン電極244が形成された第2層間絶縁層283上に第1層間絶縁層284が形成されている。そして、ITO等からなる透明な画素電極111が、この第1層間絶縁層284上に形成されるとともに、第1層間絶縁層284に設けられたコンタクトホール111aを介してドレイン電極244に接続されている。すなわち、画素電極111は、ドレイン電極244を介して、シリコン層241の高濃度ドレイン電極241Dに接続されている。

30

尚、図3に示すように、画素電極111は、実表示領域4に対応する位置に形成されているが、実表示領域4の周囲に形成されたダミー領域5には、画素電極111と同じ形態のダミー画素電極111'が設けられる。

このダミー画素電極111'は、高濃度ドレイン電極241Dに接続されない点を除き、画素電極111と同一の形態である。

## 【0050】

次に、表示画素部3の実画素領域4には、機能層110及びバンク112が形成されている。

40

機能層110は図3～図5に示すように、画素電極111・・・上の各々に積層されている。またバンク112は、各画素電極111及び各機能層110の間に備えられており、各機能層110を区画している。

## 【0051】

バンク112は、基板2側に位置する無機物バンク層112aと基板2から離れて位置する有機物バンク層112bとが積層されて構成されている。尚、無機物バンク層112aと有機物バンク層112bとの間に遮光層を配置してもよい。

## 【0052】

50

無機質、有機物バンク層 1 1 2 a、1 1 2 b は、画素電極 1 1 1 の周縁部上に乗上げて形成されており、また無機物バンク層 1 1 2 a は、有機物バンク層 1 1 2 b よりも画素電極 1 1 1 の中央側まで形成されている。

また、無機物バンク層 1 1 2 a は、例えば、 $\text{SiO}_2$ 、 $\text{TiO}_2$ 、 $\text{SiN}$ 等の無機材料からなることが好ましい。また無機物バンク層 1 1 2 a の膜厚は、50 ~ 200 nm の範囲が好ましく、特に 150 nm がよい。膜厚が 50 nm 未満では、無機物バンク層 1 1 2 a が後述する正孔注入 / 輸送層より薄くなり、正孔注入 / 輸送層の平坦性を確保できなくなるので好ましくない。また膜厚が 200 nm を越えると、無機物バンク層 1 1 2 a による段差が大きくなって、正孔注入 / 輸送層上に積層する後述の発光層の平坦性を確保できなくなるので好ましくない。

#### 【0053】

更に、有機物バンク層 1 1 2 b は、アクリル樹脂、ポリイミド樹脂等の通常のレジストから形成されている。この有機物バンク層 1 1 2 b の厚さは、0.1 ~ 3.5  $\mu\text{m}$  の範囲が好ましく、特に 2  $\mu\text{m}$  程度がよい。厚さが 0.1  $\mu\text{m}$  未満では、後述する正孔注入 / 輸送層及び発光層の合計厚より有機物バンク層 1 1 2 b が薄くなり、発光層が上部開口部 1 1 2 d から溢れるおそれがあるので好ましくない。また、厚さが 3.5  $\mu\text{m}$  を越えると、上部開口部 1 1 2 d による段差が大きくなり、有機物バンク層 1 1 2 b 上に形成する陰極 1 2 のステップガバレッジを確保できなくなるので好ましくない。また、有機物バンク層 1 1 2 b の厚さを 2  $\mu\text{m}$  以上にすれば、陰極 1 2 と画素電極 1 1 1 との絶縁を高めることができる点でより好ましい。

このようにして、機能層 1 1 0 は、バンク 1 1 2 より薄く形成されている。

#### 【0054】

また、バンク 1 1 2 の周辺には、親液性を示す領域と、撥液性を示す領域が形成されている。

親液性を示す領域は、無機物バンク層 1 1 2 a 及び画素電極 1 1 1 であり、これらの領域には、酸素を反応ガスとするプラズマ処理によって水酸基等の親液基が導入されている。また、撥液性を示す領域は、有機物バンク層 1 1 2 b であり、4 フッ化メタンを反応ガスとするプラズマ処理によってフッ素等の撥液基が導入されている。

#### 【0055】

次に図 5 に示すように、機能層 1 1 0 は、画素電極 1 1 1 上に積層された正孔注入 / 輸送層 1 1 0 a と、正孔注入 / 輸送層 1 1 0 a 上に隣接して形成された発光層 1 1 0 b とから構成されている。

正孔注入 / 輸送層 1 1 0 a は、正孔を発光層 1 1 0 b に注入する機能を有するとともに、正孔を正孔注入 / 輸送層 1 1 0 a 内部において輸送する機能を有する。このような正孔注入 / 輸送層 1 1 0 a を画素電極 1 1 1 と発光層 1 1 0 b の間に設けることにより、発光層 1 1 0 b の発光効率、寿命等の素子特性が向上する。また、発光層 1 1 0 b では、正孔注入 / 輸送層 1 1 0 a から注入された正孔と、陰極 1 2 からの電子とが結合して蛍光を発生させる。

#### 【0056】

発光層 1 1 0 b は、赤色 ( R ) に発光する赤色発光層、緑色 ( G ) に発光する緑色発光層、及び青色 ( B ) に発光する青色発光層の 3 種類を有し、図 1 及び図 2 に示すように、各発光層がストライプ配置されている。

#### 【0057】

次に、表示画素部 3 のダミー領域 5 には、ダミー機能層 2 1 0 及びダミーバンク 2 1 2 が形成されている。

ダミーバンク 2 1 2 は、基板 2 側に位置するダミー無機物バンク層 2 1 2 a と基板 2 から離れて位置するダミー有機物バンク層 2 1 2 b とが積層されて構成されている。ダミー無機物バンク層 2 1 2 a は、ダミー画素電極 1 1 1' の全面に形成されている。またダミー有機物バンク層 2 1 2 b は、有機物バンク層 1 1 2 b と同様に画素電極 1 1 1 の間に形成されている。

10

20

30

40

50

そして、ダミー機能層 210 は、ダミー無機物バンク 212 a を介してダミー画素電極 111' 上に形成されている。

【0058】

ダミー無機物バンク層 212 a 及びダミー有機物バンク層 121 b は、先に説明した無機質、有機物バンク層 112 a、112 b と同様の材質、同様の膜厚を有するものである。また、ダミー機能層 210 は、図示略のダミー正孔注入/輸送層と図示略のダミー発光層とが積層されてなり、ダミー正孔注入/輸送層及びダミー発光層の材質や膜厚は、前述の正孔注入/輸送層 110 a 及び発光層 110 b と同様である。従って上記の機能層 110 と同様に、ダミー機能層 210 はダミーバンク 212 より薄く形成されている。

10

【0059】

ダミー領域 5 を実表示領域 4 の周囲に配置することにより、実表示領域 4 の機能層 110 の厚さを均一にすることができ、表示ムラを抑制することができる。即ち、ダミー領域 5 を配置することで、表示素子をインクジェット法によって形成する場合における吐出した組成物の乾燥条件を実表示領域 4 内で一定にすることができ、実表示領域 4 の周縁部で機能層 110 の厚さに偏りが生じるおそれがない。

【0060】

次に陰極 12 は、実表示領域 4 とダミー領域 5 の全面に形成されるとともにダミー領域 5 の外側にある基板 2 上まで延出され、ダミー領域 5 の外側、即ち表示画素部 3 の外側で発光用電源配線 103 と対向配置されている。

20

また陰極 12 の端部が、回路部 11 に形成された陰極用配線 12 a に接続されている。陰極 12 は、画素電極 111 の対向電極として機能層 110 に電流を流す役割を果たす。この陰極 12 は、例えば、フッ化リチウムとカルシウムの積層体からなる第 1 陰極層 12 b と、第 2 陰極層 12 c とが積層されて構成されている。陰極 12 のうち、第 2 陰極層 12 c のみが表示画素部 3 の外側まで延出されている。

第 2 陰極層 12 c は、発光層 110 b から発した光を基板 2 側に反射させる機能をも有し、例えば、Al、Ag、Mg/Ag 積層体等からなることが好ましい。

更に第 2 陰極層 12 b 上に SiO<sub>2</sub>、SiN 等からなる酸化防止用の保護層を設けても良い。

30

【0061】

次に本実施形態の表示装置の製造方法を図面を参照して説明する。

まず、図 6 ないし図 8 を参照して、基板 2 上に回路部 11 を形成する方法について説明する。なお、図 6 ないし図 8 に示す各断面図は、図 2 中の A - A' 線のに沿う断面に対応している。なお、以下の説明において、不純物濃度は、いずれも活性化アニール後の不純物として表される。

【0062】

まず、図 6 (a) に示すように、基板 2 上に、シリコン酸化膜などからなる下地保護層 281 を形成する。次に、ICVD 法、プラズマ CVD 法などを用いてアモルファスシリコン層を形成した後、レーザーアニール法又は急速加熱法により結晶粒を成長させてポリシリコン層 501 とする。

40

【0063】

次に図 6 (b) に示すように、ポリシリコン層 501 をフォトリソグラフィ法によりパターンニングして島状のシリコン層 241、251 及び 261 を形成し、更にシリコン酸化膜からなるゲート絶縁層 282 を形成する。

シリコン層 241 は、実表示領域 4 に対応する位置に形成されて画素電極 111 に接続されるカレント薄膜トランジスタ 123 (以下、「画素用 TFT」と表記する場合がある) を構成するものであり、シリコン層 251、261 は、走査線駆動回路 105 内の P チャネル型及び N チャネル型の薄膜トランジスタ (以下、「駆動回路用 TFT」と表記する場合がある) をそれぞれ構成するものである。

ゲート絶縁層 282 の形成は、プラズマ CVD 法、熱酸化法などにより、各シリコン層 2

50

4 1、2 5 1、2 6 1 及び下地保護層 2 8 1 を覆う厚さ約 3 0 n m ~ 2 0 0 n m のシリコン酸化膜を形成することにより行う。ここで、熱酸化法を利用してゲート絶縁層 2 8 2 を形成する際には、シリコン層 2 4 1、2 5 1 及び 2 6 1 の結晶化も行い、これらのシリコン層をポリシリコン層とすることができる。チャンネルドープを行う場合には、例えば、このタイミングで約  $1 \times 10^{12} \text{ cm}^{-2}$  のドーズ量でボロンイオンを打ち込む。その結果、シリコン層 2 4 1、2 5 1 及び 2 6 1 は、不純物濃度が約  $1 \times 10^{17} \text{ cm}^{-3}$  の低濃度 P 型のシリコン層となる。

【 0 0 6 4 】

次に図 6 ( c ) に示すように、シリコン層 2 4 1、2 6 1 の一部にイオン注入選択マスク M1 を形成し、この状態でリンイオンを約  $1 \times 10^{15} \text{ cm}^{-2}$  のドーズ量でイオン注入する。その結果、イオン注入選択マスク M1 に対してセルフアライン的に高濃度不純物が導入され、シリコン層 2 4 1 及び 2 6 1 中に高濃度ソース領域 2 4 1 S 及び 2 6 1 S 並びに高濃度ドレイン領域 2 4 1 D 及び 2 6 1 D が形成される。

10

【 0 0 6 5 】

次に図 6 ( d ) に示すように、イオン注入選択マスク M1 を除去した後に、ゲート絶縁層 2 8 2 上にドープドシリコン、シリサイド膜、或いはアルミニウム膜やクロム膜、タンタル膜といった厚さ約 5 0 0 n m 程度の金属膜を形成し、更にこの金属膜をパターニングすることにより、P チャンネル型の駆動回路用 T F T のゲート電極 2 5 2、画素用 T F T のゲート電極 2 4 2、N チャンネル型の駆動回路用 T F T のゲート電極 2 6 2 を形成する。また、上記パターニングにより、走査線駆動回路用信号配線 1 0 5 a、発光用電源配線の第 1 配線 1 0 3 R1、1 0 3 G1、1 0 3 B1、陰極用配線 1 2 a の一部を同時に形成する。

20

【 0 0 6 6 】

更に、ゲート電極 2 4 2、2 5 2 及び 2 6 2 をマスクとし、シリコン層 2 4 1、2 5 1 及び 2 6 1 に対してリンイオンを約  $4 \times 10^{13} \text{ cm}^{-2}$  のドーズ量でイオン注入する。その結果、ゲート電極 2 4 2、2 5 2 及び 2 6 2 に対してセルフアライン的に低濃度不純物が導入され、図 6 ( d ) に示すように、シリコン層 2 4 1 及び 2 6 1 中に低濃度ソース領域 2 4 1 b 及び 2 6 1 b、並びに低濃度ドレイン領域 2 4 1 c 及び 2 6 1 c が形成される。また、シリコン層 2 5 1 中に低濃度不純物領域 2 5 1 S 及び 2 5 1 D が形成される。

【 0 0 6 7 】

次に図 7 ( a ) に示すように、ゲート電極 2 5 2 の周辺を除く全面にイオン注入選択マスク M2 を形成する。このイオン注入選択マスク M2 を用いて、シリコン層 2 5 1 に対してボロンイオンを約  $1.5 \times 10^{15} \text{ cm}^{-2}$  のドーズ量でイオン注入する。結果として、ゲート電極 2 5 2 もマスクとして機能し、シリコン層 2 5 2 中にセルフアライン的に高濃度不純物がドープされる。これにより 2 5 1 S 及び 2 5 1 D がカウンタードープされ、P 型チャンネル型の駆動回路用 T F T のソース領域及びドレイン領域となる。

30

次に図 7 ( b ) に示すように、イオン注入選択マスク M2 を除去した後に、基板 2 の全面に第 2 層間絶縁層 2 8 3 を形成し、更にフォトリソグラフィ法により第 2 層間絶縁層 2 8 3 をパターニングして、各 T F T のソース電極及びドレイン電極並びに陰極用配線 1 2 a に対応する位置にコンタクトホール形成用の孔 H1 を設ける。

【 0 0 6 8 】

40

次に図 7 ( c ) に示すように、第 2 層間絶縁層 2 8 3 を覆うように、アルミニウム、クロム、タンタル等の金属からなる厚さ約 2 0 0 n m ないし 8 0 0 n m 程度の導電層 5 0 4 を形成することにより、先に形成した孔 H1 にこれらの金属を埋め込んでコンタクトホールを形成する。更に導電層 5 0 4 上にパターニング用マスク M3 を形成する。

次に図 8 ( a ) に示すように、導電層 5 0 4 をパターニング用マスク M3 によってパターニングし、各 T F T のソース電極 2 4 3、2 5 3、2 6 3、ドレイン電極 2 4 4 及び 2 5 4、各発光用電源配線の第 2 配線 1 0 3 R2、1 0 3 G2、1 0 3 B2、走査線回路用電源配線 1 0 5 b 及び陰極用配線 1 2 a を形成する。

上記のように、第 1 配線 1 0 3 R1 及び 1 0 3 B1 を陰極用配線 1 2 a と同じ階層に離間して形成することで、第 2 の静電容量 C2 が形成される。

50

## 【 0 0 6 9 】

次に図 8 ( b ) に示すように、第 2 層間絶縁層 2 8 3 を覆う第 1 層間絶縁層 2 8 4 を、例えばアクリル系などの樹脂材料によって形成する。この第 1 層間絶縁層 2 8 4 は、約 1 ~ 2  $\mu\text{m}$  程度の厚さに形成されることが望ましい。

次に図 8 ( c ) に示すように、第 1 層間絶縁層 2 8 4 のうち、画素用 T F T のドレイン電極 2 4 4 に対応する部分をエッチングによって除去してコンタクトホール形成用の孔 H 2 を形成する。このとき、同時に陰極用配線 1 2 a 上の第 1 層間絶縁層 2 8 4 も除去する。このようにして、基板 2 上に回路部 1 1 が形成される。

## 【 0 0 7 0 】

次に、図 9 を参照して、回路部 1 1 上に表示画素部 3 を形成することにより表示装置 1 を得る手順について説明する。図 9 に示す断面図は、図 2 中の A - A ' 線に沿う断面に対応している。

まず図 9 ( a ) に示すように、基板 2 の全面を覆うように I T O 等の透明電極材料からなる薄膜を形成し、当該薄膜をパターニングすることにより、第 1 層間絶縁層 2 8 4 に設けた孔 H 2 を埋めてコンタクトホール 1 1 1 a を形成するとともに画素電極 1 1 1 及びダミー画素電極 1 1 1 ' を形成する。画素電極 1 1 1 は、カレント薄膜トランジスタ 1 2 3 の形成部分のみに形成され、コンタクトホール 1 1 1 a を介してカレント薄膜トランジスタ 1 2 3 ( スイッチング素子 ) に接続される。尚、ダミー電極 1 1 1 ' は島状に配置される。

## 【 0 0 7 1 】

次に、図 9 ( b ) に示すように、第 1 層間絶縁層 2 8 4 及び画素電極 1 1 1 及びダミー画素電極 1 1 1 ' 上に無機物バンク層 1 1 2 a 及びダミー無機物バンク層 2 1 2 a を形成する。無機物バンク層 1 1 2 a は、画素電極 1 1 1 の一部が開口する態様にて形成し、ダミー無機物バンク層 2 1 2 a はダミー画素電極 1 1 1 ' を完全に覆うように形成する。無機物バンク層 1 1 2 a 及びダミー無機物バンク層 2 1 2 a は、例えば C V D 法、T E O S 法、スパッタ法、蒸着法等によって第 1 層間絶縁層 2 8 4 及び画素電極 1 1 1 の全面に  $\text{SiO}_2$ 、 $\text{TiO}_2$ 、 $\text{SiN}$  等の無機質膜を形成した後に、当該無機質膜をパターニングすることにより形成する。

## 【 0 0 7 2 】

更に図 9 ( b ) に示すように、無機物バンク層 1 1 2 a 及びダミー無機物バンク層 2 1 2 a 上に、有機物バンク層 1 1 2 b 及びダミー有機物バンク層 2 1 2 b を形成する。有機物バンク層 1 1 2 b は、無機物バンク層 1 1 2 a を介して画素電極 1 1 1 の一部が開口する態様にて形成し、ダミー有機物バンク層 2 1 2 b はダミー無機物バンク層 2 1 2 a の一部が開口する態様にて形成する。このようにして、第 1 層間絶縁層 2 8 4 上にバンク 1 1 2 を形成する。

## 【 0 0 7 3 】

続いて、バンク 1 1 2 の表面に、親液性を示す領域と、撥液性を示す領域を形成する。本実施例においてはプラズマ処理工程により、各領域を形成するものとしている。具体的に該プラズマ処理工程は、画素電極 1 1 1、無機物バンク層 1 1 2 a 及びダミー無機物バンク層 2 1 2 a を親液性にする親液化工程と、有機物バンク層 1 1 2 b 及びダミー有機物バンク層 2 1 2 b を撥液性にする撥液化工程とを少なくとも具備している。

## 【 0 0 7 4 】

すなわち、バンク 1 1 2 を所定温度 ( 例えば 7 0 ~ 8 0 程度 ) に加熱し、次いで親液化工程として大気雰囲気中で酸素を反応ガスとするプラズマ処理 (  $\text{O}_2$  プラズマ処理 ) を行う。続いて、撥液化工程として大気雰囲気中で 4 フッ化メタンを反応ガスとするプラズマ処理 (  $\text{CF}_4$  プラズマ処理 ) を行い、プラズマ処理のために加熱されたバンク 1 1 2 を室温まで冷却することで、親液性及び撥液性が所定箇所に付与されることとなる。

## 【 0 0 7 5 】

更に、画素電極 1 1 1 上及びダミー無機物バンク層 2 1 2 a 上にそれぞれ、機能層 1 1 0 並びにダミー機能層 2 1 0 をインクジェット法により形成する。機能層 1 1 0 並びにダミ

10

20

30

40

50

ー機能層 210 は、正孔注入 / 輸送層材料を含む組成物インクを吐出・乾燥した後に、発光層材料を含む組成物インクを吐出・乾燥することにより形成される。なお、この機能層 110 及びダミー機能層 210 の形成工程以降は、正孔注入 / 輸送層及び発光層の酸化を防止すべく、窒素雰囲気、アルゴン雰囲気等の不活性ガス雰囲気で行うことが好ましい。

【0076】

次に、図 9 (c) に示すように、バンク 112 及び機能層 110 並びにダミー機能層 210 を覆う陰極 12 を形成する。陰極 12 は、バンク 112 及び機能層 110 並びにダミー機能層 210 上に第 1 陰極層 12b を形成した後に、第 1 陰極層 12b を覆って基板 2 上の陰極用配線 12a に接続される第 2 陰極層 12c を形成することにより得られる。

このように、第 2 陰極層 12c を陰極用配線 12a に接続させるべく第 2 陰極層 12c を表示画素部 3 から基板 2 上に延出させることにより、第 2 陰極層 12c が第 1 層間絶縁層 284 を介して発光用電源線 103 に対向配置され、第 2 陰極層 12c (陰極) と発光用電源線 103 との間に第 1 の静電容量 C1 が形成される。

10

【0077】

最後に、基板 2 にエポキシ樹脂等の封止材 13 を塗布し、この封止材 13 を介して基板 2 に封止基板 14 を接合する。このようにして、図 1 ~ 図 4 に示すような表示装置 1 が得られる。

【0078】

[ 第 2 の実施形態 ]

以下、本発明の第 2 の実施形態を図面を参照して説明する。本実施形態は、本発明の一態様を示すものであり、この発明を限定するものではなく、本発明の技術的思想の範囲内で任意に変更可能である。なお、以下に示す各図においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材ごとに縮尺を異ならせてある。

20

【0079】

図 10 及び図 11 に、本実施形態の表示装置 101 の具体的な態様を示す。図 10 には本実施形態の表示装置の平面模式図を示し、図 11 には図 10 の A-A' 線に沿う断面図を示す。なお、図 10 及び図 11 に示す構成要素のうち、前述の図 2 及び図 3 に示した構成要素と同一の構成要素には同一符号を付してその説明を省略あるいは簡単に説明する。

【0080】

図 10 に示すように、本実施形態の表示装置 101 は、基板 2 と、基板 2 上に複数の画素電極 (第 1 電極) がマトリックス状に配置されてなる図示略の画素電極領域 (第 1 電極領域) と、画素電極領域の周囲に配置される発光用電源配線 213 (213R、213G、213B) と、少なくとも画素電極領域上に位置する平面視略矩形の表示画素部 203 (図中一点鎖線の枠内) とを具備して構成されている。また表示画素部 203 は、中央部分の実表示領域 204 (図中二点鎖線の枠内) と、実表示領域 204 の周囲に配置されたダミー領域 205 (一点鎖線及び二点鎖線の間の領域) とに区画されている。

30

【0081】

また、実表示領域 204 の図中両側であってダミー領域 205 の下側 (基板側 2) には、走査線駆動回路 105、105 が配置されている。更にダミー領域 205 の下側には、走査線駆動回路 105、105 に接続される走査線駆動回路制御信号配線 105a と、走査線駆動回路用電源配線 105b とが設けられている。

40

更に実表示領域 204 の図中上側であってダミー領域 205 の下側 (基板側 2) には、検査回路 106 が配置されている。

【0082】

また、発光用電源配線 213R、213G、213B についても、ダミー画素領域 205 の下側に配設されている。各発光用電源配線 213R、213G、213B は、基板 2 の図中下側から走査線駆動回路用電源配線 105b に沿って図中上方に延在し、走査線駆動回路用電源配線 105b が途切れた位置から折曲して、実表示領域 204 内にある図示略の画素電極に接続されている。

このように、本実施形態では、第 1 の実施形態と異なり、ダミー領域 205 が、発光用電

50

源配線 2 1 3 上まで形成されている。

【 0 0 8 3 】

次に図 1 1 に示すように、基板 2 上には回路部 1 1 が形成され、この回路部 1 1 上に表示画素部 2 0 3 が形成されている。また基板 2 には封止材 1 3 が形成され、更に表示画素部 2 0 3 上に封止基板 1 4 が備えられている。

【 0 0 8 4 】

回路部 1 1 の中央部分には、画素電極領域 1 1 a が設けられている。画素電極領域 1 1 a には、カレント薄膜トランジスタ 1 2 3 (スイッチング素子) と、このカレント薄膜トランジスタ 1 2 3 に接続された画素電極 1 1 1 が備えられている。

また、画素電極領域 1 1 a の周囲には、ダミー画素電極 1 1 1' が形成されている。

10

【 0 0 8 5 】

次に、図 1 1 において、画素電極領域 1 1 a の図中両側には、前述の走査線駆動回路 1 0 5 が設けられている。

走査線駆動回路 1 0 5 には、シフトレジスタに含まれるインバータを構成する N チャネル型又は P チャネル型の薄膜トランジスタ 1 0 5 c が備えられている。

また、走査線駆動回路 1 0 5、1 0 5 の図中外側の下地保護層 2 8 1 上には、走査線回路信号配線 1 0 5 a が形成され、第 2 層間絶縁層 2 8 3 上には、走査線回路電源配線 1 0 5 b が形成されている。

【 0 0 8 6 】

次に陰極 2 2 2 (第 2 電極) は、実表示領域 2 0 4 とダミー領域 2 0 5 の全面に形成されるとともにその端部がダミー領域 2 0 5 の外側にある基板 2 上まで延出され、この陰極 2 2 2 の端部が、回路部 1 1 に形成された陰極用配線 2 2 2 a (第 2 電極用配線) に接続されている。

20

陰極 2 2 2 は、画素電極 1 1 1 の対向電極として機能層 1 1 0 に電流を流す役割を果たす。この陰極 2 2 2 は、例えば、第 1 陰極層 2 2 2 b と第 2 陰極層 2 2 2 c とが積層されて構成されている。陰極 2 2 2 のうち、第 2 陰極層 2 2 2 c のみが表示画素部 3 の外側まで延出されている。

第 1、第 2 陰極層 2 2 2 b、2 2 2 c の構成材料及び膜厚は、先に説明した第 1、第 2 陰極層 1 2 b、1 2 c と同様である。

【 0 0 8 7 】

次に、走査線回路電源配線 1 0 5 b の外側には、発光用電源配線 2 1 3 が設けられている。この発光用電源配線 2 1 3 は、前述したようにダミー領域 2 0 5 の下側に配置されている。

30

ダミー領域 2 0 5 には、ダミー無機物バンク層 2 1 2 a を介してダミー画素電極 1 1 1' 上に形成されたダミー機能層 2 1 0 と、ダミー機能層 2 1 0 の間に形成されたダミーバンク 2 1 2 とが備えられている。ダミー機能層 2 1 0 はダミーバンク 2 1 2 より薄く形成されている。そして、各発光用電源配線 1 0 3 は、ダミー機能層 2 1 0 を挟んで陰極 2 2 2 と対向する位置に配置されている。即ち各発光用電源配線 1 0 3 は、ダミーバンク 2 1 2 の間に対応する位置に配置されている。

またダミーバンク 2 1 2 の間には、画素電極 1 1 1 及びダミー機能層 2 1 0 に加えて陰極 2 2 2 の一部が配置されており、これにより陰極 2 2 2 と各発光用電源配線 1 0 3 とが第 1 層間絶縁層 2 8 4、画素電極 1 1 1、ダミー無機物バンク層 2 1 2 a 及びダミー機能層 2 1 0 を介して対向している。

40

ダミー機能層 2 1 0 がダミーバンク 2 1 2 より薄く形成されているので、ダミー機能層 2 1 0 上にある陰極 2 2 2 がダミーバンク 2 1 2 上にある陰極 2 2 2 よりも発光用電源配線 2 1 3 側に接近して配置されている。

このように、陰極 2 2 2 と各発光用電源配線 1 0 3 とが、ダミー機能層 2 1 0 を介して対向することにより、第 1 の静電容量 C1 が形成される。

尚、各発光用電源配線 1 0 3 が、ダミーバンク 2 1 2 と対向する位置に配置されると、陰極 2 2 2 と各発光用電源配線 1 0 3 がダミーバンク 2 1 2 を介して対向することになり、

50

陰極 2 2 2 と各発光用電源配線 1 0 3 との間隔が大きくなり、静電容量が形成されなくなるので好ましくない。

【 0 0 8 8 】

また発光用電源配線 2 1 3 は、2つの配線からなる二重配線構造を採用している。即ち、例えば図 1 1 の左側にある赤色用の発光用電源配線 2 1 3 R は、下地下地保護層 2 8 1 上に形成された第 1 配線 2 1 3 R1 と、第 2 層間絶縁層 2 8 3 上に形成された第 2 配線 2 1 3 R2 とから構成されている。第 1 配線 2 1 3 R1 及び第 2 配線 2 1 3 R2 は、図 1 0 に示すように第 2 層間絶縁層 2 8 3 を貫通するコンタクトホール 2 1 3 R3 により接続されている。

このように、第 1 配線 2 0 3 R1 は、陰極用配線 2 2 2 a と同じ階層位置に形成されており、第 1 配線 2 0 3 R1 と陰極用配線 2 2 2 a との間は第 2 層間絶縁層 2 8 3 が配置されている。このような構造をとることで、第 1 配線 2 0 3 R1 と陰極用配線 2 2 2 a との間に第 2 の静電容量 C2 が形成されている。

10

【 0 0 8 9 】

同様に、図 1 1 の右側にある青色及び緑色用の発光用電源配線 2 1 3 G、2 1 3 B、2 1 3 R も二重配線構造を採用しており、それぞれ下地下地保護層 2 8 1 上に形成された第 1 配線 2 1 3 G1、2 1 3 B1 と、第 2 層間絶縁層 2 8 3 上に形成された第 2 配線 2 1 3 G2、2 1 3 B2 とから構成され、第 1 配線 2 1 3 G1、2 1 3 B1 及び第 2 配線 2 1 3 G2、2 1 3 B2 は、図 2 及び図 3 に示すように第 2 層間絶縁層 2 8 3 を貫通するコンタクトホール 2 1 3 G3、2 1 3 B3 により接続されている。

20

そして、青色の第 1 配線 2 1 3 B1 と陰極配線 2 2 2 a との間に第 2 の静電容量 C2 が形成されている。

【 0 0 9 0 】

第 2 配線 2 0 3 R2 と陰極 2 2 2 の間隔は、例えば、0.6 ~ 1.0  $\mu\text{m}$  の範囲が好ましい。間隔が 0.6  $\mu\text{m}$  未満だと、画素電極とソースメタルのような異なる電位を有する画素電極とソースメタルの間の寄生容量が増える為、ソースメタルを用いているデータ線の配線遅延が生じる。その結果、定められた期間内にデータ信号（画像信号）を書き込む事が出来ない為、コントラストの低下を引き起こす。第 2 配線 2 0 3 R2 と陰極 2 2 2 に挟まれる第 1 層間絶縁層 2 8 4 の材質は、例えば  $\text{SiO}_2$  やアクリル樹脂等が好ましい。しかし、 $\text{SiO}_2$  を 1.0  $\mu\text{m}$  以上形成すると応力により基板が割れる恐れが生じる。また、アクリル樹脂の場合は、2.0  $\mu\text{m}$  程度まで形成することができるが、水を含むを膨張する性質が有る為、その上に形成する画素電極を割る恐れがある。

30

また第 1 配線 1 0 3 R1 と陰極用配線 1 2 a の間隔は、例えば、4 ~ 200  $\mu\text{m}$  の範囲が好ましい。間隔が 4  $\mu\text{m}$  未満だと、現状では露光機の精度により配線同士がショートする可能性がある。第 1 配線 1 0 3 R2 と陰極用配線 1 2 a に挟まれる第 2 層間絶縁層 2 8 3 の材質は、例えば  $\text{SiO}_2$  やアクリル樹脂等が好ましい。

【 0 0 9 1 】

このように、本実施形態の表示装置 1 0 1 によれば、第 1 の実施形態の表示装置 1 と同じ効果が得られる他に、以下の効果が得られる。

即ち、本実施形態の表示装置 1 0 1 によれば、実表示領域 2 0 4 を囲むダミー領域 2 0 5 が設けられ、発光用電源配線 2 1 3 がダミー機能層 2 1 0 を挟んで陰極 2 2 2 と対向するように配置されるため、発光用電源配線 2 1 3 がこのダミー領域 2 0 5 の下側に位置することになり、発光用電源配線 2 1 3 の配置スペースを発光素子部 2 1 0 の外側に新たに設ける必要がなく、これにより実表示領域 2 0 4 の占有面積を相対的に拡大することができる。

40

【 0 0 9 2 】

[ 第 3 の実施形態 ]

次に、前記の第 1 または第 2 の実施形態の表示装置のいずれかを備えた電子機器の具体例について説明する。

図 1 2 ( a ) は、携帯電話の一例を示した斜視図である。図 1 2 ( a ) において、符号 6

50

00は携帯電話本体を示し、符号601は前記の表示装置1、101のいずれかを用いた表示部を示している。

図12(b)は、ワープロ、パソコンなどの携帯型情報処理装置の一例を示した斜視図である。図12(b)において、符号700は情報処理装置、符号701はキーボードなどの入力部、符号703は情報処理装置本体、符号702は前記の表示装置1、101のいずれかを用いた表示部を示している。

図12(c)は、腕時計型電子機器の一例を示した斜視図である。図12(c)において、符号800は時計本体を示し、符号801は前記の表示装置1、101のいずれかを用いた表示部を示している。

図12(a)~(c)に示すそれぞれの電子機器は、前記の第1または第2の実施形態の表示装置1、101のいずれかを用いた表示部を備えたものであり、先の第1または第2実施形態の表示装置の特徴を有するので、いずれの表示装置を用いても、表示品質に優れ、画像表示を安定に行うことができる電子機器となる。

#### 【0093】

##### 【発明の効果】

以上、詳細に説明したように、本発明の表示装置によれば、発光用電源配線と第2電極との間に第1の静電容量が設けられているので、発光用電源配線を流れる駆動電流の電位が変動した場合でも、第1の静電容量に蓄積された電荷が発光用電源配線に供給されるので、駆動電流の電位不足分がこの蓄積電荷により補われて電位変動を抑制することができ、表示装置の画像表示を正常に保つことができる。

#### 【0094】

更に本発明の表示装置によれば、前記発光用電源配線が第1配線及び第2配線から構成され、これら第1配線と第2電極用配線との間に第2の静電容量が設けられるので、発光用電源配線を流れる駆動電流の電位が変動した場合に、第2の静電容量に蓄積された電荷が発光用電源配線に供給されて電位変動を抑制することができ、表示装置の画像表示をより正常に保つことができる。

##### 【図面の簡単な説明】

【図1】 本発明の第1の実施形態の表示装置の配線構造を示す平面模式図。

【図2】 本発明の第1の実施形態の表示装置を示す平面模式図。

【図3】 図2のA-A'線に沿う断面図。

【図4】 図2のB-B'線に沿う断面図。

【図5】 本発明の第1の実施形態の表示装置の要部を示す断面図。

【図6】 本発明の第1の実施形態の表示装置の製造方法を説明する工程図。

【図7】 本発明の第1の実施形態の表示装置の製造方法を説明する工程図。

【図8】 本発明の第1の実施形態の表示装置の製造方法を説明する工程図。

【図9】 本発明の第1の実施形態の表示装置の製造方法を説明する工程図。

【図10】 本発明の第2の実施形態の表示装置を示す平面模式図。

【図11】 図10のA-A'線に沿う断面図。

【図12】 本発明の第3の実施形態である電子機器を示す斜視図。

【図13】 従来の表示装置の配線構造を示す平面模式図。

##### 【符号の説明】

1 表示装置

2 基板

3 表示画素部

4、204 実表示領域

5、205 ダミー領域

11 回路部

11a 画素電極領域(第1電極領域)

12、222 陰極(第2電極)

12a、222a 陰極用配線(第2電極用配線)

10

20

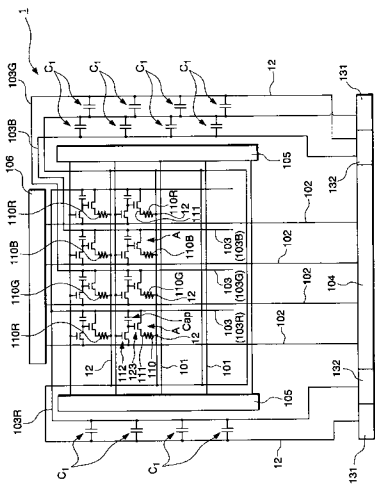
30

40

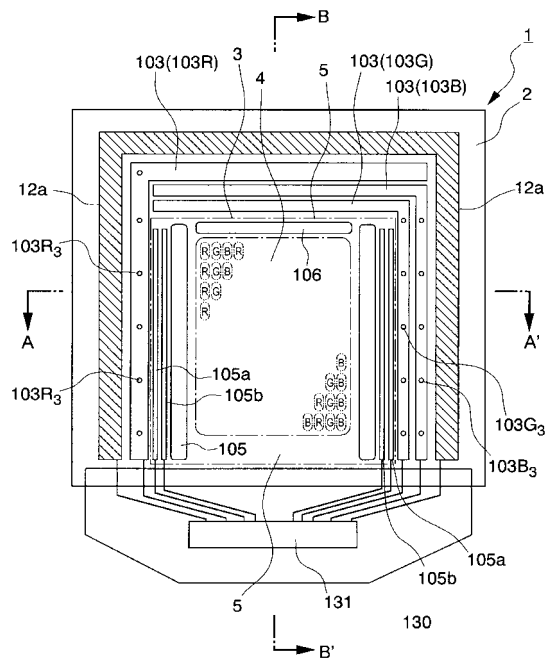
50

- 1 0 3 発光用電源配線
- 1 0 3 R1、1 0 3 G1、1 0 3 B1 第 1 配線
- 1 0 3 R2、1 0 3 G2、1 0 3 B2 第 2 配線
- 1 1 0 機能層
- 1 1 0 a 正孔注入 / 輸送層
- 1 1 0 b 発光層
- 1 1 1 画素電極 (第 1 電極)
- 1 1 2 バンク
- 1 2 3 カレント薄膜トランジスタ (スイッチング素子)
- 2 1 0 ダミー機能層 (ダミー領域における機能層)
- 2 1 2 ダミーバンク (ダミー領域におけるバンク)
- 2 8 3 第 2 層間絶縁層 (絶縁層)
- 2 8 4 第 1 層間絶縁層 (絶縁層)
- 6 0 0 携帯電話本体 (電子機器)
- 7 0 0 情報処理装置 (電子機器)
- 8 0 0 時計本体 (電子機器)
- C 1 第 1 の静電容量
- C 2 第 2 の静電容量

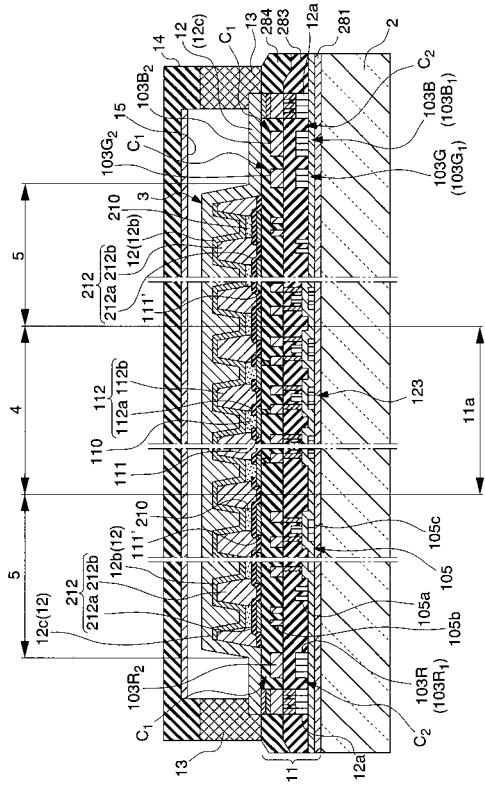
【図 1】



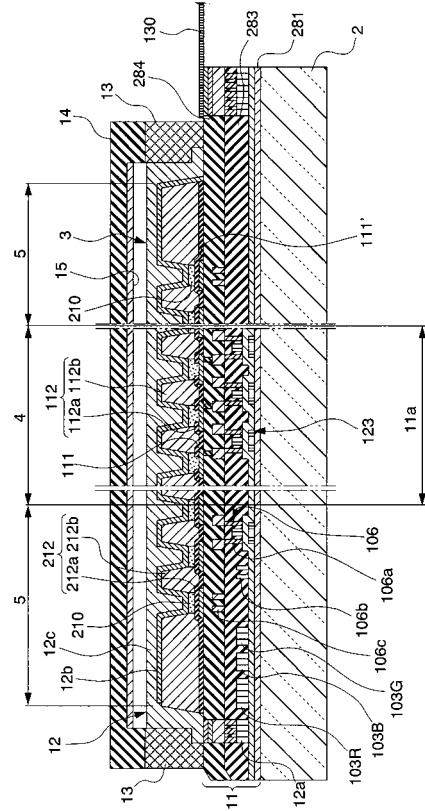
【図 2】



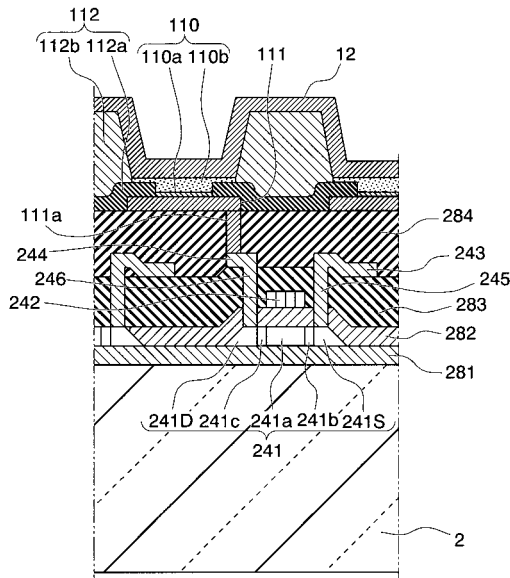
【 図 3 】



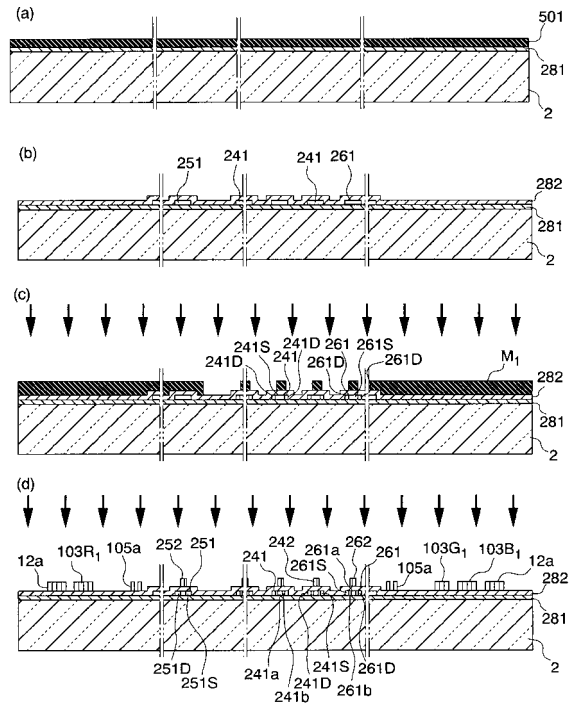
【 図 4 】



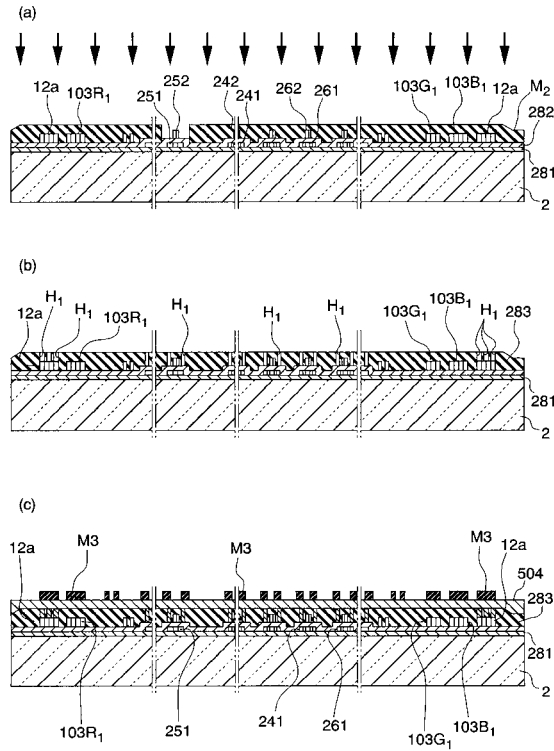
【 図 5 】



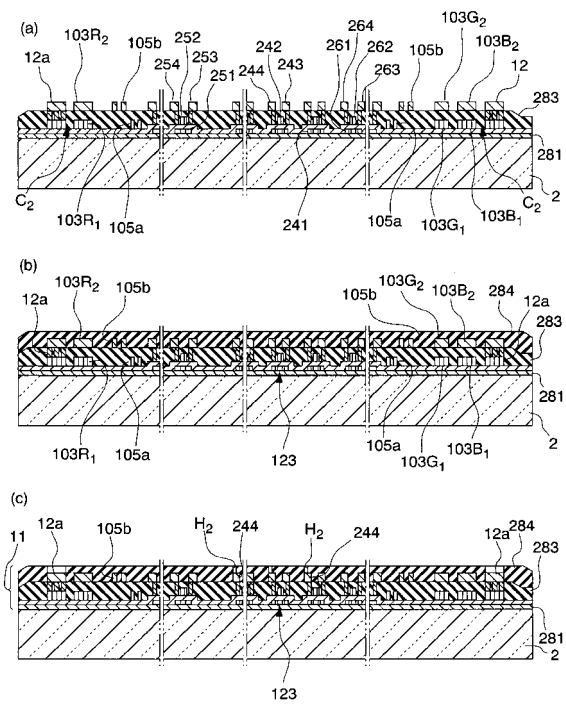
【 図 6 】



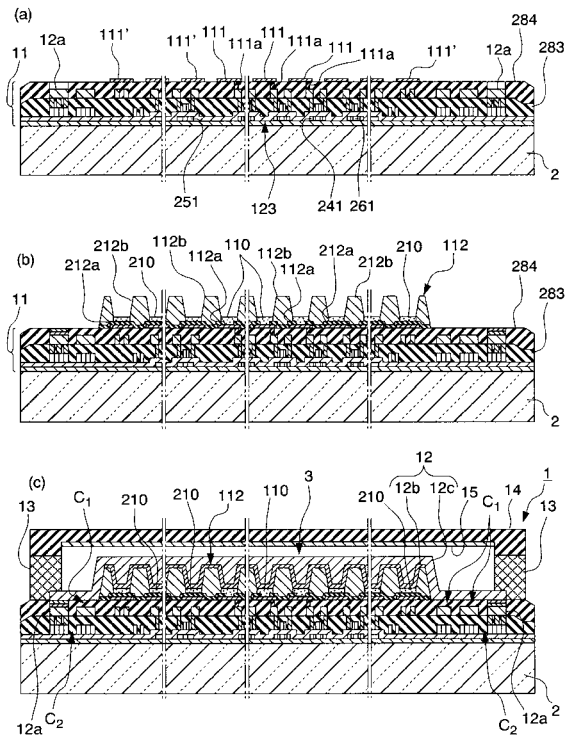
【図7】



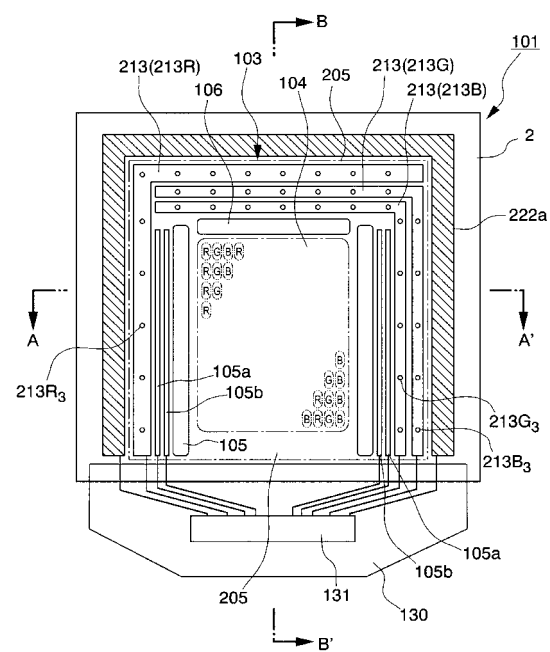
【図8】



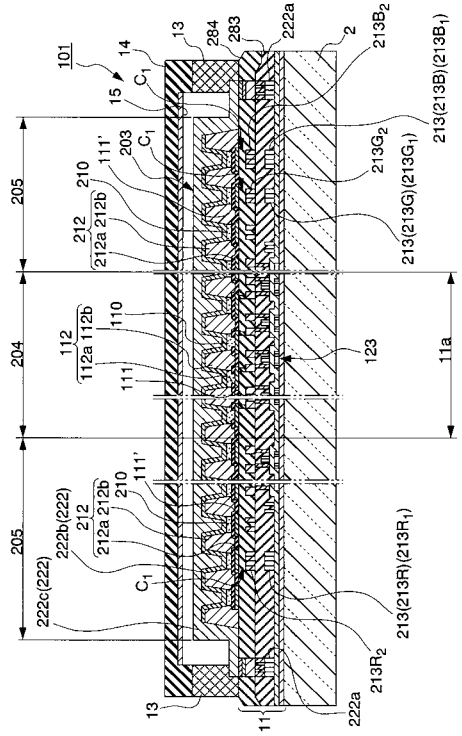
【図9】



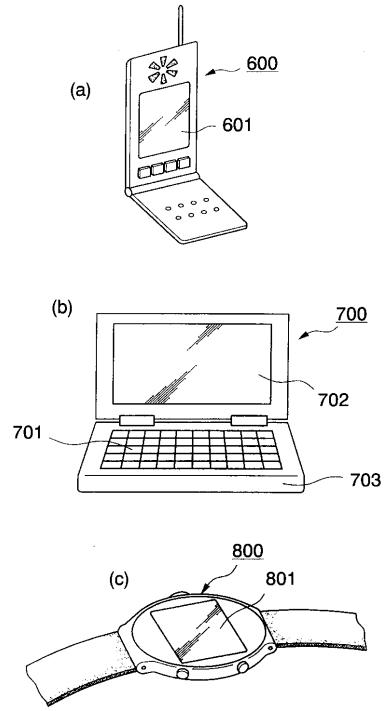
【図10】



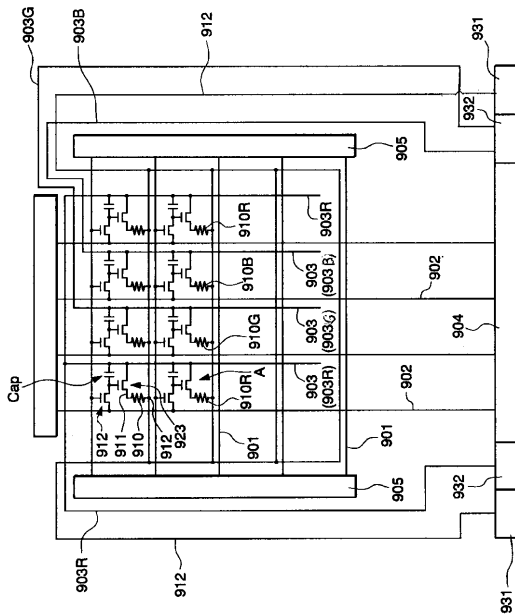
【 図 1 1 】



【 図 1 2 】



【 図 1 3 】



---

フロントページの続き

(51)Int.Cl.

F I

H 0 5 B 33/06

H 0 5 B 33/14

A

(56)参考文献 特開平 1 1 - 0 6 5 4 8 7 ( J P , A )  
特開 2 0 0 1 - 1 8 8 1 1 7 ( J P , A )  
特開平 1 1 - 0 2 4 6 0 4 ( J P , A )  
特開 2 0 0 1 - 3 2 6 3 6 2 ( J P , A )  
特開 2 0 0 1 - 2 2 2 2 4 0 ( J P , A )  
特開 2 0 0 0 - 2 3 1 3 4 7 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)

G09F 9/30

H01L 27/32

H01L 51/50

H05B 33/06