



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I637315 B

(45)公告日：中華民國 107 (2018) 年 10 月 01 日

(21)申請案號：103102357

(22)申請日：中華民國 103 (2014) 年 01 月 22 日

(51)Int. Cl. : G06F5/06 (2006.01)

G06F12/02 (2006.01)

(30)優先權：2013/03/14 美國

61/783,555

2013/08/09 美國

13/963,074

(71)申請人：美商司固科技公司 (美國) SEAGATE TECHNOLOGY LLC (US)

美國

(72)發明人：柯罕 厄爾 T COHEN, EARL T. (US) ; 貝瑞汀 李奧耐德 BARYUDIN, LEONID (US)

(74)代理人：陳長文

(56)參考文獻：

TW 201135738A

TW 201142590A

US 8225047B2

US 2008/0120463A1

US 2012/0059976A1

審查人員：廖家成

申請專利範圍項數：9 項 圖式數：8 共 39 頁

(54)名稱

使用在一固態媒體中之多層次映射之修整機制

TRIM MECHANISM USING MULTI-LEVEL MAPPING IN A SOLID-STATE MEDIA

(57)摘要

所闡述實施例提供一種媒體控制器，該媒體控制器接收包含一邏輯位址及位址範圍之請求。回應於該請求，該媒體控制器判定該所接收請求是否係一無效請求。若該所接收請求類型係一無效請求，則該媒體控制器使用一映射來判定與該邏輯位址及範圍相關聯之該映射之一或多個項目。與該等映射項目中之每一者相關聯之該映射中之指示符經設定以指示該等映射項目將無效。該媒體控制器向一主機裝置應答：該無效請求完成且在該媒體控制器之一閒置模式中基於將無效之該等映射項目更新一自由空間計數。與該等無效映射項目相關聯之實體位址變得可重新用於來自該主機裝置之後續請求。

Described embodiments provide a media controller that receives requests that include a logical address and address range. In response to the request, the media controller determines whether the received request is an invalidating request. If the received request type is an invalidating request, the media controller uses a map to determine one or more entries of the map associated with the logical address and range. Indicators in the map associated with each of the map entries are set to indicate that the map entries are to be invalidated. The media controller acknowledges to a host device that the invalidating request is complete and updates, in an idle mode of the media controller, a free space count based on the map entries that are to be invalidated. The physical addresses associated with the invalidated map entries are made available to be reused for subsequent requests from the host device.

指定代表圖：

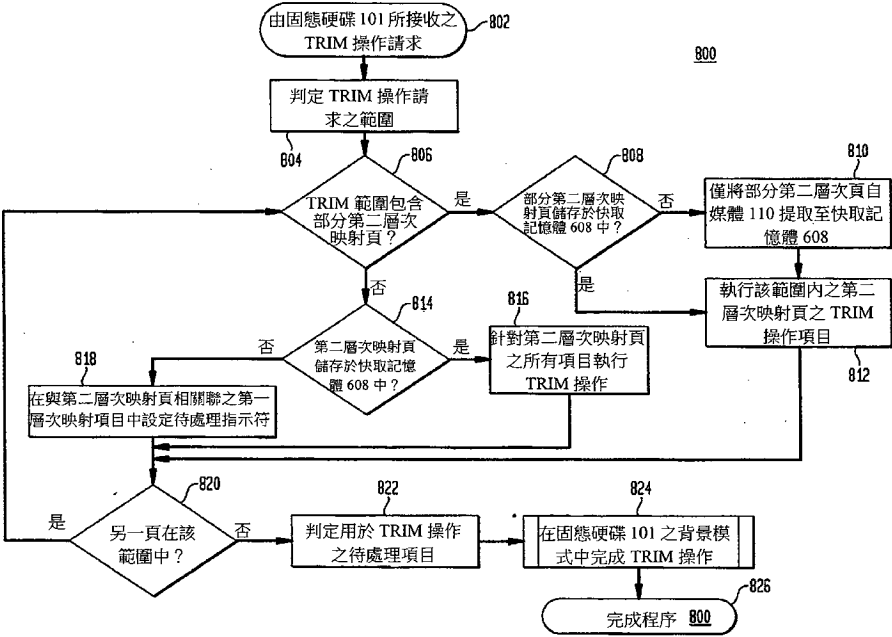


圖 8

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】

使用在一固態媒體中之多層次映射之修整機制

TRIM MECHANISM USING MULTI-LEVEL MAPPING IN A
SOLID-STATE MEDIA

相關申請案之交叉參考

本申請案係一部分接續案，且主張2012年8月8日提出申請之國際專利申請案第PCT/US2012/049905號之申請日期之權益，該國際專利申請案之教示以全文引用方式併入本文中。

本申請案主張2013年3月14日提出申請之美國臨時專利申請案第61/783,555號之申請日期之權益，該美國臨時專利申請案之教示以全文引用方式併入本文中。

本申請案之標的物係關於2012年5月4日提出申請之美國專利申請案第13/464,433號、2012年8月4日提出申請之美國專利申請案第13/567,025號、2012年8月31日提出申請之美國專利申請案第13/600,464號、2012年12月28日提出申請之美國專利申請案第13/729,966號及2013年1月23日提出申請之美國專利申請案第13/748,260號，該等美國專利申請案之教示以全文引用方式併入本文中。

【先前技術】

快閃記憶體係為一特定類型之電可抹除可程式化唯讀記憶體(EEPROM)之一非揮發性記憶體(NVM)。一種通常所採用類型之快閃記憶體技術係NAND快閃記憶體。NAND快閃記憶體需要每胞元小晶片面積且通常劃分成一或多個庫或平面。每一庫劃分成多個區塊；每

一區塊劃分成多個頁。每一頁包含用於儲存使用者資料、錯誤校正碼(ECC)資訊或兩者之若干個位元組。

存在NAND裝置之三個基本操作：讀取、寫入及抹除。該等讀取及寫入操作在一逐頁基礎上執行。頁大小通常係使用者資料(加上ECC資訊之額外位元組)之 2^N 個位元組，其中 N 係一整數，其中典型使用者資料頁大小為(舉例而言)每頁2,048個位元組(2KB)、4,096個位元組(4KB)、8,192個位元組(8KB)或更多。一「讀取單元」係可自NVM讀取且由ECC校正之資料及對應ECC資訊之最小量，且可通常介於4K位元與32K位元之間(例如，通常存在每頁整數個讀取單元)。頁通常配置於區塊中，且一抹除操作在一逐區塊基礎上執行。典型區塊大小係(舉例而言)每區塊64個、128個或更多個頁。頁必須在一區塊內通常自一低位址順序地寫入至一高位址。直到該區塊被抹除才可重新寫入較低位址。與每一頁相關聯的係通常用於儲存ECC資訊及/或用於記憶體管理之其他後設資料之一備用區(通常100至640個位元組)。通常採用ECC資訊來偵測及校正頁中所儲存之使用者資料中之錯誤，且後設資料可用於將邏輯位址映射至實體位址及自實體位址映射邏輯位址。在具有多個庫之NAND快閃晶片中，可支援允許實質上並行存取來自每一庫之頁之多庫操作。

NAND快閃記憶體將資訊儲存於由浮動閘極電晶體製成之一記憶體胞陣列中。此等電晶體在不供應外部電力之情況下保持其電壓位準(亦稱作電荷)達大約若干個月或若干年之長時間週期。在單位階胞元(SLC)快閃記憶體中，每一胞元儲存資訊之一個位元。在多位階胞元(MLC)快閃記憶體中，每一胞元可藉由在電荷之多個位準之間進行挑選以施加至其胞元之浮動閘極而儲存每胞元一個以上位元。MLC NAND快閃記憶體採用每胞元多個電壓位準，其中一串聯連結之電晶體配置允許使用相同數目個電晶體來儲存較多位元。因此，經個別考

量，每一胞元具有對應於儲存於該胞元中之(若干)邏輯位元值(例如，針對SLC快閃之0或1；針對MLC快閃之00、01、10、11)之一特定經程式化電荷，且該等胞元基於每一胞元之一或多個臨限電壓而讀取。然而，增加每胞元位元之數目增加胞元間之干擾及保留雜訊，從而增加讀取錯誤之可能性及(因此)系統之位元錯誤比(BER)。此外，每一胞元之讀取臨限電壓(舉例而言)在NVM之操作時間期間因讀取干擾、寫入干擾、保留損失、胞元老化及程序、電壓及溫度(PVT)變化而改變，此亦增加BER。

如所闡述，典型NVM需要在可將新資料寫入至一區塊之前抹除該區塊。因此，諸如採用一或多個NVM晶片之固態硬碟(SSD)之NVM系統通常週期性地起始一「廢棄項目收集」程序以抹除「過時」或過期之資料以防止快閃記憶體填充滿大部分過期之資料，此將減少所實現之快閃記憶體容量。然而，在裝置故障之前，NVM區塊僅可抹除有限數目次。舉例而言，一SLC快閃可僅能夠抹除大約100,000次，且一MLC快閃可僅能夠抹除大約10,000次。因此，在一NVM之操作壽命期間(例如，在NAND快閃之額定數目次程式化/抹除(P/E)循環期間)，該NVM耗損且快閃記憶體之區塊將故障且變得不可用。NVM中之區塊故障類似於硬碟機(HDD)中之區段故障。典型NVM系統亦可執行平均抹寫以在NVM之所有區塊內儘可能均勻地分佈P/E循環。因此，在一NVM系統之壽命期間，總體儲存容量可隨著壞區塊之數目增加及/或用於系統資料要求(例如，邏輯至實體轉譯表、記錄、後設資料、ECC等)之儲存量增加而減少。因此，在廢棄項目收集程序期間減少寫入至NVM之資料量可係重要的。

在廢棄項目收集程序期間，一區塊中之仍有效之使用者資料在一背景程序中被移動至儲存媒體上之新位置。「有效」使用者資料可係已寫入至少一次之任何位址，即使主機裝置不再使用此資料。為減

少在廢棄項目收集期間重新寫入之「有效」但不再需要之資料之量，某些儲存協定支援使得一NVM能夠將先前所保存之資料之區塊指定為不需要或無效之命令以使得在廢棄項目收集期間不移動該等區塊且該等區塊可變得可用於儲存新資料。此等命令之實例係SATA TRIM (資料集管理)命令、SCSI UNMAP命令、多媒體卡(MMC) ERASE命令及安全數位(SD)卡ERASE命令。通常，此等命令改良NVM效能以使得一經完全修整之NVM具有接近相同類型之一新製造之(亦即，空白)NVM之效能之效能。然而，同時對大數目個區塊執行此等命令可係耗時的且減少NVM之操作效率。

【發明內容】

提供本發明內容以依一簡化形式引入下文在實施方式中進一步闡述之概念之一選擇。本發明內容並不意欲識別所主張標的物之關鍵特徵或主要特徵，亦不意欲用以限制所主張標的物之範疇。

所闡述實施例提供一種用於一固態媒體之媒體控制器。該媒體控制器包含一控制處理器，該控制處理器自一主機裝置接收包含至少一個邏輯位址及位址範圍之一請求。回應於該請求，該控制處理器判定該所接收請求是否係一無效請求。若該所接收請求類型係一無效請求，則該控制處理器使用該媒體控制器之一映射來判定與該邏輯位址及範圍相關聯之該映射之一或多個項目。與該等映射項目中之每一者相關聯之該映射中之指示符經設定以指示該等映射項目將無效。該控制處理器向該主機裝置應答，該無效請求完成且在該媒體控制器之一閒置模式中基於將無效之該等映射項目更新一自由空間計數。與該等無效映射項目相關聯之實體位址變得可重新用於來自該主機裝置之後續請求。

【圖式簡單說明】

依據以下詳細說明、隨附申請專利範圍及附圖將較全面地明瞭

儲存系統**100**包含耦合至媒體控制器**120**之媒體**110**。媒體**110**可實施為一NAND快閃固態硬碟(SSD)、一磁性儲存媒體(諸如一硬碟機(HDD))或一混合固態及磁性系統。雖然圖1中未展示，但媒體**110**通常可包含諸如多個快閃晶片之一或多個實體記憶體(例如，非揮發性記憶體(NVM))。如圖1中所展示，媒體**110**及媒體控制器**120**共同為SSD**101**。媒體控制器**120**包含固態控制器**130**、控制處理器**140**、緩衝器**150**及I/O介面**160**。媒體控制器**120**控制資料在媒體**110**與耦合至通信鏈路**170**之主機裝置**180**之間的傳送。媒體控制器**120**可實施為一系統單晶片(SoC)或其他積體電路(IC)。固態控制器**130**可用以存取媒體**110**中之記憶體位置，且可通常實施低階裝置特有操作以與媒體**110**介接。緩衝器**150**可係經採用以充當控制處理器**140**之一快取記憶體之一RAM緩衝器及/或充當用於在固態媒體**110**與主機裝置**180**之間操作之一讀取/寫入緩衝器。舉例而言，資料通常可在經由I/O介面**160**及鏈路**170**於固態媒體**110**與主機裝置**180**之間進行傳送期間暫時儲存於緩衝器**150**中。緩衝器**150**可經採用以將資料分組或拆分以計及通信鏈路**170**之一資料傳送大小與媒體**110**之一儲存單元大小(例如，讀取單元大小、頁大小、區段大小或經映射單元大小)之間的差。雖然緩衝器**150**可實施為媒體控制器**120**內部之一靜態隨機存取記憶體(SRAM)或一嵌入式動態隨機存取記憶體(eDRAM)，但緩衝器**150**亦可包含可通常實施為一雙倍資料速率(例如，DDR-3) DRAM之媒體控制器**120**外部之記憶體(未展示)。

控制處理器**140**與固態控制器**130**通信以控制對媒體**110**中之資料之資料存取(例如，讀取或寫入操作)。控制處理器**140**可實施為一或多個Pentium®、Power PC®、Tensilica®或ARM處理器或者不同處理器類型之一組合(Pentium®係英特爾公司之一註冊商標，Tensilica®係Tensilica有限公司之一商標，ARM處理器源自ARM控股有限公司且

Power PC®係IBM之一註冊商標)。雖然在圖1中展示為一單個處理器，但控制處理器**140**可由多個處理器(未展示)實施且包含如操作所需之軟體/韌體，該操作包含根據所闡述實施例執行臨限最佳化操作。控制處理器**140**與執行寫入至媒體**110**之資料之LDPC編碼及自媒體**110**所讀取之資料之解碼之低密度同位檢查(LDPC)編碼器/解碼器(編解碼器)**142**通信。控制處理器**140**亦與映射**144**通信，映射**144**用以在主機操作之邏輯位址(例如，讀取/寫入操作之邏輯區塊位址(LBA)等)與媒體**110**上之實體位址之間進行轉譯。如本文中所採用，術語LBA與HPA (主機頁位址)同義。

通信鏈路**170**用以與主機裝置**180**通信，主機裝置**180**可係與NVM系統**100**介接之一電腦系統。通信鏈路**170**可係一定製通信鏈路或可係根據一標準通信協定操作之一匯流排，諸如(舉例而言)一小型電腦系統介面(「SCSI」)協定匯流排、一串列附接SCSI (「SAS」)協定匯流排、一串列進階技術附接(「SATA」)協定匯流排、一通用串列匯流排(「USB」)、一乙太網路鏈路、一IEEE 802.11鏈路、一IEEE 802.15鏈路、一IEEE 802.16鏈路、一高速周邊組件互連(「PCI-E」)鏈路、一串列高速I/O (「SRIO」)鏈路或用於將一周邊裝置連接至一電腦之任何其他類似介面鏈路。

圖2展示可在固態媒體**110**中發現之一單個快閃記憶體胞之一例示性功能方塊圖。快閃記憶體胞**200**係具有兩個閘極之一MOSFET。字線控制閘極**230**定位於浮動閘極**240**之頂部上。浮動閘極**240**藉由一絕緣層與字線控制閘極**230**及MOSFET通道隔離，MOSFET通道包含N通道**250**及**260**以及P通道**270**。由於浮動閘極**240**電隔離，因此放置於浮動閘極**240**上之任何電荷將保持且通常將諸多個月不會顯著地放電。在浮動閘極**240**保持一電荷時，其部分地取消來自修改胞元之臨限電壓之字線控制閘極**230**之電場。該臨限電壓係施加至控制閘極**230**

以允許通道導電之電壓量。該通道之導電性(舉例而言)藉由感測浮動閘極**240**上之電荷而判定該胞元中所儲存之值。

圖3展示可在固態媒體**110**中發現之一例示性NAND MLC快閃記憶體串**300**。如圖3中所展示，快閃記憶體串**300**可包含汲極至源極串聯連接之一或多個字線電晶體**200(2)**、**200(4)**、**200(6)**、**200(8)**、**200(10)**、**200(12)**、**200(14)**及**200(16)** (例如，8個快閃記憶體胞)以及位元線選擇電晶體**304**。此串聯連接使得接地選擇電晶體**302**、字線電晶體**200(2)**、**200(4)**、**200(6)**、**200(8)**、**200(10)**、**200(12)**、**200(14)**及**200(16)**以及位元線選擇電晶體**304**藉由將對應閘極驅動為高以便將位元線**322**完全拉低而全部「接通」(例如，以一線性模式或一飽和模式)。變化接通(或在該等電晶體在線性或飽和區域中操作之情況下)之字線電晶體**200(2)**、**200(4)**、**200(6)**、**200(8)**、**200(10)**、**200(12)**、**200(14)**及**200(16)**之數目可使得MLC串**300**能夠達成多個電壓位準。一典型MLC NAND快閃可採用具有浮動閘極之64個電晶體之一「NAND串」(例如，如圖3中所展示)。在一寫入操作期間，將一高電壓施加至待寫入之字線位置中之NAND串。在一讀取操作期間，將一電壓施加至該NAND串中之所有電晶體之閘極，惟對應於一所要讀取位置之一電晶體除外。該所要讀取位置具有一浮動閘極。

如本文中所闡述，在SLC及MLC NAND快閃兩者中，每一胞元皆具有諸如與一讀取臨限電壓位準相比可感測之一電壓電荷位準(例如，一類比信號)。一媒體控制器可具有經採用以讀取電壓電荷位準及偵測胞元之一對應二進制值之給定數目個預定電壓臨限值。舉例而言，對於MLC NAND快閃，若存在3個臨限值(0.1、0.2、0.3)，則在一胞元電壓位準為 $0.0 \leq \text{胞元電壓} \leq 0.1$ 時，該胞元可偵測為具有一值[00]。若該胞元電壓位準為 $0.1 \leq \text{胞元電壓} < 0.2$ ，則該值可為[10]等等。因此，通常可將一經量測胞元位準與該等臨限值逐一比較，直至該胞

元位準經判定處於兩個臨限值之間且可被偵測為止。因此，將所偵測資料值提供至記憶體控制器**120**之一解碼器以將該等所偵測值(例如，藉助一錯誤校正碼)解碼成待提供至主機裝置**180**之資料。

圖4展示圖1之固態媒體**110**之一例示性配置之一方塊圖。如圖4中所展示，媒體**110**可藉助超規空間(OP)來實施以防止空間不足(OOS)狀況發生。如圖4中所展示，OP可以三種方式達成。首先，SSD製造商通常採用術語「GB」來表示一個十進制十億位元組，但一個十進制十億位元組(1,000,000,000或 10^9 個位元組)與一個二進制十億位元組(1,073,741,824或 2^{30} 個位元組)不相等。因此，由於SSD之實體容量係基於二進制GB，因此若該SSD之邏輯容量係基於十進制GB，則該SSD可具有7.37% (例如， $[(2^{30} - 10^9)/10^9]$)之一內建OP。此在圖4中展示為「7.37%」OP **402**。然而，該OP中之某些OP(舉例而言，總容量之2%至4%)可因NAND快閃之壞區塊(例如，缺陷)而丟失。其次，OP可藉由留出對主機裝置**180**不可用的供系統使用之特定量之實體記憶體來實施。舉例而言，一製造商可公佈基於128 GB之一總實體容量而具有100 GB、120 GB或128 GB之一邏輯容量之其SSD之一規格，因此可能分別達成28%、7%或0%之例示性OP。此在圖4中展示為靜態OP (「0%至28+%」) **404**。

第三，某些儲存協定(例如，SATA)支援一「TRIM」命令，該「TRIM」命令使得主機裝置**180**能夠將先前所保存資料之區塊指定為不需要或無效的以使得NVM系統**100**在廢棄項目收集期間將不保存彼等區塊。在TRIM命令之前，若主機裝置**180**抹除一檔案，則將該檔案自主機裝置記錄移除，但實際上不抹除NVM系統**100**之實際內容，此致使NVM系統**100**在廢棄項目收集期間維持無效資料，因此減少NVM容量。將由因採用TRIM命令之高效廢棄項目收集所致之OP在圖4中展示為動態OP **406**。動態OP **406**及使用者資料**408**形成含有主機裝置

180之作用資料之媒體**110**之區，而OP區**402**及**404**不含有主機裝置**180**之作用資料。TRIM命令使得一操作系統能夠通知一SSD現在哪些資料頁因一使用者或該操作系統自身之抹除而係無效的。在一刪除操作期間，OS將所刪除區段標記為對新資料自由且發送指定與待標記為不再有效之該等所刪除區段相關聯之該SSD之邏輯區塊位址(LBA)之一或多個範圍之一TRIM命令。

在執行一TRIM命令之後，媒體控制器在廢棄項目收集期間並不重新定位來自經修整LBA之資料，從而減少對媒體之寫入操作之數目，因此減少寫入放大且增加驅動壽命。該TRIM命令通常不可逆地刪除其影響之資料。一TRIM命令之實例係SATA TRIM (資料集管理)命令、SCSI UNMAP命令、多媒體卡(MMC) ERASE命令及安全數位(SD)卡ERASE命令。通常，TRIM改良SSD效能以使得一經完全修整SSD具有接近一相同類型之一新製造之(亦即，空白) SSD之效能之效能。

一般而言，媒體控制器**120**執行自主機裝置**180**接收之命令。該等命令中之至少某些命令將資料寫入至媒體**110** (其中資料自主機裝置**180**發送)，或自媒體**110**讀取資料且將所讀取資料發送至主機裝置**180**。媒體控制器**120**採用一或多個資料結構以將邏輯記憶體位址(例如，主機操作中所包含之LBA)映射至該媒體之實體位址。在將一LBA寫入至一SSD中時，通常將LBA每次寫入至一不同實體位置，且每一寫入更新映射以記錄該LBA之資料駐存於非揮發性記憶體(例如，媒體**110**)中之位置。舉例而言，在諸如2012年8月8日提出申請之國際專利申請案第PCT/US2012/049905號中所闡述之一系統中，媒體控制器**120**採用包含一葉層次及一或多個較高層次之一多層次映射結構(例如，映射**144**)。該葉層次包含各自具有一或多個項目之映射頁。在多層次映射結構中查找諸如一附接媒體(例如，媒體**110**)之一

LBA之一邏輯位址以判定葉層次頁中之一特定者中之項目之一對應者。LBA之對應項目含有與LBA相關聯之資訊，諸如與LBA相關聯之媒體**110**之一實體位址。在某些實施方案中，對應項目進一步包括關於對應項目是有效還是無效及視情況LBA已使TRIM命令在其上運行(經修整)還是根本未寫入之一指示。舉例而言，一無效項目能夠在該無效項目之實體位置部分中編碼諸如相關聯LBA是否已修整之資訊。

為加速LBA之查找，可維持該等葉層次頁中之至少某些葉層次頁之一快取記憶體(未展示)。在某些實施例中，映射資料結構之至少一部分用於對主機裝置**180**不可見之私有儲存(例如，儲存記錄、統計資料、映射資料或媒體控制器**120**之其他私有/控制資料)。

如本文中所闡述，映射**144**在由主機裝置**180**所使用之邏輯資料定址與由媒體**110**所使用之實體資料定址之間進行轉換。舉例而言，映射**144**在由主機裝置**180**所使用之LBA與媒體**110**之一或多個快閃晶粒之區塊及/或頁位址之間進行轉換。舉例而言，映射**144**可包含一或多個表以執行或查找邏輯位址與實體位址之間的轉譯。

與每一LBA相關聯之資料以一固定非壓縮大小或以一各別壓縮大小儲存於媒體**110**之一對應實體位址處。如本文中所闡述，一讀取單元係可獨立讀取之媒體**110**之一最細粒度，諸如媒體**110**之一頁之一部分。該讀取單元可包含(或對應於)一錯誤校正碼(ECC)之檢查位元及/或冗餘資料連同由該ECC所保護之所有資料。圖5圖解說明藉由映射**144**來映射一LBA之一LPN部分之一實施例之選定細節。如圖5中所展示，LBA **506**包含邏輯頁編號(LP_N) **502**及邏輯偏移**504**。映射**144**將LP_N **502**轉譯成包含讀取單元位址**508**及讀取單元之長度**510** (及可能其他映射資料，如由省略號所指示)之映射資料**512**。映射資料**512**通常可作為一映射項目儲存至映射**144**之一映射表中。映射**144**通常可在系統**100**之使用中主動地維持每一LP_N之一個映射項目。如所展示，

映射資料**512**包含讀取單元位址**508**及讀取單元之長度**510**。在某些實施例中，一長度及/或一跨度係(諸如)藉由將與LPN相關聯之資料之長度儲存為自讀取單元之長度**510**之全部(或一部分)中之跨度之一偏移而儲存編碼。跨度(或讀取單元之長度)指定用以讀取以擷取與LPN相關聯之資料之讀取單元的數目，而(與LPN相關聯之資料之)長度用於統計(諸如區塊所使用空間(BUS))以追蹤SSD之每一區塊中之所使用空間量。通常，長度具有比跨度細之一粒度。

在某些實施例中，一第一LPN與一第一映射項目相關聯，一第二LPN (不同於第一LPN，但係指與由第一LPN所指之邏輯頁相同大小之一邏輯頁)與一第二映射項目相關聯，且第一映射項目之讀取單元之各別長度不同於第二映射項目之讀取單元之各別長度。在此等實施例中，在一相同時間點處，第一LPN與第一映射項目相關聯，第二LPN與第二映射項目相關聯，且第一映射項目之各別讀取單元位址與第二映射項目之各別讀取單元位址相同，以使得與第一LPN相關聯之資料及與第二LPN相關聯之資料兩者皆儲存於媒體**110**之相同實體讀取單元中。

在各種實施例中，映射**144**係以下各項中之一者：一單層次映射；一兩層次映射，其包含一第一層次映射(FLM)及一或多個第二層次(或較低層次)映射(SLM)以使主機協定之LBA與媒體**110**中之實體儲存位址相關聯。舉例而言，如圖6中所展示，FLM **610**維持於媒體控制器**120**中之晶片上(舉例而言，映射**144**中)。在某些實施例中，FLM **610**之一非揮發性(儘管稍微較舊)複本亦儲存於媒體**110**上。FLM **610**中之每一項目有效地係一SLM頁(例如，SLM **616**中之一者)之一指標。SLM **616**儲存於媒體**110**中，且在某些實施例中，SLM中之某些SLM快取於映射**144**之一晶片上SLM快取記憶體(例如，SLM快取記憶體**608**)中。FLM **610**中之一項目含有對應第二層次映射頁(例如，在

SLM快取記憶體**608**或媒體**110**中)之一位址(及可能位址之資料長度/範圍或其他資訊)。如圖6中所展示，映射模組**144**可包含具有一第一層次映射(FLM) **610**之一個兩層次映射，第一層次映射(FLM) **610**使一給定LBA (例如，LBA **602**)之一第一函數(例如，在LBA除以第二層次映射頁中之每一者中所包含之項目之固定數目時所獲得之一商數)與展示為SLM **616**之複數個第二層次映射(SLM)中之一者中之一各別位址相關聯，且每一SLM使LBA之一第二函數(例如，在LBA除以第二層次映射頁中之每一者中所包含之項目之固定數目時所獲得之一餘數)與對應於LBA之媒體**110**中之一各別位址相關聯。

舉例而言，如圖6中所展示，轉譯器**604**接收對應於一主機操作(例如，來自主機**180**的用以讀取或寫入至媒體**110**上之對應LBA之一請求)之一LBA (LBA **602**)。轉譯器**604**(舉例而言)藉由使LBA **602**除以對應SLM頁**616**中之每一者中之項目之整數數目而將LBA **602**轉譯成FLM索引**606**及SLM頁索引**614**。在所闡述實施例中，FLM索引**606**為該除法運算之商數，且SLM頁索引**614**為該除法運算之餘數。採用除法運算允許SLM頁**616**包含並非2的冪之若干個項目，此可允許SLM頁**616**的大小減小，從而降低由用以更新SLM頁**616**之寫入操作所致之媒體**110**之寫入放大。FLM索引**606**用以唯一地識別FLM **610**中之一項目，該項目包含對應於SLM頁**616**中之一者之一SLM頁索引(**614**)。如由**612**所指示，在其中對應於FLM項目之SLM頁索引之SLM頁儲存於SLM快取記憶體**608**中之例項中，FLM **610**可返回對應於LBA **602**之媒體**110**之實體位址。SLM頁索引**614**用以唯一地識別SLM **616**中之一項目，該項目對應於媒體**110**之對應於LBA **602**之一實體位址，如由**618**所指示。SLM **616**之項目可編碼為一讀取單元位址(例如，一快閃頁之一ECC可校正子單元之位址)及該讀取單元之一長度。

SLM頁**616** (或一多層次映射(MLM)結構之一較低層次)可全部包

含相同數目個項目，或SLM頁**616** (或一MLM結構之一較低層次)中之每一者可包含不同數目個項目。此外，SLM頁**616** (或一MLM結構之一較低層次)之項目可為相同粒度，或可針對SLM頁**616** (或一MLM結構之一較低層次)中之每一者設定粒度。在例示性實施例中，FLM **610**具有每項目4KB之一粒度，且SLM頁**616** (或一MLM結構之一較低層次)中之每一者具有每項目8KB之一粒度。因此，舉例而言，FLM **610**中每一項目與512B LBA之一經對準八區段(4KB)區域相關聯且SLM頁**616**中之一者中之每一項目與512B LBA之一經對準十六區段(8KB)區域相關聯。

在某些實施例中，FLM **610** (或一MLM結構之一較高層次映射)之項目包含對應較低層次映射頁之格式資訊。圖7展示例示性FLM **700**之一方塊圖。如所展示，FLM **700**之*N*個項目**701**中之每一者包含一對應較低層次映射頁之格式資訊。如所展示，FLM **700**可包含SLM頁粒度**702**、讀取單元實體位址範圍**704**、每一LBA之資料大小**706**、資料無效指示符**708**、TRIM操作進展中指示符**710**、TRIM LBA範圍**712**及待處理(TBP)指示符**714**。亦可包含其他後設資料(未展示)。映射頁粒度**702**指示對應於FLM **700**之項目之SLM頁之粒度。讀取單元實體位址範圍**704**指示對應於FLM **700**之項目之SLM頁之該(等)讀取單元之實體位址範圍(舉例而言)作為一開始讀取單元位址及跨度。每一LBA之資料大小**706**指示用以讀取以獲得針對對應於FLM **700**之項目之SLM頁儲存於媒體**110**中之相關聯LBA之資料或相關聯LBA之資料之一大小之讀取單元的數目。資料無效指示符**708**指示相關聯LBA之資料(諸如)因相關聯LBA之資料已被修整或以其他方式變得無效而並未存在於媒體**110**中。在替代實施例中，資料無效指示符可編碼為讀取單元實體位址範圍**704**之部分。如將在下文更詳細地闡述，TRIM操作進展中指示符**710**指示一TRIM操作在由TRIM LBA範圍**712**所指示之

LBA上進展中。在某些實施例中，TRIM操作進展中指示符**710**可編碼為TRIM LBA範圍**712**之部分。TBP指示符**714**指示與映射頁相關聯之LBA何時已無效(例如，對主機**180**顯現為經修整)但該等LBA尚不能用新資料寫入。與將一較高層次映射項目標記為無效相比，設定較高層次映射項目之TBP位元並不暗示儲存於較高層次映射項目中之較低層次映射頁之一實體位址係無效的-需要該實體位址，且較低層次映射頁自身無法解除分配，直至較低層次映射頁經處理用於BUS更新為止。因此，較低層次映射頁可處於三種狀態中之一者中：無效、有效或TBP。

採用諸如本文中所闡述之一多層次映射(MLM)結構之一SSD實現橫跨多個葉層次映射單元之一經改良TRIM操作。因此，替代關於一標準TRIM操作而使個別LBA項目無效，經改良TRIM操作可使MLM結構之一較高映射層次中之整個葉單元無效。就耦合至媒體控制器**120**之一主機裝置之角度來看，此減少TRIM操作之延時，從而有利地允許較高系統效能。然而，簡單地放棄葉層次映射中之個別經修整LBA項目可引發區塊所使用空間(BUS)計量之不準確性，此乃因經修整LBA仍顯現為對BUS有貢獻。BUS計數針對SSD之非揮發性記憶體之每一區域(諸如每快閃區塊或快閃區塊之群組)而藉由媒體控制器**120**維持於媒體**110**中作為判定何時對一給定區塊或區塊之群組(例如，具有最小BUS之一者)執行廢棄項目收集之一方式，因此減少廢棄項目收集寫入放大。因此，BUS之一不準確性可導致不準確廢棄項目收集及/或至媒體**110**之經增加數目個寫入，因此增加寫入放大並減少SSD壽命。經改良TRIM操作能夠執行LBA之迅速修整，同時亦在向主機裝置應答TRIM操作之後藉由在背景中更新BUS計數而維持BUS準確度。

在所闡述實施例中，TRIM操作更新MLM結構以將所有經修整

LBA標記為無效。此外，TRIM操作自媒體**110**之對應區域之BUS計數減去經修整LBA先前所使用之快閃空間以提供準確廢棄項目收集。因此，為適當地修整一特定LBA，要完成兩件事：使特定LBA在MLM結構中無效，且更新BUS計數，從而反映該特定LBA不再耗用快閃空間。然而，對於一大修整區域(例如，整個SSD)或複數個大修整區域，執行無效及BUS更新所需之時間可變大且消極地影響系統效能。

如本文中所闡述，儲存於FLM中之SLM頁資訊可包含指示對應SLM頁內之LBA何時已無效(例如，對主機**180**顯現為經修整)但TRIM操作之BUS更新部分尚未完成的一指示(例如，待處理(TBP)指示符**714**)。與將一較高層次映射項目標記為無效相比，設定較高層次映射項目之TBP指示符並不暗示儲存於較高層次映射項目中之較低層次映射頁之一實體位址係無效的：需要該實體位址，且較低層次映射頁自身無法解除分配，直至較低層次映射頁經處理用於BUS更新為止。然而，與較高層次映射項目相關聯之所有使用者資料相對於主機讀取操作係無效的，此如同將較高層次映射項目標記為無效一樣。

在SSD **101**執行一TRIM操作時，儲存於媒體**110**中之相關聯LBA之資料之大小(例如，**706**)用以更新對應區域之BUS值。舉例而言，自對應區域之BUS計數減去大小值。在採用一MLM結構之實施例中，更新BUS計數可係耗時的，此乃因更新BUS計數需要逐一處理葉層次映射項目。為改良處理時間，所闡述實施例採用以SSD **101**之一背景操作模式更新媒體**110**之對應區域之BUS計數之一Mega-TRIM操作。

舉例而言，在SSD **101**自主機**180**接收一TRIM命令時，媒體控制器**120**執行設定對應於與該TRIM命令相關聯之(若干) SLM頁之FLM項目(例如，**701**)之各別TBP指示符(例如，**714**)之一Mega-TRIM操作。若該TRIM操作僅影響SLM頁中之SLM項目之一部分，則某些實施例可藉由更新每一部分SLM頁(藉由將經修整SLM項目標記為無效及更

新BUS計數以反映SLM頁之經修整部分)來處理部分SLM頁之個別項目。其他實施例可藉由採用TBP指示符(例如，**714**)、一TRIM操作進展中指示符(例如，**710**)及TRIM LBA範圍(例如，**712**)而使更新部分SLM頁延後，從而允許將經修整SLM項目標記為無效及更新BUS計數的延後。然後，一經部分修整SLM頁之一後續部分TRIM操作視情況及/或選擇性地立即執行對該經部分修整SLM頁進行之更新操作中之某些或全部更新操作以避免對追蹤一給定TRIM LBA範圍(例如，**712**)中之多個子範圍之需要。然而，替代實施例可追蹤TRIM LBA範圍(例如，**712**)中之多個子範圍，從而允許將經修整SLM項目標記為無效及更新BUS計數的較長延後。

在執行一Mega-TRIM操作時，在使相關聯LBA無效之後，SSD **101**可在更新BUS計數之前向主機**180**應答TRIM命令。然後在SSD **101**之一背景程序中執行更新BUS計數(通常取決於由主機**180**起始之活動之TRIM範圍及量而在數秒至數分鐘之一範圍內完成)。每當完全處理具有相關聯FLM項目中之TBP指示符集之SLM頁中之一者(例如，將經修整SLM項目標記為無效且更新經修整SLM頁中之所有SLM項目之BUS計數)時，便清除相關聯FLM項目中之TBP指示符。若修整SLM頁中之一者之所有SLM項目，則將相關聯FLM項目標記為經修整，從而避免對進一步處理SLM頁之一需要直至一新寫入使該SLM頁內之至少一個項目有效為止。

圖8展示Mega-TRIM操作**800**之一流程圖。如圖8中所展示，在步驟**802**處，SSD **101**自主機**180**接收一TRIM操作請求。在步驟**804**處，SSD **101**判定TRIM操作之一範圍(例如，一或多個開始LBA及結束LBA)。SSD **101**可維持FLM之一開始TBP索引(min_flm_index_tbt)及一結束TBP索引(max_flm_index_tbt)，從而指示針對其設定TBP指示符之FLM之部分，指示需要用以更新BUS計數且使媒體**110**之記憶體

區塊可重新用於主機**180**之背景操作之FLM之部分。在背景中(例如，在SSD **101**之其他閒置時間期間)，SSD **101**可在開始TBP索引處檢查FLM項目且若TBP設定於彼FLM項目上，則讀取相關聯SLM頁且藉由根據該相關聯SLM頁中之每一項目更新BUS計數而修整彼整個SLM頁，從而清除該FLM項目中之TBP指示符且將該FLM項目標記為經修整，從而指示整個SLM頁皆被修整。開始TBP索引(min_flm_index_tbt)經更新以指示該項目已處理。

如圖8中所展示，在處理具有一修整範圍(例如，針對SATA之每區段64 NCQ修整範圍中之一者)之一TRIM命令時，在步驟**806**處，SSD **101**判定TRIM範圍之第一SLM頁及TRIM範圍之最後SLM頁中之至少一者是否係一部分SLM頁(例如，TRIM範圍僅適用於SLM頁之部分)。若在步驟**806**處，在該範圍之開始或結束處存在部分SLM頁，則在步驟**808**處，SSD **101**判定部分SLM頁是否儲存於快取記憶體**608**中。若在步驟**808**處，TRIM範圍之開始或結束處之部分SLM頁儲存於快取記憶體**608**中，則程序**800**繼續進行至步驟**812**。若在步驟**808**處，TRIM範圍之開始或結束處之部分SLM頁不儲存於快取記憶體**608**中，則在步驟**810**處，SSD **101**將部分SLM頁自媒體**110**提取至快取記憶體**608**中且程序**800**繼續進行至步驟**812**。在步驟**812**處，針對在TRIM操作之範圍內之部分SLM頁之項目執行TRIM操作。舉例而言，在部分SLM頁中對應於TRIM範圍中之任何LBA而更新該TRIM範圍中之SLM頁項目。更新SLM頁中之一項目包含設定資料無效指示符及更新BUS計數。程序**800**繼續進行至步驟**820**。

若在步驟**806**處，SLM頁不係一部分SLM頁，則在步驟**814**處，SSD **101**判定完整SLM頁是否儲存於快取記憶體**608**中。若在步驟**814**處，完整SLM頁儲存於快取記憶體**608**中，則程序**800**繼續進行至步驟**816**。若在步驟**814**處，完整SLM頁不儲存於快取記憶體**608**中，則在

步驟**818**處，SSD **101**在對應於SLM頁之FLM中設定TBP指示符(例如，**714**)。程序**800**繼續進行至步驟**820**。

在一SLM頁需要自媒體**101**提取時，若TBP設定於相關聯FLM項目中，則使SLM頁完全無效(SLM頁內之所有項目皆視為相對於主機存取無效)，但SLM頁並未經處理用於BUS更新目的。針對一讀取，不需要SLM頁(由彼SLM頁參考之所有資料皆被修整)，且不需要提取SLM頁。針對一寫入，提取SLM頁，針對SLM頁中之所有LBA而更新BUS計數，使SLM頁中之所有項目皆無效，且然後在正寫入之SLM頁內更新SLM項目。在步驟**816**處，執行一寫入之操作之一子集：針對SLM頁中之所有LBA而更新BUS計數，且使SLM頁中之所有項目皆無效。

在步驟**822**處，SSD **101**判定具有TBP指示符集之FLM之項目之一範圍(例如，min_flm_index_tbt及max_flm_index_tbt)，從而指示需要用以更新BUS計數及使媒體**110**之記憶體區塊可重新用於主機**180**之背景操作之FLM之部分。在步驟**824**處，TRIM操作(例如，更新BUS計數及釋放如可由主機**180**使用之記憶體區塊)之餘數發生於背景中(例如，在SSD **101**之其他閒置時間期間)。SSD **101**可維持在於步驟**816**處修整記憶體區塊時(例如，在更新其BUS計數時)更新之一或多個指標以確保在處理區塊時記起新TRIM範圍。舉例而言，SSD **101**可在開始TBP索引處檢查FLM項目且若TBP設定於彼FLM項目上，則讀取相關聯SLM頁且藉由更新BUS計數而修整彼整個SLM頁，從而清除FLM項目中之TBP指示符且將FLM項目標記為經修整，從而指示整個SLM頁皆被修整。更新開始TBP索引(min_flm_index_tbt)以指示該項目已處理。在步驟**824**處之背景TRIM操作完成時，向主機**180**應答該TRIM操作。在步驟**826**處，程序**800**完成。

因此，如本文中所闡述，所闡述實施例提供一種用於一固態媒

體之媒體控制器。該媒體控制器包含一控制處理器，該控制處理器自一主機裝置接收包含至少一個邏輯位址及位址範圍之一請求。回應於該請求，該控制處理器判定該所接收請求是否係一無效請求。若該所接收請求類型係一無效請求，則該控制處理器使用該媒體控制器之一映射來判定與該邏輯位址及範圍相關聯之該映射之一或多個項目。與該等映射項目中之每一者相關聯之該映射中之指示符經設定以指示該等映射項目將無效。該控制處理器向該主機裝置應答，該無效請求完成且在該媒體控制器之一閒置模式中基於將無效之該等映射項目更新一自由空間計數。與該等無效映射項目相關聯之實體位址變得可重新用於來自該主機裝置之後續請求。

本文中對「一項實施例」或「一實施例」之提及意指結合該實施例所闡述之一特定特徵、結構或特性可包含於至少一項實施例中。在說明書中之各個地方中出現之片語「在一項實施例中」未必全部係指相同實施例，單獨或替代實施例亦未必與其他實施例相互排斥。相同情形適用於術語「實施方案」。

如本申請案中所使用，詞「例示性」在本文中用以意指充當一實例、例項或圖解說明。本文中闡述為「例示性」之任何態樣或設計未必解釋為比其他態樣或設計較佳或有利。而是，使用詞例示性意欲以一具體方式來呈現概念。

雖然已相對於一軟體程式中之處理區塊(包含作為一數位信號處理器、微控制器或一般用途電腦之可能實施方案)而闡述例示性實施例，但所闡述實施例並不限於此。如熟習此項技術者將明瞭，軟體之各種功能亦可實施為電路之程序。舉例而言，可在一單個積體電路、一多晶片模組、一單個卡或一多卡電路套件中採用此等電路。

所闡述實施例亦可以方法及用於實踐彼等方法之設備之形式來體現。所闡述實施例亦可以體現於非暫時性有形媒體(諸如磁性記錄

媒體、光學記錄媒體、固態記憶體、軟式磁片、CD-ROM、硬碟機)或任何其他非暫時性機器可讀儲存媒體中之程式碼之形式來體現，其中，在該程式碼載入至諸如一電腦之一機器中且由該機器執行時，該機器變成用於實踐所闡述實施例之一設備。所闡述實施例亦可以(舉例而言)無論儲存於一非暫時性機器可讀儲存媒體中、載入至一機器中及/或由該機器執行還是經由某一傳輸媒體或載體(諸如經由電佈線或敷設電纜、透過光纖或經由電磁輻射)而傳輸之程式碼之形式來體現，其中，在該程式碼載入至諸如一電腦之一機器中且由該機器執行時，該機器變成用於實踐所闡述實施例之一設備。在於一個一般用途處理器上實施時，程式碼區段與處理器組合以提供類似於特定邏輯電路而操作之一獨特裝置。所闡述實施例亦可以一位元流或透過一媒體以電或光學方式傳輸、將磁場變化儲存於一磁性記錄媒體等中、使用所闡述實施例之一方法及/或一設備而產生之其他信號值序列之形式來體現。

應理解，本文中所陳述之例示性方法之步驟未必需要以所闡述之次序執行，且此等方法之步驟之次序應理解為僅係例示性的。同樣地，此等方法中可包含額外步驟，且可在與各種所闡述實施例一致之方法中省略或組合特定步驟。

如本文中參考一元件及一標準所使用，術語「可相容」意指該元件以由該標準全部或部分指定之一方式與其他元件通信，且將被其他元件視為充分能夠以由該標準所指定之方式與該等其他元件通信。可相容元件無需以由該標準所指定之一方式內部操作。除非另有明確陳述，否則每一數值及範圍皆應解釋為係近似的，如同詞「約」或「近似」在該值或範圍之值之前一樣。

亦出於此說明之目的，術語「耦合(couple)」、「耦合(coupling)」、「耦合(coupled)」、「連接(connect)」、「連接

(connecting)」或「連接(connected)」係指其中允許能量在兩個或兩個以上元件之間傳送之此項技術中已知或稍後開發之任何方式，且涵蓋一或多個額外元件之插置，但並非必需的。相反地，術語「直接耦合(directly coupled)」、「直接連接(directly connected)」等暗示不存在此等額外元件。信號及對應節點或埠可由相同名稱指代且可出於此處目的互換。

將進一步理解，熟習此項技術者可在不背離以下申請專利範圍中所表達之範疇之情況下做出為闡釋所闡述實施例之性質已闡述及圖解說明之部件之細節、材料及配置之各種改變。

【符號說明】

100	非揮發性記憶體儲存系統/非揮發性記憶體系統/系統
101	固態硬碟/媒體
110	媒體/固態媒體
120	媒體控制器/記憶體控制器
130	固態控制器
140	控制處理器
142	低密度同位檢查編碼器/解碼器(編解碼器)
144	映射/映射模組
150	緩衝器
160	輸入/輸出介面
170	通信鏈路/鏈路
180	主機裝置/主機
200	快閃記憶體胞
200(2)	字線電晶體
200(4)	字線電晶體
200(6)	字線電晶體

200(8)	字線電晶體
200(10)	字線電晶體
200(12)	字線電晶體
200(14)	字線電晶體
200(16)	字線電晶體
230	字線控制閘極/控制閘極
240	浮動閘極
250	N通道
260	N通道
270	P通道
300	例示性NAND多位階胞元快閃記憶體串/快閃記憶體串/ 多位階胞元串
302	接地選擇電晶體
304	位元線選擇電晶體
322	位元線
402	超規空間區
404	靜態超規空間/超規空間區
406	動態超規空間
408	使用者資料
502	邏輯頁編號
504	邏輯偏移
506	邏輯區塊位址
508	讀取單元位址
510	讀取單元之長度
512	映射資料
602	邏輯區塊位址

604	轉譯器
606	第一層次映射索引
608	第二層次映射快取記憶體/快取記憶體
610	第一層次映射
614	第二層次映射頁索引
616	第二層次映射/第二層次映射頁
700	例示性第一層次映射/第一層次映射
701(1)-	項目/第一層次映射項目
701(N)	
702(N)	第二層次映射頁粒度/映射頁粒度
704(N)	讀取單元實體位址範圍
706(N)	每一邏輯區塊位址之資料大小/相關聯邏輯區塊位址之 資料之大小
708(N)	資料無效指示符
710(N)	TRIM操作進展中指示符
712(N)	TRIM邏輯區塊位址範圍/給定TRIM邏輯區塊位址範圍
714(N)	待處理指示符

I637315

發明摘要

※ 申請案號： 103102357

※ 申請日： 103/01/22

※IPC 分類： G06F 5/06 (2006.01)
G06F 12/02 (2006.01)

【發明名稱】

使用在一固態媒體中之多層次映射之修整機制

TRIM MECHANISM USING MULTI-LEVEL MAPPING IN A
SOLID-STATE MEDIA

【中文】

所闡述實施例提供一種媒體控制器，該媒體控制器接收包含一邏輯位址及位址範圍之請求。回應於該請求，該媒體控制器判定該所接收請求是否係一無效請求。若該所接收請求類型係一無效請求，則該媒體控制器使用一映射來判定與該邏輯位址及範圍相關聯之該映射之一或多個項目。與該等映射項目中之每一者相關聯之該映射中之指示符經設定以指示該等映射項目將無效。該媒體控制器向一主機裝置應答：該無效請求完成且在該媒體控制器之一閒置模式中基於將無效之該等映射項目更新一自由空間計數。與該等無效映射項目相關聯之實體位址變得可重新用於來自該主機裝置之後續請求。

【英文】

Described embodiments provide a media controller that receives requests that include a logical address and address range. In response to the request, the media controller determines whether the received request is an invalidating request. If the received request type is an invalidating request, the media controller uses a map to determine one or more entries of the map associated with the logical address and range. Indicators in the map associated with each of the map entries are set to indicate that the map entries are to be invalidated. The media controller acknowledges to a host device that the invalidating request is complete and updates, in an idle mode of the media controller, a free space count based on the map entries that are to be invalidated. The physical addresses associated with the invalidated map entries are made available to be reused for subsequent requests from the host device.

圖式

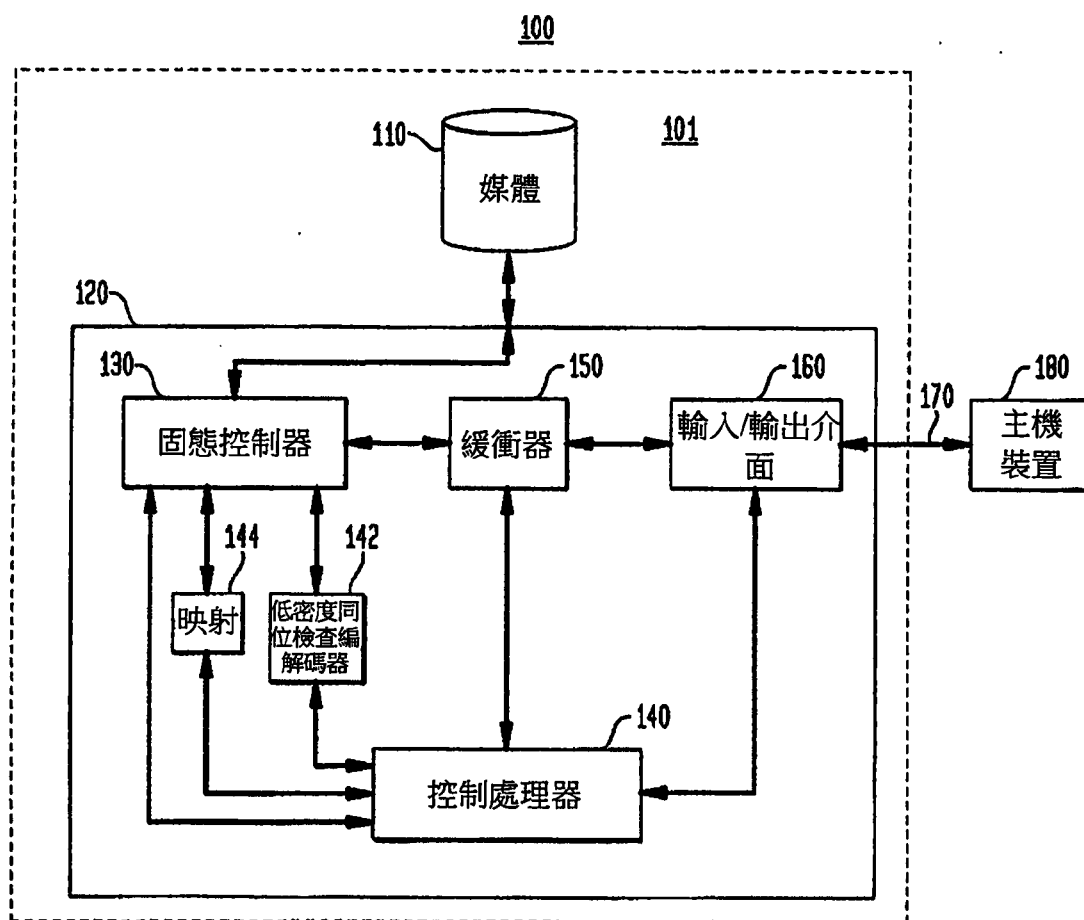


圖 1

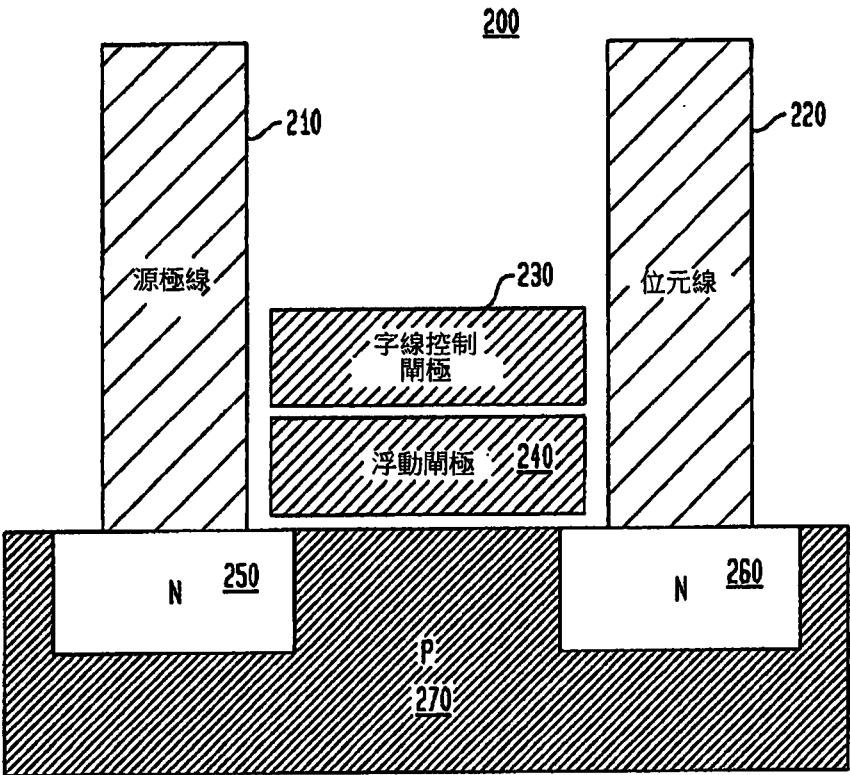


圖 2

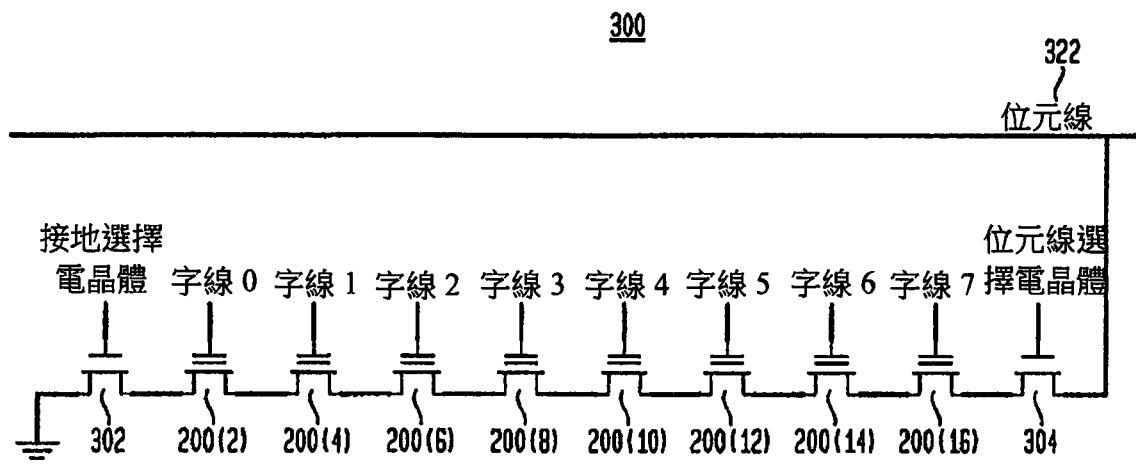


圖 3

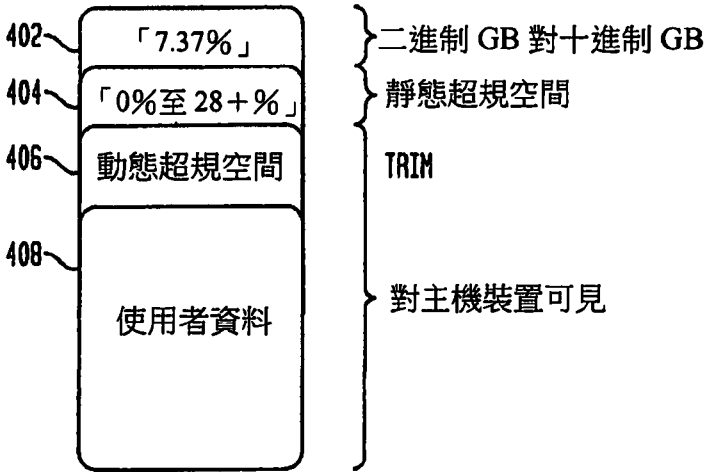


圖 4

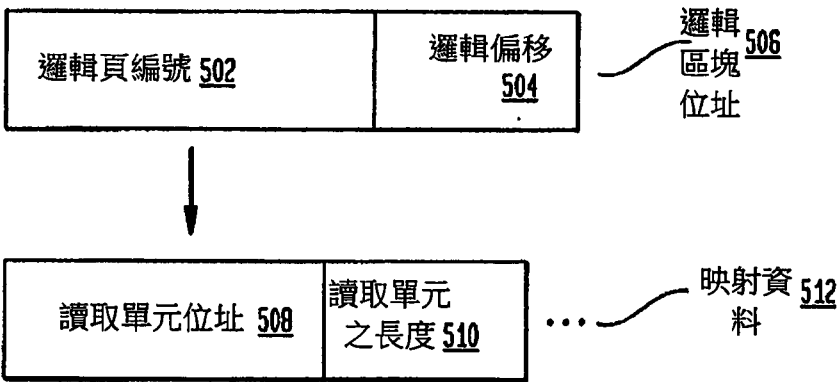


圖 5

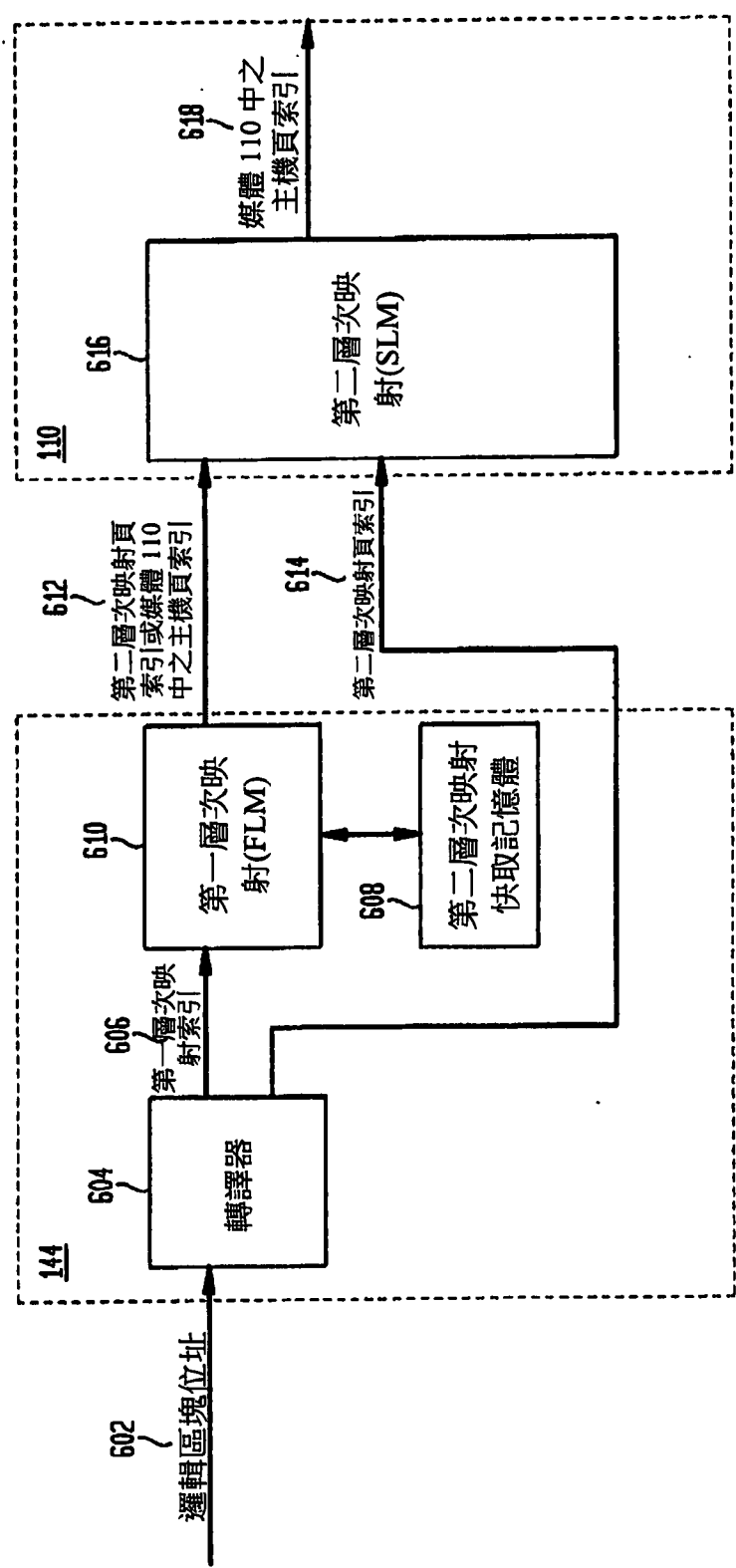


圖 6

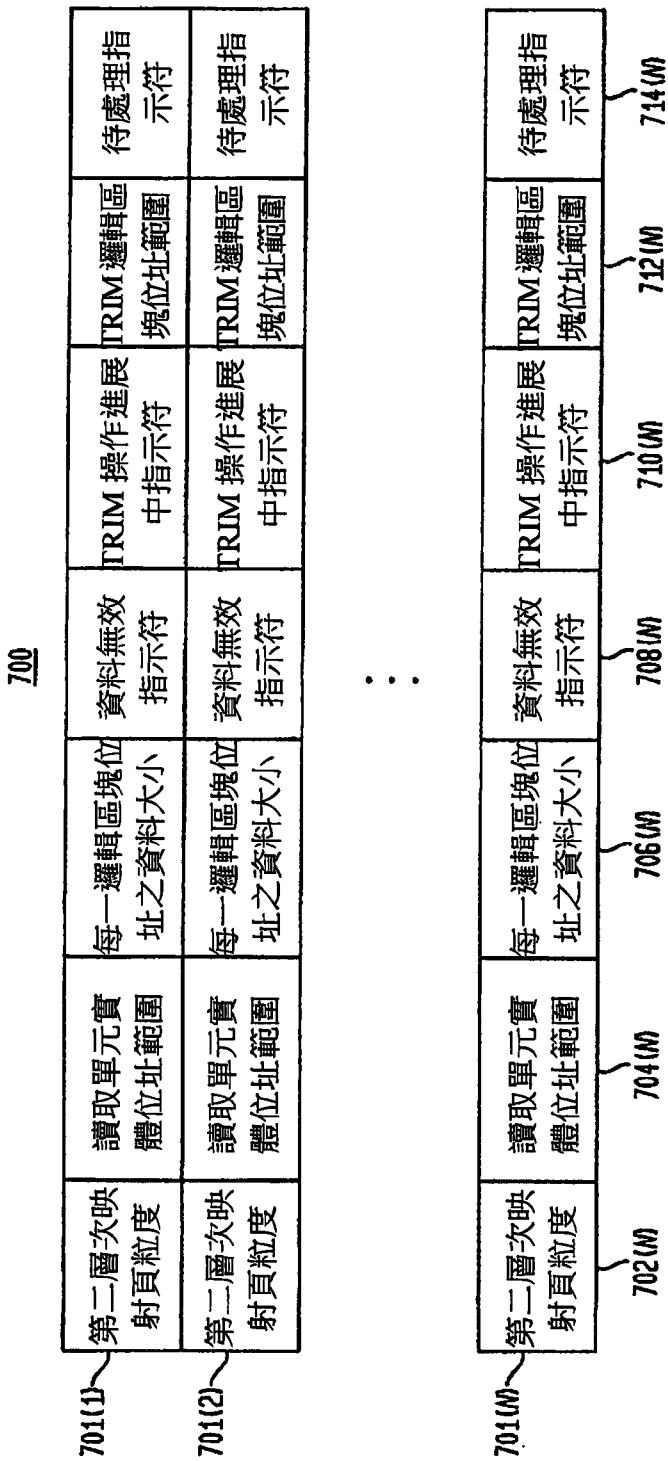


圖 7

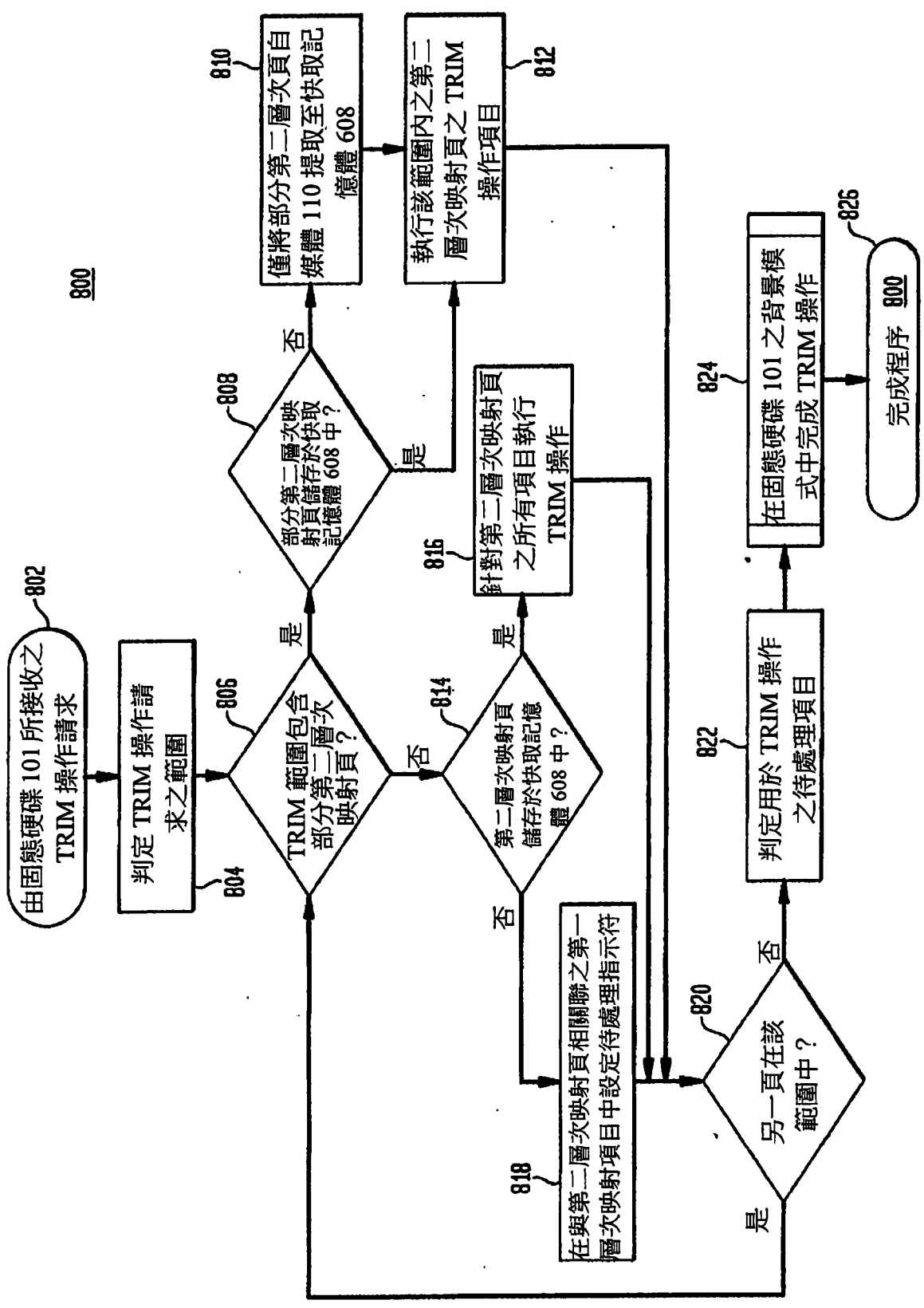


圖 8

【代表圖】

【本案指定代表圖】：第（8）圖。

【本代表圖之符號簡單說明】：

無

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

所闡述實施例之其他態樣、特徵及優點，在附圖中，相似元件符號識別類似或相同元件。

圖1展示根據例示性實施例之一快閃記憶體儲存系統之一方塊圖；

圖2展示一單個標準快閃記憶體胞之一例示性功能方塊圖；

圖3展示根據例示性實施例之一例示性NAND MLC快閃記憶體胞；

圖4展示圖1之快閃記憶體儲存系統之固態媒體之一例示性配置之一方塊圖；

圖5展示圖1之快閃記憶體儲存系統之一邏輯區塊編號(LBA)之一邏輯頁編號(LPN)部分之一例示性映射之一方塊圖；

圖6展示圖1之快閃記憶體儲存系統之一例示性兩層次映射結構之一方塊圖；

圖7展示由圖1之快閃記憶體儲存系統所採用之例示性映射頁標頭之一方塊圖；且

圖8展示由圖1之快閃記憶體儲存系統所採用之一Mega-TRIM操作之一例示性流程圖。

【實施方式】

所闡述實施例提供一種用於一固態媒體之媒體控制器。該媒體控制器包含一控制處理器，該控制處理器自一主機裝置接收包含至少一個邏輯位址及位址範圍之一請求。回應於該請求，該控制處理器判定該所接收請求是否係一無效請求。若該所接收請求類型係一無效請求，則該控制處理器使用該媒體控制器之一映射來判定與該邏輯位址及範圍相關聯之該映射之一或多個項目。與該等映射項目中之每一者

相關聯之該映射中之指示符經設定以指示該等映射項目將無效。該控制處理器向該主機裝置應答，該無效請求完成且在該媒體控制器之一閒置模式中基於將無效之該等映射項目更新一自由空間計數。與該等無效映射項目相關聯之實體位址變得可重新用於來自該主機裝置之後續請求。

表1定義貫穿此說明書所採用之縮寫字之一清單作為理解所闡述實施例之一輔助：

表1			
BER	位元錯誤率	BUS	區塊所使用空間
CAM	內容可定址記憶體	ECC	錯誤校正碼
eDRAM	嵌入式動態隨機存取記憶體	EEPROM	電可抹除可程式化唯讀記憶體
FLM	第一層次映射	HDD	硬碟機
IC	積體電路	I/O	輸入/輸出
LBA	邏輯區塊位址	LDPC	低密度同位檢查
LLR	對數似然比	LPN	邏輯頁編號
LSB	最低有效位元	LRU	最近最少使用
MLC	多位階胞元	MLM	多層次映射
MMC	多媒體卡	MSB	最高有效位元
NVM	非揮發性記憶體	OOS	空間不足
OP	超規空間	PCI-E	高速周邊組件互連
P/E	程式化/抹除	PVT	程序、電壓、溫度
SAS	串列附接SCSI	SATA	串列進階技術附接
SCSI	小型電腦系統介面	SD	安全數位
SLC	單位階胞元	SLM	第二層次映射
SoC	系統單晶片	SRAM	靜態隨機存取記憶體
SRIO	串列高速輸入/輸出	SSD	固態硬碟
TBP	待處理	USB	通用串列匯流排

圖1展示非揮發性記憶體(NVM)儲存系統100之一方塊圖。NVM

申請專利範圍

1. 一種處理由與一固態媒體及一主機裝置通信之一媒體控制器所接收之主機請求之方法，該方法包括：

藉由該媒體控制器接收來自該主機裝置之一請求，該請求包含至少一個邏輯位址及位址範圍；

回應於接收該請求：

判定該所接收請求是否係一無效請求，且若該所接收請求類型係一無效請求：

採用該媒體控制器之一映射(map)來判定與該固態媒體之該至少一個邏輯位址及位址範圍相關聯之該映射之一或多個項目(entries)；

在該映射中標記與該等映射項目中之每一者相關聯之指示符，該等指示符指示該一或多個映射項目將無效；

向該主機裝置應答該無效請求為完成；

在該媒體控制器之一閒置模式中基於將無效之該一或多個映射項目更新該媒體控制器之一自由空間計數；及

使與該等無效映射項目相關聯之實體位址變得可重新用於來自該主機裝置之後續請求，

其中該映射係包括一第一層次映射及一第二層次映射之一多層次映射，其中該第一層次映射具有複數個第一層次映射項目，該第二層次映射具有複數個第二層次映射頁，且該等第二層次映射頁之每一者具有複數個第二層次映射項目，該方法進一步包括：

使該複數個第二層次映射項目中之每一者與該固態媒體之一實體位址相關聯；及

使該複數個第一層次映射項目中之每一者與該複數個第二層次映射頁之一者相關聯，藉此使該至少一個邏輯位址及位址範圍關聯至該等第二層次映射項目中之至少一者。

2. 如請求項1之方法：

其中：

每一第二層次映射項目包括一有效指示；且

每一第一層次映射項目包括該等第二層次映射頁中之一對應者之一位址、對應於與該第一層次映射項目相關聯之該第二層次映射之一或多個項目之一有效指示及經組態以指示該第二層次映射之項目何時無效但不可用於寫入之一待處理(TBP)指示符；該方法進一步包括：

藉由設定與完全在該請求之該位址範圍內之該等第二層次映射頁中之若干者相關聯的該第一層次映射中之該等TBP指示符中之特定者而使該第二層次映射之項目無效。

3. 如請求項2之方法，該方法進一步包括：

藉由直接修整僅部分在該請求之該位址範圍內之該等第二層次映射頁中之若干者之項目而使該第二層次映射之項目無效。

4. 如請求項2之方法，其中，若針對一給定第二層次映射設定該TBP指示符，則該方法進一步包括：

使處理該給定第二層次映射之該無效請求延後，直至針對該給定第二層次映射接收一後續無效請求為止，藉此減少該無效請求之處理時間且減少對該固態媒體進行之用以更新該給定第二層次映射之寫入操作。

5. 如請求項2之方法，其中使該第二層次映射之該等無效項目中之每一者變得可重新用於來自該主機裝置之後續請求之該步驟包括：

若設定，則清除該相關聯TBP指示符；且

若設定，則清除該相關聯有效指示符。

6. 如請求項2之方法，其進一步包括：

將該第一層次映射儲存於該媒體控制器之一映射記憶體中；

將所有該等第二層次映射頁儲存於該固態媒體中；及

將該等第二層次映射頁之至少一子集暫時儲存於耦合至該媒體控制器之一控制處理器之一映射快取記憶體中。

7. 如請求項1之方法，其中該媒體控制器之該自由空間計數包括具有複數個項目之一區塊所使用空間表，該方法進一步包括：

使該區塊所使用空間表之每一項目與該固態媒體之複數個實體區域中之一者相關聯。

8. 如請求項1之方法，其中該無效請求係一串列進階技術附接(SATA) TRIM命令、一小型電腦系統介面(SCSI) UNMAP命令、一多媒體卡(MMC) ERASE命令及一安全數位(SD)卡ERASE命令中之一者。

9. 如請求項2之方法，其中每一第一層次映射項目包括經組態以追蹤在該請求之該範圍內之該等相關聯第二層次映射之部分之至少一個TRIM位址範圍指示符。