

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年4月4日(04.04.2024)



(10) 国際公開番号

WO 2024/070428 A1

(51) 国際特許分類:
H01G 4/30 (2006.01)

(21) 国際出願番号: PCT/JP2023/031319

(22) 国際出願日: 2023年8月29日(29.08.2023)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2022-154156 2022年9月27日(27.09.2022) JP

(71) 出願人: 太陽誘電株式会社(TAIYO YUDEN CO., LTD.) [JP/JP]; 〒1040031 東京都中央区京橋二丁目7番19号 Tokyo (JP).

(72) 発明者: 茶園 広一 (CHAZONO, Hirokazu); 〒1040031 東京都中央区京橋二丁目7番19号 太陽誘電株式会社内 Tokyo (JP).

(74) 代理人: 片山 修平 (KATAYAMA, Shuhei); 〒1040031 東京都中央区京橋1-6-1 三井住友海上テプコビル Tokyo (JP).

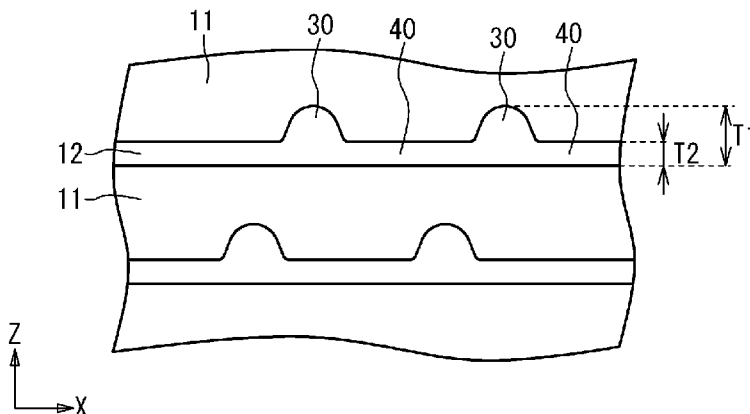
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG,

(54) Title: CERAMIC ELECTRONIC COMPONENT AND METHOD FOR PRODUCING CERAMIC ELECTRONIC COMPONENT

(54) 発明の名称: セラミック電子部品、およびセラミック電子部品の製造方法

[図6]



(57) Abstract: A ceramic electronic component including a multilayer structure comprising a plurality of dielectric layers alternating with a plurality of inner electrode layers, wherein at least any one of the inner electrode layers comprises a plurality of thin-film portions having a stacking-direction thickness of 0.5 μm or smaller and a thick-film portion formed between two adjacent thin-film portions and having a stacking-direction thickness which is at least twice that of the thin-film portion.

(57) 要約: セラミック電子部品は、複数の誘電体層と複数の内部電極層とが交互に積層された積層体を備え、少なくともいずれかの内部電極層は、積層方向の厚さが0.5 μm 以下の複数の薄膜部と、隣り合う2つの薄膜部間に形成されかつ積層方向の厚さが前記薄膜部に比べて2倍以上厚い厚膜部と、を有する。

[続葉有]

ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告（条約第21条(3)）

明 細 書

発明の名称：

セラミック電子部品、およびセラミック電子部品の製造方法

技術分野

[0001] 本発明は、セラミック電子部品、およびセラミック電子部品の製造方法に関する。

背景技術

[0002] 積層セラミックコンデンサなどのセラミック電子部品について、小型大容量化に伴い、誘電体層が薄層化および多積層化された構造が開示されている（例えば、特許文献1 参照）。

先行技術文献

特許文献

[0003] 特許文献1：特開2016-143709号広報

発明の概要

発明が解決しようとする課題

[0004] しかしながら、内部電極層を薄層化しようとする、内部電極層の連続性が低下するおそれがある。

[0005] 本発明は、上記課題に鑑みなされたものであり、内部電極層の連続性を向上させることができるセラミック電子部品およびその製造方法を提供することを目的とする。

課題を解決するための手段

[0006] 本発明に係るセラミック電子部品は、複数の誘電体層と複数の内部電極層とが交互に積層された積層体を備え、少なくともいずれかの内部電極層は、積層方向の厚さが $0.5\mu\text{m}$ 以下の複数の薄膜部と、隣り合う2つの薄膜部間に形成されかつ積層方向の厚さが前記薄膜部に比べて2倍以上厚い厚膜部と、を有することを特徴とする。

- [0007] 上記セラミック電子部品において、前記薄膜部の積層方向の厚さは、 $0.3\ \mu\text{m}$ 以下であってもよい。
- [0008] 上記セラミック電子部品において、前記複数の誘電体層の積層方向の厚さは、 $0.4\ \mu\text{m}$ 以下であってもよい。
- [0009] 上記セラミック電子部品において、前記複数の誘電体層の積層方向の厚さは、 $0.3\ \mu\text{m}$ 以下であってもよい。
- [0010] 上記セラミック電子部品において、前記厚膜部は、前記隣り合う2つの薄膜部のそれぞれの端部が積層方向に重なって形成されていてもよい。
- [0011] 上記セラミック電子部品において、前記厚膜部は、前記隣り合う2つの薄膜部のそれぞれの端部と、前記それぞれの端部の間に設けられる誘電体と、を備えていてもよい。
- [0012] 上記セラミック電子部品において、前記少なくともいずれかの内部電極層は、延在方向において、所定の間隔で複数の前記厚膜部を備えていてもよい。
- [0013] 上記セラミック電子部品において、前記少なくともいずれかの内部電極層の延在方向における前記厚膜部の長さは、積層方向における前記薄膜部の厚みよりも大きくてもよい。
- [0014] 上記セラミック電子部品において、前記積層体の対向する2端面に、前記複数の内部電極層が交互に露出しており、積層方向と前記2端面が対向する方向とを含む断面において、前記厚膜部は2層の層が重なって見えてもよい。
- [0015] 上記セラミック電子部品において、前記積層体の対向する2端面に、前記複数の内部電極層が交互に露出しており、前記積層体は、前記2端面のうち同じ端面に対して露出する内部電極層同士が異なる端面に露出する内部電極層を介さずに対向するエンドマージンと、前記2端面のうち異なる端面に露出する内部電極層同士が対向する容量部と、を有し、前記少なくともいずれかの内部電極層における前記厚膜部の単位長さ辺りの個数は、前記容量部よりも前記エンドマージンの方が多くてもよい。

- [0016] 上記セラミック電子部品において、前記積層体の対向する2端面に、前記複数の内部電極層が交互に露出しており、前記少なくともいずれかの内部電極層に対する平面視において、前記厚膜部は、前記2端面が対向する方向に対して交差する方向に延びていてもよい。
- [0017] 上記セラミック電子部品において、前記少なくともいずれかの内部電極層は、金属のみで構成されていてもよい。
- [0018] 本発明に係るセラミック電子部品の製造方法は、誘電体グリーンシート上に、ドライプロセスで内部電極パターンが成膜された積層単位が複数積層された積層体を焼成することで、前記内部電極パターンから形成される少なくともいずれかの内部電極層に、積層方向の厚さが $0.5\ \mu\text{m}$ 以下の複数の薄膜部と、隣り合う2つの薄膜部間に形成されかつ積層方向の厚さが前記薄膜部に比べて2倍以上厚い厚膜部と、を形成することを特徴とする。

発明の効果

- [0019] 本発明によれば、内部電極層の連続性を向上させることができるセラミック電子部品およびその製造方法を提供することができる。

図面の簡単な説明

- [0020] [図1]積層セラミックコンデンサの部分断面斜視図である。
- [図2]図1のA-A線断面図である。
- [図3]図1のB-B線断面図である。
- [図4]外部電極付近の拡大断面図である。
- [図5]連続率を例示する図である。
- [図6]Z軸方向を含む断面図である。
- [図7]厚膜部を例示する図である。
- [図8]厚膜部を例示する図である。
- [図9]厚膜部を例示する図である。
- [図10]積層セラミックコンデンサの製造方法のフローを例示する図である。
- [図11] (a) および (b) は内部電極形成工程を例示する図である。

発明を実施するための形態

[0021] 以下、図面を参照しつつ、実施形態について説明する。

[0022] (実施形態)

図1は、実施形態に係る積層セラミックコンデンサ100の部分断面斜視図である。図2は、図1のA-A線断面図である。図3は、図1のB-B線断面図である。図1～図3で例示するように、積層セラミックコンデンサ100は、略直方体形状を有する積層体10と、積層体10のいずれかの対向する2端面に設けられた外部電極20a、20bとを備える。なお、積層体10の当該2端面以外の4面のうち、積層方向の上面および下面以外の2面を側面と称する。外部電極20a、20bは、積層体10の積層方向の上面、下面および2側面に延在している。ただし、外部電極20a、20bは、互いに離間している。

[0023] なお、図1～図3において、Z軸方向は、積層方向であり、各内部電極層12が対向する方向である。X軸方向は、積層体10の長さ方向であって、積層体10の2端面が対向する方向であり、外部電極20aと外部電極20bとが対向する方向である。Y軸方向は、内部電極層12の幅方向であり、積層体10の4側面のうち2端面以外の2側面が対向する方向である。X軸方向と、Y軸方向と、Z軸方向とは、互いに直交している。

[0024] 積層体10は、誘電体として機能するセラミック材料を含む誘電体層11と、内部電極層12とが、交互に積層された構成を有する。各内部電極層12の端縁は、積層体10の外部電極20aが設けられた端面と、外部電極20bが設けられた端面とに、交互に露出している。それにより、各内部電極層12は、外部電極20aと外部電極20bとに、交互に導通している。その結果、積層セラミックコンデンサ100は、複数の誘電体層11が内部電極層12を介して積層された構成を有する。また、誘電体層11と内部電極層12との積層において、積層方向の両方の最外層には内部電極層12が配置され、当該最外層の内部電極層12は、カバー層13によって覆われている。カバー層13は、セラミック材料を主成分とする。例えば、カバー層13は、誘電体層11と組成が同じであっても、異なっても構わない。な

お、内部電極層 1 2 が異なる 2 つの面に露出して、異なる外部電極に導通していれば、図 1 から図 3 の構成に限られない。

[0025] 積層セラミックコンデンサ 1 0 0 のサイズは、例えば、長さ 0. 2 5 mm、幅 0. 1 2 5 mm、高さ 0. 1 2 5 mm であり、または長さ 0. 4 mm、幅 0. 2 mm、高さ 0. 2 mm、または長さ 0. 6 mm、幅 0. 3 mm、高さ 0. 3 mm であり、または長さ 1. 0 mm、幅 0. 5 mm、高さ 0. 5 mm であり、または長さ 3. 2 mm、幅 1. 6 mm、高さ 1. 6 mm であり、または長さ 4. 5 mm、幅 3. 2 mm、高さ 2. 5 mm であるが、これらのサイズに限定されるものではない。

[0026] 内部電極層 1 2 は、ニッケル (N i)、銅 (C u)、スズ (S n) 等の卑金属やこれらの合金を主成分とする。内部電極層 1 2 の主成分として、白金 (P t)、パラジウム (P d)、銀 (A g)、金 (A u) などの貴金属やこれらを含む合金を用いてもよい。内部電極層 1 2 は、金属成分だけで構成されており、共材などのセラミック粒子を含んでいない。

[0027] 誘電体層 1 1 は、例えば、一般式 ABO_3 で表されるペロブスカイト構造を有するセラミック材料を主相とする。なお、当該ペロブスカイト構造は、化学量論組成から外れた $ABO_{3-\alpha}$ を含む。例えば、当該セラミック材料として、チタン酸バリウム ($BaTiO_3$)、ジルコン酸カルシウム ($CaZrO_3$)、チタン酸カルシウム ($CaTiO_3$)、チタン酸ストロンチウム ($SrTiO_3$)、チタン酸マグネシウム ($MgTiO_3$)、ペロブスカイト構造を形成する $Ba_{1-x-y}Ca_xSr_yTi_{1-z}Zr_zO_3$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$) 等のうち少なくとも 1 つから選択して用いることができる。 $Ba_{1-x-y}Ca_xSr_yTi_{1-z}Zr_zO_3$ は、チタン酸バリウムストロンチウム、チタン酸バリウムカルシウム、ジルコン酸バリウム、チタン酸ジルコン酸バリウム、チタン酸ジルコン酸カルシウムおよびチタン酸ジルコン酸バリウムカルシウムなどである。例えば、誘電体層 1 1 において、主成分セラミックは、90 at % 以上含まれている。

[0028] 誘電体層 1 1 には、添加物が添加されていてもよい。誘電体層 1 1 への添

加物として、ジルコニウム（Zr）、ハフニウム（Hf）、マグネシウム（Mg）、マンガン（Mn）、モリブデン（Mo）、バナジウム（V）、クロム（Cr）、希土類元素（イットリウム（Y）、サマリウム（Sm）、ユーロピウム（Eu）、ガドリニウム（Gd）、テルビウム（Tb）、ジスプロシウム（Dy）、ホルミウム（Ho）、エルビウム（Er）、ツリウム（Tm）およびイッテルビウム（Yb））の酸化物、または、コバルト（Co）、ニッケル（Ni）、リチウム（Li）、ホウ素（B）、ナトリウム（Na）、カリウム（K）もしくはケイ素（Si）を含む酸化物、または、コバルト、ニッケル、リチウム、ホウ素、ナトリウム、カリウムもしくはケイ素を含むガラスが挙げられる。

[0029] 図2で例示するように、外部電極20aに接続された内部電極層12と外部電極20bに接続された内部電極層12とが対向する領域は、積層セラミックコンデンサ100において電気容量を生じる領域である。そこで、当該電気容量を生じる領域を、容量部14と称する。すなわち、容量部14は、異なる外部電極に接続された隣接する内部電極層12同士が対向する領域である。

[0030] 外部電極20aに接続された内部電極層12同士が、外部電極20bに接続された内部電極層12を介さずに対向する領域を、エンドマージン15と称する。また、外部電極20bに接続された内部電極層12同士が、外部電極20aに接続された内部電極層12を介さずに対向する領域も、エンドマージン15である。すなわち、エンドマージン15は、同じ外部電極に接続された内部電極層12が異なる外部電極に接続された内部電極層12を介さずに対向する領域である。エンドマージン15は、電気容量を生じない領域である。

[0031] 図3で例示するように、積層体10において、サイドマージン16は、誘電体層11および内部電極層12の2側面側の端部（Y軸方向の端部）を覆うように設けられた領域である。すなわち、サイドマージン16は、Y軸方向において、容量部14の外側に設けられた領域である。サイドマージン1

6も、電気容量を生じない領域である。

[0032] 図4は、外部電極20a付近の拡大断面図である。図4では、ハッチを省略している。図4で例示するように、外部電極20aの外表面に、外部電極20aを下地層として、めっき層22が設けられていてもよい。外部電極20aは、Cuを主成分とする。外部電極20aは、ガラス成分を含んでいてもよい。めっき層22は、Cu、Ni、アルミニウム（Al）、亜鉛（Zn）、Snなどの金属またはこれらの2以上の合金を主成分とする。めっき層22は、単一金属成分のめっき層でもよく、互いに異なる金属成分の複数のめっき層でもよい。例えば、めっき層22は、外部電極20a側から順に、第1めっき層23、第2めっき層24および第3めっき層25が形成された構造を有する。第1めっき層23は、例えば、Cuめっき層である。第2めっき層24は、例えば、Niめっき層である。第3めっき層25は、例えば、Snめっき層である。なお、図4では、外部電極20aについて例示しているが、外部電極20bの外表面にも同様に、めっき層22が設けられていてもよい。

[0033] このような構造において、積層数を増やして小型大容量化しようとする、内部電極層12を薄層化することになる。しかしながら、内部電極層12を薄層化しようとする、内部電極層12の連続性が低下する。ここで、内部電極層12の連続性を表す指標である連続率について説明する。

[0034] 図5は、連続率を表す図である。図5で例示するように、ある内部電極層12における長さL0の観察領域において、その金属部分の長さL1、L2、 $\dots$ 、Lnを測定して合計し、金属部分の割合である $\Sigma L_n / L_0$ をその層の連続率と定義することができる。この連続率が100%に近いほど、内部電極層12の連続性が良好ということになる。

[0035] 本実施形態に係る積層セラミックコンデンサ100は、内部電極層12の連続性を向上させることができる構成を有している。

[0036] 図6は、Z軸方向を含む断面図である。図6では、一例として、XZ断面が例示されている。図6で例示するように、内部電極層12は、部分的に厚

くなっている厚膜部30と、部分的に薄くなっている薄膜部40とを備えている。厚膜部30は、隣り合う2つの薄膜部40の間に形成されている。薄膜部40の積層方向における厚さ T_2 は、 $0.5\mu\text{m}$ 以下である。厚膜部30の積層方向における厚さ T_1 は、 T_2 に比べて2倍以上となっている。

[0037] この構成によれば、厚膜部30が設けられることで、内部電極層12の途切れが抑制される。それにより、内部電極層12の連続性が向上する。なお、内部電極層12の全体が厚膜部になっているのではなく、2つの隣り合う薄膜部40の間に厚膜部30が設けられていることで、内部電極層12の全体としては薄層化されている。それにより、大型化させずに内部電極層12の積層数を増やすことができる。

[0038] 内部電極層12の途切れを抑制する観点から、厚膜部30は、厚く形成されていることが好ましい。本実施形態においては、厚膜部30は、薄膜部40に比べて、2.5倍以上の厚さを有していることが好ましく、3倍以上の厚さを有していることがより好ましい。

[0039] また、厚膜部30の積層方向における厚さ T_1 は、 $0.5\mu\text{m}$ 以上であることが好ましく、 $0.6\mu\text{m}$ 以上であることがより好ましく、 $0.8\mu\text{m}$ 以上であることがさらに好ましい。

[0040] 一方で、厚膜部30が厚すぎると、誘電体層11を介して上下に隣り合う内部電極層12が互いに近づいて絶縁破壊電圧が低下するおそれがある。そこで、厚膜部30の厚さに上限を設けることが好ましい。本実施形態においては、厚膜部30は、薄膜部40に比べて、6倍以下の厚さを有していることが好ましく、5倍以下の厚さを有していることがより好ましく、4倍以下の厚さを有していることがさらに好ましい。

[0041] また、厚膜部30の積層方向における厚さ T_1 は、 $3\mu\text{m}$ 以下であることが好ましく、 $2\mu\text{m}$ 以下であることがより好ましく、 $1\mu\text{m}$ 以下であることがさらに好ましい。

[0042] 積層数を増やす観点から、薄膜部40の積層方向の厚さに上限を設けることが好ましい。本実施形態においては、薄膜部40の積層方向の厚さ T_2 は

、 $0.3\ \mu\text{m}$ 以下であることが好ましく、 $0.25\ \mu\text{m}$ 以下であることがより好ましい。

[0043] 積層数を増やす観点から、誘電体層 11 の積層方向の厚さに上限を設けることが好ましい。本実施形態においては、誘電体層 11 の積層方向の厚さは、 $0.4\ \mu\text{m}$ 以下であることが好ましく、 $0.3\ \mu\text{m}$ 以下であることがより好ましく、 $0.25\ \mu\text{m}$ 以下であることがさらに好ましい。誘電体層 11 の 1 層の厚みは、積層セラミックコンデンサ 100 の断面を SEM（走査型電子顕微鏡）で観察し、異なる 10 層の誘電体層 11 についてそれぞれ 10 点ずつ厚みを測定し、全測定点の平均値を導出することによって測定することができる。

[0044] 例えば、1 層の内部電極層 12 において、各厚膜部 30 が突出している方向は、Z 軸方向のいずれか一方側になっている。例えば、図 6 の例では、各厚膜部 30 が突出する方向は、上向きになっている。複数の内部電極層 12 に着目した場合には、各内部電極層 12 において各厚膜部 30 が突出している方向は、Z 軸方向のいずれか一方にそろっている。

[0045] 厚膜部 30 は、隣り合う 2 つの薄膜部 40 のそれぞれの端部が積層方向に重なって形成されていてもよい。例えば、図 7 で例示するように、隣り合う 2 つの薄膜部 40 の一方の端部が、他方の端部に対して、積層方向に重なり合っている。この構成では、図 7 の XZ 断面において、厚膜部 30 で 2 層の内部電極層が重なって見えるようになる。この構成では端部が積層方向に重なることにより、端部に発生する互いの応力が別の方向に逃げるため、外部からの衝撃に対してクラックの起点になりにくい。

[0046] また、図 7 で例示するように、厚膜部 30 において、隣り合う 2 つの薄膜部 40 の端部同士が重なっており、これら 2 つの端部の間に誘電体層 11 の誘電体が入り込んでいてもよい。当該 2 つの端部が完全に重なり合っていれば、当該 2 つの端部の間に誘電体は入り込んでいない。この構成では、誘電体層 11 が入り込むことによって、誘電体層 11 との間の接触面積を増やせるという効果が得られる。

- [0047] また、内部電極層 1 2 の延在方向（X Y 平面のいずれかの方向であって、一例として X 方向）において、複数の厚膜部 3 0 が所定の間隔を空けて設けられていることが好ましい。この場合、複数の厚膜部 3 0 が設けられることで、内部電極層 1 2 の途切れをより抑制できるようになる。例えば、複数の厚膜部 3 0 の各間隔は、薄膜部 4 0 の厚さの 2 倍以上程度である。これ以下の場合、薄膜部 4 0 の形成が難しくなる可能性がある。
- [0048] また、内部電極層 1 2 の延在方向（X Y 平面のいずれかの方向であって、一例として X 方向）において、厚膜部 3 0 の長さは、薄膜部 4 0 の厚みよりも大きくなっていることが好ましい。内部電極層 1 2 における途切れ部の長さが層厚よりも大きくなることもあるため、厚膜部 3 0 の長さが薄膜部 4 0 の厚みよりも大きくなっていることで途切れを抑制できるようになる。なお、厚膜部 3 0 の長さは、薄膜部 4 0 の 2 倍以上の厚さになっている領域の長さとして定義することができる。
- [0049] また、図 8 で例示するように、特定の内部電極層 1 2 に着目した場合に、厚膜部 3 0 の個数は、容量部 1 4 よりもエンドマージン 1 5 の方が多いことが好ましい。例えば、内部電極層 1 2 をスパッタリングなどのドライプロセスで形成する場合に端部の連続率が低くなる傾向にあるため、内部電極層 1 2 をドライプロセスで形成する場合においても途切れを抑制して連続性を向上させることができる。ここで、厚膜部 3 0 の個数とは、内部電極層 1 2 の延在方向（X Y 平面のいずれかの方向であって、一例として X 方向）の単位長さあたりの厚膜部 3 0 の個数である。例えば、X 方向における $5\ \mu\text{m}$ あたりの厚膜部 3 0 の個数などと定義することができる。
- [0050] また、図 9 で例示するように、内部電極層 1 2 に対する平面視において、厚膜部 3 0 は、X 軸方向に対して交差する方向（例えば Y 軸方向）に沿って延びている。
- [0051] 続いて、積層セラミックコンデンサ 1 0 0 の製造方法について説明する。図 1 0 は、積層セラミックコンデンサ 1 0 0 の製造方法のフローを例示する図である。

[0052] (原料粉末作製工程)

まず、誘電体層 11 を形成するための誘電体材料を用意する。誘電体層 11 に含まれる A サイト元素および B サイト元素は、通常は ABO_3 の粒子の焼結体の形で誘電体層 11 に含まれる。例えば、チタン酸バリウムは、ペロブスカイト構造を有する正方晶化合物であって、高い誘電率を示す。このチタン酸バリウムは、一般的に、二酸化チタンなどのチタン原料と炭酸バリウムなどのバリウム原料とを反応させてチタン酸バリウムを合成することで得ることができる。誘電体層 11 の主成分セラミックの合成方法としては、従来種々の方法が知られており、例えば固相法、ゾルーゲル法、水熱法等が知られている。本実施形態においては、これらのいずれも採用することができる。

[0053] 得られたセラミック粉末に、目的に応じて所定の添加化合物を添加する。添加化合物としては、ジルコニウム、ハフニウム、マグネシウム、マンガン、モリブデン、バナジウム、クロム、希土類元素(イットリウム、サマリウム、ユーロピウム、ガドリニウム、テルビウム、ジスプロシウム、ホルミウム、エルビウム、ツリウムおよびイッテルビウム)の酸化物、または、コバルト、ニッケル、リチウム、ホウ素、ナトリウム、カリウムもしくはケイ素を含む酸化物、または、コバルト、ニッケル、リチウム、ホウ素、ナトリウム、カリウムもしくはケイ素を含むガラスが挙げられる。

[0054] 例えば、セラミック原料粉末に添加化合物を含む化合物を湿式混合し、乾燥および粉砕してセラミック材料を調製する。例えば、上記のようにして得られたセラミック材料について、必要に応じて粉砕処理して粒径を調節し、あるいは分級処理と組み合わせることで粒径を整えてもよい。以上の工程により、誘電体材料が得られる。

[0055] (塗工工程)

次に、得られた原料粉末に、ポリビニルブチラール (PVB) 樹脂等のバインダと、エタノール、トルエン等の有機溶剤と、可塑剤とを加えて湿式混合する。得られたスラリーを使用して、例えばダイコータ法やドクターブレー

ド法により、基材 5 1 上に誘電体グリーンシート 5 2 を塗工して乾燥させる。基材 5 1 は、例えば、ポリエチレンテレフタレート（PET）フィルムである。塗工工程を例示する図は省略した。誘電体グリーンシート 5 2 の厚みは、焼成後の誘電体層 1 1 の厚みに合わせて調整する。例えば、誘電体グリーンシート 5 2 の厚みを、 $0.5\ \mu\text{m}$ 以下とする。

[0056] （内部電極形成工程）

次に、図 1 1 （a）で例示するように、誘電体グリーンシート 5 2 上に、内部電極パターン 5 3 を成膜する。図 1 1 （a）では、一例として、誘電体グリーンシート 5 2 上に 4 層の内部電極パターン 5 3 が所定の間隔を空けて成膜されている。内部電極パターン 5 3 が成膜された誘電体グリーンシート 5 2 を、積層単位とする。例えば、内部電極パターン 5 3 の厚みを、 $0.5\ \mu\text{m}$ 以下とする。それにより、内部電極パターン 5 3 から得られる内部電極層 1 2 の厚みが $0.5\ \mu\text{m}$ 以下となる。

[0057] 内部電極パターン 5 3 には、内部電極層 1 2 の主成分金属の金属ペーストを用いる。成膜の手法は、スパッタリング法、真空蒸着法、イオンプレーティング法などのドライプロセスである。これらのドライプロセスを用いることで、内部電極パターン 5 3 の薄層化が容易となり、さらに内部電極パターン 5 3 の平坦性が向上する。なお、厚膜部 3 0 が形成されやすいように内部電極パターン 5 3 の端部を大きく成膜したり、内部電極パターン 5 3 の端部に、Ag（銀）、As（砒素）、Au（金）、Co（コバルト）、Cr（クロム）、Cu（銅）、Fe（鉄）、In（インジウム）、Ir（イリジウム）、Mg（マグネシウム）、Mo（モリブデン）、Os（オスミウム）、Pd（パラジウム）、Pt（白金）、Re（レニウム）、Rh（ロジウム）、Ru（ルテニウム）、Se（セレン）、Sn（スズ）、Te（テルル）、W（タングステン）、Y（イットリウム）、Zn（亜鉛）など、外部電極側に拡散しやすい元素の成膜を追加してもよい。

[0058] （圧着工程）

次に、誘電体グリーンシート 5 2 を基材 5 1 から剥がしつつ、図 1 1 （b）

）で例示するように、積層単位を積層する。次に、積層単位が積層されることで得られた積層体の上下にカバーシート54を所定数（例えば2～10層）だけ積層して熱圧着させ、所定チップ寸法にカットする。図11（b）の例では、点線に沿ってカットする。カバーシート54は、誘電体グリーンシート52と同じ成分であってもよく、添加物が異なってもよい。

[0059] （焼成工程）

このようにして得られたセラミック積層体を、250℃～500℃のN₂雰囲気で脱バインダ処理した後に外部電極20a, 20bの下地層となる金属ペーストをディップ法で塗布し、酸素分圧が10⁻¹²MPa～10⁻⁹MPa、1100℃～1300℃の還元雰囲気中で、10分～2時間の焼成を行なう。誘電体グリーンシートを構成する各化合物が焼結して粒成長する。このようにして、焼結体からなる誘電体層11と内部電極層12とが交互に積層され、最外層として形成されるカバー層とを有する積層体10が得られる。

[0060] （再酸化処理工程）

還元雰囲気中で焼成された誘電体層11の部分的に還元された主相であるチタン酸バリウムに酸素を戻すために、内部電極層12を酸化させない程度に、約1000℃でN₂と水蒸気の混合ガス中、もしくは500℃～700℃の大気中での熱処理が行われることがある。この工程は、再酸化処理工程とよばれる。

[0061] （めっき処理工程）

その後、外部電極20a, 20bを下地層として用いて、めっき処理により、銅、ニッケル、スズ等の金属コーティングを行う。Niめっき層とSnめっき層との2層構造とする場合、Niめっき層とSnめっき層それぞれの厚みは、2μm以上15μm以下であることが好ましい。めっき処理の代わりに、スパッタリング処理を行なってもよい。以上の工程により、積層セラミックコンデンサ100が完成する。

[0062] 本実施形態に係る製造方法によれば、ドライプロセスで成膜した内部電極パターン53と、誘電体グリーンシート52とを同時に焼成することになる

。焼成の際に、誘電体グリーンシート 5 2 の収縮率と内部電極パターン 5 3 の収縮率との差異に基づく応力が発生する。例えば、誘電体グリーンシート 5 2 の収縮率は、内部電極パターン 5 3 の収縮率より 1 5 % 程度大きくなる。この場合、内部電極パターン 5 3 は、誘電体グリーンシート 5 2 の収縮により応力を受ける。

[0063] 金属粉末と有機バインダとを含む導電ペーストをスクリーン印刷によって印刷することで内部電極パターン 5 3 を成膜することが考えられる。しかしながら、この場合には、金属粉体が 1 0 0 n m 以上の複数の粒子で構成されるため、誘電体の収縮による応力が粒子毎に分散され、変形が生じない。しかしながら、内部電極パターン 5 3 をスパッタリング等のドライプロセスで形成する場合、内部電極パターン 5 3 は数 n m から数十 n m の微細粒子で構成され、焼成すると粒子が層上に並ばず、板状に近くなる。この場合、誘電体の収縮による応力が分散されず、変形してしまう。この変形が、厚膜部 3 0 を形成する。したがって、内部電極層 1 2 に、部分的に厚くなっている厚膜部 3 0 と、部分的に薄くなっている薄膜部 4 0 とが形成される。それにより、内部電極層 1 2 の途切れが抑制され、内部電極層 1 2 の連続性が向上する。一方で、2 つの隣り合う薄膜部 4 0 の間に厚膜部 3 0 が設けられるようになるため、内部電極層 1 2 の全体としては薄層化される。

[0064] なお、上記の例では積層体 1 0 を焼成する際に外部電極 2 0 a, 2 0 b を同時に焼成しているが、それに限られない。例えば、積層体 1 0 を焼成した後に、積層体 1 0 の両端部に導電ペーストを焼き付けて外部電極 2 0 a, 2 0 b を形成してもよい。また、導電性ペーストを積層体の表面に塗布するか、または導電性ペーストを乾燥させた乾燥膜を積層体上に転写した後に、焼成してもよい。その他、様々な方法により導電ペーストを積層体上に形成した後、これを焼成して形成することができる。

[0065] なお、誘電体グリーンシート 5 1 において、S i (ケイ素) および B (ホウ素) の合計濃度と、容量部 1 4 に相当する領域と比較してエンドマージン 1 5 に相当する領域において高くしておくことにより、エンドマージン 1 5

の焼結性が高くなって収縮するため、単位長さあたりにおいて、厚膜部 30 の個数を、容量部 14 よりもエンドマージン 15 の方において多くすることができる。

[0066] なお、上記各実施形態においては、積層セラミック電子部品の一例として積層セラミックコンデンサについて説明したが、それに限られない。例えば、バリスタやサーミスタなどの、他の積層セラミック電子部品を用いてもよい。

実施例

[0067] 以下、実施形態に係る積層セラミックコンデンサを作製し、特性について調べた。

[0068] (実施例 1)

誘電体層を形成するためのセラミック原料粉末の主成分セラミックとして、チタン酸バリウムを用いた。チタン酸バリウムの平均粒子径は、 $0.1\ \mu\text{m}$ であった。次に、エタノール、トルエン、IPA（イソプロピルアルコール）が 3 : 2 : 1 となるように混合し、添加物が配合されたチタン酸バリウムを得た。その後、ビーズミルを使用して所定時間分散した。得られたスラリーに、有機バインダとしてポリビニルブチラール（PVB）および可塑剤を添加し混練した。その後、リバースコータを用いて、誘電体グリーンシートを作成した。

[0069] 誘電体グリーンシート上に、スパッタリングで内部電極パターンを形成した。その後、リフトオフ法を用いてマスクを除去し、内部電極パターンが形成された誘電体グリーンシートを得た。

[0070] 内部電極パターンが形成された誘電体グリーンシートを 200 枚重ね、その上下にカバーシートをそれぞれ積層した。その後、熱圧着により、焼成前の積層体を得て、所定の形状に切断した。その後、 N_2 雰囲気中で脱バインダした後に焼成して焼結体を得た。焼成温度は、 1220°C とした。金属導電ペースト中の金属成分が酸化しないように、還元雰囲気にて焼成を行った。その後、焼成後の積層体の 2 端面に外部電極を形成し、1005 タイプ（長

さ 1.0 mm、幅 0.5 mm、高さ 0.5 mm) の積層セラミックコンデンサを得た。焼成後の内部電極層 12 において、厚膜部と薄膜部とが確認された。

[0071] 例えば、厚膜部は、走査型電子顕微鏡 (SEM) で焼成後の積層体の一部断面を撮影し、その写真に基づいて測定することができる。SEM で観察するのに先立ち、積層セラミックコンデンサを例えばイオンミリング法により切削することで、SEM の観察に適した平滑断面を得ることができる。一ヶ所の観察部位 (例えば SEM で 30000 倍に拡大したときの写真 1 枚) を 10 以上観察し、内部電極が重なっている部分を厚膜部とし、その他を薄膜部とする。その観察部位で、薄膜部と、厚膜部との領域それぞれで、10 か所の厚さを測定し、その平均をそれぞれの厚さとした。誘電体層の厚さも、観察部位中、10 か所の厚さを測定し、その平均を誘電体層の厚さとした。薄膜部の厚みは、0.5 μm であった。厚膜部の厚みは、1.0 μm であった。誘電体層の厚みは、0.5 μm であった。

[0072] (実施例 2)

実施例 1 と比較して、内部電極パターンを成膜する際のスパッタ時間を短縮し、スパッタ源からの金属の噴射量を抑えた。これにより、薄膜部の厚みは、0.3 μm であった。厚膜部の厚みは、0.6 μm であった。その他の条件は、実施例 1 と同じとした。

[0073] (比較例)

比較例では、焼成後の内部電極層の厚さが 0.5 μm となるように、内部電極パターンをスクリーン印刷で形成した。比較例では、焼成後の内部電極層において、厚膜部および薄膜部が確認されなかった。

[0074] (連続率の測定)

焼成後の内部電極層の連続率を測定した。XZ 断面の SEM 画像において、視野を 50 μm $\times$ 50 μm とし、図 5 の手法で測定した。結果を表 1 に示す。表 1 に示すように、実施例 1, 2 の連続率は比較例の連続率よりも高くなった。これは、内部電極層に厚膜部を形成したことで、内部電極層の途切

れが抑制されたからであると考えられる。

[表1]

	厚膜部の厚み (μm)	薄膜部の厚み (μm)	連続率 (%)
実施例1	1.0	0.5	90
実施例2	0.6	0.3	92
比較例	－	－	75

[0075] 以上、本発明の実施例について詳述したが、本発明は係る特定の実施例に限定されるものではなく、特許請求の範囲に記載された本発明の要旨の範囲内において、種々の変形・変更が可能である。

符号の説明

- [0076] 1 0 積層体
1 1 誘電体層
1 2 内部電極層
1 3 カバー層
1 4 容量部
1 5 エンドマージン
1 6 サイドマージン
2 0 a, 2 0 b 外部電極
3 0 厚膜部
4 0 薄膜部
5 1 基材
5 2 誘電体グリーンシート
5 3 内部電極パターン
5 4 カバーシート
1 0 0 積層セラミックコンデンサ

請求の範囲

- [請求項1] 複数の誘電体層と複数の内部電極層とが交互に積層された積層体を備え、
- 少なくともいずれかの内部電極層は、積層方向の厚さが $0.5\ \mu\text{m}$ 以下の複数の薄膜部と、隣り合う2つの薄膜部間に形成されかつ積層方向の厚さが前記薄膜部に比べて2倍以上厚い厚膜部と、を有することを特徴とするセラミック電子部品。
- [請求項2] 前記薄膜部の積層方向の厚さは、 $0.3\ \mu\text{m}$ 以下であることを特徴とする請求項1に記載のセラミック電子部品。
- [請求項3] 前記複数の誘電体層の積層方向の厚さは、 $0.4\ \mu\text{m}$ 以下であることを特徴とする請求項1または請求項2に記載のセラミック電子部品。
- [請求項4] 前記複数の誘電体層の積層方向の厚さは、 $0.3\ \mu\text{m}$ 以下であることを特徴とする請求項1または請求項2に記載のセラミック電子部品。
- [請求項5] 前記厚膜部は、前記隣り合う2つの薄膜部のそれぞれの端部が積層方向に重なって形成されていることを特徴とする請求項1または請求項2に記載のセラミック電子部品。
- [請求項6] 前記厚膜部は、前記隣り合う2つの薄膜部のそれぞれの端部と、前記それぞれの端部の間に設けられる誘電体と、を備えていることを特徴とする請求項1または請求項2に記載のセラミック電子部品。
- [請求項7] 前記少なくともいずれかの内部電極層は、延在方向において、所定の間隔で複数の前記厚膜部を備えていることを特徴とする請求項1または請求項2に記載のセラミック電子部品。
- [請求項8] 前記少なくともいずれかの内部電極層の延在方向における前記厚膜部の長さは、積層方向における前記薄膜部の厚みよりも大きいことを特徴とする請求項1または請求項2に記載のセラミック電子部品。
- [請求項9] 前記積層体の対向する2端面に、前記複数の内部電極層が交互に露

出しており、

積層方向と前記2端面が対向する方向とを含む断面において、前記厚膜部は2層の層が重なって見えることを特徴とする請求項1または請求項2に記載のセラミック電子部品。

[請求項10] 前記積層体の対向する2端面に、前記複数の内部電極層が交互に露出しており、

前記積層体は、前記2端面のうち同じ端面に対して露出する内部電極層同士が異なる端面に露出する内部電極層を介さずに対向するエンドマージンと、前記2端面のうち異なる端面に露出する内部電極層同士が対向する容量部と、を有し、

前記少なくともいずれかの内部電極層における前記厚膜部の単位長さ辺りの個数は、前記容量部よりも前記エンドマージンの方が多いことを特徴とする請求項1または請求項2に記載のセラミック電子部品。

[請求項11] 前記積層体の対向する2端面に、前記複数の内部電極層が交互に露出しており、

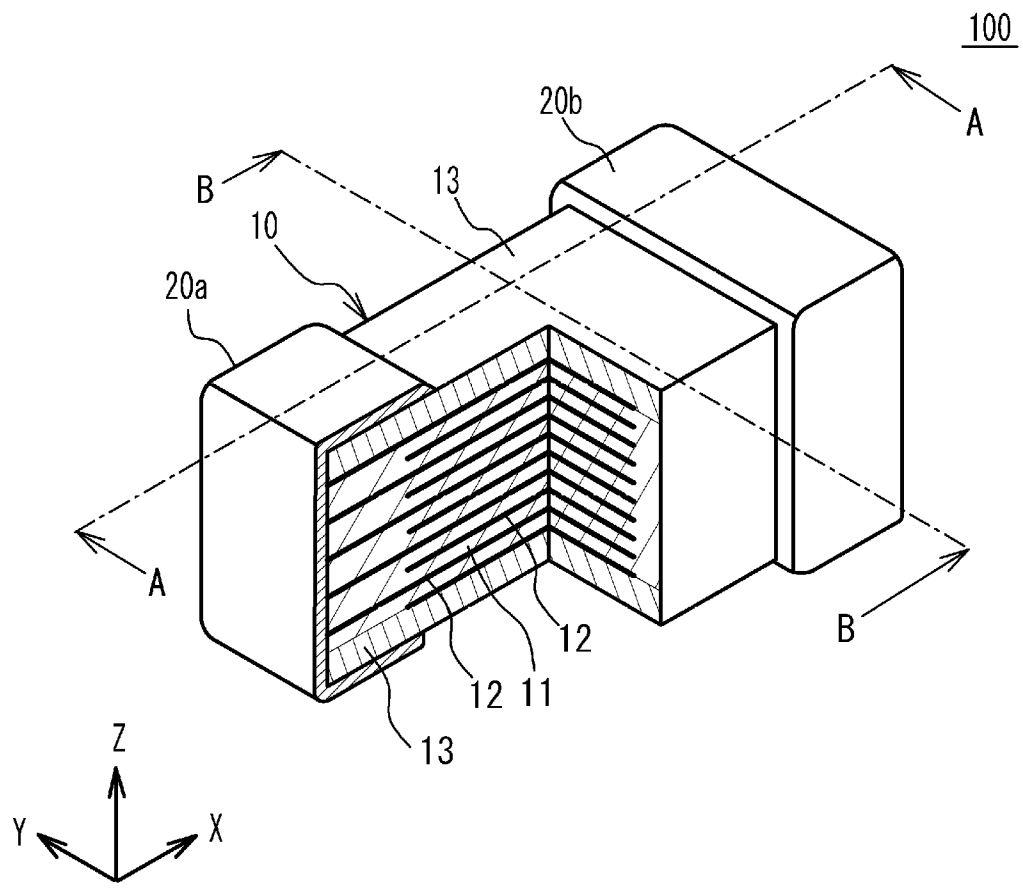
前記少なくともいずれかの内部電極層に対する平面視において、前記厚膜部は、前記2端面が対向する方向に対して交差する方向に延びていることを特徴とする請求項1または請求項2に記載のセラミック電子部品。

[請求項12] 前記少なくともいずれかの内部電極層は、金属のみで構成されていることを特徴とする請求項1または請求項2に記載のセラミック電子部品。

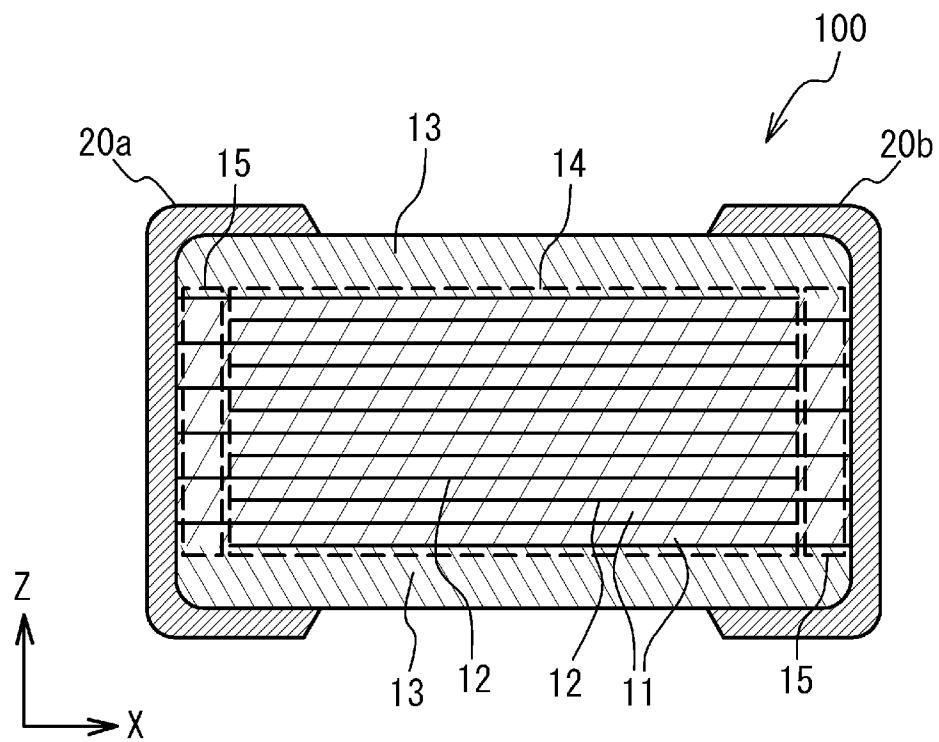
[請求項13] 誘電体グリーンシート上に、ドライプロセスで内部電極パターンが成膜された積層単位が複数積層された積層体を焼成することで、前記内部電極パターンから形成される少なくともいずれかの内部電極層に、積層方向の厚さが $0.5\ \mu\text{m}$ 以下の複数の薄膜部と、隣り合う2つの薄膜部間に形成されかつ積層方向の厚さが前記薄膜部に比べて2倍

以上厚い厚膜部と、を形成することを特徴とするセラミック電子部品の製造方法。

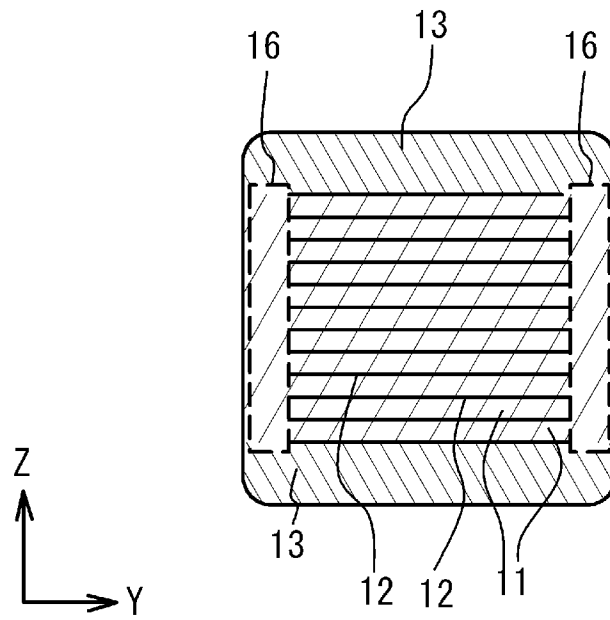
[図1]



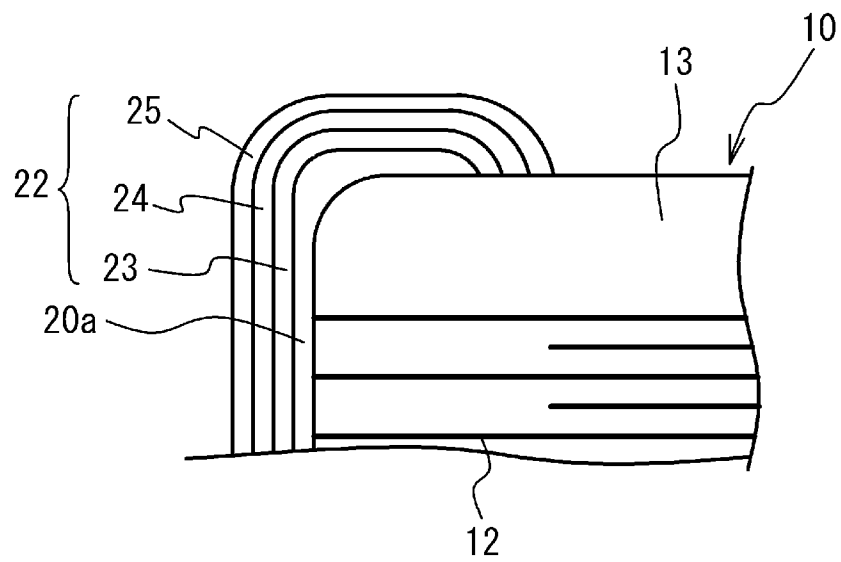
[図2]



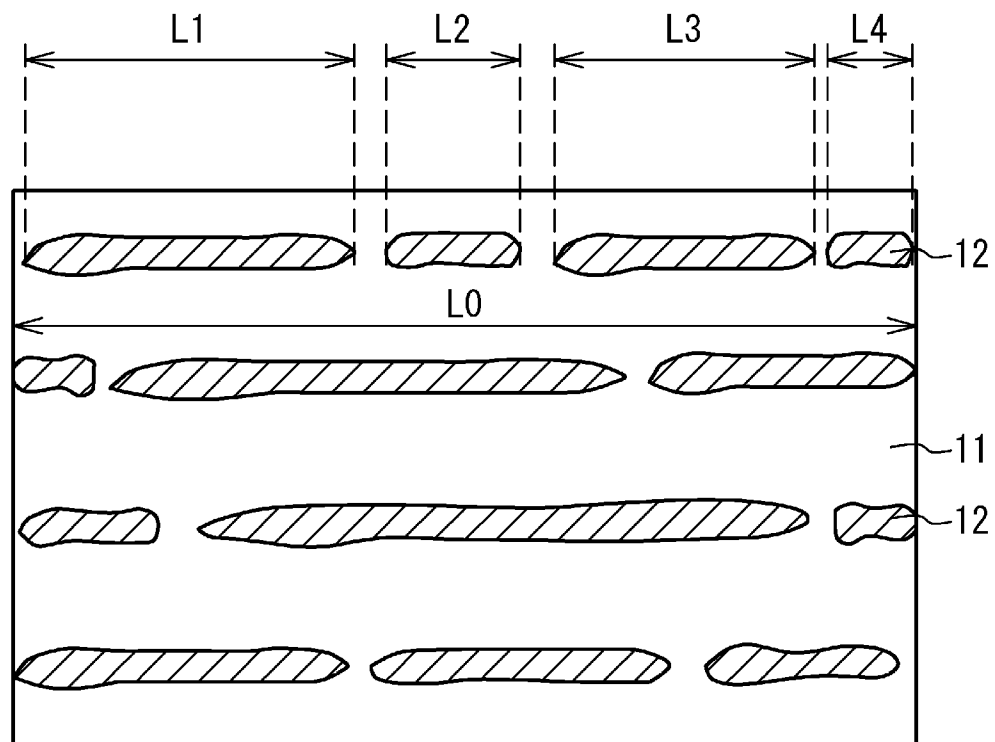
[図3]



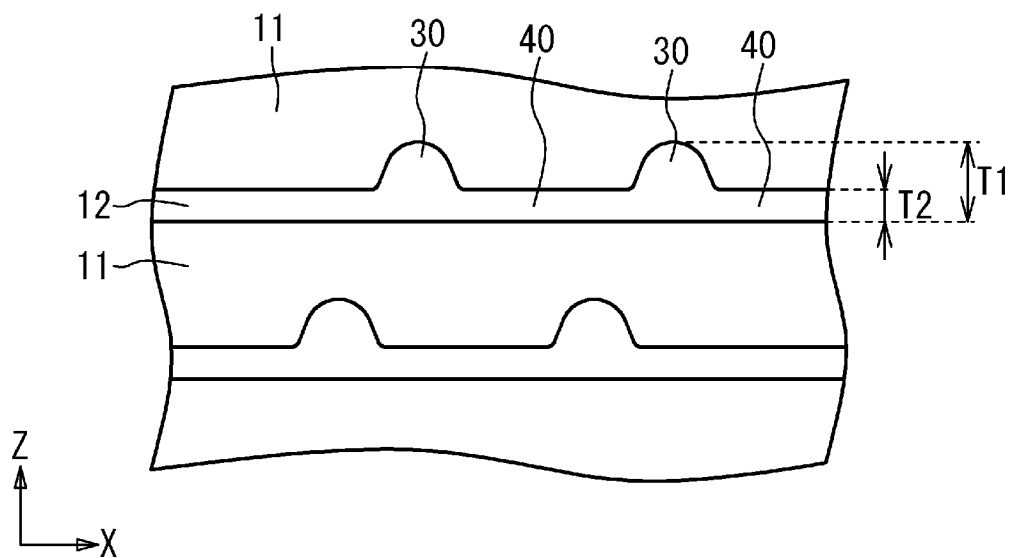
[図4]



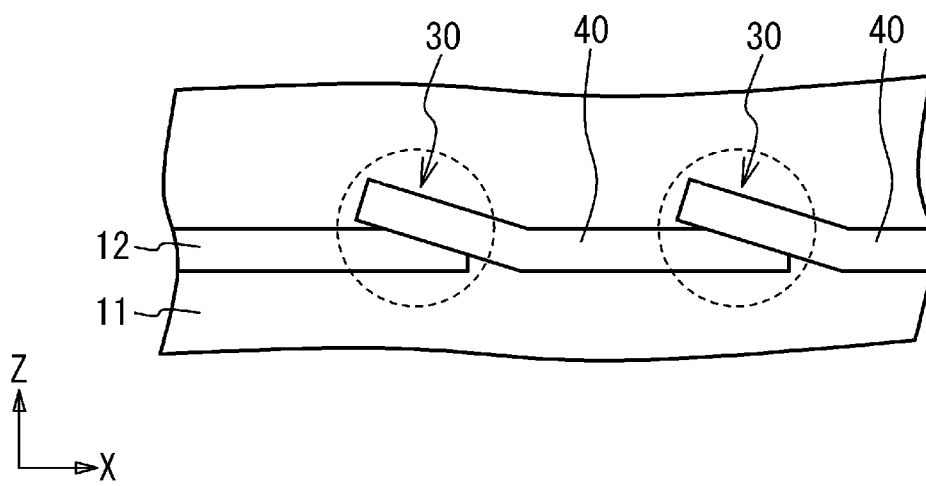
[図5]



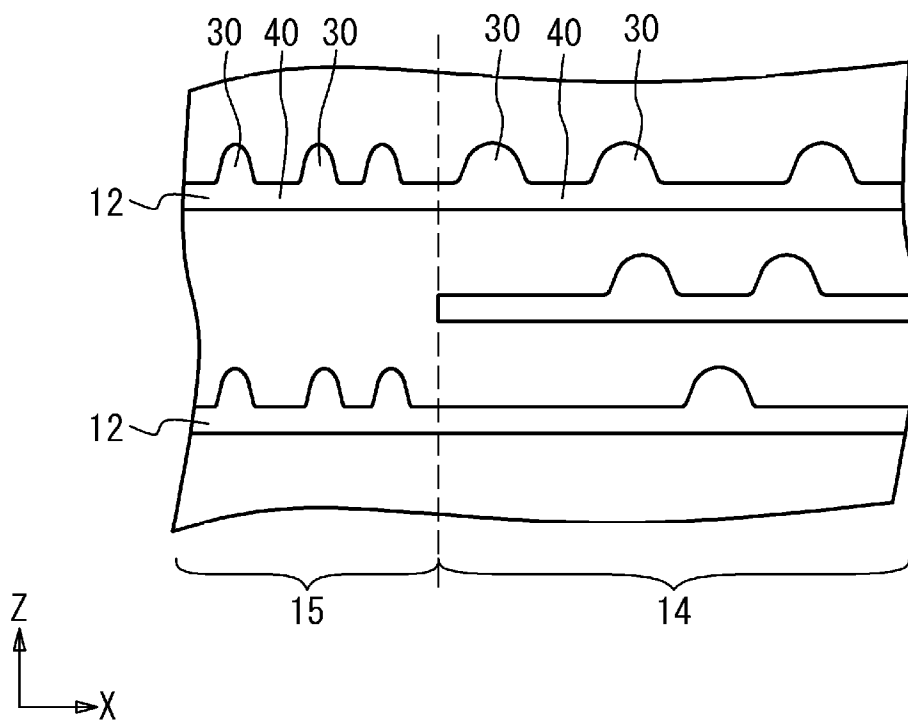
[図6]



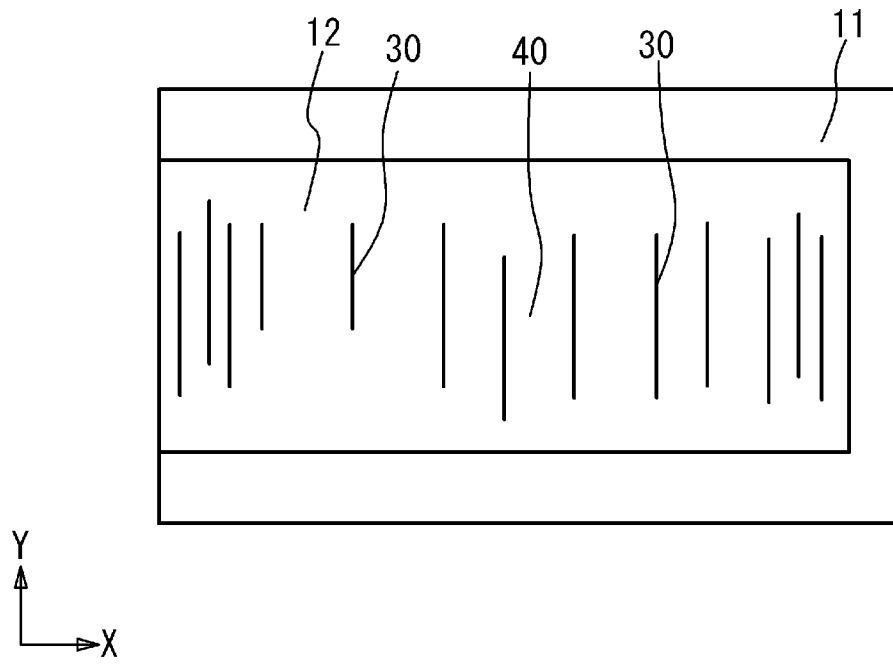
[図7]



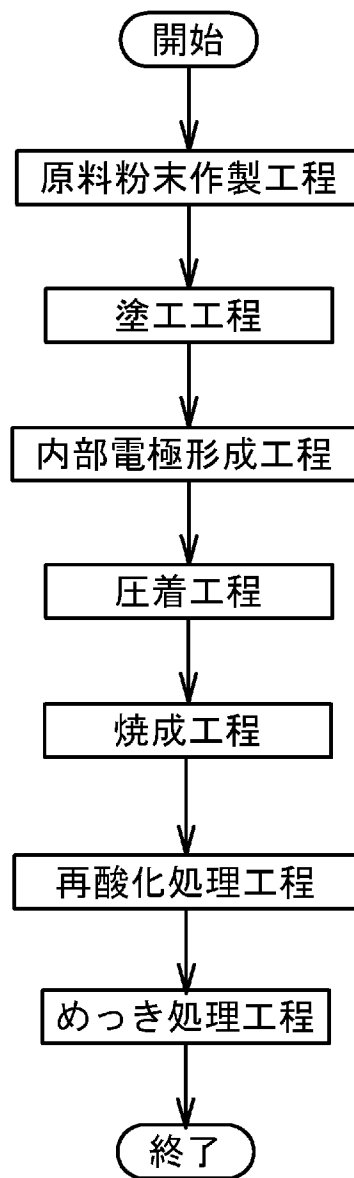
[図8]



[図9]

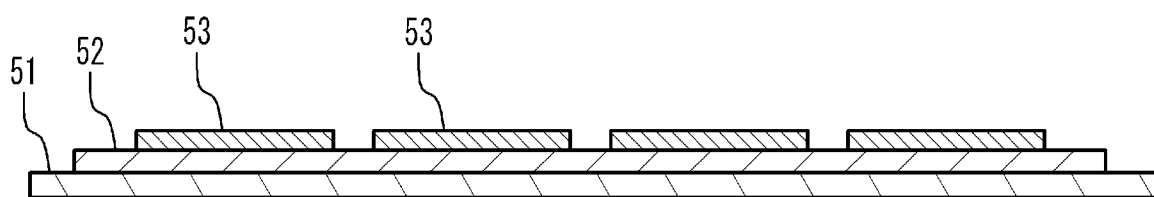


[図10]

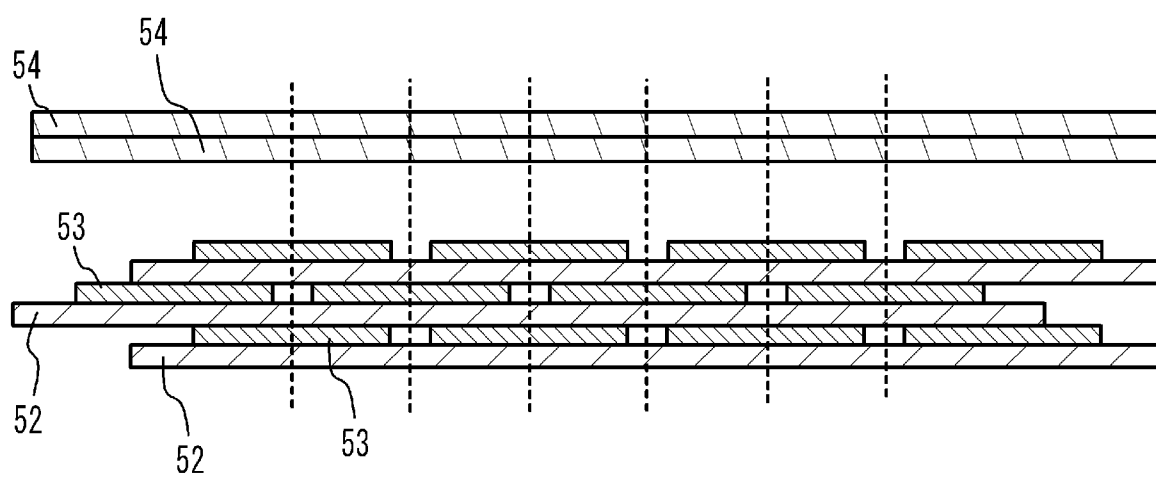


[図11]

(a)



(b)



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/031319

A. CLASSIFICATION OF SUBJECT MATTER**H01G 4/30**(2006.01)i

FI: H01G4/30 311D; H01G4/30 201C; H01G4/30 201D; H01G4/30 201K; H01G4/30 512; H01G4/30 513; H01G4/30 516; H01G4/30 517

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01G4/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2023

Registered utility model specifications of Japan 1996-2023

Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2016-143764 A (TAIYO YUDEN CO., LTD.) 08 August 2016 (2016-08-08) paragraphs [0008]-[0014], [0028]-[0030]	1-13
X	JP 2021-158132 A (TAIYO YUDEN CO., LTD.) 07 October 2021 (2021-10-07) claims, paragraphs [0035]-[0067]	1-13
X	JP 08-78274 A (TAIYO YUDEN CO., LTD.) 22 March 1996 (1996-03-22) claims, paragraphs [0013]-[0017]	1-13



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

09 November 2023

Date of mailing of the international search report

21 November 2023

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2023/031319

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2016-143764	A	08 August 2016	(Family: none)	
JP	2021-158132	A	07 October 2021	(Family: none)	
JP	08-78274	A	22 March 1996	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01G 4/30(2006.01)i FI: H01G4/30 311D; H01G4/30 201C; H01G4/30 201D; H01G4/30 201K; H01G4/30 512; H01G4/30 513; H01G4/30 516; H01G4/30 517														
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01G4/30 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2023年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2023年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2023年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2023年	日本国実用新案登録公報	1996-2023年	日本国登録実用新案公報	1994-2023年				
日本国実用新案公報	1922-1996年													
日本国公開実用新案公報	1971-2023年													
日本国実用新案登録公報	1996-2023年													
日本国登録実用新案公報	1994-2023年													
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
X	JP 2016-143764 A（太陽誘電株式会社）08.08.2016（2016-08-08） 段落[0008]-[0014], [0028]-[0030]	1-13												
X	JP 2021-158132 A（太陽誘電株式会社）07.10.2021（2021-10-07） 特許請求の範囲, 段落[0035]-[0067]	1-13												
X	JP 08-78274 A（太陽誘電株式会社）22.03.1996（1996-03-22） 特許請求の範囲, 段落[0013]-[0017]	1-13												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的技术水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的技术水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的技术水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 09.11.2023	国際調査報告の発送日 21.11.2023													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 田中 晃洋 5D 3800 電話番号 03-3581-1101 内線 3551													

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2023/031319

引用文献			公表日	パテントファミリー文献	公表日
JP	2016-143764	A	08.08.2016	(ファミリーなし)	
JP	2021-158132	A	07.10.2021	(ファミリーなし)	
JP	08-78274	A	22.03.1996	(ファミリーなし)	