【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第６部門第２区分
【発行日】平成30年3月22日(2018.3.22)

【公開番号】特開2016-143039(P2016-143039A)
【公開日】平成28年8月8日(2016.8.8)
【年通号数】公開・登録公報2016-047
【出願番号】特願2015-21417(P2015-21417)
【国際特許分類】
Ｇ０９Ｇ　3/36　(2006.01)
Ｇ０９Ｇ　3/20　(2006.01)
Ｇ０２Ｆ　1/133　(2006.01)
【ＦＩ】
Ｇ０９Ｇ　3/36
Ｇ０９Ｇ　3/20　６２３Ａ
Ｇ０９Ｇ　3/20　６５０Ｃ
Ｇ０９Ｇ　3/20　６３２Ｆ
Ｇ０２Ｆ　1/133　５０５

【手続補正書】
【提出日】平成30年2月2日(2018.2.2)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
入力画像に対してスケーリング処理を行って出力画像を生成するスケーリング演算部と、
補間係数並び替え部
とを具備し、
前記補間係数並び替え部は、前記スケーリング演算部の複数の補間係数入力のそれぞれに、複数の第１補間係数、及び、所定値から前記複数の第１補間係数をそれぞれ減じて得られる複数の第２補間係数のうちから選択された補間係数を、前記出力画像の注目画素の座標に応じて供給するように構成され、
前記スケーリング演算部は、前記入力画像の画素の画素データに対して前記複数の補間係数入力に供給された前記補間係数を用いて補間演算を行って前記出力画像の前記注目画素の画素データを生成するように構成された
画像処理回路。
【請求項２】
請求項１に記載の画像処理回路であって、
更に、
前記出力画像の前記注目画素の画素データの算出に用いられる前記入力画像の４画素の画素データを受け取り、受け取った前記４画素の画素データを前記注目画素の座標に応じて並び替えて前記スケーリング演算部の第１～第４画素データ入力に供給する画素データ並び替え部を具備し、
前記スケーリング演算部は、前記第１～第４画素データ入力で受け取った前記入力画像の前記４画素の画素データに対して前記補間演算を行って前記出力画像の前記注目画素の画素データを生成する

画像処理回路。
【請求項３】
請求項１又は２に記載の画像処理回路であって、
当該画像処理回路がＭ／Ｎ倍（Ｍ、Ｎは、Ｍ／Ｎが既約分数になるように選ばれた正の整数）のスケーリング処理を行う場合において、前記スケーリング処理の各処理単位である前記入力画像の（Ｎ＋２）×（Ｎ＋２）個の画素と前記出力画像のＭ×Ｍ個の画素とが配置される領域に、第１エリア、第２エリア、第３エリア及び第４エリアを、下記条件：
（ａ）前記第２エリアが前記第１エリアに対して第１方向にずれて位置し、前記第３エリアが前記第１エリアに対して前記第１方向に垂直な第２方向にずれて位置し、前記第４エリアが前記第３エリアに対して前記第１方向にずれて位置しており、
（ｂ）前記第２エリアにおける前記入力画像の画素と前記出力画像の画素の配置が前記第１エリアにおける前記入力画像の画素と前記出力画像の画素の配置と線対称であり、
（ｃ）前記第３エリアにおける前記入力画像の画素と前記出力画像の画素の配置が前記第１エリアにおける前記入力画像の画素と前記出力画像の画素の配置と線対称であり、
（ｄ）前記第４エリアにおける前記入力画像の画素と前記出力画像の画素の配置が前記第１エリアにおける前記入力画像の画素と前記出力画像の画素の配置と点対称である
を満たすように規定したとき、
前記第１エリアの前記出力画像の画素に対応する補間係数が前記複数の第１補間係数として前記補間係数並び替え部に供給される
画像処理回路。
【請求項４】
請求項３に記載の画像処理回路であって、
前記Ｍが偶数であり、
前記第１エリア、前記第２エリア、前記第３エリア及び前記第４エリアが互いに重ならないように規定された
画像処理回路。
【請求項５】
請求項４に記載の画像処理回路であって、
前記Ｍが奇数であり、
前記第１エリア、前記第２エリア、前記第３エリア及び前記第４エリアが互いに部分的に重なるように規定された
画像処理回路。
【請求項６】
請求項１に記載の画像処理回路であって、
前記スケーリング演算部は、それぞれが第１～第４画素データ入力を有する複数の積和演算回路を備えており、
前記複数の積和演算回路のそれぞれは、前記第１～第４画素データ入力に入力された前記入力画像の画素の画素データに対して前記補間係数並び替え部から前記複数の補間係数入力に供給された前記補間係数を用いて前記補間演算を行って前記出力画像の画素の画素データを生成するように構成された
画像処理回路。
【請求項７】
請求項６に記載の画像処理回路であって、
当該画像処理回路は、Ｍ／Ｎ倍（Ｍ、Ｎは、Ｍ／Ｎが既約分数になるように選ばれた正の整数）のスケーリング処理を行うように構成され、
前記複数の積和演算回路の数がＭ個である
画像処理回路。
【請求項８】
入力画像に対してスケーリング処理を行って出力画像を生成するスケーラ回路と、
前記スケーラ回路から出力される前記出力画像の画素の画素データに応答して表示パネ

ルを駆動する駆動部
とを具備し、
前記スケーラ回路は、
複数の補間係数入力を有するスケーリング演算部と、
補間係数並び替え部
とを備え、
前記補間係数並び替え部は、前記スケーリング演算部の前記複数の補間係数入力のそれぞれに、複数の第１補間係数、及び、所定値から前記複数の第１補間係数をそれぞれ減じて得られる複数の第２補間係数のうちから選択された補間係数を、前記出力画像の注目画素の座標に応じて供給するように構成され、
前記スケーリング演算部は、前記入力画像の画素の画素データに対して前記複数の補間係数入力に供給された前記補間係数を用いて補間演算を行って前記出力画像の前記注目画素の画素データを生成するように構成された
表示パネルドライバ。
【請求項９】
請求項８に記載の表示パネルドライバであって、
前記スケーラ回路が、更に、画素データ並び替え部を具備し、
前記スケーリング演算部は、第１～第４画素データ入力を有し、
前記画素データ並び替え部は、前記出力画像の前記注目画素の画素データの算出に用いられる前記入力画像の４画素の画素データを受け取り、受け取った前記４画素の画素データを前記注目画素の座標に応じて並び替えて前記スケーリング演算部の前記第１～第４画素データ入力に供給し、
前記スケーリング演算部は、前記第１～第４画素データ入力で受け取った前記入力画像の前記４画素の画素データに対して前記補間演算を行って前記出力画像の前記注目画素の画素データを生成する
表示パネルドライバ。
【請求項１０】
請求項８又は９に記載の表示パネルドライバを備える表示装置。
【請求項１１】
複数の補間係数入力を有するスケーリング演算部を用いて入力画像に対してスケーリング処理を行って出力画像を生成するための画像処理方法であって、
前記スケーリング演算部の複数の補間係数入力のそれぞれに、複数の第１補間係数、及び、所定値から前記複数の第１補間係数をそれぞれ減じて得られる複数の第２補間係数のうちから選択された補間係数を、前記出力画像の注目画素の座標に応じて供給するステップと、
前記スケーリング演算部が、前記入力画像の画素の画素データに対して前記複数の補間係数入力に供給された前記補間係数を用いて補間演算を行って前記出力画像の前記注目画素の画素データを生成するステップ
とを含む
画像処理方法。
【請求項１２】
請求項１１に記載の画像処理方法であって、
更に、
前記出力画像の前記注目画素の画素データの算出に用いられる前記入力画像の４画素の画素データを受け取り、受け取った前記４画素の画素データを前記注目画素の座標に応じて並び替えて前記スケーリング演算部の第１～第４画素データ入力に供給するステップを含み、
前記出力画像の前記注目画素の画素データは、前記第１～第４画素データ入力で受け取った前記入力画像の前記４画素の画素データに対して前記補間演算を行うことにより生成される

画像処理方法。