(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第5841588号
(P5841588)

(45)発行日　平成28年1月13日(2016.1.13)　(24)登録日　平成27年11月20日(2015.11.20)

(51)Int.Cl.		F I		
H01L 33/14	(2010.01)	H01L	33/00	150
H01L 33/08	(2010.01)	H01L	33/00	120

請求項の数 10　(全 11 頁)

(21)出願番号	特願2013-500040 (P2013-500040)
(86)(22)出願日	平成22年12月23日 (2010.12.23)
(65)公表番号	特表2013-522905 (P2013-522905A)
(43)公表日	平成25年6月13日 (2013.6.13)
(86)国際出願番号	PCT/US2010/062086
(87)国際公開番号	WO2011/115654
(87)国際公開日	平成23年9月22日 (2011.9.22)
審査請求日	平成25年10月8日 (2013.10.8)
(31)優先権主張番号	12/725,424
(32)優先日	平成22年3月16日 (2010.3.16)
(33)優先権主張国	米国(US)

(73)特許権者　000003078
株式会社東芝
東京都港区芝浦一丁目１番１号
(74)代理人　100108062
弁理士　日向寺　雅彦
(74)代理人　100168332
弁理士　小崎　純一
(74)代理人　100146592
弁理士　市川　浩
(74)代理人　100157901
弁理士　白井　達哲
(74)代理人　100144211
弁理士　日比野　幸信

最終頁に続く

(54)【発明の名称】改良型多接合ＬＥＤ

(57)【特許請求の範囲】

【請求項１】

基板と、

前記基板上に堆積された第１導電型半導体層、第２導電型半導体層、発光層、および、透明電極を含み、前記発光層は、前記第１導電型半導体層と前記第２導電型半導体層との間に位置し、前記第２導電型半導体層は、前記発光層と前記透明電極との間に位置する発光構造と、

前記発光構造を第１および第２セグメントに分割する障壁と、

前記第１セグメントの前記第１導電型半導体層と前記第２セグメントの前記透明電極とを接続する直列接続電極と、

前記発光構造と前記基板との間の第１阻止ダイオードであり、前記発光構造が光を放射している時に、前記発光構造と前記基板との間に電流が流れるのを防止する第１阻止ダイオードと、

前記第１阻止ダイオードと前記基板との間の第２阻止ダイオードであって、前記発光構造が光を放射している時に、前記発光構造と前記基板との間に電流が流れるのを防止する第２阻止ダイオードと、

を含む光源であって、

前記基板は、前記発光構造により発生する光に対して透明な半導体材料の遷移層を含み、

前記障壁は、前記発光構造、前記第１阻止ダイオード及び前記第２阻止ダイオードを貫

通して延び、前記遷移層内にその終端があるトレンチを含み、前記遷移層内を移動する光を実質的に遮断せず、
前記直列接続電極は、前記障壁を跨ぐ複数の導体であって、前記トレンチ内に堆積され、前記第２セグメントの発光構造の上方に延在した導電材料の層を含み、
前記導電材料の層が、前記トレンチ内に露出される前記発光構造の壁面と接触することを防止する絶縁層であって、前記障壁に面する前記発光構造の側面をその形状に沿って覆うとともに、前記第２セグメントの発光構造の上方に位置する前記導電材料の層と前記第２導電型半導体層との間に延在し、前記第１セグメントの前記第１導電型半導体層上に、前記直列接続電極を前記第１セグメントの前記第１導電型半導体層に接続するための開口部を有し、
前記透明電極は、前記第２導電型半導体層と前記絶縁層との間には延在せず、
前記半導体材料がＧａＮ材料族からなる材料を含む、
光源。
【請求項２】
基板と、
前記基板上に堆積された第１導電型半導体層、第２導電型半導体層、発光層、および、透明電極を含み、前記発光層は、前記第１導電型半導体層と前記第２導電型半導体層との間に位置し、前記第２導電型半導体層は、前記発光層と前記透明電極との間に位置する発光構造と、
前記発光構造を第１および第２セグメントに分割する障壁と、
前記第１セグメントの前記第１導電型半導体層に接続され、前記第２セグメントの前記透明電極上に延在する直列接続電極と、
前記発光構造と前記基板との間の第１阻止ダイオードであり、前記発光構造が光を放射している時に、前記発光構造と前記基板との間に電流が流れるのを防止する第１阻止ダイオードと、
を含む光源であって、
前記障壁が、前記発光構造を貫通して前記第１阻止ダイオードの中に延び、
前記直列接続電極は、前記第２セグメントの発光構造の上方に延在した導電材料の層を含み、
前記導電材料の層と前記第２セグメントの発光構造の側面との間に形成された絶縁層であって、前記障壁に面する前記発光構造の側面をその形状に沿って覆うとともに、前記第２セグメントの発光構造の上方に位置する前記導電材料の層と前記第２導電型半導体層との間に延在し、前記第１セグメントの前記第１導電型半導体層上に、前記直列接続電極を前記第１セグメントの前記第１導電型半導体層に接続するための開口部を有し、
前記透明電極は、前記第２導電型半導体層と前記絶縁層との間には延在しない、
光源。
【請求項３】
前記基板が、前記発光構造により発生する光に対して透明な半導体材料の遷移層を含み、
前記障壁が、前記発光構造及び前記第１阻止ダイオードを貫通して延びるトレンチであって前記遷移層内にその終端があるトレンチを含む、請求項２に記載の光源。
【請求項４】
前記第１阻止ダイオードと前記基板との間の第２阻止ダイオードであって、前記発光構造が光を放射している時に、前記発光構造と前記基板との間に電流が流れるのを防止する第２阻止ダイオードをさらに含む、請求項２または３に記載の光源。
【請求項５】
前記第１阻止ダイオードと前記遷移層との間の第２阻止ダイオードであって、前記発光構造が光を放射している時に、前記発光構造と前記基板との間に電流が流れるのを防止する第２阻止ダイオードをさらに含む、請求項３に記載の光源。
【請求項６】

基板と、
前記基板上に堆積された第１導電型半導体層、第２導電型半導体層、発光層、および、透明電極を含み、前記発光層は、前記第１導電型半導体層と前記第２導電型半導体層との間に位置し、前記第２導電型半導体層は、前記発光層と前記透明電極との間に位置する発光構造と、
前記発光構造を第１および第２セグメントに分割する障壁と、
前記第１セグメントの前記第１導電型半導体層に接続され、前記第２セグメントの前記透明電極上に延在する直列接続電極と、
前記直列接続電極と前記第２セグメントの発光構造の側面との間に形成された絶縁層であって、前記第２セグメントの発光構造の上方に位置する前記直列接続電極と前記第２導電型半導体層との間に延在する絶縁層と、
前記発光構造と前記基板との間の第１阻止ダイオードであり、前記発光構造が光を放射している時に、前記発光構造と前記基板との間に電流が流れるのを防止する第１阻止ダイオードと、
前記第１阻止ダイオードと前記基板との間の第２阻止ダイオードであって、前記発光構造が光を放射している時に、前記発光構造と前記基板との間に電流が流れるのを防止する第２阻止ダイオードと、
を含む光源であって、
前記基板は、前記発光構造により発生する光に対して透明な半導体材料の遷移層を含み、
前記障壁が、前記発光構造及び前記第１阻止ダイオードを貫通して延びるトレンチであって前記遷移層内にその終端があるトレンチを含み、
前記透明電極は、前記第２導電型半導体層と前記絶縁層との間には延在しない、
光源。
【請求項７】
前記直列接続電極が、前記障壁を跨ぐ複数の導体を含む、請求項２～６のいずれか１つに記載の光源。
【請求項８】
前記障壁が、前記遷移層内を移動する光を実質的に遮断しない、請求項３～７のいずれか１つに記載の光源。
【請求項９】
前記導電材料の層は、前記トレンチ内に堆積されている、請求項３～８のいずれか１つに記載の光源。
【請求項１０】
前記半導体材料がＧａＮ材料族からなる材料を含む、請求項３～９のいずれか１つに記載の光源。

【発明の詳細な説明】
【技術分野】
【０００１】
発光ダイオード（ＬＥＤ）は、電気エネルギーを光に変換するソリッドステートデバイスの重要な一部類である。このデバイスにおける改良の結果、従来型の白熱光源および蛍光光源に置き換わるものとして設計される照明設備に使用されるようになった。ＬＥＤは、顕著な長寿命と、いくつかの場合には、顕著に高い電気エネルギーの光への変換効率とを有する。ＬＥＤベースの白色光源は、通常、１つ以上の青色ＬＥＤを適切な黄色および赤色の蛍光体と共にパッケージ化することによって作製される。
【背景技術】
【０００２】
この議論の目的のために、ＬＥＤチップを、３層の半導体、すなわちアクティブ層が他の２層の間にサンドイッチされた半導体と見ることができる。アクティブ層は、外側の層

からの正孔および電子がアクティブ層において結合する時に光を放射する。正孔および電子は、ＬＥＤチップに電流を通すことによって発生させる。ＬＥＤチップは、最上層の上に載る電極と、底層への電気的接続を構成する接点とを通して電力供給される。

【０００３】

ＬＥＤチップのコストおよびその電力変換効率は、従来型の光源に置き換わりかつ高電力用途に用いられるであろう新技術において、速度を決定する重要な因子である。ＬＥＤチップの電力変換効率は、光学スペクトルの所望の領域においてＬＥＤチップから放射された光学的出力と、光源によって消失された電力との比率であると定義される。ＬＥＤから出る光に変換されない電力は、ＬＥＤの温度を上昇させる熱に変換される。チップ温度が上昇すると、ＬＥＤの操作電力レベルが制限される。さらに、ＬＥＤの変換効率は、一般的に、特に光のコストを低下させ得る高い電流密度において電流の増大と共に低下する。このため、電流の増大によってＬＥＤの光の出力を増大させると、トータルの光出力は増大するが、この方策によれば電気的な変換効率は低下する。さらに、ＬＥＤの寿命も、高い電流での操作によって低下する。

【０００４】

１平方ミリメートル程のサイズの単一ＬＥＤチップから作製されるＬＥＤ光源でも、多くの用途用の従来型光源に置き換わるのに十分な光を発生することはまだできない。一般的に、許容可能な電力変換効率において実際に発生させることができるＬＥＤの単位面積当たりの光には限界がある。この限界は、ＬＥＤ材料系の電力消失と電気変換効率とによって課せられるものである。従って、より高い強さの単一ＬＥＤ源を提供するためには、より大きな面積のチップを使用しなければならない。しかし、光抽出効率は、殆どのタイプのＬＥＤチップについて、チップサイズが大きくなるにつれて低下し、また、単一ＬＥＤチップのサイズには、ＬＥＤチップ作製に用いられる製造方法によって課せられる限界がある。チップサイズの増大と共に、ランダム欠陥によるチップの収率が低下し、そのため、チップサイズが所定のサイズを超えて増大すると、ＬＥＤチップ当たりのコストが光の出力の増大よりも急速に高くなるのである。

【０００５】

従って、多くの用途において、ＬＥＤベースの光源は、所望の光出力を供給するために多重ＬＥＤを使用しなければならない。例えば、従来の照明用途に用いられる１００ワットの白熱電球に置き換えるためには、ほぼ１ｍｍ^{2}のサイズのＬＥＤチップが約２５個必要である。この個数は、所望の色温度とチップの実際のサイズとによって変化することがあり得る。典型的なＧａＮ　ＬＥＤチップにおける駆動電圧は、通常約３．２～３．６Ｖである。もしすべてのＬＥＤチップが並列接続されると、ＤＣ電源は低電圧で大電流を供給しなければならず、これは、ＡＣ－ＤＣ電力変換効率と、電力の相当部分を抵抗損失に消散することなく高電流を供給するのに使用しなければならない導線サイズとの点で、難しい問題を生じさせる。

【０００６】

この問題を解消する１つの方法として、概ね最適なサイズのダイを直列接続の複数のＬＥＤセグメントに分割する方式が含まれる。このような構造は、２００８年９月１１日に出願された同時係属中の米国仮特許出願第１２／２０８，５０２号明細書に示されており、その内容は、参照によって本願に組み込まれる。ダイの最適サイズは、チップ設計の詳細とダイの製造に用いられる半導体プロセスの収率とに依存している。いかなる所与のプロセスに対しても、コストの観点からの最適サイズが存在する。ダイが、３ボルト程度の駆動電圧による単一ＬＥＤとして用いられる場合は、光出力を最大化するために、ダイにおいて大電流を供給しなければならない。もし、ダイを、直列に接続されるＮ個の小型のＬＥＤセグメントに分割すると、駆動電圧はＮ倍に増大し、駆動電流は１／Ｎに減少し、それによって、駆動電流を供給する電源の効率と、ダイ内部における抵抗損失の低減との両者が改善される。

【０００７】

ダイを構成要素のＬＥＤセグメントに分割する１つの先行技術の方法は、個々の構成要

素のＬＥＤを相互に絶縁するために、ダイの表面から下層の抵抗基板に延びる絶縁トレンチを切り込むステップを含んでいる。続いて、各構成要素ＬＥＤのｎ層を隣接する構成要素ＬＥＤのｐ層に接続する導体を設けることによって、個々の構成要素ＬＥＤが直列に接続される。この深いトレンチは、ダイの生産コストを上昇させ、ダイの側部からの光の抽出を妨げる。

【発明の概要】

【課題を解決するための手段】

【０００８】

本発明は、光源およびその製造方法を含む。この光源は、基板と、その基板上に堆積される発光構造とを含む。障壁が、発光構造を、相互に電気的に絶縁される第１および第２セグメントに分割する。直列接続電極が、第１セグメントを第２セグメントに直列に接続する。発光構造と基板との間の第１阻止ダイオードが、発光構造が光を放射している時に発光構造と基板との間に電流が流れるのを防止する。障壁は、発光構造を貫通して前記第１阻止ダイオードの中に延びる。

【０００９】

本発明の一態様においては、基板が、発光構造により発生する光に対して透明な半導体材料の遷移層を含む。障壁は、発光構造を貫通して延びるトレンチであって遷移層内にその終端があるトレンチを含む。第１セグメントからの光は、遷移層を通ってセグメント間に移動することができる。

【図面の簡単な説明】

【００１０】

【図１】セグメント化されたＬＥＤ６０の上面図である。

【図２】図１の線２－２におけるセグメント化ＬＥＤ６０の断面図である。

【図３】本発明の一実施態様によるＧａＮセグメント化ＬＥＤ光源の断面図である。

【図４】本発明の別の実施態様によるセグメント化ＬＥＤ７０の上面図である。

【図５Ａ－Ｃ】製造方法の様々なステップにおける光源８０の断面図である。

【図６】本発明による光源の別の実施態様の断面図である。

【発明を実施するための形態】

【００１１】

本発明がその利点を発揮する態様は、セグメント化されたＬＥＤを含むダイを表す図１および２を参照することによって、一層容易に理解できる。図１は、セグメント化ＬＥＤ６０の上面図であり、図２は、図１の線２－２におけるセグメント化ＬＥＤ６０の断面図である。セグメント化ＬＥＤ６０は２つのセグメント６４および６５を含むが、より多くのセグメントを有する光源を本発明の教示から構成できることは、以下の説明から明白であろう。セグメント化ＬＥＤ６０は、層をサファイア基板５１上に成長させた同じ３層ＬＥＤ構造から構成される。基板５１上にｎ層５２を成長させ、続いて、ｎ層５２の上部に、アクティブ層５５およびｐ層５３を成長させる。

【００１２】

セグメント６４および６５は絶縁トレンチ６６によって分離され、絶縁トレンチ６６は層５２を貫通して基板５１まで延びており、それによって、セグメント６４および６５を電気的に絶縁する。また、絶縁トレンチ６６は、層５２内に部分的にのみ延びている高位平坦域６７を含んでいる。絶縁トレンチ６６の壁面は絶縁層５７によってカバーされているが、この絶縁層５７は、各セグメントに関わる層５２の部分に対する電気接点を形成するための開口領域５８を含んでいる。絶縁層５７は、ピンホール欠陥のない絶縁層をもたらす任意の材料から構成できる。例えば、ＳｉＮｘ、ＳｉＯｘ、あるいは半導体デバイス製造において普通に用いられる他の同様の誘電体膜を絶縁材料として用いることが可能である。他の材料としては、ポリイミド、ＢＣＢ、スピンオンガラス、および半導体工業においてデバイス平坦化用として通例的に用いられる材料が含まれる。

【００１３】

同様のトレンチが、符号６８および６９で示されるようにセグメント化ＬＥＤ６０の端

部に設けられる。直列接続電極５９が絶縁トレンチ６６内に堆積され、電極５９が、絶縁層５７における開口５８を通って層５２と接触することになる。電極５９は、また、隣接セグメントにおけるインジウムスズ酸化物（ＩＴＯ）層５６とも電気的に接触する。従って、電極６１および６２から電力が供給されると、セグメント６４および６５は直列接続される。その結果、セグメント化ＬＥＤは従来型ＬＥＤの２倍の電圧および１／２の電流で作動する。

【００１４】

図２において、層５２、５３および５５はスケールどおりに表現されていないことに留意するべきである。一般的に層５２は層５３よりはるかに厚い。それは、ｐ型材料がＧａＮ材料族の非常に高い抵抗率を有するので、層内における抵抗損失を避けるために、この層の厚さができるだけ薄く維持されるからである。また、アクティブ層５５内で発生する光のかなりの部分が、ＧａＮ材料層と周囲媒体との間の屈折率の大きな差異によって、層５２および５３内で捕捉されることに留意するべきである。通常は、この光は、ダイの側面を通ってダイから放射され、適切な反射体によって上方に向けられる。層５２は層５３よりはるかに厚いので、この水平方向に移動する光の大部分は層５２内にある。従って、層５２を貫通する深いトレンチが、この捕捉された光の伝播を妨害する。トレンチ内の材料（すなわちトレンチの壁面を絶縁する材料または導体）が不透明であれば、この光は失われるであろう。トレンチが透明な材料で充填される場合でも、その材料とＧａＮ材料との間の屈折率の差異によって結果的に反射が生じ、それが光の損失をもたらす。最後に、前記のように、全３層を貫通する深いトレンチの切込みは製造コストの増大を招く。

【００１５】

従って、個々の構成要素ＬＥＤの絶縁に上記のような深いトレンチを使用しないセグメント化ＬＥＤの設計を提供することが有利になるであろう。原理的には、トレンチの深さは、層５２の厚さを低減することによって低減可能である。しかし、ＬＥＤ材料と基板５１の材料との間の格子定数の差を補償する必要性によって規定される、この層の最小厚さが存在する。さらに、厚さを低減することは、トレンチによる層５２の遮断に起因する光の損失の問題を解決しない。

【００１６】

ここで、本発明の一実施形態によるＧａＮセグメント化ＬＥＤ光源の断面図である図３を参照されたい。光源２０は、符号４１および４２として示されるただ２つの構成要素ＬＥＤのみを含むが、より多数の構成要素ＬＥＤを有する光源も同様に構成可能である。光源２０は、複合基板４３上に構成されるセグメント化ＬＥＤ４４と見做すことができる。複合基板４３は、サファイア基板２１上に構成され、サファイア基板２１上に、ｎ－ＧａＮ層２２が堆積され、続いてｐ－ＧａＮ層２３が堆積される。層２２の厚さは、従来型ＬＥＤにおいて使用される従来型ｎ－ＧａＮ層と同じ厚さであり、従って、それに関連する利点、例えばサファイア基板と種々のＧａＮ層との間の格子不適合に対する補償のような利点が提供される。逆バイアスダイオードが以下に述べる層２４と層２３とによって形成され、従って、光源の作動中、層２２内への電流の流入が阻止される。

【００１７】

セグメント化ＬＥＤ４４は、薄いｎ－ＧａＮ層２４とアクティブ層２５とｐ－ＧａＮ層２６とから構成される。層２６の上部に電流拡散層２７が堆積される。層２７は通常ＩＴＯである。光源２０は、電極３２と３３との間に電位差を印加することによって電力供給される。

【００１８】

セグメント化ＬＥＤ４４のセグメントは、層２４～２６を貫通して層２２内に延びるトレンチ３６によって相互に絶縁される。電流は層２４および層２３の接合部を通って流れることはできないので、トレンチはサファイア基板２１まで延びる必要はない。従って、セグメントの絶縁に遥かに浅いトレンチを用いることが可能になる。さらに、層２２を貫通して横方向に移動する光は、トレンチと、直列接続電極３１が堆積される構造を提供する符号３９の絶縁体のような、トレンチ内に堆積されるいかなる材料とによっても妨害さ

れない。これにより、水平方向の光の流れの遮断に伴う問題点が大幅に解消される。

【００１９】

原理的には、トレンチは層２２の頂面に達するだけでよい。しかしながら、層２２上のトレンチ停止点のようなエッチング速度の制御により問題が生じる。従って、水平方向の電流の伝送の阻止を確実にするために、図３に示すように、トレンチを、僅かに層２２内に至るまでエッチングする。

【００２０】

図１および２に示す実施態様においては、電極５９は、セグメント化ＬＥＤの全幅にわたって延びている。電極５９の下部で発生する光は電極５９によって阻止されかつ吸収されるので、電極５９の下部に位置するセグメント６５の部分は非生産的である。これは、光変換効率とダイ表面積の利用効率との低下をもたらし、従って、この損失面積を補償するために付加的なアクティブダイ表面積を設けなければならないので、光源のコストを増大させることになる。ここで、本発明の別の実施態様によるセグメント化ＬＥＤ７０の上面図である図４を参照されたい。

【００２１】

セグメント化ＬＥＤ７０は、幅の広い中間接続電極５９が電極７８および７９のような複数の直列電極に置き換えられているという点で、セグメント化ＬＥＤ６０と異なる。これらの電極は、その幅を僅かに５～１０ミクロンにすることができ、その間隔を約１５０ミクロンにすることができるので、セグメント６５上をカバーする面積が電極５９よりも遥かに小さい。その結果、上記の効率の損失は実質的に低減する。さらに、ｎ電極７２およびｐ電極７１が、外部回路へのワイヤ接続用の幅広のパッド７１’および７２’を含む狭い電極に置き換えられている。好ましい一実施態様においては、直列電極が、電極の幅の５倍より大きい距離だけ間隔を開けられているので、直列電極がカバーする範囲は、セグメント化ＬＥＤにおいて接続されているセグメントの幅よりも大幅に低下する。

【００２２】

必要な直列接続電極の個数は、ＩＴＯ層５６の導電率によって変化する。電流がＩＴＯ層５６上に均等に拡散することを保証するには、十分な直列接続電極が存在しなければならない。直列接続電極の幅は、セグメント間を通過させなければならない電流量によって設定されるので、使用する導体と導体の厚さと直列接続電極の個数とによって定まる。直列接続層によってカバーされないセグメント６５の領域においては、絶縁トレンチ７７は絶縁層を必要としないので、下層のＬＥＤ構造が電力を受け入れ、有用な光を発生する。

【００２３】

製造工程の各ステップにおける光源８０の断面図である図５Ａ～５Ｃを参照されたい。この工程は、サファイア基板８１上に種々のＧａＮ層を成長させることから開始される。これらの層は、複合基板８２を形成する層と、ＬＥＤセグメントを形成する層８３とを含む。複合基板層は、ＧａＮおよびサファイア間の格子不適合に関わる問題を緩和するｎ－ＧａＮ層８２ａと、光源の作動中に電流が層８２ａに流入するのを防止する電流阻止層となるｐ－ＧａＮ層８２ｂとを含む。

【００２４】

ＬＥＤセグメントは、符号８３ａ～８３ｃとして示される３層、すなわち、ｎ－ＧａＮ層８３ａと、アクティブ層８３ｂと、ｐ－ＧａＮ層８３ｃとから構成される。層８３ｃおよび層８２ｂの組み合わせによって、光源の作動中に電流が層８２ｂおよび８２ａに流入するのを防止する逆バイアスダイオードが形成される。

【００２５】

上記の各層は複数の副層を含み得ることに留意するべきである。例えば、アクティブ層８３ｂは、通常、バッファ層によって分離される複数の量子井戸層を含む。これらの副層は当分野においては従来から用いられているので、説明を簡単化するため、種々の副層については省略している。

【００２６】

ここで図５Ｂを参照されたい。図５Ｂは、最終的な光源を形成するように直列に接続さ

れるべき種々の構成要素ＬＥＤを絶縁するための絶縁トレンチをエッチング加工した後の光源８０を示す。絶縁トレンチは、符号８４ｂで示されており、８２ａまで下方に延びている。アノードおよびカソード接点を形成するために、符号８４ａおよび８４ｃで示されるような追加のトレンチが切り込まれる。続いて、ＳｉＮｘのような絶縁体のパターン化層を堆積して、ＬＥＤ関係層の側面を保護すると共に、これらの領域における電力の浪費を防止するために、光を発生しない領域を絶縁する。

【００２７】

ここで、図５Ｃを参照されたい。絶縁層８５の堆積後に、絶縁ブリッジ８７が堆積され、さらに、符号８６で示されるＩＴＯのパターン化層が堆積される。最後に、アノードと直列接続電極とカソードとが、それぞれ、符号８８、８９および９０で示されるようにパターン化された金属層として堆積される。

【００２８】

上記の実施態様では、下層のｎ－ＧａＮ層をＬＥＤセグメントから絶縁するために単一の逆バイアス電極を利用しているが、ＬＥＤセグメント層を堆積する前に複数のダイオードを堆積する実施態様を構成することも可能である。ここで、本発明による光源の別の実施態様の断面図である図６を参照されたい。光源１１０は、図５Ａ～５Ｃに示す実施態様に関して述べたのと同様な方式で構成される２つの構成要素ＬＥＤを含む。光源１１０は、ｎ－ＧａＮ層１１５をＬＥＤから絶縁するために２つの逆バイアスダイオードが用いられているという点で上記の実施態様と異なっている。第１ダイオードは、ｐ－ＧａＮ層１１１およびｎ－ＧａＮ層１１２の境界にある。第２逆バイアスダイオードは、ｐ－ＧａＮ層１１３およびｎ－ＧａＮ層１１４の境界にある。

【００２９】

付加的な１つまたは複数の逆バイアスダイオードは、下層のｎ－ＧａＮ基板からの構成要素ＬＥＤの絶縁を提供すると共に、デバイスの短絡に必要な放電電圧が逆バイアスダイオードの降伏電圧の合計分だけ増大するので、静電放電損傷に対する保護を高めることになる。いくらかの漏洩電流が、その電流の大きさが直列接続ＬＥＤを通って流れる電流に比べて小さい場合に限って、絶縁された構成要素ＬＥＤ間に流れる可能性があることに注意するべきである。説明目的のため、漏洩電流が、接続ブリッジを経由して直列接続の構成要素ＬＥＤを通って流れる電流の２％より小さければ、構成要素ＬＥＤは逆バイアスダイオードによって電気的に絶縁されているものと定義するとする。

【００３０】

上記の実施態様はＧａＮ材料族を利用している。説明目的のため、ＧａＮ材料族はＧａＮ、ＩｎＮおよびＡｌＮのすべての合金組成物であると定義される。しかしながら、本発明の教示によれば、他の材料系および基板を利用する実施態様も構成可能である。

【００３１】

上記の実施態様では、構成要素ＬＥＤを分割する障壁の下を電流が通過するのを阻止するために逆ダイオード配置を利用しているが、電流を阻止する任意の形式のダイオードを利用することが可能である。

【００３２】

上述の本発明の実施態様および発明の概要は、本発明の種々の態様を例示するために提示されたものである。しかし、異なる特定の実施態様において示される本発明の異なる態様を組み合わせて、本発明の他の実施態様を提供し得ることが理解されるべきである。さらに、本発明に対する種々の変更が、上述の説明および添付の図面から明らかになるであろう。従って、本発明は、以下の特許請求の範囲によってのみ限定されるべきである。

【図１】

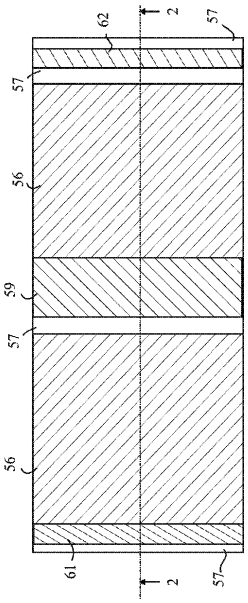


FIGURE 1

【図２】

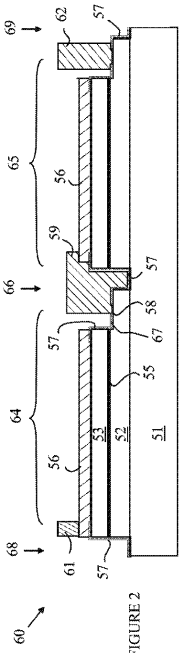


FIGURE 2

【図３】

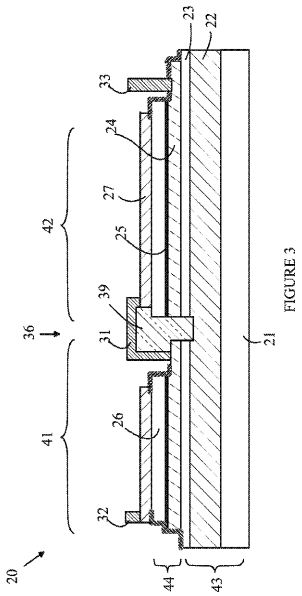


FIGURE 3

【図４】

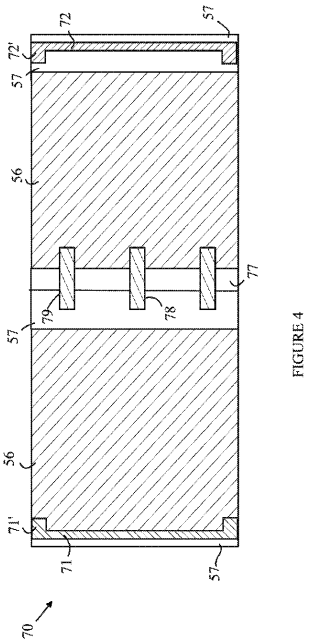


FIGURE 4

【図５Ａ】

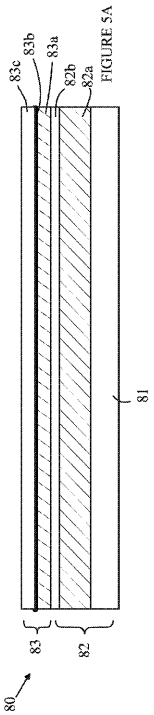


FIGURE 5A

【図５Ｂ】

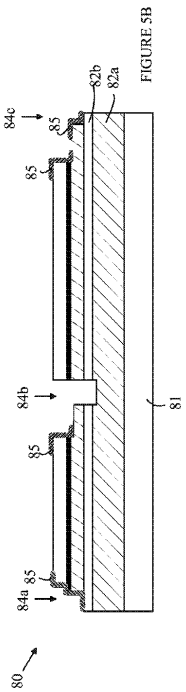


FIGURE 5B

【図５Ｃ】

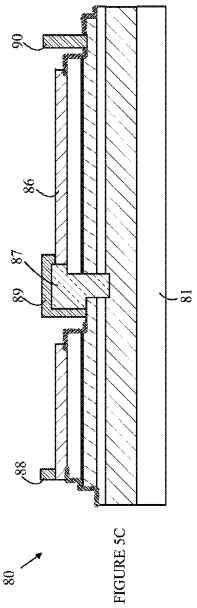


FIGURE 5C

【図６】

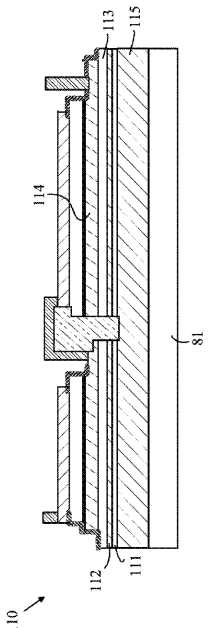


FIGURE 6

フロントページの続き

(72)発明者　ハズナイン　グラム
アメリカ合衆国　９４５５１－７５５５　カリフォルニア　リバーモア　ポートラ　アベニュー　１０１
(72)発明者　レスター　スティーブン　ディー.
アメリカ合衆国　９４５５１－７５５５　カリフォルニア　リバーモア　ポートラ　アベニュー　１０１
(72)発明者　フー　シン－イェム
アメリカ合衆国　９４５５１－７５５５　カリフォルニア　リバーモア　ポートラ　アベニュー　１０１
(72)発明者　ラマー　ジェフ
アメリカ合衆国　９４５５１－７５５５　カリフォルニア　リバーモア　ポートラ　アベニュー　１０１

審査官　高椋　健司

(56)参考文献　特表２０１０－５０６３８４（ＪＰ，Ａ）
特開２００６－０７３８１５（ＪＰ，Ａ）
特開２００２－３５９４０２（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｈ０１Ｌ　３３／００－３３／６４