

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第5156075号
(P5156075)

(45) 発行日 平成25年3月6日 (2013.3.6)

(24) 登録日 平成24年12月14日 (2012.12.14)

(51) Int.Cl.

F I

G O 3 F 1/36 (2012.01)

G O 3 F 1/76 (2012.01)

H O 1 L 21/027 (2006.01)

G O 3 F 1/36

G O 3 F 1/76

H O 1 L 21/30 5 O 2 G

H O 1 L 21/30 5 1 4 C

請求項の数 15 外国語出願 (全 41 頁)

(21) 出願番号	特願2010-235012 (P2010-235012)	(73) 特許権者	504151804
(22) 出願日	平成22年10月20日 (2010.10.20)		エーエスエムエル ネザーランズ ビー.
(65) 公開番号	特開2011-100121 (P2011-100121A)		ブイ.
(43) 公開日	平成23年5月19日 (2011.5.19)		オランダ国 ヴェルトホーフェン 550
審査請求日	平成22年10月20日 (2010.10.20)		4 ディー アール, デ ラン 6501
(31) 優先権主張番号	61/255,738	(74) 代理人	100079108
(32) 優先日	平成21年10月28日 (2009.10.28)		弁理士 稲葉 良幸
(33) 優先権主張国	米国 (US)	(74) 代理人	100109346
(31) 優先権主張番号	61/360,404		弁理士 大貫 敏史
(32) 優先日	平成22年6月30日 (2010.6.30)	(72) 発明者	リュウ, ホウユー
(33) 優先権主張国	米国 (US)		アメリカ合衆国, カリフォルニア州 94
			306, パロ アルト, ウェイバーリー
			ストリート 3434
		審査官	佐野 浩樹
			最終頁に続く

(54) 【発明の名称】 フルチップ光源およびマスク最適化のためのパターン選択

(57) 【特許請求の範囲】

【請求項 1】

設計の一部分を基板上に結像するためにリソグラフィプロセスを最適化する方法であって、

前記設計の前記一部分からパターンの部分集合を選択する工程と、
パターンの前記選択された部分集合を結像するために前記リソグラフィプロセスに合わせて照明源を最適化する工程と、

前記設計の前記一部分を最適化し前記リソグラフィプロセスにおいて結像させるために、前記最適化された照明源を使用する工程と、を含み、

前記部分集合は、該部分集合のプロセスウィンドウが、前記設計の一部分のプロセスウィンドウに実質的に一致するように選択される、方法。

10

【請求項 2】

前記設計の前記一部分がフルチップを含む、請求項 1 に記載の方法。

【請求項 3】

前記設計の前記一部分がクリップを含み、パターンの部分集合を選択する前記工程が、前記設計からクリップの完全な集合を識別する工程と、

クリップの前記完全な集合からクリップの部分集合を選択する工程とを含み、
最適化する前記工程が、クリップの前記選択された部分集合を結像するために前記リソグラフィプロセスに合わせて照明源を最適化する工程を含み、

使用する前記工程が、クリップの前記完全な集合を最適化し前記リソグラフィプロセス

20

において結像させるために、前記最適化された照明源を使用する工程を含む、請求項 1 に記載の方法。

【請求項 4】

前記選択する工程が、
前記設計の前記一部分内のパターンについて回折次数分布を計算する工程と、
前記計算された回折次数分布に基づいて前記パターンを複数のグループにグループ化する工程と、
パターンの前記部分集合として前記グループのそれぞれから 1 つまたは複数の代表パターンを選択する工程と
を含む、請求項 1、2、または 3 に記載の方法。

10

【請求項 5】

前記選択する工程が、
前記設計の前記一部分内で 1 つまたは複数のメモリパターンを識別する工程と、
前記 1 つまたは複数のメモリパターンに合わせて前記照明源を事前最適化する工程と、
前記事前最適化された照明源を使用し、前記設計の前記一部分内の潜在的なホットスポットを決定する工程と、
前記決定された潜在的なホットスポットに基づいてパターンの前記部分集合を選択する工程と
を含む、請求項 1、2、または 3 に記載の方法。

20

【請求項 6】

前記選択する工程が、
前記リソグラフィプロセスのための元の照明源を識別する工程と、
前記元の照明源を使用し、前記設計の前記一部分内の潜在的なホットスポットを決定する工程と、
前記決定された潜在的なホットスポットに基づいてパターンの前記部分集合を選択する工程と
を含む、請求項 1、2、または 3 に記載の方法。

【請求項 7】

ホットスポットに関するシビアリティスコアを計算する工程と、
予め定義されたシビアリティスコアを有する前記ホットスポットを選択する、または予め定義されたシビアリティスコア範囲内のシビアリティスコアを有する前記ホットスポットを選択する工程と
をさらに含む、請求項 5 または 6 に記載の方法。

30

【請求項 8】

前記選択する工程が、
設計タイプによって、前記設計の前記一部分内のパターンを複数のグループにグループ化する工程と、
ピッチおよびフィーチャタイプによって各グループ内の前記パターンを分類し、各グループ内の最適なパターンを決定する工程と、
各グループ内の前記最適なパターンをパターンの前記部分集合として選択する工程と
を含む、請求項 1、2、または 3 に記載の方法。

40

【請求項 9】

前記選択する工程が、
前記リソグラフィプロセスのシミュレーションモデルを識別する工程と、
前記モデルを使用し、前記設計の前記一部分内のパターンについてプロセスパラメータ感度を推定する工程と、
前記推定されたプロセスパラメータ感度に基づいてパターンの前記部分集合を選択する工程と
を含む、請求項 1、2、または 3 に記載の方法。

【請求項 10】

50

パターンの前記最適化された部分集合に関するリソグラフィプロセス性能測定基準が許容されるかどうか判定する工程と、

前記判定された測定基準が許容されない場合、潜在的なホットスポットを有するクリップをパターンの前記部分集合に追加し、前記最適化工程を繰り返す工程と

をさらに含む、請求項 1 から 9 までのいずれか一項に記載の方法。

【請求項 1 1】

前記照明源を最適化する工程が、前記リソグラフィプロセスのモデル、前記照明源、およびパターンの前記部分集合を使用してリソグラフィプロセス性能をシミュレートし、前記性能が許容されるかどうか判定する工程を含む、請求項 1 から 10 までのいずれか一項に記載の方法。

10

【請求項 1 2】

前記設計の前記一部分を最適化する工程が、前記最適化された照明源に基づいて前記パターンのいくつかに対して光近接補正を実施する工程を含む、請求項 1 から 11 までのいずれか一項に記載の方法。

【請求項 1 3】

コンピュータに、請求項 1 から 12 までに記載の、設計の一部分をウェーハ上に結像するためにリソグラフィプロセスを最適化する方法を実行させるためのプログラム。

【請求項 1 4】

放射ビームをもたらしように構成された照明システムと、
前記放射ビームにその断面でパターンを与えるように働くパターンニング手段を支持するように構成されたサポート構造と、

20

基板を保持するように構成された基板テーブルと、

パターン付きビームを前記基板のターゲット部分上に投影する投影システムとを備えたリソグラフィ装置において、

請求項 1 から 12 までに記載の、リソグラフィプロセスを最適化するための方法に従って前記最適化された照明源を生成するように前記照明システムを構成するためのプロセッサをさらに備える、リソグラフィ装置。

【請求項 1 5】

リソグラフィ装置の照明システムからの放射ビームにその断面でパターンを与えるためのパターンニング手段であって、請求項 1 から 12 までに記載のリソグラフィプロセスを最適化する方法に従って決定された設計の最適化部分を含む、パターンニング手段。

30

【発明の詳細な説明】

【技術分野】

【0001】

[0001] 本発明は、リソグラフィ装置およびプロセスに関し、より詳細には、リソグラフィ装置およびプロセスで使用するために照明源およびマスクを最適化するための方法に関する。

【背景技術】

【0002】

[0002] リソグラフィ装置は、たとえば、集積回路（IC）の製造時に使用することができる。そのような場合、マスクが IC の個々の層に対応する回路パターンを含むことができ、このパターンを、放射感受性材料（レジスト）の層でコートされた基板（シリコンウェーハ）上の（たとえば 1 つまたは複数のダイを含む）ターゲット部分上に結像させることができる。一般に、単一の基板は、投影システムを介して 1 つずつ連続して照射される、網状の隣り合うターゲット部分全体を含むことになる。あるタイプのリソグラフィ投影装置では、マスクパターン全体を一度にターゲット部分上に露光することによって各ターゲット部分が照射され、そのような装置は、一般にウェーハステッパと呼ばれる。一般にステップアンドスキャン装置と呼ばれる代替の装置では、マスクパターンを投影ビームの下で、所与の基準方向（「スキャン」方向）で漸次スキャンし、一方、この方向に対して平行または逆平行で基板テーブルを同期スキャンすることによって、各ターゲット部分が照

40

50

射される。一般に、投影システムは倍率 M （概して1未満）を有することになるため、基板テーブルがスキャンされる速度 V は、マスクテーブルがスキャンされる速さの係数 M 倍となる。本明細書に記載されるリソグラフィデバイスに関するより多くの情報は、たとえば、参照により本明細書に組み込む米国特許第6,046,792号から収集することができる。

【0003】

[0003] リソグラフィ投影装置を使用する製造プロセスでは、放射感応性材料（レジスト）の層で少なくとも部分的に覆われた基板上にマスクパターンが結像される。この結像工程の前には、基板を、下塗り（priming）、レジストコーティング、ソフトベークなど、様々な手順にかけることができる。露光後には、基板を、露光後ベーク（PEB）、現像、ハードベーク、および結像されたフィーチャの測定／検査など、他の手順にかけることができる。この一連の手順を基礎として使用し、デバイス、たとえばICの個々の層をパターンニングする。次いで、そのようなパターンニングされた層を、エッチング、イオン注入（ドーピング）、メタライゼーション、酸化、化学的機械的研磨など、どれも個々の層を仕上げるのが意図された様々なプロセスにかけることができる。いくつかの層が必要とされる場合には、手順全体、または手順の変形形態を新しい各層について繰り返さなければならないことになる。最終的には、一連のデバイスが基板（ウェーハ）上に存在することになる。次いで、これらのデバイスは、ダイシングまたはソーイングなどの技法によって互いに分離され、そこから、個々のデバイスを、キャリア上に取り付ける、ピンに接続する、などすることができる。

【0004】

[0004] 話を簡単にするために、以下、投影システムを「レンズ」と称することがあるが、この用語は、たとえば屈折光学系、反射光学系、反射屈折システムを含めて、様々なタイプの投影システムを包含するものと広く解釈すべきである。放射システムは、投影放射ビームを誘導する、形作る、または制御するために、これらの設計タイプのいずれかに従って動作するコンポーネントをも含むことができ、そのようなコンポーネントをも、下記で集合的に、または単数で「レンズ」と称することがある。さらに、リソグラフィ装置は、2つ以上の基板テーブル（および／または2つ以上のマスクテーブル）を有するタイプのものとして行うことができる。そのような「マルチステージ」デバイスでは、追加のテーブルを同時に使用することができ、あるいは、1つまたは複数の他のテーブルが露光用に使

【0005】

[0005] 上述のフォトリソグラフィマスクは、シリコンウェーハ上に集積すべき回路コンポーネントに対応する幾何学的パターンを備える。そのようなマスクを作成するために使用されるパターンは、CAD（コンピュータ支援設計）を使用して生成され、このプロセスは、しばしばEDA（Electronic Design Automation）と呼ばれる。大抵のCADプログラムは、機能的なマスクを作成するために、1組の所定の設計規則に従う。これらの規則は、処理および設計の限界によって設定される。たとえば、設計規則は、回路デバイス間（ゲート、キャパシタなど）または相互接続ライン間の空間許容度を規定し、それにより、回路デバイスまたはラインが、望ましくない形で互いに相互作用しないようにする。設計規則の限界は、一般に「クリティカルディメンション（CD）」と呼ばれる。回路のクリティカルディメンションは、ラインまたはホールを最小幅、あるいは2本のラインまたは2つのホール間の最小空間として定義することができる。したがって、CDは、設計されている回路の全体的なサイズおよび密度を決定する。当然ながら、集積回路作製時の目標の1つは、元の回路設計を（マスクを介して）ウェーハ上に忠実に再現することである。

【0006】

[0006] わかるように、マイクロリソグラフィは、半導体集積回路の製造における中心的

な工程であり、半導体ウェーハ基板上に形成されるパターンが、マイクロプロセッサ、メモリチップなど、半導体デバイスの機能素子を画定する。同様のリソグラフィ技法が、フラットパネルディスプレイ、微小電気機械システム (MEMS)、および他のデバイスを形成する際にも使用される。

【 0 0 0 7 】

[0007] 半導体製造プロセスが引き続き進歩するにつれて、回路素子の寸法は、絶えず縮小されており、一方、デバイスあたりのトランジスタなど機能素子の量は、一般に「ムーアの法則」と呼ばれる傾向に従って、数十年にわたって一定に増大してきた。現況技術では、最先端デバイスの重要な層は、遠紫外レーザ光源からの照明を使用してマスク像を基板上に投影し、100nmを優に下回る、すなわち投影光の半波長未満の寸法を有する個々の回路フィーチャを作成する、スキャナとして知られる光学リソグラフィ投影システムを使用して製造される。

10

【 0 0 0 8 】

[0008] 光学投影システムの従来の解像限界より小さい寸法を有するフィーチャがプリントされるこのプロセスは、解像度公式 $CD = k_1 \times \lambda / NA$ に従って一般に低 k_1 リソグラフィとして知られており、この式で、 λ は、使用される放射の波長 (現在、大抵の場合において248nmまたは193nm) であり、 NA は、投影光学系の開口数であり、 CD はクリティカルディメンション - 一般に、プリントされる最小のフィーチャサイズ - であり、 k_1 は、実験による解像度係数である。一般に、 k_1 が小さくなるほど、特定の電気的な機能および性能を達成するために回路設計者によって計画された形状および寸法に似ているウェーハ上のパターンを生成することが困難になる。これらの難点を克服するために、洗練された微調整工程が、投影システムならびにマスク設計に適用される。たとえば、これらの工程は、それだけには限らないが、 NA および光コヒーレンスの最適化、特別条件の照明方式、位相シフトマスクの使用、マスクレイアウトにおける光近接補正、または一般に「解像度向上技術 (RET)」として定義される他の方法を含む。

20

【 0 0 0 9 】

[0009] 1つの重要な例として、光近接補正 (OPC、「光学およびプロセス補正 (optical and process correction)」とも呼ばれることがある) は、ウェーハ上のプリント後フィーチャの最終的なサイズおよび配置が、単純にマスク上の対応するフィーチャのサイズおよび配置の関数にならないことに対処する。「マスク」および「レチクル」という用語は、本明細書では交換可能に使用されることに留意されたい。典型的な回路設計に存在する小さなフィーチャサイズおよび高いフィーチャ密度の場合、所与のフィーチャの特定のエッジの位置は、他の隣接するフィーチャの有無によってある程度影響を受けることになる。これらの近接効果は、微量の光が、あるフィーチャから別のフィーチャに結合することから生じる。同様に、近接効果は、一般にリソグラフィ露光に続く露光後ベーク (PEB)、レジスト現像、およびエッチング中に、拡散および他の化学効果から生じる可能性がある。

30

【 0 0 1 0 】

[0010] フィーチャが所与のターゲット回路設計の要件に従って半導体基板上で確実に生成されるようにするためには、洗練された数値モデルを使用して近接効果を予測する必要がある、また補正またはプリディストーションをマスクの設計に適用する必要がある、その後で高性能デバイスを成功裏に製造することが可能になる。論文「Full-Chip Lithography Simulation and Design Analysis - How OPC Is Changing IC Design」C. Spence, Proc. SPIE, Vol. 5751, 1~14頁 (2005年) により、現行の「モデルをベースとする」光近接補正プロセスの概要が得られる。典型的な高性能設計では、ターゲット設計に十分に近いプリント後パターンを達成するために、ほとんどあらゆるフィーチャエッジが何らかの修正を必要とする。これらの修正は、エッジ位置またはライン幅をシフトまたは偏倚させること、ならびにそれら自体をプリントすることは意図されていないが関連主要フィーチャの特性に影響を及ぼすことになる「アシスト」フィー

40

50

チャを加えることを含むことができる。

【 0 0 1 1 】

[0011] 一般に数百万個のフィーチャがチップ設計に存在することを考えると、モデルをベースとするOPCをターゲット設計に適用することには、良好なプロセスモデルと、かなりの計算リソースが必要とされる。しかし、OPCを適用することは、概して「厳正科学」ではなく、レイアウト上の考えられる弱点すべてを常に解決するわけではない、実験による反復プロセスである。したがって、OPC後設計、すなわちOPCおよび任意の他の解像度向上技術(RET)によるあらゆるパターン修正の適用後のマスキレイアウトは、設計欠陥がマスクセットの製造に組み込まれる可能性を最小限に抑えるために、設計検査、すなわち較正された数値プロセスモデルを使用する集中的なフルチップシミュレーションによって検証することを必要とする。これは、数百万ドル範囲に入る高性能マスクセットを作製する莫大なコストによって、また実際のマスクが製造された後でそれらを再加工または修正することによるターンアラウンド時間に対する影響によって余儀なくされている。

10

【 0 0 1 2 】

[0012] OPCおよびフルチップRET検証は、たとえば、米国特許第7,003,758号、およびY. Caoらによる「Optimized Hardware and Software For Fast, Full Chip Simulation」Proc. SPIE, Vol. 5754, 405(2005年)という名称の論文に記載されている数値モデル化システムおよび方法に基づくものとして行うことができる。

20

【 0 0 1 3 】

[0013] 結像結果を最適化しようとして前述のマスク調整(たとえば、OPC)を実施することに加えて、全体的なリソグラフィ忠実度を改善しようとする取り組みにおいて、結像プロセスで使用される照明方式をも、マスク最適化と共に、または別々に最適化することができる。1990年代以来、環状、4極(quadrupole)、2極(dipole)など多数の軸外し光源が導入され、OPC設計により多くの自由をもたらしており、それにより結像結果を改善している。知られているように、軸外し照明は、マスクに含まれる細かい構造(すなわち、ターゲットフィーチャ)を解像するための証明済みの方法である。しかし、従来のイルミネータに比べると、軸外しイルミネータは、通常、空間像(AI)にとって光の強度が小さい。したがって、より細かい解像度と低下した光の強度との間で最適なバランスを達成するようにイルミネータを最適化しようとする必要がある。

30

【 0 0 1 4 】

[0014] 多数の従来技術の照明最適化手法が知られている。たとえば、Rosenbluthらによる「Optimum Mask and Source Patterns to Print A Given Shape」Journal of Microlithography, Microfabrication, Microsystems 1(1)、13~20頁(2002年)という名称の論文では、光源がいくつかの領域に区分され、それらの領域のそれぞれが瞳スペクトルのある領域に対応する。次いで、光源分布が各光源領域内で均一であると仮定され、各領域の明るさが、プロセスウィンドウに合わせて最適化される。しかし、光源分布が各光源領域内で均一であるという仮定は常に有効であるわけではなく、その結果、この手法の有効性には問題がある。Granikによる「Source Optimization for Image Fidelity and Throughput」Journal of Microlithography, Microfabrication, Microsystems 3(4)、509~522頁(2004年)という名称の論文に記載されている別の例では、いくつかの既存の光源最適化手法が概観され、光源最適化問題を一連の非負の最小二乗最適化に変換する、イルミネータピクセルに基づく方法が提案されている。これらの方法は、ある成果を示しているが、一般に、収束するために複数の複雑な反復を必要とする。さらに、ウェーハ像忠実度のために光源を最適化することと光源の滑らかさ要件との兼ね合いが決まるGranikの方法の など、いくつかの特別なパラメータのための適切な/最適な値

40

50

を決定することが困難となり得る。

【 0 0 1 5 】

[0015] 低k 1リソグラフィの場合、重要なパターンをプリントするための実行可能なプロセスウィンドウを確保するために、光源とマスクを共に最適化すること（すなわち、光源およびマスク最適化またはSMO）が必要とされる。既存のアルゴリズム（たとえば、Sochaら、Proc. SPIE vol. 5853、2005年、180頁）は、概して、照明を独立の光源点に、またマスクを空間周波数領域内の回折次数に離散化し、光学イメージングモデルによって光源点強度およびマスク回折次数から予測することができる露光ラチチュードなどプロセスウィンドウ測定基準に基づいて、コスト関数を別々に定式化する。次いで、標準的な最適化技法を使用し、目的関数を最小化する。

10

【 0 0 1 6 】

[0016] そのような従来のSMO技法は、特に複雑な設計にとって計算コストがかかる。したがって、一般に、光源最適化は、メモリ設計（フラッシュ、DRAM、SRAM）など単純な繰り返し設計に実施することが実際的であるにすぎない。一方、フルチップは、ロジックおよびゲートなど、他のより複雑な設計を含む。その結果、SMO光源最適化はいくつかの設計の限られた小さな領域に基づくものにすぎないため、SMOプロセスに含まれていない設計に対して光源が十分に機能することを保証することが困難である。したがって、フルチップ内の複雑な設計レイアウトすべてを表す設計の複数のクリップに対して、実際的な実行時間量内で光源を最適化することができる技法が依然として求められている。

【 発明の概要 】

20

【 0 0 1 7 】

[0017] 本発明は、リソグラフィ装置およびプロセスに関し、より詳細には、リソグラフィ装置およびプロセスで使用するために照明源およびマスクを最適化するためのツールに関する。いくつかの態様によれば、本発明は、フルチップパターンのカバーを可能にし、一方、光源およびマスク最適化でしようとするクリップの完全な集合から重要な設計パターンの小さな集合をインテリジェントに選択することによって、計算コストを低減する。最適化は、最適化された光源を得るために、これらの選択されたパターンに対してのみ実施される。次いで、最適化された光源を使用し、（たとえばOPCおよび製造可能性検証を使用して）フルチップに合わせてマスクを最適化し、プロセスウィンドウ性能結果が比較される。結果が従来のフルチップSMOに匹敵する場合、プロセスが終了し、そうでない場合には、繰り返して好結果に収束するように、様々な方法が提供されている。

30

【 0 0 1 8 】

[0018] これらおよび他の態様を促進するために、設計の一部をウェーハ上に結像するためにリソグラフィプロセスを最適化する方法が、設計からクリップの完全な集合を識別する工程と、クリップの完全な集合からクリップの部分集合を選択する工程と、クリップの選択された部分集合を結像するためにリソグラフィプロセスに合わせて照明源を最適化する工程と、クリップの完全な集合を最適化しリソグラフィプロセスにおいて結像させるために、最適化された照明源を使用する工程とを含む。

【 0 0 1 9 】

[0019] 上記および他の態様をさらに促進するために、この方法の選択する工程は、クリップの完全な集合のそれぞれについて回折次数分布を計算する工程と、計算された回折次数分布に基づいて、クリップの完全な集合を複数のグループにグループ化する工程と、グループのそれぞれから、1つまたは複数の代表クリップを部分集合として選択する工程とを含む。

40

【 図面の簡単な説明 】

【 0 0 2 0 】

[0020] 次に、本発明の実施形態について、対応する符号が対応する部分を示す添付の概略図面を参照して、例としてのみ述べる。

【 0 0 2 1 】

【 図 1 】 [0021] 典型的なリソグラフィ投影システムを示す例示的なブロック図である。

50

【図 2】[0022]リソグラフィシミュレーションモデルの機能モジュールを示す例示的なブロック図である。

【図 3】[0023]本発明の実施形態による例示的な SMO プロセスを示す流れ図である。

【図 4】[0024]本発明による SMO プロセスの一実施形態に含めることができる例示的なパターン選択方法を示す流れ図である。

【図 5】[0025]本発明による SMO プロセスの他の実施形態に含めることができる例示的なパターン選択方法を示す流れ図である。

【図 6】[0026]本発明による SMO プロセスの他の実施形態に含めることができる例示的なパターン選択方法を示す流れ図である。

【図 7】[0027]本発明による SMO プロセスの他の実施形態に含めることができる例示的なパターン選択方法を示す流れ図である。

10

【図 8】[0028]本発明による SMO プロセスの他の実施形態に含めることができる例示的なパターン選択方法を示す流れ図である。

【図 9 A】[0029]図 8 の方法に従って選択されたクリップの例示的な回折次数分布の図である。

【図 9 B】[0029]図 8 の方法に従って選択されたクリップの例示的な回折次数分布の図である。

【図 9 C】[0029]図 8 の方法に従って選択されたクリップの例示的な回折次数分布の図である。

【図 9 D】[0029]図 8 の方法に従って選択されたクリップの例示的な回折次数分布の図である。

20

【図 9 E】[0029]図 8 の方法に従って選択されたクリップの例示的な回折次数分布の図である。

【図 9 F】[0029]図 8 の方法に従って選択されたクリップの例示的な回折次数分布の図である。

【図 9 G】[0029]図 8 の方法に従って選択されたクリップの例示的な回折次数分布の図である。

【図 9 H】[0029]図 8 の方法に従って選択されたクリップの例示的な回折次数分布の図である。

【図 9 I】[0029]図 8 の方法に従って選択されたクリップの例示的な回折次数分布の図である。

30

【図 9 J】[0029]図 8 の方法に従って選択されたクリップの例示的な回折次数分布の図である。

【図 9 K】[0029]図 8 の方法に従って選択されたクリップの例示的な回折次数分布の図である。

【図 9 L】[0029]図 8 の方法に従って選択されたクリップの例示的な回折次数分布の図である。

【図 9 M】[0029]図 8 の方法に従って選択されたクリップの例示的な回折次数分布の図である。

【図 9 N】[0029]図 8 の方法に従って選択されたクリップの例示的な回折次数分布の図である。

40

【図 9 P】[0029]図 8 の方法に従って選択されたクリップの例示的な回折次数分布の図である。

【図 1 0】[0030]本発明による様々なパターン選択方法に関するプロセスウィンドウ性能を比較するグラフである。

【図 1 1】[0031]本発明による様々なパターン選択方法に関する処理実行時間性能を比較するチャートである。

【図 1 2】[0032]本発明のシミュレーション方法を実施するのに助けることができるコンピュータシステムを示すブロック図である。

【図 1 3】[0033]本発明の方法と共に使用するのに適したリソグラフィ投影装置の概略図

50

である。

【発明を実施するための形態】

【0022】

[0034] 次に、本発明の例示的な例として当業者が本発明を実施することができるように提供されている図面を参照して、本発明について詳細に述べる。特に、以下の図および例は、本発明の範囲を単一の実施形態に限定するものではなく、記載されている、または示されている要素の一部またはすべてを交換することによって、他の実施形態が可能である。さらに、本発明のある要素を、既知のコンポーネントを使用して部分的に、または完全に実施することができる場合、本発明を理解するために必要な既知のコンポーネントのこれらの部分についてのみ述べ、そのような既知のコンポーネントの他の部分の詳細な説明は、本発明を不明瞭にしないように省略する。ソフトウェアで実装されるものとして述べられている実施形態は、それに限定すべきではなく、当業者には明らかとなるように、本明細書に特段の指定がない限り、ハードウェア、またはソフトウェアとハードウェアの組合せで実施される実施形態を含むことができ、逆も同様である。本明細書では、単数のコンポーネントを示す実施形態は、限定するものと考えべきではなく、本明細書に特段明示的に述べられていない限り、本発明は、複数の同じコンポーネントを含む他の実施形態を包含するものとし、逆も同様である。さらに、そのようなものとして明示的に述べられていない限り、出願人らは、本明細書または特許請求の範囲内のどの用語も、普通でない、または特別な意味をもつとみなされることを意図していない。さらに、本発明は、本明細書で例示のために参照されている既知のコンポーネントに対する現在および将来の既知の均等物を包含する。

10

20

【0023】

[0035] 本文中では、ICの製造における本発明の使用を特に参照することがあるが、本発明には、多数の他の可能な応用分野があることを理解されたい。たとえば、本発明は、本明細書に記載されているリソグラフィ装置には、集積光学システム、磁気ドメインメモリ用のガイドおよび検出パターン、液晶ディスプレイ、薄膜磁気ヘッドなどの製造で使用する。そのような代替の応用分野の文脈において、本文中で「レチクル」「ウェーハ」または「ダイ」という用語を使用することがあればそれは、それぞれより一般的な用語である「マスク」「基板」および「ターゲット部分」によって置き換えられるとみなすべきであることを、当業者なら理解するであろう。

30

【0024】

[0036] 本書では、「放射」および「ビーム」という用語を使用し、（たとえば、365、248、193、157、または126nmの波長を有する）紫外放射、およびEUV（たとえば、5～20nmの範囲内の波長を有する極端紫外放射）を含めて、あらゆるタイプの電磁放射を包含する。

【0025】

[0037] 本文中で使用されるマスクという用語は、基板のターゲット部分内に生み出そうとするパターンに対応するパターン付き断面を入来放射ビームに与えるために使用することができる一般のパターニング手段を指すものと広く解釈することができ、「ライトバルブ」という用語もまたこの文脈で使用することができる。従来のマスク（透過型または反射型、バイナリ、位相シフト、ハイブリッドなど）に加えて、そのような他のパターニング手段の例には以下が含まれる。すなわち、

40

・プログラマブルミラーアレイ。そのようなデバイスの例は、粘弾性制御層および反射表面を有するマトリクスアドレス可能な表面である。そのような装置の裏にある基本原理は、（たとえば）アドレスされた反射表面の領域が入射光を回折光として反射し、一方、アドレスされなかった領域は、入射光を非回折光として反射することである。適切なフィルタを使用して、前記非回折光を反射ビームから除去し、後に回折光だけを残すことができ、このようにして、このビームは、マトリクスアドレス可能な表面のアドレッシングパターンに従ってパターン付けされたものになる。必要とされるマトリクスアドレッシングは、好適な電子手段を使用して実施することができる。そのようなミラーアレイに関するよ

50

り多くの情報は、たとえば、参照により本明細書に組み込む米国特許第 5, 296, 891 号および第 5, 523, 193 号から収集することができる。

[0038] ・プログラマブル LCD アレイ。そのような構造の例が、参照により本明細書に組み込む米国特許第 5, 229, 872 号に与えられている。

【0026】

[0039] 本発明について論じる前に、全体的なシミュレーションおよびイメージングプロセスに関して簡単に論じる。図 1 は、例示的なリソグラフィ投影システム 10 を示す。主要コンポーネントは、遠紫外エキシマレーザ源とすることができる光源 12 と、部分コヒーレンス（シグマとして示される）を規定し、光源成形光学系 14、16a、16b を含むことができる照明光学系と、マスクまたはレチクル 18 と、レチクルパターンの像をウェーハ平面 22 上に生成する投影光学系 16c とである。瞳面にある調整可能なフィルタまたはアパーチャ 20 は、ウェーハ平面 22 に入射するビーム角度の範囲を制限することができ、最大可能な角度が投影光学系の開口数 $NA = \sin(\theta_{max})$ を規定する。

10

【0027】

[0040] リソグラフィシミュレーションシステムでは、これらの主要システムコンポーネントについて、たとえば図 2 に示されているように、別個の機能モジュールによって述べるることができる。図 2 を参照すると、これらの機能モジュールは、ターゲット設計を定義する設計レイアウトモジュール 26 と、結像プロセスで使用すべきマスクを定義するマスクレイアウトモジュール 28 と、シミュレーションプロセス中に使用すべきマスクレイアウトのモデルを定義するマスクモデルモジュール 30 と、リソグラフィシステムの光学コンポーネントの性能を定義する光学モデルモジュール 32 と、所与のプロセス内で使用されるレジストの性能を定義するレジストモデルモジュール 34 とを含む。知られているように、シミュレーションプロセスの結果により、たとえば、結果モジュール 36 内に、予測された輪郭および CD が生成される。

20

【0028】

[0041] より具体的には、照明および投影光学系の特性は、それだけには限らないが NA - シグマ（ ）設定ならびに任意の特定の照明源形状（たとえば、環状、4 極（quadrupole）、2 極（dipole）など軸外し光源）を含む光学モデル 32 内で収集されることに留意されたい。基板上にコートされたフォトリソ層の光学特性 - すなわち、屈折率、膜厚、伝搬（propagation）および偏光効果 - をも、光学モデル 32 の一部として収集することができる。マスクモデル 30 は、レチクルの設計フィーチャを収集し、また、たとえば、米国特許第 7, 587, 704 号に記載されているように、マスクの詳細な物理特性を表すものを含むことができる。最後に、レジストモデル 34 は、たとえば基板ウェーハ上に形成されるレジストフィーチャの輪郭を予測するために、レジスト露光、PEB、および現像中に発生する化学プロセスの効果について説明する。シミュレーションの目的は、たとえばエッジ配置および CD を正確に予測することであり、次いでそれをターゲット設計に照らして比較することができる。ターゲット設計は、一般に OPC 前マスクレイアウトとして定義され、GDSII または OASIS など、標準化されたデジタルファイルフォーマットで提供されることになる。

30

【0029】

[0042] 典型的な高性能設計では、ターゲット設計に十分に近いプリント後パターンを達成するために、ほとんどあらゆるフィーチャエッジが何らかの修正を必要とする。これらの修正は、エッジ位置またはライン幅をシフトまたは偏倚させること、ならびにそれら自体をプリントすることは意図されていないが関連主要フィーチャの特性に影響を及ぼすことになる「アシスト」フィーチャを加えることを含むことができる。さらに、照明源に適用される最適化技法は、異なるエッジおよびフィーチャに対して異なる効果を有する可能性がある。正面源の最適化は、光源照明を光の選択されたパターンに制限するための瞳の使用を含むことができる。本発明は、光源構成およびマスク構成に共に適用することができる最適化方法を提供する。

40

【0030】

50

【0043】 一般に、本発明の実施形態による光源およびマスク最適化（SMO）を実施する方法は、フルチップパターンのカバーを可能にし、一方、SMOで使用しようとするクリップの完全な集合から重要な設計パターンの小さな集合をインテリジェントに選択することによって、計算コストを低減する。SMOは、最適化された光源を得るために、これらの選択されたパターンに対してのみ実施される。次いで、最適化された光源を使用し、（たとえばOPCおよびLMCを使用して）フルチップに合わせてマスクを最適化し、結果が比較される。結果が従来のフルチップSMOに匹敵する場合、プロセスが終了し、そうでない場合には、繰り返して好結果に収束するように、様々な方法が提供されている。

【0031】

【0044】 本発明の実施形態による1つの例示的なSMO法について、図3の流れ図に関連して述べる。

【0032】

【0045】 リソグラフィプロセスを最適化しようとするターゲット設計300（一般に、OASIS、GDSIIなど標準的なデジタルフォーマットのレイアウトを含む）は、メモリ、テストパターン、およびロジックを含む。この設計から、設計300内の複雑なパターンすべてを表すクリップの完全な集合302が抽出される（典型的には約50～1000個のクリップ）。当業者には理解されるように、これらのクリップは、特定の注意および/または検証が必要とされる設計の小さな部分（すなわち、回路、セル、またはパターン）を表す。

【0033】

【0046】 全体的に304で示されているように、クリップの小さな部分集合306（たとえば約15～50個のクリップ）が完全な集合302から選択される。下記でより詳細に述べるように、クリップの選択は、選択されたパターンのプロセスウィンドウが重要なパターンの完全な集合のためのプロセスウィンドウにできる限り密接に合致するように実施されることが好ましい。また、選択の有効性は、総合的なターン実行時間（パターン選択およびSMO）の削減によって測定される。

【0034】

【0047】 308では、選択されたパターン（15～50個のパターン）を用いてSMOが実施される。具体的には、選択されたパターン306に合わせて照明源が最適化される。この最適化は、多種多様な既知の方法のいずれか、たとえば米国特許出願第2004/0265707号に記載されているものを使用して実施することができ、この特許出願の内容を参照により本明細書に組み込む。

【0035】

【0048】 310では、選択されたパターン306の製造可能性検証が、308で得られた光源を用いて実施される。より具体的には、検証は、選択されたパターン306および最適化された光源の空間像シミュレーションを実施すること、およびこれらのパターンが十分に広いプロセスウィンドウ全体にわたってプリントされることになることを検証することを含む。この検証は、多種多様な既知の方法のいずれか、たとえば米国特許第7,342,646号に記載されているものを使用して実施することができ、この特許出願の内容を参照により本明細書に組み込む。

【0036】

【0049】 310の検証が満足のゆくものであると312で決定された場合には、処理が314のフルチップ最適化に進む。そうでない場合には、処理が308に戻り、そこでSMOが再び、しかし異なる光源、またはパターンの集合を用いて実施される。たとえば、検証ツールによって推定されたプロセス性能を、露光ラチチュードおよび焦点深度など、いくつかのプロセスウィンドウパラメータに関する閾値に照らして比較することができる。これらの閾値は、予め決定したものとすることも、ユーザが設定することもできる。

【0037】

【0050】 316では、選択されたパターンがリソグラフィ性能仕様を満たしていると312で決定された後で、最適化された光源314が、クリップの完全な集合の最適化に使用

10

20

30

40

50

されることになる。

【 0 0 3 8 】

[0051] 3 1 8 では、クリップの完全な集合内のパターンすべてに対する、モデルをベースとするサブ解像度アシストフィーチャ配置 (MB-SRAF) および光近接補正 (OPC) が実施される。このプロセスは、多種多様な既知の方法のいずれか、たとえば米国特許第 5, 6 6 3, 8 9 3 号、第 5, 8 2 1, 0 1 4 号、第 6, 5 4 1, 1 6 7 号、および第 6, 6 7 0, 0 8 1 号に記載されているものを使用して実施することができる。

【 0 0 3 9 】

[0052] 3 2 0 では、工程 3 1 0 と同様のプロセスを使用して、フルパターンシミュレーションをベースとする製造可能性検証が、最適化された光源 3 1 4、および 3 1 8 で修正されたクリップの完全な集合 3 1 6 を用いて実施される。

10

【 0 0 4 0 】

[0053] 3 2 2 では、クリップの完全な集合 3 1 6 の性能 (たとえば、露光ラチチュードおよび焦点深度などプロセスウィンドウパラメータ) が、クリップの部分集合 3 0 6 に照らして比較される。一実施形態では、同様の (10% 未満) リソグラフィ性能が、選択されたパターン (15 ~ 20) 3 0 6 およびすべての重要なパターン (50 ~ 1000) 3 1 6 について得られたとき、パターン選択が完了しているとみなされ、かつ/または光源がフルチップに対して完全に適格とされる。

【 0 0 4 1 】

[0054] そうでない場合には、3 2 4 においてホットスポットが抽出され、3 2 6 で、これらのホットスポットが部分集合 3 0 6 に追加され、プロセスがやり直される。たとえば、検証 3 2 0 中に識別されたホットスポット (すなわち、プロセスウィンドウ性能を制限するクリップの完全な集合 3 1 6 の中のフィーチャ) を使用し、さらに光源を調整する、または SMO を再実行する。クリップの完全な集合 3 1 6 のプロセスウィンドウが、最後の実行と 3 2 2 の最後の実行前の実行との間で同じであるとき、光源が完全に収束しているとみなされる。

20

【 0 0 4 2 】

[0055] 複数のパターン選択方法が、3 0 4 で使用するために開発されており、いくつかの非限定的な例について下記で詳述する。

【 0 0 4 3 】

30

[0056] 第 1 の実施形態では、ターゲット設計内の S R A M パターンに合わせて光源が最適化され、次いで、クリップの完全な集合の中のホットスポットが識別され、SMO 用のパターンの部分集合として選択される。

【 0 0 4 4 】

[0057] たとえば、図 4 に示されているように、この実施形態によるパターン選択は、S 4 0 2 で、ターゲット設計 3 0 0 から S R A M パターン、たとえば 2 つの S R A M パターンを選択することによって始まる。

【 0 0 4 5 】

[0058] 工程 S 4 0 4 では、これらの 2 つのパターンを使用して、これらの S R A M パターンのための最適化された光源を得るために、3 0 8 で実施されたものなど、光源最適化が実施される。

40

【 0 0 4 6 】

[0059] 工程 S 4 0 6 では、S 4 0 4 からの最適化された光源を使用して、クリップの完全な集合 3 0 2 に対して OPC が実施される。この工程で実施される OPC プロセスは、図 3 の 3 1 8 に関連して上述したものと同様とすることができる。

【 0 0 4 7 】

[0060] 工程 S 4 0 8 では、S 4 0 6 で調整されたクリップの前記完全な集合 3 0 2 について製造可能性検証が実施される。この検証は、図 3 の 3 2 0 に関連して上述したものと同様に実施することができる。

【 0 0 4 8 】

50

[0061] 製造可能性検証の結果から、S 4 1 0 で、最も悪い性能を有するクリップが選択される。たとえば、S 4 1 0 は、製造可能性検証の結果から、S R A M に最適化された光源のためのプロセスウィンドウに対して最も大きい制限効果を有する 5 ~ 1 5 個のクリップを識別することを含む。

【 0 0 4 9 】

[0062] 次いで、これらの S R A M パターンおよびホットスポットが、図 3 の例示的なフルチップ S M O フローにおける部分集合 3 0 6 として使用される。

【 0 0 5 0 】

[0063] 次の実施形態では、元の光源およびモデルを用いて、クリップの完全な集合からホットスポットが識別され、それらが S M O 用のパターンの部分集合として選択される。

10

【 0 0 5 1 】

[0064] たとえば、図 5 に示されているように、この実施形態によるパターン選択は、S 5 0 2 で、リソグラフィプロセスのための元の光源およびモデルを識別することによって始まる。たとえば、環状照明源が初期光源として使用される。モデルは、計算機リソグラフィおよび空間像シミュレーションで使用されるリソグラフィプロセスの任意のモデルとすることができ、たとえば米国特許第 7 , 3 4 2 , 6 4 6 号に記載されている相互透過係数 (TCC) を含むことができる。

【 0 0 5 2 】

[0065] 工程 S 5 0 4 では、この光源およびモデルならびにクリップの完全な集合 3 0 2 を使用して製造可能性検証が実施される。検証処理は、図 3 の 3 1 0 に関連して上述したものと同様とすることができる。

20

【 0 0 5 3 】

[0066] 工程 S 5 0 6 では、検証結果を使用して、クリップの完全な集合 3 0 2 のそれぞれについて、シビアリティスコアを計算し、ホットスポットを識別する。1つの非限定的な例では、シビアリティスコアは、以下のように計算される。

スコア = 正規化 (+ E P E) + 正規化 (- E P E) + 2 * 正規化 M E E F

上式で、E P E はエッジ配置誤差であり、M E E F は、マスク誤差増大係数である。

【 0 0 5 4 】

[0067] 工程 S 5 0 8 では、最も高いスコアを有するクリップがホットスポットとして識別される。たとえば、S 5 0 8 は、上記で計算された最も高いシビアリティスコアを有する 5 ~ 1 5 個のクリップを識別することを含む。

30

【 0 0 5 5 】

[0068] 次いで、これらのクリップが、図 3 の例示的なフルチップ S M O フローにおける部分集合 3 0 6 として使用される。諸実施形態では、ターゲット設計 3 0 0 からの 2 つの S R A M パターンもまた、部分集合 3 0 6 に含まれる。

【 0 0 5 6 】

[0069] 次の実施形態では、クリップの完全な集合 3 0 2 に対して解析が実施され、最良のフィーチャおよびピッチ適用範囲をもたらすクリップが、S M O 用のパターンの部分集合として選択される。

【 0 0 5 7 】

40

[0070] たとえば、図 6 に示されているように、この実施形態によるパターン選択は、S 6 0 2 で、クリップをフィーチャタイプに従ってグループ化することによって始まる。たとえば、クリップは、回路パターンのタイプ (たとえば、ゲートまたはロジック) によって、または向きもしくは複雑さなどによってグループ化することができる。

【 0 0 5 8 】

[0071] 工程 S 6 0 4 では、各グループ内のクリップがピッチによってさらに分類される。

【 0 0 5 9 】

[0072] 工程 S 6 0 6 では、タイプにもピッチにも与えられることになる適用範囲を決定するために、クリップのそれぞれが小さなピッチゾーン内でサンプリングされる。

50

【 0 0 6 0 】

[0073] 工程 S 6 0 8 では、最小のピッチおよび最高のセル密度を有するクリップが、S 6 0 6 での所望の適用範囲をもたらすものの中から選択される。たとえば、S 6 0 8 は、最良の設計適用範囲および最小から最小ピッチの 1 . 5 倍までのピッチを有する 5 ~ 1 5 個のクリップを識別することを含む。

【 0 0 6 1 】

[0074] 次いで、これらのクリップが、図 3 の例示的なフルチップ S M O フローにおける部分集合 3 0 6 として使用される。諸実施形態では、ターゲット設計 3 0 0 からの 2 つの S R A M パターンもまた、部分集合 3 0 6 に含まれる。

【 0 0 6 2 】

[0075] 次の実施形態では、クリップの完全な集合に対して解析が実施され、プロセスの元のモデルに従っていくつかのプロセスパラメータに対する最も高い感受性を有するクリップが、S M O 用のパターンの部分集合として選択される。

【 0 0 6 3 】

[0076] たとえば、図 7 に示されているように、この実施形態によるパターン選択は、S 7 0 2 で、リソグラフィプロセスのための元のモデルを識別することによって始まる。S 5 0 2 と同様に、モデルは、計算機リソグラフィおよび空間像シミュレーションで使用されるリソグラフィプロセスの任意のモデルとすることができ、たとえば米国特許第 7 , 3 4 2 , 6 4 6 号に記載されている相互透過係数 (TCC) を含むことができる。

【 0 0 6 4 】

[0077] S 7 0 4 では、クリップの完全な集合 3 0 2 のそれぞれの中央に位置するパターン内にカットラインが配置される。

【 0 0 6 5 】

[0078] 工程 S 7 0 6 では、クリップのそれぞれについて、元のモデルを使用して、プロセスパラメータ感度が計算される。たとえば、プロセスパラメータは、線量および焦点とすることができ、感受性は、S 7 0 2 で識別されたリソグラフィプロセスシミュレーションモデルを使用して、空間像シミュレーションを実行することによって計算することができる。次いで、様々なプロセス条件の持続時間中のカットラインのところでのクリップの挙動を解析し、それらの感受性を決定する。

【 0 0 6 6 】

[0079] 工程 S 7 0 8 では、プロセスパラメータ変動に対する最も高い感受性を有するクリップが選択される。たとえば、S 7 0 8 は、線量および焦点の変化に対して最も高い感受性を有する 5 ~ 1 5 個のクリップを識別することを含む。

【 0 0 6 7 】

[0080] 次いで、これらのクリップが、図 3 の例示的なフルチップ S M O フローにおける部分集合 3 0 6 として使用される。諸実施形態では、ターゲット設計 3 0 0 からの 2 つの S R A M パターンもまた、部分集合 3 0 6 に含まれる。

【 0 0 6 8 】

[0081] 次の実施形態では、クリップの完全な集合に対して解析が実施され、最良の回折次数分布をもたらすクリップが、S M O 用のパターンの部分集合として選択される。パターンの回折次数は当業者に知られており、たとえば、米国特許出願第 2 0 0 4 / 0 2 6 5 7 0 7 号に記載されているように決定することができる。

【 0 0 6 9 】

[0082] たとえば、図 8 に示されているように、この実施形態によるパターン選択は、S 8 0 2 で、クリップの完全な集合 3 0 2 のそれぞれについて回折次数挙動を計算することによって始まる。多数の可能な方法、たとえば米国特許出願第 2 0 0 4 / 0 2 6 5 7 0 7 号を使用して、回折次数挙動を計算することができる。

【 0 0 7 0 】

[0083] 工程 S 8 0 4 では、クリップの完全な集合の、計算された回折次数同士が比較され、工程 S 8 0 6 で、それらの回折次数分布に従ってクリップがグループ化される。たと

10

20

30

40

50

えば、クリップのそれぞれの間の幾何学的相関を計算することができ、分類方法を実施し、最も似ているクリップを共にグループ化することができる。

【 0 0 7 1 】

[0084] 工程 S 8 0 8 では、グループのそれぞれからの 1 つのクリップが選択される。たとえば、S 8 0 6 は、5 ~ 1 5 個のクリップのグループを形成することを含み、1 つのクリップが各グループからランダムに選択される。図 9 は、完全なクリップの集合から計算された 1 5 個の個々のクリップに関する例示的な回折次数分布 9 0 2 を示す。

【 0 0 7 2 】

[0085] 次いで、これらのクリップが、図 3 の例示的なフルチップ S M O フローにおける部分集合 3 0 6 として使用される。諸実施形態では、ターゲット設計 3 0 0 からの 2 つの S R A M パターンもまた、部分集合 3 0 6 に含まれる。

【 0 0 7 3 】

[0086] 図 8 に関連して述べた回折次数をベースとするパターン選択方法の、他の方法に対するいくつかの利点は、開始条件が必要とされず（たとえば、開始照明源）、レジストモデルが必要とされず、モデルが必要とされないことである。ターゲットパターンを必要とするだけであり、その結果、プロセスに依存しない。

【 0 0 7 4 】

[0087] 図 1 0 は、上述の様々なパターン選択方法に関するプロセスウィンドウ性能を、従来のフルチップ S M O 法に対して比較するグラフである。わかるように、すべての方法が元のプロセスウィンドウに対して改善しており、回折次数法は、フルチップ S M O に最も近い性能をもたらしている。

【 0 0 7 5 】

[0088] 図 1 1 は、上述の様々なパターン選択方法に関する処理実行時間性能を、従来のフルチップ S M O 法に対して比較するチャートである。わかるように、すべての方法が従来の実行時間に対して改善しており、回折次数法は、最も大きな改善をもたらしている。

【 0 0 7 6 】

[0089] 図 1 2 は、本明細書で開示されている最適化方法およびフローを実施するのを助けることができるコンピュータシステム 1 0 0 を示すブロック図である。コンピュータシステム 1 0 0 は、情報を通信するためのバス 1 0 2 または他の通信機構と、情報を処理するためにバス 1 0 2 と結合されたプロセッサ 1 0 4 とを含む。また、コンピュータシステム 1 0 0 は、情報およびプロセッサ 1 0 4 によって実行しようとする命令を記憶するための、バス 1 0 2 に結合された、ランダムアクセスメモリ (RAM) または他の動的記憶デバイスなどメインメモリ 1 0 6 を含む。メインメモリ 1 0 6 はまた、プロセッサ 1 0 4 によって実行しようとする命令の実行中に、一時的な変数または他の中間情報を記憶するために使用することができる。コンピュータシステム 1 0 0 は、静的情報およびプロセッサ 1 0 4 用の命令を記憶するための、バス 1 0 2 に結合された読取り専用メモリ (ROM) 1 0 8 または他の静的記憶デバイスをさらに含む。磁気ディスクまたは光ディスクなど記憶デバイス 1 1 0 が、情報および命令を記憶するために設けられ、バス 1 0 2 に結合される。

【 0 0 7 7 】

[0090] コンピュータシステム 1 0 0 は、情報をコンピュータユーザに対して表示するために、バス 1 0 2 を介して、陰極線管 (CRT) ディスプレイまたはフラットパネルディスプレイまたはタッチパネルディスプレイなどディスプレイ 1 1 2 に結合されてもよい。英数字および他のキーを含む入力デバイス 1 1 4 が、情報およびコマンド選択をプロセッサ 1 0 4 に伝えるために、バス 1 0 2 に結合される。他のタイプのユーザ入力デバイスは、方向情報およびコマンド選択をプロセッサ 1 0 4 に伝えるための、またディスプレイ 1 1 2 上のカーソル移動を制御するための、マウス、トラックボール、またはカーソル方向キーなどカーソルコントロール 1 1 6 である。この入力デバイスは、典型的には、2 つの軸、すなわち第 1 の軸（たとえば x ）および第 2 の軸（たとえば y ）で 2 自由度を有し、それによりそのデバイスが平面内の位置を指定することが可能になる。タッチパネル（スクリーン）ディスプレイもまた入力デバイスとして使用することができる。

【 0 0 7 8 】

[0091] 本発明の一実施形態によれば、プロセッサ 1 0 4 がメインメモリ 1 0 6 内に含まれる 1 つまたは複数の命令の 1 つまたは複数のシーケンスを実行したことに応答して、最適化プロセスの一部分をコンピュータシステム 1 0 0 によって実施することができる。そのような命令は、記憶デバイス 1 1 0 など別のコンピュータ可読媒体からメインメモリ 1 0 6 に読み込むことができる。メインメモリ 1 0 6 内に含まれる命令のシーケンスを実行することにより、プロセッサ 1 0 4 が本明細書に記載されているプロセス工程を実施する。多重処理構成にある 1 つまたは複数のプロセッサをも、メインメモリ 1 0 6 内に含まれる命令のシーケンスを実行するために使用することができる。代替の実施形態では、ソフトウェア命令の代わりに、またはソフトウェア命令と組み合わせてハードワイヤード回路を使用し、本発明を実施することができる。したがって、本発明の実施形態は、ハードウェア回路とソフトウェアのどの特定の組合せにも限定されない。

10

【 0 0 7 9 】

[0092] 本明細書では、「コンピュータ可読媒体」という用語は、実行するために命令をプロセッサ 1 0 4 に提供することに関与する任意の媒体を指す。そのような媒体は、それだけには限らないが不揮発性媒体、揮発性媒体、および伝送媒体を含めて、多数の形態をとることができる。不揮発性媒体は、たとえば記憶デバイス 1 1 0 など光ディスクまたは磁気ディスクを含む。揮発性媒体は、メインメモリ 1 0 6 など動的メモリを含む。伝送媒体は、バス 1 0 2 を含むワイヤを含めて、同軸ケーブル、導線、および光ファイバを含む。また、伝送媒体は、無線周波数 (RF) データ通信および赤外線 (IR) データ通信中に生成されるものなど、音波または光波の形態をとることができる。コンピュータ可読媒体の共通形態は、たとえば、フロッピディスク、フレキシブルディスク、ハードディスク、磁気テープ、任意の他の磁気媒体、CD-ROM、DVD、任意の他の光媒体、パンチカード、紙テープ、穴のパターンを有する任意の他の物理媒体、RAM、PROM、EPROM、FLASH-EPROM、任意の他のメモリチップもしくはカートリッジ、以下で述べる搬送波、またはコンピュータが読み取ることができる任意の他の媒体を含む。

20

【 0 0 8 0 】

[0093] 様々な形態のコンピュータ可読媒体が、実行するために 1 つまたは複数の命令の 1 つまたは複数のシーケンスをプロセッサ 1 0 4 に搬送することに関与することができる。たとえば、命令は、最初に遠隔コンピュータの磁気ディスク上に担持されていてもよい。遠隔コンピュータは、命令をその動的メモリにロードし、モデムを使用して、電話回線を介して命令を送ることができる。コンピュータシステム 1 0 0 のローカルのモデムが、電話回線上のデータを受信し、赤外線送信機を使用し、データを赤外線信号に変換することができる。バス 1 0 2 に結合された赤外線検出器が、赤外線信号内に担持されたデータを受信し、バス 1 0 2 上にデータを置くことができる。バス 1 0 2 は、データをメインメモリ 1 0 6 に搬送し、そこからプロセッサ 1 0 4 が命令を取り出し、実行する。メインメモリ 1 0 6 によって受信された命令は、任意選択で、プロセッサ 1 0 4 による実行の前または後に記憶デバイス 1 1 0 上で記憶することができる。

30

【 0 0 8 1 】

[0094] また、コンピュータシステム 1 0 0 は、バス 1 0 2 に結合された通信インターフェース 1 1 8 を含むことが好ましい。通信インターフェース 1 1 8 は、ローカルネットワーク 1 2 2 に接続されているネットワークリンク 1 2 0 に結合する双方向通信を提供する。たとえば、通信インターフェース 1 1 8 を総合サービスデジタルネットワーク (ISDN) カードまたはモデムとし、対応するタイプの電話回線に対するデータ通信接続を提供することができる。別の例として、通信インターフェース 1 1 8 をローカルエリアネットワーク (LAN) カードとし、互換の LAN に対するデータ通信接続を提供することができる。無線リンクもまた、実装することができる。そのようなの実装においても、通信インターフェース 1 1 8 は、様々なタイプの情報を表すデジタルデータストリームを担持する電気信号、電磁信号、または光信号を送受信する。

40

【 0 0 8 2 】

50

[0095] ネットワークリンク 120 は、一般に、1つまたは複数のネットワークを通じて他のデータデバイスに対するデータ通信を提供する。たとえば、ネットワークリンク 120 は、ローカルネットワーク 122 を通じて、ホストコンピュータ 124 に、またはインターネットサービスプロバイダ (ISP) 126 によって運営されるデータ機器に接続することができる。次いで ISP 126 は、現在、一般に「インターネット」128 と呼ばれるワールドワイドパケットデータ通信ネットワークを通じてデータ通信サービスを提供する。ローカルネットワーク 122 およびインターネット 128 は、共にデジタルデータストリームを担持する電気信号、電磁信号、または光信号を使用する。デジタルデータをコンピュータシステム 100 に、またコンピュータシステム 100 から搬送する、様々なネットワークを通る信号、およびネットワークリンク 120 上の、また通信インターフェース 118 を通る信号は、情報を輸送する搬送波の例示的な形態である。

10

【0083】

[0096] コンピュータシステム 100 は、ネットワーク、ネットワークリンク 120、および通信インターフェース 118 を通じて、メッセージを送り、プログラムコードを含めて、データを受信することができる。インターネットの例では、サーバ 130 は、インターネット 128、ISP 126、ローカルネットワーク 122、および通信インターフェース 118 を通じて、アプリケーションプログラムを求める要求コードを送信することができる。本発明によれば、たとえば1つのそのようなダウンロード型アプリケーションが、実施形態の照明最適化を可能にする。受信されたコードは、受信されたときプロセッサ 104 によって実行することができ、かつ/または後で実行するために、記憶デバイス 110 または他の不揮発性記憶装置内で記憶することができる。このようにして、コンピュータシステム 100 は、搬送波の形態でアプリケーションコードを得ることができる。

20

【0084】

[0097] 図 13 は、本発明のプロセスを使用しその照明源を最適化することができる例示的なリソグラフィ投影装置を概略的に示す。この装置は、以下を備える。すなわち、

- 放射の投影ビーム PB を供給するための放射システム Ex、IL。この特定の場合には、放射システムは、放射源 LA をも備える。
- マスク MA (たとえば、レチクル) を保持するためのマスクホルダを備え、物品 PL に対してマスクを正確に位置決めするための第 1 の位置決め手段に接続された第 1 のオブジェクトテーブル (たとえば、マスクテーブル) MT。
- 基板 W (たとえば、レジストコートされたシリコンウェーハ) を保持するための基板ホルダを備え、物品 PL に対して基板を正確に位置決めするための第 2 の位置決め手段に接続された第 2 のオブジェクトテーブル (たとえば、基板テーブル) WT。
- マスク MA の照射された部分を基板 W の (たとえば 1つまたは複数のダイを含む) ターゲット部分 C 上に結像するための投影システム (レンズ) PL (たとえば、屈折光学系、反射光学系、または反射屈折光学系)。

30

【0085】

[0098] 本明細書では、この装置は透過型である (すなわち、透過型マスクを有する)。しかし、一般に、たとえば (反射型マスクを有する) 反射型のものとすることもできる。あるいは、この装置は、マスクを使用する代わりに別の種類のパターンニング手段を使用することができるが、例には、プログラマブルミラーアレイまたは LCD マトリクスが含まれる。

40

【0086】

[0099] 放射源 LA (たとえば、水銀ランプまたはエキシマレーザ) は、放射のビームを生成する。このビームは、照明システム (イルミネータ) IL に、直接、またはたとえばビームエキスパンダ Ex など調節手段を横断した後で供給される。イルミネータ IL は、ビームの角度強度分布の外側および/または内側半径範囲 (一般にそれぞれ - outer および - inner と呼ばれる) を設定するための調整手段 AM を備えることができる。さらに、イルミネータ IL は、一般に、インテグレータ IN およびコンデンサ CO など、様々な他のコンポーネントを備えることになる。このようにして、マスク MA に入射

50

するビーム P B は、その断面において所望の均一性および強度分布を有する。

【 0 0 8 7 】

[00100] 図 1 3 に関して、放射源 L A は、（たとえば、放射源 L A が水銀ランプである場合にしばしばそうであるように）リソグラフィ投影装置のハウジング内にあってよいこと、しかしリソグラフィ投影装置から離れており、生成する放射ビームが（たとえば、好適な誘導ミラーを用いて）装置内に導かれてもよいことを理解されたい。この後者のシナリオは、しばしば、放射源 L A が（たとえば、K r F、A r F、または F₂ レーシングに基づく）エキシマレーザである場合である。本発明は、これらのシナリオの少なくとも両方を包含する。

【 0 0 8 8 】

[00101] その後で、ビーム P B は、マスクテーブル M T 上で保持されているマスク M A を横切る。ビーム P B は、マスク M A を横切って、レンズ P L を通過し、レンズ P L は、ビーム P B を基板 W のターゲット部分 C 上に集束する。基板テーブル W T は、第 2 の位置決め手段（および干渉計測定手段 I F）を用いて、たとえば、様々なターゲット部分 C をビーム P B の経路内で位置決めするように、正確に移動することができる。同様に、たとえばマスク M A をマスクライブラリから機械的に取り出した後で、またはスキャン中に、第 1 の位置決め手段を使用し、マスク M A をビーム P B の経路に対して正確に位置決めすることができる。一般に、オブジェクトテーブル M T、W T の移動は、図 1 3 には明示的に示されていないロングストロークモジュール（粗動位置決め）およびショートストロークモジュール（微動位置決め）を用いて実現されることになる。しかし、（ステップアンドスキャンツールではなく）ウェーハステッパの場合には、マスクテーブル M T をショートストロークアクチュエータに接続するだけであっても、固定としてもよい。

【 0 0 8 9 】

[00102] 図の装置は、2つの異なるモードで 사용할 ことができる。すなわち、

- ステップモードでは、マスクテーブル M T が本質的に静止したままであり、マスク像全体が一度にターゲット部分 C 上に投影される（すなわち、単一の「フラッシュ」）。次いで、基板テーブル W T が x 方向および / または y 方向でシフトされ、その結果、異なるターゲット部分 C をビーム P B によって照射することができる。

- スキャンモードでは、所与のターゲット部分 C が単一の「フラッシュ」で露光されないことを除いて、本質的に同じシナリオが当てはまる。その代わりに、マスクテーブル M T は、投影ビーム P B をマスク像の上でスキャンさせるように速度 v で所与の方向（いわゆる「スキャン方向」、たとえば y 方向）に移動可能であり、同時に、基板テーブル W T は、速度 V = M v で同じ方向または反対方向に同時に移動され、この式で、M はレンズ P L の倍率である（典型的には、M = 1 / 4 または 1 / 5）。このようにして、解像度について妥協する必要なしに、比較的大きなターゲット部分 C を露光することができる。

【 0 0 9 0 】

[00103] 本明細書で開示されている概念は、サブ波長フィーチャを結像するための任意の一般的なイメージングシステムをシミュレートする、または数学的にモデル化することができる、サイズがますます短い波長を生成することができる新たなイメージング技術と共に特に有用となり得る。すでに使用されている新たな技術は、A r F レーザを使用して 1 9 3 n m 波長を、さらにはフッ素レーザを使用して 1 5 7 n m 波長を生成することができる E U V（極端紫外）リソグラフィを含む。さらに、E U V リソグラフィは、2 0 ~ 5 n m の範囲内の波長を、シンクロトロンを使用することによって、またはこの範囲内で光子を生成するために高エネルギー電子で材料（固体またはプラズマ）を叩くことによって生成することができる。大抵の材料がこの範囲内で吸収性であるため、モリブデンとシリコンの多積層を有する反射ミラーによって照明を生成することができる。この多積層ミラーは、4 0 層対のモリブデンとシリコンを有し、各層の厚さは、4 分の 1 波長である。X 線リソグラフィを用いてさらに短い波長を生成することができる。典型的には、シンクロトロンを使用し、X 線波長を生成する。x 線波長では大抵の材料が吸収性であるため、吸収材料の細片がフィーチャをプリントするところ（ボジレジスト）、またはプリントしない

10

20

30

40

50

ところ（ネガレジスト）を画定する。

【 0 0 9 1 】

[00104] 本明細書で開示されている概念は、シリコンウェーハなど基板上での結像に使用することができるが、開示されている概念は、任意のタイプのリソグラフィイメージングシステム、たとえばシリコンウェーハ以外の基板上での結像に使用されるものと共に使用することができることを理解されたい。

【 0 0 9 2 】

[00105] 上記の説明は例示的なものであり、限定するものではない。したがって、下記で述べる特許請求の範囲から逸脱することなしに、記載されている本発明に修正を加えることができることが、当業者には明らかであろう。

10

【 0 0 9 3 】

[00106] 本発明について以下の条項を使用してさらに述べることができる。

1 .

設計の一部分をウェーハ上に結像するためにリソグラフィプロセスを最適化する方法であって、

前記設計からクリップの完全な集合を識別する工程と、

クリップの前記完全な集合からクリップの部分集合を選択する工程と、

クリップの前記選択された部分集合を結像するために前記リソグラフィプロセスに合わせて照明源を最適化する工程と、

クリップの前記完全な集合を最適化し前記リソグラフィプロセスにおいて結像させるために、前記最適化された照明源を使用する工程とを含む方法。

20

2 .

前記選択する工程が、

クリップの前記完全な集合のそれぞれについて回折次数分布を計算する工程と、

前記計算された回折次数分布に基づいて、クリップの前記完全な集合を複数のグループにグループ化する工程と、

前記グループのそれぞれから、1つまたは複数の代表クリップを前記部分集合として選択する工程と

を含む、第1条項に記載の方法。

30

3 .

前記選択する工程が、

クリップの前記完全な集合内で1つまたは複数のメモリパターンを識別する工程と、

前記1つまたは複数のメモリパターンに合わせて前記照明源を事前最適化する工程と、

前記事前最適化された照明源を使用し、クリップの前記完全な集合内の潜在的なホットスポットを決定する工程と、

前記決定された潜在的なホットスポットに基づいて前記部分集合を選択する工程と

を含む、第1条項に記載の方法。

4 .

前記選択する工程が、

前記リソグラフィプロセスのための元の照明源を識別する工程と、

前記元の照明源を使用し、クリップの前記完全な集合内の潜在的なホットスポットを決定する工程と、

前記決定された潜在的なホットスポットに基づいて前記部分集合を選択する工程と

を含む、第1条項に記載の方法。

40

5 .

前記選択する工程が、

設計タイプによって、クリップの前記完全な集合内のパターンを複数のグループにグループ化する工程と、

ピッチおよびフィーチャタイプによって各グループ内の前記パターンを分類し、各グル

50

- ープ内の最適なパターンを決定する工程と、
各グループ内の前記最適なパターンを前記部分集合として選択する工程と
を含む、第1条項に記載の方法。
- 6 .
前記選択する工程が、
前記リソグラフィプロセスのシミュレーションモデルを識別する工程と、
前記モデルを使用し、クリップの前記完全な集合のそれぞれについてプロセスパラメータ感度を推定する工程と、
前記推定されたプロセスパラメータ感度に基づいて前記部分集合を選択する工程と
を含む、第1条項に記載の方法。 10
- 7 .
コンピュータによって読み取られたとき、前記コンピュータに、設計の一部分を基板上に結像するためにリソグラフィプロセスを最適化する方法を実行させる命令が記録されたコンピュータ可読媒体であって、前記方法が、
前記設計の前記一部分からパターンの部分集合を選択する工程と、
パターンの前記選択された部分集合を結像するために前記リソグラフィプロセスに合わせて照明源を最適化する工程と、
前記設計の前記一部分を最適化し前記リソグラフィプロセスにおいて結像させるために、前記最適化された照明源を使用する工程と
を含む、コンピュータ可読媒体。 20
- 8 .
前記設計の前記一部分がクリップを含み、パターンの部分集合を選択する前記工程が、
前記設計からクリップの完全な集合を識別する工程と、
クリップの前記完全な集合からクリップの部分集合を選択する工程とを含み、
最適化する前記工程が、クリップの前記選択された部分集合を結像するために前記リソグラフィプロセスに合わせて照明源を最適化する工程を含み、
使用する前記工程が、クリップの前記完全な集合を最適化し前記リソグラフィプロセスにおいて結像させるために、前記最適化された照明源を使用する工程を含む、第7条項に記載のコンピュータ可読媒体。 30
- 9 .
前記選択する工程が、
前記設計の前記一部分内の前記パターンについて回折次数分布を計算する工程と、
前記計算された回折次数分布に基づいて前記パターンを複数のグループにグループ化する工程と、
パターンの前記部分集合として前記グループのそれぞれから1つまたは複数の代表パターンを選択する工程と
を含む、第7条項または第8条項に記載のコンピュータ可読媒体。
- 10 .
前記選択する工程が、
前記設計の前記一部分内で1つまたは複数のメモリパターンを識別する工程と、 40
前記1つまたは複数のメモリパターンに合わせて前記照明源を事前最適化する工程と、
前記事前最適化された照明源を使用し、前記設計の前記一部分内の潜在的なホットスポットを決定する工程と、
前記決定された潜在的なホットスポットに基づいてパターンの前記部分集合を選択する工程と
を含む、第7条項または第8条項に記載のコンピュータ可読媒体。
- 11 .
前記選択する工程が、
前記リソグラフィプロセスのための元の照明源を識別する工程と、
前記元の照明源を使用し、前記設計の前記一部分内の潜在的なホットスポットを決定す 50

る工程と、

前記決定された潜在的なホットスポットに基づいてパターンの前記部分集合を選択する工程と

を含む、第 7 条項または第 8 条項に記載のコンピュータ可読媒体。

1 2 .

前記ホットスポットに関するシビアリティスコアを計算する工程と、

予め定義されたシビアリティスコアを有する、または予め定義されたシビアリティスコア範囲を有する前記ホットスポットを選択する工程と

をさらに含む、第 1 0 条項または第 1 1 条項に記載の方法。

1 3 .

前記選択する工程が、

設計タイプによって、前記設計の前記一部分内のパターンを複数のグループにグループ化する工程と、

ピッチおよびフィーチャタイプによって各グループ内の前記パターンを分類し、各グループ内の最適なパターンを決定する工程と、

各グループ内の前記最適なパターンをパターンの前記部分集合として選択する工程と

を含む、第 7 条項または第 8 条項に記載のコンピュータ可読媒体。

1 4 .

前記選択する工程が、

前記リソグラフィプロセスのシミュレーションモデルを識別する工程と、

前記モデルを使用し、前記設計の前記一部分内のパターンについてプロセスパラメータ感度を推定する工程と、

前記推定されたプロセスパラメータ感度に基づいてパターンの前記部分集合を選択する工程と

を含む、第 7 条項または第 8 条項に記載のコンピュータ可読媒体。

1 5 .

パターンの前記最適化された部分集合に関するリソグラフィプロセス性能測定基準が許容されるかどうか判定する工程と、

前記判定された測定基準が許容されない場合、潜在的なホットスポットを有するクリップを前記部分集合に追加し、前記最適化工程を繰り返す工程と

をさらに含む、第 7 条項から第 1 5 条項までのいずれか一項に記載のコンピュータ可読媒体。

1 6 .

前記照明源を最適化する工程が、前記リソグラフィプロセスのモデル、前記照明源、およびパターンの前記部分集合を使用してリソグラフィプロセス性能をシミュレートし、前記性能が許容されるかどうか判定する工程を含む、第 7 条項から第 1 5 条項までのいずれか一項に記載のコンピュータ可読媒体。

1 7 .

前記設計の前記一部分を最適化する工程が、前記最適化された照明源に基づいて前記パターンのいくつかに対して光近接補正を実施する工程を含む、第 7 条項から第 1 6 条項までのいずれか一項に記載のコンピュータ可読媒体。

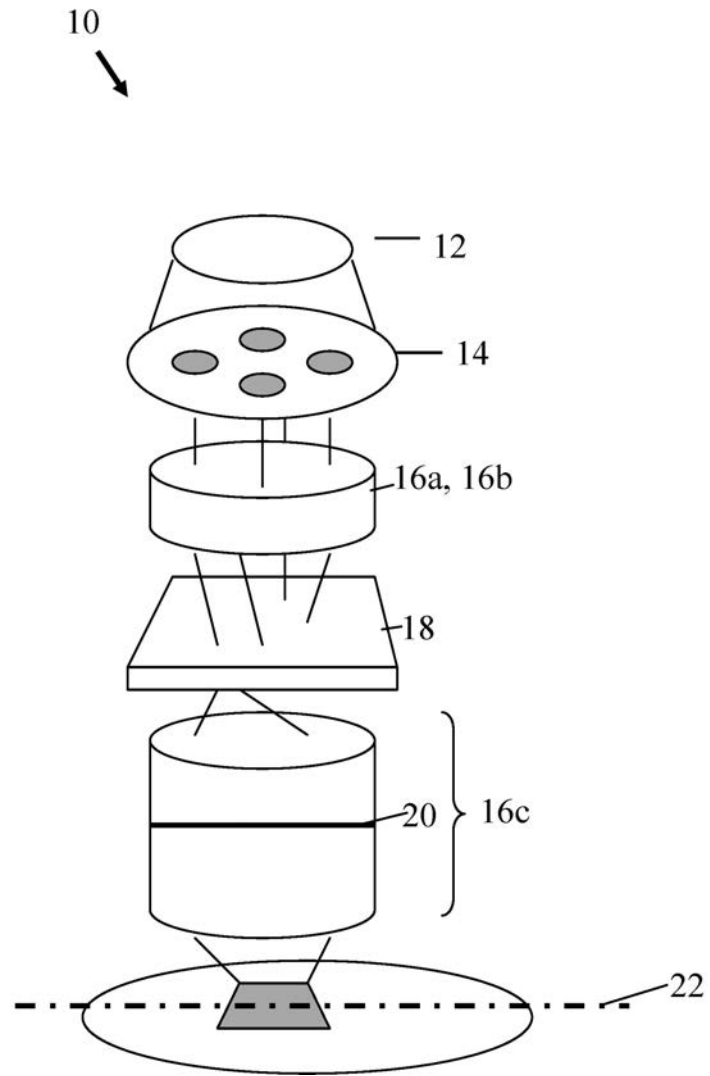
10

20

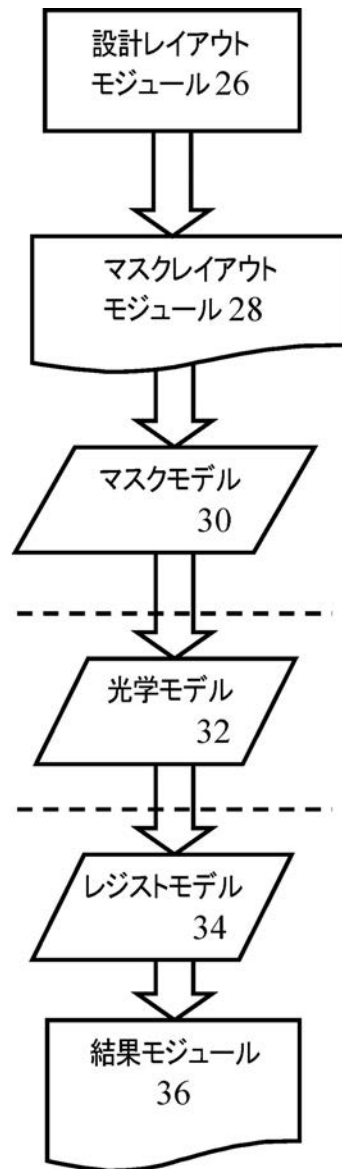
30

40

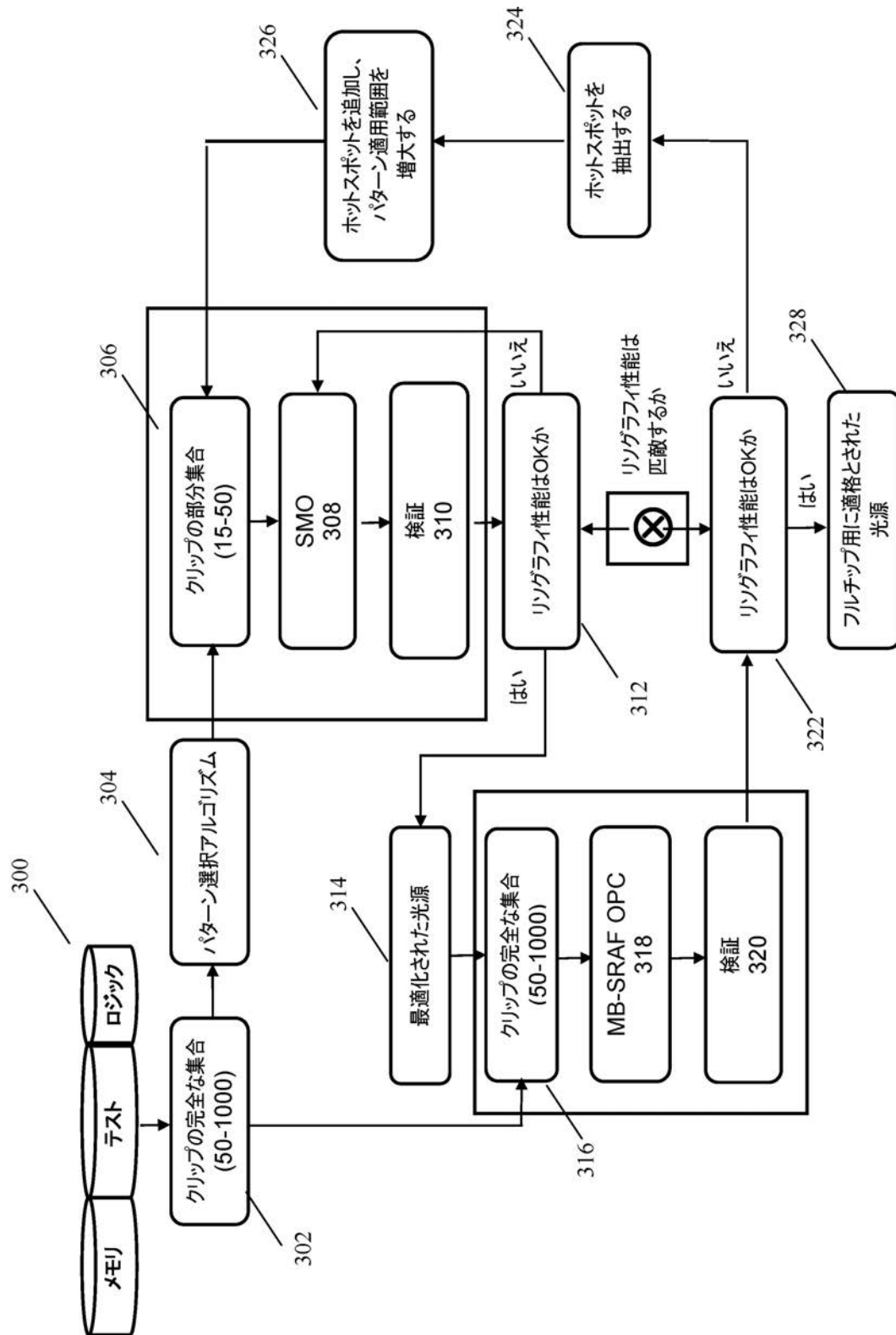
【図 1】



【図 2】



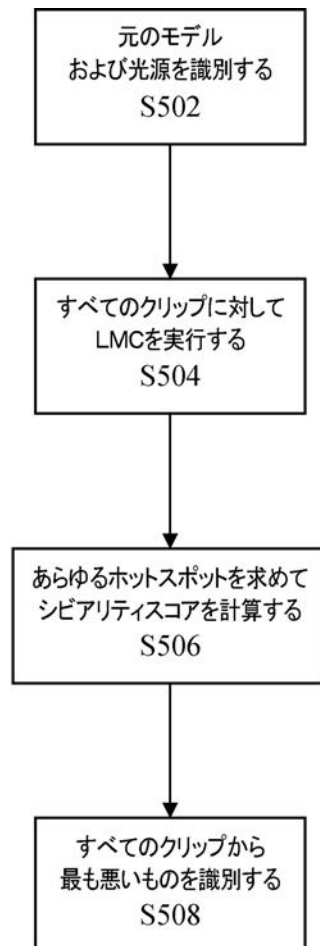
【図 3】



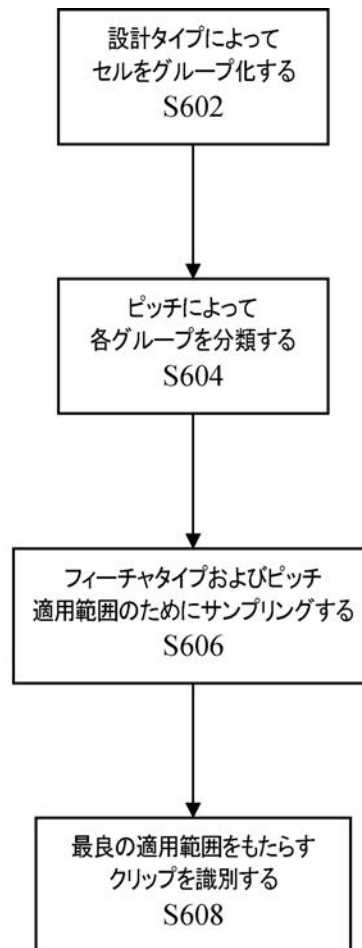
【図 4】



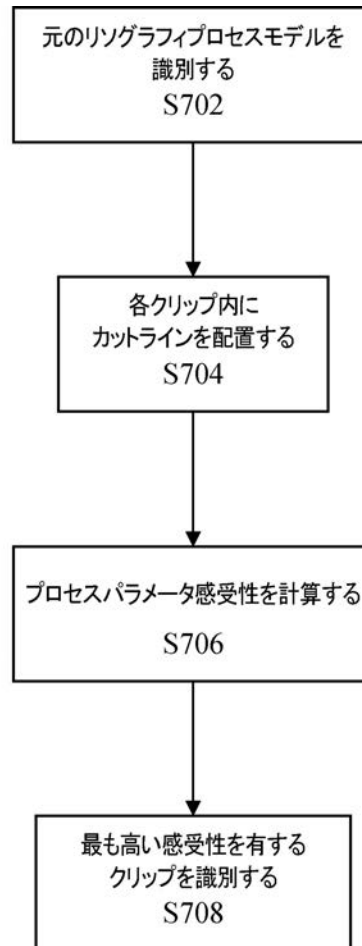
【図 5】



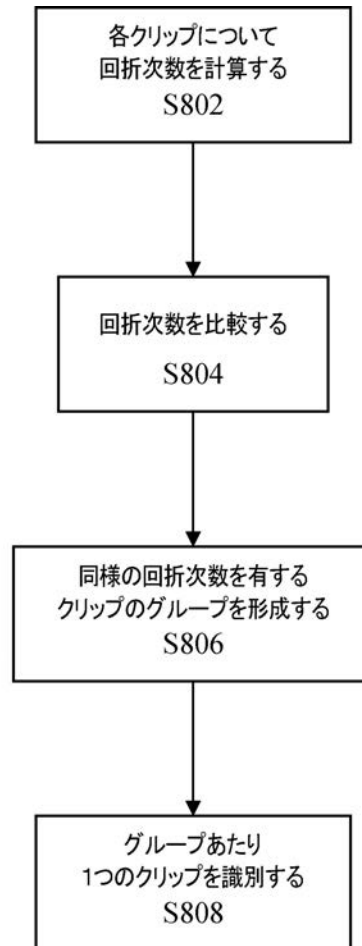
【図 6】



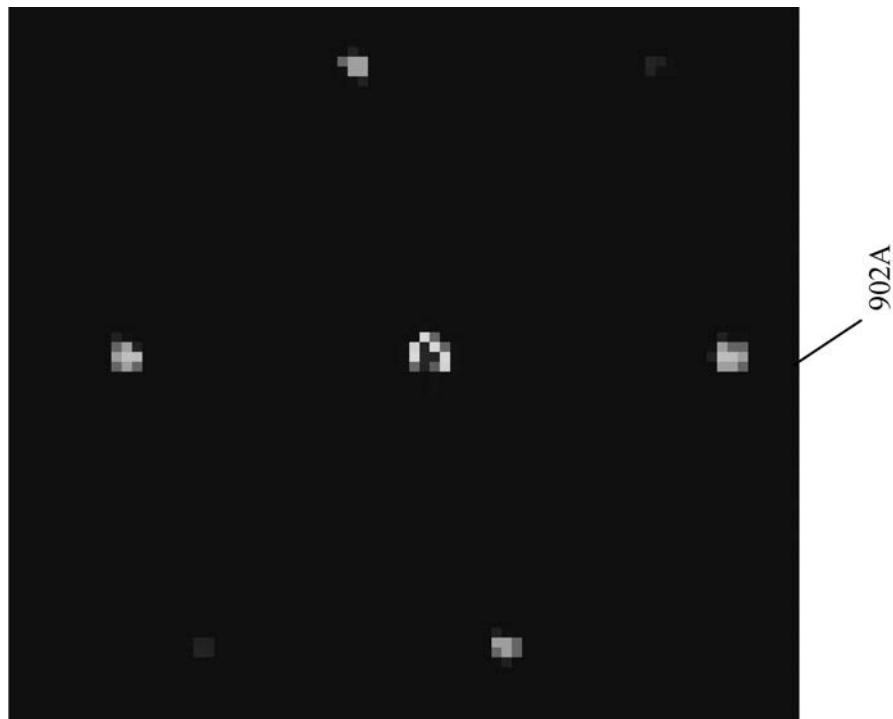
【図 7】



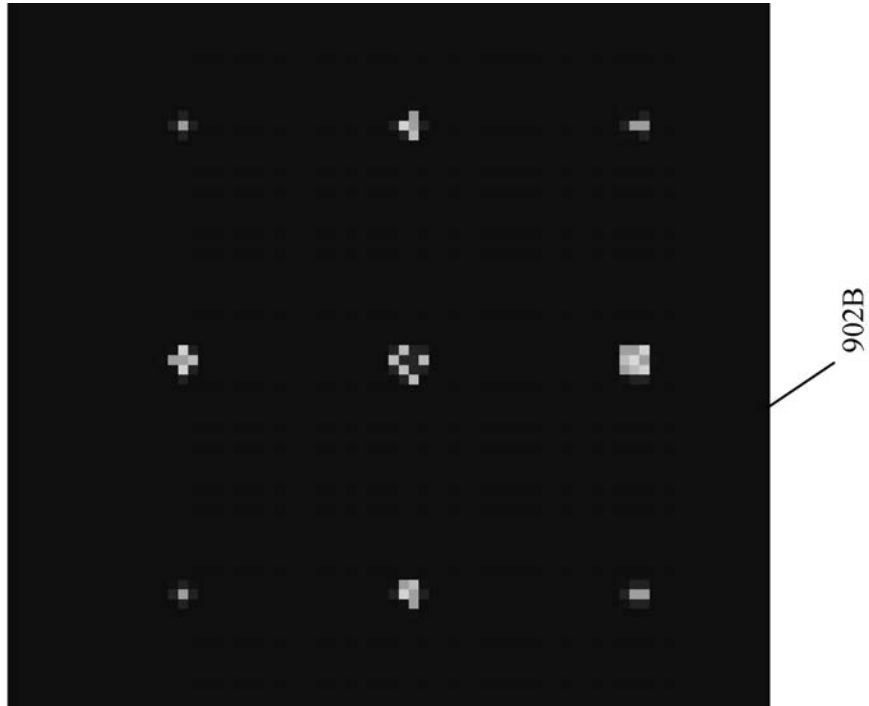
【図 8】



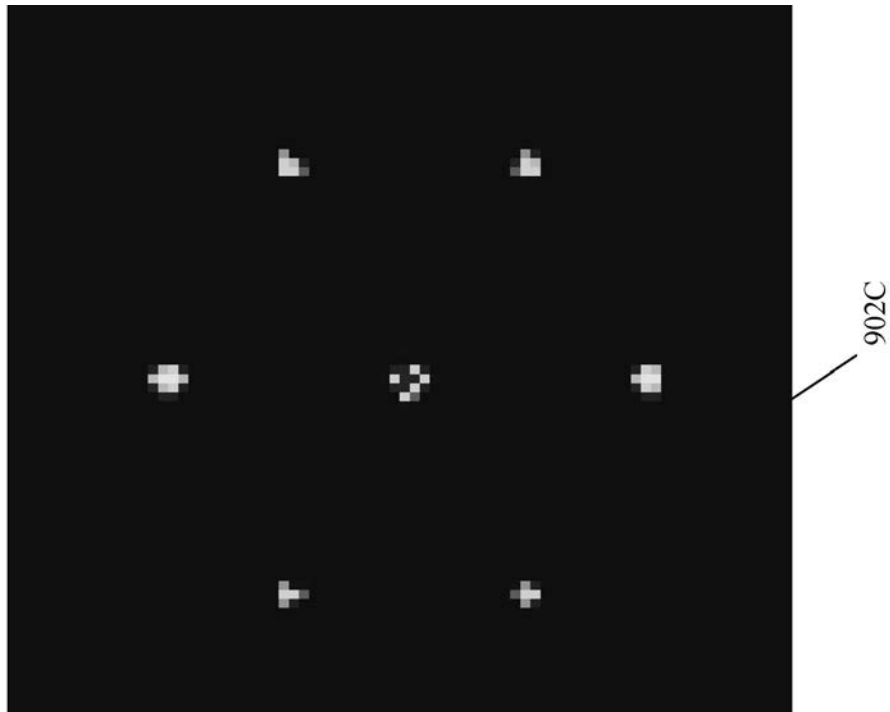
【図 9 A】



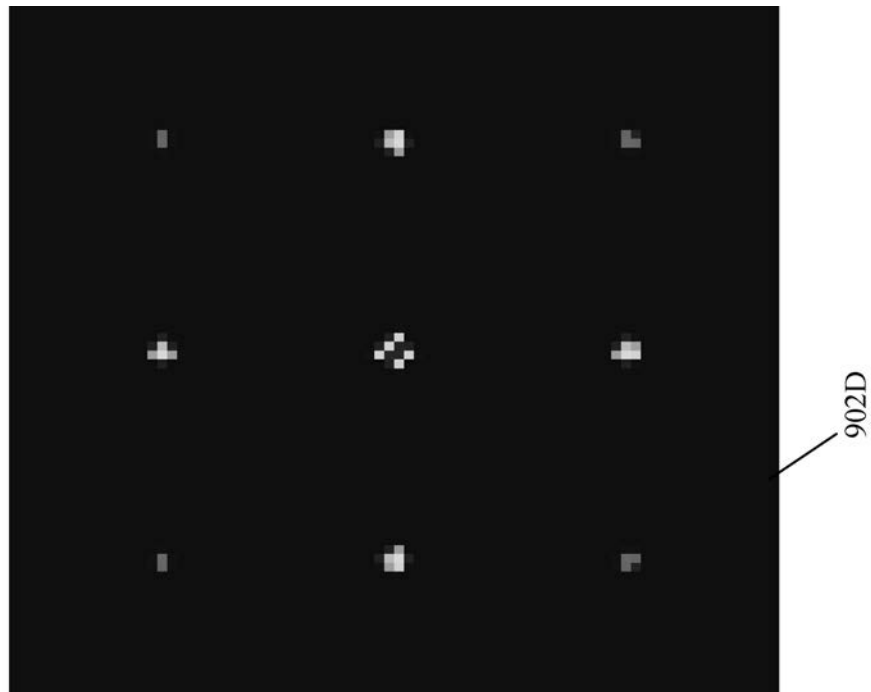
【図 9 B】



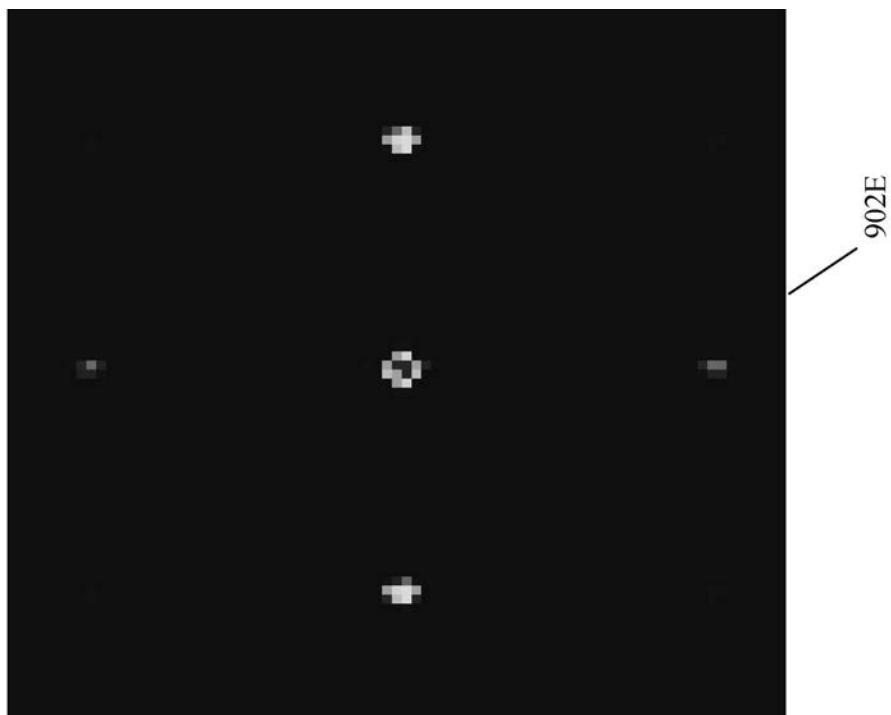
【図 9 C】



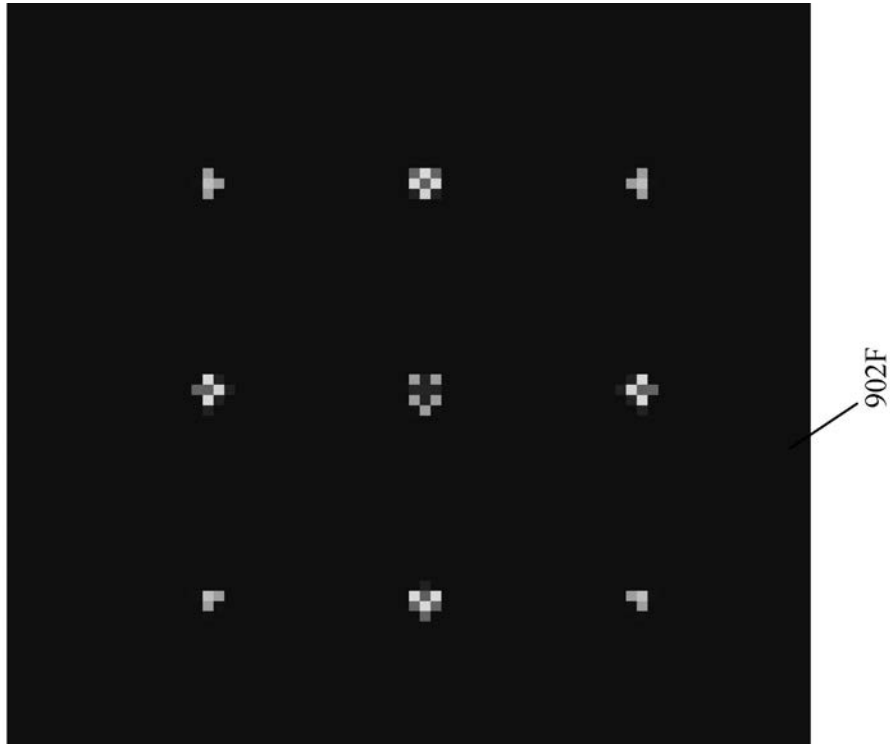
【図 9 D】



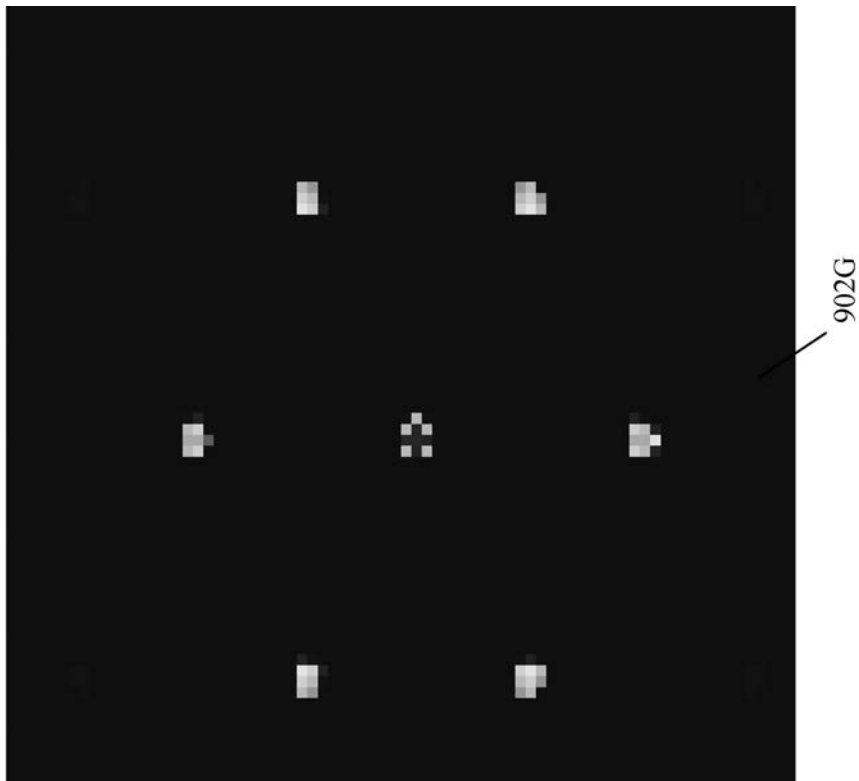
【図 9 E】



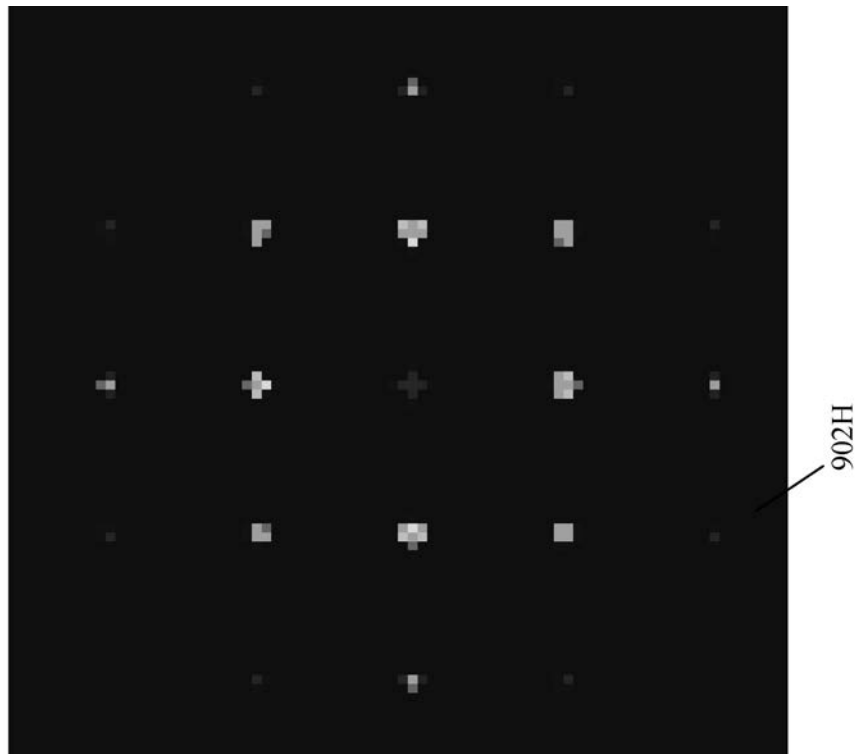
【図 9 F】



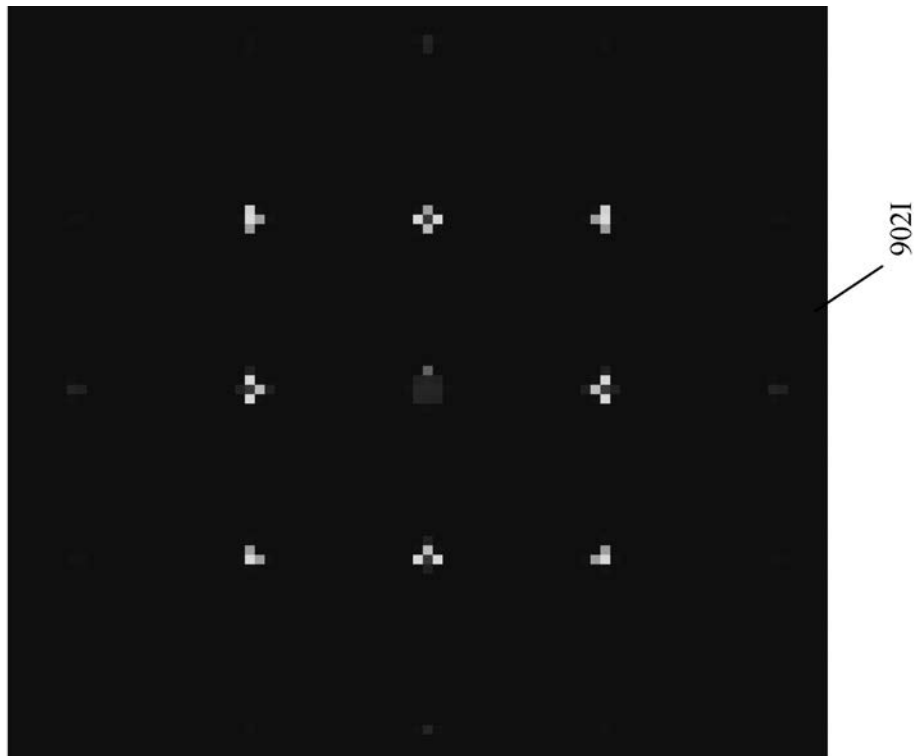
【図 9 G】



【図 9 H】



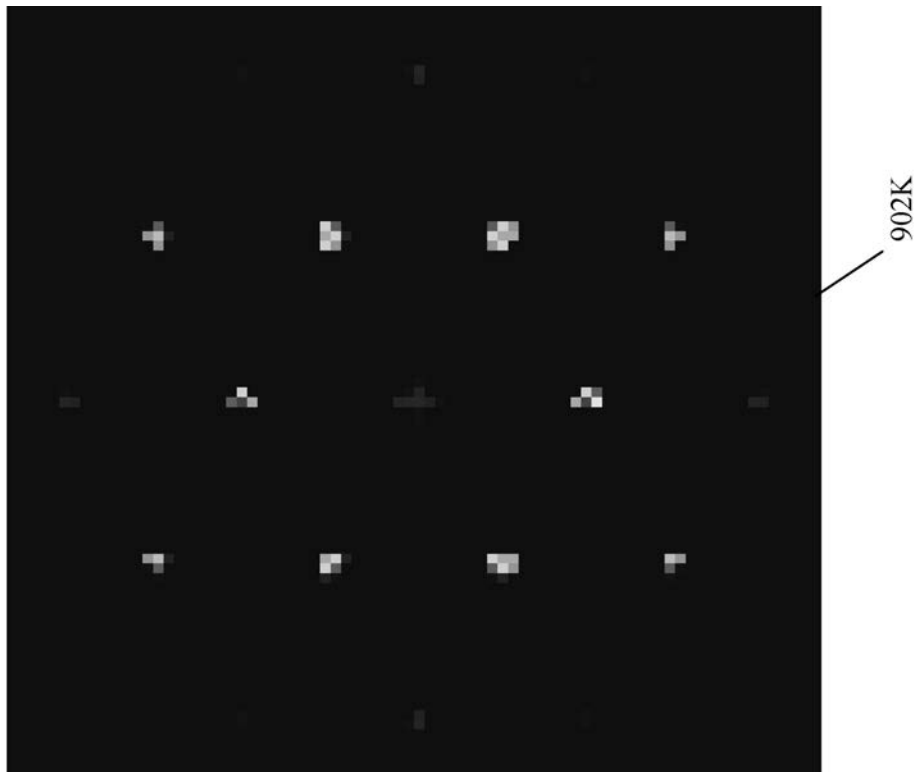
【図 9 I】



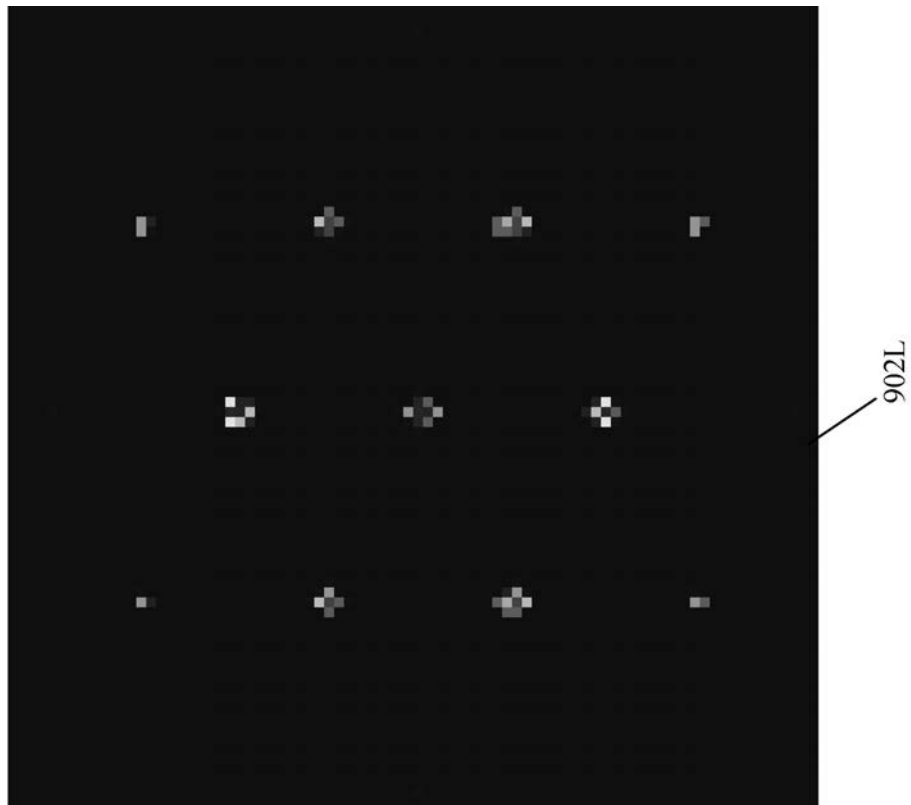
【図 9 J】



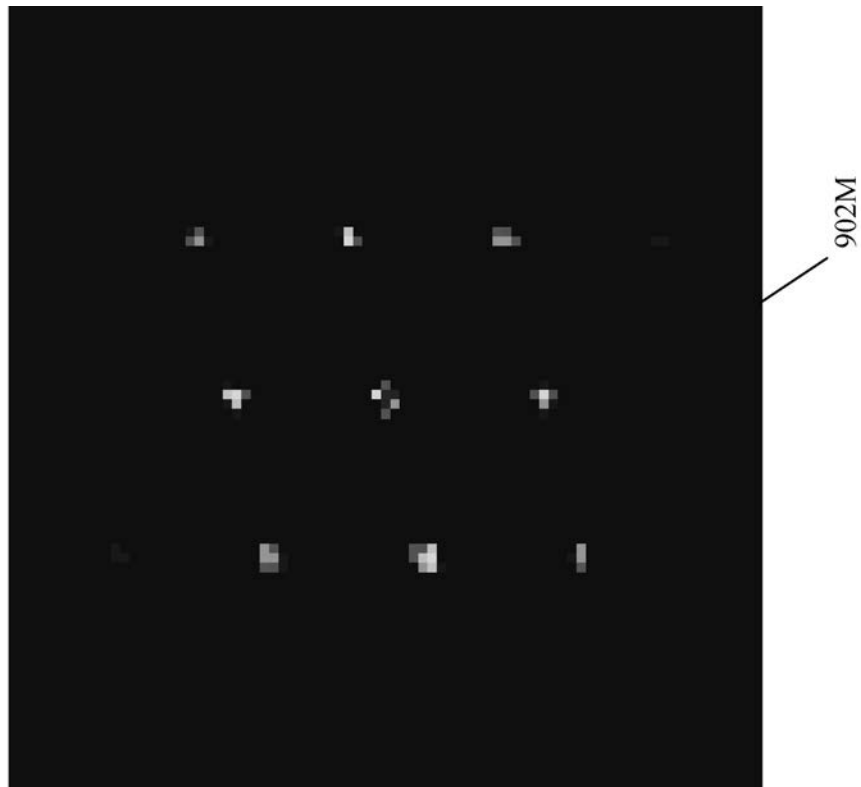
【図 9 K】



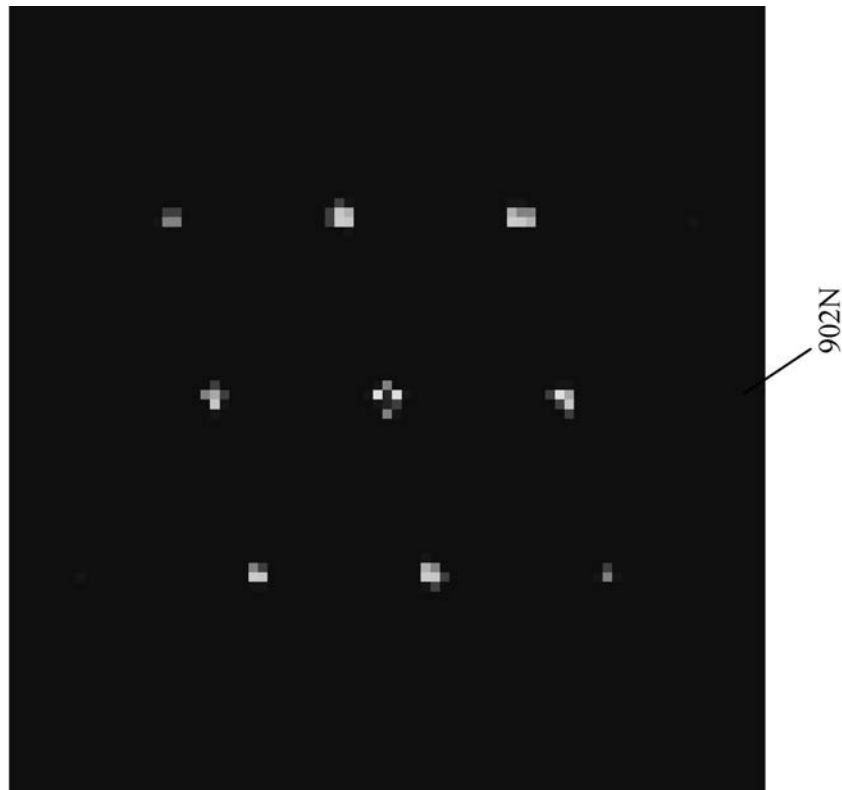
【図 9 L】



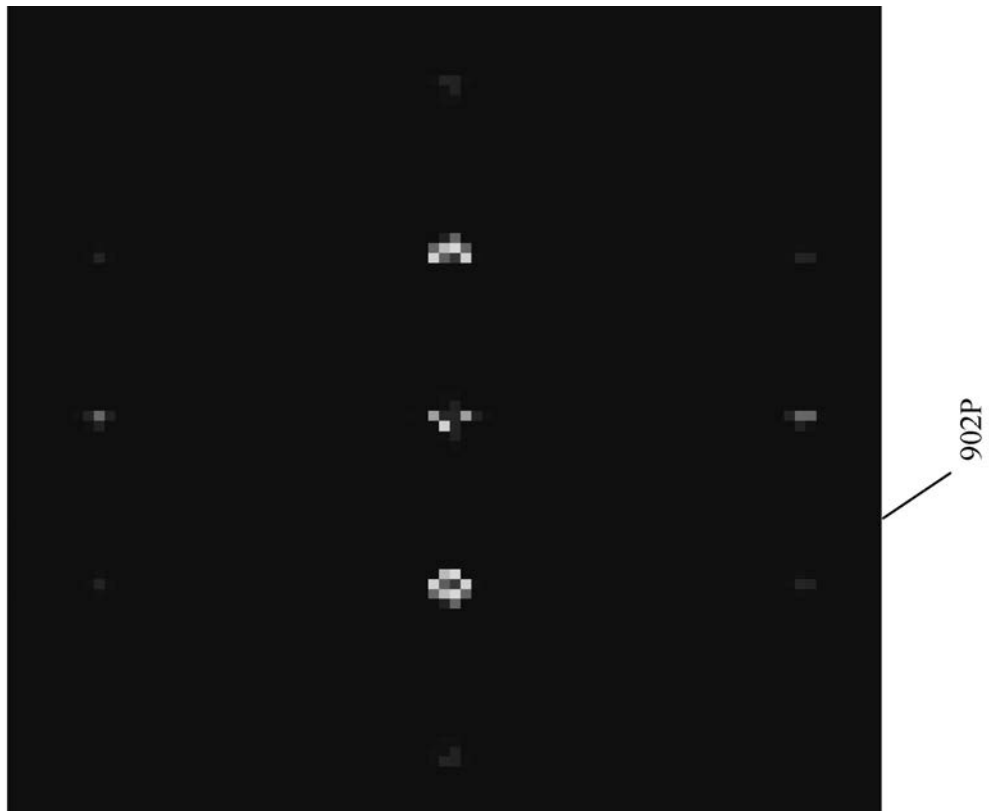
【図 9 M】



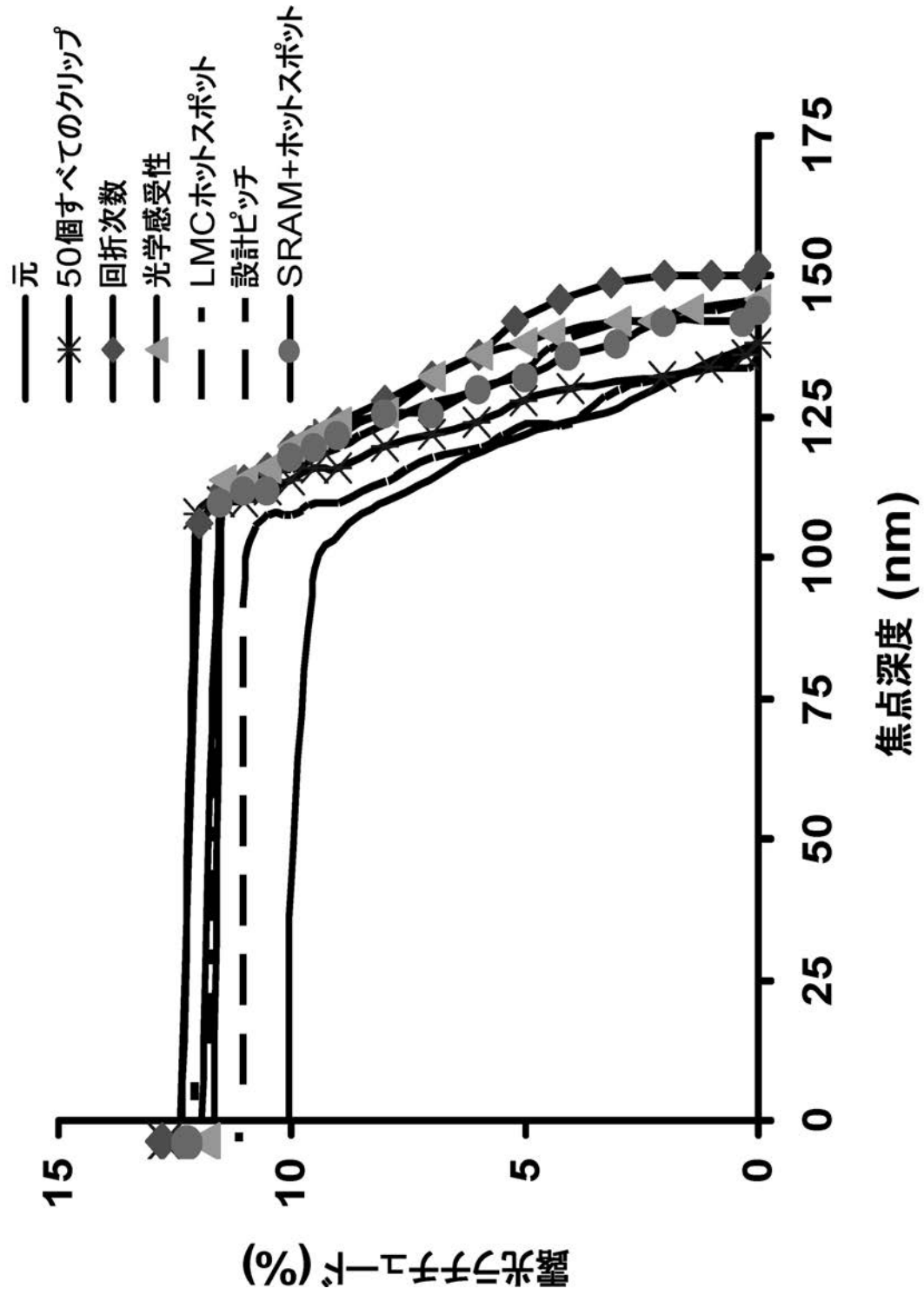
【図 9 N】



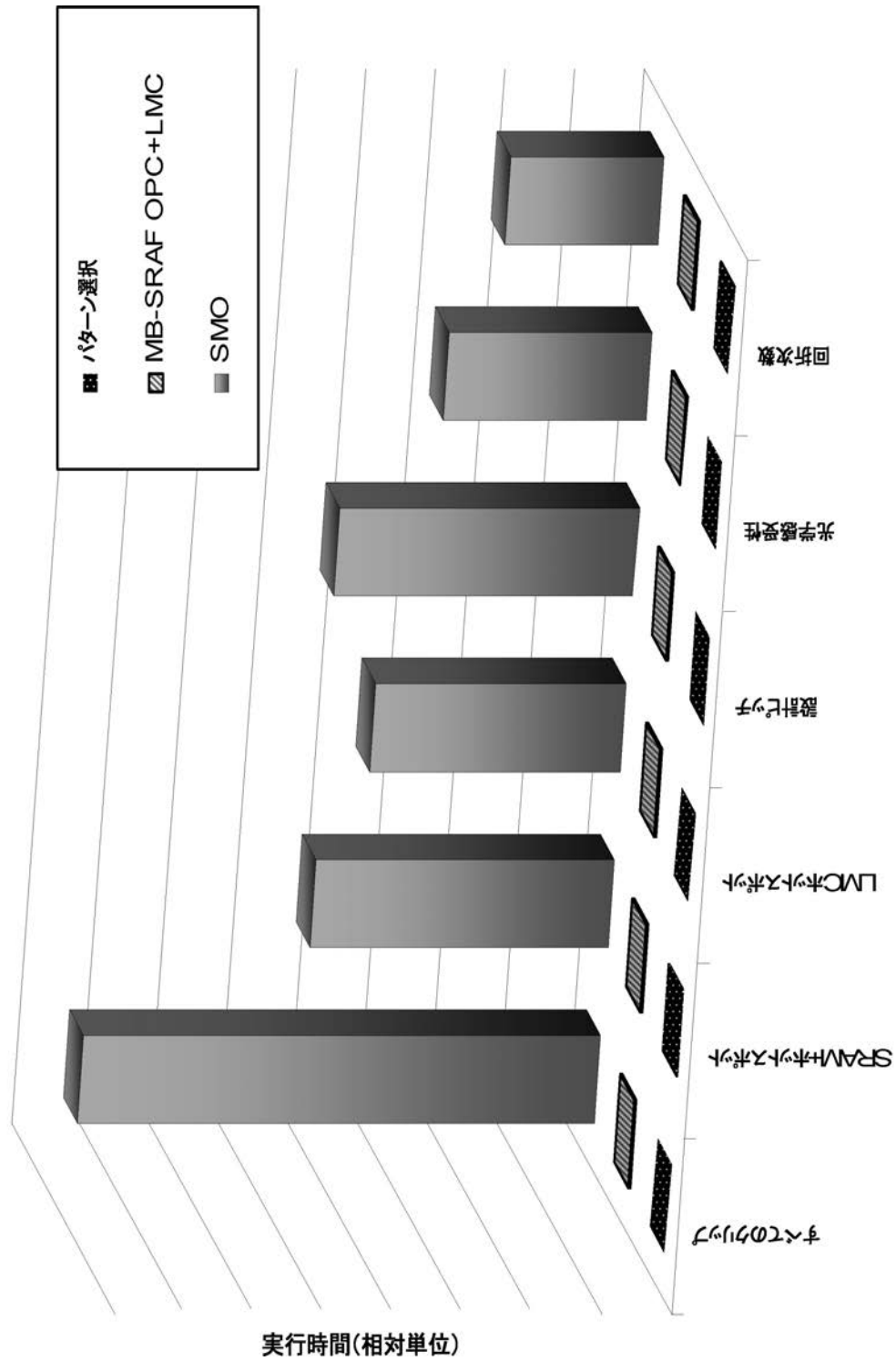
【図 9 P】



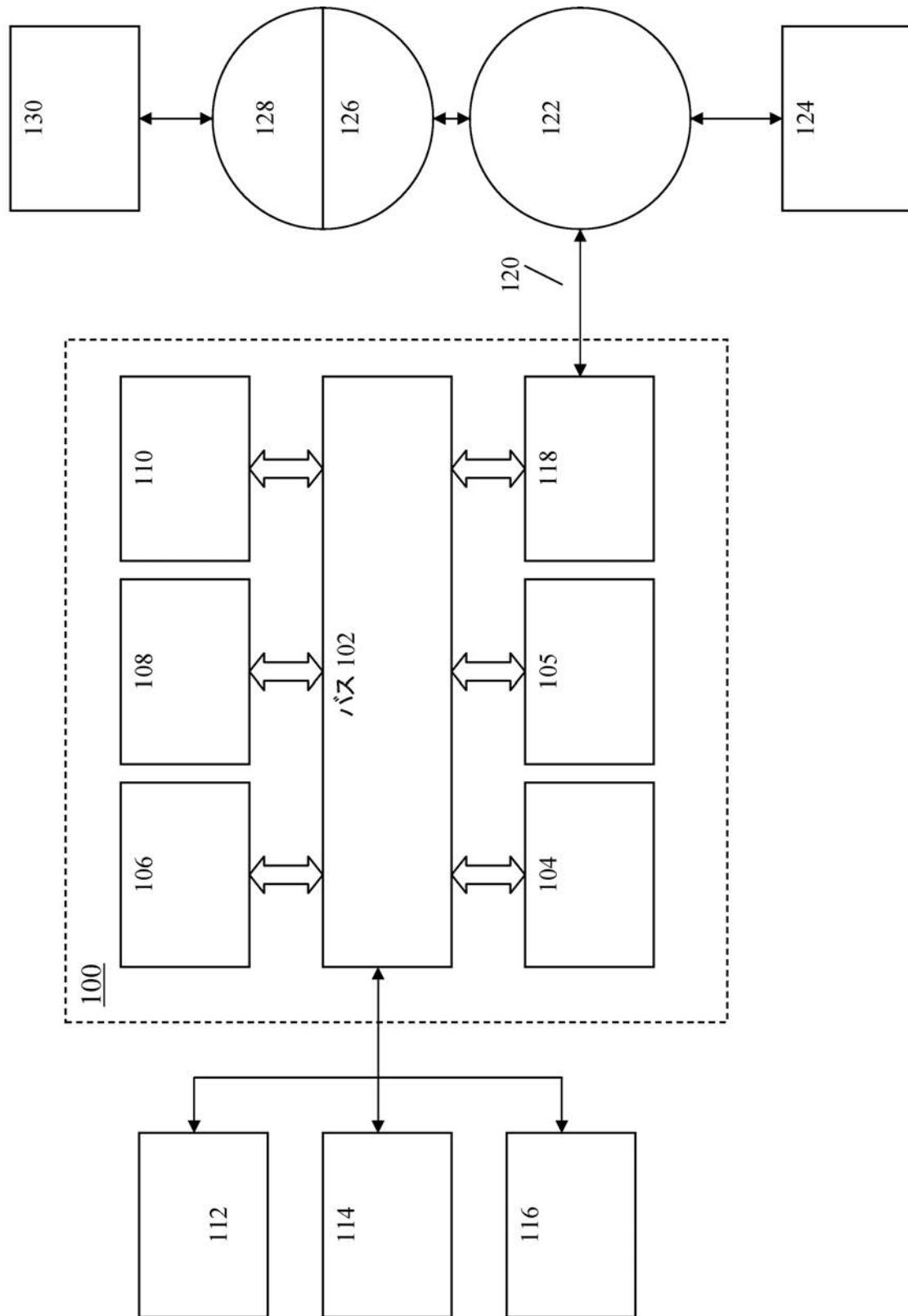
【図 10】



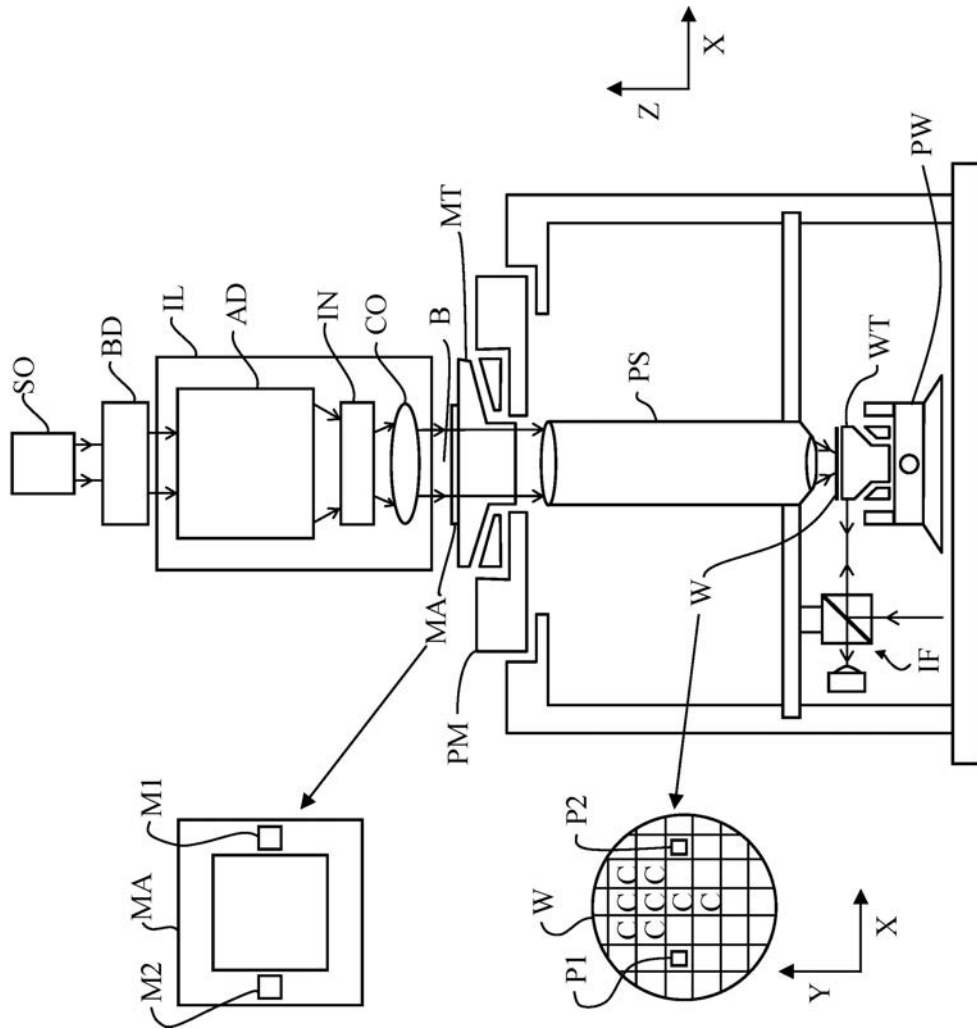
【図 11】



【図 12】



【図 13】



フロントページの続き

(56)参考文献 特開2004-312027(JP,A)
特開2002-261004(JP,A)
特開2007-158328(JP,A)
特開2003-178966(JP,A)
国際公開第2004/090952(WO,A1)
米国特許出願公開第2007/0050749(US,A1)
特開2011-100122(JP,A)

(58)調査した分野(Int.Cl., DB名)

G03F 1/00 - 1/86 、 7/20 - 7/24 、
9/00 - 9/02 、
H01L21/027、21/30