

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H03M 1/10 (2006.01)

H03M 1/12 (2006.01)



[12] 发明专利说明书

专利号 ZL 200410042087.5

[45] 授权公告日 2009 年 8 月 12 日

[11] 授权公告号 CN 100527630C

[22] 申请日 2004.4.30

[21] 申请号 200410042087.5

[73] 专利权人 瑞昱半导体股份有限公司

地址 台湾省新竹科学园区

[72] 发明人 蔡瑞原 王文祺 江嘉良 李朝政

[56] 参考文献

US5499027A 1996.3.12

US6563445B1 2003.5.13

US6369744B1 2002.4.9

审查员 高 可

[74] 专利代理机构 北京市柳沈律师事务所

代理人 王志森 黄小临

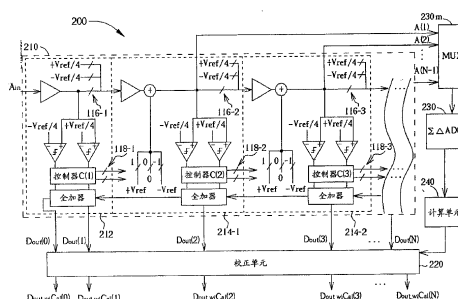
权利要求书 2 页 说明书 8 页 附图 4 页

[54] 发明名称

额外模数转换模块校正流水线式模数转换器的方法及装置

[57] 摘要

一种使用于一流水线式模拟数字转换器的误差校正方法，该流水线式模拟数字转换器包含有多个模拟数字转换单元，依序地串接以形成一流水线，该方法包含有：在一第一模式时，利用一额外的模拟数字转换模块量测所述模拟数字转换单元；依据在该量测步骤中该额外的模拟数字转换模块的数字输出值计算多组校正常数；以及在一第二模式时，依据所述校正常数校正所述模拟数字转换单元的输出讯号。



1. 一种使用在一流水线式模拟数字转换器的误差校正方法, 该流水线式模拟数字转换器包含有多个模拟数字转换单元, 依序地串接以形成一流水线, 该方法包含有:

在一第一模式时, 利用一额外的模拟数字转换模块量测所述模拟数字转换单元;

依据在该量测中该额外的模拟数字转换模块的数字输出值计算多组校正常数; 以及

在一第二模式时, 依据所述校正常数校正所述模拟数字转换单元的输出讯号,

其中, 该额外的模拟数字转换模块为一积分三角模拟数字转换器, 和

其中, 该计算校正常数包含有去除该模拟数字转换模块与该流水线之间的误差的运算操作,

其中, 该计算校正常数包含有对应于每一模拟数字转换单元, 补偿该流水线中较低等级的误差所造成的影响的运算操作。

2. 一种数字校正流水线式模拟数字转换器, 用来将一模拟输入讯号转换为一数字输出讯号, 该流水线式模拟数字转换器包含有:

多个模拟数字转换单元, 依序地串接以形成一流水线, 所述模拟数字转换单元具有多个数字输出端;

一额外的模拟数字转换模块, 耦接至该流水线, 用来在一第一模式时量测所述模拟数字转换单元;

一校正单元, 耦接至所述模拟数字转换单元及该额外的模拟数字转换模块, 用来在一第二模式时根据该量测的结果校正所述数字输出端上的讯号以产生该数字输出讯号;

一计算单元, 耦接于该额外的模拟数字转换模块, 用来依据该量测的结果产生多组校正常数,

其中, 该计算单元包含有执行去除该模拟数字转换模块与该流水线之间的误差的运算操作的装置, 和

其中, 该计算单元包含有对应于每一模拟数字转换单元, 执行补偿该流水线中较低等级的误差所造成的影响的运算操作的装置。

3. 如权利要求 2 所述的流水线式模拟数字转换器, 其中该额外的模拟数字转换模块为一积分三角模拟数字转换器。

4. 如权利要求 2 所述的流水线式模拟数字转换器, 还包含有一多任务器, 耦接于该流水线与该额外的模拟数字转换模块之间。

额外模数转换模块校正流水线式 模数转换器的方法及装置

技术领域

本发明涉及一种校正模拟数字转换器的方法及其装置，特别是涉及一种使用一额外模拟数字转换模块数字校正流水线式模拟数字转换器的方法及对应的流水线式模拟数字转换器架构。

背景技术

流水线式模拟数字转换器（pipeline ADC）是一种在高速、高分辨率的模拟数字转换应用中很常见的架构。在没有使用任何修正（trim）或校正（calibration，包括模拟及数字方式）技巧的情形下，流水线式模拟数字转换器的分辨率会由于诸如：制程所造成的电容不匹配、或运算放大器有限的增益值等因素的限制，而大约只能达到十至十二位的分辨率。若要达到更高位的分辨率，则必须使用额外的电路或技巧才能实现。

请参阅美国专利 US5,499,027 及 US6,369,744。在上述两篇专利中，披露了具备数字自我校正（digitally self-calibrating）功能及其相关电路的流水线式模拟数字转换器。根据上述专利，一模拟数字转换器包含有一流水线架构，该流水线架构包含有多级模拟数字转换单元，而所述模拟数字转换单元可包含有一个输入级（input stage）及多个随后级（subsequent stages）。为了对其中一特定级模拟数字转换单元进行校正以消除前述各个因素所造成的误差，该模拟数字转换器相对应于该特定级转换单元还包含有一校正单元，而该模拟数字转换器则利用较低等级的转换单元、该校正单元、以及一组对应于该特定级转换单元的校正常数来对该特定级转换单元进行校正。

此处该组校正常数是在校正设定模式（calibration setup mode）时，利用将该特定级转换单元的输入讯号设定为不同的固定值，再纪录较低等级的输出值并做适当的运算而得，藉由此一设计，由于该组校正常数是是与一般正常工作模式相同的状况下所测量出来的，因此能够精准地代表电路中所

存在的误差。

然而，由于上述自我校正方法是使用流水线架构中较低等级的模拟数字转换单元来对目前的转换单元进行校正，故较低等级的转换单元在进行校正之时需要具有特定程度以上的准确度，而欲达到此一条件，则代表流水线架构中的电路将更为耗电或者更占面积（因电容面积愈大，匹配度愈佳），或者代表电路将更为复杂或者花费更多时间以进行误差量测及校正。

发明内容

因此本发明的主要目的是提供一种使用额外模拟数字转换模块的数字自我校正流水线式模拟数字转换器及相关方法，以解决上述问题。

依据本发明的实施例，披露了一种使用在一流水线式模拟数字转换器的误差校正方法，该流水线式模拟数字转换器包含有多个模拟数字转换单元，依序地串接以形成一流水线，该方法包含有：在一第一模式时，利用一额外的模拟数字转换模块量测所述模拟数字转换单元；依据在该量测步骤中该额外的模拟数字转换模块的数字输出值计算多组校正常数；以及在一第二模式时，依据所述校正常数校正所述模拟数字转换单元的输出讯号。

依据本发明的实施例，还披露一种数字校正流水线式模拟数字转换器，用来将一模拟输入讯号转换为一数字输出讯号，该流水线式模拟数字转换器包含有：多个模拟数字转换单元，依序地串接以形成一流水线，所述模拟数字转换单元具有多个数字输出端；一额外的模拟数字转换模块，耦接至该流水线，用来在一第一模式时量测所述模拟数字转换单元；以及一校正单元，耦接至所述模拟数字转换单元及该额外的模拟数字转换模块，用来在一第二模式时根据该量测的结果校正所述数字输出端上的讯号以产生该数字输出讯号。

附图说明

图1为本发明一实施例的数字校正流水线式模拟数字转换器的方块示意图。

图2为图1中的随后级及所使用的模拟数字转换模块的一实施例的示意图。

图3为图2所使用的量测条件表。

图 4 为图 1 中的流水线架构及模拟数字转换模块的转移曲线示意图。

附图符号说明

200 数字校正流水线式模拟数字转换器
210 流水线
112 输入级
114-1, 114-2, 114-3, ..., 114-N 随后级
116-1, 116-2, 116-3, ... , 116-N, 118-1, 118-2, 118-3, ..., 118-N 切换开关
410, 420 转换曲线
220 校正单元
230 模拟数字转换模块
230m 多任务器
240 计算单元
Ain, D(0), D(1), ..., D(N), Dout(0), Dout(1), ..., Dout(N), Dout-wiCal(0), Dout-wiCal(1), ..., Dout-wiCal(N), Out 讯号

具体实施方式

请参阅图 1，图 1 中显示依据本发明一实施例的数字校正流水线式模拟数字转换器 (digitally calibrated ADC) 200 的示意图。流水线式模拟数字转换器 200 包含有一流水线架构 210，流水线架构 210 中包含有一输入级 212 以及多个随后级 214-1、214-2、...、214-N，依序串接 (cascade) 如图 1 所示；还包含有一校正单元 220，用来依据多组校正常数对流水线架构 210 的数字输出值进行校正。在本实施例接下来的说明中，流水线式模拟数字转换器 200 是以每级 1.5 位 (1.5bits/stage) 的架构为例，其电路组态及运作原理为本领域的技术人员所广泛悉知，故不于此赘述。本领域的技术人员应可理解，除了每级 1.5 位的应用外，本发明亦可配合每级 1 位 (1bit/stage) 或每级多位 (multi-bit/stage) 等其它流水线式模拟数字转换器的应用。

而流水线式模拟数字转换器 200 除了上述的组成组件之外，还包含有一额外的模拟数字转换模块 230，其是通过一多任务器 230m 选择性地耦接至所

述随后级中的一 214-I 的模拟输出端, 以对该随后级 214-I 进行校正 (calibration), 流水线式模拟数字转换器 200 还包含有一计算单元 240, 耦接于模拟数字转换模块 230 的数字输出端, 以对模拟数字转换模块 230 的数字输出值进行适当的运算以产生校正单元 220 所需的所述校正常数。请注意, 在本实施例中, 额外的模拟数字转换模块 230 是利用一积分三角模拟数字转换器 (sigma-delta ADC) 来实现, 其具有分辨率高及电路面积小等优点, 然而本领域的技术人员应可理解这不应被视为本发明的限制条件, 而其它类型可实现相同目的的模拟数字转换器, 均属于本发明所欲保护的范围内。

数字校正流水线式模拟数字转换器 200 的操作主要分为一误差测量模式 (calibration setup mode) 以及一正常工作模式 (run mode)。在误差测量模式时, 流水线式模拟数字转换器 200 会分别利用切换开关 116-I、118-I 将欲进行校正的随后级 214-I (I 可为 1 ~ N 其中之一) 的输入端连接至固定的输入值 (如图 1 中所示的 $+V_{ref}/4$ 或 $-V_{ref}/4$ 、以及由各级控制器所产生的 $C(I)$ 等)、利用多任务器 230m 将随后级 214-I 的模拟输出端耦接至模拟数字转换模块 230 的输入端、并依据此时模拟数字转换模块 230 的数字输出值 $\Sigma \Delta OUT$ 利用计算单元 240 计算出相对应于每一随后级 114-I 的校正常数。而在正常工作模式时, 流水线式模拟数字转换器 200 则会利用校正单元 220, 依据在误差测量模式中所得到的所述校正常数来校正此时流水线架构 210 所输出的数字输出值, 藉此降低或消除流水线式模拟数字转换器 200 中各种因素所导致的误差的影响。

上述在误差测量模式时进行校正的随后级 214-I 以及所使用的模拟数字转换模块 230 的一实施例可以图 2 中所示的简图来代表, 其中用来控制多个开关器的讯号 $\phi 1$ 及 $\phi 2$ 是交互地开闭, 其操作原理为本领域的技术人员所广泛熟知。接下来将利用图 2 依据本发明的一实施例说明在图 1 中所示的计算单元 240 的运作原理。首先, 假设在本例中流水线架构 210 包含有 14 级 (即输入级 1 级, 随后级 13 级), 而在随后级第四级之后的输出值因相对而言误差很小而可忽略其影响, 在此情形之下, 因较后级的输出值将无须经过校正, 故将讨论局限于前四级的校正系数的计算。

在计算出对应于第 I 级 214-I 的校正常数 $[CALA(I), CALB(I)]$ 的过程中, 第一步是依据图 3 中所示的量测条件设定, 包含模拟输入端 V_{IP} 、由数字

输入端的讯号所控制的固定偏压 V_{BIAS} 、以及依照上述设定所得的模拟输出端 V_{ON} ，可在模拟数字转换器 230 的数字输出端 $\Sigma \Delta OUT$ 分别读取出数值 $S1(I)$ 、 $S2(I)$ 、 $S3(I)$ 、 $S4(I)$ ，之后再求出 $ERA(I) = S1(I) - S2(I)$ 、 $ERB(I) = S3(I) - S4(I)$ 。上述的量测条件及各个参数的意义为本领域的技术人员所广泛悉知，故不在此重复说明。

接下来请参阅图 4，图 4 示出了同时显示流水线架构 210 中目前受测的随后级 214-I 的转移曲线 (transfer curve) 410 以及额外的模拟数字转换模块 230 的转移曲线 420。在转移曲线 410 中是以虚线代表不考虑任何误差的理想转移曲线，而以粗体线代表考虑了在随后级 214-I 当中如电容不匹配等误差因素后所得到的实际转移曲线。而在转移曲线 420 中则以细体线代表不考虑任何误差的理想转移曲线，而以粗体线代表考虑了模拟数字转换模块 230 与流水线架构 210 中的较低等级之间的增益误差 (gain error) 及偏移误差 (offset error) 后所得到的实际转移曲线。在图 4 中所示的转换曲线所代表的意义为本领域的技术人员所广泛悉知。

为了充份描述增益误差及偏移误差，以下的说明引入二参数 $K0$ 及 K ，并以以下式子代表转移曲线 420 中该实际转移曲线的转移方程式 (transfer function):

$$Dout = \frac{2^{(N-1)}}{(K0+2K)Vref} Vin + \frac{2^{(N-1)}K}{K0+2K} \quad (1)$$

其中 $Dout$ 为模拟数字转换模块 230 的数字输出值， Vin 为模拟数字转换模块的输入讯号，而 N 则为流水线架构 210 的级数，在本实施例中为 14 级。

如转移曲线 410 所示，为了描述随后级 114-I 中的误差因素，以下的说明引入一误差项 δ ，则对应于 $S1$ 及 $S2$ 的模拟数字转换模块 230 的输入讯号 Vin 如下：

$$Vin_{S1} = \frac{Vref}{2} + \frac{\delta Vref}{4}$$

$$Vin_{S2} = -\frac{Vref}{2} - \frac{3\delta Vref}{4}$$

而将上述两式代入式 (1) 中，则可得到：

$$Dout_{s1} = \frac{2^{(N-I)} 1}{K0+2K} + \frac{2^{(N-I)} K}{K0+2K} + \frac{2^{(N-I)} \delta}{K0+2K} \frac{1}{4}$$

$$Dout_{s2} = \frac{2^{(N-I)} -1}{K0+2K} + \frac{2^{(N-I)} K}{K0+2K} - \frac{2^{(N-I)} 3\delta}{K0+2K} \frac{1}{4}$$

而又由于 $ERA = Dout_{s1} - Dout_{s2}$, 则可得:

$$ERA = Dout_{s1} - Dout_{s2} = \frac{2^{(N-I)}}{K0+2K} + \frac{2^{(N-I)} \delta}{K0+2K} \quad (2)$$

为了利用计算单元 240 将校正常数 [CALA(I), CALB(I)] 求出, 则转移曲线 420 中所表示的误差 (K0、K) 需利用运算予以消除。在本实施例中先处理转移曲线 420 中所表示的误差。在理想状态下, 上述的参数 $K0 = 1$ 、 $K = 0$, 则式 (2) 中的 $ERA = 2^{(N-1-1)} + 2^{(N-1-1)} \delta$, 考虑前四级的情形则可得:

$$\begin{aligned} ERA(4) - 2^9 &= 2^9 \delta_4 \\ ERA(3) - 2^{10} &= 2^{10} \delta_3 \\ ERA(2) - 2^{11} &= 2^{11} \delta_2 \\ ERA(1) - 2^{12} &= 2^{12} \delta_1 \end{aligned} \quad (3)$$

其中 δ_1 、 δ_2 、 δ_3 、 δ_4 分别为流水线架构 210 中第一、二、三、四级的误差值。然而, 实际状态则是 K0 及 K 的影响无法忽略不计, 同样考虑前四级的情形则可得:

$$\begin{aligned}
ERA(4) &= \frac{2^{10}}{K0+2K} + \frac{2^{10}\delta_4}{K0+2K} \\
ERA(3) &= \frac{2^{11}}{K0+2K} + \frac{2^{11}\delta_3}{K0+2K} \\
ERA(2) &= \frac{2^{12}}{K0+2K} + \frac{2^{12}\delta_2}{K0+2K} \\
ERA(1) &= \frac{2^{13}}{K0+2K} + \frac{2^{13}\delta_1}{K0+2K}
\end{aligned} \tag{4}$$

由于先前的假设，在此可设定 $\delta_4 = 0$ 。则若想要利用计算单元 240 中的运算操作依据如式 (4) 所示的实际量测值求出不受误差影响、如式 (3) 所示的理想值，在本实施例中计算单元 240 即可计算以下公式：

$$\begin{aligned}
ERA_Cal(4) &= 0 \\
ERA_Cal(3) &= \text{Round}(ERA(3)/ERA(4)*512-1024) \\
ERA_Cal(2) &= \text{Round}(ERA(2)/ERA(4)*512-2048) \\
ERA_Cal(1) &= \text{Round}(ERA(1)/ERA(4)*512-4096)
\end{aligned}$$

其中 $ERA_Cal(I)$ ， $I = 1 \sim 4$ 代表去除如转移曲线 420 中所表示的误差后所得的中间常数，Round 则为四舍五入函数。而利用与上述推导过程相似的运算操作，亦可得：

$$\begin{aligned}
ERB_Cal(4) &= 0 \\
ERB_Cal(3) &= \text{Round}(ERB(3)/ERB(4)*512-1024) \\
ERB_Cal(2) &= \text{Round}(ERB(2)/ERB(4)*512-2048) \\
ERB_Cal(1) &= \text{Round}(ERB(1)/ERB(4)*512-4096)
\end{aligned}$$

在利用上述运算操作去除了模拟数字转换模块 230 与流水线架构 210 中的较低等级之间的增益误差及偏移误差等误差因素后，由于使用额外的模拟数字转换模块 230 所量测到的误差值并未考虑到流水线架构 210 中较低等级的误差所造成的影响，故在本实施例中可用以下的运算操作进行补偿：

$$\begin{aligned}
ERA_Cal_Add(4) &= ERA_Cal(4) \\
ERB_Cal_Add(4) &= ERB_Cal(4) \\
ERA_Cal_Add(3) &= ERA_Cal(3) - ERA_Cal(4) \\
ERB_Cal_Add(3) &= ERB_Cal(3) - ERB_Cal(4)
\end{aligned}$$

$$\text{ERA_Cal_Add}(2) = \text{ERA_Cal}(2) - \text{ERA_Cal}(3)$$

$$\text{ERB_Cal_Add}(2) = \text{ERB_Cal}(2) - \text{ERB_Cal}(3)$$

$$\text{ERA_Cal_Add}(1) = \text{ERA_Cal}(1) - \text{ERA_Cal}(2)$$

$$\text{ERB_Cal_Add}(1) = \text{ERB_Cal}(1) - \text{ERB_Cal}(2)$$

之后再用以下的转换公式即可求得校正常数 $[\text{CALA}(I), \text{CALB}(I)]$, $I=1 \sim 4$:

$$\text{CALA}(4) = \text{ERA_Cal_Add}(4)$$

$$\text{CALB}(4) = \text{ERB_Cal_Add}(4)$$

$$\text{CALA}(3) = \text{ERA}(3)_{\text{Cal_Add}} + \text{CALA}(4) + \text{CALB}(4)$$

$$\text{CALB}(3) = \text{ERB}(3)_{\text{Cal_Add}} + \text{CALA}(4) + \text{CALB}(4)$$

$$\text{CALA}(2) = \text{ERA}(2)_{\text{Cal_Add}} + \text{CALA}(3) + \text{CALB}(3)$$

$$\text{CALB}(2) = \text{ERB}(2)_{\text{Cal_Add}} + \text{CALA}(3) + \text{CALB}(3)$$

$$\text{CALA}(1) = \text{ERA}(1)_{\text{Cal_Add}} + \text{CALA}(2) + \text{CALB}(2)$$

$$\text{CALB}(1) = \text{ERB}(1)_{\text{Cal_Add}} + \text{CALA}(2) + \text{CALB}(2)$$

最后将说明于正常工作模式时校正单元 220 依据校正常数 $[\text{CALA}(I), \text{CALB}(I)]$ 对流水线架构 110 的输出值进行校正以得到校正后的数字输出值 $\text{Dout_wiCal}(0) \sim \text{Dout_wiCal}(N)$ 的操作原理。当运算单元 230 在误差测量模式中得到所需的校正常数 $[\text{CALA}(I), \text{CALB}(I)]$ 后, 校正单元 220 即可在正常工作模式中产生数字输出讯号 Dout_wiCal 的各位 $\text{Dout_wiCal}(I)$ 如下 ($I=1 \sim N$):

$$\text{若 } C(I) = -1, \text{ 则 } \text{Dout_wiCal}(I) = D(I) - \text{CALB}(I)$$

$$\text{若 } C(I) = 0, \text{ 则 } \text{Dout_wiCal}(I) = D(I)$$

$$\text{若 } C(I) = +1, \text{ 则 } \text{Dout_wiCal}(I) = D(I) + \text{CALA}(I)$$

请注意, 以上对计算单元 230 及校正单元 220 操作的叙述仅为本发明的一实施例, 本领域的技术人员应可理解, 其它任何不偏离本发明的精神及范围而能够达到相同目的的架构及方法, 均属于本发明所欲保护的标的。

以上所述仅为本发明的实施例, 凡依本发明的权利要求所做的均等变化与修饰, 皆应属本发明专利的涵盖范围。

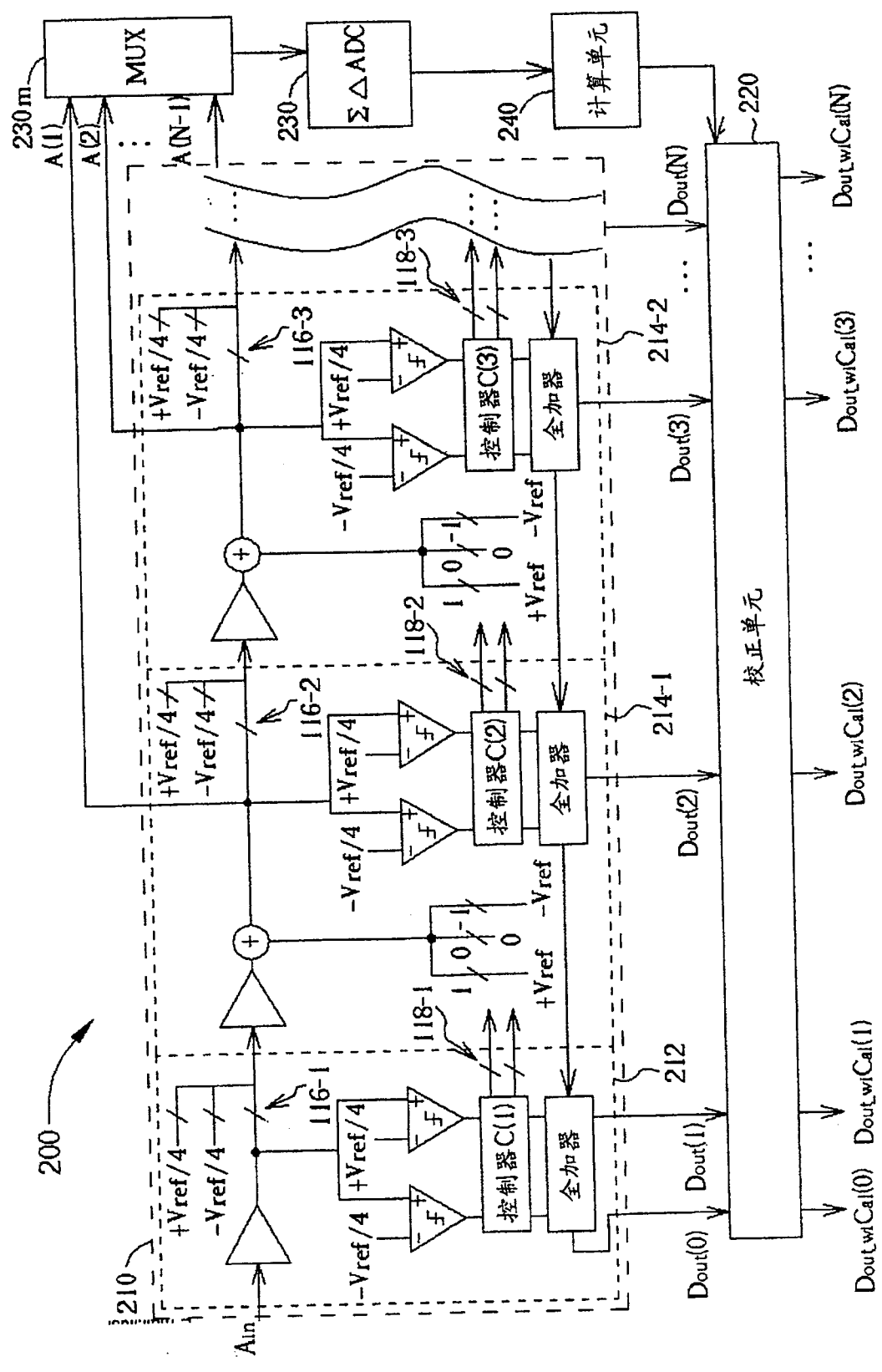


图 1

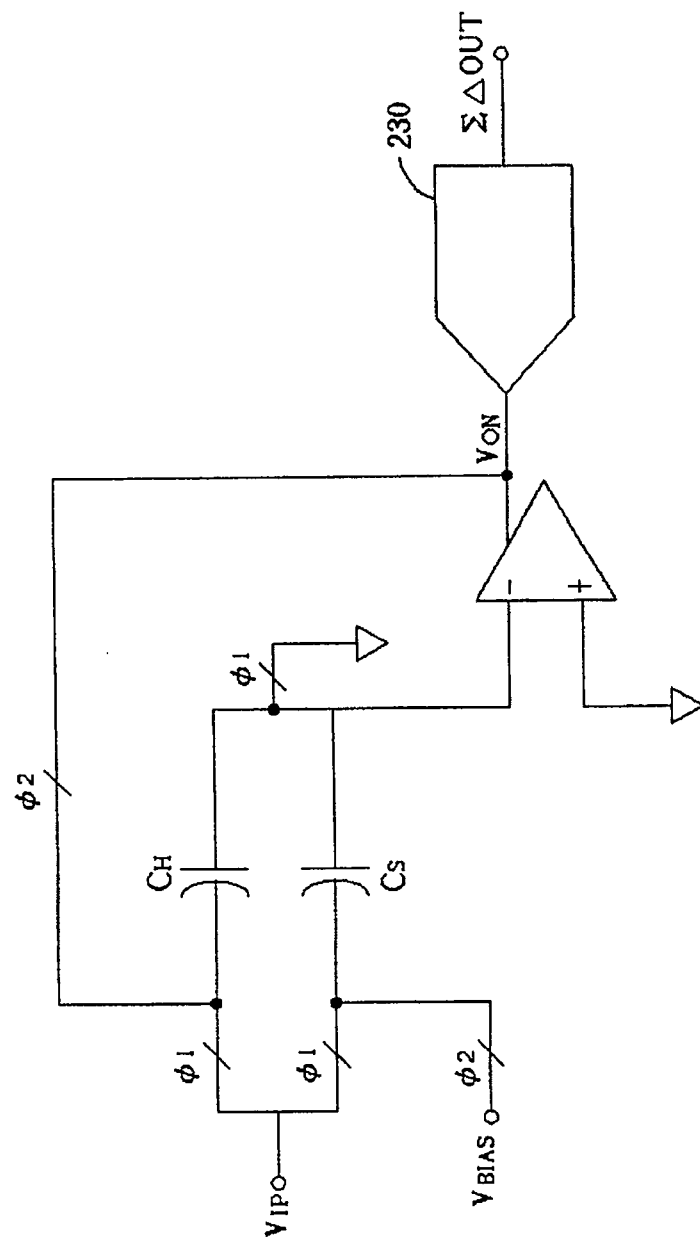


图 2

V_{IP}	V_{BIAS}	V_{ON}	$\Sigma \Delta OUT$
$+V_{ref}/4$	$-V_{ref}$	$2V_{in}-V_{ref}$	$S1[1]$
$+V_{ref}/4$	0	$2V_{in}$	$S2[1]$
$-V_{ref}/4$	0	$2V_{in}$	$S3[1]$
$-V_{ref}/4$	$+V_{ref}$	$2V_{in}+V_{ref}$	$S4[1]$

图 3

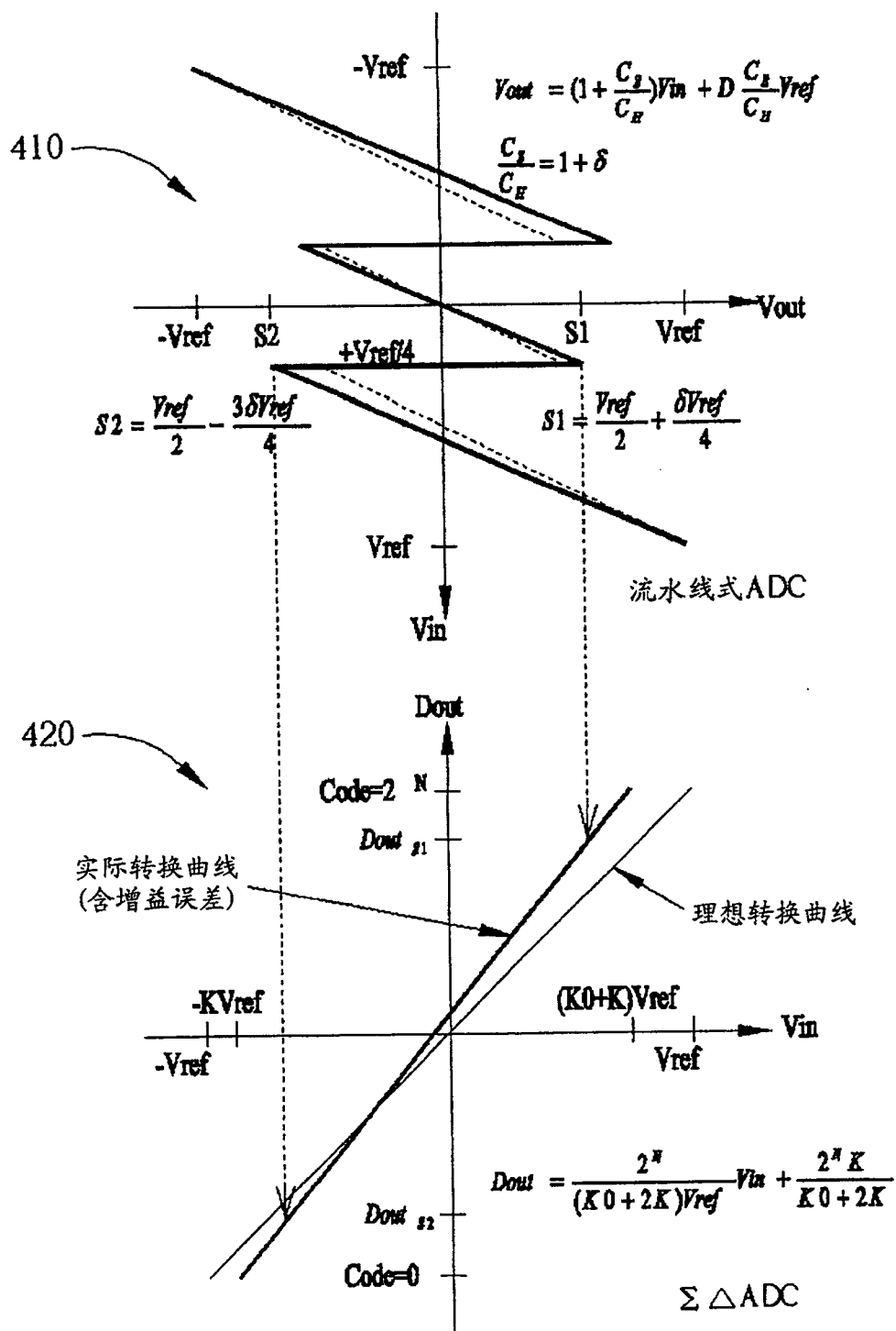


图 4