



(12) 发明专利申请

(10) 申请公布号 CN 104638962 A

(43) 申请公布日 2015. 05. 20

(21) 申请号 201410645874. 2

(22) 申请日 2014. 11. 12

(30) 优先权数据

1319953. 4 2013. 11. 12 GB

(71) 申请人 控制技术有限公司

地址 英国波厄斯郡

(72) 发明人 西蒙·大卫·哈特

安东尼·约翰·韦伯斯特

(74) 专利代理机构 北京集佳知识产权代理有限公司

公司 11227

代理人 陈炜 李德山

(51) Int. Cl.

H02M 7/49(2007. 01)

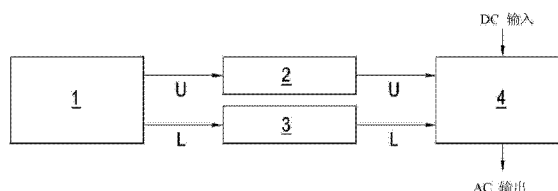
权利要求书2页 说明书7页 附图3页

(54) 发明名称

控制方法、控制逻辑系统以及多电平变换器系统

(57) 摘要

本发明公开了一种控制方法、控制逻辑系统以及多电平变换器系统,其中所述控制方法用于控制多电平变换器的至少四个开关元件。该控制方法包括:接收第一控制信号和第二控制信号,所述第一控制信号和所述第二控制信号用于控制设置有两个开关元件的双电平逆变器;处理所述第一控制信号和所述第二控制信号,以产生至少四个开关元件控制信号,所述至少四个开关元件控制信号用于控制所述多电平变换器的所述至少四个开关元件。



1. 一种控制方法,用于控制多电平变换器的至少四个开关元件,其特征在于,所述方法包括:

接收第一控制信号和第二控制信号,所述第一控制信号和所述第二控制信号用于控制设置有两个开关元件的双电平逆变器;

处理所述第一控制信号和所述第二控制信号,以产生至少四个开关元件控制信号,所述至少四个开关元件控制信号用于控制所述多电平变换器的所述至少四个开关元件。

2. 根据权利要求1所述的控制方法,其特征在于,还包括使用所产生的至少四个开关元件控制信号中的对应的开关元件控制信号来控制所述至少四个开关元件中的每个开关元件。

3. 根据权利要求1所述的控制方法,其特征在于,所产生的至少四个开关元件控制信号包括用于所述多电平变换器的每个开关元件的开关元件控制信号。

4. 根据权利要求1所述的控制方法,其特征在于,将根据所接收到的第一控制信号得到的控制信号用于产生所述开关元件控制信号。

5. 根据权利要求4所述的控制方法,其特征在于,所述得到的控制信号是接收到的所述第一控制信号和所述第二控制信号的组合,其中接收到的所述第二控制信号被反向。

6. 根据权利要求5所述的控制方法,其特征在于,接收到的所述第一控制信号和所述第二控制信号通过与AND逻辑门被组合。

7. 根据权利要求4至6中任一项所述的控制方法,其特征在于,当所述第二控制信号处于有效状态时,所述得到的控制信号中的多个脉冲用于确定所述至少四个开关元件中的在下一个开关周期将被激活的开关元件。

8. 根据权利要求7所述的控制方法,其特征在于,当所述得到的控制信号中的多个脉冲的数量至少为1时,所述至少四个开关元件中的第一组开关元件被激活;当所述得到的控制信号中的多个脉冲的数量为0时,所述至少四个开关元件中的第二组开关元件被激活。

9. 根据权利要求4至6中任一项所述的控制方法,其特征在于,所述得到的控制信号用于切换所述至少四个开关元件中的与最高电压和最低电压有关的开关元件。

10. 根据权利要求4至6中任一项所述的控制方法,其特征在于,接收到的所述第二控制信号用于切换所述至少四个开关元件中的处于所述多电平变换器的全部电压区域中的中间区域的开关元件。

11. 根据权利要求4至6中任一项所述的控制方法,其特征在于,还包括根据接收到的所述第一控制信号和所述第二控制信号得到路由信号,其中,所述路由信号用于通过将接收到的所述第二控制信号和所述得到的控制信号中的一个路由选择至所述多电平变换器的对应的开关元件而生成所述开关元件控制信号。

12. 根据权利要求11所述的控制方法,其特征在于,当接收到的所述第二控制信号为高时,所述路由信号被锁存;通过所述得到的控制信号的上升沿对所述路由信号进行重置,并且所述路由信号在所述第二控制信号的下降沿进行采样。

13. 根据权利要求11所述的控制方法,其特征在于,在所述至少四个开关元件中的主动切换的开关元件之间设置有死区时间,并且所述路由信号在对所述得到的控制信号进行路由选择时维持所述死区时间。

14. 根据权利要求 4 至 6 中任一项所述的控制方法,其特征在于,所述第一控制信号和所述第二控制信号由微处理器产生,并且通过对应的隔离电路和电平移位器从所述微处理器处被接收。

15. 根据权利要求 14 所述的控制方法,其特征在于,所述对应的隔离电路和电平移位器由对应的光电隔离器提供。

16. 一种控制逻辑系统,用于控制多电平变换器的至少四个开关元件,其特征在于,所述控制逻辑系统包括:

输入,被设置为接收第一控制信号和第二控制信号,所述第一控制信号和所述第二控制信号用于控制设置有两个开关元件的双电平逆变器;

逻辑处理器,被设置为处理接收到的所述第一控制信号和所述第二控制信号,以产生至少四个开关元件控制信号,所述至少四个开关元件控制信号用于控制所述多电平变换器的所述至少四个开关元件。

17. 一种多电平变换器系统,其特征在于,包括:

如权利要求 16 所述的控制逻辑系统;

多电平变换器,设置有至少四个开关元件,每个所述开关元件设置为通过所述控制逻辑系统产生的至少四个开关元件控制信号中的一个被切换。

控制方法、控制逻辑系统以及多电平变换器系统

技术领域

[0001] 本发明涉及产生多电平变换器控制信号。具体地,但不仅仅,涉及一种控制方法,用于为双电平逆变器转换控制信号,从而使得它们可以用于提供多电平变换器。因此,本发明涉及一种控制方法、控制逻辑系统以及多电平变换器系统。

背景技术

[0002] 在许多电气和机电系统中,逆变器是必需的。例如,在大功率电机驱动系统中,适用于驱动电机的、直流电源向交流电源的转换通常是需要的。在这类系统中,最好可提供尽可能接近正弦的交流信号,以便使电机的效率最大化。其中一种提高 DC-AC 转换处理质量的常用方法是使用多电平逆变器或变换器,该方法在直流电压范围内提供转换的步进,以便更加近似地仿真正弦信号。

[0003] 除了更加接近地类似于正弦波形,多电平变换器比双电平逆变器还提供了其他优点。例如,由于输出信号更类似正弦波形,谐波失真减少了。此外,由于使用了较小的电压水平,看到电压的变化较小,也就意味着电机驱动系统中电机轴承上的压力减小。另外,箝位二极管将通过关闭-状态的开关装置的电压限制至一个电容器电压水平(直流母线电压的一半)。这样减少了电压,故中等的额定半导体器件可以被用于高电压高电平应用。

[0004] 虽然使用多电平变换器有许多优点,但也存在一些缺点。特别地,由于多电平变换器中需要的开关元件的数量增加,该变换器电路较大并且价格较高。例如,多电平变换器的控制,每相需要很多微处理器引脚。一些方法是每个半导体开关使用单独的驱动信号,其它的使用一对驱动信号和附加信号来控制开关选择。然而,不管在哪一种设置中,单独的驱动信号通常需要电平移动和隔离。实际上,做出(尤其为高阶多电平变换器)所需要的电路是不实际的。

发明内容

[0005] 为解决上述问题,本发明提供一种控制方法、控制逻辑系统以及多电平变换器系统。

[0006] 根据本发明的一方面,本发明提供了一种控制方法,用于控制多电平变换器的至少四个开关元件。所述方法包括接收第一控制信号和第二控制信号,第一控制信号和第二控制信号用于控制设置有两个开关元件的双电平逆变器;处理所述第一控制信号和所述第二控制信号,以产生至少四个开关元件控制信号,用于控制所述多电平变换器的开关元件。

[0007] 上述控制方法进一步还包括使用所产生的至少四个开关元件控制信号中的对应的开关元件控制信号来控制所述至少四个开关元件中的每一个。所产生的至少四个开关元件控制信号可包括用于所述多电平变换器的每个开关元件的开关元件控制信号。

[0008] 根据上述接收到的第一控制信号得到的控制信号用于产生所述开关元件控制信号。所述得到的控制信号可确定在下一个开关周期将被激活的开关元件。所述得到的控制信号可以是接收到的所述第一控制信号和所述第二控制信号的组合。接收到的所述第二控

制信号可被反相。接收到的所述第一控制信号和所述第二控制信号可通过与 AND 逻辑门被组合。当所述第二控制信号处于有效状态时,所述得到的控制信号中的多个脉冲可用于确定在下一个开关周期将被激活的开关元件。当所述得到的控制信号中的多个脉冲的数量至少为 1 时,第一组开关元件可被激活。当所述得到的控制信号中的多个脉冲的数量为 0 时,第二组开关元件可被激活。所述得到的控制信号可用于切换与最高电压和最低电压有关的开关元件。接收到的所述第二控制信号可用于切换处于所述多电平变换器的全部电压区域中的中间区域的开关元件。

[0009] 上述控制方法进一步包括根据接收到的所述第一控制信号和所述第二控制信号得到路由信号。所述路由信号可用于通过将接收到的所述第二控制信号和所述得到的控制信号中的一个路由选择至所述多电平变换器的对应的开关元件而产生所述开关元件控制信号。当接收到的所述第二控制信号很高时,所述路由信号可以被锁存。通过所述得到的控制信号的上升沿,所述路由信号可被重置,并且所述路由信号可在所述第二控制信号的下降沿进行采样。

[0010] 在主动切换的开关元件之间可设置死区时间。所述路由信号可在对所述得到的控制信号进行路由选择时维持所述死区时间。

[0011] 上述第一控制信号和所述第二控制信号可由微处理器产生,并且通过对应的隔离电路和电平移位器从所述微处理器被接收。所述对应的隔离电路和电平移位器可由对应的光电隔离器提供。

[0012] 根据本发明的第二方面,本发明提供了一种控制逻辑系统,用于控制多电平变换器的至少四个开关元件。所述控制逻辑系统包括:输入,被设置为接收第一控制信号和第二控制信号,第一控制信号和第二控制信号用于控制设置有两个开关元件的双电平逆变器。所述控制逻辑系统还包括逻辑处理器,被设置为处理接收到的所述第一控制信号和所述第二控制信号,以产生至少四个开关元件控制信号,用于控制所述多电平变换器的所述至少四个开关元件。

[0013] 根据本发明的第三方面,本发明提供了一种多电平变换器系统,包括如上所述的控制逻辑系统。另外,所述多电平变换器系统还包括多电平变换器,设置有四个或更多个开关元件,每个所述开关元件设置为通过所述控制逻辑系统产生的至少四个开关元件控制信号中的一个被切换。

[0014] 进一步,本发明还提供一种计算机可读介质,包括计算机可读、可操作的代码,以便在使用中指示计算机执行如上所述的任一方法。

[0015] 多电平变换器的门控制所需的处理器引脚可能被减少。

[0016] 上述微处理器可为每相提供两个扩充门输出。若下门线为有效的,可避免上门线选通绝缘栅双极晶体管(IGBT)。当所述下门线为有效的,所述上门线可以被切换以提供控制选择脉冲,作为下一个开关周期的半导体开关选择。

[0017] 上述半导体开关选择控制可以与两个半导体开关门信号相组合,以减少所需要的处理器引脚的数量。所述门信号可以为每相。这样可以减少所需的电平移动和隔离硬件的量。因此,与其相关的延迟、批次或温度容限也可能被减少。

[0018] 当下信号线为有效的,发送至上信号线上的多个控制脉冲可控制在下一个脉宽调制周期将被切换的“级别对(level Pair)”(S1 和 S3 或 S4 和 S2)。

[0019] 上述来自微处理器的上信号可以切换最高开关单元 S1 或最低开关单元 S4, 也就是外部的开关。反相的功能可由软件提供。

[0020] 上述来自微处理器的下信号可以切换开关单元 S2 或 S3, 所述内部的, 0V 的开关。这样可为控制脉冲的发送提供时间, 并提供正确的开关来切换死区时间。当在负极部分时, 在 S2 和 S4 之间可能需要死区时间。当在正极部分时, 在 S1 和 S3 之间可能需要死区时间。

[0021] 电压部分的变化可通过低电压 (0V 高的工作) 开关周期, 其对应于长下门信号, 该信号允许所述上信号发出所述“级别对”控制脉冲的时间。

[0022] 开关单元 S3 在负极部分可保持接通, 并且开关单元 S2 在正极部分可保持接通。

[0023] 上述开关循环周期可在所述下接通期间的中间开始, 以便可以做出对“级别对”的选择, 并且控制脉冲在开关单元 S1 或 S4 (也就是外部的开关) 的下一个激活之前发送出去。

[0024] 上述门控制硬件可以通过使能缓存器与快速过流保护线路直接连接。

[0025] 可能会有脉冲下降 / 扩大, 因为下门信号和上门信号每个周期都需要改变两次状态, 以处理“级别对”的任何变化。

附图说明

[0026] 通过以下对附图的描述, 本发明实施方式的特征和优点将变得更加容易理解, 其中:

[0027] 图 1 示出了多电平变换器及其外部控制组件;

[0028] 图 2 为如图 1 所示的多电平变换器的电路示意图;

[0029] 图 3 为示出输入控制信号和输出晶体管控制信号的示意图;

[0030] 图 4 为示出了用于确定附加控制信号和控制线的逻辑示意图;

[0031] 图 5 为示出了如何从输入控制信号、附加控制信号和控制线中得到晶体管控制信号的逻辑示意图。

[0032] 在整个说明书和附图中, 相同的附图标记标示相同的部件。

具体实施方式

[0033] 图 1 示出了多电平变换器 4 及其外部控制部件 1, 2 和 3。多电平变换器 4 接收直流输入并根据由相关微处理器 1 产生的两个晶体管门控制信号 U 和 L 将该直流输入转换成交流输出。当与单电平逆变器相比, 通过使用多电平, 该多电平变换器可提供更加近似正弦的交流输出。该门控制信号 U, L 在三相中的每相都经过各自的转换电路 2, 3。该转换电路包括电平位移器, 以便根据被信号控制的对应发射极而进行电平移动, 另外隔离电路用于隔离来自微处理器的每个晶体管。在隔离和电平移动中都使用了光电隔离器。

[0034] 图 2 为如图 1 所示的多电平变换器 4 的电路示意图。为简单起见, 图 2 中将以三电平变换器为例进行描述。当然, 也可以使用多于三电平的变换器。

[0035] 如图 2 所示, 由直流电源 V_{dc} 提供输入。在 0V 引脚 10 和输出引脚 11 之间提供输出。第一晶体管 S1 和第二晶体管 S2 串联在直流电源 V_{dc} 的正极端子和输出引脚 11 之间, 第三晶体管 S3 和第四晶体管 S4 串联在输出引脚 11 和 0V 引脚 10 之间。二极管 D1 和 D1' 并联在第二晶体管和第三晶体管之间, 并且其之间设置有接地线。进一步地, 设置有滤波电

容器 C1 和 C2, 每个都设置有一个连接至直流电压 V_{dc} 的对应端的端子和另一个接地的端子。在图 2 中, 为了便于说明, 只示出了三相系统的单独相。应当理解的是, 其他相采用等效电路。

[0036] 通过控制四个晶体管 S1, S2, S3, S4 的开关以便改变来自直流输入电压的输出电压, 多电平变换器 4 的输出提供交流输出。如图 1 所示, 多电平变换器 4 收到两个门控制信号 U, L, 并且采用逻辑将这两个控制信号转换为四个控制信号, 其中每一个控制信号用于上述四个晶体管 S1, S2, S3, S4。

[0037] 下面将根据图 3 描述该控制过程, 图 3 和图 4, 5 一起示出了得到晶体管控制信号 S1', S2', S3', S4' 的开关示意图, 图 4 和图 5 示出了用于从输入门控制信号 U, L 中得到晶体管控制信号 S1', S2', S3', S4' 的逻辑。

[0038] 首先, 如图 4 所示, 从输入门控制信号 U, L 得到了附加门控制信号 U1 和控制线 C。该两个门控制信号为上门控制信号 U 和下门控制信号 L, 用于操作标准的、设置有两个晶体管的双电平逆变器。因此, 该第一输入门控制信号 U 用于操作这种设置中的上晶体管, 然而该第二输入门控制信号 L 用于操作下晶体管。

[0039] 将门控制信号 U 和门控制信号 L 的反相通过与逻辑门 12 得到第一附加控制信号 U1, 其中 L 通过非门 13 被反相。为了得到控制线 C, 首先通过与门 14 将输入门控制信号组合, 其输出被输入至触发器锁存 15 的‘设置’输入。附加门控制信号 U1 被输入至四个半导体开关中的其中一个, 并且将在图 5 中的电路进行描述, 该部分将稍后在本文中描述。通过使用上升沿检测器 16, 该重置只有在 U1 的上升沿被触发, 然后触发器锁存被重置。触发器锁存 15 的输出被输入到采样缓存器 17 的输入数据中, 通过下降沿检测器 18 的门控制信号 L 被输入至采样缓存器 17 的采样输入中, 其触发将数据样本输入逻辑电平。然后, 采样缓存器的输出为控制线 C, 如图 3 中所示。

[0040] 实际上, 在如图 4 所示的逻辑示意图中, 每当第二门控制信号 L 为有效时, 附加控制信号 (或实际的上门信号) U1 被迫低, 以避免当编码的控制信号脉冲也被发送至门控制信号 U 上时而产生的不熄弧。当第二门控制信号 L 很高时, 控制信号脉冲被锁存, 并且通过附加门控制信号 U1 的上升沿被重置。控制线 C 在第二门控制信号的下降沿进行采样, 从而门信号 U1 和 L 在控制线 C 上通过控制脉冲的新的路由可在下一个实际上门脉冲 U1 之前生效。这样产生了“级别对”控制线 C, 该控制线 C 通过采样缓存器输出。只有一个信号提供给三电平系统, 由于系统只在两对开关 S1, S3 和 S4, S2 的控制之间选择。对于设置有五 (以及更多) 电平的多电平变换器, 控制脉冲的数量被计数, 将在下文中详述。

[0041] 在三电平变换器的实施例中, 只有一个在控制线 C 上的控制脉冲是需要的, 若存在控制脉冲, 更多的正极开关被使用, 并且若不存在, 多数的负极开关被使用。当使用设置有五电平或更多电平的系统, 将提供一系列脉冲以指示被门控制信号 U1 和 L 主动控制的开关对。这些控制信号仍将通过如图 4 中所示的触发器锁存 15。在图 4 中, 简单的采样缓存器被门控制信号 L 的下降沿控制。对于五电平或更多电平, 提供有与解码器并联的串口, 其计数通过来自上升沿检测器的信号被重置, 并且采样缓存器 17 包括多个输入和多个输出。

[0042] 一旦通过图 4 中的逻辑电路得到附加门控制信号 U1 和控制线 C, 然后可继续得到如图 5 中所示的晶体管控制信号 S1', S2', S3', S4', 将在下文中详述。

[0043] 在与门 19, 通过将附加门控制信号 U1 和控制线 C 组合得到 S1'。在与门 20, 通过

将输入门控制信号 L 与控制线 C 的反相（其为通过非门 21 得到）组合得到 S2'，在另一个或门 22，将与门 20 的输出与附加控制线 C 组合。在与门 23，通过将附加控制信号 C 与控制信号 L 组合，然后将与门 23 的输出与控制线 C 的反相一起通过或门 24，其已经通过非门 21。在与门 25，通过将附加控制信号 U1 与控制线 C 的反相组合得到 S4'，控制线 C 通过非门 21 被反相。S1'，S2'，S3'，S4' 中的每个信号都通过门或使能缓存器 26。如果发生过电流的状况，使能缓存器 26 可使系统失效。使能缓存器 26 被使能信号控制，用于启用和停用多电平变换器 4 的操作。

[0044] 实际中，级别对控制线 C 提供路由信号，该路由信号控制外部开关 (S1 或 S4)、实际的上门信号 U1 将被连接至的地方。它还控制内部开关 (S2 或 S3)、下门信号被连接至的地方。控制信号 C 还保持当前不被下门信号控制的内部开关为高、有效的。当前不被控制的外部开关被保持为低、无效的。也就是说，控制线 C 将接收到的控制信号路由至开关元件。

[0045] 在图 3 中，示出了多电平变换器 3 的开关，其中输出电压需要从负的变为正的，然后再变回负的，如在脉宽调制方式中被切换的控制线 C 和“级别对”所示，例如正电压的开关元件对 S1, S3 或负电压的开关元件对 S4, S2。当下门控制线 L 为有效时，该“级别对”的选择由发送至上门控制线 U 上的控制脉冲来控制。例如，在时间 t2 和 t4 示出了由一个信号（对三电平变换器，在只有两对开关之间必须做出一个选择）来选择产生更多正电压的开关对 (S1, S3)。当下信号线 L 为有效的，发送在上信号线 U 上的控制脉冲的数量控制下一个脉宽调制周期将被切换的“级别对”。一个控制脉冲指示下一个脉宽调制周期将处在正“级别对”（故将有正电压）。没有控制脉冲指示负“级别对”。也就是说，没有脉冲（对三电平变换器而言）意味着系统选择产生更多负电压的开关对（如 S4, S2）。应该注意的是，开关对中的第一开关元件连接至门控制信号 U1，并且第二开关元件连接至控制信号 L。只需要一个控制脉冲来指示正开关对。没有控制脉冲时选择负开关对。

[0046] 在图 3 中，脉宽调制周期 (Pulse width Modulation, 简称为 PWM)（也称为开关周期），从 t1 持续至 t3 并重复。在开关周期 (t1, t3 等) 开始时更新了开关电平的时间变化，故所有解码或路由选择必须为下一个开关周期的开始的实施做好准备。微处理器中的软件在每个开关周期的中间 t2 开始运行。门控制信号 U 控制两个外部开关 S1 或 S4。门控制信号 U 接通的时间越长，得到的平均电压将会越大（不论是正的或是负的）。门控制信号 L 控制内部的开关 S2 或 S3，当其没有被保持在接近使电流流过 S1 或 S4 时。门控制信号 L 接通的时间越长，电压将越小，将接近零。下信号优先于门控制信号 U，所以若门控制信号 L 为有效的，在控制信号 U 被保持为低，故 S1 和 S3 将不会短路电容器并对电路造成损坏。路由选择至 S1 或 S4 的信号称为门控制信号 U1，并且当门控制信号 L 为低时，该 U1 的状态为控制信号 U 的状态，否则门控制信号 U1 被保持为低。控制线 C 控制门控制信号 U1 和 L 的路由选择。高控制线 C 将门控制信号 U1 路由选择至 S1，其接近 S2 故电流可流过 S1，并且将门控制信号 L 路由选择至 S3。低控制线 C 将控制信号 U1 路由选择至 S4，其接近 S3 故电流可流过 S4，并且将控制信号 L 路由选择至 S2。当提供正电压时，脉宽调制比的动作是由 S1 和 S3 的交变开关行动提供的，当提供负电压时，为 S4 和 S2。门控制信号 U1 和 L 的路由意味着在主动切换装置 S1 和 S3 之间或 S4 和 S2 之间设置有死区时间。若门控制信号 U 变为高，门控制信号 L 被保持，它被传到闭锁器。如门控制信号 L 一样采样的该闭锁信号从而高变为低，并且变为路由控制线信号 C。在 t2 之后并且在软件运行并决定下一个开关周期

所需的开关路由之后,门控制信号 U 很快地变为高。图 3 示出了提供负电压,然后提供正电压,然后再恢复到提供负电压的工作周期,控制模式和开关状态。高门控制信号 U 的路由在 t_2 从负(如 S4 和 S2)变为正(如 S1 和 S3),在下一个开关周期的开始, t_3 。高门控制信号 U 在 t_4 保持路由为正(如 S1 和 S3),通过下一个开关周期(在 t_5 开始)。没有门控制信号 U 为高,在 t_6 后路由从正(如 S1 和 S3)变为负(如 S4 和 S2)在下一个开关周期的开始, t_7 。

[0047] 在上述描述的系统,存在发生击穿的可能性,例如,由于开关被同时接通,两个供电线被连接。通过插入一个死区周期(称为开关之间的死区时间)可移除由于门电路中的延迟而产生的潜在的重叠部分。在多电平变换器中,只需要在每对开关(如 S1, S3 和 S4, S2)之间提供死区时间。两个双电平门控制信号 U 和 L 在其 U 和 L 信号之间已经设置有死区时间。这里所述的系统路由选择这些信号,以确保在多电平变换器中,死区时间被正确使用。

[0048] 当门控制信号 L 主动地将开关接通,用于具有等于或大于五电平的系统的控制信号在门控制信号 U 上被编码。当这样做时,确保具有足够的时间用来将脉冲发送出去是很重要的,因此门控制信号 L 至少需要保持将信号发送出去所需的时间。这里所描述的系统中路由的安排意味着中端电压点(图 2 中的 0)被用于发送控制信息,因为当从正电压移动到负电压时该电压经常被传送,反之亦然。该系统确保下接通时间足够长,以使控制路由数据发送出去。

[0049] 在负电压部分时,开关元件 S3 将保持接通,并且在正电压部分时,开关元件 S2 将保持接通,从而电流可以从外部开关 S1 和 S4 中流至/流出输出 11。例如,当开关元件 S1 为断开的并且电流需要流入输出节点 11 时,开关元件 S2 需要保持接通,因为没有其他通路。D1 和 S2 中的反-并联二极管被逆向偏压。

[0050] 软件循环周期在下接通期间的中间开始,从而可以做出“级别对”选择的决定,并且在外部开关(S1 或 S4)的下一个激活之前,将控制脉冲发送出去。这部分的决策使下开关优先。与较高电压相比,延长在零电压上花费的时间来得到信息更安全。零输出电压需要门控制信号 L 和 U 的 50% 工作周期,因此有足有的时间发送控制脉冲。

[0051] 没有适当阻抗,从一个输出相到另一个的传导会存在风险,从输出到接地,或者从输出到 0V 或 $+V_{dc}/2$ 或 $-V_{dc}/2$ 。在这样的环境中,将会发生短路故障并且半导体开关在任意软件保护方案能够将其断开之前可被损坏。在这种情况下,提供一种硬件关断($<0.5 \mu s$)。门控制硬件通过图 5 中所示的使能缓存器 26 直接连接快速过流保护线。

[0052] 脉冲降/扩展是有可能的,因为上门信号和下门信号每个周期都需要改变两次状态,以处理“级别对”的任何变化。当需要最大正电压或负电压时,开关元件 S1(正)或开关元件 S4(负)的任何一个都需要最高的工作周期(例如最大的接通时间)。逆变脉宽调制的发生不寻常地基于微处理器计数器,其在每个脉宽调制周期(也称为开关周期)需要提供两个状态变化,因此即便开关元件 S1 打算在整个脉宽调制周期中保持接通,在一个短的期间(等于死区时间)必须提供开关元件 S3。第二关注点是,半导体开关具有与变化的状态相关的损耗,称为开关损耗。理想状态中,开关元件 S1 在整个脉宽调制周期中保持接通。因此,移除了开关损耗并且获得 100% 占空系数。这是通过脉冲降和脉冲扩展完成的。短开关脉冲 S3' 下降,并且脉冲 S1' 在整个脉宽调制周期为接通。系统在脉宽调制时间图

中的特定点将信息进行编码,例如在图 3 中的 t2。系统被设计为工作,即便高门控制信号 L 没被发送,例如,若脉冲 S3' 下降。这种情况下,没有采样新的控制路由选择,故开关元件 S1 只保持接通,其为脉冲扩展所想要的。只需要延长 S1 (若为正) 或 S4 (若为负) 的时间,其为门控制信号 U1 被路由选择至开关元件 S1 或 S4 的另一个原因,因此他们能被延长,然而门控制信号 L 被路由选择至开关元件 S2 或 S3,其在没有无意改变控制路由时下降。

[0053] 在可选实施例中,根据图 3 中描述的上开关和下开关过程可以被颠倒。在图 3 中,时间图将移动半个脉宽调制周期并且门控制信号 U 将优先于门控制信号 L (在上述所述的图 3 中,门控制信号 L 优先)。因此,门信号 L1 为采用逻辑得出而非门信号 U1。

[0054] 应该明白的是,如图 4 和 5 中所示的逻辑功能也可能以其他可选方式实施,并达到相同的功能效果。

[0055] 应该明白的是,当元件被称为上或下时,这些术语可分别替换为第一和第二。特别地,被称为上或下的元件没有因其在上下而比另一个具有优势,使用这些术语只是简单地将这里的描述性语言与附图中表示的电路组合。

[0056] 上述所述的各种方法可通过计算机程序执行。计算机程序可能包括用于指示计算机执行如上所述的一个或多个方法的功能的计算机代码。用于执行上述方法的计算机代码和 / 或代码可能被设置在装置中,例如计算机,在计算机可读媒介或计算机程序产品上。计算机可读媒介可以为电子、磁性、光学、电磁、红外或半导体系统,或数据产生的传播介质,例如,通过网络下载代码。可选地,计算机可读媒介可以为物理的计算机可读媒介的形式,例如半导体或固态存储器、磁带、可移动计算机软盘、随机存取存储器 (RAM)、只读存储器 (ROM)、磁盘及光盘,诸如只读光盘驱动器 (CD-ROM),可记录光盘驱动器 / 可写式光碟 (CD-R/W) 或数字化视频光盘 (DVD)。

[0057] 诸如计算机的装置可根据上述代码配置以执行这里所描述的各种方法的一个或多个过程。这样的装置可采用数据处理系统的形式。这样的数据处理系统可以为分布时系统。例如,这样的数据处理系统可以分布在网络。

[0058] 需要说明的是,在本文中,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的过程、方法、物品或者设备不仅包括那些要素,而且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、物品或者设备所固有的要素。在没有更多限制的情况下,由语句“包括一个……”限定的要素,并不排除在包括所述要素的过程、方法、物品或者设备中还存在另外的相同要素。

[0059] 以上所述仅为本发明的较佳实施例而已,并非用于限定本发明的保护范围。凡在本发明的精神和原则之内所作的任何修改、等同替换、改进等,均包含在本发明的保护范围内。

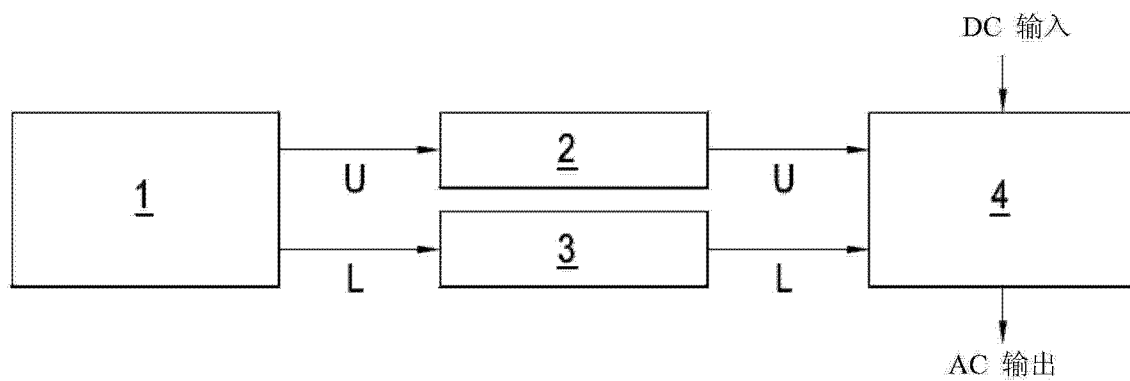


图 1

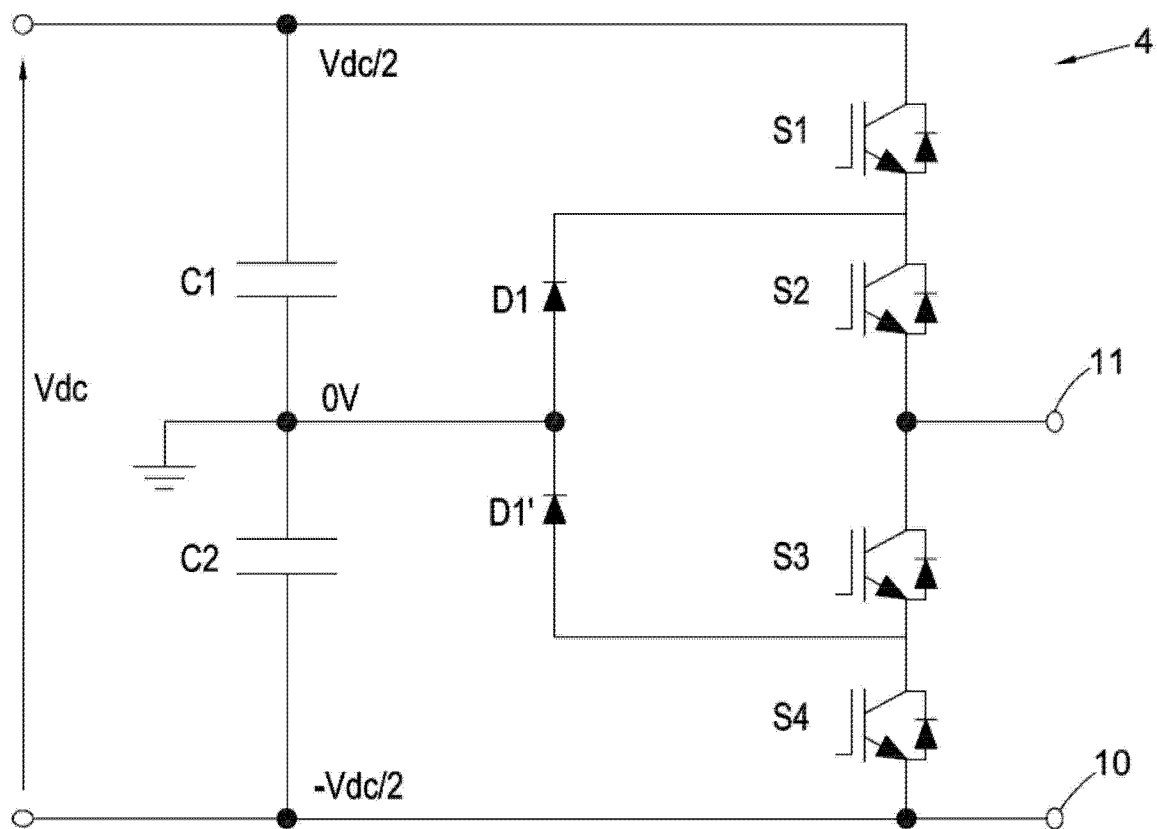


图 2

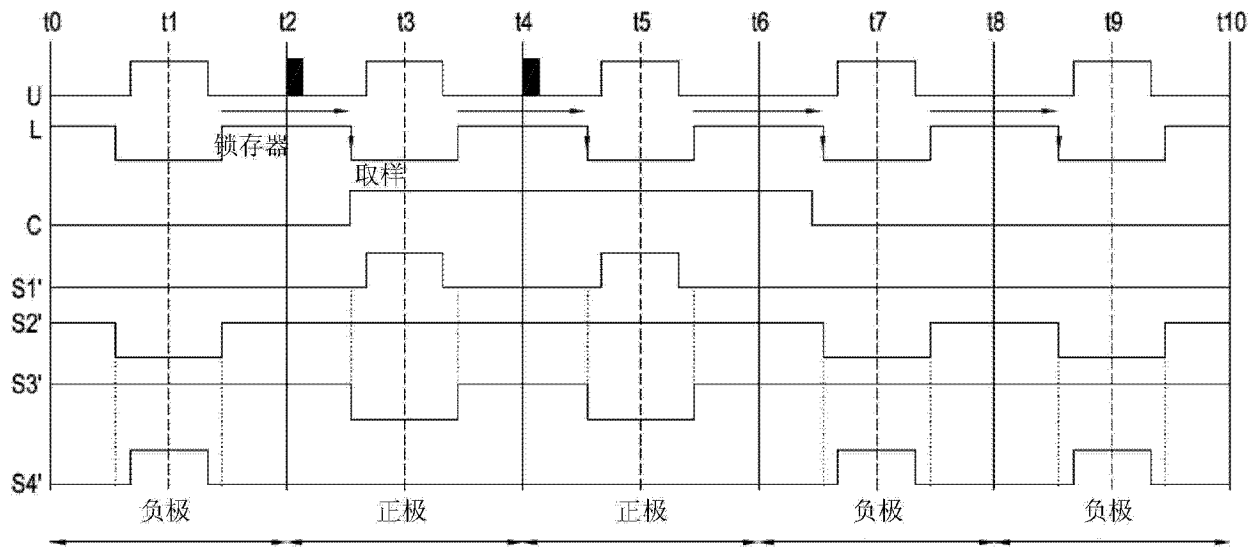


图 3

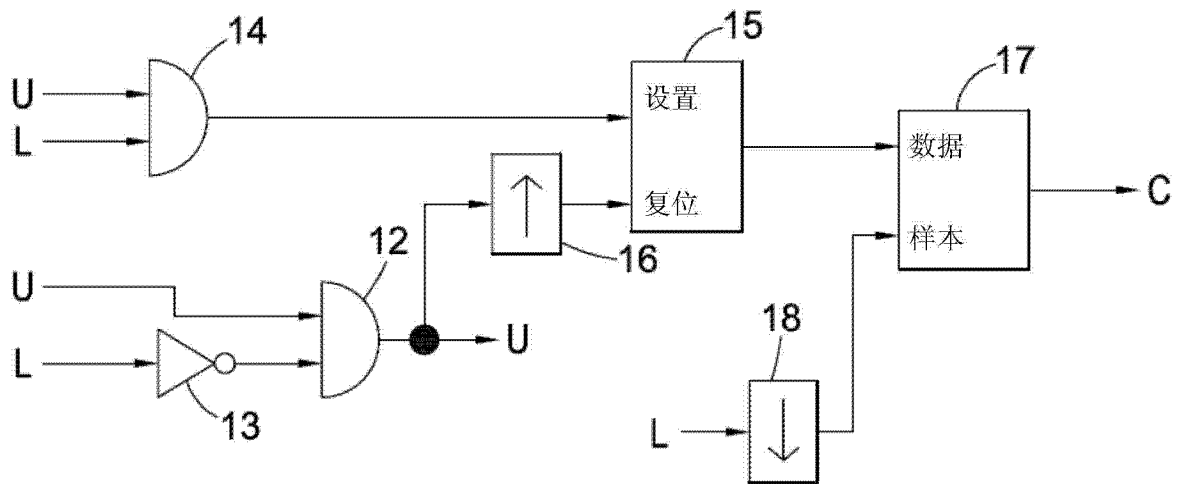


图 4

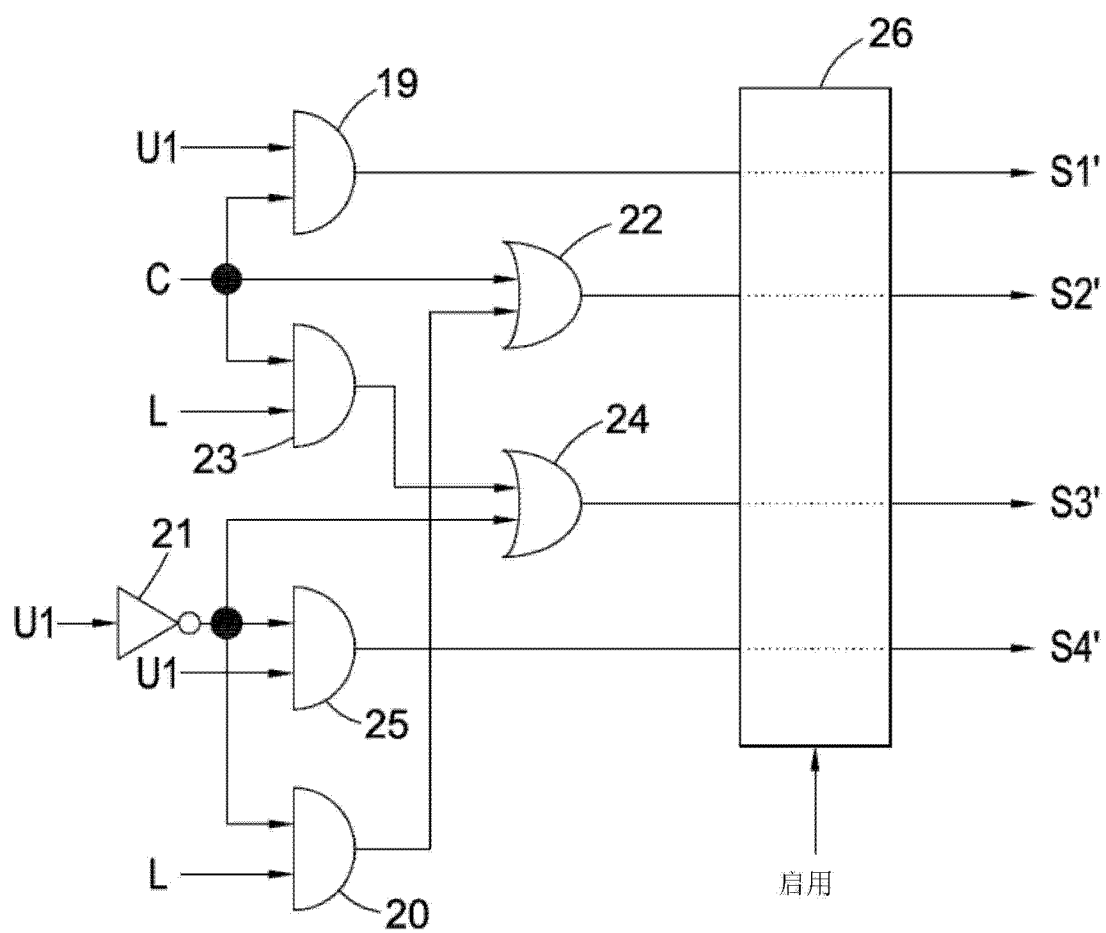


图 5