

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 26 年 12 月 25 日 (2014.12.25)

【公開番号】特開 2013-105785 (P2013-105785A)
 【公開日】平成 25 年 5 月 30 日 (2013.5.30)
 【年通号数】公開・登録公報 2013-027
 【出願番号】特願 2011-246716 (P2011-246716)
 【国際特許分類】

H 0 1 L 25/10 (2006.01)

H 0 1 L 25/18 (2006.01)

【 F I 】

H 0 1 L 25/10 Z

【手続補正書】

【提出日】平成 26 年 11 月 10 日 (2014.11.10)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

プリント配線板の第 1 の表面には、マトリックス状に配置された複数の第 1 のはんだボール電極を介して第 1 の半導体パッケージが実装され、プリント配線板の第 1 の表面の裏面となる第 2 の表面には、マトリックス状に配置された複数の第 2 のはんだボール電極を介して第 2 の半導体パッケージが実装されたプリント回路板において、

前記第 2 の半導体パッケージのマトリックス状に配置された複数の第 1 のはんだボール電極の中央部には、前記第 1 のはんだボール電極が接合されていない領域が形成されており、

前記第 2 の半導体パッケージは、前記第 1 の半導体パッケージよりも小型の半導体パッケージであり、

前記プリント配線板の前記第 1 の半導体パッケージが実装された前記第 1 の半導体パッケージと対向する領域は、前記第 1 のはんだボール電極が接合されている第 1 の領域と、前記第 1 の領域に囲まれた、前記第 1 のはんだボール電極が接合されていない領域と対向する第 2 の領域に分けられており、

前記プリント配線板の前記第 2 の半導体パッケージが実装された前記第 2 の半導体パッケージと対向する領域は、前記プリント配線板の前記第 2 の領域の裏面となる領域内に設けられていることを特徴とするプリント回路板。

【請求項 2】

前記プリント配線板の表面の第 2 の領域には、電極が接合されていないことを特徴とする請求項 1 に記載のプリント回路板。

【請求項 3】

前記第 1 の半導体パッケージは、前記プリント配線板に対して両端が持ち上がるように反ることを特徴とする請求項 1 または 2 のいずれかに記載のプリント回路板。

【請求項 4】

プリント配線板の第 1 の表面には、マトリックス状に配置された複数の第 1 のはんだボール電極を介して第 1 の半導体パッケージが実装され、プリント配線板の第 1 の表面の裏面となる第 2 の表面には、マトリックス状に配置された複数の第 2 のはんだボール電極を介して第 2 の半導体パッケージが実装されたプリント回路板において、

前記第２の半導体パッケージのマトリックス状に配置された複数の第１のはんだボール電極の中央部には、前記第１のはんだボール電極が接合されていない領域が形成されており、

前記第２の半導体パッケージは、前記第１の半導体パッケージよりも小型の半導体パッケージであり、

前記プリント配線板の前記第１の半導体パッケージが実装された前記第１の半導体パッケージと対向する領域は、前記第１のはんだボール電極が接合されている第１の領域と、前記第１の領域に囲まれた、前記第１のはんだボール電極が接合されていない領域と対向第２の領域に分けられており、

前記プリント配線板の前記第２の半導体パッケージが実装された第２のはんだボール電極が形成されている領域は、前記プリント配線板の前記第２の領域の裏面となる領域内に設けられていることを特徴とするプリント回路板。

【請求項５】

前記プリント配線板の表面の第２の領域には、電極が接合されていないことを特徴とする請求項４に記載のプリント回路板。

【請求項６】

前記第１の半導体パッケージは、前記プリント配線板に対して両端が持ち上がるように反ることを特徴とする請求項４または５のいずれかに記載のプリント回路板。

【手続補正２】

【補正対象書類名】明細書

【補正対象項目名】００１３

【補正方法】変更

【補正の内容】

【００１３】

前記課題を解決するために本発明では、プリント配線板の第１の表面には、マトリックス状に配置された複数の第１のはんだボール電極を介して第１の半導体パッケージが実装され、プリント配線板の第１の表面の裏面となる第２の表面には、マトリックス状に配置された複数の第２のはんだボール電極を介して第２の半導体パッケージが実装されたプリント回路板において、前記第２の半導体パッケージのマトリックス状に配置された複数の第１のはんだボール電極の中央部には、前記第１のはんだボール電極が接合されていない領域が形成されており、前記第２の半導体パッケージは、前記第１の半導体パッケージよりも小型の半導体パッケージであり、前記プリント配線板の前記第１の半導体パッケージが実装された前記第１の半導体パッケージと対向する領域は、前記第１のはんだボール電極が接合されている第１の領域と、前記第１の領域に囲まれた、前記第１のはんだボール電極が接合されていない領域と対向する第２の領域に分けられており、前記プリント配線板の前記第２の半導体パッケージが実装された前記第２の半導体パッケージと対向する領域は、前記プリント配線板の前記第２の領域の裏面となる領域内に設けられているプリント回路板を提供している。