



(12) 发明专利

(10) 授权公告号 CN 1764342 B

(45) 授权公告日 2011. 04. 27

(21) 申请号 200410036137. 9

(22) 申请日 2004. 10. 22

(73) 专利权人 厦门通士达照明有限公司

地址 361026 福建省厦门市海沧新阳工业区霞飞路 18 号

(72) 发明人 李智国 陈国林

(74) 专利代理机构 厦门市首创君合专利事务所有限公司 35204

代理人 李雁翔

(51) Int. Cl.

H05B 41/26(2006. 01)

H05B 41/14(2006. 01)

(56) 对比文件

US 5872429 A, 1999. 02. 16, 全文.

CN 2372864 Y, 2000. 04. 05, 全文.

CN 2517223 Y, 2002. 10. 16, 全文.

毛兴武, 王小民. 基于 BL8301 的 28W TL5 双管荧光灯电子镇流器. 灯与照明第 28 卷 第 3 期. 2004, 第 28 卷 (第 3 期), 第 58-61 页, 图 2-3.

审查员 陈佳

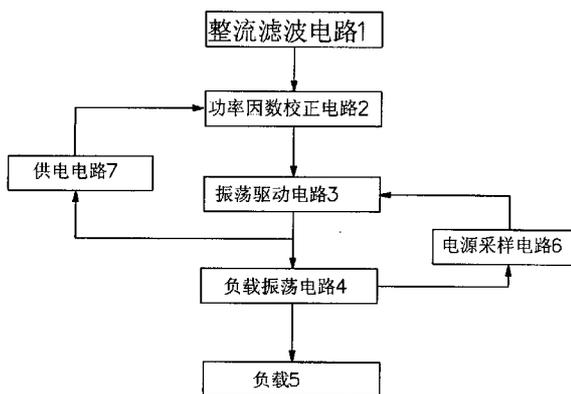
权利要求书 1 页 说明书 6 页 附图 4 页

(54) 发明名称

一种电子镇流器及其 IC 的供电方法

(57) 摘要

本发明公开了一种电子镇流器及其 IC 的供电方法。一种电子镇流器 IC 的供电方法,通过电源采样电路的采样端在负载振荡电路进行采样,并把该采样到的电信号源通过电源采样电路的供电端对主电路中的集成芯片供电。一种电子镇流器,包括主电路、负载振荡电路以及电源采样电路,其中主电路包括整流滤波电路、功率因数校正电路以及振荡驱动电路;电源采样电路,其采样端电连接于负载振荡电路,其供电端电连接主电路中的集成芯片。由于电源采样电路的采样端是在负载振荡电路中采样,可防止电子镇流器在空载情况下继续工作,防止烧毁电路元器件;避免电子镇流器空载工作或者出现低功率因数预热现象。



1. 一种电子镇流器 IC 的供电方法,其特征在于:

所述方法应用的电路包括主电路、负载振荡电路以及电源采样电路;

所述主电路包括:

整流滤波电路,其输入端电连接于电源的输出端;

功率因数校正电路,其输入端电连接于整流滤波电路的输出端;以及

振荡驱动电路,其输入端电连接于功率因数校正电路的输出端;

所述负载振荡电路输入端电连接于振荡驱动电路的输出端;

电源采样电路,其采样端电连接于负载振荡电路,其供电端电连接主电路中的第一集成芯片(IC1)和第二集成芯片(IC2);

所述方法为:通过电源采样电路的采样端在负载振荡电路进行采样,并把该采样到的电信号源通过电源采样电路的供电端对主电路中的第一集成芯片(IC1)和第二集成芯片(IC2)供电;所述电源采样电路的采样端在负载的一端与隔直电容的电连接处采样,并把在该隔直电容采样到的电压通过电阻、二极管以及稳压管对蓄能电容进行蓄能,蓄能电容对振荡驱动电路中的第一集成芯片(IC1)供电;所述电源采样电路在振荡驱动电路的半桥振荡后,对功率因数校正电路中的第二集成芯片(IC2)供电。

2. 一种电子镇流器,其特征在于:它包括主电路、负载振荡电路以及电源采样电路,其中主电路包括:整流滤波电路,其输入端电连接于电源的输出端;功率因数校正电路,其输入端电连接于整流滤波电路的输出端;以及,振荡驱动电路,其输入端电连接于功率因数校正电路的输出端;

负载振荡电路,其输入端电连接于振荡驱动电路的输出端;

电源采样电路,其采样端电连接于负载振荡电路,其供电端电连接主电路中的集成芯片;所述电源采样电路的供电端电连接于功率因数校正电路和振荡驱动电路,并通过采样到的电信号源对功率因数校正电路的第二集成芯片(IC2)和振荡驱动电路的第一集成芯片(IC1)供电;所述电源采样电路的采样端电连接于在负载的一端与隔直电容的电连接处,并通过在该隔直电容采样到的电压对蓄能电容进行蓄能,蓄能电容对振荡驱动电路中的第一集成芯片(IC1)供电;电源采样电路在振荡驱动电路的半桥振荡后,对功率因数校正电路中的第二集成芯片(IC2)供电。

一种电子镇流器及其 IC 的供电方法

技术领域

[0001] 本发明涉及灯的电路装置以及 IC 的供电方法,特别是涉及一种电子镇流器及其 IC 的供电方法。

背景技术

[0002] 现有的电子镇流器的 IC 的供电方法为:供电电路电连接于振荡驱动电路中,并通过供电电路对振荡驱动电路中的第一集成电路 IC1 供电以及功率因数校正电路中的第二集成电路 IC2 供电。

[0003] 已有的电子镇流器如图 1 所示,一种电子镇流器,包括:

[0004] 整流滤波电路 1',其抑制和阻断电源的电磁干扰,并对电源进行 AC-DC 转换,整流滤波电路 1' 的输入端电连接于电源的输出端;

[0005] 功率因数校正电路 2',其输入端电连接于整流滤波电路 1' 的输出端;

[0006] 振荡驱动电路 3',其输入端电连接于功率因数校正电路 2' 的输出端;

[0007] 负载振荡电路 4',其使负载的振荡电路工作,负载振荡电路 4' 的输入端电连接于振荡驱动电路 3' 的输出端;

[0008] 供电电路 6',其采样端电连接于振荡驱动电路 3',其供电端电连接于功率因数校正电路 2' 的集成电路 IC2 和振荡驱动电路 3' 的集成电路 IC1。

[0009] 供电电路 6' 在振荡驱动电路 3' 中采样,并通过采样的电信号源对功率因数校正电路 2' 的集成电路 IC2 和振荡驱动电路 3' 的集成电路 IC1 供电。

[0010] 负载 5' 输入端电连接于负载振荡电路 4' 的输出端。

[0011] 具体的电子镇流器的电路图如图 2 所示。

[0012] 整流滤波电路 1' 包括保险丝 FUSE、电容 C1'、电容 C2'、阻敏电阻 NTC 以及单相桥式整流电路 Bridge。整流滤波电路 1' 输出端的接地端接地。

[0013] 功率因数校正电路 2' 包括集成电路 IC2 以及提高功率因数校正线路。其中集成电路 IC2 为 L6561,其具有 8 个脚。提高功率因数校正线路包括电阻 R1'、电阻 R2'、电容 C3'、电感组 L1'、电阻 R5'、电容 C4'、二极管 D1'、电阻 R6'、电阻 R7'、电阻 R8'、电阻 R9'、电阻 R10'、电阻 R11'、电阻 R12'、电容 C7' 以及开关晶体管 T1'。

[0014] 振荡驱动电路 3' 包括第一集成电路 IC1' 以及半桥驱动线路,其中的第一集成电路 IC1' 为 L6574,其具有 16 个脚。半桥驱动线路包括电阻 R13'、电阻 R14'、电阻 R15'、电容 C8'、电阻 R17'、电容 C9'、二极管 D3'、电阻 R18'、电阻 R19'、电容 C13'、电容 C14'、电阻 R24'、电容 C15'、电阻 R25'、二极管 D4'、电阻 R33'、电阻 R23'、电阻 R22'、电阻 R21'、电阻 R20'、开关晶体管 T2' 以及开关晶体管 T3'。

[0015] 负载振荡电路 4' 包括电阻 R26'、电感 L2'、电容 C17'、电容 C18'、电阻 R28'、电阻 R29'、电阻 R30'、电容 C16'、电阻 R32'、电阻 R27' 以及电容 C19'。

[0016] 供电电路 6' 包括电阻 R3'、电阻 R4'、电容 C5'、供电电容 C6'、二极管 D2'、稳压管 DZ1'、电阻 R16'、电容 C11'、电容 C12' 以及电容 C20'。

[0017] L6561 的脚 8 电连接于供电电容 C6' 第一端 ;L6574 的脚 12 电连接于供电电容 C6' 第一端。通过对供电电容 C6' 进行蓄能,进而对 L6561 以及 L6574 进行充电。

[0018] 在上述的电子镇流器处于工作状态中,当拆掉灯管时,电子镇流器将在空载情况下继续工作,进而甚至烧毁电路元器件。半桥驱动电路先启动,功率因数校正电路才启动,电子镇流器将出现低功率因数预热现象。如果灯管的电连接线有足够长,那么该长电连接线将构成一个大电容,该构成的大电容会烧毁电子镇流器的电路元器件。

发明内容

[0019] 本发明的目的是解决上述已有技术所存在的问题,提供一种可防止电子镇流器在空载情况下继续工作,以及避免出现低功率因数预热现象的电子镇流器及其 IC 的供电方法。

[0020] 本发明的电子镇流器 IC 的供电方法采用如下技术方案:一种电子镇流器 IC 的供电方法,所述方法为:通过电源采样电路的采样端在负载振荡电路进行采样,并把该采样到的电信号源通过电源采样电路的供电端对主电路中的集成芯片供电。

[0021] 所述电源采样电路的采样端在负载的一端与隔直电容的电连接处采样,并把在该隔直电容采样到的电压通过电阻、二极管以及稳压管对蓄能电容进行蓄能,蓄能电容对振荡驱动电路中的第一集成芯片 IC1 供电。

[0022] 所述电源采样电路在振荡驱动电路的半桥振荡后,对功率因数校正电路中的第二集成芯片 IC2 供电。

[0023] 本发明电子镇流器中的 IC 供电方法采用了上述的技术方案,既采用如下技术方案:一种电子镇流器,包括主电路、负载振荡电路以及电源采样电路,其中主电路包括:整流滤波电路,其输入端电连接于电源的输出端;功率因数校正电路,其输入端电连接于整流滤波电路的输出端;以及,振荡驱动电路,其输入端电连接于功率因数校正电路的输出端;

[0024] 负载振荡电路,其输入端电连接于振荡驱动电路的输出端;

[0025] 电源采样电路,其采样端电连接于负载振荡电路,其供电端电连接主电路中的集成芯片。

[0026] 所述电源采样电路的供电端电连接于功率因数校正电路和振荡驱动电路,并通过采样到的电信号源对功率因数校正电路的第二集成芯片 IC2 和振荡驱动电路的第一集成芯片 IC1 供电;

[0027] 电子镇流器还包括有供电电路,其具有输入端和输出端,输入端电连接于振荡驱动电路,输出端电连接振荡驱动电路的第一集成芯片 IC1。

[0028] 所述电源采样电路的供电端电连接于功率因数校正电路,并通过采样的电信号源对功率因数校正电路的第二集成芯片 IC2 供电;

[0029] 电子镇流器还包括有供电电路,其具有输入端和输出端,输入端电连接于振荡驱动电路,输出端电连接功率因数校正电路的第二集成芯片 IC2。

[0030] 所述电源采样电路的供电端电连接于振荡驱动电路,并通过采样的电信号源对振荡驱动电路的第一集成芯片 IC1 供电。

[0031] 所述电源采样电路的采样端电连接于在负载的一端与隔直电容的电连接处,并通过在该隔直电容采样到的电压对蓄能电容进行蓄能,蓄能电容对振荡驱动电路中的第一集

成芯片 IC1 供电。

[0032] 所述电源采样电路的采样端电连接于在负载的一端与隔直电容的电连接处,并通过在该隔直电容采样到的电压对蓄能电容进行蓄能,蓄能电容对振荡驱动电路中的第一集成芯片 IC1 供电;电源采样电路在振荡驱动电路的半桥振荡后,对功率因数校正电路中的第二集成芯片 IC2 供电。

[0033] 由上述对本发明的描述可知,和背景技术相比,本发明具有如下优点:

[0034] 其一,由于电源采样电路的采样端是在负载振荡电路中采样,可防止电子镇流器在空载情况下继续工作,防止烧毁电路元器件;避免电子镇流器空载工作或者出现低功率因数预热现象;

[0035] 其二,电源采样电路在振荡驱动电路的半桥振荡后,通过供电端对功率因数校正电路中的第二集成芯片 IC2 供电,保证当振荡驱动电路的半桥振荡后,功率因数校正线路立即工作,防止出现低功率因数现象;第一集成芯片 IC1、第二集成芯片 IC2 同时工作,避免第一集成芯片 IC1 工作,而第二集成芯片 IC2 不工作,电子镇流器处于低功率状态;或,避免第一集成芯片 IC1 不工作,而第二集成芯片 IC2 工作,电子镇流器容易烧毁电路元器件;

[0036] 其三,电源采样电路的采样端在负载的一端与隔直电容的电连接处采样,所以可防止电子镇流器在空载情况下继续工作,防止烧毁电路元器件;即使灯管的电连接线足够长,该长电连接线构成一个大电容,由于隔直电容的存在,也可阻止该构成的大电容烧毁电子镇流器的电路元器件。

[0037] 其四,第一集成芯片 IC1,由电源采样电路的供电电容供电,而采样端在负载振荡电路的电感的第一端与振荡驱动电路中的两开关晶体管之间的节点采样,或,第二集成芯片 IC2,由电源采样电路的供电电容供电,而采样端在负载振荡电路的电感的第一端与振荡驱动电路中的两开关晶体管之间的节点采样,可防止电子镇流器在空载情况下继续工作,防止烧毁电路元器件;避免电子镇流器空载工作或者出现低功率因数预热现象;

[0038] 其五,功率因数校正电路和半桥驱动电路的启动时间相同,避免电子镇流器出现低功率因数预热现象。

附图说明

[0039] 附图 1 为已有技术的电子镇流器的各电路模块连接图;

[0040] 附图 2 为已有技术的电子镇流器的电路图;

[0041] 附图 3 为本发明的实施例一的电子镇流器的各电路模块连接图;

[0042] 附图 4 为本发明的实施例一的电子镇流器的电路图;

[0043] 附图 5 为本发明的实施例二的电子镇流器的各电路模块连接图

[0044] 附图 6 为本发明的实施例三的电子镇流器的各电路模块连接图。

具体实施方式

[0045] 实施例一

[0046] 本实施例中的一种电子镇流器 IC 的供电方法,所述方法为:通过电源采样电路 6 的采样端在负载振荡电路 4 进行采样,并把该采样到的电信号源通过电源采样电路 6 的供电端对主电路中的集成芯片供电。

[0047] 电源采样电路 6 的采样端在负载 5 的第二端与隔直电容 C15 电连接处采样,并把该隔直电容 C15 的电压通过电阻 R26、电阻 R25、电容 C17、二极管 D7 以及稳压管 DZ1 对第一蓄能电容 C8 进行蓄能;第一蓄能电容 C8 对振荡驱动电路中的第一集成芯片 L6574 供电。

[0048] 电子镇流器 IC 的供电电路 7,其具有输入端和输出端,输入端电连接于振荡驱动电路 3,输出端电连接功率因数校正电路 2 的第二集成芯片 L6561。在振荡驱动电路 3 的半桥振荡后,供电电路 7 通过在负载 5 的另一端以及 L6574 的自给供电脚 16 采样,并通过电阻 R13、电阻 R14、电阻 R15、供电电容 C6、二极管 D6 以及稳压管 DZ3 对第二蓄能电容 C7 进行蓄能;第二蓄能电容 C7 对功率因数校正电路 2 中的第二集成芯片 L6561 供电。

[0049] 本实施例中的一种电子镇流器,如图 3 所示,包括主电路、负载振荡电路 4、电源采样电路 3 以及供电电路 7。

[0050] 主电路包括:

[0051] 整流滤波电路 1,其抑制和阻断电源的电磁干扰,并对电源进行 AC-DC 转换,整流滤波电路 1 的输入端电连接于电源的输出端;

[0052] 功率因数校正电路 2,其输入端电连接于整流滤波电路 1 的输出端;

[0053] 振荡驱动电路 3,其输入端电连接于功率因数校正电路 2 的输出端。

[0054] 负载振荡电路 4,其使负载的振荡电路工作,负载振荡电路 4 的输入端电连接于振荡驱动电路 3 的输出端。

[0055] 负载 5,其输入端电连接于负载振荡电路 4 的输出端。

[0056] 电源采样电路 6,其采样端电连接于负载振荡电路 4,其供电端电连接主电路中的集成芯片。既,电源采样电路 6 在负载振荡电路 4 中采样,并通过采样的电信号源对主电路中的集成芯片供电。

[0057] 电源采样电路 6 在负载 5 的第二端与隔直电容 C15 电连接处采样,并把该隔直电容 C15 的电压通过电阻 R26、电阻 R25、电容 C17、二极管 D7 以及稳压管 DZ1 对第一蓄能电容 C8 进行蓄能;第一蓄能电容 C8 对振荡驱动电路中的第一集成芯片 L6574 供电。

[0058] 供电电路 7,其具有输入端和输出端,输入端电连接于振荡驱动电路 3,输出端电连接功率因数校正电路 2 的第二集成芯片 IC2。

[0059] 在振荡驱动电路 3 的半桥振荡后,供电电路 7 连接两开关晶体管 T2、T3 之间节点,并通过供电电容 C6、电阻 R13、电阻 R14、电阻 R15、二极管 D6 以及稳压管 DZ3 对第二蓄能电容 C7 进行蓄能;第二蓄能电容 C7 对功率因数校正电路 2 中的第二集成芯片 L6561 供电。

[0060] 具体的电子镇流器的电路图如图 4 所示。

[0061] 整流滤波电路 1 包括保险丝 FUSE、电感 L1、电容 C1、电感 L2、电容 C2a、电容 C2b、二极管 D1、二极管 D2、二极管 D3、二极管 D4 以及电容 C3。二极管 D1、二极管 D2、二极管 D3 以及二极管 D4 组成一个单相桥式整流电路。整流滤波电路 1 输出端的接地端接地。整流滤波电路 1 为已有通用技术的电路,在此不作进一步描述。

[0062] 功率因数校正电路 2 包括集成芯片 IC2 以及其它辅助线路。其中集成芯片 IC2 为 L6561,其具有 8 个脚。其它辅助线路包括电阻 R1、电阻 R2、电阻 R3、电阻 R4、电阻 R5、电阻 R6、电阻 R7、电阻 R8、电阻 R9、电阻 R10、电阻 R11、电阻 R12、电阻 R16、电感组 L3、电容 C4、电容 C5、电容 E1、二极管 D5 以及开关晶体管 T1。功率因数校正电路 2 的电路为已有通用技术的电路,在此不作进一步描述。

[0063] 振荡驱动电路 3 包括第一集成电路 IC1 以及半桥驱动线路, 其中的第一集成电路 IC1 为 L6574, 其具有 16 个脚。半桥驱动线路包括电阻 R17、电阻 R18、电阻 R19、电阻 R20、电容 C9、电容 C10、电容 C11、电容 C12、电容 C13、电容 C14、开关晶体管 T2 以及开关晶体管 T3。振荡驱动电路 3 的电路为已有通用技术的电路, 在此不作进一步描述。

[0064] 负载振荡电路 4 包括电感组 L4、电阻 R21、电阻 R22、电阻 R23、电阻 R24、电阻 R27、电阻 R28、电阻 R29、二极管 D8 以及电容 C16。负载振荡电路 4 的电路为已有通用技术的电路, 在此不作进一步描述。

[0065] 电源采样电路 6 包括:

[0066] 隔直电容 C15、电阻 R25、电阻 R26、电容 C17、稳压管 DZ1、二极管 D7 以及第一蓄能电容 C8。

[0067] 供电电路 7 包括供电电容 C6、电阻 R13、电阻 R14、二极管 D6、稳压管 DZ3、第二蓄能电容 C7 以及电阻 R15。

[0068] 隔直电容 C15 的第一端电连接于负载 5 的一端, 第二端电连接于整流滤波电路 1 输出端的接地端, 即接地。第一电源采样电路 6 的采样端在负载 5 的一端与隔直电容 C15 电连接处进行采样。在隔直电容 C15 采样, 得到纹波电压。

[0069] 电阻 R25 和电阻 R26 并联电连接, 其共同第一端电连接于隔直电容 C15 的第一端, 其共同第二端电连接电容 C17 的第一端。

[0070] 稳压管 DZ1 的负极电连接于电容 C17 的第二端, 正极电连接于整流滤波电路 1 输出端的接地端, 即接地。

[0071] 二极管 D7 的正极电连接于电容 C17 的第二端, 负极电连接于第一蓄能电容 C8 的第一端。

[0072] 第一蓄能电容 C8 的第二端接地, 同时其第一端电连接于 L6574 的电源脚 12。

[0073] 电源采样电路 6 的采样端在隔直电容 C15 采样, 并把采样到的电压通过电阻 R25、电阻 R26、电容 C17、稳压管 DZ1、二极管 D7 对第一蓄能电容 C8 进行蓄能, 第一蓄能电容 C8 对振荡驱动电路 3 中的 L6574 供电。

[0074] 供电电路 7 的供电电容 C6 的第一端为输入端, 输入端电连接于负载振荡电路 4 的电感 C16 的第一端、振荡驱动电路 3 中的开关晶体管 T2 以及开关晶体管 T3 之间的节点。电感 C16 的第二端电连接于负载。同时供电电容 C6 的第一端电连接于 L6574 的脚 14, 和电容 C9 的第二端。电容 C9 的第一端电连接于 L6574 的脚 16。

[0075] 电阻 R13 和电阻 R14 并联电连接, 其共同第一端电连接于供电电容 C6 的第二端, 其共同第二端电连接于稳压管 DZ3 的负极。稳压管 DZ3 的正极接地。

[0076] 二极管 D6 的正极电连接稳压管 DZ3 的负极。

[0077] 第二蓄能电容 C7 和电阻 R15 并联电连接, 其共同第一端电连接二极管 D6 的负极, 同时电连接于 L6561 的电源脚 8, 其共同第二端接地。

[0078] 供电电路 7, 在振荡驱动电路 3 的半桥振荡后, 通过电连接于负载振荡电路 4 的电感组 L4 和开关晶体管 T2 以及开关晶体管 T3 的节点, 在电感组 L4 采样, 并通过供电电容 C6、电阻 R13、电阻 R14、二极管 D6、稳压管 DZ3 对第二蓄能电容 C7 进行蓄能, 第二蓄能电容 C7 对功率因数校正电路 2 中的 L6561 供电。

[0079] 实施例二

[0080] 本实施例二与实施例一不同之处在于：如图 5 所示，所述方法为：通过电源采样电路 6 的采样端在负载振荡电路 4 进行采样，并把该采样到的电信号源通过电源采样电路 6 的供电端对主电路中的集成电路供电。

[0081] 电源采样电路 6 的采样端在负载 5 的第二端与隔直电容 C15 电连接处采样，并把该隔直电容 C15 的电压通过电阻 R26、电阻 R25、电容 C17、二极管 D7 以及稳压管 DZ1 对第一蓄能电容 C8 进行蓄能；第一蓄能电容 C8 对功率因数校正电路 2 中的第二集成电路 L6561 供电。

[0082] 电子镇流器 IC 的供电电路 7，其具有输入端和输出端，输入端电连接于振荡驱动电路 3，输出端电连接振荡驱动电路中的第一集成电路 L6574。在振荡驱动电路 3 的半桥振荡后，供电电路 7 连接两开关晶体管 T2、T3 之间节点，并通过供电电容 C6、电阻 R13、电阻 R14、电阻 R15、二极管 D6 以及稳压管 DZ3 对第二蓄能电容 C7 进行蓄能；第二蓄能电容 C7 对功率因数校正电路 2 中的第一集成电路 L6574 供电。

[0083] 本实施例二的具体的电路图可参考实施例一。

[0084] 实施例三

[0085] 本实施例三与实施例一不同之处在于：如图 6 所示，所述方法为：通过电源采样电路 6 的采样端在负载振荡电路 4 进行采样，并把该采样到的电信号源通过电源采样电路 6 的供电端对主电路中的集成电路供电。

[0086] 电源采样电路 6 的采样端在负载 5 的第二端与隔直电容 C15 电连接处采样，并把该隔直电容 C15 的电压通过电阻 R26、电阻 R25、电容 C17、二极管 D7 以及稳压管 DZ1 对第一蓄能电容 C8 进行蓄能；第一蓄能电容 C8 对振荡驱动电路中的第一集成电路 L6574 供电。

[0087] 电源采样电路 6 的采样端在负载 5 的第二端与隔直电容 C15 电连接处采样，并把该隔直电容 C15 的电压通过电阻 R26、电阻 R25、电容 C17、二极管 D7 以及稳压管 DZ1 对第一蓄能电容 C8 进行蓄能；第一蓄能电容 C8 对功率因数校正电路 2 中的第二集成电路 L6561 供电。

[0088] 本实施例三的具体的电路图可参考实施例一。

[0089] 以上所述，仅为本发明较佳实施例而已，故不能以此限定本发明实施的范围，即依本发明申请专利范围及说明书内容所作的等效变化与修饰，皆应仍属本发明专利涵盖的范围内。

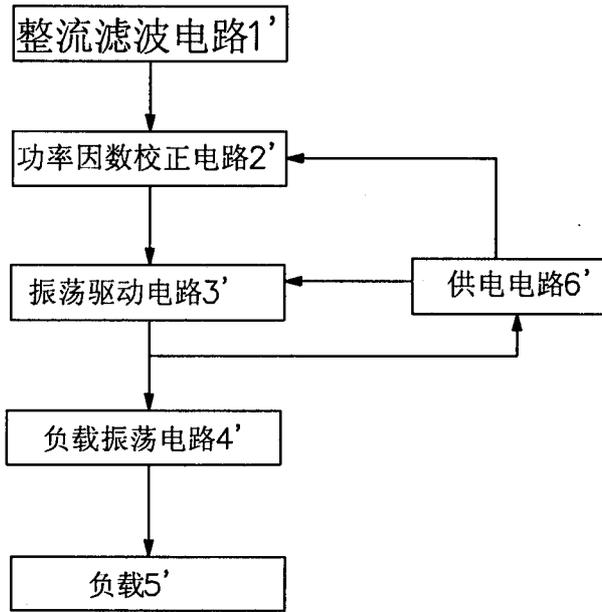


图1

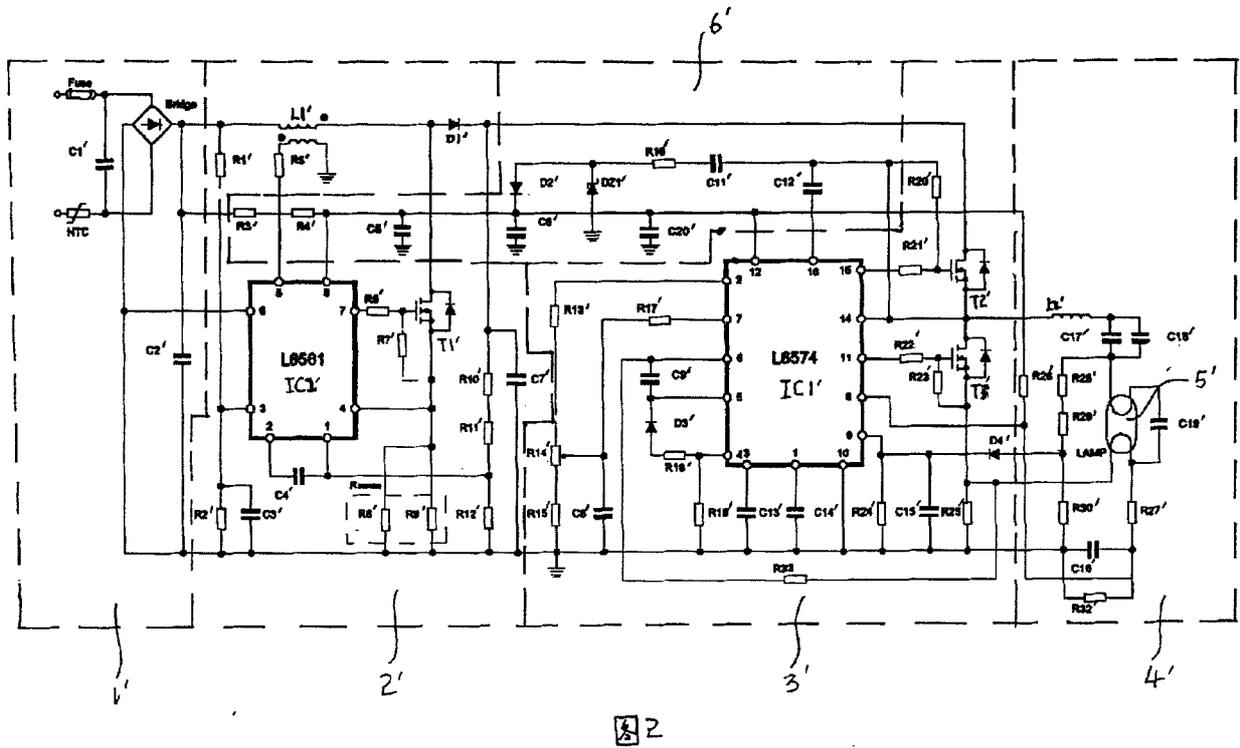


图2

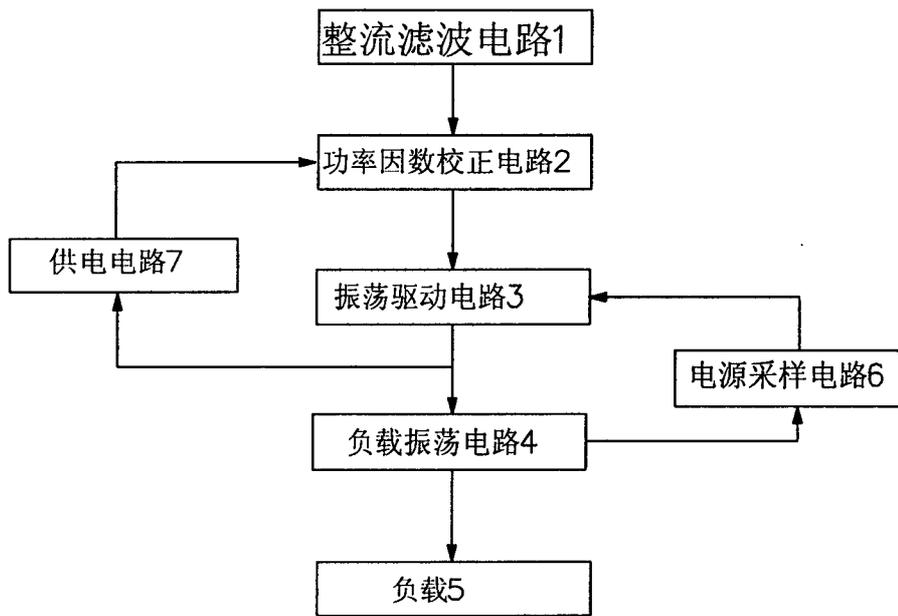


图3

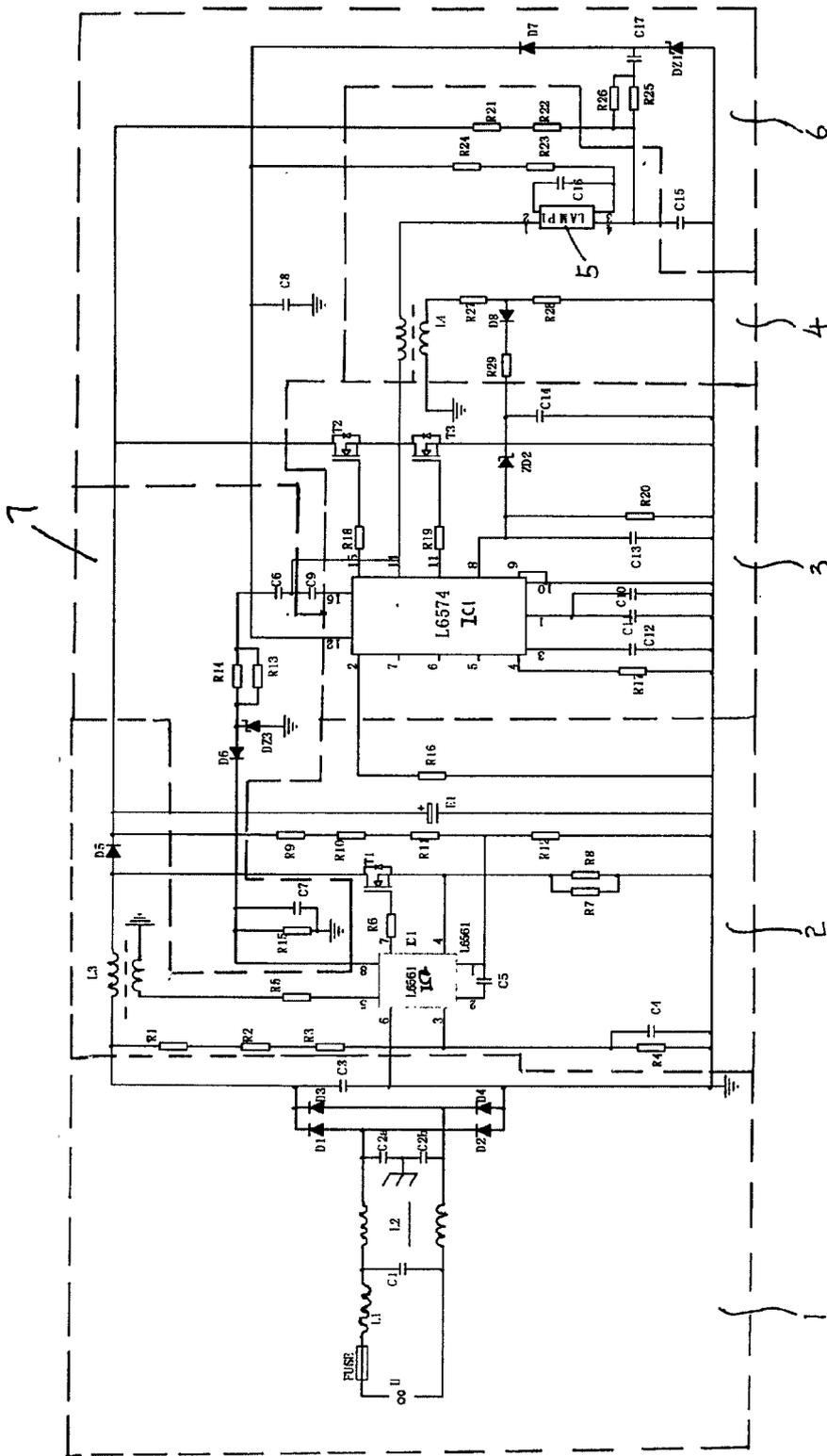


图4

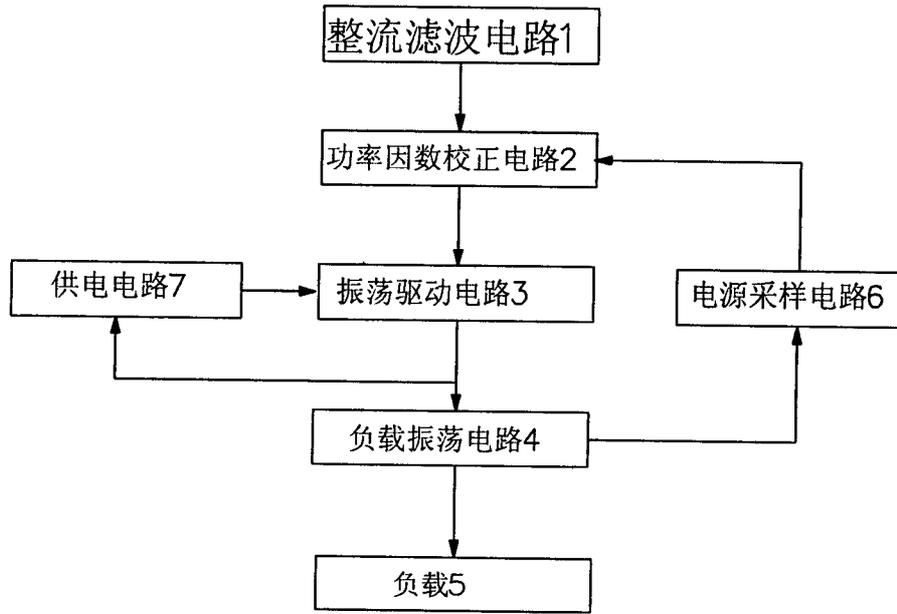


图5

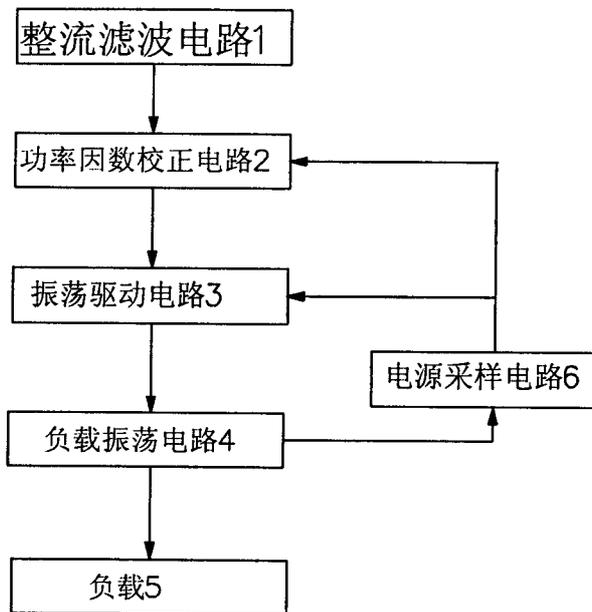


图6