



(12) 发明专利申请

(10) 申请公布号 CN 118202664 A

(43) 申请公布日 2024. 06. 14

(21) 申请号 202280073214.4

(22) 申请日 2022.10.31

(30) 优先权数据

2021-185078 2021.11.12 JP

(85) PCT国际申请进入国家阶段日

2024.04.29

(86) PCT国际申请的申请数据

PCT/JP2022/040594 2022.10.31

(87) PCT国际申请的公布数据

W02023/085138 JA 2023.05.19

(71) 申请人 索尼集团公司

地址 日本

(72) 发明人 平田英治 海津俊

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

专利代理师 李彦丽

(51) Int.Cl.

H04N 25/70 (2006.01)

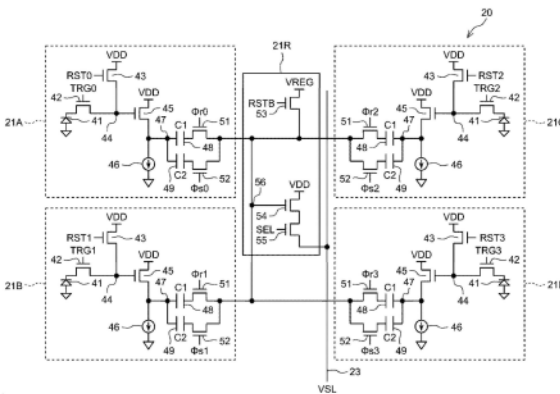
权利要求书3页 说明书21页 附图22页

(54) 发明名称

固态成像装置、用于驱动固态成像装置的方法和电子装置

(57) 摘要

本公开内容涉及：固态成像装置，该固态成像装置用于实现能够进行空间差异输出的固态成像装置的低成本实现方式；用于驱动固态成像装置的方法；以及电子装置。固态成像装置包括：像素，每个像素包括光电转换器元件、第一电容元件和第二电容元件；读取电路，其被包括第一像素和第二像素的多个像素共享；以及垂直扫描电路，其用于控制像素和读取电路。垂直扫描电路执行在第一像素和第二像素中同时读取第一电容元件和第二电容元件的相互不同的电容元件信号电平的第一控制。本公开内容例如可以应用于以下固态成像装置：在该固态成像装置中，每个像素设置一对电容，并且使得电容保持两个信号，即经过AD转换的信号电平和复位电平。



1. 一种固态成像装置,包括:
像素,包括:
光电转换元件,
第一电容元件,所述第一电容元件被配置成保持所述光电转换元件的第一信号电平,
以及
第二电容元件,所述第二电容元件被配置成保持所述光电转换元件的第二信号电平;
由包括第一像素和第二像素的多个像素共享的读取电路;以及
垂直扫描电路,所述垂直扫描电路被配置成控制所述像素和所述读取电路,其中,
所述垂直扫描电路执行在所述第一像素和所述第二像素中同时读取所述第一电容元件和所述第二电容元件的不同的电容元件的信号电平的第一控制。
2. 根据权利要求1所述的固态成像装置,其中,
作为所述第一控制,所述垂直扫描电路在同时读取所述第一像素的所述第一信号电平和所述第二像素的所述第二信号电平之后,同时读取所述第一像素的所述第二信号电平和所述第二像素的所述第一信号电平。
3. 根据权利要求1所述的固态成像装置,其中,
所述读取电路包括复位晶体管、放大晶体管和选择晶体管。
4. 根据权利要求1所述的固态成像装置,其中,
所述读取电路由包括行方向上的两个像素和列方向上的两个像素的四个像素共享。
5. 根据权利要求4所述的固态成像装置,其中,
所述第一像素和所述第二像素是所述四个像素之中在所述列方向、所述行方向或斜向方向上布置的两个像素。
6. 根据权利要求4所述的固态成像装置,其中,
所述垂直扫描电路通过将所述四个像素中的预定的两个像素视为所述第一像素并且将剩余的两个像素视为所述第二像素来执行所述第一控制。
7. 根据权利要求1所述的固态成像装置,还包括:
ADC,所述ADC被配置成将由所述读取电路读取的信号电平转换成计数值;以及
减法处理电路,所述减法处理电路被配置成对两个转换的计数值执行减法处理,其中,
所述减法处理电路对与所述第一像素的所述第一信号电平和所述第二像素的所述第二信号电平的总和相对应的计数值以及与所述第一像素的所述第二信号电平和所述第二像素的所述第一信号电平的总和相对应的计数值执行减法处理。
8. 根据权利要求7所述的固态成像装置,还包括:
饱和检测电路,所述饱和检测电路被配置成检测所述像素的信号电平的饱和。
9. 根据权利要求1所述的固态成像装置,其中,
在所述像素二维地布置成矩阵的像素阵列单元中,所述垂直扫描电路将执行所述第一控制的像素和执行读取以一个像素为单位的亮度信号的第二控制的像素进行混合。
10. 根据权利要求9所述的固态成像装置,其中,
所述垂直扫描电路相对于共享所述读取电路的多个像素将执行所述第一控制的像素和执行所述第二控制的像素进行混合。
11. 根据权利要求9所述的固态成像装置,其中,

所述垂直扫描电路以所述像素阵列单元的行为单位将执行所述第一控制的像素和执行所述第二控制的像素进行混合。

12. 根据权利要求9所述的固态成像装置, 其中,

所述垂直扫描电路在所述像素阵列单元的同一行中将执行所述第一控制的像素和执行所述第二控制的像素进行混合。

13. 根据权利要求9所述的固态成像装置, 其中,

执行所述第一控制的像素以比执行所述第二控制的像素更高的帧速率操作。

14. 根据权利要求1所述的固态成像装置, 其中,

在使得共享所述读取电路的多个像素之中的沿第一斜向方向布置的两个像素与沿不同于所述第一斜向方向的第二斜向方向布置的两个像素之间的曝光定时不同之后, 所述垂直扫描电路执行所述第一控制。

15. 根据权利要求14所述的固态成像装置, 其中,

基于所述曝光定时不同的所述第一控制的结果来执行运动对象检测处理。

16. 根据权利要求1所述的固态成像装置, 还包括:

帧信号处理电路, 所述帧信号处理电路被配置成通过使用根据所述第一控制的具有第一分辨率的空间差异图像和根据读取以一个像素为单位的亮度信号的第二控制的具有比所述第一分辨率低的第二分辨率的亮度图像, 来生成具有所述第一分辨率的亮度图像。

17. 根据权利要求1所述的固态成像装置, 还包括:

帧信号处理电路, 所述帧信号处理电路被配置成根据亮度/差异混合图像生成具有第一分辨率的亮度图像, 在所述亮度/差异混合图像中, 通过读取以一个像素为单位的亮度信号的第二控制的亮度值被嵌入在通过所述第一控制的具有所述第一分辨率的空间差异图像的一些像素中。

18. 根据权利要求1所述的固态成像装置, 还包括:

帧信号处理电路, 所述帧信号处理电路被配置成通过使用由所述第一控制在第一时间处生成的空间差异图像、由读取以一个像素为单位的亮度信号的第二控制在所述第一时间之前的时间处生成的第一亮度图像以及由所述第二控制在所述第一时间之后的时间处生成的第二亮度图像, 来生成在所述第一时间处的亮度图像。

19. 一种用于驱动固态成像装置的方法, 所述方法包括:

由所述固态成像装置执行在第一像素和第二像素中同时读取第一电容元件和第二电容元件的不同电容元件的信号电平的第一控制, 所述固态成像装置包括:

像素, 包括:

光电转换元件,

所述第一电容元件, 被配置成保持所述光电转换元件的第一信号电平, 以及
所述第二电容元件, 被配置成保持所述光电转换元件的第二信号电平; 以及
由包括所述第一像素和所述第二像素的多个像素共享的读取电路。

20. 一种包括固态成像装置的电子装置, 所述固态成像装置包括:

像素, 包括:

光电转换元件,

第一电容元件, 所述第一电容元件被配置成保持所述光电转换元件的第一信号电平,

以及

第二电容元件,所述第二电容元件被配置成保持所述光电转换元件的第二信号电平;
由包括第一像素和第二像素的多个像素共享的读取电路;以及
垂直扫描电路,所述垂直扫描电路被配置成控制所述像素和所述读取电路,其中,
所述垂直扫描电路执行在所述第一像素和所述第二像素中同时读取所述第一电容元件和所述第二电容元件的不同电容元件的信号电平的第一控制。

固态成像装置、用于驱动固态成像装置的方法和电子装置

技术领域

[0001] 本公开内容涉及固态成像装置、用于驱动固态成像装置的方法以及电子装置,并且更特别地,涉及使得能够以低成本实现能够输出空间差异的固态成像装置的固态成像装置、用于驱动固态成像装置的方法以及电子装置。

背景技术

[0002] 在具有全局快门功能的图像传感器中,已经提出了固态成像装置,在该固态成像装置中,为每个像素提供一对电容器,并且这些电容器保持要进行AD转换的复位电平和信号电平的两个信号(例如,参见专利文献1)。

[0003] 在具有全局快门功能的图像传感器中,用于从像素读取信号的像素晶体管由多个像素共享的共享像素结构是已知的(例如,参见非专利文献1)。

[0004] 其中,在各种图像处理中使用用于获得图像的空间差异的信号处理。例如,图像的空间差异也用于通过Canny方法、Sobel滤波器等的边缘检测(例如,参见非专利文献2)。检测用于聚焦控制的像素的相位差异信息的处理也是用于获得空间差异的信号处理之一,因为计算了像素之间的差异。

[0005] 图像的空间差异的信号处理通常在图像传感器的后续级处由信号处理芯片等来执行,但是也已经提出了在图像传感器内部执行信号处理(例如,参见非专利文献3)。非专利文献3还公开了通过将空间差异图像和机器学习进行组合来执行对象识别的应用示例。将空间差异图像和机器学习进行组合的处理包括根据高分辨率空间差异图像和低分辨率亮度图像恢复高分辨率亮度图像的超分辨率处理(例如,参见非专利文献4)。

[0006] 引用列表

[0007] 专利文献

[0008] 专利文献1:WO 2021/215105

[0009] 非专利文献

[0010] 非专利文献1:Masahiro Kobayashi等,“A 1.8erms Temporal Noise Over110dB Dynamic Range 3.4 μ m Pixel Pitch Global Shutter CMOS Image Sensor with Dual-Gain Amplifiers,SS-ADC and Multiple-Accumulation Shutter”ISSCC Dig.Tech.Papers,第74-75页,2017年2月

[0011] 非专利文献2:Canny,J.,A Computational Approach To Edge Detection,IEEE Transactions on Pattern Analysis and Machine Intelligence,8(6):679-698,1986,互联网<URL:

[0012] <https://ieeexplore.ieee.org/document/4767851>>

[0013] 非专利文献3:Christopher Young等,“A Data-Compressive 1.5b/2.75bLog-Gradient QVGA Image Sensor with Multi-Scale Readout for Always-On Object Detection”ISSCC Dig.Tech.Papers,第98-99页,2019年2月

[0014] 非专利文献4:Kamyar Nazeri,Harrish Thasarathan,Mehran Ebrahimi,“Edge-

Informed Single Image Super-Resolution”, Proceedings of the IEEE/CVF International Conference on Computer Vision (ICCV), 2019, 互联网<URL:

[0015] https://openaccess.thecvf.com/content_ICCVW_2019/html/AIM/Nazeri_Edge-Informed_Single_Image_Super-Resolution_ICCVW_2019_paper.html>

发明内容

[0016] 本发明要解决的问题

[0017] 在图像传感器的后续级中通过信号处理获得图像的空间差异的情况下,图像传感器针对一个信号执行复位电平和信号电平的两次AD转换。因此,为了获得两个信号之间的差异,AD转换噪声总共被施加四次,并且SN比劣化。在图像传感器的后续级计算空间差异的情况下,存在着与计算相关联的处理延迟和功耗增加的问题。

[0018] 另一方面,在图像传感器内计算空间差异的情况下,需要用于空间差异计算的附加部件(例如缓冲电路),并且存在着芯片成本增加和功耗增加的问题。

[0019] 鉴于这种情况做出了本公开内容,并且本公开内容的目的是使得能够以低成本实现能够输出空间差异的固态成像装置。

[0020] 问题的解决方案

[0021] 本公开内容的第一方面的固态成像装置包括:

[0022] 像素,包括:

[0023] 光电转换元件,

[0024] 第一电容元件,第一电容元件被配置成保持光电转换元件的第一信号电平,以及

[0025] 第二电容元件,第二电容元件被配置成保持光电转换元件的第二信号电平;

[0026] 由包括第一像素和第二像素的多个像素共享的读取电路;以及

[0027] 垂直扫描电路,垂直扫描电路被配置成控制像素和读取电路,其中,

[0028] 垂直扫描电路执行在第一像素和第二像素中同时读取第一电容元件和第二电容元件的不同电容元件的信号电平的第一控制。

[0029] 本公开内容的第二方面的用于驱动固态成像装置的方法包括:

[0030] 由固态成像装置执行在第一像素和第二像素中同时读取第一电容元件和第二电容元件的不同电容元件的信号电平的第一控制,该固态成像装置包括:

[0031] 像素,包括:

[0032] 光电转换元件,

[0033] 第一电容元件,第一电容元件被配置成保持光电转换元件的第一信号电平,以及

[0034] 第二电容元件,第二电容元件被配置成保持光电转换元件的第二信号电平;以及

[0035] 由包括第一像素和第二像素的多个像素共享的读取电路。

[0036] 本公开内容的第三方面的电子装置包括固态成像装置,该固态成像装置包括:

[0037] 像素,包括:

[0038] 光电转换元件,

[0039] 第一电容元件,第一电容元件被配置成保持光电转换元件的第一信号电平,以及

[0040] 第二电容元件,第二电容元件被配置成保持光电转换元件的第二信号电平;

[0041] 由包括第一像素和第二像素的多个像素共享的读取电路;以及

- [0042] 垂直扫描电路,垂直扫描电路被配置成控制像素和读取电路,其中,
- [0043] 垂直扫描电路执行在第一像素和第二像素中同时读取第一电容元件和第二电容元件的不同电容元件的信号电平的第一控制。
- [0044] 在本公开内容的第一方面至第三方面中,在固态成像装置中执行在第一像素和第二像素中同时读取第一电容元件和第二电容元件的不同电容元件的信号电平的第一控制,该固态成像装置包括:像素;以及由包括第一像素和第二像素的多个像素共享的读取电路,该像素包括:光电转换元件、被配置成保持光电转换元件的第一信号电平的第一电容元件以及被配置成保持光电转换元件的第二信号电平的第二电容元件。
- [0045] 固态成像装置或电子装置可以是独立装置或者并入另一装置中的模块。

附图说明

- [0046] 图1是示出根据本公开内容的固态成像装置的第一实施方式的配置示例的框图。
- [0047] 图2是示出构成像素阵列单元中的一个共享单元的多个像素的电路配置示例的图。
- [0048] 图3是示出恒定电流源电路单元和列信号处理电路的详细配置示例的框图。
- [0049] 图4是用于说明每个像素的曝光操作的定时图。
- [0050] 图5是示出每个像素的像素信号的读取操作的定时图。
- [0051] 图6是用于说明像素差异输出的读取操作的定时图。
- [0052] 图7是用于说明像素差异输出的变化的图。
- [0053] 图8是用于说明像素差异输出的变化的图。
- [0054] 图9是示出列信号处理电路的另一配置示例的框图。
- [0055] 图10是用于说明像素信号饱和的情况下的操作的定时图。
- [0056] 图11是用于说明空间差异输出和单像素亮度输出的混合的示例的图。
- [0057] 图12是用于说明空间差异输出和单像素亮度输出的混合的示例的图。
- [0058] 图13是用于说明空间差异输出和单像素亮度输出的混合的示例的图。
- [0059] 图14是用于说明使用两个像素相加和斜向方向差异的运动对象检测处理的示例的图。
- [0060] 图15是示出根据本公开内容的固态成像装置的第二实施方式的配置示例的框图。
- [0061] 图16是用于说明由第二实施方式的固态成像装置执行的第一图像处理的图。
- [0062] 图17是用于说明由第二实施方式的固态成像装置执行的第一图像处理的图。
- [0063] 图18是用于说明由第二实施方式的固态成像装置执行的第一图像处理的图。
- [0064] 图19是用于说明由第二实施方式的固态成像装置执行的第二图像处理的图。
- [0065] 图20是用于说明由第二实施方式的固态成像装置执行的第二图像处理的图。
- [0066] 图21是示出作为应用了本公开内容的技术的电子装置的成像装置的配置示例的框图。
- [0067] 图22是用于说明图像传感器的使用示例的图。

具体实施方式

- [0068] 在下文中,将参照附图描述用于执行本公开内容的技术的模式(在下文中,其被称

为实施方式)。注意,在本说明书和附图中,具有基本上相同的功能配置的部件由相同的附图标记表示,并且省略冗余的描述。将按以下顺序给出描述。

[0069] 1. 固态成像装置的第一实施方式的配置示例

[0070] 2. 共享单元的像素电路配置示例

[0071] 3. 列信号处理电路的配置示例

[0072] 4. 以一个像素为单位的像素信号输出操作

[0073] 5. 差分像素信号的输出操作

[0074] 6. 像素差异的变化

[0075] 7. 列信号处理电路的另一配置示例

[0076] 8. 空间差异输出和单像素亮度输出的混合

[0077] 9. 运动对象检测处理

[0078] 10. 固态成像装置的第二实施方式的配置示例

[0079] 11. 第二实施方式的第一图像处理示例

[0080] 12. 第二实施方式的第二图像处理示例

[0081] 13. 对电子装置的应用示例

[0082] <1. 固态成像装置的第一实施方式的配置示例>

[0083] 图1是示出根据本公开内容的固态成像装置的第一实施方式的配置示例的框图。

[0084] 图1中的固态成像装置1包括像素阵列单元11、垂直扫描电路12、恒定电流源电路单元13、列信号处理电路14、定时控制电路15、数模转换器(DAC)16和输出单元17。固态成像装置1形成在例如单个半导体芯片上。

[0085] 在像素阵列单元11中,像素21在行方向和列方向上二维地布置成矩阵,像素21具有根据所接收的光的量生成和累积光电电荷的光电转换元件。此处,行方向是指像素阵列单元11在水平方向上的布置方向,并且列方向是指像素阵列单元11在垂直方向上的布置方向。

[0086] 相对于像素阵列单元11的矩阵中的像素阵列,像素驱动线22按各行沿着水平方向布线,并且垂直信号线23按各列沿着垂直方向布线。像素驱动线22是当从像素21读取像素信号VSL时发送用于执行驱动的驱动信号的布线。注意,在图1中,像素驱动线22被示为一根线,但像素驱动线22不限于一根线。像素驱动线22的一端连接至与垂直扫描电路12的每个像素行相对应的输出端。

[0087] 垂直扫描电路12包括移位寄存器、地址解码器等,并且针对所有像素或以行为单位同时驱动像素阵列单元11的每个像素21。也就是说,垂直扫描电路12控制像素阵列单元11的每个像素21的光接收(曝光)的开始和结束以及光电转换元件中累积的信号电荷的读取。通过经由像素驱动线22从垂直扫描电路12发送的驱动信号,每个像素21中生成的信号电荷作为像素信号VSL输出至垂直信号线23,并且发送至列信号处理电路14。

[0088] 恒定电流源电路单元13包括与像素阵列单元11的列方向上的多个像素相对应的电流源81(图3),并且向布置在同一列中的每个像素21提供恒定电流。

[0089] 列信号处理电路14对经由垂直信号线23从像素阵列单元11的一个或更多个像素21提供的像素信号VSL执行AD转换处理或相关双采样(CDS)。列信号处理电路14经由输出单元17向外部输出经过AD转换处理和CDS处理的像素数据。

[0090] 定时控制电路15基于预定频率的主时钟向垂直扫描电路12、DAC 16和列信号处理电路14提供预定操作所需的时钟信号和定时信号。例如,定时控制电路15向垂直扫描电路12、DAC 16和列信号处理电路14提供像素21的光接收操作或读取操作的定时信号。

[0091] 根据来自定时控制电路15的时钟信号,DAC 16生成斜坡信号Ramp作为参考信号,斜坡信号Ramp的电平(电压)随着时间流逝以斜的方式变化,并且将斜坡信号Ramp提供至列信号处理电路14。

[0092] 输出单元17将从列信号处理电路14提供的像素数据成形为预定格式,并且将该数据输出至外部设备。

[0093] 具有上述配置的固态成像装置1的每个像素21可以执行例如全局快门类型操作(成像),其中曝光时间被设置成在像素阵列单元11的所有像素中相同,在曝光结束后暂时保持电荷,并且以行为单位顺序读取电荷。

[0094] 像素阵列单元11的每个像素21具有共享的像素结构,在该像素结构中,多个相邻像素共享用于读取像素信号VSL的像素晶体管。

[0095] <2.共享单元的像素电路配置示例>

[0096] 图2示出了构成像素阵列单元11中的一个共享单元的多个像素的电路配置示例。

[0097] 图2中的共享单元20包括四个像素,行方向上两个像素并且列方向上两个像素(2×2)。

[0098] 在图2中,为了区分构成共享单元20的四个像素21,指定了像素21A至像素21D的附图标记。在以下描述中,在没有必要特别地区分像素21A至像素21D的情况下,它们将被简单地称为像素21。

[0099] 像素21A和像素21C被布置在像素阵列单元11中的同一行中,并且像素21B和像素21D被布置在与像素21A和像素21C相邻的同一行中。此外,像素21A和像素21B被布置在像素阵列单元11中的同一列中,并且像素21C和像素21D被布置在与像素21A和像素21B相邻的同一列中。

[0100] 注意,共享单元20不限于 2×2 的四个像素,并且可以是多个其他像素。例如,共享单元20可以包括9个像素,所述9个像素包括行方向上的3个像素和列方向上的3个像素(3×3)。此外,共享单元20不需要在行方向和列方向中的每一个方向上包括多个像素,并且例如,仅在列方向或行方向上布置的多个像素可以被包括在共享单元20中。然而,如稍后所述,考虑到图像的边缘检测性能,期望在行方向和列方向中的每一个方向上包括多个像素。

[0101] 构成共享单元20的每个像素21包括光电转换元件41、传递晶体管42、复位晶体管43、浮动扩散(FD)44、放大晶体管45、电流源晶体管46、电容元件48和49以及选择晶体管51和52。

[0102] 此外,共享单元20包括由像素21A至像素21D共享的读取电路21R,并且读取电路21R包括共享复位晶体管53、共享放大晶体管54和共享选择晶体管55。

[0103] 光电转换元件41包括例如光电二极管,并且生成和累积与所接收的光的量相对应的电荷(信号电荷)。当被来自垂直扫描电路12的传递信号TRG导通时,传递晶体管42将由光电转换元件41生成的电荷传递至FD 44。

[0104] 当被来自垂直扫描电路12的FD复位信号RST导通时,复位晶体管43通过将FD 44中累积的电荷放电至漏极(电源电位VDD),来使FD 44的电位复位。FD 44累积从光电转换元件

41传递的电荷,并且生成与电荷量相对应的电压。

[0105] 放大晶体管45用电流源晶体管46配置源极跟随器电路,放大FD 44的电压电平,并且将放大的电压电平输出至节点47(在下文中,节点47被称为电容输入节点47)。放大晶体管45的漏极连接至电源电位VDD。电流源晶体管46在垂直扫描电路12的控制下提供恒定电流。由电流源晶体管46提供的电流在几纳安(nA)至几十纳安(nA)的数量级上,以抑制IR压降。

[0106] 电容元件48和49中的每一个的一端通常连接至电容输入节点47。电容元件48的另一端连接至选择晶体管51,并且电容元件49的另一端连接至选择晶体管52。电容元件48和49保持从放大晶体管45输出的预定电压电平。电容元件48的存储电容用C1来表示,电容元件49的存储电容用C2来表示。

[0107] 选择晶体管51选择电容元件48并且连接至后续级,选择晶体管52选择电容元件49并且连接至后续级。更具体地,当被来自垂直扫描电路12的选择信号 Φ_r 导通时,选择晶体管51连接电容元件48和节点56(在下文中,节点56被称为共享放大晶体管节点56)。当被来自垂直扫描电路12的选择信号 Φ_s 导通时,选择晶体管52连接电容元件49和共享放大晶体管节点56。

[0108] 当被来自垂直扫描电路12的共享复位信号RSTB导通时,共享复位晶体管53将共享放大晶体管节点56的电平初始化为预定电位VREG。与电源电位VDD不同的电位(例如,低于电源电位VDD的电位)被设置为电位VREG。

[0109] 共享放大晶体管54放大提供给共享放大晶体管节点56的电压电平,并且经由共享选择晶体管55将放大的电压电平输出至垂直信号线23。当被来自垂直扫描电路12的共享选择信号SEL导通时,共享选择晶体管55将由共享放大晶体管54放大的电压电平的信号作为像素信号VSL输出至垂直信号线23。

[0110] 注意,例如,N型金属氧化物半导体(MOS)晶体管可以用于共享单元20中的各种像素晶体管。在这种情况下,当像素晶体管被提供给栅极的驱动信号导通时,其处于漏极和源极连接的闭合状态。

[0111] 在图2中,区分了从垂直扫描电路12分别提供给像素21A至像素21D的传递信号TRG、FD复位信号RST、选择信号 Φ_r 和选择信号 Φ_s ,并且将“0”至“3”分别附加至到像素21A至像素21D的信号。例如,提供给像素21A的传递信号TRG、FD复位信号RST、选择信号 Φ_r 和选择信号 Φ_s 分别被描述为传递信号TRG0、FD复位信号RST0、选择信号 Φ_{r0} 和选择信号 Φ_{s0} ,并且提供给像素21B的传递信号TRG、FD复位信号RST、选择信号 Φ_r 和选择信号 Φ_s 分别被描述为传递信号TRG1、FD复位信号RST1、选择信号 Φ_{r1} 和选择信号 Φ_{s1} 。类似地,将“2”附加至提供给像素21C的每个信号,并且将“3”附加至提供给像素21D的每个信号。

[0112] 尽管稍后将参照图4至图6描述像素21的操作,但是在像素21的电容元件48中保持与像素21的复位电平相对应的电位 V_{rst} ,在电容元件49中保持与像素21的信号电平相对应的电位 V_{sig} ,并且将与这些电位相对应的信号作为像素信号VSL通过垂直信号线23输出至列信号处理电路14。

[0113] <3.列信号处理电路的配置示例>

[0114] 图3是示出恒定电流源电路单元13和列信号处理电路14的详细配置示例的框图。

[0115] 恒定电流源电路单元13包括多个电流源81,电流源81包括例如负载MOS晶体管。如

参照图2所描述的,在布置在行方向上的两个像素是共享单元20并且连接至一个垂直信号线23的情况下,以像素阵列单元11的两列为单位提供电流源81。电流源81用连接至同一垂直信号线23的共享放大晶体管54配置源极跟随器电路。

[0116] 列信号处理电路14包括多个ADC 101和多个数字信号处理单元102。为每个垂直信号线23提供ADC 101和数字信号处理单元102。也就是说,假设垂直信号线23的数量是I,则列信号处理电路14中包括的ADC 101和数字信号处理单元102的数量是I。

[0117] ADC 101包括电容元件(电容器)111和112、比较器113和计数器114,并且将经由垂直信号线23输入的模拟信号转换成数字计数值(AD转换)。数字信号处理单元102包括减法处理电路121,该减法处理电路121对两个AD转换的计数值进行相减。

[0118] 从像素21输出的像素信号VSL经由垂直信号线23输入至ADC 101的电容元件111。另一方面,从DAC 16(图1)向电容元件112输入斜坡信号Ramp作为参考信号,斜坡信号Ramp的电平(电压)随时间流逝以斜的方式变化。

[0119] 注意,电容元件111和112用于去除斜坡信号Ramp和像素信号VSL的DC分量,使得比较器113可以仅比较斜坡信号和像素信号的AC分量。

[0120] 比较器113将通过对像素信号VSL与斜坡信号Ramp进行比较而获得的差异信号输出至计数器114。例如,在斜坡信号Ramp大于像素信号VSL的情况下,将Hi(高)差异信号提供给计数器114,并且在斜坡信号Ramp小于像素信号VSL的情况下,将Lo(低)差异信号提供给计数器114。

[0121] 仅在第一AD转换时间段中提供Hi差异信号的时候计数器114计数,并且将作为计数结果的P相位计数值提供给减法处理电路121。另外,仅在第二AD转换时间段中提供Hi差异信号的时候计数器114计数,并且将作为计数结果的D相位计数值提供给减法处理电路121。

[0122] 减法处理电路121使用从计数器114提供的P相位计数值和D相位计数值来执行CDS处理。也就是说,减法处理电路121从D相位计数值中减去P相位计数值,并且将结果作为像素数据经由信号线103提供给输出单元17。

[0123] <4.以一个像素为单位的像素信号输出操作>

[0124] 将参照图4和图5描述像素阵列单元11的每个像素21的全局快门操作。

[0125] 图4示出了当像素阵列单元11的每个像素21执行曝光操作时的定时图。在像素阵列单元11的所有像素中同时执行该曝光操作。

[0126] 首先,在时间T0处,垂直扫描电路12将FD复位信号RST和传递信号TRG控制为Hi电平,并且将其提供给像素阵列单元11的每个像素21。因此,光电转换元件41被初始化。在下文中,这种控制被称为“PD复位”。

[0127] 在时间T1处,FD复位信号RST和传递信号TRG被控制为Lo电平,使得在像素阵列单元11的每个像素21中开始曝光。

[0128] 在曝光时间段结束前的时间T2处,垂直扫描电路12在所有像素中将共享复位信号RSTB和选择信号 Φ_r 控制为Hi电平,并且在从时间T2至时间T3的时间段中将FD复位信号RST控制为Hi电平。因此,FD 44被初始化,并且与此时FD 44的电压电平相对应的电压电平被保持在电容元件48中。该控制在下文中被称为“FD复位”。保持在电容元件48中的电压电平与像素21的复位电平相对应。

[0129] 在时间T3之后的时间T4处,选择信号 Φ_r 返回到Lo电平,但是共享复位信号RSTB保持在Hi电平处。

[0130] 在作为曝光时间段的结束时间的的时间T5处,垂直扫描电路12在所有像素中将选择信号 Φ_s 控制为Hi电平,并且在从时间T5至时间T6的时间段中将传递信号TRG控制为Hi电平。因此,与曝光量相对应的信号电荷被传递至FD 44,并且与此时FD 44的电压电平相对应的电压电平被保持在电容元件49中。保持在电容元件49中的电压电平与像素21的信号电平相对应。

[0131] 电容输入节点47的电压电平从复位电平(VDD-Vsig)降低至信号电平(VDD-Vgs-Vsig)。此处,VDD是电源电压,并且Vsig是通过CDS处理获得的净信号电平。Vgs是放大晶体管45的栅极-源极电压。

[0132] 在时间T6之后的时间T7处,选择信号 Φ_s 被控制为Lo电平。

[0133] 垂直扫描电路12控制所有像素的电流源晶体管46,以在从时间T0至时间T7的时间段中提供预定电流。另一方面,恒定电流源电路单元13的每个电流源81被关断,并且没有电流流过电流源81。

[0134] 图5示出了当像素阵列单元11的每个像素21执行像素信号VSL的读取操作时的定时图。

[0135] 对于构成共享单元20的多个像素21,按预定顺序依次执行该读取操作,但是在图5中,共享单元20中的预定的一个像素被设置为读取目标像素,并且将描述该像素的读取操作。

[0136] 首先,垂直扫描电路12在读取时间段的第一时间T10处将所有行的共享复位信号RSTB控制为Lo电平。然后,垂直扫描电路12在作为读取时间段的从时间T10至时间T17的时间段中将FD复位信号RST和共享选择信号SEL控制为Hi电平。

[0137] 接着,垂直扫描电路12在时间T10之后的从时间T11至时间T13的时间段中将读取目标像素的选择信号 Φ_r 控制为Hi电平,并且导通选择晶体管51。因此,共享放大晶体管节点56的电位成为复位电平Vrst,并且输出至垂直信号线23的像素信号VSL的电位成为与复位电平Vrst相对应的复位电平Vrst'。

[0138] 在时间T11之后的从时间T12至时间T13的第一AD转换时间段中DAC 16逐渐增大提供给ADC 101的斜坡信号Ramp的电平。ADC 101将斜坡信号Ramp与像素信号VSL的复位电平Vrst'进行比较,并且持续计数直到比较结果被反转。因此,读取P相位计数值,该P相位计数值与复位电平Vrst'相对应。

[0139] 接着,在时间T13之后的从时间T14至时间T15的时间段中垂直扫描电路12将共享复位信号RSTB控制为Hi电平。因此,当寄生电容存在于共享放大晶体管节点56中时,寄生电容中保持的先前信号的历史可以被擦除。

[0140] 在共享放大晶体管节点56初始化后的从时间T16至时间T18的时间段期间,垂直扫描电路12将选择信号 Φ_s 控制为Hi电平。因此,共享放大晶体管节点56的电位成为信号电平Vsig,并且输出至垂直信号线23的像素信号VSL的电位成为与信号电平Vsig相对应的信号电平Vsig'。在曝光时,信号电平低于复位电平,但是在读取时,由于共享放大晶体管节点56被用作基准,因此信号电平高于复位电平。复位电平Vrst'与信号电平Vsig'之间的差异与净信号电平相对应,FD 44的复位噪声和偏移噪声被从该净信号电平中去除。

[0141] 在时间T16之后的从时间T17至时间T18的第二AD转换时间段中DAC 16逐渐增大提供给ADC 101的斜坡信号Ramp的电平。ADC 101将斜坡信号Ramp与垂直信号线23的像素信号VSL的信号电平Vsig'进行比较,并且持续计数直到比较结果被反转。因此,读取D相位计数值,该D相位计数值是信号电平Vsig'相对应的计数值。

[0142] 垂直扫描电路12控制该读取目标像素的电流源晶体管46,以在从时间T10至时间T18的时间段中提供预定电流。另外,恒定电流源电路单元13的每个电流源81也被控制为导通状态,并且恒定电流流过电流源81。

[0143] 对于构成共享单元20的像素21A至像素21D,例如,像素21A、像素21B、像素21C和像素21D被按此顺序依次设置为读取目标像素,并且可以通过驱动上述读取操作来读取共享单元20的每个像素21的像素信号VSL。

[0144] 此外,例如,如在像素21A和像素21B中,通过同时将两个像素设置为读取目标像素,还可以读取通过将两个像素的信号相加(像素相加)而获得的像素信号VSL。

[0145] 如上所述,固态成像装置1执行曝光控制,以同时开始和结束针对像素阵列单元11的所有像素的曝光。通过该曝光控制,依次生成复位电平Vrst和信号电平Vsig,复位电平Vrst的电位被保持在电容元件48中,并且信号电平Vsig的电位被保持在电容元件49中。

[0146] 注意,在上述图5的控制中,在复位电平Vrst之后读取信号电平Vsig,但是顺序不限于此。复位电平Vrst也可以在信号电平Vsig之后被读取。在这种情况下,垂直扫描电路12在将选择信号 Φ_s 控制为Hi电平之后,将选择信号 Φ_r 控制为Hi电平。此外,在这种情况下,需要反转斜坡信号Ramp的斜坡的倾斜。

[0147] <5.差分像素信号的输出操作>

[0148] 接着,将描述在共享单元20中输出两个像素的像素信号之间的差异的情况下像素21的读取操作。

[0149] 图6是在以下情况下的读取操作的定时图:输出构成共享单元20的像素21A至像素21D之中的沿垂直方向(列方向)布置的像素21A与像素21B之间的像素差异。

[0150] 注意,由于曝光操作类似于参照图4描述的驱动,因此将省略对其的描述。

[0151] 首先,垂直扫描电路12在读取时间段的最初时间T20处将所有行的共享复位信号RSTB控制为Lo电平。然后,垂直扫描电路12在作为读取时间段的从时间T20至时间T29的时间段中将共享单元20中作为读取目标像素的像素21A和像素21B的FD复位信号RST0和RST1以及共享选择信号SEL控制为Hi电平。

[0152] 接着,在时间T20之后的从时间T21至时间T23的时间段期间,垂直扫描电路12将像素21A的选择信号 Φ_{r0} 控制为Hi电平以导通像素21A的选择晶体管51,并且将像素21B的选择信号 Φ_{s1} 控制为Hi电平以导通像素21B的选择晶体管52。因此,像素21A的复位电平Vrst0和像素21B的信号电平Vsig1被同时读取,并且共享放大晶体管节点56的电位变成像素21A的复位电平Vrst0和像素21B的信号电平Vsig1的总和(Vrst0+Vsig1)。然后,输出至垂直信号线23的像素信号VSL的电位变成像素21A的复位电平Vrst0'和像素21B的信号电平Vsig1'的总和(Vrst0'+Vsig1')。

[0153] 在时间T21之后的从时间T22至时间T23的第一AD转换时间段中DAC 16逐渐增大提供给ADC 101的斜坡信号Ramp的电平。ADC 101将斜坡信号Ramp与像素21A的复位电平Vrst0'和像素21B的信号电平Vsig1'的总和(Vrst0'+Vsig1')的电压电平进行比较,并且持

续计数直到比较结果被反转。因此,计数器114的计数值变成与像素21A的P相位计数值和像素21B的D相位计数值的总和(像素A_P+像素B_D)相对应的值。

[0154] 接着,在时间T23之后的从时间T24至时间T25的时间段中垂直扫描电路12将共享复位信号RSTB控制为Hi电平。因此,当寄生电容存在于共享放大晶体管节点56中时,寄生电容中保持的先前信号的历史可以被擦除。

[0155] 在共享放大晶体管节点56初始化后的从时间T26至时间T28的时间段期间,垂直扫描电路12将像素21A的选择信号 Φ_{s0} 控制为Hi电平以导通像素21A的选择晶体管52,并且将像素21B的选择信号 Φ_{r1} 控制为Hi电平以导通像素21B的选择晶体管51。因此,像素21A的信号电平Vsig0和像素21B的复位电平Vrst1被同时读取,并且共享放大晶体管节点56的电位变成像素21A的信号电平Vsig0和像素21B的复位电平Vrst1的总和(Vsig0+Vrst1)。然后,输出至垂直信号线23的像素信号VSL的电位变成像素21A的信号电平Vsig0'和像素21B的复位电平Vrst1'的总和(Vsig0'+Vrst1')。

[0156] 在时间T26之后的从时间T27至时间T28的第二AD转换时间段中DAC 16逐渐增大提供给ADC 101的斜坡信号Ramp的电平。ADC 101将斜坡信号Ramp与像素21A的信号电平Vsig0'和像素21B的复位电平Vrst1'的总和(Vsig0'+Vrst1')的电压电平进行比较,并且持续计数直到比较结果被反转。因此,计数器114的计数值变成与像素21A的D相位计数值和像素21B的P相位计数值的总和(像素A_D+像素B_P)相对应的值。

[0157] 减法处理电路121通过对第一次从计数器114提供的像素21A的P相位计数值和像素21B的D相位计数值的总和(像素A_P+像素B_D)以及第二次提供的像素21A的D相位计数值和像素21B的P相位计数值的总和(像素A_D+像素B_P)执行减法处理来执行CDS处理。

[0158] 也就是说,减法处理电路121执行下面公式(1)的减法处理。

[0159]
$$\text{CDS处理} = (\text{像素A_P} + \text{像素B_D}) - (\text{像素A_D} + \text{像素B_P}) \cdots (1)$$

[0160] 此处,将考虑以下情况:通过参照图5描述的驱动,在单独读取像素21A和像素21B的像素信号VSL之后计算像素21A与像素21B之间的像素差异。

[0161] 像素21A和像素21B中的每一个的P相位计数值和D相位计数值被读取如下。

[0162] 像素21A = 像素A_P - 像素A_D

[0163] 像素21B = 像素B_P - 像素B_D

[0164] 像素21A与像素21B之间的像素差异由下面的公式(2)表示。

[0165]
$$\text{像素21A} - \text{像素21B} = (\text{像素A_P} - \text{像素A_D}) - (\text{像素B_P} - \text{像素B_D}) \cdots (2)$$

[0166] 当对公式(2)进行变换时,其可以表示为下面的公式(3)。

[0167]
$$\text{像素21A} - \text{像素21B} = (\text{像素A_P} - \text{像素A_D}) - (\text{像素B_P} - \text{像素B_D})$$

[0168]
$$= \text{像素A_P} - \text{像素A_D} - \text{像素B_P} + \text{像素B_D}$$

[0169]
$$= \text{像素A_P} + \text{像素B_D} - \text{像素A_D} - \text{像素B_P}$$

[0170]
$$= (\text{像素A_P} + \text{像素B_D}) - (\text{像素A_D} + \text{像素B_P}) \cdots (3)$$

[0171] 由于公式(3)等于上述公式(1),因此可以看出,像素21A与像素21B之间的像素差异是通过图5的流程图中描述的驱动获得的。

[0172] 也就是说,同时读取像素21A的复位电平Vrst0'和像素21B的信号电平Vsig1',像素21A作为输出像素差异的两个像素(像素21A和像素21B)中的一个像素,像素21B作为另一个像素,然后同时读取像素21A的信号电平Vsig0'和像素21B的复位电平Vrst1',使得可以

获得两个像素的像素信号之间的差异。

[0173] 在像素21A和像素21B的像素信号VSL被单独读取,并且然后在后续级在数字信号处理单元102等中计算像素21A与像素21B之间的像素差异的情况下,由于为了获取一个像素的像素数据而执行两次AD转换处理,因此总共需要执行四次AD转换处理,噪声(读取噪声)的影响增加。

[0174] 另一方面,在图6的控制中,由于可以通过两次AD转换处理获得像素差异,因此可以降低噪声,并且可以提高SN比。此外,可以在与参照图5描述的一个像素的读取时间段相同的时间段中执行图6的控制,并且不需要后续块中的差异计算处理等,使得可以在短时间段内获得像素差异。此外,对于像素21的控制,仅改变用于控制像素21的选择晶体管51和52的选择信号 Φ_{s0} 和 Φ_r 的控制,而不需要附加的电路、布线等。

[0175] 也就是说,根据固态成像装置1,可以通过图6的控制以低噪声、高速度、低功耗和低成本来实现像素差异输出。

[0176] 在图6的读取控制中,当像素21A是第一像素,像素21B是第二像素,保持复位电平Vrst的电容元件48是第一电容元件,并且保持信号电平Vsig的电容元件49是第二电容元件时,在第一像素和第二像素中同时读取第一电容元件和第二电容元件中的不同电容元件的电位。这样的控制在下文中被称为“电容元件在第一像素与第二像素之间跨越以执行同时读取”。

[0177] <6. 像素差异的变型>

[0178] 将参照图7和图8描述像素差异输出的变型。

[0179] 图6中描述的用于输出像素21A与像素21B之间的像素差异的读取控制是以下控制:该控制用于输出如图7的左侧所示的共享单元20中沿垂直方向(列方向)布置的两个像素之间的差异。通过类似的控制,还可以输出像素21C与像素21D之间的像素差异。

[0180] 垂直方向上的两个像素的这种像素差异输出可以准确地检测垂直方向上的亮度差异,换言之,亮度图像中横向方向上的边缘。

[0181] 此外,如图7的中心所示,固态成像装置1可以通过在共享单元20中使电容元件在沿横向方向(行方向)布置的两个像素之间跨越并且执行同时读取,来输出沿横向方向布置的两个像素之间的差异。例如,可以通过使电容元件在像素21A与像素21C之间跨越并且执行同时读取,来输出像素21A与像素21C之间的差异。此外,例如,可以通过使电容元件在像素21B与像素21D之间跨越并且执行同时读取,来输出像素21B与像素21D之间的差异。

[0182] 横向方向上的两个像素的这种像素差异输出可以准确地检测横向方向上的亮度差异,换言之,亮度图像中垂直方向上的边缘。

[0183] 此外,如图7的右侧所示,固态成像装置1可以通过在共享单元20中使电容元件在沿斜向方向布置的两个像素之间跨越并且执行同时读取,来输出沿斜向方向布置的两个像素之间的差异。例如,可以通过使电容元件在像素21A与像素21D之间跨越并且执行同时读取,来输出像素21A与像素21D之间的差异。此外,例如,可以通过使电容元件在像素21B与像素21C之间跨越并且执行同时读取,来输出像素21B与像素21C之间的差异。

[0184] 横向方向上的两个像素的这种像素差异输出可以高效且准确地检测横向方向上的亮度差异和垂直方向上的亮度差异两者,换言之,亮度图像中横向方向上的边缘和垂直方向上的边缘两者。

[0185] 由于通常图像传感器以行为单位执行读取操作,因此在垂直方向上检测边缘的操作的数量增加。然而,最初,对垂直方向和横向方向上的两个边缘的检测提高了用于检测图像的相位差信息的聚焦控制等的准确度。

[0186] 根据固态成像装置1的上述控制,可以执行垂直方向差异、横向方向差异和斜向方向差异中的任何一个,并且易于切换。

[0187] 图8示出了像素差异输出和像素相加的组合的示例。

[0188] 将要相加的两个像素视为第一像素或第二像素中的一个像素,并且电容元件在第一像素与第二像素之间跨越以执行同时读取,使得可以执行以两个像素为单位的像素差异输出。

[0189] 例如,如图8的左侧所示,在固态成像装置1中,在共享单元20中,电容元件在上两个像素即像素21A和像素21C与下两个像素即像素21B和像素21D之间跨越,以执行同时读取,使得可以通过一个读取操作来获得像素21A和像素21B的上两个像素相加数据与像素21C和像素21D的下两个像素相加数据之间的差异(垂直方向差异)。

[0190] 此外,例如,如图8的中心所示,在固态成像装置1中,在共享单元20中,电容元件在左两个像素即像素21A和像素21B与右两个像素即像素21C和像素21D之间跨越,以执行同时读取,使得可以通过一个读取操作来获得像素21A和像素21B的左两个像素相加数据与像素21C和像素21D的右两个像素相加数据之间的差异(横向方向差异)。

[0191] 此外,如图8的右侧所示,固态成像装置1使电容元件在共享单元20中的左斜的两个像素即像素21A和像素21D与右斜的两个像素即像素21B和21C之间跨越,以执行同时读取,使得可以通过一个读取操作来获得像素21A和像素21D的左斜两个像素相加数据与像素21B和21C的右斜两个像素相加数据之间的差异(斜向方向差异)。

[0192] 可以通过将像素差异输出和像素相加进行组合来提高SN比。

[0193] 在图8中,像素21A至像素21D的四个像素中所示的黑色圆圈指示经过像素相加的两个像素的质心位置。在沿斜向方向的像素相加和像素差异输出中,左斜的两个像素即像素21A和像素21D的质心位置与右斜的两个像素即像素21B和21C的质心位置彼此重合。

[0194] <7. 列信号处理电路的另一配置示例>

[0195] 图9是示出列信号处理电路14的另一配置示例的框图。与图3类似,图9也示出了恒定电流源电路单元13。

[0196] 在图9中,与图3所示配置中的部分相对应的部分被用相同的附图标记表示,并且将适当地省略对这些部分的描述,将着重于不同的部分给出描述。

[0197] 图9中的列信号处理电路14与图3中的列信号处理电路14的不同之处在于,数字信号处理单元102除了包括减法处理电路121之外,还包括饱和检测电路122和选择电路123,并且在其他点上与图3中的列信号处理电路14相同。

[0198] 饱和检测电路122检测从像素21输出的像素信号VSL的信号电平在第一AD转换时间段和第二AD转换时间段中的每一个中是否饱和。

[0199] 图10示出了在第一AD转换时间段和第二AD转换时间段中的每一个中像素信号VSL饱和的情况下的定时图。

[0200] 在像素信号VSL的饱和发生的情况下,像素信号VSL和斜坡信号Ramp彼此不相等,计数值成为上限值(满计数)并被提供给饱和检测电路122。

[0201] 返回图9,在第一AD转换时间段和第二AD转换时间段中的每一个中从计数器115提供计数值的上限值的情况下,饱和检测电路122通知选择电路123像素21是饱和的。

[0202] 作为减法处理结果的像素数据被从减法处理电路121提供给选择电路123,并且在发生饱和的情况下,饱和检测电路122通知选择电路123饱和的发生。在第一AD转换时间段和第二AD转换时间段中的每一个中没有发生饱和的情况下,选择电路123经由信号线103将来自减法处理电路121的像素数据提供给输出单元17。

[0203] 另一方面,在第一AD转换时间段和第二AD转换时间段中的每一个中发生饱和的情况下,选择电路123经由信号线103将指示像素数据是错误的值提供给输出单元17。此外,在第一AD转换时间段或第二AD转换时间段中发生饱和的情况下,选择电路123经由信号线103将来自减法处理电路121的像素数据和指示像素数据有可能是错误的值提供给输出单元17。

[0204] 根据图9所示的列信号处理电路14的配置示例,可以对外部数据传输目的地通知像素信号VSL饱和或者具有低可靠性的像素数据有可能饱和。

[0205] <8. 空间差异输出和单像素亮度输出的混合>

[0206] 在上述示例中,已经描述了在像素阵列单元11中以矩阵布置的每个像素21是执行图5中描述的以一个像素为单位的像素信号输出(在下文中,其被称为单像素亮度输出)的像素21,或者是执行图6中描述的沿垂直方向、横向方向或斜向方向的差异输出(在下文中,其被称为空间差异输出)的像素21。

[0207] 然而,在像素阵列单元11中,还可以执行以下控制:将执行单像素亮度输出的像素21和执行空间差异输出的像素21进行混合。

[0208] 例如,可以控制共享单元20中的多个像素21,以将执行单像素亮度输出的像素21和执行空间差异输出的像素21进行混合。具体地,如图11的A所示,固态成像装置1可以执行控制,使得在构成共享单元20的像素21A至21I的四个像素之中,左斜方向上的两个像素即像素21A和像素21D在斜向方向上执行空间差异输出,作为执行空间差异输出的像素21,并且右斜方向上的两个像素即像素21B和21C执行单像素亮度输出,作为执行单像素亮度输出的像素21。

[0209] 此外,例如,如图11的B所示,在共享单元20包括包括像素21a至像素21i的 3×3 的9个像素的情况下,固态成像装置1可以执行控制,使得横向方向上的空间差异输出由像素21b和像素21h这两个像素来执行,垂直方向上的空间差异输出由像素21d和像素21f这两个像素来执行,并且单像素亮度输出由剩余的像素21a、像素21c、像素21e、像素21g和像素21i来执行。

[0210] 由于是执行单像素亮度输出还是空间差异输出仅是改变选择晶体管51和52的导通定时,换言之,选择信号 Φ_r 和选择信号 Φ_s 的Hi电平时间段,因此易于选择和切换控制。

[0211] 执行空间差异输出的多个像素位置不限于图11中的A和B的示例,并且可以任意确定。例如,在图11的A中的 2×2 的四个像素之中,可以将垂直方向上的两个像素设置为执行空间差异输出的像素21,并且可以将垂直方向上的剩余两个像素设置为执行单像素亮度输出的像素21。此外,执行单像素亮度输出的多个像素21的像素信号VSL可以同时被读取并进行像素相加。

[0212] 此外,如图12所示,可以以像素阵列单元11的行为单位来将执行单像素亮度输出

的像素21和执行空间差异输出的像素21进行混合。以行为单位的控制切换易于实现。

[0213] 执行空间差异输出的像素21的行的数量是任意的,并且在像素阵列单元11中执行空间差异输出的像素21的行的数量与执行单像素亮度输出的像素21的行的数量的比率也是任意的。可以以预定行单位来切换执行空间差异输出的像素21的控制和执行单像素亮度输出的像素21的控制。相比于执行单像素亮度输出的像素21的行,可以以更高的帧速率来操作执行空间差异输出的像素21的行。

[0214] 此外,如图13所示,在像素阵列单元11的同一行之中,可以将执行单像素亮度输出的像素21和执行空间差异输出的像素21进行混合,并且可以在像素阵列单元11中以任意密度来分布执行空间差异输出的像素21。

[0215] 然而,在这种情况下,需要在同一行中执行单像素亮度输出的像素21与执行空间差异输出的像素21之间使选择信号 Φ_r 和选择信号 Φ_s 的Hi电平时间段不同。因此,如图13中由虚线包围的放大图所示,需要在同一行中执行单像素亮度输出的像素21与执行空间差异输出的像素21之间划分选择信号 Φ_r 和选择信号 Φ_s 的信号线。在图13的放大图中,将选择信号 Φ_r 和选择信号 Φ_s 发送至执行空间差异输出的像素21的信号线151A'至151D'与将选择信号 Φ_r 和选择信号 Φ_s 发送至同一行中的执行单像素亮度输出的像素21的信号线151A至151D被分开地提供。

[0216] 另外,由于发送选择信号 Φ_r 的信号线151与发送选择信号 Φ_s 的信号线151不同,因此最初为一个像素21提供两条信号线151,但是在图13中,为了空间的方便,两条信号线151由一条信号线151表示。

[0217] 在同一行中,执行空间差异输出的像素21的数量是任意的,并且在像素阵列单元11中执行空间差异输出的像素21的数量与执行单像素亮度输出的像素21的数量的比率也是任意的。在垂直方向、横向方向或斜向方向上执行空间差异输出的像素21可以被任意布置。相比于执行单像素亮度输出的像素21,可以以更高的帧速率来操作执行空间差异输出的像素21。

[0218] 在像素阵列单元11中可以任意组合以下控制:在图11所示的共享单元20中将执行空间差异输出的像素21和执行单像素亮度输出的像素21进行混合的控制、以行为单位混合图12所示的执行单像素亮度输出的像素21和执行空间差异输出的像素21的控制,以及混合在图13所示的同一行中执行单像素亮度输出的像素21和执行空间差异输出的像素21的控制。

[0219] <9. 运动对象检测处理>

[0220] 将描述可以使用图8的右侧所示的斜向方向差异的控制来执行的运动对象检测处理,也就是说,在包括 2×2 的四个像素的共享单元20中获得左斜像素21A和21D的两个像素相加数据与右斜像素21B和21C的两个像素相加数据之间的差异的控制。

[0221] 图14是用于说明使用斜向方向差异的控制而执行的运动对象检测处理的图。

[0222] 在上述沿斜向方向的像素差异输出中,所有像素中的曝光定时相同,但是在执行运动对象检测处理的情况下,固态成像装置1执行控制,使得曝光定时在左斜的两个像素(像素21A和像素21D)与右斜的两个像素(像素21B和21C)之间不同,以获得差异。

[0223] 例如,如图14所示,固态成像装置1的垂直扫描电路12在作为一个帧时间段中的第一一定时的时间T41处开始像素21A和像素21D(作为左斜的两个像素)的曝光,并且在作为曝

光时间的 T_{ex} 时间过去之后的时间T42处结束曝光。此外,垂直扫描电路12在作为一个帧时间段中的第二定时的时间T43处开始像素21B和像素21C(作为右斜的两个像素)的曝光,并且在作为曝光时间的 T_{ex} 时间过去之后的时间T44处结束曝光。因此,左斜的两个像素和右斜的两个像素具有不同的曝光定时(曝光开始时间),但具有相同的曝光时间。

[0224] 如参照图8所述的,在斜向方向上的两个像素的像素相加和像素差异输出中,存在着左斜方向上的两个像素的质心位置和右斜方向上的两个像素的质心位置彼此重合的特征。因此,在由固态成像装置1成像的被摄体是静止对象的情况下,在两个左斜像素和两个右斜像素中,斜向方向像素差异输出变为零。另一方面,在被摄体是运动对象的情况下,在左斜的两个像素与右斜的两个像素之间斜向方向像素差异方面出现输出差异。数字信号处理单元102可以通过确定左斜的两个像素与右斜的两个像素之间斜向方向像素差异是否等于或小于预定阈值来检测被摄体是否是运动对象。由于可以在下一帧中获得运动对象检测结果,因此可以根据曝光时间的设置以高速获得微小的运动对象检测结果。

[0225] <10. 固态成像装置的第二实施方式的配置示例>

[0226] 图15是示出根据本公开内容的固态成像装置的第二实施方式的配置示例的框图。

[0227] 在图15的第二实施方式中,与图1所示的第一实施方式的部分相对应的部分被用相同的附图标记表示,并且将适当地省略对这些部分的描述。

[0228] 图15的第二实施方式的不同之处在于,在列信号处理电路14与输出单元17之间新提供了帧信号处理电路201,其他点是共同的。

[0229] 帧信号处理电路201在内部存储器中累积从列信号处理电路14以行为单位顺序提供的像素数据以形成帧图像,并且对帧图像执行预定的图像处理,例如,高分辨率图像生成处理(超分辨率处理)等。预定图像处理后的图像数据经由输出单元17输出至外部设备。

[0230] <11. 第二实施方式的第一图像处理示例>

[0231] 将参照图16至图18描述由第二实施方式的固态成像装置1执行的第一图像处理。

[0232] 如图16所示,固态成像装置1进行操作同时在预定定时处在以下操作之间切换:通过上述空间差异输出控制而生成空间差异图像221的操作,以及通过上述单像素亮度输出控制而生成亮度图像222的操作。以等于或高于预定分辨率的高分辨率生成空间差异图像221,但是以比空间差异图像221的分辨率低的分辨率生成亮度图像222。

[0233] 在图16中,以时间序列生成空间差异图像221₀、亮度图像222₀、空间差异图像221₁、亮度图像222₁和空间差异图像221₂,...并且交替地生成空间差异图像221和亮度图像222。注意,不是必须交替地生成空间差异图像221和亮度图像222,例如,可以在每次生成空间差异图像221的多个帧时生成一个亮度图像222。

[0234] 例如,如图17所示,帧信号处理电路201根据一个高分辨率空间差异图像221和一个低分辨率亮度图像222执行生成高分辨率亮度图像223的高分辨率图像生成处理。例如,帧信号处理电路201通过使用包括卷积网络单元231和去卷积网络单元232的卷积神经网络(在下文中,其被称为CNN)233,根据一个空间差异图像221和亮度图像222生成高分辨率亮度图像223。

[0235] 通常,由于亮度图像的数据量大,因此用于生成亮度图像的功耗大于用于生成空间差异图像的功耗。如上所述,通过执行生成具有高分辨率的空间差异图像221和生成具有低分辨率的亮度图像222的操作,可以降低固态成像装置1的功耗。然后,通过用帧信号处理

电路201的高分辨率图像生成处理来生成并输出高分辨率亮度图像223,可以在抑制功耗的同时输出高分辨率亮度图像223。

[0236] 通过例如在电子装置(例如智能电话、IoT设备、移动体(例如无人机)、监测摄像装置)中生成并输出高分辨率亮度图像223,可以在抑制功耗的同时提高可见度。

[0237] 注意,固态成像装置1可以生成空间方向上的亮度图像和空间差异图像,而不是生成时间方向上(以时间划分)的空间差异图像和亮度图像。

[0238] 也就是说,如图18所示,固态成像装置1通过像素阵列单元11的光接收控制来生成亮度/差异混合图像251,在该图像251中,亮度值被以低分辨率像素数量嵌入在高分辨率空间差异图像中的一些像素中。在这种情况下,帧信号处理电路201根据亮度/差异混合图像251执行生成高分辨率亮度图像223的高分辨率图像生成处理。

[0239] <12.第二实施方式的第二图像处理示例>

[0240] 将参照图19和图20描述由第二实施方式的固态成像装置1执行的第二图像处理。

[0241] 图19示出了由帧信号处理电路201以高的帧速率生成高分辨率亮度图像的处理的示例。

[0242] 如图19所示,固态成像装置1进行操作同时在预定定时处在以下操作之间切换:通过上述空间差异输出控制而生成空间差异图像301的操作,以及通过上述单像素亮度输出控制而生成亮度图像302的操作。以相同的分辨率以及等于或高于预定分辨率的高分辨率生成空间差异图像301和亮度图像302。在图19的示例中,每次生成空间差异图像301的三个帧时,就生成一个帧的亮度图像302,但是生成亮度图像302的定时不限于该示例。然而,空间差异图像301的生成帧的数量大于亮度图像302的生成帧的数量。

[0243] 帧信号处理电路201例如通过机器学习,根据一个空间差异图像和在空间差异图像301之前和之后生成的两个亮度图像302,来生成与空间差异图像301的分辨率同时具有相同分辨率的亮度图像311。

[0244] 例如,帧信号处理电路201通过使用在时间T101处生成的一个空间差异图像301₁、在时间T101之前的时间处生成的一个亮度图像302₀、在时间T101之后的时间处生成的一个亮度图像302₁这三个图像,在时间T101处生成高分辨率亮度图像311₁。

[0245] 类似地,帧信号处理电路201通过使用在时间T102处生成的一个空间差异图像301₂、在时间T102之前的时间处生成的一个亮度图像302₀、在时间T102之后的时间处生成的一个亮度图像302₁这三个图像,在时间T102处生成高分辨率亮度图像311₂。

[0246] 如上所述,帧信号处理电路201根据在时间方向上具有高密度的空间差异图像301和具有低密度的亮度图像302来生成高密度亮度图像303。固态成像装置1通过像素阵列单元11的光接收控制来生成比亮度图像302的数量大的空间差异图像301的数量。然后,通过用帧信号处理电路201来生成高分辨率亮度图像303,可以在抑制固态成像装置1的功耗的同时以高的帧速率来生成高分辨率亮度图像303。

[0247] 图20示出了以高的帧速率生成高分辨率亮度图像的处理的另一示例。

[0248] 固态成像装置1通过像素阵列单元11的光接收控制按时间序列生成亮度/差异混合图像321,在该图像321中,亮度值被以低分辨率像素数量嵌入在高分辨率空间差异图像中的一些像素中。帧信号处理电路201根据高分辨率亮度/差异混合图像321生成高分辨率亮度图像331。

[0249] 例如,帧信号处理电路201根据在时间T111处生成的一个亮度/差异混合图像321₀在时间T111处生成高分辨率亮度图像331₀。随后,帧信号处理电路201根据在时间T112处生成的一个亮度/差异混合图像321₁在时间T112处生成高分辨率亮度图像331₁。这类似地适用于时间T112之后的时间。

[0250] 如上所述,帧信号处理电路201根据亮度/差异混合图像321生成高密度亮度图像331,该亮度/差异混合图像321是在空间方向上具有高密度的空间差异图像和具有低密度的亮度图像的组合。通过生成在亮度/差异混合图像321中使空间差异图像的密度比亮度图像的密度高的图像,固态成像装置1可以在抑制固态成像装置1的功耗的同时以高的帧速率生成高分辨率亮度图像331。

[0251] 以高的帧速率生成的高分辨率亮度图像311和331可以用作慢动作图像。

[0252] <13.对电子装置的应用示例>

[0253] 本公开内容的技术的应用不限于应用于固态成像装置。也就是说,本公开内容的技术通常可以应用于在图像捕获单元(光电转换单元)中使用固态成像装置的电子装置,例如诸如数字静态摄像装置和视频摄像装置的成像装置、具有成像功能的便携式终端装置,以及在图像读取单元中使用固态成像装置的复印机。固态成像装置可以形成为一个芯片,或者可以是具有成像功能的模块形式,其中成像单元和信号处理单元或光学系统被封装在一起。

[0254] 图21是示出成像装置的配置示例的框图,该成像装置作为应用本公开内容的技术的电子装置。

[0255] 图21中的成像装置600包括:包括透镜组等的光学单元601;采用图1中的固态成像装置1的配置的固态成像装置(成像装置)602;以及作为摄像装置信号处理电路的数字信号处理器(DSP)电路603。此外,成像装置600还包括帧存储器604、显示单元605、记录单元606、操作单元607和电源单元608。DSP电路603、帧存储器604、显示单元605、记录单元606、操作单元607和电源单元608经由总线609彼此连接。

[0256] 光学单元601捕获来自被摄体的入射光(图像光),并且在固态成像装置602的成像表面上形成图像。固态成像装置602将由光学单元601成像到成像表面上的入射光的光量转换成以像素为单位的电信号,并且将该电信号作为像素信号输出。作为固态成像装置602,可以使用图1中的固态成像装置1,也就是说,共享单元20包括多个像素21的固态成像装置,该多个像素21包括第一像素和第二像素,并且该固态成像装置控制空间差异输出,其中电容元件在第一像素与第二像素之间跨越以执行同时读取。

[0257] 显示单元605包括例如诸如液晶显示器(LCD)或有机电致发光(EL)显示器的薄显示器,并且显示由固态成像装置602捕获的运动图像或静止图像。记录单元606将由固态成像装置602捕获的运动图像或静止图像记录在诸如硬盘或半导体存储器的记录介质上。

[0258] 操作单元607在用户的操作下发出用于成像装置600的各种功能的操作命令。电源单元608将作为DSP电路603、帧存储器604、显示单元605、记录单元606和操作单元607的操作电源的各种类型的电源适当地提供给这些供电目标。

[0259] 如上所述,通过使用应用了上述实施方式的固态成像装置1作为固态成像装置602,可以实现具有低噪声、高速度、低功耗和低成本的像素差异输出。因此,即使在诸如视频摄像装置、数字静态摄像装置或用于移动装置(诸如移动电话)的摄像装置模块等的成像

装置600中,也可以提高所捕获的图像的图像质量。

[0260] <图像传感器的使用示例>

[0261] 图27是示出使用上述固态成像装置1的图像传感器的使用示例的图。

[0262] 例如,如下所述,上述固态成像装置1可以在感测诸如可见光、红外光、紫外光和X射线的光的各种情况下被用作图像传感器。

[0263] • 捕获图像以供观看的装置,例如数字摄像装置和具有摄像装置功能的便携式装置

[0264] • 用于交通用途的装置,例如对汽车的前部、后部、周围环境、内部等进行成像的车载传感器,用于监测行驶车辆和道路的监视摄像装置,以及测量车辆之间的距离的测距传感器等,以进行诸如自动停止、识别驾驶员的状况等的安全驾驶

[0265] • 用于诸如电视、冰箱和空调的家用电器的装置,该装置对用户的手势进行成像并根据该手势执行装置操作

[0266] • 用于医疗保健用途的装置,例如内窥镜和通过接收红外光执行血管造影的装置

[0267] • 用于安全用途的装置,例如安全监测摄像装置和个人认证摄像装置

[0268] • 用于美容护理用途的装置,例如用于对皮肤进行成像的皮肤测量仪器和用于对头皮进行成像的显微镜

[0269] • 用于运动用途的装置,例如用于运动应用的动作摄像装置或可穿戴摄像装置等

[0270] • 用于农业用途的装置,例如用于监测田地或作物的状况的摄像装置

[0271] 本公开内容的实施方式不限于上述实施方式,并且可以在不脱离本公开内容的技术的要旨的情况下进行各种修改。

[0272] 例如,可以采用适当组合上述多个配置示例中的全部或一些的形式。

[0273] 注意,在本说明书中描述的效果仅是示例而非限制,并且可以存在本说明书中描述的效果之外的效果。

[0274] 注意,本公开内容的技术可以具有以下配置。

[0275] (1) 一种固态成像装置,包括:

[0276] 像素,包括:

[0277] 光电转换元件,

[0278] 第一电容元件,所述第一电容元件被配置成保持所述光电转换元件的第一信号电平,以及

[0279] 第二电容元件,所述第二电容元件被配置成保持所述光电转换元件的第二信号电平;

[0280] 由包括第一像素和第二像素的多个像素共享的读取电路;以及

[0281] 垂直扫描电路,所述垂直扫描电路被配置成控制所述像素和所述读取电路,其中,

[0282] 所述垂直扫描电路执行同时读取所述第一像素和所述第二像素中的所述第一电容元件和所述第二电容元件中的不同电容元件的信号电平的第一控制。

[0283] (2) 根据(1)所述的固态成像装置,其中,

[0284] 所述垂直扫描电路在作为所述第一控制同时读取所述第一像素的所述第一信号电平和所述第二像素的所述第二信号电平之后,同时读取所述第一像素的所述第二信号电平和所述第二像素的所述第一信号电平。

- [0285] (3) 根据 (1) 或 (2) 所述的固态成像装置, 其中,
- [0286] 所述读取电路包括复位晶体管、放大晶体管和选择晶体管。
- [0287] (4) 根据 (1) 至 (3) 中任一项所述的固态成像装置, 其中,
- [0288] 所述读取电路由包括行方向上的两个像素和列方向上的两个像素的四个像素共享。
- [0289] (5) 根据 (4) 所述的固态成像装置, 其中,
- [0290] 所述第一像素和所述第二像素是所述四个像素之中在所述列方向、所述行方向或斜向方向上布置的两个像素。
- [0291] (6) 根据 (4) 或 (5) 所述的固态成像装置, 其中,
- [0292] 所述垂直扫描电路通过将所述四个像素中的预定的两个像素视为所述第一像素并且将剩余的两个像素视为所述第二像素来执行所述第一控制。
- [0293] (7) 根据 (1) 至 (6) 中任一项所述的固态成像装置, 还包括:
- [0294] ADC, 所述ADC被配置成将由所述读取电路读取的信号电平转换成计数值; 以及
- [0295] 减法处理电路, 所述减法处理电路被配置成对所述两个转换的计数值执行减法处理, 其中,
- [0296] 所述减法处理电路对与所述第一像素的所述第一信号电平和所述第二像素的所述第二信号电平的总和相对应的计数值以及与所述第一像素的所述第二信号电平和所述第二像素的所述第一信号电平的总和相对应的计数值执行减法处理。
- [0297] (8) 根据 (7) 所述的固态成像装置, 还包括:
- [0298] 饱和检测电路, 所述饱和检测电路被配置成检测所述像素的信号电平的饱和。
- [0299] (9) 根据 (1) 至 (8) 中任一项所述的固态成像装置, 其中,
- [0300] 在所述像素二维地布置成矩阵的像素阵列单元中, 所述垂直扫描电路将执行所述第一控制的像素和执行读取以一个像素为单位的亮度信号的第二控制的像素进行混合。
- [0301] (10) 根据 (9) 所述的固态成像装置, 其中,
- [0302] 所述垂直扫描电路相对于共享所述读取电路的多个像素将执行所述第一控制的像素和执行所述第二控制的像素进行混合。
- [0303] (11) 根据 (9) 或 (10) 所述的固态成像装置, 其中,
- [0304] 所述垂直扫描电路以所述像素阵列单元的行为单位将执行所述第一控制的像素和执行所述第二控制的像素进行混合。
- [0305] (12) 根据 (9) 至 (11) 中任一项所述的固态成像装置, 其中,
- [0306] 所述垂直扫描电路在所述像素阵列单元的同一行中将执行所述第一控制的像素和执行所述第二控制的像素进行混合。
- [0307] (13) 根据 (9) 至 (12) 中任一项所述的固态成像装置, 其中,
- [0308] 执行所述第一控制的像素以比执行所述第二控制的像素更高的帧速率操作。
- [0309] (14) 根据 (1) 至 (13) 中任一项所述的固态成像装置, 其中,
- [0310] 在使得共享所述读取电路的多个像素之中沿第一斜向方向布置的两个像素与沿不同于所述第一斜向方向的第二斜向方向布置的两个像素之间的曝光定时不同之后, 所述垂直扫描电路执行所述第一控制。
- [0311] (15) 根据 (14) 所述的固态成像装置, 其中,

[0312] 基于所述曝光定时不同的所述第一控制的结果来执行运动对象检测处理。

[0313] (16) 根据 (1) 至 (15) 中任一项所述的固态成像装置,还包括:

[0314] 帧信号处理电路,所述帧信号处理电路被配置成通过使用根据所述第一控制的具有第一分辨率的空间差异图像和根据读取以一个像素为单位的亮度信号的第二控制的具有比所述第一分辨率低的第二分辨率的亮度图像来生成具有所述第一分辨率的亮度图像。

[0315] (17) 根据 (1) 至 (16) 中任一项所述的固态成像装置,还包括:

[0316] 帧信号处理电路,所述帧信号处理电路被配置成根据亮度/差异混合图像生成具有第一分辨率的亮度图像,在所述亮度/差异混合图像中,通过读取以一个像素为单位的亮度信号的第二控制的亮度值被嵌入在通过所述第一控制的具有所述第一分辨率的空间差异图像的一些像素中。

[0317] (18) 根据 (1) 至 (17) 中任一项所述的固态成像装置,还包括:

[0318] 帧信号处理电路,所述帧信号处理电路配置成通过使用由所述第一控制在第一时间处生成的空间差异图像、由读取以一个像素为单位的亮度信号的第二控制在所述第一时间之前的时间处生成的第一亮度图像,以及由所述第二控制在所述第一时间之后的时间处生成的第二亮度图像来在所述第一时间处生成亮度图像。

[0319] (19) 一种用于驱动固态成像装置的方法,所述方法包括:

[0320] 由所述固态成像装置,包括:

[0321] 像素,包括:

[0322] 光电转换元件,

[0323] 第一电容元件,所述第一电容元件被配置成保持所述光电转换元件的第一信号电平,以及

[0324] 第二电容元件,所述第二电容元件被配置成保持所述光电转换元件的第二信号电平;以及

[0325] 由包括第一像素和第二像素的多个像素共享的读取电路

[0326] 执行同时读取所述第一像素和所述第二像素中的所述第一电容元件和所述第二电容元件中的不同电容元件的信号电平的第一控制。

[0327] (20) 一种包括固态成像装置的电子装置,所述固态成像装置包括:

[0328] 像素,包括:

[0329] 光电转换元件,

[0330] 第一电容元件,所述第一电容元件被配置成保持所述光电转换元件的第一信号电平,以及

[0331] 第二电容元件,所述第二电容元件被配置成保持所述光电转换元件的第二信号电平;

[0332] 由包括第一像素和第二像素的多个像素共享的读取电路;以及

[0333] 垂直扫描电路,所述垂直扫描电路被配置成控制所述像素和所述读取电路,其中,

[0334] 所述垂直扫描电路执行同时读取所述第一像素和所述第二像素中的所述第一电容元件和所述第二电容元件中的不同电容元件的信号电平的第一控制。

[0335] 附图标记列表

[0336] 1 固态成像装置

- [0337] 11像素阵列单元
- [0338] 12垂直扫描电路
- [0339] 13恒定电流源电路单元
- [0340] 14列信号处理电路
- [0341] 15时序控制电路
- [0342] 17输出单元
- [0343] 20共享单元
- [0344] 21像素
- [0345] 22像素驱动线
- [0346] 23垂直信号线
- [0347] 41光电转换元件
- [0348] PD光电二极管
- [0349] 42传递晶体管
- [0350] 43复位晶体管
- [0351] 44FD
- [0352] 45放大晶体管
- [0353] 46电流源晶体管
- [0354] 47节点(电容输入节点)
- [0355] 48电容元件
- [0356] 49电容元件
- [0357] 51选择晶体管
- [0358] 52选择晶体管
- [0359] 53共享复位晶体管
- [0360] 54共享放大晶体管
- [0361] 55共享选择晶体管
- [0362] 56节点(共享放大晶体管节点)
- [0363] 81电流源
- [0364] 102数字信号处理单元
- [0365] 103信号线
- [0366] 111电容元件
- [0367] 112电容元件
- [0368] 113比较器
- [0369] 114计数器
- [0370] 115计数器
- [0371] 121减法处理电路
- [0372] 122饱和检测电路
- [0373] 123选择电路
- [0374] 201帧信号处理电路

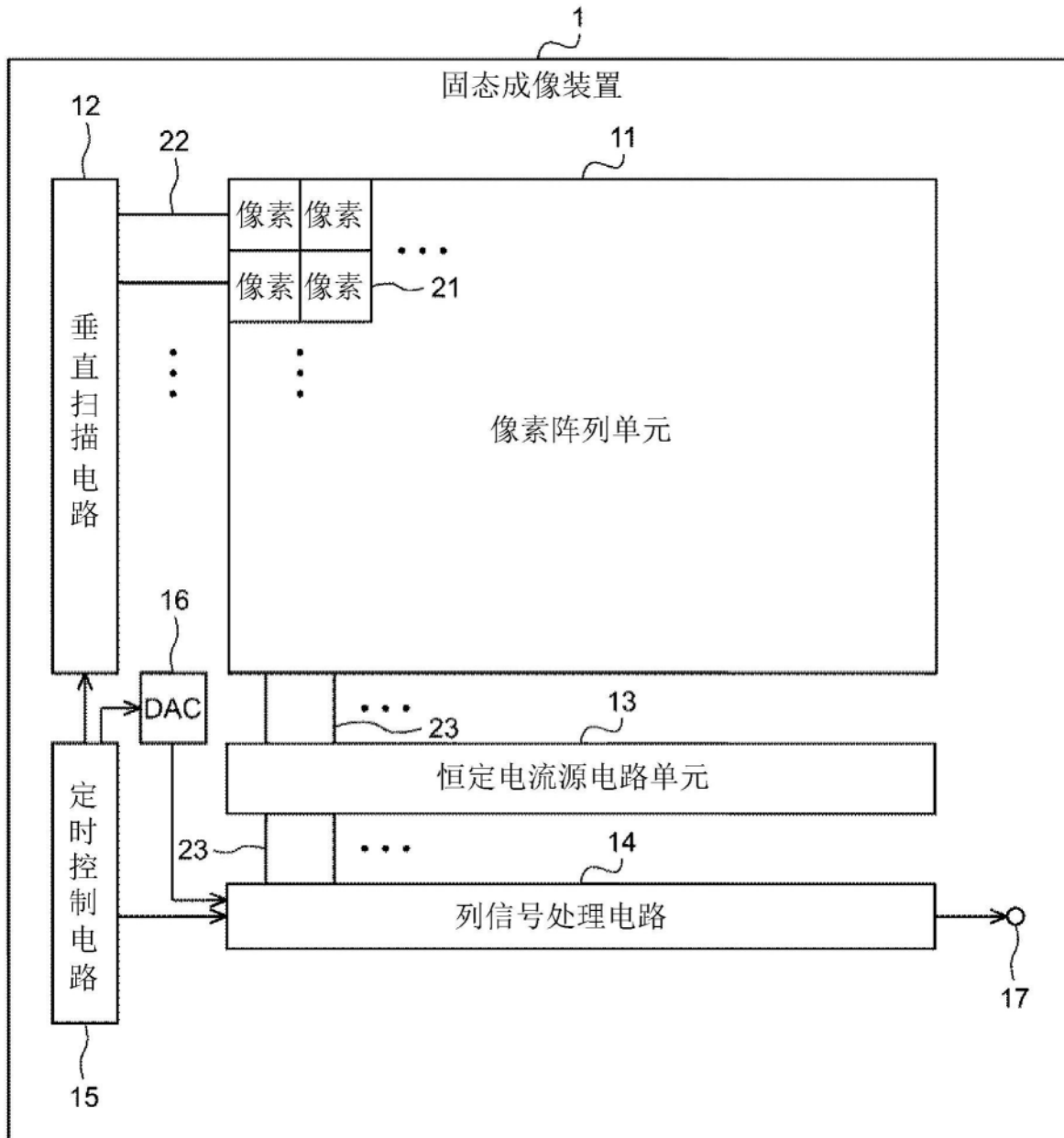


图1

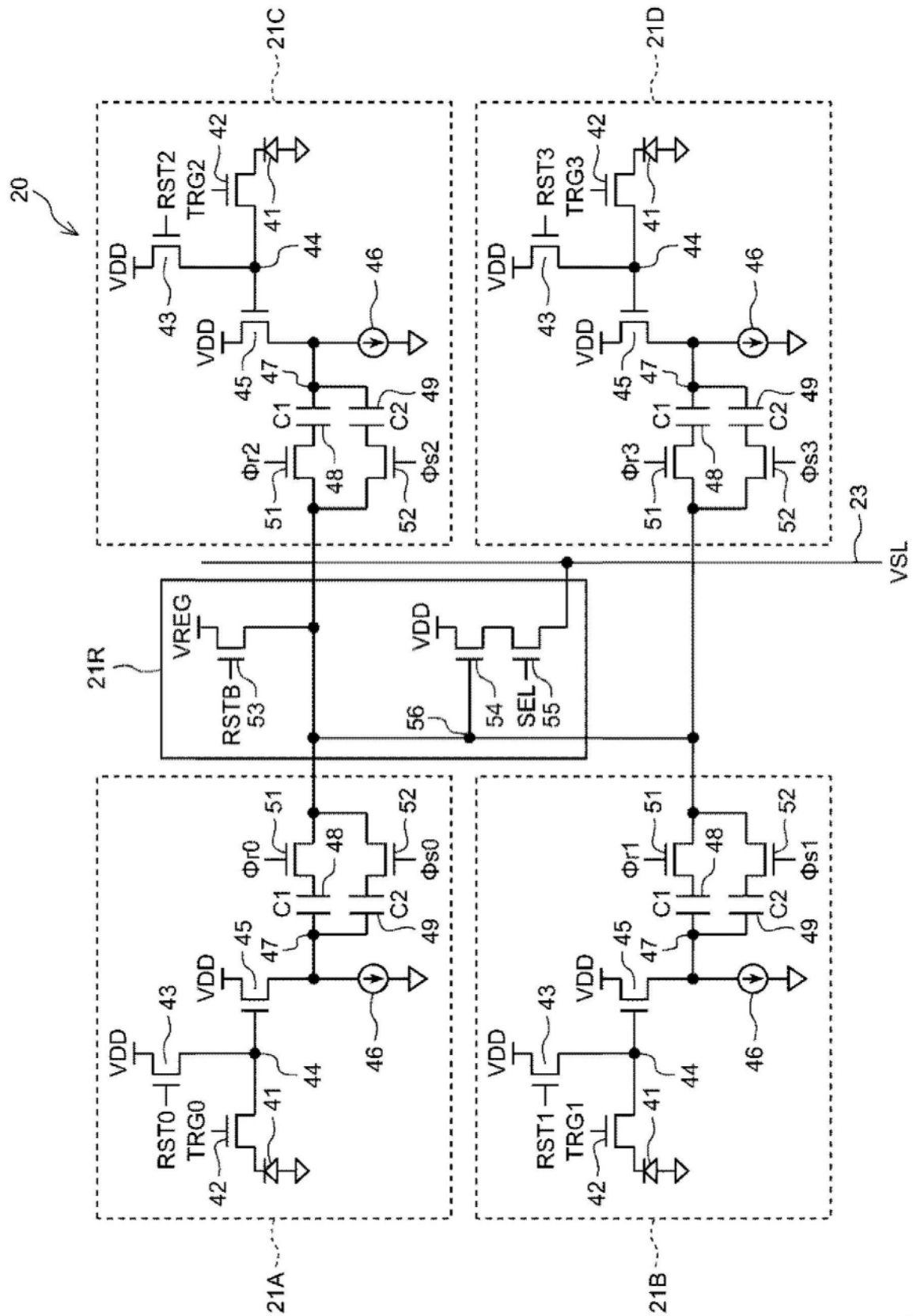


图2

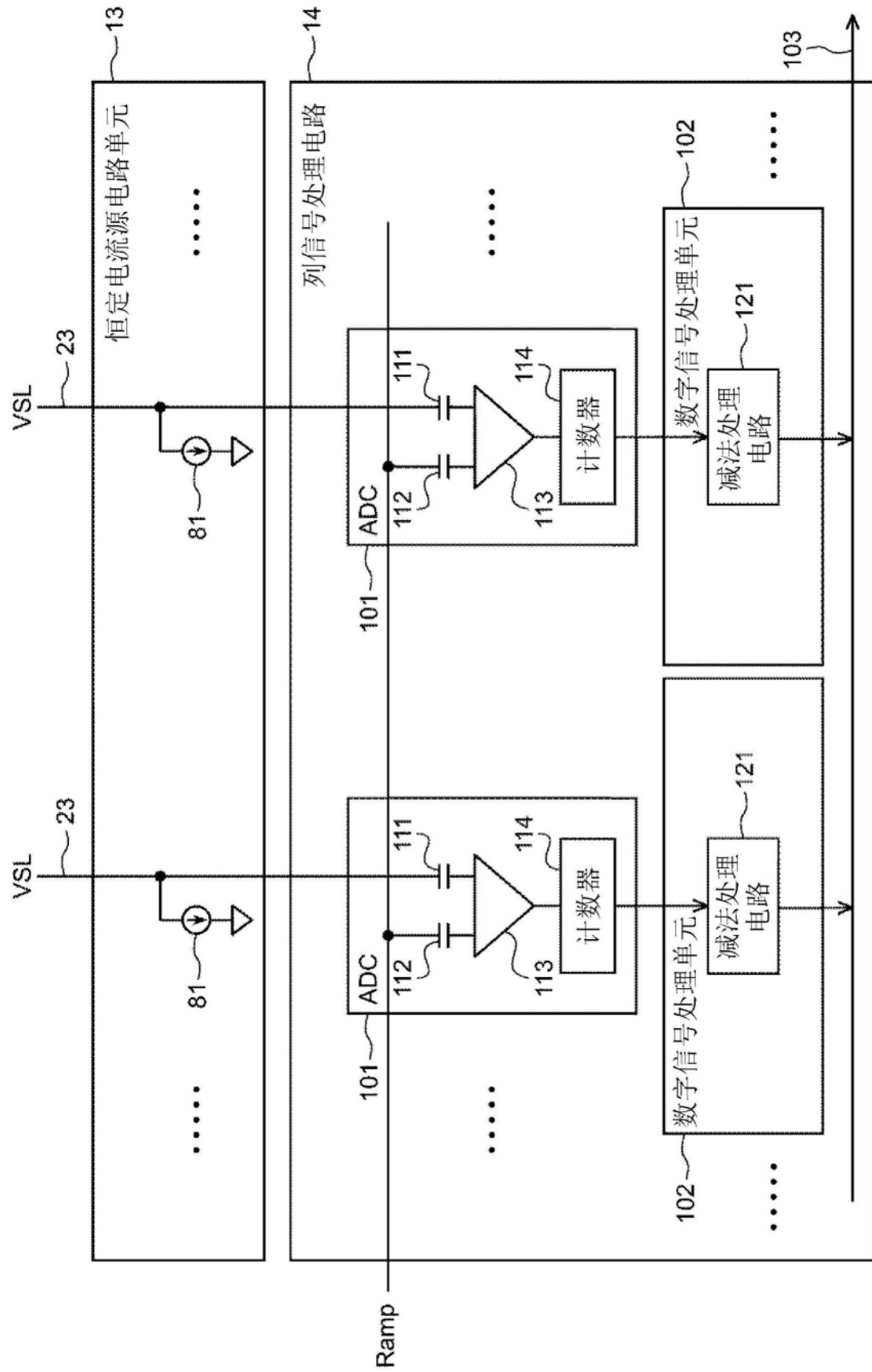


图3

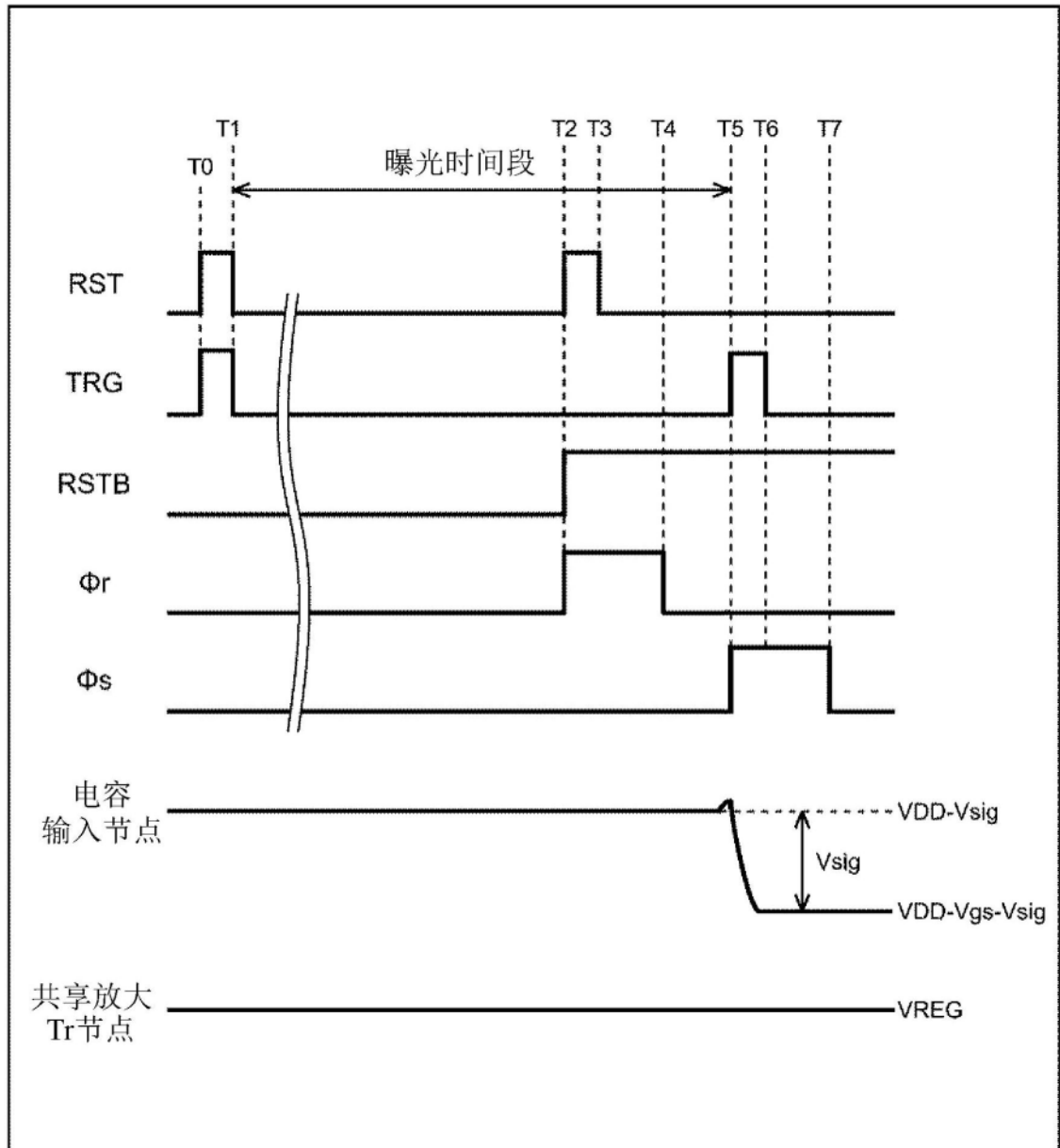


图4

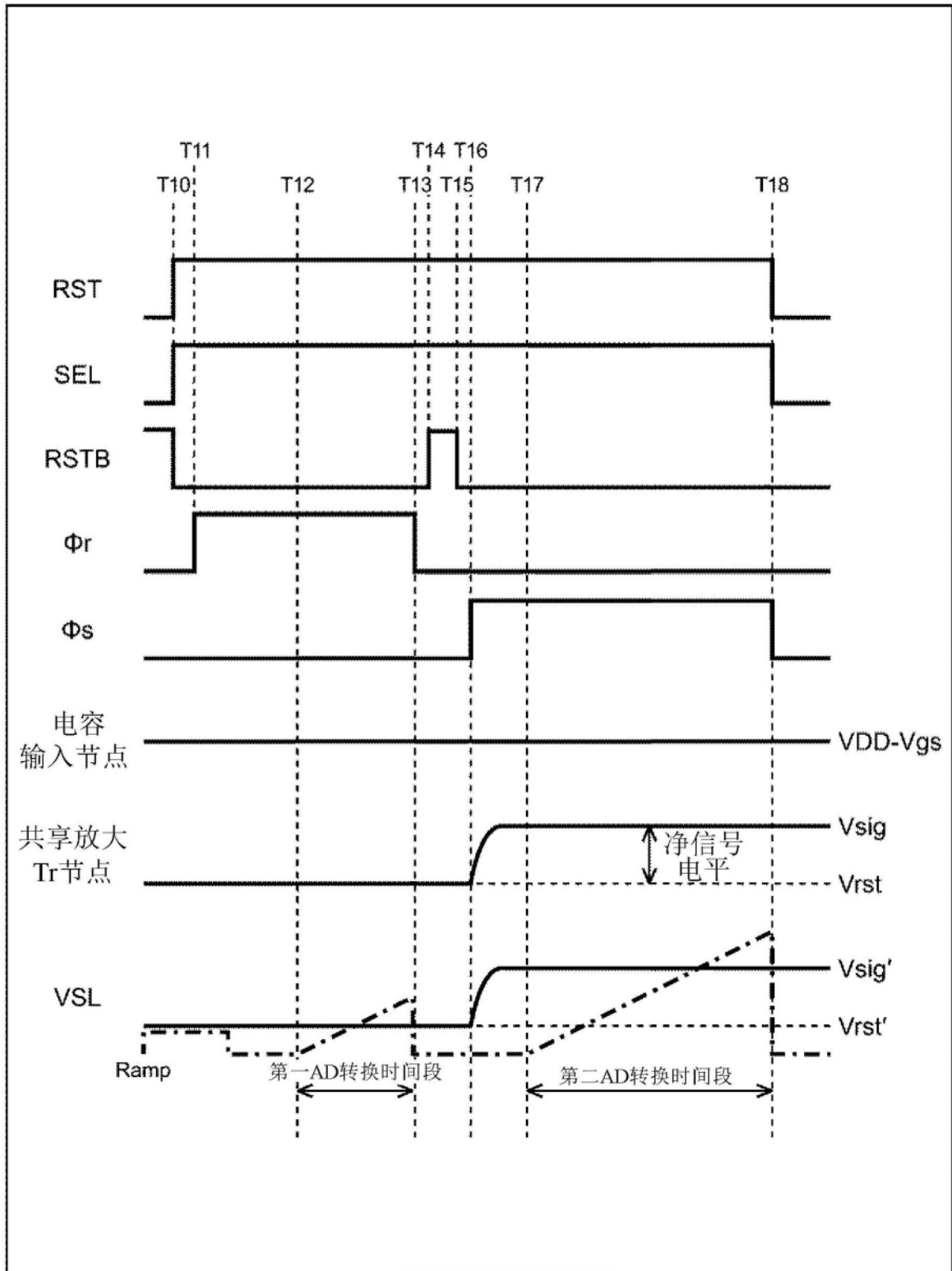


图5

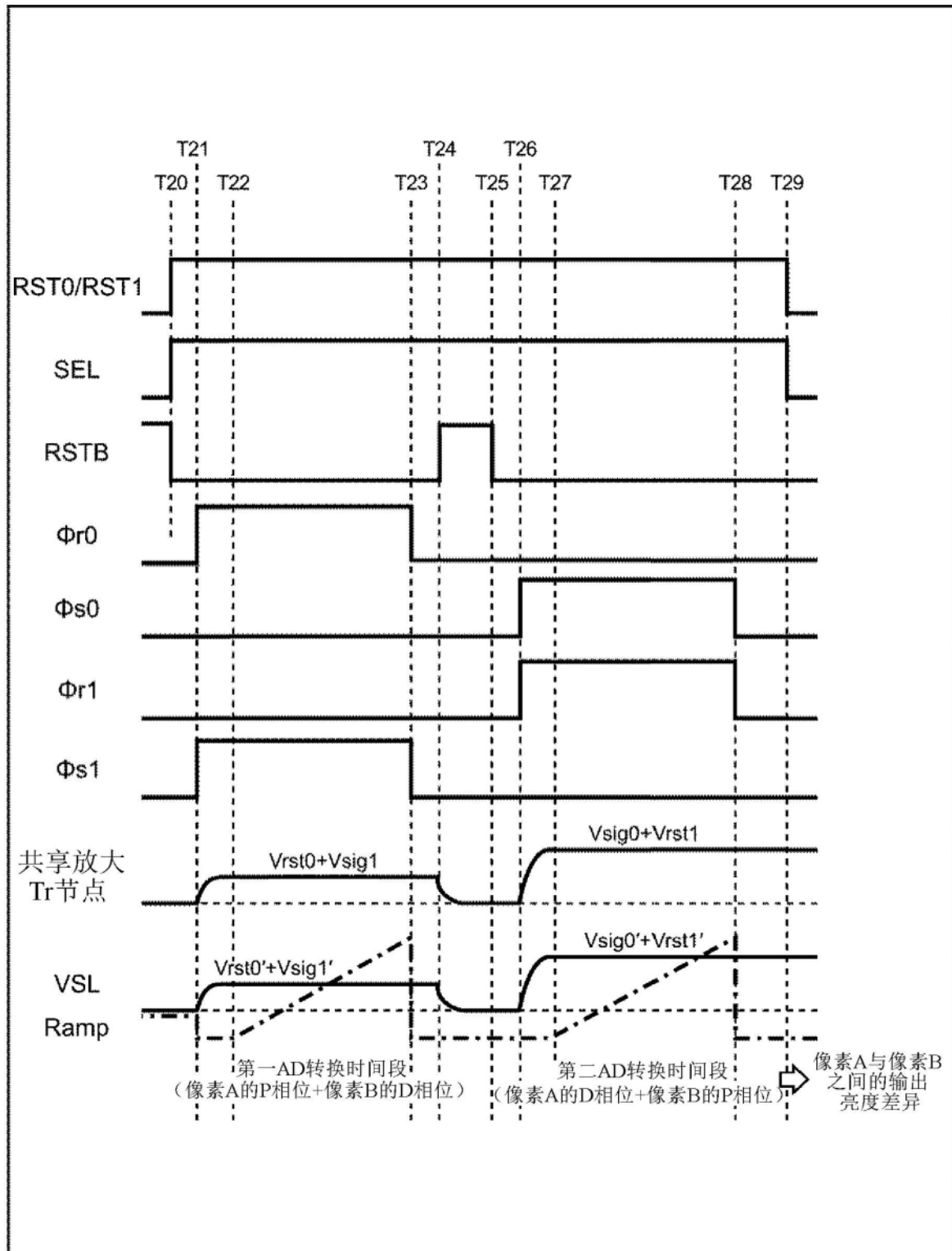


图6

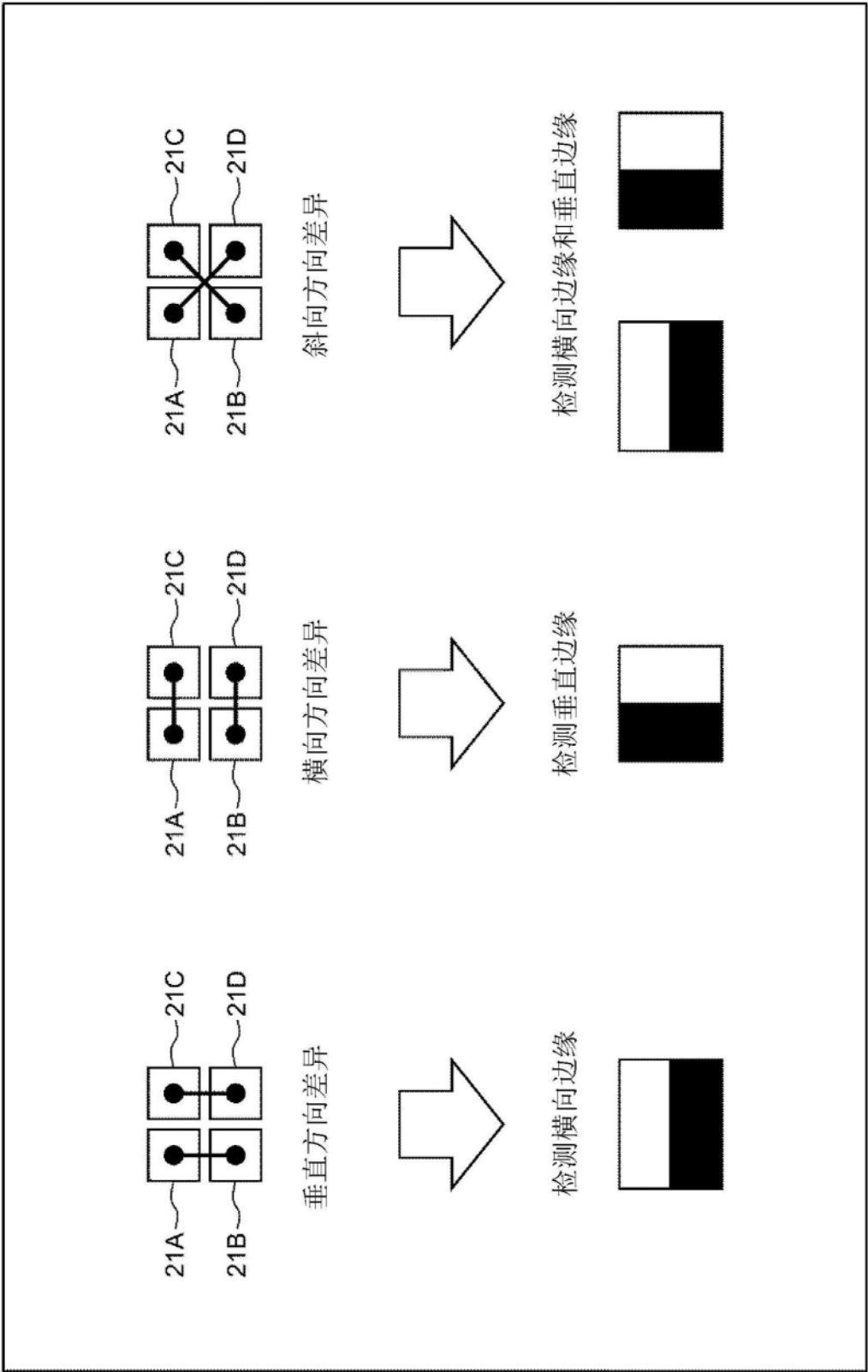


图7

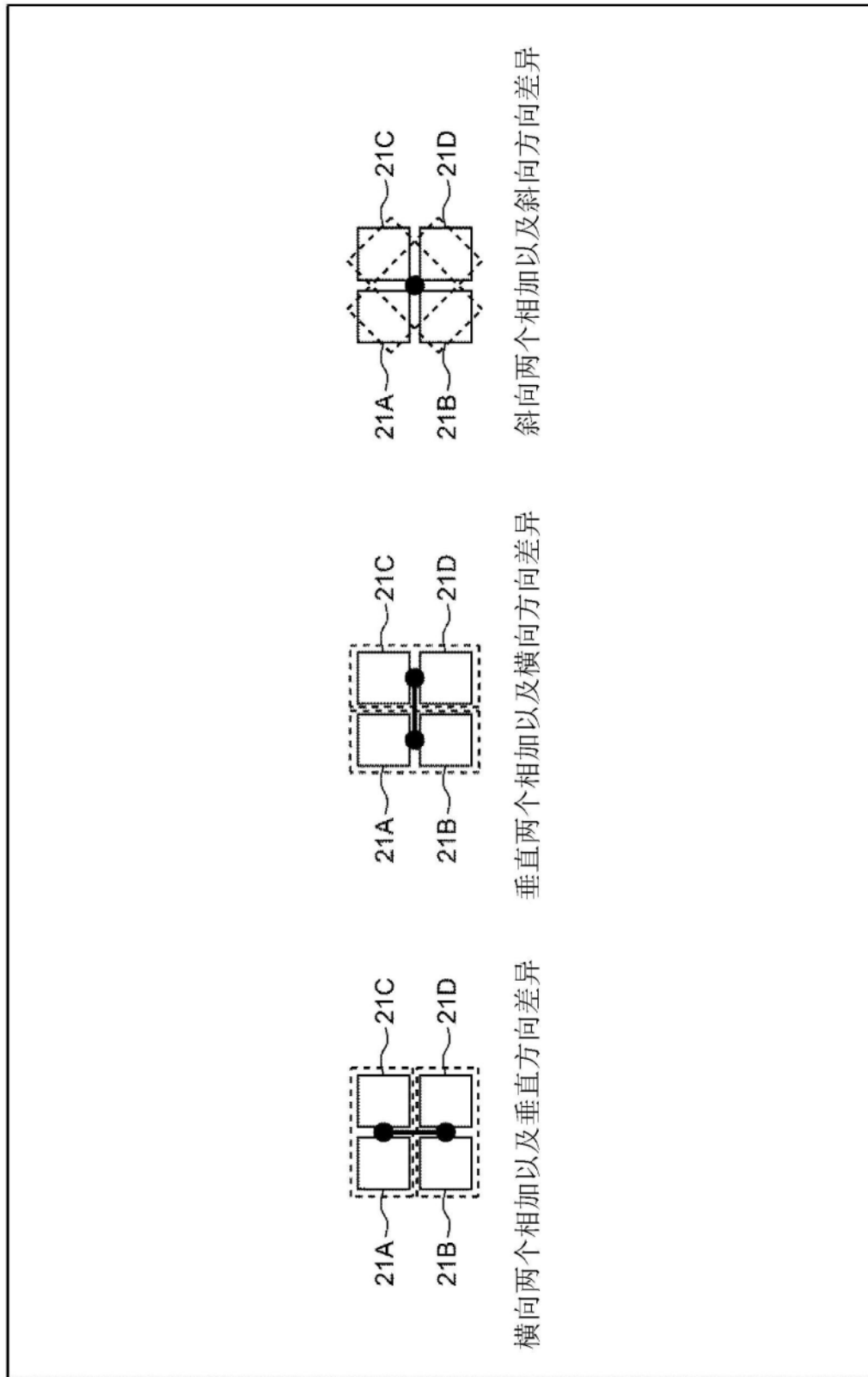


图8

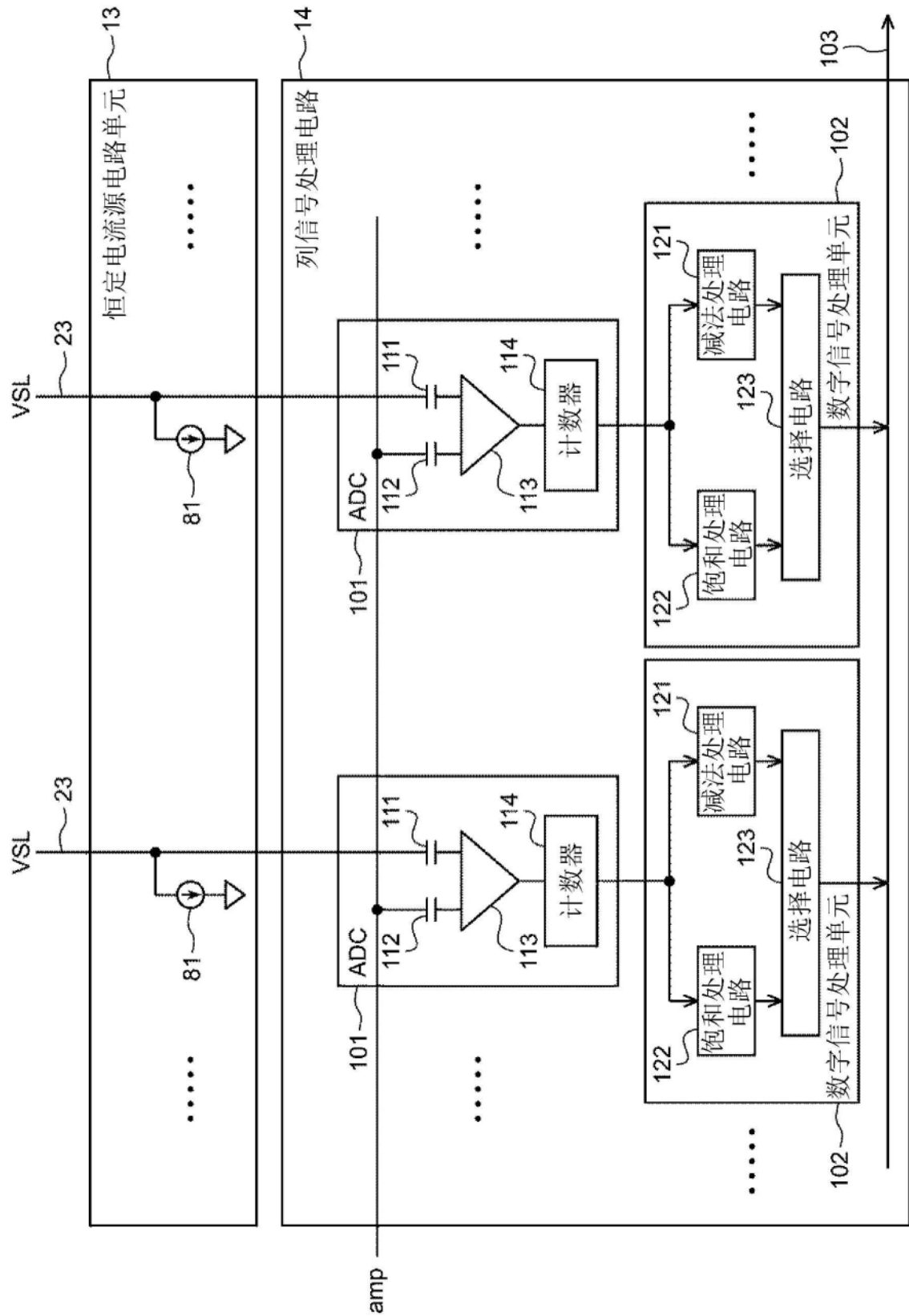


图9

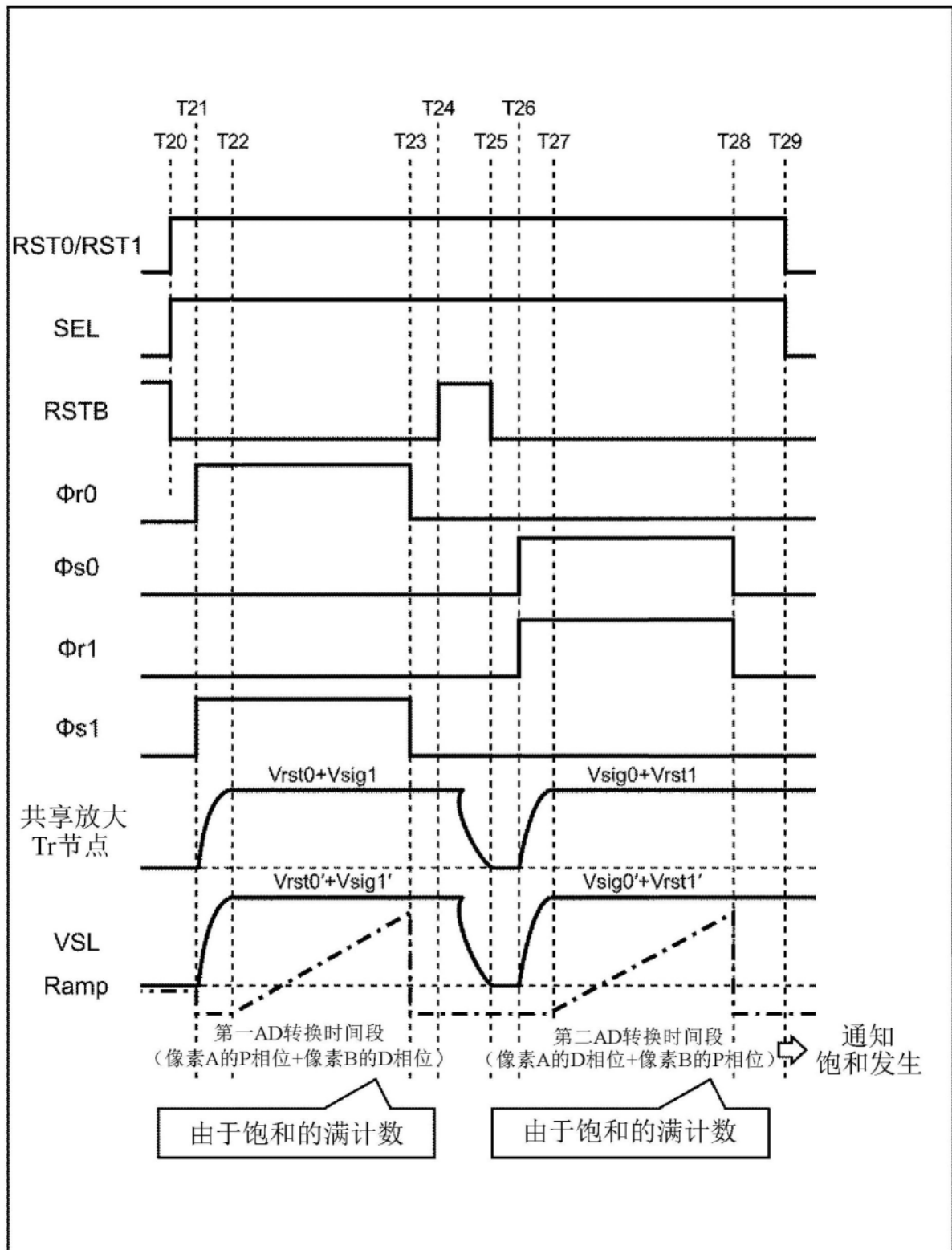


图10

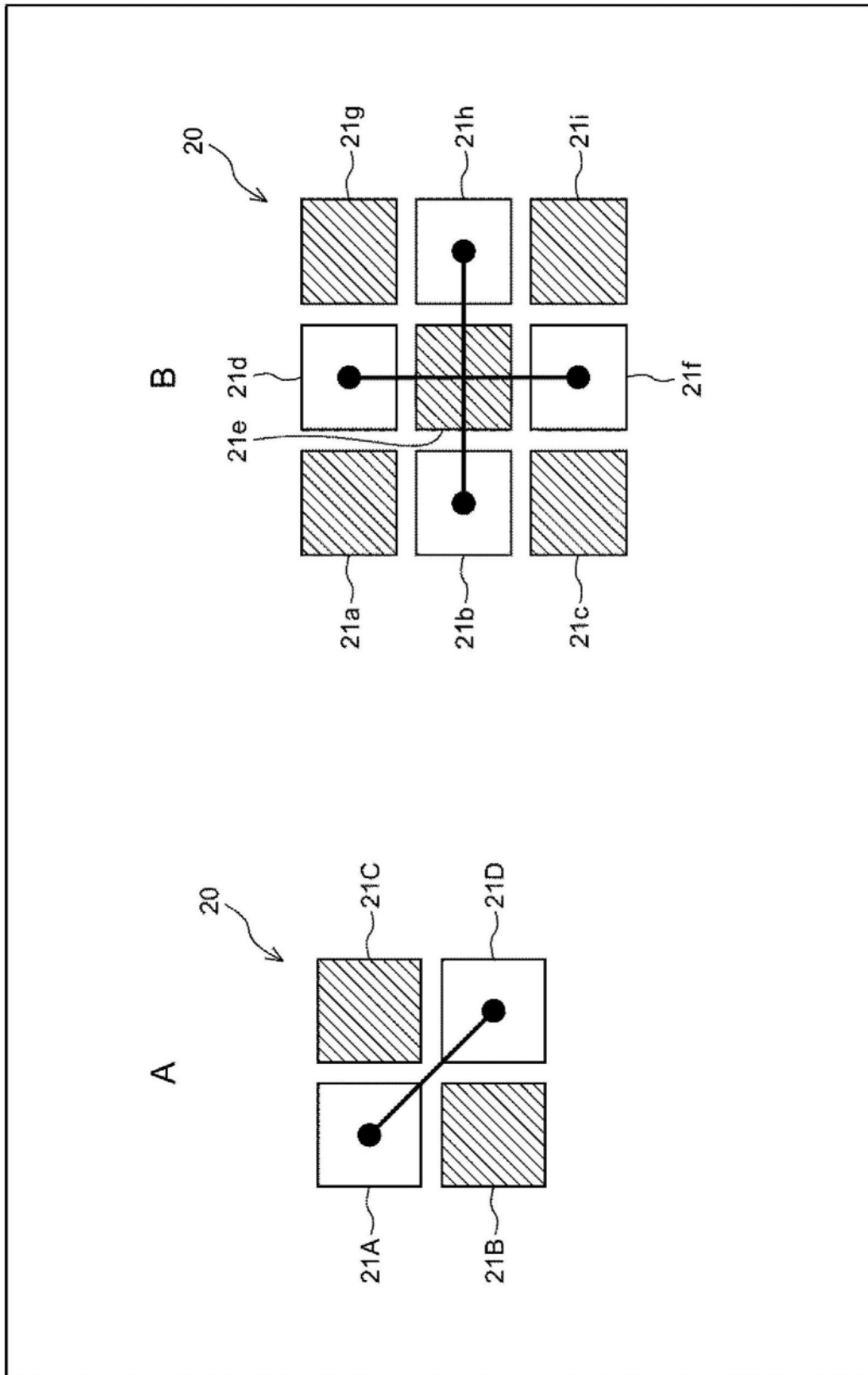


图11

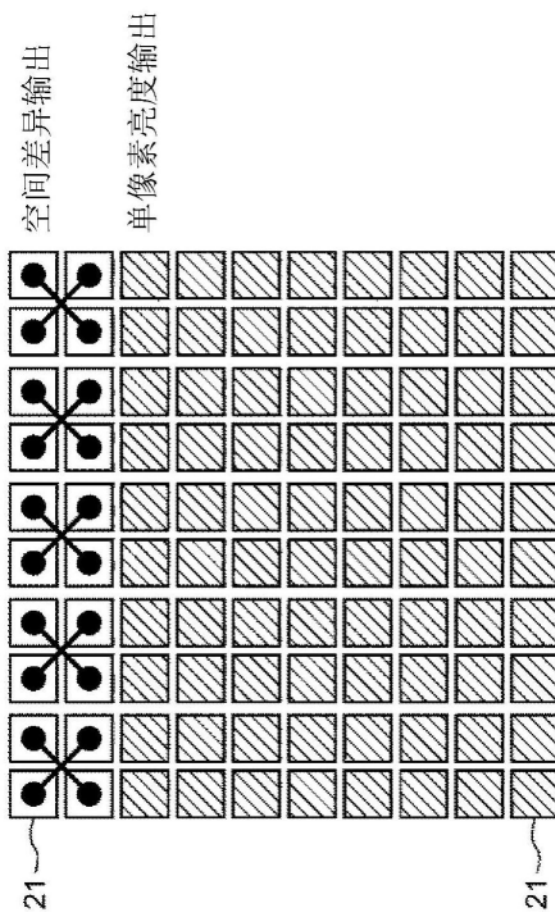


图12

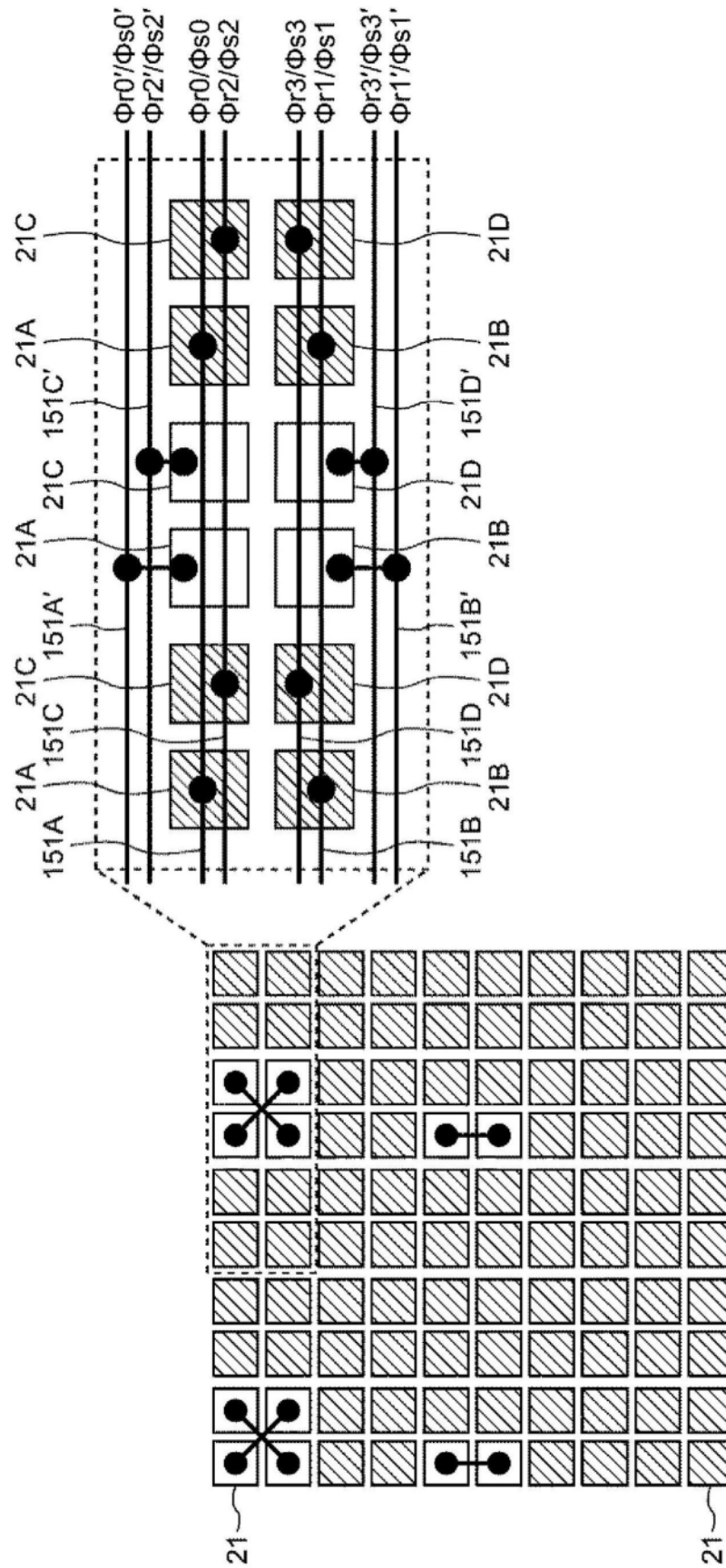


图13

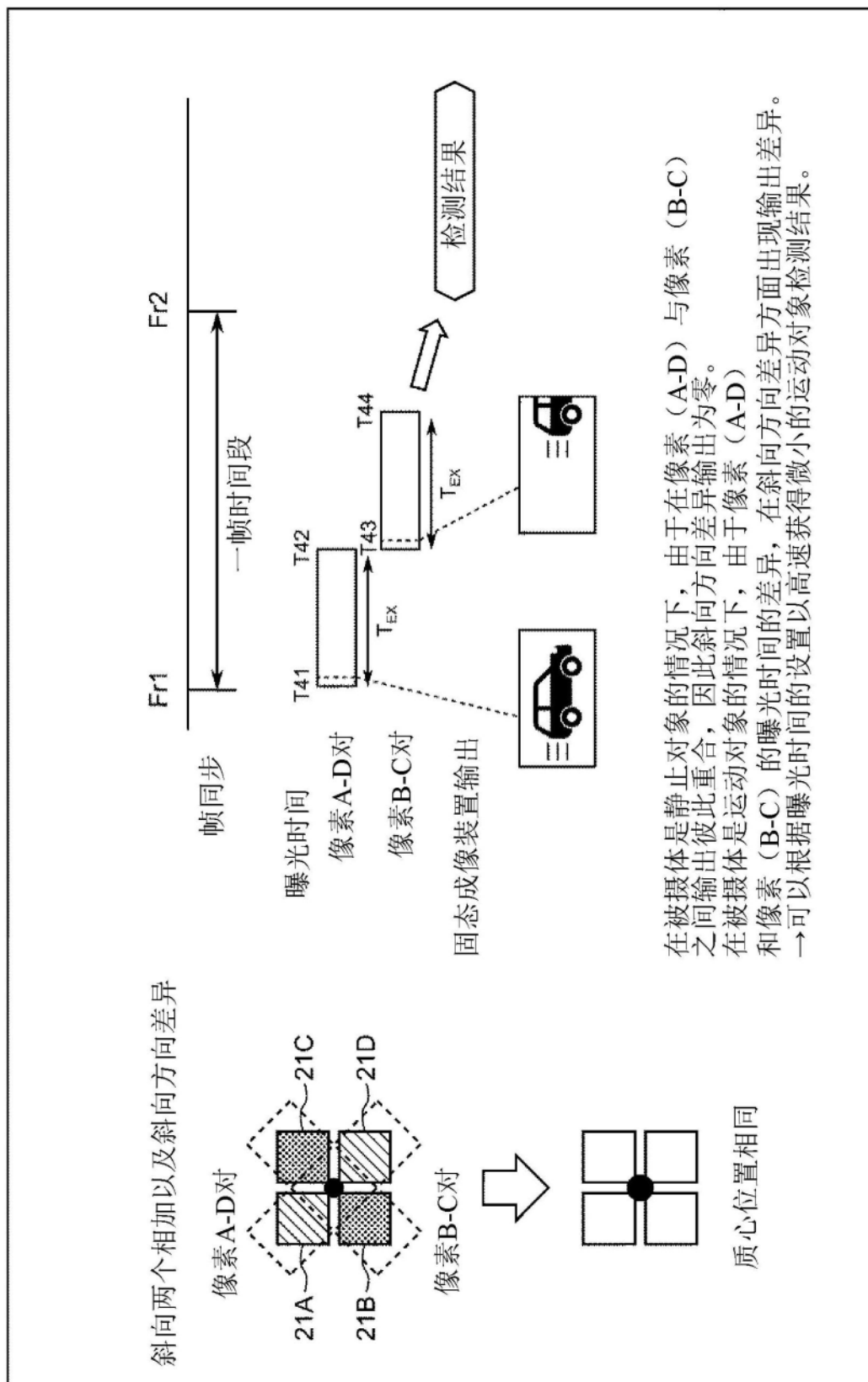


图14

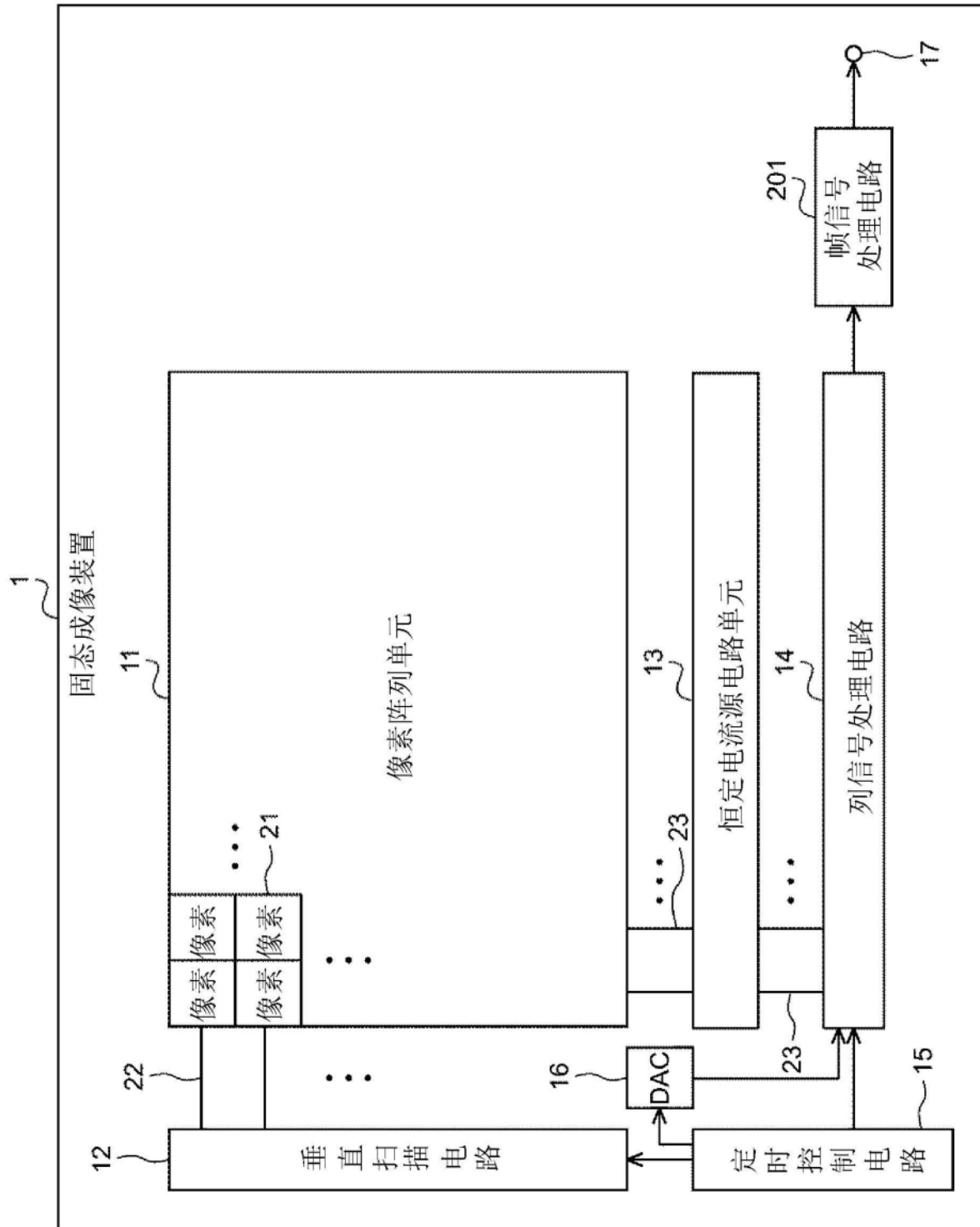


图15

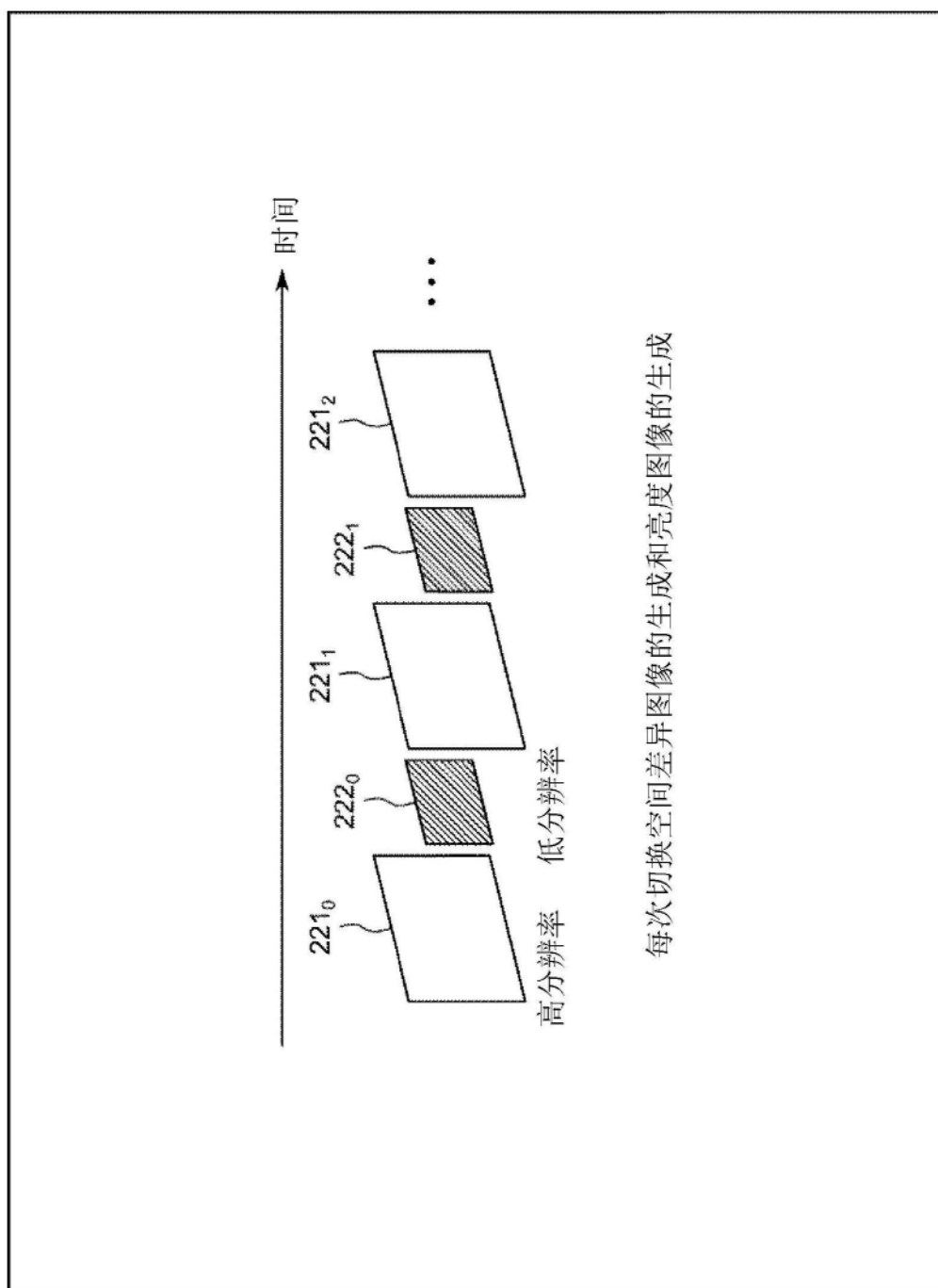


图16

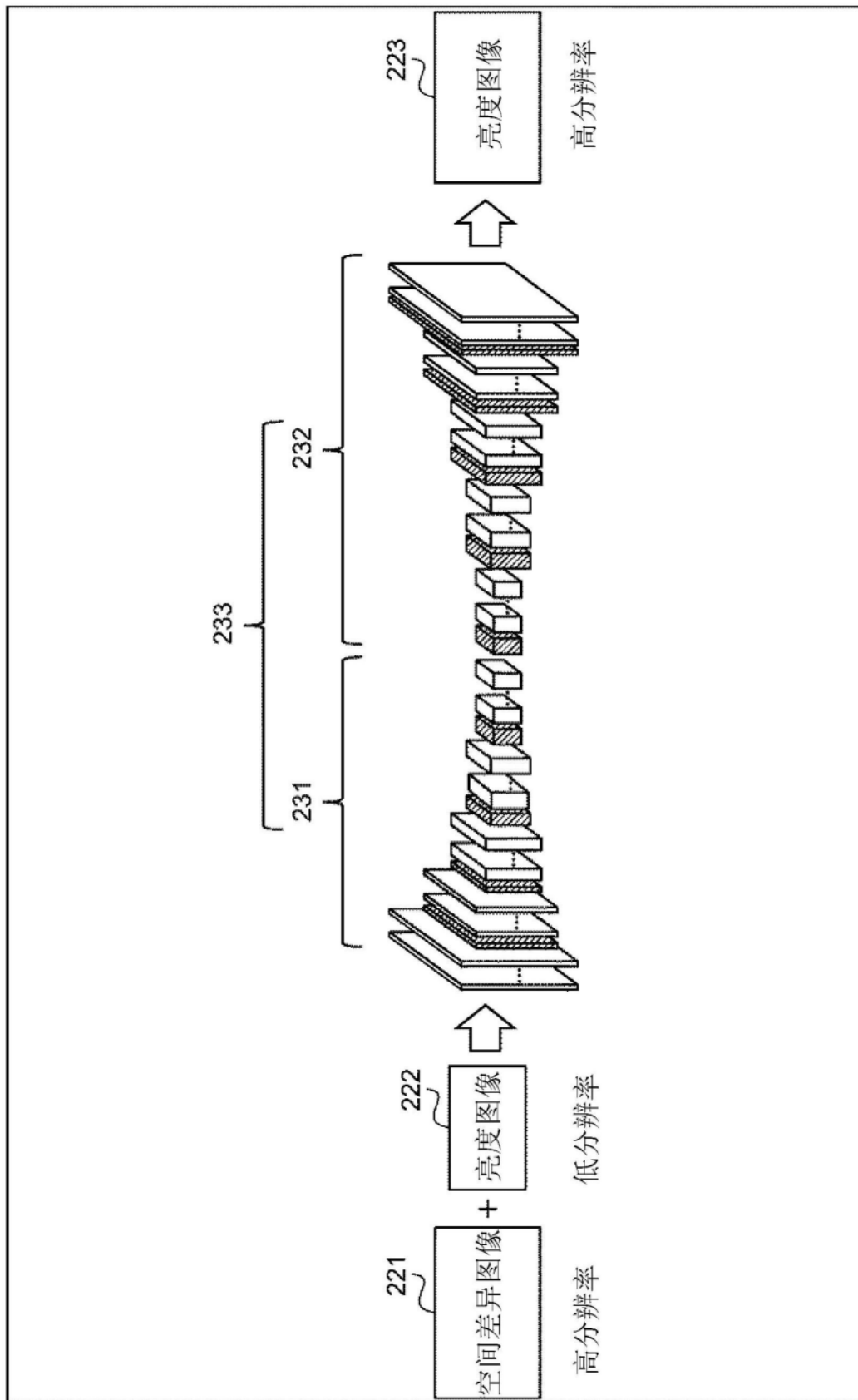


图17

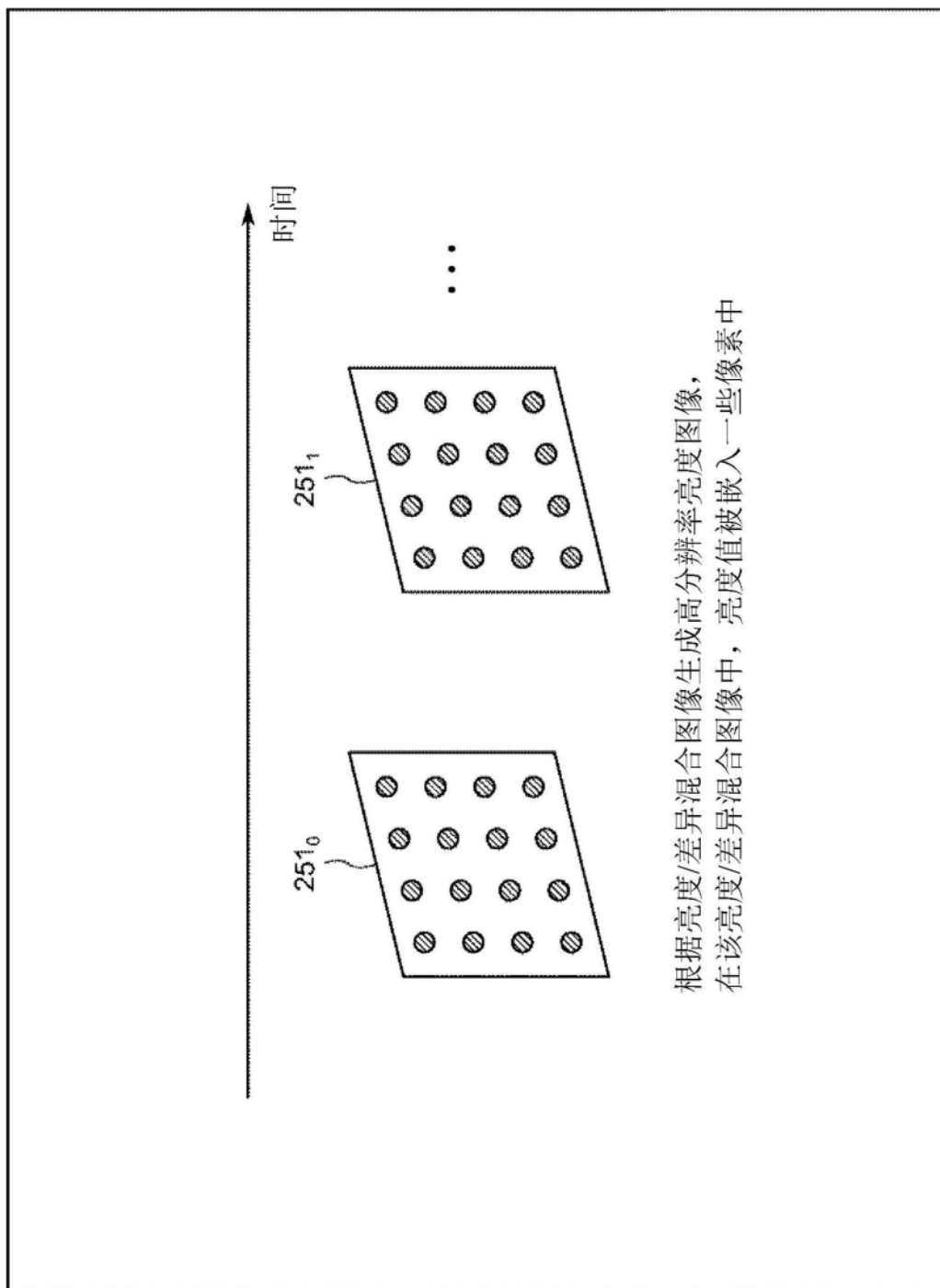


图18

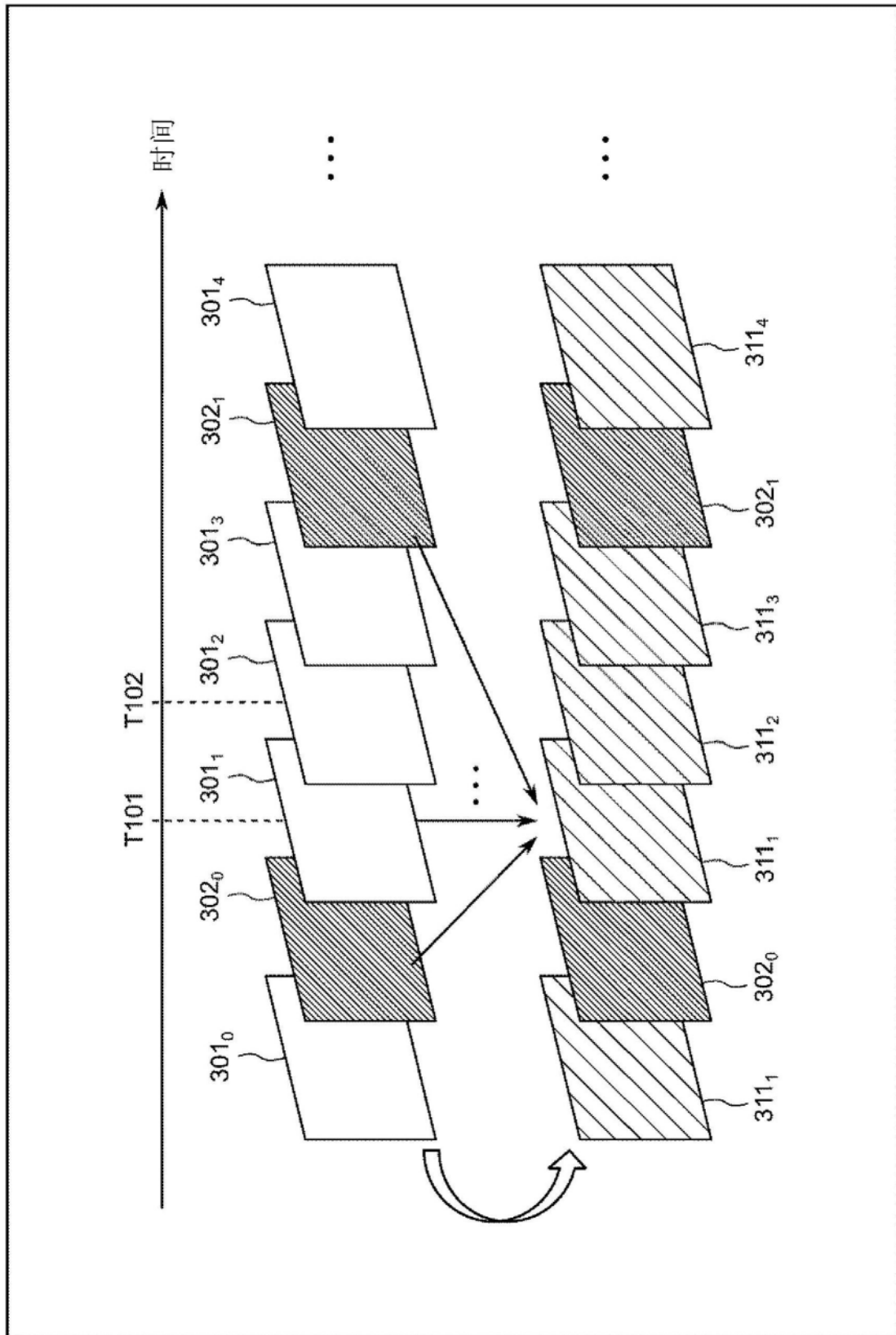


图19

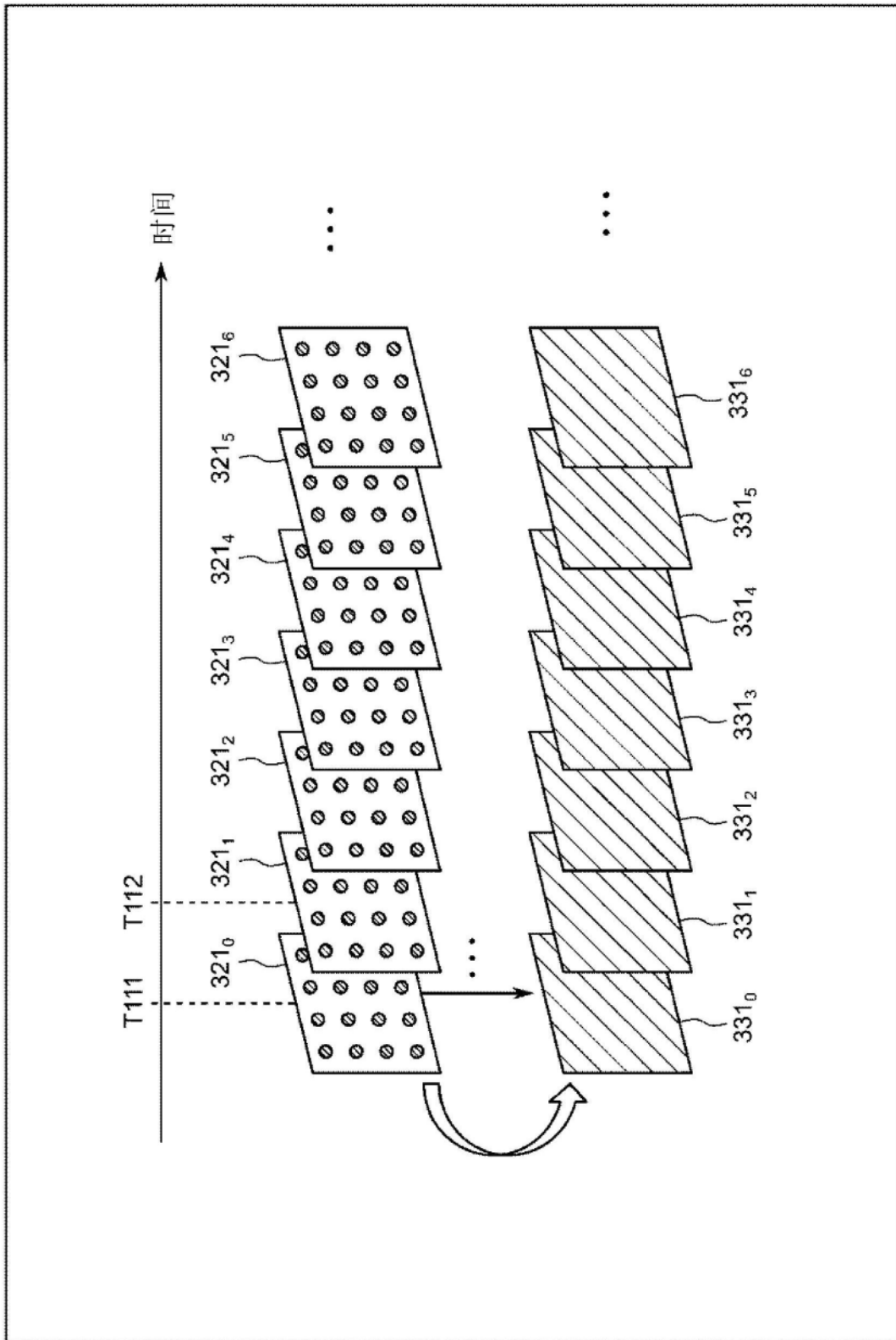


图20

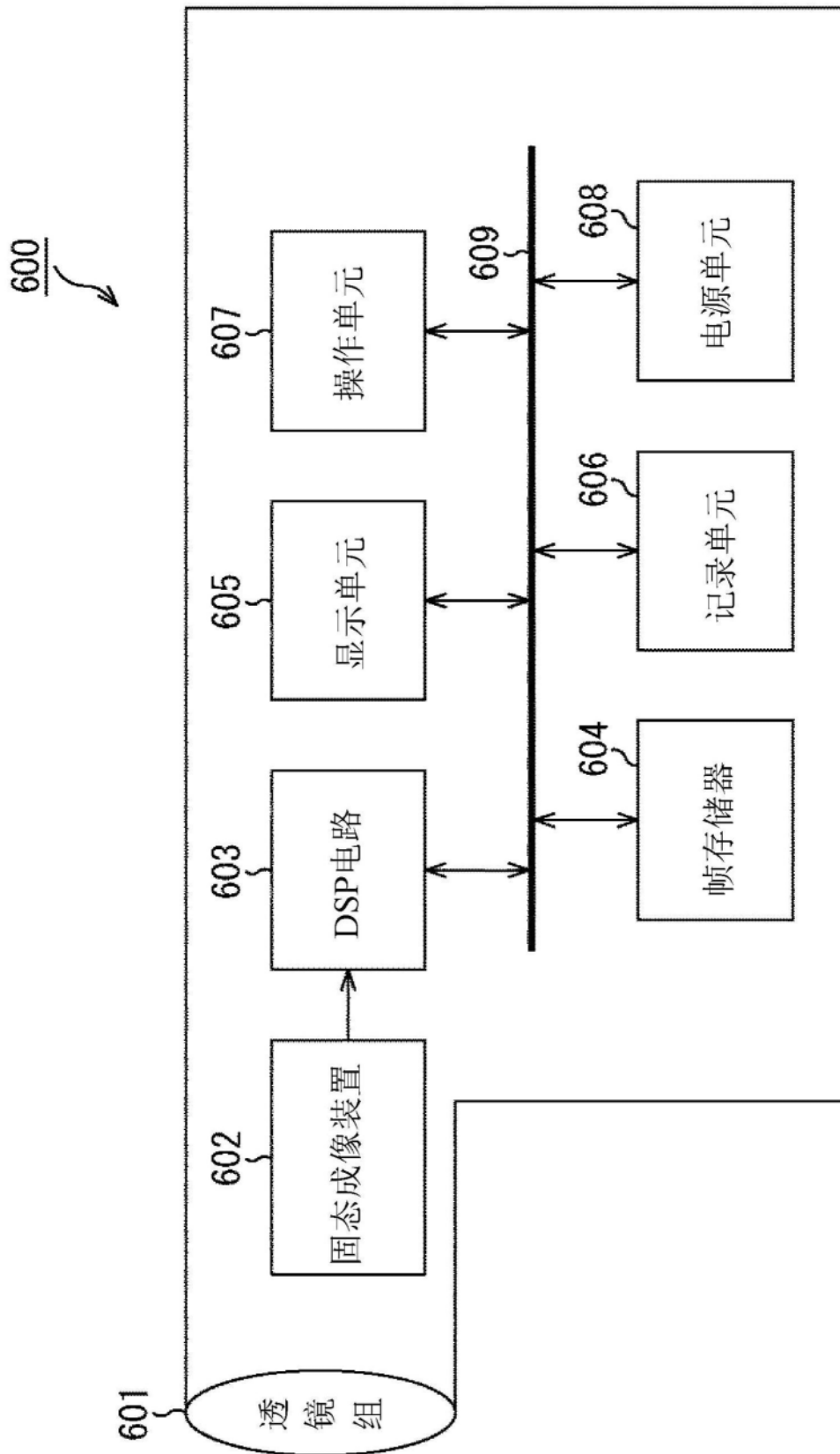


图21

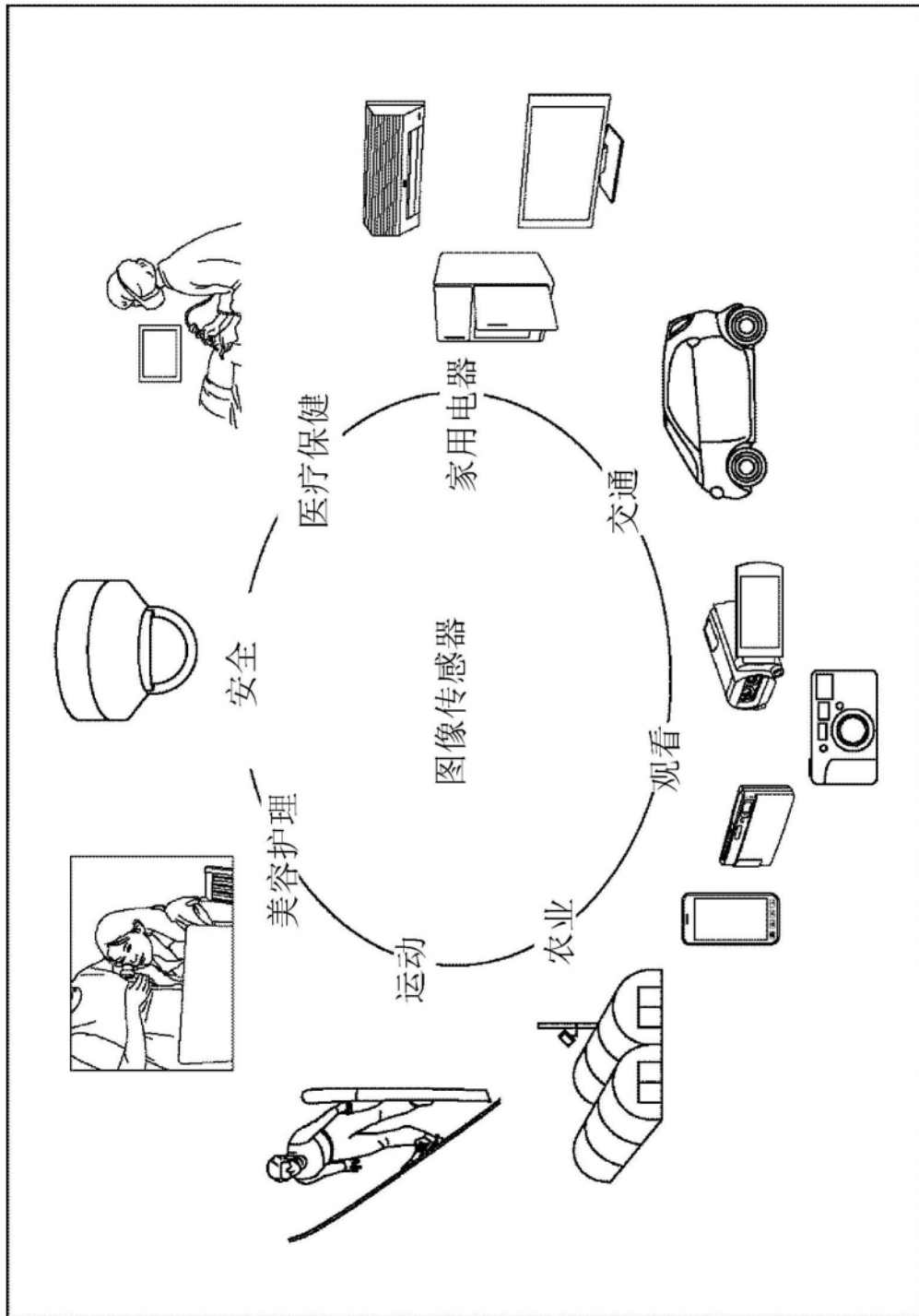


图22