



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVEDČENÍU

260265
(11) (B1)

(51) Int. Cl.⁴
H 02 H 7/20

(22) Prihlášené 11 03 86
(21) (PV 1642-86.V)

(40) Zverejnené 16 05 88

(45) Vydané 15 04 89

(75)

Autor vynálezu

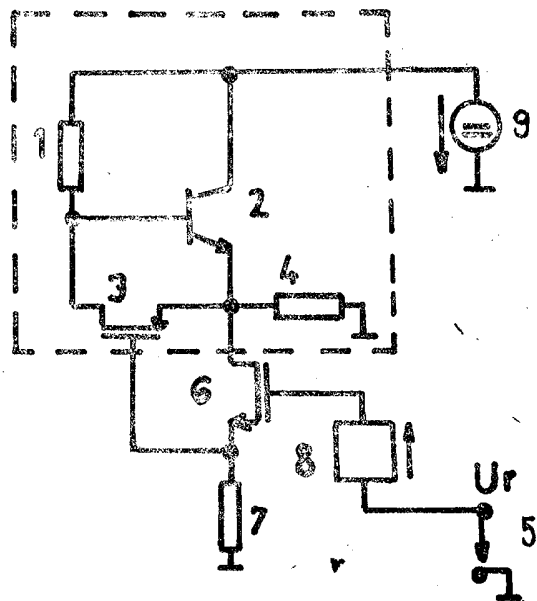
JAKABOVIČ JÁN ing., BRATISLAVA, FABIÁN SLAVOMÍR,
SPIŠSKÁ NOVÁ VES

(54) Ochranný obvod pre zvýšenie maximálneho napájacieho napätia

1

Riešenie spadá do oblasti ochrany tranzistorov, najmä poľom riadených, proti zvýšeniu napájacieho napätia. Riešenie pozostáva z troch odporov, bipolárneho tranzistora a poľom riadeného tranzistora a jeho podstatou je, že na zdroj napájacieho napätia je pripojený kolektor bipolárneho tranzistora, ktorý je cez prvý odpor spojený s jeho bázou. Táto je spojená s kolektorom poľom riadeného tranzistora, ktorého emitor je spolu s emitorom bipolárneho tranzistora spojený so zemou cez druhý odpor a zároveň s kolektorom chráneného tranzistora. Jeho emitor je spojený jednak s hradlom poľom riadeného tranzistora a jednak cez záťažovací odpor so zemou. Hradlo chráneného tranzistora je spojené s obvodom pre posuv jednosmerného napätia, ktorý je spojený so zdrojom riadiaceho napätia. Riešenie možno využiť hlavne v prúdových a napäťových zdrojoch, ako aj v integrovaných obvodoch.

2



Vynález sa týka ochranného obvodu pre zvýšenie maximálneho napájacieho napätia najmä poľom riadených tranzistorov.

Doterajšie ochranné obvody využívajú sériové zapojenie tranzistorov, ktoré vyžaduje presné nastavenie prechodových odporov a riadiacich napätí všetkých tranzistorov, pričom výstupný prúd takéhoto zapojenia je ovplyvnený použitou ochranou.

Uvedené nevýhody odstraňuje ochranný obvod pre zvýšenie maximálneho napájacieho napätia najmä poľom riadeného tranzistora, pozostávajúce z troch odporov, bipolárneho tranzistora a poľom riadeného tranzistora podľa vynálezu, ktorého podstatou je, že na zdroj napájacieho napätia je pripojený kolektor bipolárneho tranzistora typu NPN, ktorý je cez prvý odpor spojený s jeho bázou. Táto je spojená s kolektorom poľom riadeného tranzistora s kanálom typu P, ktorého emitor je spojený jednak s emitorom bipolárneho tranzistora, jednak cez druhý odpor so zemou a jednak s kolektorom chráneného tranzistora. Jeho emitor je spojený jednak s hradlom poľom riadeného tranzistora a jednak cez zafazovací odpor so zemou. Hradlo chráneného tranzistora je spojené s obvodom pre posuv jednosmerného napätia, ktorý je spojený so zdrojom riadiaceho napätia. Doplňujúcim znakom vynálezu je, že bipolárny tranzistor je typu PNP a poľom riadený tranzistor je s kanálom typu N.

Výhodou zapojenia podľa vynálezu je, že ochranný obvod minimálne ovplyvňuje výstupný prúd zapojenia, nepotrebuje tak presné nastavenie a umožňuje nastaviť maximálne napätie U_{CE} chráneného tranzistora na požadovanú hodnotu.

Na priloženom výkrese je znázornený príklad zapojenia podľa vynálezu, ktoré umožňuje dodávať do záťaže požadovaný prúd s možnosťou vyšších napätí na záťaži.

Zapojenie podľa vynálezu, ako je znázornené na priloženom výkrese, pozostáva z chráneného tranzistora 6 MOSFET s obohateným kanálom typu N, ktorého emitor je spojený cez zafazovací odpor 7 so zemou, a

ktorého kolektor je spojený s emitorom bipolárneho tranzistora 2 typu NPN, s emitorom poľom riadeného tranzistora 3 s kanálom typu P a cez druhý odpor 4 so zemou. Prvý odpor 1 je pripojený na bázu bipolárneho tranzistora 2 a spolu s jeho kolektorom na zdroj 9 napájacieho napätia. Kolektor poľom riadeného tranzistora 3 je pripojený na bázu bipolárneho tranzistora 2 a hradlo poľom riadeného tranzistora 3 je pripojené na emitor chráneného tranzistora 6. Zdroj 5 riadiaceho napätia U_r je pripojený cez obvod 8 pre posuv jednosmerného napätia na hradlo chráneného tranzistora 6.

Funkcia zapojenia podľa vynálezu je nasledovná. Pri nulovom vstupnom riadiacom napätí U_r je obvodom 8 pre posuv jednosmerného napätia nastavené na hradle chráneného tranzistora 6 napätie, pri ktorom tečie do záťaže cez kanál chráneného tranzistora 6 požadovaný prúd. Prúdy, ktoré tečú do záťaže cez hradlá tranzistorov 3 a 6 môžu byť pri použití kvalitných MOSFET zanedbateľné. Pri zvýšení napätia U_{CE} chráneného tranzistora 6 je poľom riadený tranzistor 3 otváraný, čím sa zníži prúd tečúci do báze bipolárneho tranzistora 2, zvýši sa prechodový odpor R_{CE} bipolárneho tranzistora 2 a tým nastáva na bipolárnom tranzistore 2 zvýšený úbytok napätia, v dôsledku čoho U_{CE} chráneného tranzistora 6 poklesne.

Pri kladnom vstupnom riadiacom napätí U_r je chránený tranzistor 6 otváraný, následkom čoho tečie do záťaže vyšší prúd. Hodnoty odporov 1 a 4 sú vybrané s ohľadom na maximálne požadované napätie U_{CE} chráneného tranzistora 6. Pri použití symetrického zapojenia môžu byť riadené prúdy opačnej polarít. Bipolárny tranzistor 2 je vtedy typu PNP, poľom riadený tranzistor 3 je s kanálom typu N a chránený tranzistor 6 je s kanálom typu P. Spojením obidvoch zapojení môže vzniknúť obvod pre riadenie prúdu oboch polarít.

Zapojenie podľa vynálezu možno využiť v prúdových a napäťových zdrojoch, ako aj v integrovaných obvodoch.

PREDMET VYNÁLEZU

1. Ochranný obvod pre zvýšenie maximálneho napájacieho napätia, najmä poľom riadených tranzistorov, pozostávajúce z troch odporov, bipolárneho tranzistora a poľom riadeného tranzistora, vyznačujúce sa tým, že na zdroj (9) napájacieho napätia je pripojený kolektor bipolárneho tranzistora (2) typu NPN, ktorý je cez prvý odpor (1) spojený s jeho bázou, ktorá je spojená s kolektorom poľom riadeného tranzistora (3) s kanálom typu P, ktorého emitor je spojený jednak s emitorom bipolárneho tranzistora (2), jednak cez druhý odpor (4) so zemou

a jednak s kolektorom chráneného tranzistora (6), ktorého emitor je spojený jednak s hradlom poľom riadeného tranzistora (3) a jednak cez zafazovací odpor (7) so zemou, pričom hradlo chráneného tranzistora (6) je spojené s obvodom (8) pre posuv jednosmerného napätia, ktorý je spojený so zdrojom (5) riadiaceho napätia U_r .

2. Ochranný obvod podľa bodu 1, vyznačujúce sa tým, že bipolárny tranzistor (2) je typu PNP a poľom riadený tranzistor (3) je s kanálom typu N.

