

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成28年8月4日(2016.8.4)

【公開番号】特開2015-39148(P2015-39148A)

【公開日】平成27年2月26日(2015.2.26)

【年通号数】公開・登録公報2015-013

【出願番号】特願2013-169924(P2013-169924)

【国際特許分類】

H 04 N 1/028 (2006.01)

【F I】

H 04 N 1/028 A

【手続補正書】

【提出日】平成28年6月16日(2016.6.16)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

入力された基準クロックに基づいてスペクトラム拡散クロックを生成して出力する生成部と、

1つの基準時刻について、当該基準時刻以降に前記生成部に入力された基準クロックのパルス数と、当該基準時刻以降に前記生成部から出力されたスペクトラム拡散クロックのパルス数との差を監視する監視部と、

前記差が所定の範囲に含まれるように、前記生成部によって生成されるスペクトラム拡散クロックの周波数を制御する制御部とを備え、

前記基準クロックの周波数は時間を通じて一定であることを特徴とするスペクトラム拡散クロック生成回路。

【請求項2】

前記制御部は、前記差が閾値を超えたかどうかの判定を行い、前記差が前記閾値を超えた場合に、前記差が低減するように、前記生成部によって生成されるスペクトラム拡散クロックの周波数を制御することを特徴とする請求項1に記載のスペクトラム拡散クロック生成回路。

【請求項3】

前記制御部は、前記差が変化するごとに前記判定を行うことを特徴とする請求項2に記載のスペクトラム拡散クロック生成回路。

【請求項4】

前記制御部は、前記生成部に前記基準クロックが入力されるごと及び前記生成部から前記スペクトラム拡散クロックが出力されるごとに前記判定を行うことを特徴とする請求項2又は3に記載のスペクトラム拡散クロック生成回路。

【請求項5】

前記監視部は、

前記基準クロックによって駆動される第1巡回シフトレジスタと、

前記スペクトラム拡散クロックによって駆動される第2巡回シフトレジスタと、

前記第1巡回シフトレジスタからの出力と前記第2巡回シフトレジスタからの出力とによって内部状態が決まるセットリセットフリップフロップ回路群と、

前記セットリセットフリップフロップ回路群からの出力に基づいて前記差を取得する

取得部とを含むことを特徴とする請求項 1 乃至 4 の何れか 1 項に記載のスペクトラム拡散クロック生成回路。

【請求項 6】

前記制御部は、基準クロックのパルス数とスペクトラム拡散クロックのパルス数との前記差が、前記第 1 巡回シフトレジスタの段数以下、かつ、前記第 2 巡回シフトレジスタの段数以下に収まるように、スペクトラム拡散クロックの周波数を制御することを特徴とする請求項 5 に記載のスペクトラム拡散クロック生成回路。

【請求項 7】

前記第 1 巡回シフトレジスタの段数と、前記第 2 巡回シフトレジスタの段数とは互いに等しく、

前記セットリセットフリップフロップ回路群は、前記第 1 巡回シフトレジスタの段数に等しい個数のセットリセットフリップフロップ回路を含むことを特徴とする請求項 5 又は 6 に記載のスペクトラム拡散クロック生成回路。

【請求項 8】

前記監視部は、

前記生成部に入力された基準クロックのパルス数をカウントする第 1 カウンタと、

前記生成部から出力されたスペクトラム拡散クロックのパルス数をカウントする第 2 カウンタと、

前記第 1 カウンタと前記第 2 カウンタとの差を出力する減算器と、

前記減算器からの出力に基づいて、基準クロックのパルス数とスペクトラム拡散クロックのパルス数との前記差を取得する取得部とを含むことを特徴とする請求項 1 乃至 4 の何れか 1 項に記載のスペクトラム拡散クロック生成回路。

【請求項 9】

前記第 2 カウンタの出力はグレイコードであることを特徴とする請求項 8 に記載のスペクトラム拡散クロック生成回路。

【請求項 10】

請求項 1 乃至 9 の何れか 1 項に記載のスペクトラム拡散クロック生成回路と、

前記スペクトラム拡散クロック生成回路に供給される基準クロックを生成する発振回路と、

前記スペクトラム拡散クロック生成回路から出力されたスペクトラム拡散クロックによって駆動される回路素子とを備えることを特徴とする集積回路。

【請求項 11】

請求項 1 乃至 9 の何れか 1 項に記載のスペクトラム拡散クロック生成回路と、

メモリと、

基準クロックに従って入力データを前記メモリに書き込む書き込み部と、

前記スペクトラム拡散クロック生成回路から出力されたスペクトラム拡散クロックに従って前記メモリからデータを読み出して出力する読み出し部とを備えることを特徴とするクロック乗せ換え回路。

【請求項 12】

請求項 5 乃至 7 の何れか 1 項に記載のスペクトラム拡散クロック生成回路と、

メモリと、

前記スペクトラム拡散クロック生成回路から出力されたスペクトラム拡散クロックを受け、前記スペクトラム拡散クロックのパルスが入力されるごとに前記メモリからデータを読み出す読み出し部とを備えるクロック乗せ換え回路であって、

前記第 1 巡回シフトレジスタの段数及び前記第 2 巡回シフトレジスタの段数はそれぞれ M 段であり、

前記メモリは、少なくとも M 個のデータを保持し、

前記制御部は、前記メモリ内の出力待ちのデータ数が M 個以下となるように、前記スペクトラム拡散クロックの周波数を制御することを特徴とするクロック乗せ換え回路。

【請求項 13】

請求項 1 1 又は 1 2 に記載のクロック乗せ換え回路と、  
前記クロック乗せ換え回路に供給される基準クロックを生成する発振回路と、  
原稿を読み取って画像データを生成し、当該画像データを前記クロック乗せ換え回路に  
供給する読み取り部と、  
前記クロック乗せ換え回路から出力された画像データを処理する処理部とを備えること  
を特徴とする画像読み取り装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 5

【補正方法】変更

【補正の内容】

【0 0 0 5】

上記課題に鑑みて、本発明の一部の実施形態によるスペクトラム拡散クロック生成回路  
は、入力された基準クロックに基づいてスペクトラム拡散クロックを生成して出力する生  
成部と、1つの基準時刻について、当該基準時刻以降に前記生成部に入力された基準クロ  
ックのパルス数と、当該基準時刻以降に前記生成部から出力されたスペクトラム拡散クロ  
ックのパルス数との差を監視する監視部と、前記差が所定の範囲に含まれるように、前記  
生成部によって生成されるスペクトラム拡散クロックの周波数を制御する制御部とを備え  
、前記基準クロックの周波数は時間を通じて一定である。