

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4376231号
(P4376231)

(45) 発行日 平成21年12月2日(2009.12.2)

(24) 登録日 平成21年9月18日(2009.9.18)

(51) Int. Cl.	F I
H03B 5/18 (2006.01)	H03B 5/18 D
H03B 5/06 (2006.01)	H03B 5/06
G01S 7/03 (2006.01)	G01S 7/03 C
G01S 13/93 (2006.01)	G01S 13/93 Z

請求項の数 3 (全 13 頁)

(21) 出願番号	特願2006-6716 (P2006-6716)	(73) 特許権者	000003067
(22) 出願日	平成18年1月13日(2006.1.13)		T D K株式会社
(65) 公開番号	特開2006-287908 (P2006-287908A)		東京都中央区日本橋一丁目13番1号
(43) 公開日	平成18年10月19日(2006.10.19)	(74) 代理人	100115738
審査請求日	平成18年4月21日(2006.4.21)		弁理士 鷲頭 光宏
(31) 優先権主張番号	特願2005-63285 (P2005-63285)	(74) 代理人	100121681
(32) 優先日	平成17年3月8日(2005.3.8)		弁理士 緒方 和文
(33) 優先権主張国	日本国(JP)	(72) 発明者	安達 拓也
			東京都中央区日本橋一丁目13番1号T D K株式会社内
		(72) 発明者	倉田 仁義
			東京都中央区日本橋一丁目13番1号T D K株式会社内
		審査官	白井 孝治

最終頁に続く

(54) 【発明の名称】 誘電体共振器装荷型発振回路及びこれを用いたレーダー装置

(57) 【特許請求の範囲】

【請求項1】

誘電体共振器と、前記誘電体共振器に共振電圧を与える駆動回路とを備える誘電体共振器装荷型発振回路であって、

前記駆動回路は、制御電極と第1及び第2の被制御電極とを有するトランジスタと、該第1の被制御電極に接続された第1の信号線路と、該制御電極に接続された第2の信号線路とを含み、

前記誘電体共振器は前記第1の信号線路と前記第2の信号線路との間に配置され、

前記第1の被制御電極の出力は、前記第1の信号線路、前記誘電体共振器、及び前記第2の信号線路を介して前記制御電極に帰還し、

前記第1の被制御電極は、前記駆動回路が前記共振電圧を生成するために必要な第1の電圧が供給される第1の電源端子及び前記駆動回路に前記共振電圧の生成を停止させるグランド電位が供給される第2の電源端子に接続され、

前記制御電極は第3の電圧が供給される第3の電源端子に接続され、

前記第2の被制御電極はグランド電位に接続され、

前記誘電体共振器装荷型発振回路は、

前記第1の被制御電極と前記第1の電源端子との間に設けられた第1のスイッチと、

前記第1の被制御電極と前記第2の電源端子との間に設けられた第2のスイッチと、

をさらに備え、

前記第1及び第2のスイッチは排他的に導通することを特徴とする誘電体共振器装荷型

10

20

発振回路。

【請求項 2】

前記第 1 のスイッチから見て前記第 1 の電源端子側に接続され、前記駆動回路が発生するノイズを除去するためのコンデンサをさらに備えることを特徴とする請求項 1 に記載の誘電体共振器装荷型発振回路。

【請求項 3】

請求項 1 又は 2 に記載の誘電体共振器装荷型発振回路を用いてキャリア信号を生成し、パルス変調波を生成して出力することを特徴とするレーダー装置。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は誘電体共振器装荷型発振回路に関し、特に、パルス変調方式を用いたレーダー装置への適用が好適な誘電体共振器装荷型発振回路に関する。また、本発明はレーダー装置に関し、特に、誘電体共振器装荷型発振回路を用いてキャリア信号を生成し、パルス変調波を生成して出力するレーダー装置に関する。

【背景技術】

【0002】

近年、マイクロ波やミリ波を利用したレーダー装置が数多く提案されている。このようなレーダー装置の応用範囲は様々であるが、例えばこれを自動車に搭載すれば、先行車両や後続車両との距離を正確に検出することが可能となるばかりでなく、ドライバーの死角となる位置、例えば、斜め後方やバンパーの近傍に存在する障害物を検知してドライバーに注意を促したり、さらには、避けられない衝突が迫っていることを検知してシートベルトを締め付けるなどのプレクラッシュ制御を行うことが可能となる。

20

【0003】

このようなレーダー装置が自動車に数多く搭載されるようになると、レーダー装置間における干渉の問題が浮上する。つまり、レーダー装置を搭載した車両同士が近づいた場合や、同じ車両に複数のレーダー装置が搭載されている場合には、レーダー装置間の距離が近いために強い干渉が生じ、その結果、正確な計測が妨げられるという問題があった。

【0004】

レーダー装置間の干渉を防止する方法としては、例えば特許文献 1 に記載された方法が知られている。特許文献 1 に記載された方法は、干渉波を受信して位相を反転させ、これを再送信する干渉防止装置を設置するというものである。しかしながら、広範囲に亘って干渉を防止するためには、多くの干渉防止装置を設置しなければならないだけでなく、干渉防止装置が設置されていないエリアでは干渉を全く防止することができないという問題があった。しかも、車載用レーダーの場合には、レーダー装置間の位置関係が常に一定になるとは限らないことから、特許文献 1 に記載された方法では、干渉の問題を解決することは困難である。

30

【特許文献 1】特開平 7 - 3 1 8 6 3 9 号公報

【発明の開示】

【発明が解決しようとする課題】

40

【0005】

干渉の問題を解決する別の方法として、パルス変調方式のレーダー装置の場合、送受信動作を行っていない期間においてキャリア信号の生成を停止させるという方法が考えられる。一般に、パルス変調方式を用いたレーダー装置では、送受信動作を行う期間よりも送受信動作を行っていない期間の方がはるかに長く、このため、送受信動作を行っていない期間においてキャリア信号の生成を停止すれば、他のレーダー装置に対する干渉の影響を大幅に低減することが可能となる。

【0006】

しかしながら、キャリア信号を生成する発振回路にはある程度の立ち上がり時間が存在することから、一旦停止させた発振回路の動作再開は、この立ち上がり時間を考慮して早

50

めに行う必要がある。具体的には、実際に送受信を開始するタイミングから発振回路の立ち上がり時間以上前に、発振回路の動作開始を行う必要がある。一方、発振回路にはある程度の立ち下がり時間が存在することから、発振回路の動作を停止させても、立ち下がり時間が経過するまでの間は発振が持続してしまう。このように、発振回路の立ち上がり時間や立ち下がり時間が長いと、実際に発振回路が発振している期間が長くなることが分かる。したがって、他のレーダー装置に対する干渉の影響を十分に低減するためには、発振回路の立ち上がり時間や立ち下がり時間をできるだけ短縮することが必要である。

【 0 0 0 7 】

パルス変調方式を用いたレーダー装置においては、キャリア信号を生成するための発振回路として、誘電体共振器を利用した発振回路、つまり、誘電体共振器装荷型発振回路が広く用いられているが、誘電体共振器装荷型発振回路は特に立ち下がり時間が長いことが多く、このため、他のレーダー装置に対する干渉の影響を低減するためには、立ち下がり時間の短縮が最も強く求められる。

10

【 0 0 0 8 】

したがって、本発明の目的は、立ち上がり時間及び/又は立ち下がり時間の短い誘電体共振器装荷型発振回路及びこれを用いたレーダー装置を提供することである。

【課題を解決するための手段】

【 0 0 0 9 】

本発明による誘電体共振器装荷型発振回路は、誘電体共振器と、前記誘電体共振器に共振電圧を与える駆動回路と、前記共振電圧を生成するために必要な第1の電圧及び前記共振電圧の生成を停止させる第2の電圧を前記駆動回路に与える手段とを備えることを特徴とする。

20

【 0 0 1 0 】

本発明によれば、発振を開始する場合には第1の電圧を駆動回路に印加し、発振を停止する場合には第2の電圧を駆動回路に印加することができることから、立ち上がり時間及び/又は立ち下がり時間を短縮することが可能となる。

【 0 0 1 1 】

駆動回路は、トランジスタと、トランジスタの被制御電極及び制御電極にそれぞれ接続された第1及び第2の信号線路とを含むことが好ましい。

【 0 0 1 2 】

前記手段は、トランジスタの被制御電極と第1の電圧が供給される第1の電源端子との間に設けられた第1のスイッチと、トランジスタの被制御電極と第2の電圧が供給される第2の電源端子との間に設けられた第2のスイッチとを含み、第1及び第2のスイッチは排他的に導通することが好ましい。これによれば、発振を停止させる場合、第2のスイッチをオンさせることにより、トランジスタの被制御電極に蓄積された電荷を放出することができることから、立ち下がり時間を大幅に短縮することが可能となる。

30

【 0 0 1 3 】

この場合、第1のスイッチから見て第1の電源端子側に接続され、駆動回路が発生するノイズを除去するためのコンデンサをさらに備えることが好ましい。これによれば、第1のスイッチのオン・オフにかかわらず、コンデンサは常に電荷が蓄積された状態となることから、第1のスイッチがオンすると直ちに発振動作を行うことが可能となり、立ち上がり時間が短縮される。

40

【 0 0 1 4 】

前記手段は、トランジスタの制御電極と第3の電源端子との間に設けられた分圧回路と、分圧回路の分圧比を切り替える第3のスイッチとを含むこともまた好ましい。これによれば、分圧比の切替により、トランジスタの制御電極に与えるバイアス電圧を即座に変化させることができることから、立ち上がり時間及び立ち下がり時間の両方を短縮することが可能となる。

【 0 0 1 5 】

この場合、分圧回路は、トランジスタの制御電極と第3の電源端子との間に直列に設け

50

られた第1及び第2の抵抗を含み、第3のスイッチが第1の抵抗に並列接続された構成とすることも可能であるし、或いは、トランジスタの制御電極と第3の電源端子との間に並列に設けられた第1及び第2の抵抗を含み、第3のスイッチが第1の抵抗に直列接続された構成とすることも可能である。

【0016】

前記手段は、トランジスタの制御電極に接続され、電圧変化により発振動作の開始及び停止を制御する制御端子を含むこともまた好ましい。これによれば、スイッチを用いることなく発振動作の開始及び停止を制御することができることから、回路構成をより簡素化することが可能となる。尚、制御電極と制御端子との接続は、直接的であっても構わないし、コンデンサやチップビーズなどを介した間接的な接続であっても構わない。

10

【0017】

本発明の他の側面による誘電体共振器装荷型発振回路は、誘電体共振器と、誘電体共振器に共振電圧を与える駆動回路と、共振電圧を生成するために必要な電圧が供給される電源端子と駆動回路との間に設けられたスイッチと、スイッチから見て電源端子側に接続され、駆動回路が発生するノイズを除去するためのコンデンサとを備えることを特徴とする。これによれば、スイッチのオン・オフにかかわらず、コンデンサは常に電荷が蓄積された状態となることから、スイッチがオンすると直ちに発振動作を行うことが可能となり、立ち上がり時間が短縮される。

【0018】

また、本発明によるレーダー装置は、上述した誘電体共振器装荷型発振回路を用いてキャリア信号を生成し、パルス変調波を生成して出力することを特徴とする。

20

【発明の効果】

【0019】

このように、本発明によれば、誘電体共振器装荷型発振回路の立ち上がり時間及び/又は立ち下がり時間を短縮することが可能となる。これにより、本発明による誘電体共振器装荷型発振回路を、パルス変調方式を用いたレーダー装置の発振回路として用いれば、間欠動作を行った場合、実際に発振が生じている期間を従来よりも短くすることができ、その結果、他のレーダー装置に対する干渉の影響を大幅に低減することが可能となる。

【発明を実施するための最良の形態】

【0020】

本発明の好ましい実施形態について説明する前に、本発明が対象とする誘電体共振器装荷型発振回路の基本構成について説明する。

30

【0021】

図1は、誘電体共振器装荷型発振回路の基本構成を示す回路図である。

【0022】

図1に示す誘電体共振器装荷型発振回路100は、誘電体共振器11と、誘電体共振器11に共振電圧を与える駆動回路20と、駆動回路20の出力端20aに接続されたカプラ31とを備えており、カプラの一方の出力端は直流成分をカットするコンデンサ32を介して受信側ポートRxに接続され、カプラの他方の出力端は送信側ポートTxに接続されている。また、カプラの残りの端子は、終端抵抗33によって例えば50Ωに終端されている。

40

【0023】

駆動回路20は、HEMT型のトランジスタ21と、トランジスタ21の被制御電極であるドレイン21Dに接続された信号線路22, 23と、トランジスタ21の制御電極であるゲート21Gに接続された信号線路24, 25とを備えており、誘電体共振器11は、ドレイン21Dに接続された信号線路23とゲート21Gに接続された信号線路25との間に配置されている。トランジスタ21のソース21Sはグランド電位に接続されている。

【0024】

トランジスタ21の動作電圧は、電源端子Vds及び電源端子Vgsより供給される。

50

電源端子 V_{ds} は、トランジスタ 21 のドレイン 21D に与える電圧を供給する端子であり、電源端子 V_{ds} とトランジスタ 21 のドレイン 21D との間には、チップビーズ 41 が挿入され、さらに、チップビーズ 41 からみて電源端子 V_{ds} 側には、電源端子 V_{ds} とグランド電位間にコンデンサ 42 が接続されている。チップビーズ 41 及びコンデンサ 42 は、いずれも駆動回路 20 が発生するノイズを除去するために用いられる。電源端子 V_{ds} より与えられる電圧は、例えば 3.3V である。

【0025】

一方、電源端子 V_{gs} は、トランジスタ 21 のゲート 21G に与える電圧を供給する端子であり、電源端子 V_{gs} とトランジスタ 21 のゲート 21G との間には、チップビーズ 51 及び分圧回路 60 が挿入され、さらに、分圧回路 60 からみて電源端子 V_{gs} 側には、電源端子 V_{gs} とグランド電位間にコンデンサ 52 が接続されている。分圧回路 60 は、抵抗 61, 62 によって構成され、電源端子 V_{gs} より与えられる電圧を分圧してトランジスタ 21 のゲート 21G に印加する。電源端子 V_{gs} より与えられる電圧は例えば -3.3V であり、分圧回路 60 による分圧によりトランジスタ 21 のゲート 21G には、例えば -0.3V の電圧が印加される。チップビーズ 51 及びコンデンサ 52 についても、駆動回路 20 が発生するノイズを除去するために用いられる。

【0026】

以上により、図 1 に示す誘電体共振器装荷型発振回路 100 は、トランジスタ 21 のドレイン 21D を出力とし、誘電体共振器 11 を介して帰還された共振電圧がトランジスタ 21 のゲート 21G に入力される正帰還回路を構成する。このため、この正帰還回路は、誘電体共振器 11 の特性によって定められる所定の共振周波数、例えば 2.4GHz の共振周波数において安定し、カプラ 31 を介して受信側ポート Rx 及び送信側ポート Tx にキャリア信号を供給することが可能となる。

【0027】

以上が誘電体共振器装荷型発振回路の基本構成であり、パルス変調方式を用いたレーダー装置の発振回路として用いることができる。つまり、このような誘電体共振器装荷型発振回路を用いてキャリア信号を生成し、パルス変調波を生成して出力する構成とすることができる。そして、レーダー装置が送受信動作を行っている期間は発振動作を行い、送受信動作を行っていない期間は発振動作を停止させれば、他のレーダー装置に対する干渉の影響を大幅に低減することが可能となる。このような間欠的動作は、例えば図 2 に示す誘電体共振器装荷型発振回路 200 のように、トランジスタ 21 のドレイン 21D と電源端子 V_{ds} との間にスイッチ 71 を挿入し、このスイッチ 71 を制御することによって実現することができる。つまり、発振動作を行う期間はスイッチ 71 をオンすることによってトランジスタ 21 のドレイン 21D に動作電圧を供給する一方、発振動作を行わない期間はスイッチ 71 をオフすることによって動作電圧の供給を停止すればよい。

【0028】

しかしながら、スイッチ 71 を制御することによって誘電体共振器装荷型発振回路 200 の発振動作を開始又は停止させると、スイッチ 71 をオンしてから十分な振幅（例えば、最大振幅の 90%）が得られるまでには所定の立ち上がり時間が必要であり、同様に、スイッチ 71 をオフしてから発振がほぼ停止（例えば、最大振幅の 10%）するまでには所定の立ち下がり時間が必要となる。図 2 に示す誘電体共振器装荷型発振回路 200 では、立ち下がり時間が特に長く、一例として、共振周波数を約 2.4GHz とした場合、立ち上がり時間は 15 μ sec 程度、立ち下がり時間は 35 μ sec 程度となる。

【0029】

本発明は、このような立ち上がり時間及び/又は立ち下がり時間が短縮された誘電体共振器装荷型発振回路を提供するものであり、以下、本発明の好ましいいくつかの実施の形態について詳細に説明する。

【0030】

図 3 は、本発明の好ましい第 1 の実施形態による誘電体共振器装荷型発振回路 300 の回路図である。

10

20

30

40

50

【 0 0 3 1 】

図 3 に示すように、本実施形態による誘電体共振器装荷型発振回路 3 0 0 は、図 2 に示した誘電体共振器装荷型発振回路 2 0 0 に対し、トランジスタ 2 1 のドレイン 2 1 D とグランド電位が供給される電源端子との間に設けられたスイッチ 7 2 を追加した構成を有している。その他の要素は、図 2 に示した誘電体共振器装荷型発振回路 2 0 0 と同じであることから、同一の要素には同一の符号を付し、重複する説明は省略する。

【 0 0 3 2 】

スイッチ 7 1 とスイッチ 7 2 は、排他的に導通するよう制御される。つまり、スイッチ 7 1 がオンしている期間、すなわち発振動作を行う期間においてはスイッチ 7 2 はオフ状態とされ、スイッチ 7 2 がオンしている期間、すなわち発振動作を停止する期間においてはスイッチ 7 1 はオフ状態とされる。

10

【 0 0 3 3 】

本実施形態においては、スイッチ 7 2 がオンするとトランジスタ 2 1 のドレイン 2 1 D が強制的に接地されることから、スイッチ 7 2 がオンすると発振動作は極めて速やかに停止する。つまり、図 2 に示す回路では、スイッチ 7 1 をオンからオフに切り替えても、トランジスタ 2 1 のドレイン 2 1 D に溜まった電荷を放出するルートがなく、このため、発振動作が直ちには停止せず緩やかに減衰するが、本実施形態では、スイッチ 7 2 を介してトランジスタ 2 1 のドレイン 2 1 D に溜まった電荷を直ちに放出できることから、立ち下がり時間を大幅に短縮することが可能となる。一例として、共振周波数を約 2 4 G H z とした場合、立ち下がり時間は 3 μ s e c 程度に短縮される。

20

【 0 0 3 4 】

図 4 は、本発明の好ましい第 2 の実施形態による誘電体共振器装荷型発振回路 4 0 0 の回路図である。

【 0 0 3 5 】

図 4 に示すように、本実施形態による誘電体共振器装荷型発振回路 4 0 0 は、図 2 に示した誘電体共振器装荷型発振回路 1 0 0 に対し、ノイズ除去用のコンデンサ 4 2 をスイッチ 7 1 から見て電源端子 V d s 側に移動した構成を有している。その他の要素は、図 2 に示した誘電体共振器装荷型発振回路 2 0 0 と同じであることから、同一の要素には同一の符号を付し、重複する説明は省略する。

【 0 0 3 6 】

スイッチ 7 1 は、上述のとおり、発振動作を行う期間においてオンされ、発振動作を停止する期間においてオフされるスイッチである。本実施形態においては、スイッチ 7 1 から見て電源端子 V d s 側にノイズ除去用のコンデンサ 4 2 が設けられていることから、スイッチ 7 1 のオン・オフにかかわらず、コンデンサ 4 2 は電荷が蓄積された状態となる。このため、スイッチ 7 1 がオンすると直ちに発振動作を行うことが可能となり、立ち上がり時間が短縮される。つまり、図 2 に示す回路では、スイッチ 7 1 をオフからオンに切り替えても、放電状態にあるコンデンサ 4 2 が充電されるまでは、正常に発振動作を行うことができず、これが原因となって立ち上がり時間が長くなるという問題があるが、本実施形態では、コンデンサ 4 2 が放電されることがないため再充電が不要であり、その結果、立ち上がり時間を大幅に短縮することが可能となる。一例として、共振周波数を約 2 4 G H z とした場合、立ち上がり時間は 8 μ s e c 程度に短縮される。

30

40

【 0 0 3 7 】

図 5 は、本発明の好ましい第 3 の実施形態による誘電体共振器装荷型発振回路 5 0 0 の回路図である。

【 0 0 3 8 】

図 5 に示すように、本実施形態による誘電体共振器装荷型発振回路 5 0 0 は、図 3 に示した誘電体共振器装荷型発振回路 3 0 0 の特徴と、図 4 に示した誘電体共振器装荷型発振回路 4 0 0 の特徴を兼ね備えている。つまり、スイッチ 7 1 , 7 2 を備えるとともに、ノイズ除去用のコンデンサ 4 2 がスイッチ 7 1 から見て電源端子 V d s 側に接続された構成を有している。

50

【 0 0 3 9 】

本実施形態によれば、図 3 に示した誘電体共振器装荷型発振回路 3 0 0 による効果、すなわち立ち下がり時間の短縮効果と、図 4 に示した誘電体共振器装荷型発振回路 4 0 0 による効果、すなわち立ち上がり時間の短縮効果の両方が得られる。したがって、共振周波数を約 2.4 GHz とした場合、立ち下がり時間を 3 μ s e c 程度、立ち上がり時間を 8 μ s e c 程度とすることが可能となる。

【 0 0 4 0 】

図 6 は、本発明の好ましい第 4 の実施形態による誘電体共振器装荷型発振回路 6 0 0 の回路図である。

【 0 0 4 1 】

図 6 に示すように、本実施形態による誘電体共振器装荷型発振回路 6 0 0 は、図 1 に示した誘電体共振器装荷型発振回路 1 0 0 に対し、分圧回路 6 0 内に抵抗 6 3 及び抵抗 6 3 に並列接続されたスイッチ 7 3 を追加した構成を有している。その他の要素は、基本構成である図 1 に示した誘電体共振器装荷型発振回路 1 0 0 と同じであることから、同一の要素には同一の符号を付し、重複する説明は省略する。

【 0 0 4 2 】

スイッチ 7 3 は、発振動作を行う期間においてオフされ、発振動作を停止する期間においてオンされるスイッチである。抵抗 6 1 ~ 6 3 は、電源端子 V g s とグランド電位との間に直列に接続されていることから、抵抗 6 1 ~ 6 3 の抵抗値をそれぞれ R_{6 1} ~ R_{6 3} とすると、スイッチ 7 3 がオフ状態である場合、トランジスタ 2 1 のゲート 2 1 G に与えられる電圧 V_{O F F} は、

$$V_{O F F} = V_{g s} \times R_{6 1} / (R_{6 1} + R_{6 2} + R_{6 3})$$

となる。一方、スイッチ 7 3 がオン状態である場合には、追加された抵抗 6 3 は短絡されることから、トランジスタ 2 1 のゲート 2 1 G に与えられる電圧 V_{O N} は、

$$V_{O N} = V_{g s} \times R_{6 1} / (R_{6 1} + R_{6 2})$$

に変化する。

【 0 0 4 3 】

したがって、電圧 V_{O F F} によって駆動回路 2 0 が動作状態となり、且つ、電圧 V_{O N} によって駆動回路 2 0 が動作停止状態となるよう、抵抗 6 1 ~ 6 3 の抵抗値 R_{6 1} ~ R_{6 3} を設定すれば、スイッチ 7 3 のオン・オフによって発振動作の開始及び停止を極めて速やかに行うことが可能となる。

【 0 0 4 4 】

図 7 は、本発明の好ましい第 5 の実施形態による誘電体共振器装荷型発振回路 7 0 0 の回路図である。

【 0 0 4 5 】

図 7 に示すように、本実施形態による誘電体共振器装荷型発振回路 7 0 0 は、図 1 に示した誘電体共振器装荷型発振回路 1 0 0 に対し、分圧回路 6 0 内に抵抗 6 3 及び抵抗 6 3 に直列接続されたスイッチ 7 4 を追加した構成を有している。その他の要素は、基本構成である図 1 に示した誘電体共振器装荷型発振回路 1 0 0 と同じであることから、同一の要素には同一の符号を付し、重複する説明は省略する。

【 0 0 4 6 】

スイッチ 7 4 は、発振動作を行う期間においてオフされ、発振動作を停止する期間においてオンされるスイッチである。抵抗 6 2 と抵抗 6 3 は、電源端子 V g s とトランジスタ 2 1 のゲート 2 1 G との間に並列に接続されていることから、抵抗 6 1 ~ 6 3 の抵抗値をそれぞれ R_{6 1} ~ R_{6 3} とすると、スイッチ 7 4 がオフ状態である場合、トランジスタ 2 1 のゲート 2 1 G に与えられる電圧 V_{O F F} は、

$$V_{O F F} = V_{g s} \times R_{6 1} / (R_{6 1} + R_{6 2})$$

となり、スイッチ 7 4 がオン状態である場合、トランジスタ 2 1 のゲート 2 1 G に与えられる電圧 V_{O N} は、

【 0 0 4 7 】

10

20

30

40

50

【数 1】

$$V_{ON} = V_{gs} \times \frac{R_{61}}{R_{61} + \frac{R_{62} \times R_{63}}{R_{62} + R_{63}}}$$

10

となる。

【0048】

したがって、本実施形態においても、電圧 V_{OFF} によって駆動回路 20 が動作状態となり、且つ、電圧 V_{ON} によって駆動回路 20 が動作停止状態となるよう、抵抗 61 ~ 63 の抵抗値 $R_{61} \sim R_{63}$ を設定すれば、スイッチ 74 のオン・オフによって発振動作の開始及び停止を極めて速やかに行うことが可能となる。

【0049】

図 8 は、本発明の好ましい第 6 の実施形態による誘電体共振器装荷型発振回路 800 の回路図である。

【0050】

20

図 8 に示すように、本実施形態による誘電体共振器装荷型発振回路 800 は、図 1 に示した誘電体共振器装荷型発振回路 100 に対し、接続点 A と制御端子 V_{cont} との間に接続されたコンデンサ 81 と、接続点 A とグランド電位との間に直列接続された抵抗 82 及びコンデンサ 83 を追加した構成を有している。その他の要素は、基本構成である図 1 に示した誘電体共振器装荷型発振回路 100 と同じであることから、同一の要素には同一の符号を付し、重複する説明は省略する。

【0051】

制御端子 V_{cont} は、トランジスタ 21 のゲート 21G に与える電圧を変化させるための端子であり、一例として、誘電体共振器 11 を発振させる場合には 1.7V の電圧が与えられ、誘電体共振器 11 の発振を停止させる場合には 0V の電圧が与えられる。したがって、制御端子 V_{cont} の電圧は、図 9 (a) に示すようなパルス状の波形となる。尚、コンデンサ 81, 83 は直流カット用のコンデンサであり、抵抗 82 は制御端子 V_{cont} の電圧変化時に生じるオーバーシュートやアンダーシュートを防止するための抵抗である。抵抗 82 の役割は抵抗 61 に兼用させることも可能であり、この場合には、抵抗 82 及びコンデンサ 83 は不要である。但し、抵抗 82 及びコンデンサ 83 を省略するためには、抵抗 61, 62 の抵抗値をより低く設定する必要が生じ、これにより消費電力が増大する。

30

【0052】

制御端子 V_{cont} の電圧を変化させると、これに対応して接続点 A の電圧も図 9 (b) に示すように変化する。したがって、制御端子 V_{cont} がハイレベル (例えば 1.7V) である場合に駆動回路 20 が動作状態 (例えば接続点 A = -0.3V) となり、制御端子 V_{cont} がローレベル (例えば 0V) である場合に駆動回路 20 が動作停止状態 (例えば接続点 A = -2.0V) となるよう、抵抗 61, 62, 82 の抵抗値を設定すれば、制御端子 V_{cont} の電圧変化に連動して、発振動作の開始及び停止を極めて速やかに行うことが可能となる。

40

【0053】

また、本実施形態によれば、発振動作の開始及び停止を行うためのスイッチが不要となることから、回路構成をより簡素化することが可能となる。

【0054】

以上、本発明の好ましい実施形態について説明したが、本発明は、上記の実施形態に限

50

定されることなく、本発明の主旨を逸脱しない範囲で種々の変更が可能であり、それらも本発明の範囲内に包含されるものであることはいうまでもない。

【0055】

例えば、上記各実施形態においては、駆動回路20に用いるトランジスタとしてHEMT型のトランジスタ21を用いているが、本発明においてこれは必須ではなく、バイポーラトランジスタなど、他の形式のトランジスタを用いても構わない。

【0056】

また、上記各実施形態においては、誘電体共振器11が信号線路23, 25間に配置されているが、本発明において誘電体共振器11の配置がこれに限定されるものではなく、例えば、信号線路23, 25の一方にのみ結合した構成としても構わない。

10

【0057】

さらに、第1乃至第3の実施形態による誘電体共振器装荷型発振回路100, 200, 300ではトランジスタ21のドレイン21D側にスイッチを設け、第4及び第5の実施形態による誘電体共振器装荷型発振回路400, 500ではトランジスタ21のゲート21G側にスイッチを設けているが、ドレイン21D側及びゲート21G側の両方にスイッチを設けても構わない。

【図面の簡単な説明】

【0058】

【図1】基本構成を有する誘電体共振器装荷型発振回路100の回路図である。

【図2】間欠動作が可能な誘電体共振器装荷型発振回路200の回路図である。

20

【図3】本発明の好ましい第1の実施形態による誘電体共振器装荷型発振回路300の回路図である。

【図4】本発明の好ましい第2の実施形態による誘電体共振器装荷型発振回路400の回路図である。

【図5】本発明の好ましい第3の実施形態による誘電体共振器装荷型発振回路500の回路図である。

【図6】本発明の好ましい第4の実施形態による誘電体共振器装荷型発振回路600の回路図である。

【図7】本発明の好ましい第5の実施形態による誘電体共振器装荷型発振回路700の回路図である。

30

【図8】本発明の好ましい第6の実施形態による誘電体共振器装荷型発振回路800の回路図である。

【図9】(a)は制御端子Vcontの電圧波形であり、(b)はこれに対応する接続点Aの電圧波形である。

【符号の説明】

【0059】

100, 200, 300, 400, 500, 600, 700, 800 誘電体共振器装荷型発振回路

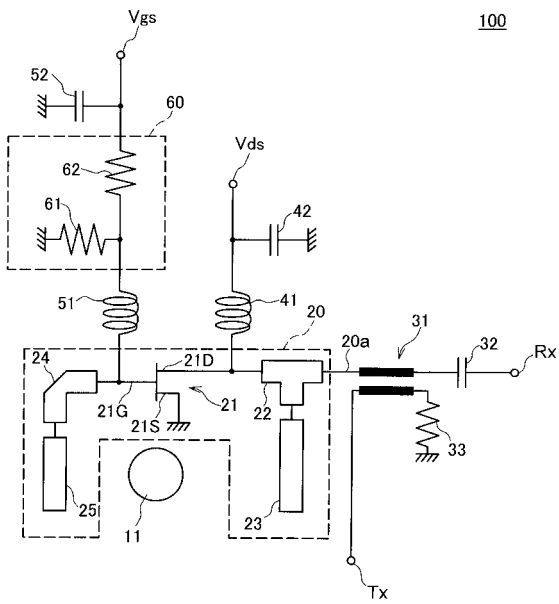
- 11 誘電体共振器
- 20 駆動回路
- 20a 駆動回路の出力端
- 21 トランジスタ
- 21G ゲート(制御電極)
- 21S ソース
- 21D ドレイン(被制御電極)
- 22~25 信号線路
- 31 カプラ
- 32 コンデンサ
- 33 終端抵抗
- 41, 51 チップビーズ

40

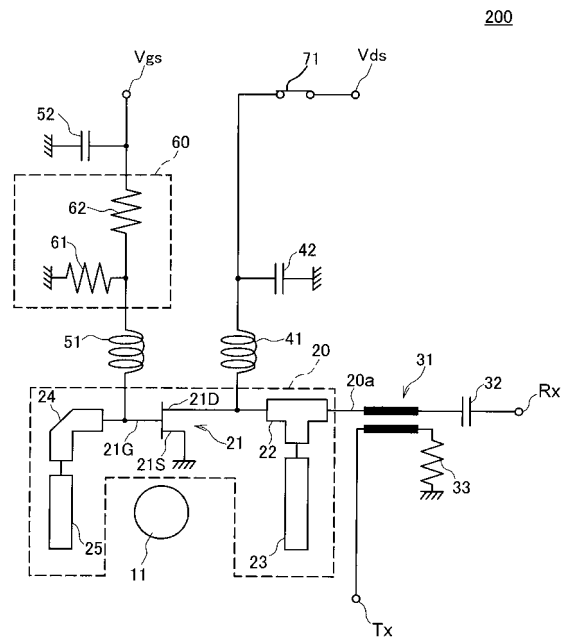
50

- 4 2 , 5 2 , 8 1 , 8 3 コンデンサ
- 6 0 分圧回路
- 6 1 ~ 6 3 , 8 2 抵抗
- 7 1 ~ 7 4 スイッチ
- R x 受信側ポート
- T x 送信側ポート

【図 1】

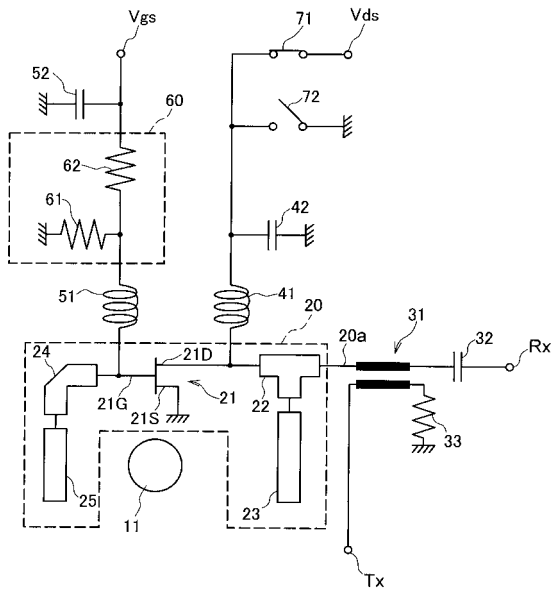


【図 2】



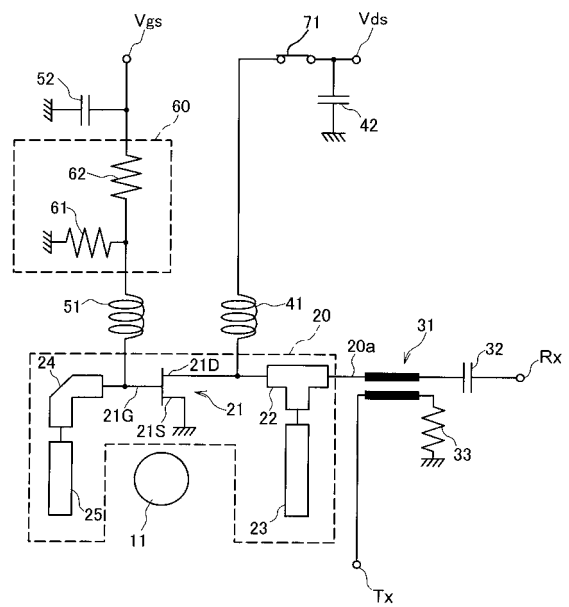
【図3】

300



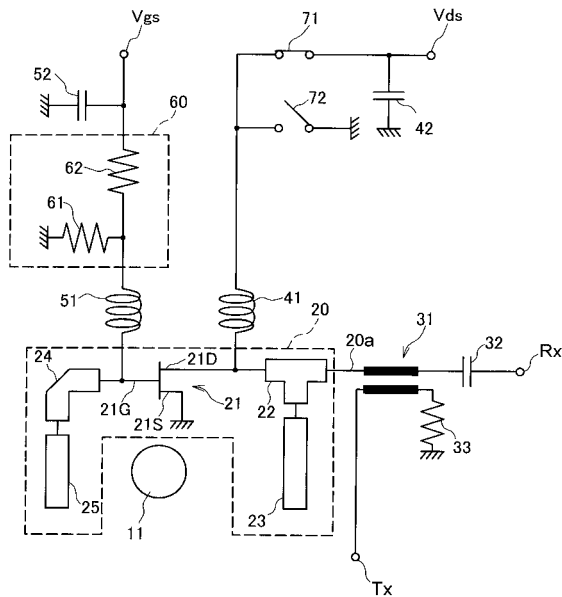
【図4】

400



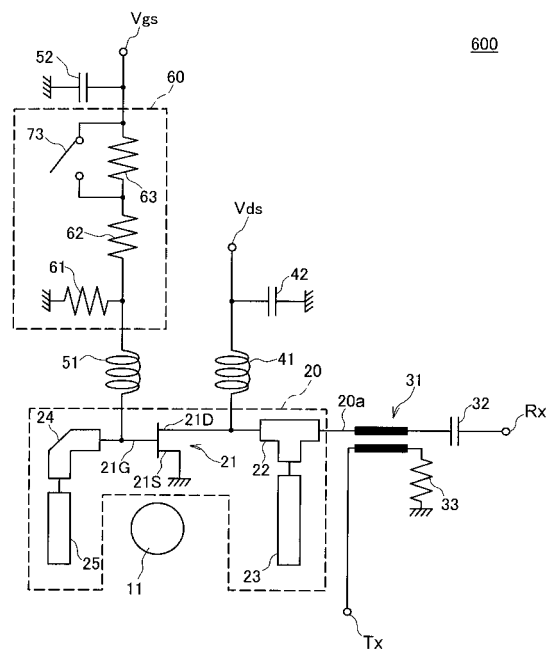
【図5】

500

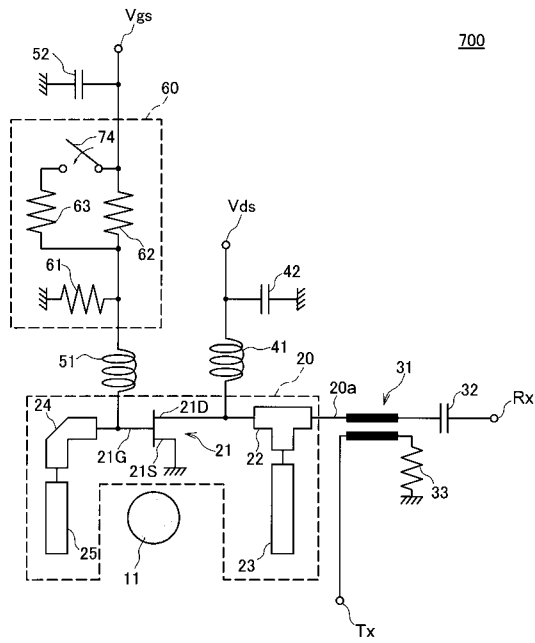


【図6】

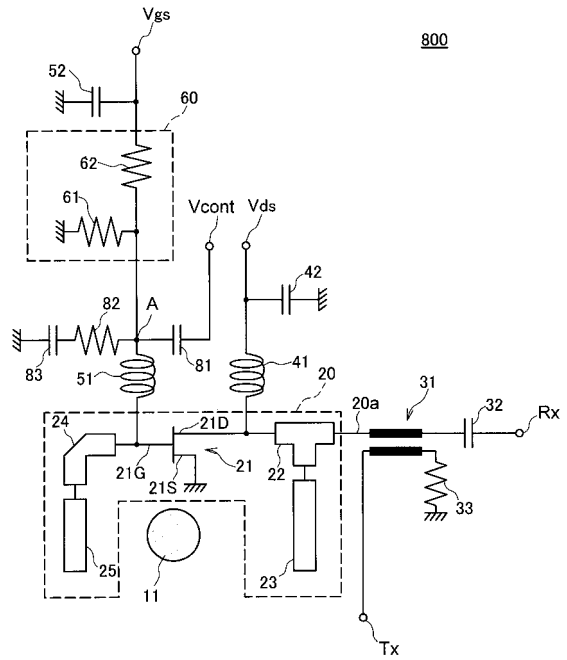
600



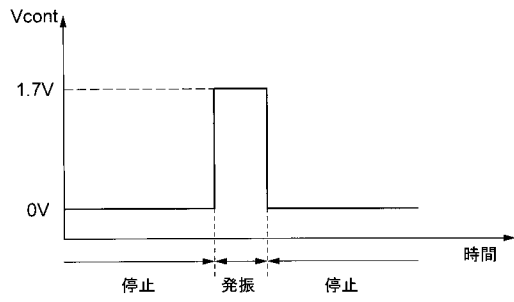
【 図 7 】



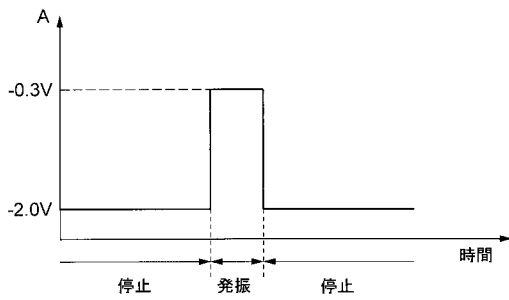
【 図 8 】



【 図 9 】



(a)



(b)

フロントページの続き

(58)調査した分野(Int.Cl. , DB名)

H03B 5/00 ~ 5/42

G01S 7/03

G01S 7/28 ~ 7/282

G01S13/93