



ÚŘAD PRO VYNÁLEZY

A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

195 002

(11)

(B1)

(61)

(23) Výstavní priorita

(22) Přihlášeno 20 04 73

(21) PV 2881-73

/32//31//33/ Právo přednosti od 21 04 72

/WP H 02 p/162 468/

Německá demokratická republika

(51) Int. Cl.³ H 02 P 8/00

H 02 K 37/00

(40) Zveřejněno 28 04 79

(45) Vydáno 01 2 82

(75)

Autor vynálezu WAGNER WOLFGANG dipl. ing.,
RIESSLAND EBERHARD, DRÁŽDANY,
OPITZ GÜNTHER dipl. phys., RADEBEUL
TRODLER FRANK dipl. ing., DRÁŽDANY (NDR)

(54) Způsob optimálního provádění žádaného počtu kroků s použitím krokového motoru a zařízení k provádění tohoto způsobu

1

Vynález se týká způsobu optimálního provádění žádaného počtu kroků s použitím krokového motoru během rozběhu, rovnoměrného chodu a brzdění. Předmětem vynálezu je i zařízení k provádění tohoto způsobu.

Jsou již známa řízení krokových motorů, která pracují s oscilátorem s měnitelnou frekvencí, jejichž frekvence je napětově závislá a nastavuje se napětím na kondenzátoru, který je součástí RC-členu.

Rozběhová charakteristika systému oscilátor - krokový motor se určuje rozhodující měrou fyzikálními vlastnostmi RC-členu oscilátoru a odpovídá přibližně funkci $F - f_0/l - e^{-\frac{t}{T}}$, brzdění probíhá naproti tomu podle funkce $f = f_0 e^{-\frac{t}{T}}$. Tím není zajištěn zrcadlový průběh rozběhu a brzdění, takže se nemůže nastavit optimální frekvence v celém frekvenčním pásmu.

U jiného zařízení se měřicím čidlem snímá mechanická poloha rotoru a signál, vysílaný čidlem, řídí při rozběhu a při brzdění frekvenci buzení motoru, takže hodnota fázového rozdílu mezi polohou motoru a buďicím polem nepřekročí předem zadanou hodnotu. Brzdicí proces se musí u tohoto způsobu započítat v tom okamžiku, který zaručuje, že impulzová frekvence u posledního kroku podle programu dosáhla takové frekvence, při které se motor může odpojit bez toho, že by vznikly chyby polohy rotoru.

Všechny známé způsoby a zařízení mají ten zásadní nedostatek, že při zmenšování frek-

195 002

vence mezi dosažením brzdící frekvence a stop-signálem podle programu, se z důvodu zajištění provede ještě několik kroků při relativně nízké frekvenci. Tato skutečnost vede právě u krokových motorů, které jsou s velkými náklady vytvořeny na vysokou mezní frekvenci, k velkým časovým ztrátám při nastavování.

Účel vynálezu spočívá v tom, provádět nastavovací proces krokovým motorem v co nejkratší době, přitom dosahovat mezní frekvence krokového motoru a odstranit nedostatky známých způsobů a zařízení.

Úkolem vynálezu je vytvořit takový způsob řízení krokového motoru, jehož kroky pro rozběh a brzdění se vytvářejí paralelně probíhajícími řídicími operacemi bez tolerancí a reprodukovatelně, přičemž kroky, které se mají ještě provést při brzdění podle programu při brzdící frekvenci, jsou omezeny na minimum a momentové charakteristiky se optimálně využijí.

Vynález zahrnuje i vytvoření zařízení pro účelné provádění způsobu.

Podstata způsobu optimálního provádění žádaného počtu kroků s použitím krokového motoru během rozběhu, rovnoměrného chodu a brzdění je taková, že se nejdříve počítají kroky v dopředném směru až do polovičního počtu žádaných kroků a nato se počítají ve zpětném směru až do žádaného počtu kroků.

V rozběhové oblasti, která zahrnuje kroky, které se počítají nezávisle na počtu žádaných kroků, se kroková frekvence krokového motoru přestaví v závislosti na počtu kroků, které byly již provedeny až do rychlosti rovnoměrného chodu.

V brzdící oblasti se kroková frekvence krokového motoru přestaví v závislosti na počtu kroků, které se mají ještě provést až do dosažení rychlosti brzdění.

Přitom je průběh frekvence v rozběhové oblasti v závislosti na provedeném počtu kroků stejný jako průběh frekvence v brzdící oblasti v závislosti na počtu kroků, které se mají ještě provést.

Při dosažení žádaného počtu kroků se brzdění krokového motoru ukončí s posledním programovaným krokem.

Jestliže n_1 značí počet provedených kroků v rozběhové oblasti a $a-n_2$ počet kroků, který se má ještě provést, pak při krokové frekvenci f platí následující vztahy:

$$f(n_1) = f(a-n_2)$$

$$\text{při } n_1 = a-n_2$$

$$n_1 \in (0; 1; \dots; b)$$

$$n_2 \in (a-b; a-b+1; \dots; a-1; a)$$

a

$$f(n_3) = f(b) = f(a-b)$$

$$\text{při } n_3 \in (a; b+1; \dots; a-b-1; a-b)$$

Přitom značí n_3 kroky v oblasti rovnoměrného chodu.

Jestliže platí $b < a/2$, pak se v rozběhové oblasti nepočítá v dopředném směru až do plného počtu kroků b , nýbrž již od hodnoty $a/2$ se počítá ve zpětném směru a tím začíná

brzdící oblast, která se rovněž ukončí s posledním programovaným krokem. Krokový motor tak nedosáhne při hodnotě $a/2$ své rychlosti rovnoměrného chodu.

Nejméně výhodné přitom je, že rozběh a brzdění krokového motoru se provádí s charakteristikou, kroková frekvence - čas, odpovídající fyzikálním poměrům, která se může přizpůsobit charakteristikám motoru.

Podstata zařízení podle vynálezu k provádění způsobu podle vynálezu, je pak taková, že výstup oscilátoru s měnitelnou frekvencí je spojen se vstupem paměťového místa nebo obousměrného čítače, výstupy obousměrného čítače jsou spojeny s bázami spínacích tranzistorů, v jejichž dráze emitor-kolektor jsou zapojeny paralelně spojené odpory, jejichž hodnoty odpovídají mocenství výstupů obousměrného čítače.

Rozvinutí vynálezu pak spočívá v tom, že obousměrný čítač je vytvořen jako dvojkový čítač.

Obousměrný čítač počítá až do hodnoty

$$\sum_{k=0}^n m_k c^k \quad \text{při} \quad m \in (0; 1; \dots C-1)$$

Přitom platí při kapacitě

$$\sum_{k=0}^n m_k c^k \quad \text{při} \quad m \in (0; 1; \dots C-1) \quad \text{obousměrného čítače následující výhodné odstupňování odporů } G \text{ představující řídicí hodnoty:}$$

$$G_k = m_k \cdot c^k \cdot G_0 \quad \text{při} \quad k \in (0; 1; \dots n)$$

$$m \in (1; 2; \dots C-1)$$

Frekvence $f(n_1)$ oscilátoru, která se nastaví pro počtu kroků n_1 odpovídá potom vztahu

$$\frac{1}{f(n_1)} = \frac{T''}{n_1} + T' \quad n_1 \in (0; 1; \dots; b)$$

Konstanty oscilátoru se zvolí s ohledem na optimální přizpůsobení charakteristikám motoru.

Další možnost se dostane spojením čítače žádané hodnoty s oboustranným čítačem v jeden čítač. Při rozběhu krokového motoru se zvýší frekvence oscilátoru, jak byla již popsáno, až se dosáhne žádané maximální frekvence počtu kroků b . V tomto okamžiku sepne odpovídající informace výstupu čítače paměťové místo, které zapamatuje kódované číslo b a přivede ho oscilátoru jako statickou informaci. Tím se frekvence oscilátoru dále nezvyšuje, ačkoliv čítač je nadále v činnosti.

S dosažením počtu kroků $a/2$ se přepne čítač na zpětný chod. Při počtu kroků b se působením paměťového místa zruší a oscilátor zmenší již popsaným způsobem frekvenci na hodnotu, potřebnou pro brzdění krokového motoru.

Popsaným způsobem a zařízením je možné využít charakteristiky motoru optimálním způsobem a provádět brzdění a rozběh krokového motoru se zrcadlově probíhající charakteristikou frekvence - čas a ukončit nastavování polohy s posledním krokem brzdícího procesu bez tolerance a reprodukovatelně. Nepatrné změny krokové frekvence, popřípadě momentu, které nelze

využít, nezpůsobují u tohoto zařízení, závislém na dráze, žádné kroky s brzdící frekvencí, jak je tomu u řízení, závislém na čase, příp. zátěži.

Při provedení obousměrného čítače jako dvojkového čítače se dostane kapacita čítače

$$\sum_{k=0}^n m_k 2^k \quad m \in (0;1)$$

a $G_k = 2^k \cdot G_0$

Vynález bude v dalším textu blíže objasněn na příkladu provedení, znázorněného na připojených výkresech, kde na obr. 1 je znázorněno zapojení podle vynálezu, na obr. 2 je znázorněna charakteristika krokové frekvence f - počet kroků P .

Zapojení podle vynálezu sestává podle obr. 1 principiálně ze dvou paralelně uspořádaných řídicích řetězců, které mají výchozí bod v oscilátoru 1 s měnitelnou frekvencí. První je vytvořen tak, že výstup oscilátoru 1 s měnitelnou frekvencí je zapojen na řídicí obvod 2, který je spojen s krokovým motorem 4 a kterému dodává sled obdélníkových impulsů. Řídicí obvod 2 obsahuje tvarovač impulsů, čítač žádané hodnoty, obvod ekvivalence, který porovnává žádanou hodnotu a se stavem čítače žádané hodnoty a koincidenční obvod, který porovnává programovaný počet impulsů pro rozběh se stavem čítače žádané hodnoty, dále dělič impulsů a zesilovač impulsů pro napájení vinutí krokového motoru 4.

Dále zapojení obsahuje vstupní jednotky pro děrnou pásku a její vyhodnocování, nebo jiných nosičů programu.

Druhý řídicí řetězec sestává z obousměrného čítače 2, na jehož vstup T je připojen výstup oscilátoru 1, a ze sítě 5 řídicích hodnot. Tato síť sestává z definovaného počtu paralelně uspořádaných odporů $G_0, G_1, \dots, G_n$ tvořících řídicí hodnoty, které jsou odstupňovány podle vztahu $G_k = 2^k \cdot G_0$ $k \in (0;1; \dots; n)$, a které jsou $(n+1)$ spínacími tranzistory T_0 až T_n k síti 5 připojovány nebo od ní odpínány. Přitom je báze každého spínacího tranzistoru T_0 až T_n spojena vždy s jedním z výstupů 2^0 až 2^n obousměrného čítače 2. Je-li na něm signál, pak se příslušný tranzistor otevře a příslušnou řídicí hodnotou řídicího odporu G_0 až G_n změní časovou konstantu větve oscilátoru a tím i frekvenci oscilátorů. Tím je kroková frekvence nuceně a přímo závislá na stavu obousměrného čítače 2. Platí vztah

$$\frac{1}{f(n_1)} = \frac{T''}{n_1} + T',$$

přičemž n_1 je počet kroků v rozsahu počtu kroků n , potřebného pro rozběh případně brzdění, a T'' a T' jsou pevně nastavitelné časové konstanty. T' je možno nastavit pomocí odporu R' a kondenzátoru C' nebo odporu R'' a časovou konstantu T'' je možno nastavit pomocí některého odporu G_0 až G_n nebo dalšího kondenzátoru C'' (obr. 1). Obousměrný čítač je dále opatřen třemi vstupy S , V , a R , které jsou spojeny s řídicím obvodem 2. Vstupem S (start, stop) se stanovuje doba počítání a vstupy V (dopředu = rozběh) a R (dozadu = brzdění) směr počítání obousměrného čítače 2.

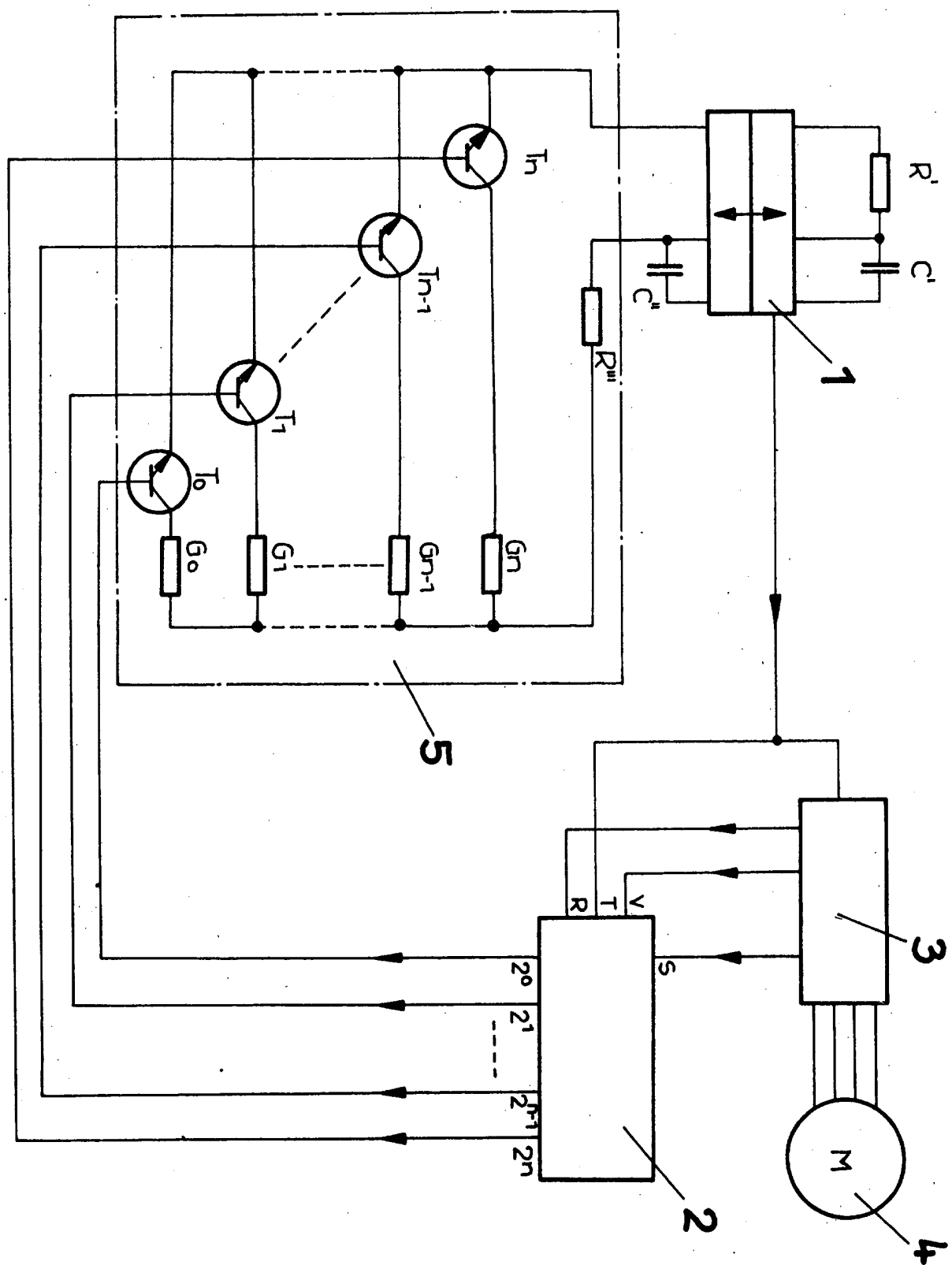
Jiná varianta zapojení se dostane tehdy, jestliže spojí čítač žádané hodnoty s obousměr-

ným čítačem $\underline{2}$ v jedné čítač. Při spouštění krokového motoru se přitom výstupy čítače shora popsaným způsobem zvýší frekvence oscilátoru $\underline{1}$ prostřednictvím spínacích tranzistorů $\underline{T_0}$ až $\underline{T_n}$ a sítě $\underline{5}$ řídicích hodnot. Při dosažení žádané frekvence, tj. maximální frekvence sepne odpovídající výstupní informace obousměrného čítače $\underline{2}$ paměťové místo, které si zapamatuje počet kroků $\underline{b}$ a přivede ho jako statickou informaci oscilátoru $\underline{1}$. Frekvence oscilátoru $\underline{1}$ se tím již nezvýší, ačkoliv čítač pracuje dále. Jak bylo již dříve uvedeno, přepne se čítač při $a/2$ na inverzní chod. Když čítač opět dosáhne počet kroků $\underline{a-b}$, pak se působení paměťového místa zruší a čítač zmenší frekvenci oscilátoru, jak bylo již popsáno, na hodnotu, potřebnou pro brzdění krokového motoru.

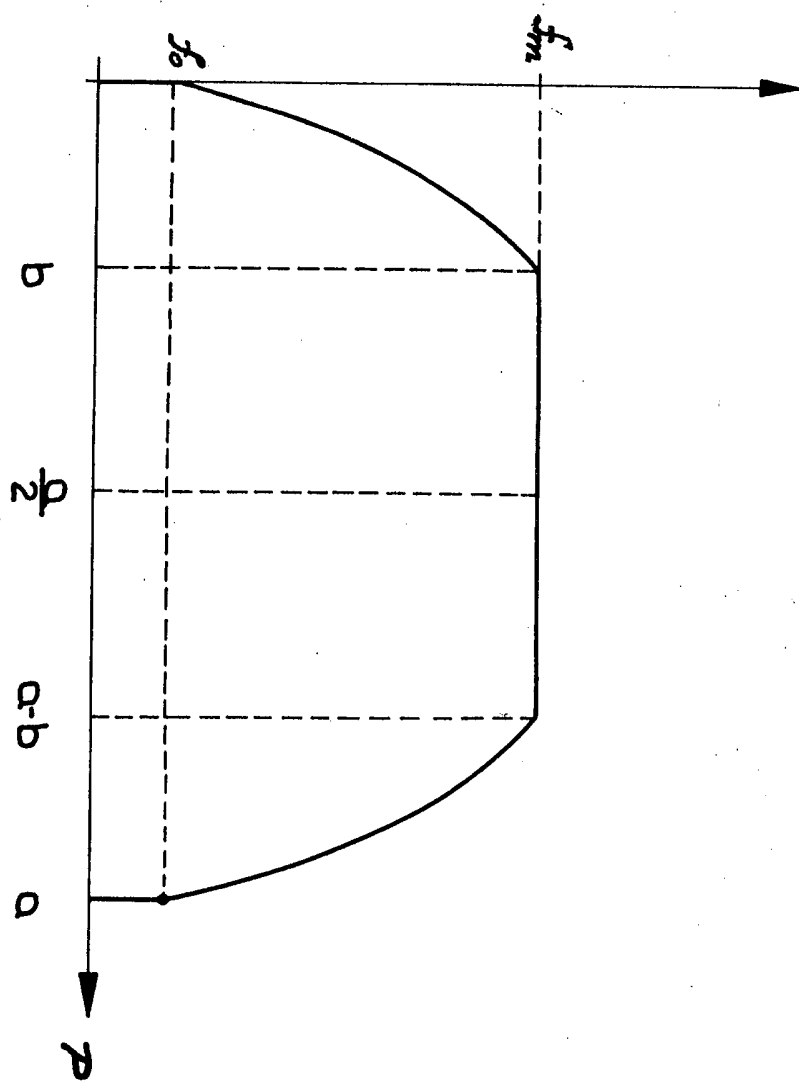
Na obr. 2 značí $\underline{f_0}$ počáteční frekvenci pro rozběh krokového motoru a $\underline{f_m}$ mezní frekvenci.

P R E D M Ě T V Y N Á L E Z U

1. Způsob optimálního provádění žádaného počtu kroků s použitím krokového motoru během rozběhu, rovnoměrného chodu a brzdění, vyznačující se tím, že se nejdříve počítají kroky v dopředném směru až do polovičního počtu žádaných kroků, v rozběhové oblasti se kroková frekvence krokového motoru přestaví v závislosti na provedeném počtu kroků až do rychlosti rovnoměrného chodu a v brzdící oblasti se kroková frekvence krokového motoru přestaví v závislosti na počtu kroků, které se mají ještě provést až k brzdící rychlosti, přičemž průběh frekvence v rozběhové oblasti v závislosti na počtu provedených kroků je stejný jako průběh frekvence v brzdící oblasti v závislosti na počtu kroků, které se mají ještě provést a že při dosažení žádaného počtu kroků se brzdění krokového motoru ukončí s posledním programovaným krokem.
2. Zařízení k provádění způsobu podle bodu 1, sestávající z oscilátoru s měnitelnou frekvencí, dále ze sítě řídicí veličiny, která je s ním spojena a která určuje jeho frekvenci a ze řídicího obvodu s čítačem žádané hodnoty, vyznačující se tím, že výstup oscilátoru (1) s měnitelnou frekvencí je spojen se vstupem obousměrného čítače (2), výstupy (2^0 až 2^n) obousměrného čítače (2) jsou spojeny s bázemi spínacích tranzistorů (T_0 až T_n), v jejichž dráze emitor - kolektor jsou zapojeny paralelně spojené odpory (G_0 až G_n), jejichž hodnoty odpovídají mocenství výstupů obousměrného čítače (2).
3. Zařízení podle bodu 2, vyznačující se tím, že obousměrný čítač (2) je vytvořen jako dvojkový čítač.



Obr. 1



Obr. 2