

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第4497693号
(P4497693)

(45) 発行日 平成22年7月7日 (2010.7.7)

(24) 登録日 平成22年4月23日 (2010.4.23)

(51) Int.Cl.	F I
GO 3 B 7/16 (2006.01)	GO 3 B 7/16
GO 1 J 1/44 (2006.01)	GO 1 J 1/44 G
GO 3 B 15/05 (2006.01)	GO 3 B 15/05
HO 4 N 5/238 (2006.01)	HO 4 N 5/238 Z

請求項の数 3 (全 8 頁)

(21) 出願番号	特願2000-299220 (P2000-299220)	(73) 特許権者	000001007
(22) 出願日	平成12年9月29日 (2000.9.29)		キヤノン株式会社
(65) 公開番号	特開2002-107789 (P2002-107789A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成14年4月10日 (2002.4.10)	(74) 代理人	100096965
審査請求日	平成19年10月1日 (2007.10.1)		弁理士 内尾 裕一
		(72) 発明者	熊倉 敏之
			東京都大田区下丸子3丁目30番2号キヤ ノン株式会社内
		審査官	森口 良子
		(56) 参考文献	特開平10-048714 (JP, A)
			特開平10-019675 (JP, A)
			特開平09-049762 (JP, A)
			特開昭62-141523 (JP, A)
			最終頁に続く

(54) 【発明の名称】 測光処理回路、カメラ及びストロボ

(57) 【特許請求の範囲】

【請求項1】

受光素子と、
前記受光素子の信号を対数圧縮する圧縮回路と、
前記圧縮回路からの出力を処理する第1の回路と、
前記圧縮回路の出力を伸張する伸張用トランジスタと、
前記伸張用トランジスタに接続されたカレントミラー回路と、
前記カレントミラー回路を構成するトランジスタからの電流を処理する第2の回路と、
を備えることを特徴とする測光処理回路。

【請求項2】

閃光管と、
前記閃光管からの発光を直接的に受光する受光素子と、
前記受光素子の信号を対数圧縮する圧縮回路と、
前記圧縮回路からの出力レベルに応じて前記閃光管の発光動作を制御し、フラット発光
を行わせる第1の回路と、
前記圧縮回路の出力を伸張する伸張用トランジスタと、
前記伸張用トランジスタに接続されたカレントミラー回路と、
前記カレントミラー回路を構成するトランジスタからの出力を積分し、フラット発光に
おける前記閃光管からの発光量を検知する第2の回路と、
を備えることを特徴とするカメラ。

【請求項 3】

閃光管と、

前記閃光管からの発光を直接的に受光する受光素子と、

前記受光素子の信号を対数圧縮する圧縮回路と、

前記圧縮回路からの出力レベルに応じて前記閃光管の発光動作を制御し、フラット発光を行わせる第 1 の回路と、

前記圧縮回路の出力を伸張する伸張用トランジスタと、

前記伸張用トランジスタに接続されたカレントミラー回路と、

前記カレントミラー回路を構成するトランジスタからの出力を積分し、フラット発光における前記閃光管からの発光量を検知する第 2 の回路と、

を備えることを特徴とするストロボ。

10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、光をモニタする測光回路に関するものである。特に、閃光撮影装置に関するものである。

【0002】

【従来の技術】

従来の閃光撮影装置にもうけられる測光回路としては種々のものが提案されている。近年閃光撮影装置としては、一眼レフタイプのカメラにて、フォーカルプレーンシャッター構成ゆえに閃光撮影装置に対応して、同調秒時という概念が必要であった。これは、シャッターが全開状態にて閃光発光を行うものである。ところが、近年、フラットパターン発光技術により、シャッターの全開秒時よりも高速側の秒時に閃光撮影が行えるようになってきている。このときには、測光回路としては 2 つの機能を持つ必要があった。ひとつはフラット発光制御のための測光であり、もう一つはフラット発光中の光量が実際、どの程度出力されたかいなかを監視するための、積分型測光である。

20

【0003】

フラットパターン発光を利用した露出制御システムとしては次のような方法が提案されている。まず、カメラの露出動作のシーケンスが開始し、一眼レフタイプのカメラにて、ミラーアップ動作開始前に所定の波高値レベルのフラットパターンのプリ発光を被写体に対して行い、そのプリ発光の反射光をカメラ内に設けられた、測光回路にて被写体からの受光量をモニタすることにより、実際の撮影露光に対して必要なメイン光量をプリ発光時の絞り値とメイン発光時の絞り値、フィルムの ISO 感度により、算出してメイン発光時に必要な最適光量を算出する。この算出後、ミラーアップし、シャッター駆動が行われる。このとき、先ほどの算出されたメイン発光に最適な波高値レベルにて、メインのフラットパターン発光制御が行われる。この制御中に、シャッターの先幕、後幕の走行制御が行われる。

30

【0004】

このとき、プリ発光時には、実際に閃光発光から出力される光量自身は制御上のばらつきが生じるので、プリ発光時の光量を閃光管から直接モニタして、メイン発光量を算出するときに補正をかけることが行われる。

40

【0005】

図 3 は上記の露出制御システムを示す回路図である。図において 1 は電源であるところの電池、2 は電源スイッチ、3 は DC DC コンバータで電池電圧を昇圧し、ストロボとしてのメインコンデンサ 4 に充電をする。

【0006】

4 はメインコンデンサであり、閃光発光用のエネルギーを蓄積する。5 は電圧検出回路であり、メインコンデンサの充電電圧を検出するための充電電圧検出回路、6 はトリガー回路であり、7 の放電管を励起するための回路である。

【0007】

50

7は放電管であり一般的にはキセノンガスを利用した閃光撮影用の放電管である。8はスイッチング素子としてのIGBTであり、閃光発光量を制御するために放電管7を流れる電流を制御するための半導体スイッチである。9は放電管7より発せられる光量を被写体を介することなく直接モニタするための感光素子であり、SPDである。

このSPDに対しては光は放電管7から発光される、被写体等の依存のない直接光をモニタしている(図1においてDIRECTと記載している)

10は9のSPD電流を電圧に変換するための抵抗である。11はコンパレータであり、非反転入力端子が抵抗10へ、反転入力端子がマイコン(コンピューター)14の端子DA2に接続されている。12はコンパレータであり、非反転入力端子が抵抗10へ、反転入力端子がマイコン14の端子DA1に接続されている。13は制御回路であり、各コンパレータ11、12からの入力を受けて処理を行いIGBT8を制御するものである。また、この制御回路はマイコン14からのENNA入力にて制御される。この制御回路は別途タイミングチャートを用いて制御内容を示す。

マイコン14は制御回路13に対する制御を行うとともに、コンパレータの非反転端子へのレベル決定用のDAコンバータを内蔵してDA1、DA2の端子より、DA出力を行い、フラット発光の波高値を決定する。

【0008】

15は放電管7より発せられる光量をモニタするための感光素子であり、SPDであり、このSPDに対しては光は放電管7よりの被写体等の依存のない直接光をモニタしている。16は対数圧縮用のダイオードであり、SPD15に流れる光電流を対数圧縮する。17は演算増幅器(オペアンプ)であり、帰還経路に先のダイオード16が接続されるとともに、非反転入力端子は所定電圧であるVREFに接続されている。

18は伸張用トランジスタであり、オペアンプ17の出力がベースに接続されて、対数圧縮した電圧が入力される。19はコンデンサ20の電荷を放電するためのリセット用半導体スイッチである。この半導体スイッチの制御端子は、マイコンのINT端子に接続されている。

【0009】

20は積分用コンデンサであり、このコンデンサに対して対数圧縮積分が行われる。これはSPD15の流れる電流が、16のダイオード、17のオペアンプを通して対数圧縮され、トランジスタ18にて伸張される過程にて、トランジスタのエミッタに接続されたコンデンサに対数圧縮積分が行われる。この対数圧縮積分とは、通常のリニア型の積分とは違い、コンデンサへの充電電圧が、SPD光電流のリニア積分値の対数圧縮値が積分されるものである。

【0010】

21は増幅器であり、20の対数圧縮用コンデンサの電圧をマイコンのAD入力に取り扱いしやすいうちにレンジ合わせこみをするために、増幅するものである。

22はカメラ側の制御回路であり、フラット発光のプリ発光を指示したり、メイン発光を指示したり、閃光発光のプリ発光の被写体からの反射光をモニタしたりの機能を有している。また、このカメラ制御回路は、14のマイコンと連携して先の制御情報を伝達する。

【0011】

23はフラット発光時に放電管の電流を還流させるためのコイル、24は上記23を作動させるために設けられるダイオードである。

【0012】

この図3に示した回路の動作説明を図4も用いながら説明する。

図4は閃光撮影装置におけるフラット発光のプリ発光するときのタイミングチャートを示している。

【0013】

図3にて、電源スイッチ2が閉じられるとマイコン14はDCON端子にて、3のDCDCコンバータへ発振許可状態にし、DCDCコンバータは昇圧動作を開始する。この昇圧動作により、4のメインコンデンサは充電され、その充電電圧が5の電圧検出回路にて検

10

20

30

40

50

出され、マイコン 14 の A D 2 端子へ入力される。マイコン 14 は、このメインコンデンサの充電電圧が所定値に到達時、D C O N 端子から、3 の D C D C コンバータに対し、充電動作禁止の信号を送る。このメインコンデンサの充電完了後、カメラ制御回路 22 より、フラットパターンのプリ発光開始指令が、マイコン 14 へ伝達される。マイコン 14 はこのプリ発光開始指令を受け取ると、フラットパターンのプリ発光を行うために最適な波高値制御レベル指示としてマイコンの D A 端子である、D A 1、D A 2 端子より、アナログ値を出力する。また、制御回路 13 へ E N A 信号を出力し、制御回路 13 を動作状態とする。図 4 にみられるように、この E N A 端子が “ H ” レベルとなることにより、制御回路 13 は、I G B T ゲートへの出力端子を “ H ” とし、I G B T 8 をオンさせる。この I G B T のオンにより、6 の T R I G 回路はトリガー動作を開始し、放電管 7 へトリガ電圧を印加する。このトリガ電圧の印加により、放電管 7 は発光開始を行う。この発光が、被写体に照射されるとともに、放電管からの直接の光が、感光素子である 9、15 に照射され、おのおのの光電流がながれることになる。9 の感光素子に流れた光電流は抵抗 10 にて電圧変換され、コンパレータ 11、12 へ入力される。抵抗 10 に発生する電圧が上昇、つまりは光電流が上昇し、コンパレータ 11 の非反転入力端子の D A 2 の電圧をこえるとコンパレータ 11 の A 出力端子は “ H ” となり、制御回路 13 へ出力される。この A 出力により、制御回路 13 は I G B T ゲート駆動を “ L ” として I G B T をオフにする。この I G B T のオフにより、それまで流れていた放電管電流はダイオード 24 を通して還流される。この還流時の放電管にながれる電流は徐々に下がるので光電流は徐々に低下する。光電流が低下し、コンパレータ 12 の非反転入力端子に印加されている D A 1 の電圧よりも低下すると、コンパレータ 12 は B 出力として “ H ” 出力を制御回路 13 へ出力する。制御回路 13 は、図 4 にみられるように、再度 I G B T のゲート端子を “ H ” 駆動をかけ、I G B T をオンさせ、放電管の電流を上昇させ、発光量、つまりは光電流も上昇させる。以降、この動作を繰り返して、擬似的なフラット発光のプリ発光を E N A 端子が “ H ” の間繰り返す。

【 0 0 1 4 】

このフラットプリ発光が行われているときには、I N T 端子が “ L ” 出力され、19 の半導体 S W がオンからオフになる。これにより、積分コンデンサ 20 はリセット状態から、光電流の積分状態入る。これは、図 4 の V C のグラフで図示される。フラットのプリ発光が行われている間、積分動作が継続される。このときの積分としては、伸張用トランジスタとコンデンサ 20 の作用により、対数圧縮形態の積分動作が行われている。このコンデンサ 20 の積分値は増幅器 21 により、マイコン 14 が A D するのに最適な増幅がおこわれて、マイコンの A D 端子に入力される。マイコンはこの積分値を入手して正確なプリ発光量を算出し、メイン発光に際し、メイン発光時の絞り値、フィルムの I S O 感度により、メイン発光量を算出して、フォーカルプレーンシャッタ駆動時に、算出された光量に応じて、フラット発光制御を行うものである、補正を加えて、メイン発光時に露光量が適正になるようにする。

【 0 0 1 5 】

【発明が解決しようとする課題】

しかしながら、上記の例においては、フラット発光制御用の感光素子と、積分用の感光素子が 2 つ必要であった。また、この感光素子へ放電管からの直接光をモニタするためにガイドするための部材、例えば光ファイバ等も 2 ケ必要であったので部品点数も増大し、コストアップであるという欠点を有していた。また、光ガイドするための構造としてはスペースをとり小型化しにくいという欠点も有していた。

【 0 0 1 6 】

【課題を解決するための手段】

上述の課題を解決し目的を達成するために、本発明の測光処理回路は、受光素子と、前記受光素子の信号を対数圧縮する圧縮回路と、前記圧縮回路からの出力を処理する第 1 の回路と、前記圧縮回路の出力を伸張する伸張用トランジスタと、前記伸張用トランジスタに接続されたカレントミラー回路と、前記カレントミラー回路を構成するトランジスタが

10

20

30

40

50

らの電流を処理する第２の回路と、を備えることを特徴とする。

【００１７】

上述の課題を解決し目的を達成するために、本発明のカメラは、閃光管と、前記閃光管からの発光を直接的に受光する受光素子と、前記受光素子の信号を対数圧縮する圧縮回路と、前記圧縮回路からの出力レベルに応じて前記閃光管の発光動作を制御し、フラット発光を行わせる第１の回路と、前記圧縮回路の出力を伸張する伸張用トランジスタと、前記伸張用トランジスタに接続されたカレントミラー回路と、前記カレントミラー回路を構成するトランジスタからの出力を積分し、フラット発光における前記閃光管からの発光量を検知する第２の回路と、を備えることを特徴とする。

【００１８】

上述の課題を解決し目的を達成するために、本発明のストロボは、閃光管と、前記閃光管からの発光を直接的に受光する受光素子と、前記受光素子の信号を対数圧縮する圧縮回路と、前記圧縮回路からの出力レベルに応じて前記閃光管の発光動作を制御し、フラット発光を行わせる第１の回路と、前記圧縮回路の出力を伸張する伸張用トランジスタと、前記伸張用トランジスタに接続されたカレントミラー回路と、前記カレントミラー回路を構成するトランジスタからの出力を積分し、フラット発光における前記閃光管からの発光量を検知する第２の回路と、を備えることを特徴とする。

【００２１】

【発明の実施の形態】

図１に本発明の実施の形態である測光回路の回路図を示す。

図１中、図３で示したものと、同じ素子に関しては同一番号であり、その説明は省略する。

図１中、図３と異なる構成部に関して説明する。

３０，３１，３２はｎｐｎ型のトランジスタであり、カレントミラーを構成している。

３３，３４はｐｎｐ型のトランジスタであり、カレントミラーを構成している。３５は抵抗である。

【００２２】

該図１の構成において、感光素子９に流れた光電流は、カレントミラー３０、３１、３２にて光電流と同一電流がトランジスタ３１、３２のコレクタより流れる。３１のトランジスタのコレクタはダイオード１６とオペアンプ１７の反転入力端子に接続されている。トランジスタ３１のコレクタ電流はオペアンプ１７の作用により、ほぼ、同一の電流値が対数圧縮用ダイオード１６にながれ、オペアンプ１７の出力はダイオードにより、対数圧縮された電圧が出力され、トランジスタ１８のベースに入力される。以降のトランジスタ１８、コンデンサ２０により対数圧縮積分動作に関しては図３と同じである。

【００２３】

トランジスタ３２のコレクタに流れる電流はカレントミラー３３，３４にて抵抗３５に流れることになる。この抵抗３５に発生する電圧が、コンパレータ１１，１２の非反転端子に入力される。以降コンパレータ１１，１２、制御回路１３にて行われるフラット発光の制御に関しては図３と同じである。

【００２４】

このような回路構成をとることにより、一つの感光素子に流れる光電流をカレントミラー構成の回路にて、複数の電流に分配し、その一つはフラット発光制御用の光電流とし、もう一つは積分用の光電流に変換し、積分動作を同時に行うことが可能となる。

【００２５】

尚、動作のタイミング等は図４と同様であり、その説明は省略する。

【００２６】

図２は本発明の他の実施の形態である測光回路の回路図を示す。

図２中、図３に示した構成部と同じ素子に関しては同一番号であり、その説明は省略する。

図２中、図３は異なる構成部に関して説明する。

10

20

30

40

50

36はnpn型のトランジスタである。33, 34はpnp型のトランジスタであり、カレントミラーを構成している。35は抵抗である。

図2に示した感光素子15に流れた光電流は、図3と同じく、ダイオード16、オペアンプ17にて構成される対数圧縮回路に入力される。オペアンプ17の出力はトランジスタ18のベースに接続されるとともに、トランジスタ36のベースにも接続されている。

【0027】

オペアンプ17にて光電流が対数圧縮出力されると、トランジスタ36は、そのエミッタがアンプ17の非反転入力端子電圧VREFと同一電圧に設定されているので、圧縮された電圧が再度このトランジスタ36にて伸張が行われ、感光素子15に流れる電流値と同一値がトランジスタ36のコレクタに流れる。また、このコレクタ電流は33, 34のカレントミラーにて同一電流値が抵抗35に流れる。

10

【0028】

この抵抗35に発生する電圧が、コンパレータ11, 12の非反転端子に入力される。以降コンパレータ11, 12、制御回路13にて行われるフラット発光の制御に関しては図3と同じである。

【0029】

また、アンプ17の対数圧縮された出力は、トランジスタ18のベースに入力され、以降のトランジスタ18、コンデンサ20により対数圧縮積分動作に関しては図3と同じである。

【0030】

20

このような回路構成をとることにより、一つの感光素子に流れる光電流を対数圧縮回路にて変換後、電圧の形態にて複数の回路に分配することも可能である。電圧の一つは伸張回路を経由して、再度光電流に変換されリニア処理が行われ、もう一つは積分回路に入力されることになる。

【0031】

また、該図2での動作のタイミング等は図4と同様であるので説明は省略する。また、上記、図1、図2においては分配先を2つとしているがこれに限らず3つ以上とかも可能である。

【0032】

【発明の効果】

30

以上、説明したように、一つの感光素子の出力を複数に分配することにより、同時に複数の処理が可能となり、部品点数の削減、コストダウン、小型化が可能になるという効果を得ることができるものである。

【図面の簡単な説明】

【図1】本発明の第1の実施形態である測光処理回路を示す回路図である。

【図2】本発明の第2の実施形態である測光処理回路を示す回路図である。

【図3】従来の測光処理回路を示す回路図である。

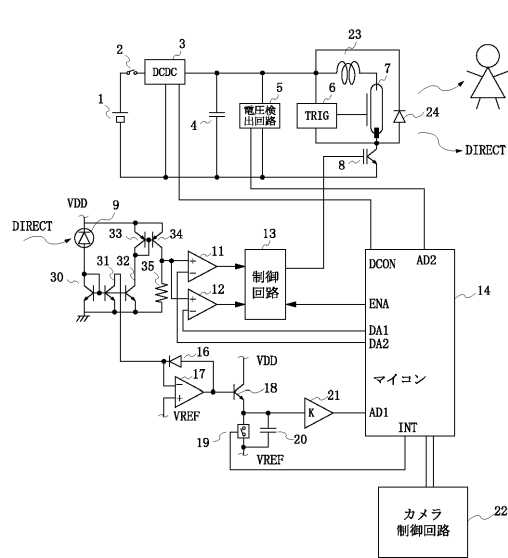
【図4】図3の回路動作を説明するタイミングチャートである。

【符号の説明】

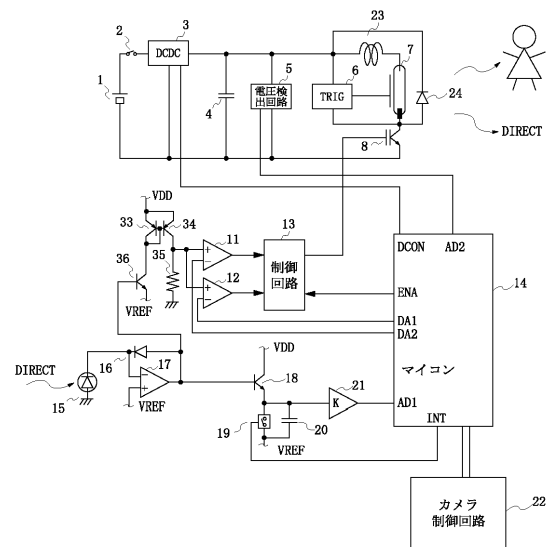
- 1 電源
- 7 放電管
- 9、15 感光素子
- 30, 31, 32, 33, 34 トランジスタ(カレントミラー)
- 16 ダイオード
- 17 オペアンプ
- 18 トランジスタ
- 20 コンデンサ
- 11, 12 コンパレータ

40

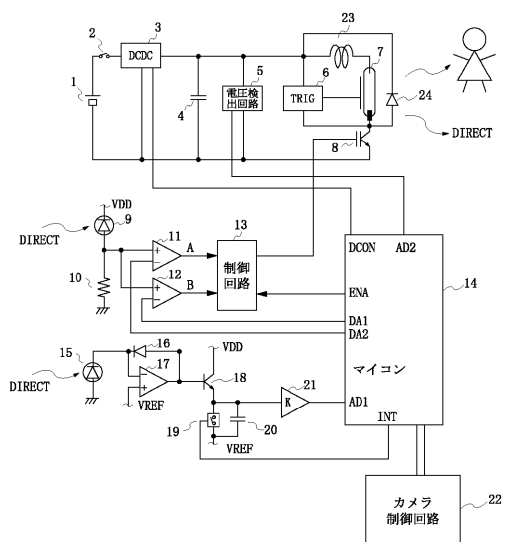
【図 1】



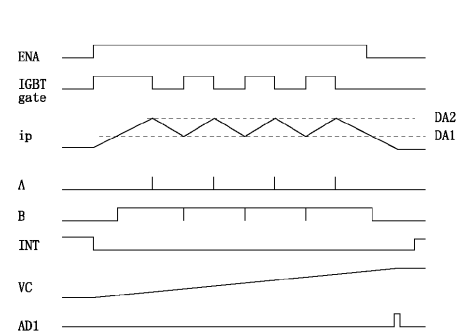
【図 2】



【図 3】



【図 4】



フロントページの続き

(58)調査した分野(Int.Cl. , D B 名)

G03B 7/16

G01J 1/44

G03B 15/05

H04N 5/238