

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年12月6日(06.12.2018)



(10) 国際公開番号

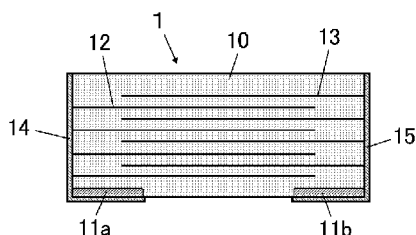
WO 2018/220901 A1

- (51) 国際特許分類:
H01G 4/12 (2006.01) *H01G 4/30* (2006.01)
H01G 4/232 (2006.01)
- (21) 国際出願番号: PCT/JP2018/003751
- (22) 国際出願日: 2018年2月5日(05.02.2018)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2017-107346 2017年5月31日(31.05.2017) JP
- (71) 出願人: 株式会社村田製作所 (MURATA MANUFACTURING CO.,LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 Kyoto (JP).
- (72) 発明者: 堤正紀 (TSUTSUMI Masaki); 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP). 国司多通夫 (KUNISHI Tatsuo); 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 筒井 秀隆 (TSUTSUI Hidetaka); 〒6190232 京都府相楽郡精華町桜が丘 3 丁目 1-1-208 Kyoto (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,

(54) Title: METHOD FOR MANUFACTURING CERAMIC ELECTRONIC COMPONENT, AND CERAMIC ELECTRONIC COMPONENT

(54) 発明の名称: セラミック電子部品の製造方法及びセラミック電子部品

図2



(57) Abstract: [Problem] To provide: a method for manufacturing a ceramic electronic component, wherein a plated electrode can be formed on any portion of the surface of a ceramic element body made of a titanium-containing metal oxide; and a ceramic electronic component. [Solution] The present invention provides a method for manufacturing a ceramic electronic component, the method comprising: a step for preparing a ceramic element body 10 containing a titanium-containing metal oxide; a step for irradiating a portion of the surface layer of the ceramic element body with a pulsed laser having a peak power density of 1×10^6 - 1×10^9 W/cm² and a frequency of 500 kHz or less and modifying the metal oxide to form a low-resistance portion; and a step for forming an electrode on the low-resistance portion by electrolytic plating. When the titanium-containing metal oxide such as BaTiO₃ is heated by laser irradiation, O-defects are generated and an n-type semiconductor is formed. Since this semiconductor portion has a resistance value lower than that of the metal oxide, a plating metal can be selectively precipitated by electrolytic plating.

SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告（条約第21条(3)）

(57) 要約：【課題】 チタンを含む金属酸化物からなるセラミック素体の表面の任意の部位にめっき電極を形成できるセラミック電子部品の製造方法、及びセラミック電子部品を提案する。【解決手段】 チタンを含む金属酸化物を含有するセラミック素体10を準備する工程と、セラミック素体の表層部の一部にピークパワー密度 $1 \times 10^6 \text{ W/cm}^2 \sim 1 \times 10^9 \text{ W/cm}^2$ 、周波数 500 kHz 以下のパルスレーザを照射し、金属酸化物を改質して低抵抗部を形成する工程と、低抵抗部上に電極を電解めっき処理により形成する工程と、を備えるセラミック電子部品の製造方法である。BaTiO₃のようなチタンを含む金属酸化物は、レーザ照射による加熱でO欠陥が生成され、n型半導体が形成される。この半導体部分は金属酸化物より抵抗値が低いので、電解めっきによりめっき金属を選択的に析出させることができる。

明 細 書

発明の名称：

セラミック電子部品の製造方法及びセラミック電子部品

技術分野

[0001] 本発明はセラミック電子部品の製造方法、特にセラミック素体の表面にめっき電極を形成する方法及びセラミック電子部品に関する。

背景技術

[0002] 従来から、電子部品の外部電極の形成方法は、セラミック素体の両端面に電極ペーストを塗布し、次に電極ペーストを焼付け又は熱硬化することで下地電極を形成した後、その下地電極の上にめっき処理によってめっき電極を形成するのが一般的である。

[0003] 電極ペーストの塗布は、所定の厚みで形成したペースト膜に電子部品の端部を浸漬する方法や、ローラ等による転写を利用した方法が用いられる。これらの技術では、電極ペーストを塗布する関係で、電極の厚みが大きくなり、その分だけ外形寸法が増大するという課題がある。

[0004] このような電極ペーストを用いた電極形成方法に代えて、内部電極の複数の端部をセラミック素体の端面に互いに近接して露出させると共に、アンカータブと呼ばれるダミー端子を内部電極の端部と同じ端面に近接して露出させ、セラミック素体に対して無電解めっきを行うことにより、これら内部電極の端部とアンカータブとを核としてめっき金属を成長させ、外部電極を形成する方法が提案されている（特許文献1）。この方法であれば、めっき処理だけで外部電極を形成可能となる。

[0005] しかし、この工法では、めっきを析出させるための核として、複数の内部電極の端部とアンカータブとをセラミック素体の端面に近接して露出させる必要があるため、製造工程が複雑になり、コスト上昇に至るという欠点を有する。しかも、内部電極の端部が露出する面にしか外部電極を形成できないため、外部電極の形成部位が制約されるという問題がある。

[0006] そこで、本出願人は、金属酸化物（特にフェライト）を含有した焼結済みセラミックの表面にレーザを照射することにより、金属酸化物の一部を還元して低抵抗部を形成し、その低抵抗部上にめっき電極を形成する電極形成方法を提案した（特許文献2）。この方法を用いることで、電子部品の表面の任意の部位にめっき電極を形成することができる。

[0007] 特許文献2では、金属酸化物として主にフェライトを対象としており、フェライトに含まれるFe酸化物をレーザ照射により還元し、低抵抗部を形成することを主眼としている。一方、積層セラミックコンデンサ等に使用されるBaTiO₃のようなチタンを含む金属酸化物においても、レーザ照射によってめっきを析出できる低抵抗部を形成する適切な方法が求められる。

先行技術文献

特許文献

[0008] 特許文献1：特開2004-40084号公報

特許文献2：特開2017-11256号公報

発明の概要

発明が解決しようとする課題

[0009] 本発明の目的は、チタンを含む金属酸化物からなるセラミック素体の表面の任意の部位にめっき電極を形成できるセラミック電子部品の製造方法、及びセラミック電子部品を提案するものである。

課題を解決するための手段

[0010] 前記目的を達成するため、本発明の第1の態様は、チタンを含む金属酸化物を含有するセラミック素体を準備する工程と、前記セラミック素体の表層部の一部にパルスレーザを照射し、前記金属酸化物を改質して低抵抗部を形成する工程と、前記低抵抗部上に電極を電解めっき処理により形成する工程と、を備え、前記パルスレーザを、ピークパワー密度 $1 \times 10^6 \text{W/cm}^2 \sim 1 \times 10^9 \text{W/cm}^2$ 、周波数500kHz以下で照射することを特徴とする、セラミック電子部品の製造方法を提供する。

[0011] 本発明の第2の態様は、チタンを含む金属酸化物を含有したセラミック素体と、前記セラミック素体の表層部の一部に形成され、前記金属酸化物が改質された低抵抗部と、前記低抵抗部上に形成されためっき金属からなる電極と、を備え、前記低抵抗部では金属酸化物がn型半導体化している、ことを特徴とするセラミック電子部品を提供する。

[0012] 本発明は以下の知見に基づく。チタンを含む金属酸化物（以下ではチタン系金属酸化物と呼ぶ）を含有したセラミック素体の表層部にレーザを照射すると、めっき金属を形成するための低抵抗部を形成できないか、又はクラックが発生することがある。その理由は、 BaTiO_3 のようなチタン系金属酸化物は、金属イオンと酸化物イオンとの結合力が強いため、低出力のレーザを照射しただけでは還元せず、低抵抗化が困難であるからと考えられる。一方、高出力のレーザを使用したとしても、金属酸化物がアブレーションしてしまったり、クラックが発生したりするため、製品としての特性悪化を招くという問題がある。そこで、レーザとしてパルスレーザを使用し、ピークパワー密度、周波数という2つのパラメータに注目することで、めっき電極を析出可能な低抵抗部を形成することができた。

[0013] 低抵抗部の形成メカニズムは以下のように推測される。すなわち、 BaTiO_3 のようなチタン系金属酸化物は、レーザ照射による加熱でO欠陥が生成され、余剰となった電子がチタン系金属酸化物の伝導体を通る、いわゆるn型半導体になる。パルスレーザは、短い時間幅の中にエネルギーを集中させることができるため、高いピーク出力を得ることができる。パルスとパルスの時間間隔により、金属酸化物の表面近傍のみの過熱と冷却とが繰り返され、過剰に熱が行き渡らないため、クラックやアブレーションを生じることなく低抵抗化（半導体化）が可能になる。

[0014] パルスレーザの照射には適切な条件（ピークパワー密度、周波数などのパラメータ）が存在する。具体的には、パルスレーザを、ピークパワー密度 $1 \times 10^6 \text{ W/cm}^2 \sim 1 \times 10^9 \text{ W/cm}^2$ 、周波数 500 kHz 以下の条件で照射した場合に良好な結果が得られる。上記のピークパワー密度より低いピーク

パワー密度で照射すると、チタン系金属酸化物が全く半導体化しなかったり、又は〇欠陥が生じる温度に達するまでに時間を要するので、熱拡散により表面から比較的深くまで加熱されてしまったりする。その場合、熱影響を受ける範囲が広がるため、体積膨張によりクラックが生じることがある。クラックが発生すると、たとえ低抵抗部が形成されても、抵抗値が高くなるためめっきできなくなる。一方、上記より高いピークパワー密度で照射すると、短時間で表面近傍の温度が上昇するため、〇欠陥が生じる温度領域を超え、クラックが発生したり、金属酸化物が気化し飛散する、いわゆるアブレーションが発生したりすることがある。よって、パルスレーザのピークパワー密度を適切に調節することで、クラックやアブレーションの発生を抑制しながら、チタン系金属酸化物の半導体化が可能になる。

[0015] パルスレーザの周波数を変更すると、パルスとパルスの時間間隔が変化する。ピークパワー密度が適切であったとしても、周波数が高すぎる（パルスとパルスの時間間隔が短過ぎる）と、一度加熱された表面の冷却が不十分なまま次のパルスが照射され、熱蓄積によりクラックが生じてしまう可能性がある。なお、周波数を極端に低くしたとしても、低抵抗化において特に問題はないと考えられるが、レーザ照射の処理時間の増加を招き、実質的に工業的に用いることが困難になる。

[0016] パルスレーザの照射条件を、ピークパワー密度 $1 \times 10^6 \text{ W/cm}^2 \sim 1 \times 10^8 \text{ W/cm}^2$ 、周波数 $10 \text{ kHz} \sim 100 \text{ kHz}$ とした場合には、微細なクラックの発生を抑制でき、めっき析出性の良好な低抵抗部を形成できる。パルスレーザとしては、 YVO_4 レーザ、 YAG レーザなど公知のレーザを使用できる。

[0017] パルスレーザの照射により低抵抗部を形成可能なチタン系金属酸化物としては、例えば積層セラミックコンデンサに使用される BaTiO_3 がある。なお、 BaTiO_3 以外にも、 SrTiO_3 、 TiO_2 、 PbTiO_3 、 PZT 、 PLZT 、 $\text{K}_2\text{Ti}_6\text{O}_{13}$ 、 $\text{Ba}_2\text{Ti}_9\text{O}_{20}$ のような他のチタン系金属酸化物でも、パルスレーザを照射することにより低抵抗部を形成可能である。

[0018] 本発明を積層セラミックコンデンサの外部電極形成に適用することができる。積層セラミックコンデンサの場合、セラミック電子部品の両端面には複数の内部電極の端部が露出しており、セラミック電子部品の両端面に隣接する少なくとも1つの側面であって、両端面との近傍部分に低抵抗部を形成し、めっき金属からなる電極を、セラミック電子部品の両端面と低抵抗部上とに連続的に形成した構造としてもよい。すなわち、低抵抗部を、内部電極の端部が露出した両端面に隣接する側面であって、両端面との近傍部分に形成した場合、このセラミックコンデンサをめっき浴の中に入れて電解めっきを行うことにより、セラミック電子部品の両端面と低抵抗部上とに連続的にめっき電極を形成することができる。両端面には複数の内部電極の端部が露出しているので、格別な低抵抗化を行わなくても、めっき電極を形成可能である。つまり、両端面と低抵抗部とに個別の電極を形成する必要がなく、1回のめっき処理で外部電極を形成可能になる。なお、必要に応じて、内部電極の端部が露出した両端面の一部又は全部にも低抵抗部を形成してもよい。

[0019] 本発明の「低抵抗部」とは、パルスレーザを照射していない部分（酸化物）に比べて抵抗値の低い部分（一種の半導体）を指す。低抵抗部は面状に連続している必要はなく、複数の部分が独立していてもよい。上述のように低抵抗部は他の表面部分に比べて抵抗値が低いので、めっき金属が析出しやすく、析出した金属が核となって成長するので、連続した電極を容易に形成できる。低抵抗部はパルスレーザを照射できる領域であれば任意の部位に形成できるので、めっき電極も電子部品の任意の部位に形成できる。しかも、めっき処理は1回で多数個の部品を同時に処理できるので、非常に効率的かつ工業的に安価である。

[0020] 本発明において「めっき金属からなる電極」とは、外部電極に限らず、任意の電極であってもよい。例えば、パッド電極、ランド電極、コイル状電極、回路パターン電極であってもよい。さらに、セラミック電子部品とは、チップ部品に限らず、回路モジュールのような複合部品であってもよいし、回路基板や多層基板であってもよい。

発明の効果

[0021] 以上のように、本発明によれば、チタン系金属酸化物からなるセラミック素体の表層部に、ピークパワー密度、周波数という2つの適切なパラメータを満足するパルスレーザを照射することで、チタン系金属酸化物を半導体化して低抵抗部を形成できる。この低抵抗部上に電極を電解めっき処理により形成することで、電子部品の表面の任意の部分に電極を形成できる。特に、チタン系金属酸化物は、還元しにくく、クラック又はアブレーションが発生しやすいという性質があるが、所定条件のパルスレーザを使用することにより、めっき電極が析出する低抵抗部を形成することが可能になる。

図面の簡単な説明

[0022] [図1]本発明に係るセラミック電子部品の第1実施例である積層セラミックコンデンサの斜視図である。

[図2]図1に示す積層セラミックコンデンサの断面図である。

[図3]パルスレーザと連続波レーザとをチタン系金属酸化物に照射した場合の状態を示す概略図である。

[図4]パルスレーザのパワー変化を示す図である。

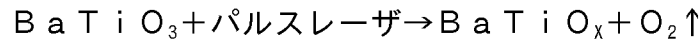
発明を実施するための形態

[0023] 図1、図2は本発明に係るセラミック電子部品の第1実施例である積層セラミックコンデンサ1を示す。なお、図1ではコンデンサ1の底面が上向きとなるように表されている。コンデンサ1は、略直方体形状のセラミック素体10と、セラミック素体10の内部に形成され、両端面に交互に引き出された複数の内部電極12、13と、両端面と底面とに連続的に形成された外部電極14、15とを備えている。なお、図1を含め図面はすべて模式的なものであり、その寸法や縦横比の縮尺などは実際の製品とは異なる場合がある。

[0024] セラミック素体10は、例えばBaTiO₃などのチタン系金属酸化物を含有する焼結済みセラミック材料からなる。図2に示すように、セラミック素体10の底面の両端部、つまり底面側の両端面との近傍部分に低抵抗部11a

、 1 1 b が形成されている。低抵抗部 1 1 a、 1 1 b は、チタン系金属酸化物が後述するパルスレーザの照射によって改質されて n 型半導体化したものである。

[0025] 例えば BaTiO_3 の場合、パルスレーザの照射により次のような反応が生じると考えられる。



ここで、 BaTiO_x は一種の半導体であり、 x は 2 より大きく、 3 より小さい。

[0026] 低抵抗部 1 1 a、 1 1 b はその他の部分（金属酸化物）に比べて抵抗値が低いので、電解めっきを行うことで、めっき金属を低抵抗部 1 1 a、 1 1 b 上に析出させることができる。めっき金属からなる外部電極 1 4、 1 5 は、セラミック素体 1 0 の両端面と低抵抗部 1 1 a、 1 1 b 上とに連続的に形成されている。セラミック素体 1 0 の両端面には複数の内部電極 1 2、 1 3 の端部が露出しているので、格別な低抵抗化を行わなくても、めっき金属を析出可能だからである。なお、必要に応じて、両端面に低抵抗部を形成してもよいことは勿論である。

[0027] この実施形態では、外部電極 1 4、 1 5 が正面視において L 字形状のものを示したが、低抵抗部 1 1 a、 1 1 b を上面側にも形成することで、コ字形状の外部電極を形成することも可能である。その他、パルスレーザの照射範囲を選定することにより、任意の部位に低抵抗部を形成でき、ひいては任意の部位に外部電極を形成できる。図 2 では、外部電極 1 4、 1 5 が一層のめっき層で形成されているが、複数層のめっき層で形成されてもよい。例えば、低抵抗部 1 1 a、 1 1 b 上に下地となるめっき層を形成し、その上に耐食性やはんだ濡れ性を向上させる目的で別の金属からなるめっき層を形成してもよい。外部電極 1 4、 1 5 を構成するめっき層の材料及び層数は任意である。

[0028] 図 3 は、チタン系金属酸化物からなるセラミック素体 1 0 の表層部に低抵抗部を形成するためのレーザ照射の例を示す。図 3 の (a) はパルスレーザ P

Lを照射した場合の表層部の断面を示し、図3の(b)は連続波レーザーCLを照射した場合の表層部の断面を示す。連続波レーザーの場合、出力が低いと低抵抗化せず、逆に出力を高くすると、クラックCが発生しやすい。図3の(b)はクラックCが発生した状態を示す。一方、パルスレーザーの場合には、ピークパワー密度及び周波数を適切に選択することにより、クラックを発生させずに低抵抗部Sを形成することが可能になる。

[0029] パルスレーザーは、図4のように、短い時間幅の中にエネルギーを集中させることができるため、高いピーク出力を得ることができる。dはパルス幅、高さhがピークパワーであり、面積(d×h)がピークエネルギーとなる。破線は平均出力である。ピークエネルギーをレーザースポット径で割ると、パルスパワー密度、つまりピークエネルギー密度となる。パルスレーザーの平均パワー密度とピークパワー密度との間には以下の関係が存在する。

$$\text{平均パワー密度 (W/cm}^2\text{)} = \text{ピークパワー密度 (W/cm}^2\text{)} \times \text{パルス幅 (s)} \times \text{周波数 (Hz)}$$

[0030] ー実施例1ー

次に、BaTiO₃系セラミック単板を基材とし、ピークパワー密度と周波数とを変化させてパルスレーザーの照射実験を行った。パルスレーザーとしてYVO₄ファイバーレーザーを使用し、レーザーの走査条件は100mm/s、ピッチ間隔は30μmとした。レーザー照射範囲は5mm×5mmの四角形領域とした。レーザー照射した箇所の抵抗を測定し、低抵抗化しているか調べた。その結果を、表1に示す。結果の○印は、低抵抗部を形成できたことを示す。

[0031]

[表1]

ピークパワー密度(W/cm ²)	周波数(kHz)	波長(nm)	結 果
2.0×10^{11}	100	355	アブレーション
8.8×10^{10}	100	532	アブレーション
1.4×10^{10}	600	1064	アブレーション
1.4×10^{10}	100	1064	クラック
7.0×10^9	600	1064	アブレーション
7.0×10^9	100	1064	クラック
1.0×10^9	100	1046	○
7.8×10^8	600	532	クラック
7.8×10^8	500	532	○
7.8×10^8	5	1064	○
2.8×10^8	100	532	○
2.5×10^8	40	532	○
1.3×10^8	1	248	○
7.1×10^7	20	1064	○
5.2×10^7	100	1064	○
5.0×10^7	200	1064	○
4.2×10^6	200	1064	○
3.8×10^6	20	1064	○
1.0×10^6	20	1064	○
4.2×10^5	20	1064	低抵抗化せず
4.2×10^5	4.5	1064	クラック
7.0×10^5	1.5	1064	クラック
4.2×10^5	1.5	1064	低抵抗化せず

[0032] 以上の実験結果から、ピークパワー密度と周波数の適切な組み合わせで、BaTiO₃系セラミック単板の表層部を低抵抗化できることがわかる。すなわち、パルスレーザのピークパワー密度を $1 \times 10^6 \text{ W/cm}^2 \sim 1 \times 10^9 \text{ W/cm}^2$ 、周波数を500kHz以下とした場合に、低抵抗部を形成可能である。ピークパワー密度が適切であっても、周波数が大きすぎると、一度加熱された表面の冷却が不十分なまま次のパルス光が照射され、熱蓄積によりクラックが生じることがある。上記の範囲より低いピークパワー密度で照射すると、低抵抗部が形成できないか、又はクラックが発生した。一方、高いピーク

パワー密度で照射すると、クラック又はアブレーションが発生した。なお、波長による影響は大きくないと言える。上記範囲のうち、特にパルスレーザのピークパワー密度を $1 \times 10^6 \text{ W/cm}^2 \sim 1 \times 10^8 \text{ W/cm}^2$ 、周波数を $10 \text{ kHz} \sim 100 \text{ kHz}$ とした場合に、微細なクラックの発生を抑制しながらめっき析出性のよい低抵抗部を形成できる。

[0033] 比較のために、上記と同じ BaTiO_3 系セラミック単板を使用し、平均パワー密度を変化させて連続波レーザの照射実験を行った。具体的には Yb ファイバーレーザを使用し、走査速度は 100 mm/s 、ピッチ間隔は $30 \mu\text{m}$ とした。レーザ照射範囲は $5 \text{ mm} \times 5 \text{ mm}$ の四角形領域とした。その結果を、表 2 に示す。

[0034] [表2]

レーザ種	Yb ファイバーレーザ	
波長	1064 nm	
走査速度	100 mm/s	
ピッチ	30 μm	
平均パワー密度	$8.8 \times 10^5 \text{ W/cm}^2$	$6.6 \times 10^5 \text{ W/cm}^2$
結果	クラックが発生	改質できていない部分あり

[0035] 表 2 の結果から明らかなように、 $8.8 \times 10^5 \text{ W/cm}^2$ の連続波レーザを照射した場合には、クラックが発生し、 $6.6 \times 10^5 \text{ W/cm}^2$ の連続波レーザを照射した場合には低抵抗部を形成できなかった。

[0036] ー実施例 2 ー

図 1、図 2 に示したように、 BaTiO_3 を基材とするセラミック素体 10 に対し、その底面の両端部のみにパルスレーザを表 3 に記載した条件で照射した。レーザ照射したセラミック素体 10 を表 4 の条件で電解 Ni めっきしたところ、レーザ照射箇所（低抵抗部）と内部電極が露出した両端面とに Ni が連続的に析出した。Ni めっきは特に低抵抗化度が大きくなければ析出しない。表 3 の条件の場合、抵抗値の低い低抵抗部が形成されたため、良好なめっき電極を形成できた。

[0037] [表3]

実施例 2 におけるレーザ照射条件

レーザ種	YVO4ファイバーレーザ
波長	1064 nm
パルス幅	25 ns
ピークパワー密度	5 MW/cm ²
周波数	20 kHz
走査速度	100 mm/s
ピッチ	10 μm

[0038] [表4]

実施例 2 における電解 Ni めっき条件

めっき浴	ワット浴
めっき方式	メディアボールとワークを混合した バレル方式
電流値	20 A
めっき時間	60分

[0039] ー実施例 3 ー

図 1、図 2 に示したように、BaTiO₃を基材とするセラミック素体 10 に YVO₄固体SHGレーザ（波長：532 nm）を表 5 の条件で照射した。照射の際アッテネータを使用した。なお、ピークパワー密度はアッテネータによる光の減衰を考慮した値である。照射範囲は実施例 2 と同様である。レーザ照射したセラミック素体 10 を表 6 の条件で電解 Cu めっきしたところ、照射部（低抵抗部）及び両端面に Cu めっきが析出した。

[0040] [表5]

実施例 3 におけるレーザ照射条件

レーザ種	YVO4ファイバーレーザ
波長	532 nm
パルス幅	25 ns
ピークパワー密度	85 MW/cm ²
周波数	100 kHz
走査速度	100 mm/s
ピッチ	20 μm

[0041]

[表6]

実施例 3 における電解 Cu めっき条件

めっき浴	ピロリン酸 Cu 浴
めっき方式	メディアボールとワークを混合した バレル方式
電流値	5 A
めっき時間	275 分

[0042] パルスレーザの照射ピッチは、レーザ照射のスポット径より小さくても、大きくてもよい。つまり、低抵抗部は、隣り合う低抵抗部同士が重なる必要はなく、所定距離だけ離れていてもよい。低抵抗部同士が離間していても、電解めっきにより低抵抗部上に析出した金属を核としてめっきが平面状に成長するので、連続した電極を形成できる。

[0043] 上記実施例では、本発明を積層セラミックコンデンサの外部電極の形成に適用した例を示したが、これに限るものではない。本発明が対象とする電子部品としては、積層セラミックコンデンサに限らず、パルスレーザの照射によって半導体部（低抵抗部）が形成され得るチタン系金属酸化物からなるセラミック電子部品であれば、適用可能である。すなわち、セラミック素体の材質は BaTiO₃ に限定されない。

[0044] 低抵抗部を形成するために、1 本のパルスレーザを分光して、複数箇所同時にレーザを照射してもよい。さらに、レーザの焦点をずらして、レーザの焦点が合っている場合に比べて、レーザの照射範囲を広げてよい。

[0045] 本発明は、セラミック素体の表層部に形成されるすべての電極がめっき電極だけで構成される場合に限らない。つまり、電極が複数の材料で形成された場合にも適用できる。例えば、セラミックの表面の一部に導電ペースト、スパッタ、蒸着などを用いて下地電極を形成し、それと隣接する部位に低抵抗部を形成し、その低抵抗部と下地電極との上に連続的にめっき電極を形成してもよい。その他、低抵抗部の適用部位は任意に選択できる。

符号の説明

[0046] 1 電子部品（積層セラミックコンデンサ）

- 1 0 セラミック素体
- 1 1 a, 1 1 b 低抵抗部
- 1 2、1 3 内部電極
- 1 4、1 5 外部電極（めっき電極）
- P L パルスレーザ

請求の範囲

- [請求項1] チタンを含む金属酸化物を含有するセラミック素体を準備する工程と、
、
前記セラミック素体の表層部の一部にパルスレーザを照射し、前記金属酸化物を改質して低抵抗部を形成する工程と、
前記低抵抗部上に電極を電解めっき処理により形成する工程と、
を備え、
前記パルスレーザを、ピークパワー密度 $1 \times 10^6 \text{W}/\text{cm}^2 \sim 1 \times 10^8 \text{W}/\text{cm}^2$ 、周波数 500kHz 以下で照射することを特徴とする、セラミック電子部品の製造方法。
- [請求項2] 前記低抵抗部では、前記金属酸化物が n 型半導体化している、請求項1に記載のセラミック電子部品の製造方法。
- [請求項3] 前記パルスレーザを、ピークパワー密度 $1 \times 10^6 \text{W}/\text{cm}^2 \sim 1 \times 10^8 \text{W}/\text{cm}^2$ 、周波数 $10 \text{kHz} \sim 100 \text{kHz}$ で照射することを特徴とする、請求項1又は2に記載のセラミック電子部品の製造方法。
- [請求項4] 前記セラミック素体は BaTiO_3 を含有している、請求項1乃至3のいずれか1項に記載のセラミック電子部品の製造方法。
- [請求項5] 前記セラミック電子部品は積層セラミックコンデンサであり、
前記セラミック電子部品の両端面には複数の内部電極の端部が露出しており、
前記セラミック電子部品の両端面に隣接する少なくとも1つの側面であって、前記両端面との近傍部分に前記低抵抗部が形成され、
前記電極は、前記セラミック電子部品の両端面と前記低抵抗部上とに連続的に形成されている、
請求項1乃至4のいずれか1項に記載のセラミック電子部品の製造方法。
- [請求項6] チタンを含む金属酸化物を含有したセラミック素体と、
前記セラミック素体の表層部の一部に形成され、前記金属酸化物が改

質された低抵抗部と、

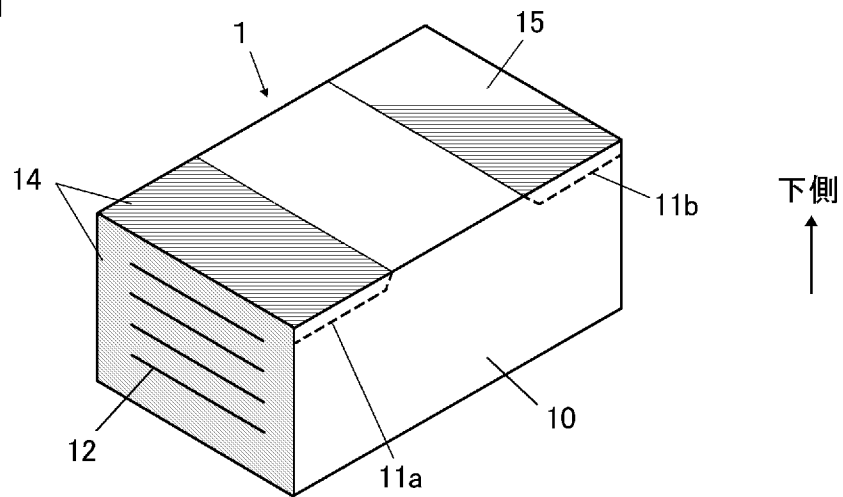
前記低抵抗部上に形成されためっき金属からなる電極と、を備え、
前記低抵抗部では金属酸化物がn型半導体化している、ことを特徴とするセラミック電子部品。

[請求項7] 前記セラミック素体はBaTiO₃を含有している、請求項6に記載のセラミック電子部品。

[請求項8] 前記セラミック電子部品は積層セラミックコンデンサであり、
前記セラミック電子部品の両端面には複数の内部電極の端部が露出しており、
前記セラミック電子部品の両端面に隣接する少なくとも1つの側面であって、前記両端面との近傍部分に前記低抵抗部が形成され、
前記めっき金属からなる電極は、前記セラミック電子部品の両端面と前記低抵抗部上とに連続的に形成されている、
請求項6又は7に記載のセラミック電子部品。

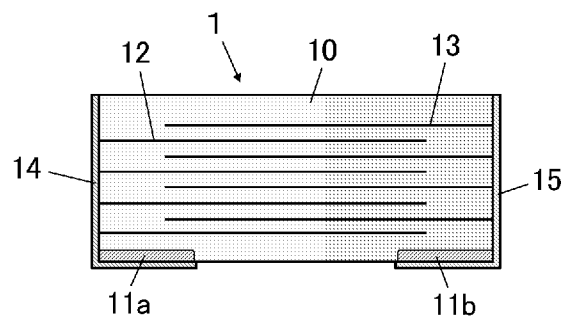
[図1]

図1



[図2]

図2

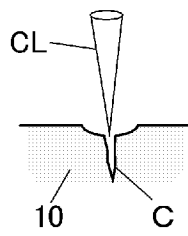
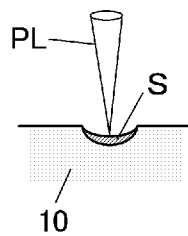


[図3]

図3

(a)パルスレーザ

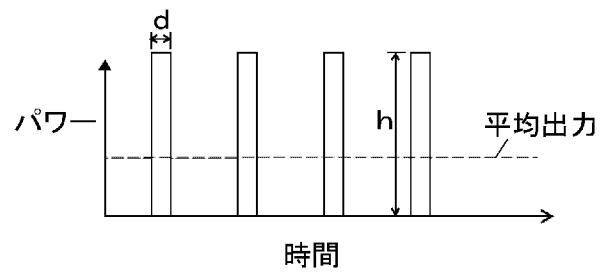
(b)連続波レーザ



[図4]

図4

[パルスレーザ]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/003751

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01G4/12 (2006.01) i, H01G4/232 (2006.01) i, H01G4/30 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01G4/12, H01G4/232, H01G4/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2017-011256 A (MURATA MANUFACTURING CO., LTD.) 12 January 2017, paragraphs [0009]-[0015], [0018], [0022], [0033] & US 2016/0372255 A1, paragraphs [0010]-[0018], [0021], [0025], [0048] & CN 106256930 A & KR 10-2016-0148459 A	1-8
Y	JP 64-033084 A (TDK CORPORATION) 02 February 1989, examples (Family: none)	1-8



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
13 April 2018 (13.04.2018)

Date of mailing of the international search report
24 April 2018 (24.04.2018)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/003751

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2014-065649 A (SEIREN CO., LTD.) 17 April 2014 (Family: none)	1-8
A	JP 2016-004885 A (MURATA MANUFACTURING CO., LTD.) 12 January 2016 (Family: none)	1-8

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01G4/12(2006.01)i, H01G4/232(2006.01)i, H01G4/30(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01G4/12, H01G4/232, H01G4/30

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2017-011256 A（株式会社村田製作所）2017.01.12, 段落 [0009] - [0015], [0018], [0022], [0033] & US 2016/0372255 A1, 段落[0010] - [0018], [0021], [0025], [0048] & CN 106256930 A & KR 10-2016-0148459 A	1-8
Y	JP 64-033084 A（ティーディーケー株式会社）1989.02.02, 実施例 (ファミリーなし)	1-8

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

13.04.2018

国際調査報告の発送日

24.04.2018

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

田中 晃洋

5D

3800

電話番号 03-3581-1101 内線 3551

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2014-065649 A (セーレン株式会社) 2014. 04. 17, (ファミリーなし)	1-8
A	JP 2016-004885 A (株式会社村田製作所) 2016. 01. 12, (ファミリーなし)	1-8