



(12) 发明专利申请

(10) 申请公布号 CN 101930279 A

(43) 申请公布日 2010.12.29

(21) 申请号 200910181168.6

(22) 申请日 2009.10.13

(30) 优先权数据

12/491,530 2009.06.25 US

(71) 申请人 陈仲文

地址 中国台湾台北市

申請人 叶俊德

(72)发明人 陈仲文 叶俊德

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 史新宏

(51) Int. Cl.

G06F 1/32 (2006.01)

G06F 1/16 (2006.01)

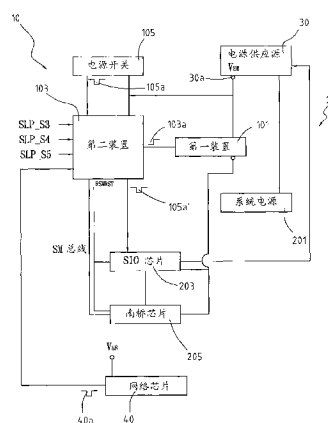
权利要求书 2 页 说明书 5 页 附图 2 页

(54) 发明名称

用于计算机主机板的节电电子装置及其计算
机主机板

(57) 摘要

用于计算机主机板的节电电子装置及其计算机主机板。该计算机主机板在等待网络唤醒(Wake On LAN)状态时,节电电子装置会致使计算机主机板的南桥芯片与超级输入输出(Super Input Output,SIO)芯片强迫断电,以节省电力。当网络唤醒事件发生时,网络芯片输出信号给节电电子装置,此时,节电电子装置才将恒备电力导通连接至南桥芯片与SIO芯片。具备节电电子装置的计算机主机板能够在节电状态时,强迫南桥芯片与超级输入输出芯片断电的情况下,依然能够执行网络唤醒的功能。



1. 一种用于计算机主机板的节电电子装置,其中计算机主机板的网络芯片电气性连接一恒备电力,其中该恒备电力来自一电源供应源,包括:

一第一装置,受控于一第二装置,以及用于控制该恒备电力是否与该计算机主机板的南桥芯片以及超级输入输出 SIO 芯片形成通路或形成断路;

该第二装置,用来判断当接收到来自于该网络芯片的信号时,令该第一装置控制该恒备电力与该南桥芯片以及该 SIO 芯片形成通路,以及用来当接收到来自于该网络芯片的信号后,输出一模拟的电源开关信号至该 SIO 芯片,藉此使得该计算机主机板开机。

2. 如权利要求 1 所述的节电电子装置,其中该电源供应源,选自于一电源供应器、一电源变压器的其中一种。

3. 如权利要求 1 所述的节电电子装置,进一步包括一平台控制器,用来取代该南桥芯片。

4. 如权利要求 1 所述的节电电子装置,其中该网络芯片,选自于一 LAN 网络芯片、一无线网络芯片的其中一种。

5. 如权利要求 1 所述的节电电子装置,进一步包括一 1394 通信芯片,用来取代该网络芯片。

6. 如权利要求 1 所述的节电电子装置,其中该网络芯片的信号包括:一电源管理事件信号、一唤醒事件信号的其中一种。

7. 如权利要求 1 所述的节电电子装置,进一步包括:一充电帮浦电路单元。

8. 如权利要求 1 所述的节电电子装置,进一步包括:一软启动电路单元。

9. 如权利要求 1 所述的节电电子装置,其中该第二装置,是一微控制器或一特殊应用集成电路。

10. 一种计算机主机板,包括:

一网络芯片,电气性连接一恒备电力,其中该恒备电力来自一电源供应源;

一南桥芯片,电气性连接于一第一装置;

一超级输入输出 SIO 芯片,电气性连接于该第一装置;

该第一装置,受控于一第二装置,以及用于控制该恒备电力是否与该南桥芯片以及该 SIO 芯片形成通路或形成断路;

该第二装置,用来判断当接收到来自于该网络芯片的信号时,令该第一装置控制该恒备电力与该南桥芯片以及该 SIO 芯片形成通路,以及用来当接收到来自于该网络芯片的信号后,输出一模拟的电源开关信号至该 SIO 芯片。

11. 如权利要求 10 所述的计算机主机板,其中该电源供应源,选自于一电源供应器、一电源变压器的其中一种。

12. 如权利要求 10 所述的计算机主机板,进一步包括一平台控制器,用来取代该南桥芯片。

13. 如权利要求 10 所述的计算机主机板,其中该网络芯片,选自于一 LAN 网络芯片、一无线网络芯片的其中一种。

14. 如权利要求 10 所述的计算机主机板,进一步包括一 1394 通信芯片,用来取代该网络芯片。

15. 如权利要求 10 所述的计算机主机板,其中该网络芯片的信号包括:一电源管理事

件信号、一唤醒事件信号的其中一种。

16. 如权利要求 10 所述的计算机主机板,进一步包括:一充电帮浦电路单元。

17. 如权利要求 10 所述的计算机主机板,进一步包括:一软启动电路单元。

18. 如权利要求 10 所述的计算机主机板,其中该第二装置,是一微控制器或一特殊应用集成电路。

用于计算机主机板的节电电子装置及其计算机主机板

技术领域

[0001] 本发明涉及一种具节电功能的计算机主机板,特别涉及一种计算机主机板能够在节电状态时,强迫南桥芯片与超级输入输出 (Super Input Output, SIO) 芯片断电的情况下,依然能够执行网络唤醒 (Wake On LAN) 的功能。

背景技术

[0002] 已知计算机主机板当系统进入先进配置和电源接口 (Advanced Configuration and Power Interface, ACPI) S3 (Suspend to Memory) 的待机休眠状态时,或 S5 的关机状态 (Power Off) 下,例如为等待网络唤醒 (Wake On LAN) 的待机休眠状态,虽然已知计算机主机板已进入节电模式,但已知计算机主机板还是有部分的芯片会持续耗电,例如包括:南桥芯片,北桥芯片,超级输入输出 (Super Input Output, SIO) 芯片等都会耗电,甚至于 CPU 亦会耗电,无法进一步有效降低电源损耗。已知计算机主机板如果要达成省电,皆是通过个别的控制将耗电的零组件其输入电源部分关闭,甚至仅将耗电零组件通过程序控制,使其进入节电模式以便降低耗电,但是南桥芯片是控制 ACPI, SIO 芯片是控制开关机,两者都无法在节电状态下被关闭,使用不同的芯片组 (chipset) 的计算机主机板其设计方法皆有所不同,且需考虑计算机主机板上不同的零组件,而分别设计不同的控制方式,不仅复杂且增加成本,更无法套用至其他的设计,乃造成设计时耗费的人力较多且开发时间冗长,使得成本相对提高。

[0003] 美国专利 US6, 266, 776 「ACPI 睡眠控制 (ACPI Sleep Control)」已公开当内部电池 (Internal battery) 或外部电源供应器 (External power supply) 的状态发生改变时,该改变可被内嵌式控制器检测到,该改变利用电源管理事件信号 (Power Management Event Signal, POWER_PME) 以及 SCI 中断 (Interrupt),使操作系统因而被通知到该改变,操作系统的目前系统状态 (Current system state) 因而变换到另一个系统状态。美国专利 US6, 266, 776 并无公开在 ACPI 的 S3 状态与 S5 状态时,或是等待网络唤醒 (Wake On LAN) 的待机休眠状态时,进一步至少致使计算机主机板的南桥芯片与 SIO 芯片断电,以节省电力。

[0004] 本发明人有鉴于上述已知计算机主机板的缺失,乃亟思发明而改良一种用于计算机主机板的节电电子装置,可解决上述缺失,让计算机主机板能够在节电状态时,强迫南桥芯片与超级输入输出芯片断电的情况下,依然能够执行网络唤醒 (Wake On LAN) 的功能。

发明内容

[0005] 本发明的第一目的是提供一种节电电子装置以及具有节电电子装置的计算机主机板,可用来减少计算机主机板在等待被网络唤醒状态时的耗电量。

[0006] 本发明的第二目的是提供一种节电电子装置以及具有节电电子装置的计算机主机板,能够在节电状态时,强迫南桥芯片与超级输入输出 (SuperInput Output, SIO) 芯片断电的情况下,依然能够执行网络唤醒 (Wake On LAN) 的功能。

[0007] 为达成本发明上述目的,本发明提供一种用于计算机主机板的节电电子装置,其中计算机主机板的网络芯片电气性连接恒备电力(StandbyPower),其中恒备电力来自电源供应源,包括:第一装置受控于第二装置,以及用于控制该恒备电力是否与该计算机主机板的南桥芯片以及超级输入输出(Super Input Output,SIO)芯片形成通路或形成断路;第二装置用来判断当接收到来自于网络芯片的信号时,令第一装置控制恒备电力与南桥芯片以及 SIO 芯片形成通路,以及用来当接收到来自于网络芯片的信号后,输出模拟的电源开关信号至 SIO 芯片,藉此使得计算机主机板开机。

[0008] 再者,为达成本发明上述目的,本发明提供一种计算机主机板,包括:网络芯片电气性连恒备电力(Standby Power),其中恒备电力来自电源供应源;南桥芯片电气性连接于第一装置;超级输入输出(Super Input Output,SIO)芯片电气性连接于第一装置;第一装置受控于第二装置,以及用于控制恒备电力是否与南桥芯片以及 SIO 芯片形成通路或形成断路;第二装置用来判断当接收到来自于网络芯片的信号时,令第一装置控制恒备电力与南桥芯片以及 SIO 芯片形成通路,以及用来当接收到来自于网络芯片的信号后,输出模拟的电源开关信号至 SIO 芯片。

[0009] 为使本领域技术人员对本发明的构造、特征及其使用效果有更深一层的认识与了解,现在举较佳的可行实施例并配合附图详细说明如下:

附图说明

[0010] 图 1 显示本发明用于计算机主机板的节电电子装置的架构示意图。

[0011] 图 2 显示依据图 1 本发明精神的具体实施例。

[0012] 【主要元件符号说明】

[0013]	10	节电电子装置
[0014]	20	计算机主机板
[0015]	30	电源供应源
[0016]	30a	恒备电力
[0017]	40	网络芯片
[0018]	40a	信号
[0019]	101	第一装置
[0020]	103	第二装置
[0021]	103a	控制信号
[0022]	1031	微控制器
[0023]	1031a	内建存储器
[0024]	1033	软启动电路单元
[0025]	1035	充电帮浦电路单元
[0026]	104	电子开关
[0027]	105	电源开关
[0028]	105a	电源开机信号
[0029]	201	系统电源
[0030]	203	SIO 芯片

[0031] 205 南桥芯片

具体实施方式

[0032] 请参见图 1、2。为了公开本发明的方便性与易于了解的目的,在图 1、2 中,计算机主机板 20 只绘出与本发明直接相关的硬件组件,然而属于计算机主机板 20 的其它这些组件但与本发明并无直接关联,则省略绘出其它这些组件。节电电子装置 10 能够应用于计算机主机板 20 其仅剩网络芯片 40 仍维持电力,而其余电子元件则完全断电此等节电环境下的节电处理,计算机主机板 20 可以采用例如符合先进配置和电源接口 (Advanced Configuration and Power Interface, ACPI) 规范的计算机主机板。本领域技术人员皆知道,已知计算机主机已进入节电状态中,已知计算机主机的一部分电子仍会消耗恒备电力,例如:串行外围接口 (Serial Peripheral Interface, SPI) ROM (只读存储器)、网络芯片 (LAN Chip)、音效芯片 (Audio Chip)、南桥芯片、以及超级输入输出 (Super Input Output, SIO) 芯片仍会消耗恒备电力。对照于本发明,具备节电电子装置 10 的计算机主机板 20 在已进入节电状态后,节电电子装置 10 会关闭南桥芯片 205 与 SIO 芯片 203 的供电。再者,当计算机主机板 20 将南桥芯片 205、SIO 芯片 203、SPI ROM、音效芯片等设计成共同使用一个相同电力源时,节电电子装置 10 便能够进一步关闭 SPI ROM、音效芯片等的供电。请注意:此时,计算机主机板 20 的节电电子装置 10、以及网络芯片 40 等仍然维持电力的供应。

[0033] 请参见下列的比较表,分别比较已知计算机主机板与本发明计算机主机板 20 在进入节电状态中,消耗恒备电力的情形:

	电子零件名称	已知计算机主机板是否消耗恒备电力	本发明计算机主机板是否消耗恒备电力
[0034]	南桥芯片	是	否
	SIO 芯片	是	否
	音效芯片	是	否
	SPI ROM	是	否
	节电电子装置 10	否	是
	网络芯片 40	是	是

[0035] 从上述的比较表来看,在等待被网络唤醒 (Wake On LAN, WOL) 的时候,具备节电电子装置 10 的计算机主机板 20 确实地比已知计算机主机板能够尽量地将耗电量下降。

[0036] 本发明的节电电子装置 10 乃包括第一装置 101 与第二装置 103,现在分别说明如下内文。

[0037] 本发明的节电电子装置 10 与计算机主机板 20 的网络芯片 40 是电气性连接至电源供应源 30 的恒备电力 30a (Standby Power)。电源供应器 30 的具体范例可采用 ATX 电源

供应器或是电源变压器。恒备电力 30a 的具体范例可采用该 ATX 电源供应器的恒备电力，例如 5V 恒备电力 (5V Standby Power) 或 3V 恒备电力或 3.3V 恒备电力。

[0038] 第一装置 101 的主要功能是用来控制恒备电力 30a (Standby Power) 至少与南桥芯片 205、SIO 芯片 203 是否形成通路或形成断路。第一装置 101 的具体元件可采用场效晶体管 (MOSFET)，例如采用 N-MOS 场效晶体管或 P-MOS 场效晶体管。通过第二装置 103 对该场效晶体管的栅极 (Gate) 的控制，能够达成对恒备电力 30a 与南桥芯片 205、SIO 芯片 203 等形成通路或形成断路的控制目的。

[0039] 以 N-MOS 场效晶体管为例，第二装置 103 的其中一个信号输出端连接于栅极，漏极连接于恒备电力 30a，源极分别连接于南桥芯片 205 与 SIO 芯片 203 的电源引脚。

[0040] 再者，该 N-MOS 场效晶体管源极进一步分别连接于该 SPI ROM 与该音效芯片的电源引脚。

[0041] 第二装置 103 的功能分述如下。第二装置 103 的第一项功能是用来接收由电源开关 105 所产生的电源开关信号 105a，以及用于当接收到电源开关信号 105a 后，令第一装置 101 控制恒备电力 30a 至少与南桥芯片 205、SIO 芯片 203 形成通路。

[0042] 具体实施第二装置 103 的主要元件乃至少包括有微控制器 1031。当微控制器 1031 接收到电源开关信号 105a 后，微控制器 1031 对该 N-MOS 场效晶体管 101 的栅极输出导通控制信号 103a，而使得该 N-MOS 场效晶体管 101 导通，如此致使恒备电力 30a 与南桥芯片 205、SIO 芯片 203 形成通路。

[0043] 再者，该 SPI ROM 与该音效芯片亦恢复电力供应。

[0044] 第二装置 103 的第二项功能是用来判断当计算机主机板 20 处于节电状态时，例如为 ACPI 的 S3、S4、S5、G3 (非机械式市电切电 (AC Off)) 的其中一种状态，则令第一装置 101 控制恒备电力 30a 至少与南桥芯片 205、SIO 芯片 203 等形成断路。请注意：网络芯片 40 仍维持着电力，不被断电。

[0045] 现在说明第二装置 103 的第二项功能的具体范例。微控制器 1031 接收来自于南桥芯片 205 的 SLP_S3、SLP_S5 等信号，便能够判断计算机主机板 20 是否处于 ACPI 的 S3 状态，如果为真的话，则微控制器 1031 令该 N-MOS 场效晶体管 101 呈截止，如此使得恒备电力 30a 与南桥芯片 205、SIO 芯片 203 等形成断路。

[0046] 再者，该 SPI ROM 与该音效芯片亦皆与恒备电力 30a 形成断路。

[0047] 再者，第二装置 103 的第三项功能是当接收到电源开关信号 105a 后，然后，复制电源开关信号 105a，并且输出复制的电源开关信号 105a' 至计算机主机板 20 的 SIO 芯片 203。

[0048] 第二装置 103 的第四项功能是当接收到来自于网络芯片 40 的信号 40a 后，输出模拟电源开关信号 105a 的电源开关信号 105a' 至该 SIO 芯片，藉此使得计算机主机板 20 开机启动。

[0049] 上述信号 40a 的具体范例为电源管理事件 (Power Management Event, PME) 信号或唤醒 (Wakeup) 事件信号。

[0050] 现在说明第二装置 103 的第三项与第四项功能的实施例。微控制器 1031 当接收到电源开关信号 105a 或信号 40a 后，通过内建于微控制器 1031 的电源开关信号复制电路 (图未显示) 复制电源开关信号 105a，然后输出电源开关信号 105a' 至计算机主机板 20 的 SIO 芯片 203。或者，微控制器 1031 当接收到电源开关信号 105a 或信号 40a 后，通过微控

制器 1031 执行程序的方式,来控制微控制器 1031 的输出端口 (Output port) 的电压电平,使得该输出端口输出电源开关信号 105a' 至计算机主机板 20 的 SIO 芯片 203。

[0051] 获得恒备电力 30a 供应后的计算机主机板 20,乃会产生 RSMRST 信号 (RSMRST 信号例如由第二装置 103 或 SIO 芯片 203 产生),并且传输给南桥芯片 205。第二装置 103 会等待一个预定时间,这个预定时间的长度是取决于等待直到计算机主机板 20 已经完成产生 RSMRST 信号所需要的时间,例如:预定时间可采行为 100ms。

[0052] 微控制器 1031 令该 N-MOS 场效晶体管导通后,随即等待 (Wait) 100ms 预定时间,过完 100ms 后 (计算机主机板 20 已经完成产生 RSMRST 信号),微控制器 1031 即产生电源开关信号 105a',并且将电源开关信号 105a' 传输给 SIO 芯片 203。当 SIO 芯片 203 接收到电源开关信号 105a' 后,计算机主机板 205 便可执行网络唤醒,恢复为 S0 状态的后续程序。

[0053] 由于,导通后的该 N-MOS 场效晶体管如果瞬间流入过大电流,则可能会使得该 N-MOS 场效晶体管发生负载过大而烧毁,本发明可增设软启动 (Soft Start) 电路单元 1033,用来避免烧毁该 N-MOS 场效晶体管发生此种情况。软启动电路单元 1033 可采行相关已知电路手段来予以实现。

[0054] 再者,为了提高控制电压,以便能够使用成本较为便宜的场效晶体管,本发明可增设充电帮浦 (Charge pump) 电路单元 1035。充电帮浦电路单元 1035 可采行相关已知电路手段来予以实现。

[0055] 本发明的第二装置 103 也可采行特殊应用集成电路 (Application Specific Integrated Circuit, ASIC) 来予以实现。

[0056] 请参见图 2,第二装置 103 可通过输出致能信号给电子开关 104,使得电子开关 104 形成导通状态,如此则使得恒备电力 30a 连通于网络芯片 40。同时,第二装置 103 亦能够对网络芯片 40 进行电源供应或切断的控制。

[0057] 南桥芯片 205、SIO 芯片 203、网络芯片 40 等均可直接采用对应的已知元件。

[0058] 网络芯片 40 可采用已知 LAN 网络芯片或已知无线网络芯片。再者,网络芯片 40 可被 1394 通信芯片取代。

[0059] 再者,南桥芯片 205 可被平台控制器 (Platform Controller Hub, PCH) 取代。

[0060] 本发明的节电电子装置 10 可采行设置于计算机主机板 20 上,或者,本发明的节电电子装置 10 可采行整合于计算机主机板 20 的 SIO 芯片 203。

[0061] 系统电源 201 的具体范例可采行来自于计算机主机板 20 的 ATX 电源接口 (连接器) 的电力源,而 ATX 电源接口是通过电源线电缆与电源供应器 30 连接。

[0062] 微控制器 1031 的内建存储器 1031a 可作为固件使用,内建存储器 1031a 可用来存储执行上述第一、二、三、四项功能的程序代码。再者,微控制器 1031 可通过 SM 总线 (SM Bus) 来与南桥芯片 205 连接,因此,微控制器 1031 的新固件的更新即可通过该 SM 总线来完成。

[0063] 本发明的节电电子装置让计算机主机板能够在节电状态下,至少已将南桥芯片与 SIO 芯片予以断电,但本发明计算机主机板仍具有网络唤醒的能力,此项特征乃为本发明的优点与最大特色。

[0064] 然而以上所述仅为本发明的优选实施例,应当不能用以限定本发明可实施的范围,本领域技术人员所明显可作变化与修饰,皆应视为不悖离本发明的实质内容。

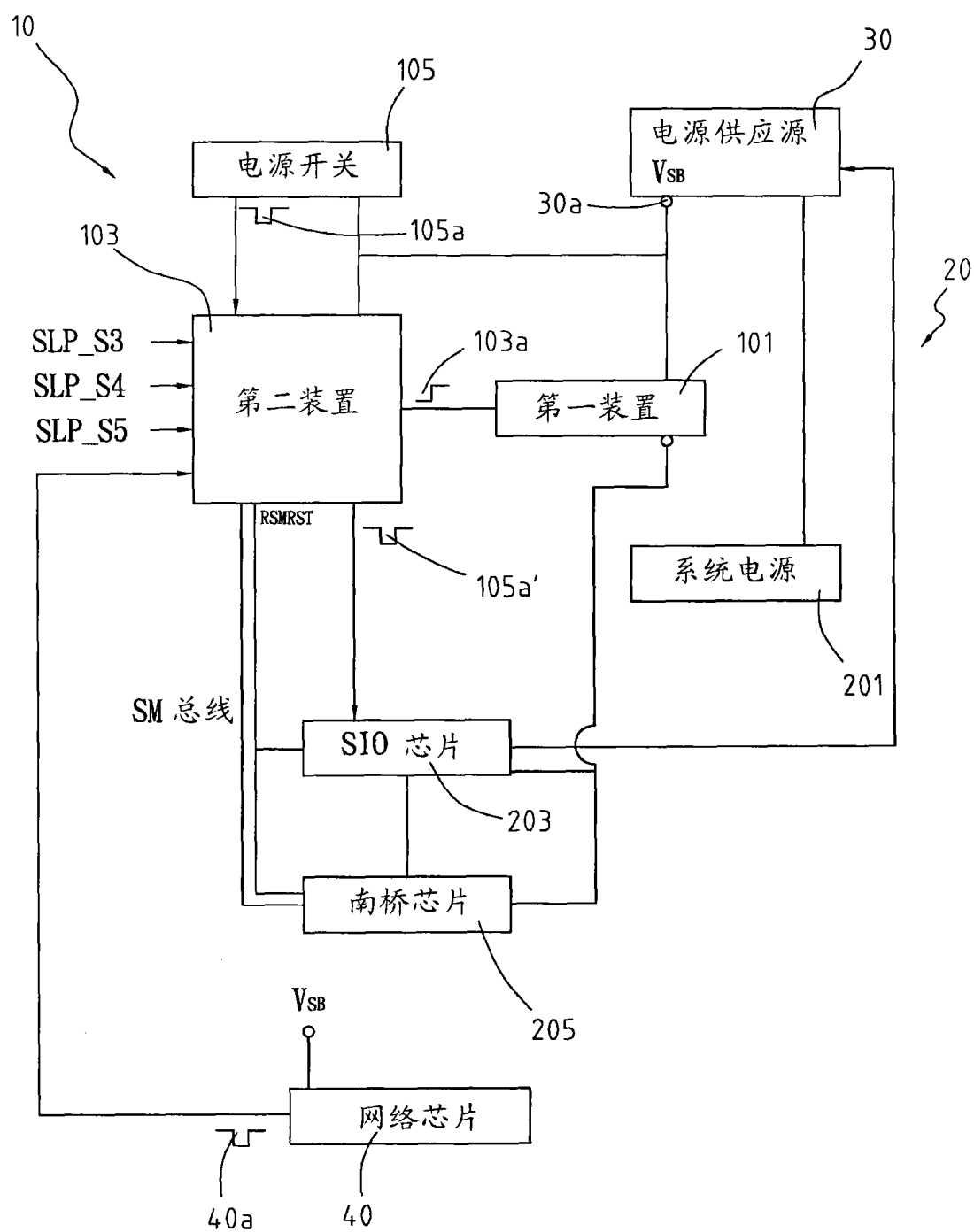


图 1

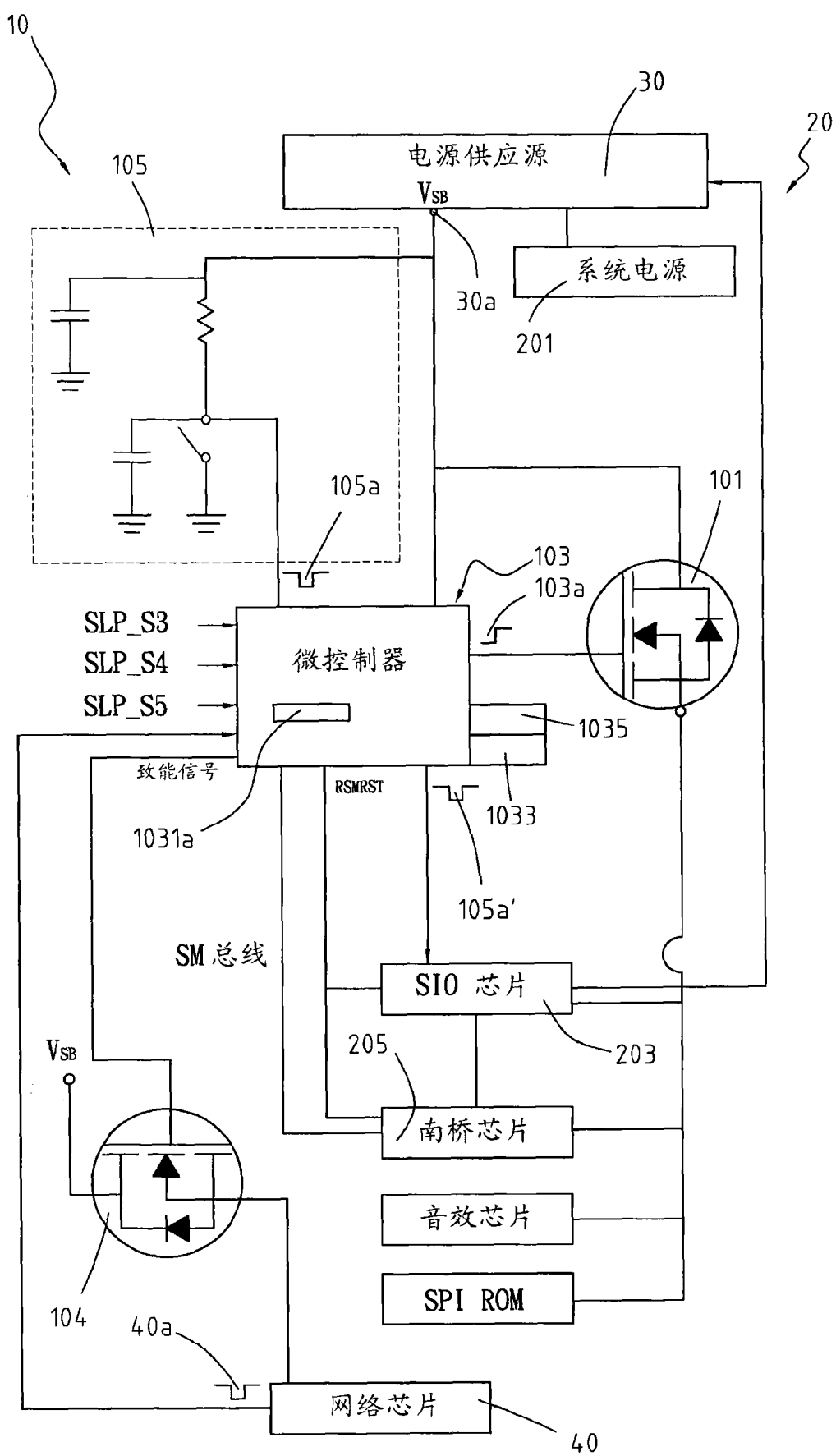


图 2