

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成 20 年 5 月 8 日 (2008.5.8)

【公表番号】特表 2007-531461 (P2007-531461A)
 【公表日】平成 19 年 11 月 1 日 (2007.11.1)
 【年通号数】公開・登録公報 2007-042
 【出願番号】特願 2007-506180 (P2007-506180)
 【国際特許分類】

H 0 3 K 19/177 (2006.01)

H 0 1 L 21/82 (2006.01)

【F I】

H 0 3 K 19/177

H 0 1 L 21/82 A

【手続補正書】
 【提出日】平成 20 年 2 月 26 日 (2008.2.26)
 【手続補正 1】
 【補正対象書類名】特許請求の範囲
 【補正対象項目名】全文
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項 1】

最大 k 個の機能的ブロックと、
 スケーラブル・スイッチング・ネットワーク (S N) と
 から構成される集積回路であって、
 前記スケーラブル・スイッチング・ネットワーク (S N) は、
 第 1 の複数の N ($N > 1$) 組のスイッチと、
 M (最大 $k \times N$) 個のピンを有する第 1 ポートから成り、
 前記 S N は第 1 組の I 個の導体をさらに備え、 $I = M \sim k \times N$ 個の数であり、前記 I 個の導体は $j = 1 \sim N$ の数とする N 組の I_j 個の導体に分割され、 I_j は I/N とほぼ等しく、前記 ($M - N + 1$) と M の間の数の前記第 1 ポートのピンは、($M - N + 1$) と M の間の数の X 個のスイッチを持つ別の導体のトラバーサルを必要とせず、前記第 1 の複数の N 組のスイッチの各組のスイッチを介して、前記第 1 組の I 個の導体の N 組の I_j 個の導体のそれぞれに選択的に結合し、

前記 S N は、第 2 の複数の N 組のスイッチと第 2 の N 個のポートをさらに有し、前記第 2 の N 個のポートは最大 k 個のピンを備え、 k は少なくとも $j = 1 \sim N$ とする I_j の最大値と等しく、前記 N 組の前記 I_j 個の導体の各々の I_j 個の導体は前記第 2 の複数の N 組のそれぞれの組のスイッチを介して、別の導体をトラバーサルする必要なく、前記第 2 の複数の N 組のスイッチの各ポートにある最大 k 個のピンに選択的に結合し、前記各組のスイッチは最大 $I_j \times k$ 個のスイッチを備え、

前記第 2 の複数の N 個の各ポートにある最大 k 個の各ピンは、最大 k 個の前記機能的ブロックの N 個のピンの各ピンに物理的に接続されることを特徴とする集積回路。

【請求項 2】

最大 N 個のピンを備える 1 つのポートを持つ前記各機能的ブロックは実質的かつ論理的に同じであって、 $k > 1$ 、 $N > 1$ とする、最大 k 個の機能的ブロックを提供するステップと、

最大 $k \times N$ の数となる M 個のピンと、第 1 の複数の N 組のスイッチを備える第 1 ポートを介して、スケーラブル・スイッチング・ネットワーク (S N) を提供するステップと、

第 1 組の I 個の導体を前記 S_N に提供するステップであって、 $I = M \sim k \times N$ 、 $j = 1 \sim N$ とする前記 I 個の導体は N 組の I_j 個の導体に分割され、 I_j は I/N にほぼ等しい数であるステップと、

$X = (M - N + 1) \sim M$ であって、 X 個のスイッチを持つ別の導体のトラバーサルを必要とせず、 $(M - N + 1)$ と M の間の数の前記第 1 ポートを、前記第 1 の複数の N 組のスイッチの各組のスイッチを介して、前記第 1 組の I 個の導体の N 組の I_j 個の導体のそれぞれに選択的に結合するステップと、

第 2 の複数の N 組のスイッチと第 2 の複数の N 個のポートを S_N に提供するステップであって、前記 N 個のポートのそれぞれは最大 k 個のピンを有し、 k は少なくとも $j=1 \sim N$ とする最大数 I_j と等しい数であるステップと、

N 組の I_j 個導体のそれぞれの I_j 個の導体を、別の導体のトラバーサルを必要とせず、前記第 2 の複数の N 組のスイッチの各組のスイッチを介して、前記第 2 の複数の N 個のポートの各ポートにある最大 k 個のピンに選択的に結合するステップであって、前記各組のスイッチは、 $I_j \times$ 最大 k 個のスイッチを有するステップと、

前記第 2 の複数の N 組のポートの各ポートにあるの最大 k 個のピンを、前記第 1 の複数の最大 k 個の機能的ブロックの前記 N 組のピンの各々に物理的に接続するステップとから構成される方法。

【請求項 3】

M 個のピンを有する第 1 ポートと、 N 個のポートのそれぞれに最大 k 個のピンを有する第 2 の複数の N 個のポートを備えるスケーラブル・スイッチング・ネットワーク (S_N) と、

I_1 個の導体を有する $j + 1$ 組の第 1 組の導体の各導体に物理的に接続された前記第 1 ポートの各ピンであって、前記 $(j + 1)$ 組の導体の $(j + 1)$ 個目の導体は $k \times N$ 個の導体を有し、 I_1 は M と同じ数である各ピンと、

各組が $i = 1 \sim N_2$ とする $I_2(i)$ 個の導体を持つ N_2 組の導体に分割された I_2 個の導体を有する $j + 1$ 組の第 2 組の導体と、

$q = 1 \sim N_2$ とする N_2 組の $I_3(q)$ 個の導体に分割された I_3 個の導体を有する $j + 1$ 組の第 3 組の導体とから構成され、

S_N において、 j 個の整数 N_j において $N_1 = 1$ であり、 $j > 1$ とする N_j は 1 より大きい数であり、複数の j 個のスイッチと $j + 1$ 組の導体において、 I_j 個の導体を持つ j 組の各導体のそれぞれは I_j 個の導体を備え、 $j > 2$ とする I_j は M と $k \times n$ の間の数であり、 $(j + 1)$ 組の導体と複数の j 個のスイッチを介して、第 2 の複数の N 個のポートにある各ピンは、 $j + 1$ 組の導体および j 個の複数のスイッチのみを介して、少なくとも $(M - N_2 + 1)$ 個の前記第 1 のポートに選択的に結合し、

$j + 1$ 組の第 2 組の導体において、各 $I_2(i)$ はほぼ I_2/N_2 に等しく、前記複数の j 個のスイッチの中の第 1 の複数のスイッチの X 個のスイッチ介して、前記第 1 の組の導体の $I_1 N_2 + 1$ と I_1 の間の数の導体は前記第 2 組の I_2 個の導体の前記 $I_2(i)$ 個の各導体に選択的に結合し、このとき X は $I_1 N_2 + 1$ と I_1 の間の数であり、

$j + 1$ 組の第 3 組の導体において、 $I_3(q)$ はほぼ I_3/N_2 に等しく、 $I_3(q)$ 個の各導体は、 $s = 1 \sim N_3$ とする N_3 組の $I_3(q,s)$ 個の導体にさらに分割され、各 $I_3(q,s)$ はほぼ $I_3/N_2/N_3$ に等しく、前記第 2 組の I_2 個の導体の $(I_2(i) N_3 + 1)$ と $I_2(i)$ の間の数の導体は、前記複数の j 個のスイッチの第 2 の複数のスイッチの Y 個のスイッチ介して、 $r = 1 \sim N_3$ とする前記第 3 組の導体の $I_3(i,r)$ 個の導体に選択的に結合し、 Y は $(I_2(i) N_3 + 1)$ と $I_2(i)$ の間の数であることを特徴とする電子システム。

【請求項 4】

スケーラブルスイッチングネットワーク (S_N) を提供するステップと、

第 2 の複数のポートにある各ピンを、 $j + 1$ 組の導体と複数の j 個のスイッチのみを介して、少なくとも第 1 ポートにある $(M - N_2 + 1)$ 個のピンに選択的に連結するステップと、

前記第 1 ポートの各ピンを、 I_1 個の導体を有する $j + 1$ 組の導体の第 1 組の導体に各

導体に物理的に接続するステップであって、 $j + 1$ 組の導体の $j + 1$ 組目の導体は $k \times N$ 個の導体を有し、 I_1 は M と等しいステップと、

各 $I_2(i)$ が I_2/N_2 にほぼ等しい I_2 個の導体を備える $j + 1$ 組の導体の第 2 組の導体を、 $i = 1 \sim N_2$ とする各導体が $I_2(i)$ 個の導体を持つ N_2 組の導体に分割するステップと、

まず、各 $I_3(q)$ が I_2/N_2 にほぼ等しい I_3 個の導体を有する $j + 1$ 組の導体の第 3 組の導体を $q = 1 \sim N_2$ とする N_2 組の $I_3(q)$ 個の導体に分割し、さらに、 $I_3(q)$ 個の各導体を、 $I_3(q, s)$ は $I_3/N_2/N_3$ と等しく、 $s = 1 \sim N_3$ とする N_3 組の $I_3(q, s)$ 個の導体に分割するステップと

から構成され、

S_N を提供するステップには、 M 個のピンを備える第 1 のポートと、最大 k 個のピンを N 個の各ポートに備える第 2 の複数 N 個のポートと、 $j > 1$ となるように N_1 は 1 に等しく、 N_j は 1 より大きい数である j 個の整数 N_j と、 $j > 2$ とする複数 j 個のスイッチと $j + 1$ 組の導体とを備え、その各導体は I_j 個の導体を有し、 I_j は M と $(k \times N)$ の間の数であり、

前記第 1 組の導体の $(I_1 N_2 + 1) \sim I_1$ 個の導体は、複数 j 個のスイッチのうち第 1 の複数のスイッチの X 個のスイッチを介して、 I_2 個の導体の前記第 2 組の $I_2(i)$ 個の各導体を選択的に連結し、 X は $(I_1 N_2 + 1)$ と I_1 の間の数であり、

前記第 2 組の I_2 個の導体の $(I_2(i) N_3 + 1)$ と $I_2(i)$ の間の数の導体は、複数 j 個のスイッチのうちの第 2 の複数のスイッチの Y 個のスイッチを介して、 $r = 1 \sim N_3$ とする前記第 3 組の $I_3(i, r)$ 個の各導体を選択的に接続し、 Y は $(I_2(i) N_3 + 1)$ と $I_2(i)$ の間の数とすることを特徴とする電子システムを提供する方法。

【請求項 5】

第 1 のスイッチングネットワークと、

第 1 の複数のスイッチと

第 2 の複数のスイッチと、

から構成される集積回路であって、

前記第 1 のスイッチングネットワークは、

第 1 の複数 M 個の導体と、

第 2 の複数の N ($N > 2$) 組、 k ($k > d$) 個の導体と、

第 4 の複数の N 組および q (q はほぼ M / N) 個の導体を有する第 3 の複数 I 個の導体とから構成され、

前記第 1 の複数の M 個の導体のそれぞれは、前記第 1 の複数のスイッチを介して前記第 3 の複数の I 個の導体に接続し、前記第 1 の複数の M 個の導体は、前記第 4 の複数の N 組、 q 個の各組の q 個の導体の 1 つに選択的に接続し、

前記第 4 の複数の N 組、 q 個の導体の各組の q 個の各導体は、別の導体への選択可能な接続を必要とすることなく、前記第 2 の複数の N 組、 k 個の導体の各組ある全ての導体を選択的に接続することを特徴とする集積回路。

【請求項 6】

集積回路に第 1 のスイッチングネットワーク (S_N) を提供する方法であって、

第 1 の複数の M 個の導体を前記第 1 の S_N に提供するステップと、

第 2 の複数の N ($N > 2$) 組および k ($k > 2$) 個の導体を前記第 1 の S_N に提供するステップと、

第 4 の複数の N 組と q ($q = M / N$) 個の導体を提供するステップを有し、第 3 の I 個の導体を前記第 1 の S_N に提供するステップと、

第 1 の複数のスイッチを前記第 1 の S_N に提供するステップと、

前記第 1 の複数の M 個の導体のそれぞれを、前記第 1 の複数のスイッチを介して、前記第 3 の複数の I 個の導体に、選択的に接続するステップと、

前記第 1 の複数の M 個の導体のそれぞれを、前記第 4 の複数の N 組、 q 個の導体のそれぞれの q 個の導体の 1 つに選択的に接続するステップと、

第 2 の複数のスイッチを前記第 1 の S N に提供するステップと、
別の導体への選択可能な接続を必要とすることなく、前記第 4 の複数の N 組、 q 個の導体の各組にある q 個の各導体を、前記第 2 の複数の N 組、 k 個の導体の各組にある全ての導体を選択的に接続するステップと、
から構成される方法。