

# 發明專利說明書

200414356

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：92120706

※申請日期：92 年 07 月 29 日

※IPC 分類：H01L 21/316

## 壹、發明名稱：

(中) 將矽基材臭氧氧化以形成高 k 值閘堆疊之介面層的方法

(外) Ozone oxidation of silicon substrates for formation of an  
interfacial layer for high-k gate stacks

## 貳、申請人：(共 1 人)

1. 姓 名：(中) 艾斯摩美國股份有限公司

(英) ASML US, INC.

代表人：(中) 1. 傑佛瑞 科威斯基

(英) 1. KOWALSKI, JEFFREY M.

地 址：(中) 美國加州斯科茲山谷國王村路四四〇號

(英) 440 Kings Village Road, Scotts Valley, CA 95066, U.S.A.

國籍：(中英) 美國 U.S.A.

## 參、發明人：(共 2 人)

1. 姓 名：(中) 千崎佳秀

(英) SENZAKI, YOSHIHIDE

地 址：(中) 美國加州艾普托斯俱樂部路四〇〇號

(英) 400 Clubhouse Drive, Aptos, CA 95003, U.S.A.

2. 姓 名：(中) 羅伯特 赫林

(英) HERRING, ROBERT B.

地 址：(中) 美國加州聖荷西安女王路一一一六號

(英) 1116 Queen Anne Drive, San Jose, CA 95129- 4039, U.S.A.

## 肆、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 美國 ; 2002/07/29 ; 60/399,463 ☒ 有主張優先權

# 發明專利說明書

200414356

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：92120706

※申請日期：92 年 07 月 29 日

※IPC 分類：H<sub>01</sub>L 23/31b

## 壹、發明名稱：

(中) 將矽基材臭氧氧化以形成高 k 值閘堆疊之介面層的方法

(外) Ozone oxidation of silicon substrates for formation of an  
interfacial layer for high-k gate stacks

## 貳、申請人：(共 1 人)

1. 姓 名：(中) 艾斯摩美國股份有限公司

(英) ASML US, INC.

代表人：(中) 1. 傑佛瑞 科威斯基

(英) 1. KOWALSKI, JEFFREY M.

地 址：(中) 美國加州斯科茲山谷國王村路四四〇號

(英) 440 Kings Village Road, Scotts Valley, CA 95066, U.S.A.

國籍：(中英) 美國 U.S.A.

## 參、發明人：(共 2 人)

1. 姓 名：(中) 千崎佳秀

(英) SENZAKI, YOSHIHIDE

地 址：(中) 美國加州艾普托斯俱樂部路四〇〇號

(英) 400 Clubhouse Drive, Aptos, CA 95003, U.S.A.

2. 姓 名：(中) 羅伯特 赫林

(英) HERRING, ROBERT B.

地 址：(中) 美國加州聖荷西安女王路一一一六號

(英) 1116 Queen Anne Drive, San Jose, CA 95129- 4039, U.S.A.

## 肆、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 美國 ; 2002/07/29 ; 60/399,463 ☒ 有主張優先權

(1)

## 玖、發明說明

### 相關申請案

此申請案係關於 2002 年 7 月 29 日提出申請的 U.S.Provisional Patent Application Serial No.60/399,463，其標題為 "Ozone Oxidation of Silicon Substrates for Formation of Interfacial Layer for High-K Gate Stacks(將矽基板予以臭氧氧化以形成高 K 閘極堆疊物之介面層的方法)"並聲明其優先權，此處將此申請案中所述者列入參考。此申請案係關於 2002 年 7 月 19 日提出申請的 U.S.Provisional Patent Application Serial No.60/396,733 號，其標題為 "Stream Oxidation for the Formation of Thin Gate and Capacitor Dielectrics with Improved Electrical Properties(用以形成電性質獲改善之薄閘極和電容器介電物之水蒸汽氧化反應)"及 2002 年 7 月 19 日提出申請的 U.S.Provisional Patent Application Serial No.60/396,742，其標題為 "Low Temperature Ozone of Gate and Capacitor Dielectrics(閘極和電容器介電物之低溫臭氧)"，此處將此申請案中所述者列入參考。

### 【發明所屬之技術領域】

本發明一般係關於半導體範圍。更特定言之，本發明係關於在低溫藉臭氧氧化反應形成用於高介電常數(高 k)閘極堆疊物之介面層之方法。

(2)

## 【 先 前 技 術 】

氧化反應在半導體裝置產製中通常是一個重要的步驟。此技術已經知道各式各樣用以執行半導體裝置之氧化反應的設備。

在批次爐中或在使用快速熱氧化(RTO)法的單一晶圓系統中，於含有小百分比(基本上是 1-10%)無水氧的常壓惰性氣體(如：氮和 / 或氬)中，通常會突然提高矽晶圓於溫度(約 900℃)。之後，晶圓於氧化法溫度熱穩定，引入較高濃度氧，之後引入水蒸汽。最終步驟可包含滌除水蒸汽和突然降低惰性氣體環境的溫度。此無水 / 含水氧化法用以使得氧化矽具較佳電性質，如：相較於使用氧但未使用水蒸汽製得氧化矽的無水方法，此減少漏電、提高損毀電壓及降低介面捕集密度。

但無水 / 含水法所得氧化矽性質是無水和含水氧化矽性質之間之平均，此視在方法中的陡升和安定步驟(第一個無水步驟)期間內生長的無水氧化矽量而定。隨著裝置尺寸減小和氧化物膜日薄，較高百分比的氧化物厚度係在第一個無水步驟中生長的氧化物厚度。此使得氧化物膜性質欠佳。因此，需要生長高品質氧化物的新方法。

隨著未來裝置尺寸的逐漸減小，積極尋找代替慣用二氧化矽介電物( $\text{SiO}_2$ )的高 k 介電物。未來的半導體裝置須要薄介電膜用於金屬－氧化物－矽(MOS)電晶體閘極和電容器介電物。隨著氧化物越來越少，隧道漏電顯著，此將閘極氧化物的有用範圍限於約 1.8 奈米或以上。

(3)

針對於此問題，曾評估不同介電材料，特別是介電常數(k)高於矽氧化物(k約3.9)者。氮化矽(k約8)和介電常數較高的金屬氧化物(如：氧化鈺  $\text{HfO}_2$ (k約20-25)、氧化鋯  $\text{ZrO}_2$ (k約20-25)及矽酸鈺(Hf)和鋯(Zr))被視為可代替氧化矽的材料，用以提供具高電容量且不會漏電的閘極介電物。

用於先進高k或氧化物/氮化物(ON)閘極堆疊物，須有高品質薄介面氧化物層以獲致較佳電性質(如：流動性)。以前技術中，用於閘極堆疊物的介面氧化物層習慣上製自高溫熱或水蒸汽氧化反應或含水化學氧化反應。這些慣用技巧難控制氧化物厚度和品質，如前述者，這樣的控制越來越嚴格。對於製造具經改良介面氧化物層(特別厚度、均勻度和品質之控制較佳的介面氧化物層)有需求存在。

#### 【發明內容】

一般而言，本發明提出一種製造半導體之經改良的氧化法。更特定言之，本發明提出藉由於低溫之臭氧氧化反應製造用於高k閘極堆疊物的介面氧化物層之方法。特別有利的是，相較於使用高溫熱或水蒸汽氧化反應和含水化學氧化反應的慣用製法，本發明促進經改良的介面氧化物層之形成。本發明進一步提出製造高介電常數(k)閘極堆疊物的方法，其包括藉本發明之臭氧氧化法形成介面氧化物層。

(4)

本發明的一個特點中，藉臭氧氧化反應，於低溫在基板(如：矽晶圓)頂面上形成介面氧化物層。此臭氧氧化反應可於低溫藉熱或光化學進行。藉此臭氧氧化反應法形成的介面氧化物層具有經控制的厚度、均勻度和品質。

本發明的另一特點中，提出製造閘極結構之方法，此閘極結構包括在低溫藉臭氧氧化反應形成的介面氧化物層。根據此實施例，介面氧化物層藉臭氧氧化反應於低溫形成於矽基板頂面上。之後使介電材料澱積於介面氧化物層頂面上。較佳情況中，在介電材料澱積之前，介面氧化物層頂面經氮化。介電材料之澱積可藉化學蒸鍍法、物理蒸鍍法、噴射蒸鍍法、氣溶膠分解法或原子層澱積法實施。

#### 【實施方式】

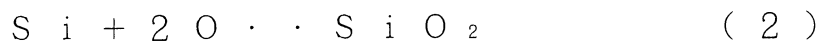
一般而言，本發明提出一種製造用於閘極結構之介面氧化物層之方法。本發明的一個特點中，藉臭氧氧化反應，於低溫，在基板(如：矽晶圓)頂面上形成介面氧化物層。此臭氧氧化反應可於低溫藉熱或光化學實施。藉此臭氧氧化法形成的介面氧化物層具有經控制的厚度、均勻度和品質。

特別地，本方法包含藉臭氧氧化反應，於低溫，於矽基板上形成介面氧化物層的步驟。此臭氧氧化反應可藉熱或光化學方式實施。此臭氧氧化反應以於約 25℃ 至 600℃ 的溫度範圍內進行為佳。此溫度範圍明顯低於慣用氧化處

(5)

理法。

此臭氧氧化反應可節錄成下列式：



臭氧於熱或光化學條件下解離成氧分子和原子態氧。以光化學激發進行氧化法時，實施此方法的溫度為所述範圍下限處。原子態氧與矽基板頂面上的矽反應，形成介面氧化物層。

本發明之方法可於此技術已知的任何適當設備中進行。氧化系統是工業中習知者。適當系統的例子包括述於美國專利案第 6,300,600 號(標題為 "Hot Wall Rapid Thermal Processor")和 U.S.Provisional Patent Application Serial No.60/428,526(2002 年 11 月 22 日提出申請，標題為 "Thermal Processing System and Method for Using the Same")，茲將此二者中所述者全數列入參考。

已經知道這樣的系統，此處不加詳述並以簡化方式示於附圖 1A 和 1B。參考附圖 1A，所示者為熱壁槽型系統 101 部分截面圖。此類型系統具有晶圓批料。此實施例中，多個晶圓 100 直立式堆疊於槽中。加熱器單元(未示)用以加熱晶圓 100 環境。氣體由入口 104 運送至槽 101 並由出口 105 離開槽。

參考附圖 1B，所示者是冷壁槽型系統 102 部分截

(6)

面。此實施例中，單一晶圓於槽中加工。此晶圓經負載並以受熱的載體或支架 103 加熱。氣體分別由入口 104 和出口 105 進入和離開槽 102。

形成介面氧化物層的本發明有利於製造高 k 閘極結構。製備這樣的閘極結構時，先藉臭氧氧化反應於約 25℃ 至 600℃ 的低溫範圍內，在基板頂面上形成介面氧化物層。之後藉各種澱積法，使介電材料澱積於介面氧化物層上。

現參考附圖 2，更詳細地描述本發明製造閘極堆疊物的一個實施例。矽晶圓 200 作為閘極結構之基板。以熱或光化學於約 25℃ 至 600℃ 的溫度範圍內實施臭氧氧化反應，以於矽基板頂面形成介面氧化物層 202。藉臭氧氧化反應形成介面層 202 之後，介電材料層澱積於介電氧化物層 202 上。一個實施例中，一或多個介電層 204 (如：金屬氧化物層之類)形成於介面層 202 上。介電層 204 可由中等 k 介電材料 (如：氮化矽) 組成或可由高 k 介電材料 (如： $\text{HfO}_2$ 、 $\text{ZrO}_2$ 、矽酸鉛、矽酸鋯之類) 構成。介電層 204 可由多層組成。

用以製備高 k 閘極堆疊物，較佳情況中，在中-和 / 或高-介電層澱積之前，介面氧化物層頂層可於  $\text{NH}_3$  中熱氮化，以形成經氮化的氧化物 ( $\text{SiON}$ ) 層 206。形成經氮化的氧化物層 206 防止在中-或高介電澱積或閘極堆疊物澱積的後熱處理期間內，額外氧化物生長而與高 k 金屬氧化物接觸。

(7)

欲形成閘極裝置，在介電層 204 上形成閘極電極 208。閘極電極可製自多矽(多 Si-Ge)、金屬材料之類，並藉習知技巧製成。

可藉此技術中習知的各種方式，形成介面層 202 頂面上的介電層，其基本上是利用慣用澱積技巧，包括，但不限於，化學蒸鍍法(CVD)(如：熱 CVD、電漿 CVD、雷射 CVD 和光輔助 CVD)、物理蒸鍍法(PVD)、噴射蒸鍍法、氣溶膠分解法或原子層澱積法(ALD)(如：熱 ALD 和光輔助 ALD)。

已參考前面詳細描述的較佳實施例和實例，應瞭解這些實例不造成任何限制，其包括關於此技術者知道的修飾和組合，這些修飾和組合屬本發明範圍和所述申請專利範圍的範圍內。

#### 【圖式簡單說明】

參考附圖，由下列描述會更了解本發明的前述和其他目的：

附圖 1A 和 1B 所示者是適用於實施本發明之方法的兩種不同設備的簡化截面圖。

附圖 2 所示者是一個閘極堆疊物結構的截面圖，此閘極堆疊物結構包括根據本發明的一個實施例，藉臭氧氧化反應形成之介面氧化物層。

主要元件對照表

(8)

|     |         |
|-----|---------|
| 100 | 晶圓      |
| 101 | 熱壁槽型系統  |
| 102 | 冷壁槽型系統  |
| 103 | 載體或支架   |
| 104 | 入口      |
| 105 | 出口      |
| 200 | 矽晶圓     |
| 202 | 介面氧化物層  |
| 204 | 介電層     |
| 206 | 氮化的氧化物層 |
| 208 | 閘極電極    |

#### 伍、中文發明摘要

發明之名稱：將矽基材臭氧氧化以形成高 k 值閘堆疊之介面層的方法

提出一種形成用於閘極結構之介面氧化物層的新方法。此方法包含矽基板於低溫之臭氧氧化反應，形成介面氧化物層。亦提出在矽基板上製造閘極堆疊物的方法，其包括藉臭氧氧化反應，於低溫，在矽基板頂面上形成介面氧化物層，及使介電層澱積於介面氧化物層頂部。

#### 陸、英文發明摘要

發明之名稱：

#### OZONE OXIDATION OF SILICON SUBSTRATES FOR FORMATION OF AN INTERFACIAL LAYER FOR HIGH-K GATE STACKS

A new method of forming an interfacial oxide layer for gate structures is provided. The method comprises ozone oxidation of a silicon substrate at low temperatures to form an interfacial oxide layer. A method of making gate stacks is also provided which includes forming an interfacial oxide layer on the top surface of a silicon substrate by ozone oxidation at a low temperature, and depositing dielectric layers on the top of the interfacial oxide layer.

(1)

#### 拾、申請專利範圍

1. 一種在半導體基板上製造介面氧化物層之方法，包含：

藉臭氧氧化反應，於約 25℃ 至 600℃ 的溫度範圍內，在基板頂面上形成介面氧化物層。

2. 如申請專利範圍第 1 項之方法，其中臭氧氧化反應係藉光化學激發作用實施。

3. 如申請專利範圍第 1 項之方法，其中另包含步驟：

將介面氧化物層表面曝於  $\text{NH}_3$ ，以於介面氧化物層頂面上形成經氮化的氧化物層。

4. 一種在基板上形成閘極結構的方法，包含：

藉臭氧氧化反應，於低溫，在基板頂面上形成介面氧化物層；和

在介面氧化物層頂面上澱積一或多個介電層。

5. 如申請專利範圍第 4 項之方法，其中另包含：

在澱積一或多個介電層之前，將介面氧化物層頂面予以氮化。

6. 如申請專利範圍第 4 項之方法，其中形成介面氧化物層的步驟係於約 25℃ 至 600℃ 的溫度範圍內實施。

7. 如申請專利範圍第 4 項之方法，其中澱積一或多個介電層的步驟係藉化學蒸鍍法、物理蒸鍍法、噴射蒸鍍法、氣溶膠分解法或原子層澱積法實施。

8. 如申請專利範圍第 4 項之方法，其中另包含：

(2)

將閘極電極澱積於該一或多個介電層上。

9. 如申請專利範圍第 4 項之方法，其中該一或多個介電層係由下列材料中之任何者組成：氮化矽、 $\text{HfO}_2$ 、 $\text{ZrO}_2$ 、矽酸鉛和矽酸鋇。

10. 如申請專利範圍第 4 項之方法，其中形成介面氧化物層的步驟係以光化學激發作用實施。

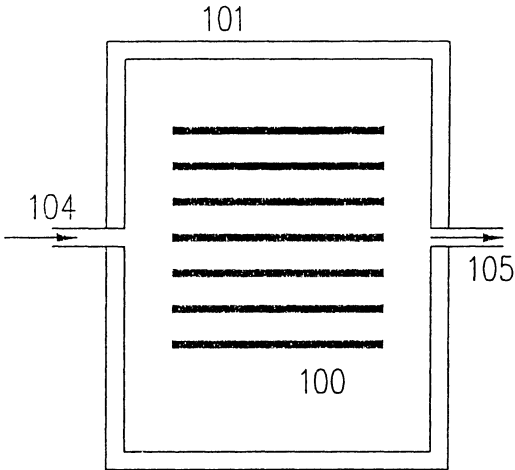


圖 1A

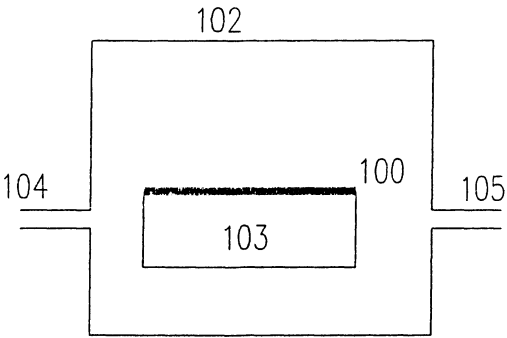


圖 1B

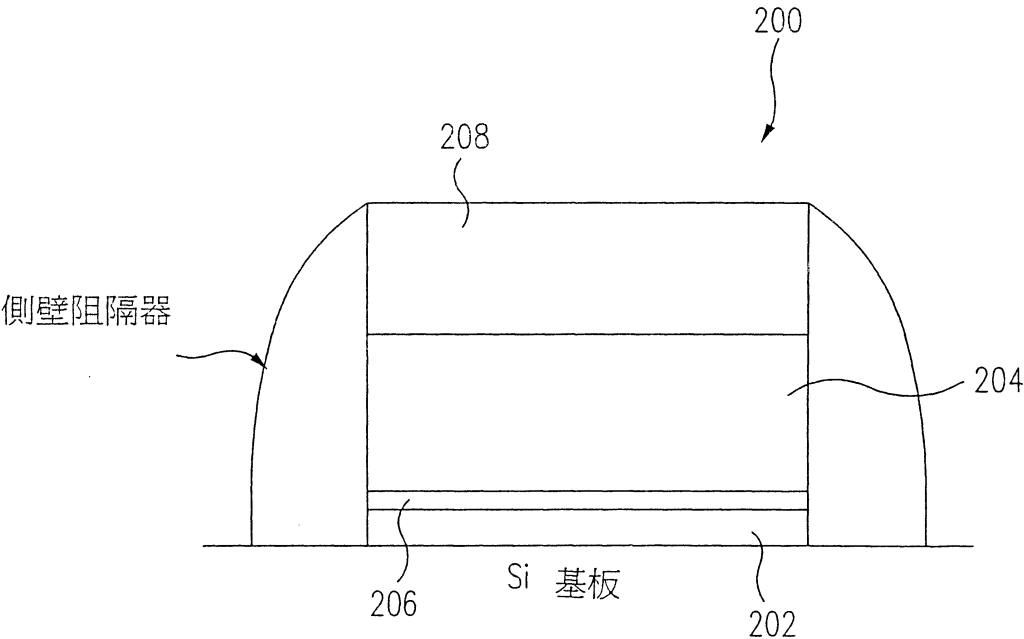


圖 2

柒、（一）、本案指定代表圖為：第 2 圖

（二）、本代表圖之元件代表符號簡單說明：

|     |         |
|-----|---------|
| 200 | 矽晶圓     |
| 202 | 介面氧化物層  |
| 204 | 介電層     |
| 206 | 氮化的氧化物層 |
| 208 | 閘極電極    |

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無