



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I545765 B

(45)公告日：中華民國 105 (2016) 年 08 月 11 日

(21)申請案號：101138256

(22)申請日：中華民國 101 (2012) 年 10 月 17 日

(51)Int. Cl. : H01L29/78 (2006.01) H01L29/40 (2006.01)

(30)優先權：2011/10/24 日本 2011-233187

2011/10/24 日本 2011-233278

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：長隆之 CHO, TAKAYUKI (JP)；越岡俊介 KOSHIOKA, SHUNSUKE (JP)；橫山雅
俊 YOKOYAMA, MASATOSHI (JP)；山崎舜平 YAMAZAKI, SHUNPEI (JP)

(74)代理人：林志剛

(56)參考文獻：

US 2009/0047759A1

US 2009/0090916A1

審查人員：王人毅

申請專利範圍項數：13 項 圖式數：17 共 128 頁

(54)名稱

半導體裝置

SEMICONDUCTOR DEVICE

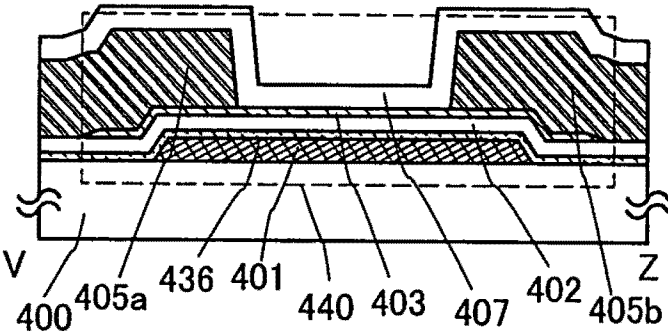
(57)摘要

本發明的一個方式的課題是提供一種具有使用氧化物半導體的電晶體的可靠性高的半導體裝置。在設置在玻璃基板上的底閘極結構的交錯型電晶體的半導體裝置中，在閘極電極層上設置依次層疊其組成彼此不同的第一閘極絕緣膜及第二閘極絕緣膜的閘極絕緣膜。或者在底閘極結構的交錯型的電晶體中，在玻璃基板和閘極電極層之間設置保護絕緣膜。將在第一閘極絕緣膜與第二閘極絕緣膜之間的介面處或在閘極電極層與閘極絕緣膜之間的介面處的包含在玻璃基板中的金屬元素的濃度設定為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下(較佳為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下)。

To provide a highly reliable semiconductor device which includes a transistor including an oxide semiconductor, in a semiconductor device including a staggered transistor having a bottom-gate structure provided over a glass substrate, a gate insulating film in which a first gate insulating film and a second gate insulating film, whose compositions are different from each other, are stacked in this order is provided over a gate electrode layer. Alternatively, in a staggered transistor having a bottom-gate structure, a protective insulating film is provided between a glass substrate and a gate electrode layer. A metal element contained in the glass substrate has a concentration lower than or equal to $5 \times 10^{18} \text{ atoms/cm}^3$ (preferably, lower than or equal to $1 \times 10^{18} \text{ atoms/cm}^3$) at the interface between the first gate insulating film and the second gate insulating film or the interface between the gate electrode layer and a gate insulating film.

指定代表圖：

圖 1B



符號簡單說明：

- 400 . . . 玻璃基板
- 401 . . . 閘極電極層
- 402 . . . 閘極絕緣膜
- 403 . . . 氧化物半導體膜
- 405a . . . 源極電極層
- 405b . . . 汲極電極層
- 407 . . . 絕緣膜
- 436 . . . 閘極絕緣膜
- 440 . . . 電晶體

公告本

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101138256

※申請日：101 年 10 月 17 日

※IPC 分類：

一、發明名稱：(中文／英文)

半導體裝置

Semiconductor device

H01L 29/178 (2006.01)

H01L 29/140 (2006.01)

二、中文發明摘要：

本發明的一個方式的課題是提供一種具有使用氧化物半導體的電晶體的可靠性高的半導體裝置。在設置在玻璃基板上的底閘極結構的交錯型電晶體的半導體裝置中，在閘極電極層上設置依次層疊其組成彼此不同的第一閘極絕緣膜及第二閘極絕緣膜的閘極絕緣膜。或者在底閘極結構的交錯型的電晶體中，在玻璃基板和閘極電極層之間設置保護絕緣膜。將在第一閘極絕緣膜與第二閘極絕緣膜之間的介面處或在閘極電極層與閘極絕緣膜之間的介面處的包含在玻璃基板中的金屬元素的濃度設定為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下(較佳為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下)。

三、英文發明摘要：

To provide a highly reliable semiconductor device which includes a transistor including an oxide semiconductor, in a semiconductor device including a staggered transistor having a bottom-gate structure provided over a glass substrate, a gate insulating film in which a first gate insulating film and a second gate insulating film, whose compositions are different from each other, are stacked in this order is provided over a gate electrode layer. Alternatively, in a staggered transistor having a bottom-gate structure, a protective insulating film is provided between a glass substrate and a gate electrode layer. A metal element contained in the glass substrate has a concentration lower than or equal to 5×10^{18} atoms/cm³ (preferably, lower than or equal to 1×10^{18} atoms/cm³) at the interface between the first gate insulating film and the second gate insulating film or the interface between the gate electrode layer and a gate insulating film.

四、指定代表圖：

(一) 本案指定代表圖為：第(1B)圖。

(二) 本代表圖之元件符號簡單說明：

400：玻璃基板

401：閘極電極層

402：閘極絕緣膜

403：氧化物半導體膜

405a：源極電極層

405b：汲極電極層

407：絕緣膜

436：閘極絕緣膜

440：電晶體

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明係關於半導體裝置及半導體裝置的製造方法。

另外，本說明書中的半導體裝置是指藉由利用半導體特性而能夠工作的所有裝置，因此電光裝置、半導體電路以及電子裝置都是半導體裝置。

【先前技術】

藉由利用形成在具有絕緣表面的基板上的半導體薄膜來構成電晶體(也稱為薄膜電晶體(TFT))的技術引人注目。該電晶體被廣泛地應用於如積體電路(IC)及影像顯示裝置(顯示裝置)等的電子裝置。作為可以應用於電晶體的半導體薄膜，矽類半導體材料是眾所周知的。作為其他材料，氧化物半導體受到關注。

此外，在顯示裝置中，作為具有透光性的構件適當地使用玻璃基板。

例如，已公開了使用在玻璃基板上使用由包含銦(In)、鎵(Ga)及鋅(Zn)的非晶氧化物(In-Ga-Zn-O類非晶氧化物)構成的半導體層的電晶體(參照專利文獻1)。

[專利文獻1]日本專利申請公開第2011-181801號公報

另外，在具有使用氧化物半導體的電晶體的半導體裝置中，對製品化來說，實現高可靠性是重要的。

尤其是，半導體裝置的電特性的變動及降低是導致可靠性的降低的主要原因。

【發明內容】

鑒於這樣問題，本發明的課題之一是提供一種具有使用氧化物半導體的電晶體的可靠性高的半導體裝置。

在具有設置在玻璃基板上的底閘極結構的交錯型電晶體的半導體裝置中，在閘極電極層與氧化物半導體膜之間至少設置第一閘極絕緣膜和第二閘極絕緣膜。使設置在閘極電極層一側的第一閘極絕緣膜和設置在氧化物半導體膜一側的第二閘極絕緣膜的組成不同。並且，將第一閘極絕緣膜與第二閘極絕緣膜之間的介面處的包含在玻璃基板中的第一金屬元素的濃度設定為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下(較佳為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下)。

作為第一閘極絕緣膜，可以使用薄膜的氮化物絕緣膜。例如，可以舉出氮化矽膜、氮氧化矽膜等。第一閘極絕緣膜可以具有單層結構或疊層結構。第一閘極絕緣膜的厚度薄，可以將其設定為 30nm 以上且 50nm 以下。

第一閘極絕緣膜設置在玻璃基板與第二閘極絕緣膜及氧化物半導體膜之間，因此可以防止第一金屬元素擴散到第二閘極絕緣膜及氧化物半導體膜。

在具有設置在玻璃基板上的底閘極結構的交錯型電晶體的半導體裝置中，藉由在玻璃基板和閘極電極層之間設置保護絕緣膜，將閘極電極層與閘極絕緣膜之間的介面處的包含在玻璃基板中的第二金屬元素的濃度設定為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下(較佳為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下)。

作為保護絕緣膜，可以使用氮化物絕緣膜。例如，可以舉出氮化矽膜、氮氧化矽膜等。保護絕緣膜可以具有單層結構或疊層結構，例如，也可以從玻璃基板一側層疊氮化物絕緣膜以及氧化物絕緣膜。

保護絕緣膜設置在玻璃基板與電晶體之間，因此可以防止包含在玻璃基板中的第二金屬元素擴散到電晶體。

上述包含在玻璃基板的第一金屬元素是主要構成第一閘極絕緣膜及第二閘極絕緣膜的元素以外的元素，並是指從玻璃基板擴散的元素。

上述包含在玻璃基板的第二金屬元素是主要構成閘極電極層及閘極絕緣膜的元素以外的元素，並是指從玻璃基板擴散的元素。

作為為了不損失電晶體的可靠性(特性的穩定性)應該降低的第一金屬元素及第二金屬元素，有鈉、鋁、鎂、鈣、鋇、鋇，並且較佳將包含在玻璃基板中的其他元素的矽及硼降低到與上述金屬元素相同的水準。

因為可以防止導致電晶體的電特性的降低及變動的主要原因的包含在玻璃基板中的第一金屬元素或第二金屬元素的擴散，所以能夠給電晶體賦予穩定的電特性。

因此，可以提供一種包含使用氧化物半導體膜的具有穩定的電特性的電晶體的可靠性高的半導體裝置。

本說明書所公開的發明的結構的一個方式是一種半導體裝置，該半導體裝置在玻璃基板上包括閘極電極層、閘極電極層上的第一閘極絕緣膜、在第一閘極絕緣膜上依次

層疊的具有與第一閘極絕緣膜不同的組成的第二閘極絕緣膜、氧化物半導體膜、源極電極層以及汲極電極層，其中第一閘極絕緣膜與第二閘極絕緣膜之間的介面處的包含在玻璃基板中的第一金屬元素的濃度為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下。

本說明書所公開的發明的結構的其他一個方式是一種半導體裝置，該半導體裝置在玻璃基板上包括閘極電極層、閘極電極層上的第一閘極絕緣膜、在第一閘極絕緣膜上依次層疊的具有與第一閘極絕緣膜不同的組成的第二閘極絕緣膜、氧化物半導體膜、與重疊於閘極電極層的氧化物半導體膜接觸的絕緣層、源極電極層以及汲極電極層，其中第一閘極絕緣膜與第二閘極絕緣膜之間的介面處的包含在玻璃基板中的第一金屬元素的濃度為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下。

本說明書所公開的發明的結構的其他一個方式是一種半導體裝置，該半導體裝置在玻璃基板上包括保護絕緣膜、保護絕緣膜上的閘極電極層、在閘極電極層上依次層疊的閘極絕緣膜、氧化物半導體膜、源極電極層以及汲極電極層，其中閘極電極層與閘極絕緣膜之間的介面處的包含在玻璃基板中的第二金屬元素的濃度為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下。

本說明書所公開的發明的結構的其他一個方式是一種半導體裝置，該半導體裝置在玻璃基板上包括保護絕緣膜、保護絕緣膜上的閘極電極層、在閘極電極層上依次層疊

的閘極絕緣膜、氧化物半導體膜、與重疊於閘極電極層的氧化物半導體膜接觸的絕緣層、源極電極層以及汲極電極層，其中閘極電極層與閘極絕緣膜之間的介面處的包含在玻璃基板中的第二金屬元素的濃度為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下。

本發明的一個方式關於一種半導體裝置，該半導體裝置具有電晶體或包含電晶體的電路。例如，本發明的一個方式關於一種半導體裝置，該半導體裝置具有其通道形成區由氧化物半導體形成的電晶體或由該電晶體形成的電路。例如，本發明的一個方式關於：LSI；CPU；安裝在電源電路中的功率裝置；包括記憶體、閘流體、轉換器、影像感測器等的半導體積體電路；以液晶顯示面板為代表的電光學裝置；具有發光元件的發光顯示裝置；以及作為部件安裝有上述電路或裝置的電子裝置。

本發明的一個方式提供一種具有使用氧化物半導體的電晶體的可靠性高的半導體裝置。

【實施方式】

下面，參照圖式詳細地說明本說明書所公開的發明的實施方式。但是，所屬技術領域的普通技術人員可以很容易地理解一個事實，就是本說明書所公開的發明的方式及詳細內容可以被變換為各種各樣的形式而不侷限於以下說明。並且，本說明書所公開的發明不應被看作僅限定於以下實施方式的描述內容。另外，為了方便起見附加了第一

、第二等序數詞，其並不表示製程順序或疊層順序。此外，本說明書中的序數不表示特定發明的事項的固有名稱。

實施方式 1

在本實施方式中，使用圖 1A 和圖 1B 說明半導體裝置及半導體裝置的製造方法的一個方式。在本實施方式中，作為半導體裝置的一個例子示出具有氧化物半導體膜的電晶體。

電晶體既可以採用形成一個通道形成區的單閘結構，又可以採用形成兩個通道形成區的雙閘(double-gate)結構，還可以採用形成三個通道形成區的三閘結構。或者，也可以是具有隔著閘極絕緣膜配置在通道形成區上下的兩個閘極電極層的雙閘型。

圖 1A 和圖 1B 所示的電晶體 440 是底閘極結構的一種的稱為反交錯型電晶體的電晶體的一個例子。圖 1A 是平面圖，沿著圖 1A 中的鏈式線 V-Z 截斷的剖面相當於圖 1B。

如電晶體 440 的通道長度方向的剖面圖的圖 1B 所示那樣，在包括電晶體 440 的半導體裝置中，在玻璃基板 400 上設置有閘極電極層 401 且以覆蓋閘極電極層 401 的方式設置有第一閘極絕緣膜 436。該半導體裝置在第一閘極絕緣膜 436 上包括第二閘極絕緣膜 402、氧化物半導體膜 403、源極電極層 405a 以及汲極電極層 405b。此外，設置有覆蓋電晶體 440 的絕緣膜 407。

在閘極電極層 401 與氧化物半導體膜 403 之間至少設置第一閘極絕緣膜 436 和第二閘極絕緣膜 402。使設置在閘極電極層 401 一側的第一閘極絕緣膜 436 與設置在氧化物半導體膜 403 一側的第二閘極絕緣膜 402 的組成不同。並且，將第一閘極絕緣膜 436 與第二閘極絕緣膜 402 之間的介面處的包含在玻璃基板 400 中的第一金屬元素的濃度設定為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下(較佳為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下)。此外，上述包含在玻璃基板 400 中的第一金屬元素是主要構成第一閘極絕緣膜 436 及第二閘極絕緣膜 402 的元素以外的元素，並是指從玻璃基板 400 擴散的元素。

上述包含在玻璃基板 400 中的第一金屬元素的濃度是藉由使用二次離子質譜分析法(SIMS: Secondary Ion Mass Spectrometry)而測量的。

作為第一閘極絕緣膜 436，可以使用薄膜的氮化物絕緣膜。例如，可以舉出氮化矽膜、氮氧化矽膜等。第一閘極絕緣膜 436 的厚度薄，可以將其設定為 30nm 以上且 50nm 以下。第一閘極絕緣膜 436 可以具有單層結構或疊層結構。

此外，作為用來防止來自玻璃基板 400 的雜質的擴散的第一閘極絕緣膜 436，可以使用包含選自鈦(Ti)、鉬(Mo)、鎢(W)、鈦(Hf)、鉭(Ta)、鐳(La)、鋯(Zr)、鎳(Ni)、鎂(Mg)、鋇(Ba)和鋁(Al)的金屬元素中的任何一種以上的金屬氧化物絕緣膜(例如，氧化鋁膜、氧氮化鋁膜、氧化鈦膜、氧化鎂膜、氧化鋯膜、氧化鐳膜、氧化鋇膜)或

以上述金屬元素為成分的金屬氮化物絕緣膜(氮化鋁膜、氮氧化鋁膜)。此外，作為第一閘極絕緣膜 436 還可以使用氧化鋅膜、In-Zr-Zn 類氧化物膜、In-Fe-Zn 類氧化物膜以及 In-Ce-Zn 類氧化物膜等。

作為包含在玻璃基板 400 中的第一金屬元素示出如下金屬元素。例如，當玻璃基板 400 為鹼石灰玻璃時，因為鹼石灰玻璃的成分是氧化矽(SiO_2)、碳酸鈉(Na_2CO_3)、碳酸鈣(CaCO_3)，所以作為金屬元素，鈉及鈣等是目標的元素。此外，當玻璃基板 400 屬於用於液晶顯示器等的顯示面板的所謂的無鹼玻璃基板(不使用鹼的玻璃)時，其成分是 SiO_2 、 Al_2O_3 、 B_2O_3 、 RO (R 是二價的金屬元素，即鎂、鈣、鋇、鋇)，因此作為金屬元素，鋁、鎂、鈣、鋇、鋇是目標的元素。

總之，作為為了不損失電晶體的可靠性(特性的穩定性)應該降低的金屬元素，有鈉、鋁、鎂、鈣、鋇、鋇，並且較佳將包含在玻璃基板中的其他元素的矽及硼降低到與上述金屬元素相同的水準。

因為第一閘極絕緣膜 436 設置在玻璃基板 400 與第二閘極絕緣膜 402 及氧化物半導體膜 403 之間，所以可以防止包含在玻璃基板 400 中的第一金屬元素擴散到第二閘極絕緣膜 402 及氧化物半導體膜 403。

此外，當在第一閘極絕緣膜 436 上設置如氮化矽膜那樣的緻密的絕緣膜時，也可以防止對電晶體 440 的包含在玻璃基板 400 中的鈉等可動離子的擴散。

因為可以防止導致電晶體 440 的電特性的降低及變動的主要原因的包含在玻璃基板 400 中的第一金屬元素的擴散，所以能夠給電晶體 440 賦予穩定的電特性。

當這些金屬元素存在於閘極電極層周邊時，在閘極絕緣膜或閘極電極層與閘極絕緣膜之間的介面處產生缺陷，並且由於電荷被俘獲在該缺陷而可能導致電晶體的電特性的變動。例如，正電荷被俘獲在閘極電極層周邊時，有電晶體的電特性變動為常導通的方向的擔憂。此外，如果鈉那樣的可動離子包含在閘極絕緣膜中，當對閘極電極層施加正偏壓時，正可動離子遷移到閘極絕緣膜與氧化物半導體膜之間的介面，則導致電晶體的電特性變動為常導通的方向。因此，為了使電晶體的電特性穩定化，防止這樣的被認為造成壞影響的金屬元素從玻璃基板侵入到閘極絕緣膜一側是有效的。

因此，可以提供一種可靠性高的半導體裝置，該半導體裝置包含使用氧化物半導體膜 403 且具有穩定的電特性的電晶體 440。

作為用於氧化物半導體膜 403 的氧化物半導體，至少包含銦(In)。尤其是，較佳的是包含 In 和鋅(Zn)。此外，作為用來減小使用該氧化物半導體膜的電晶體的電特性的不均勻的穩定劑(stabilizer)，較佳的是除上述元素以外還具有鎵(Ga)。此外，作為穩定劑較佳的是具有錫(Sn)。另外，作為穩定劑較佳的是具有鈦(Hf)。此外，作為穩定劑較佳的是具有鋁(Al)。此外，作為穩定劑較佳的是具有鉛

(Zr)。

另外，作為其他穩定劑，也可以具有鑰系元素的鑰 (La)、銻 (Ce)、鐳 (Pr)、釵 (Nd)、釔 (Sm)、鎔 (Eu)、釷 (Gd)、鐳 (Tb)、鐳 (Dy)、釵 (Ho)、鉕 (Er)、銩 (Tm)、鐳 (Yb)、鐳 (Lu)中的一種或多種。

例如，作為氧化物半導體，可以使用：氧化銦、氧化錫、氧化鋅；二元金屬氧化物的 In-Zn 類氧化物、In-Mg 類氧化物、In-Ga 類氧化物；三元金屬氧化物的 In-Ga-Zn 類氧化物 (也稱為 IGZO)、In-Al-Zn 類氧化物、In-Sn-Zn 類氧化物、In-Hf-Zn 類氧化物、In-La-Zn 類氧化物、In-Ce-Zn 類氧化物、In-Pr-Zn 類氧化物、In-Nd-Zn 類氧化物、In-Sm-Zn 類氧化物、In-Eu-Zn 類氧化物、In-Gd-Zn 類氧化物、In-Tb-Zn 類氧化物、In-Dy-Zn 類氧化物、In-Ho-Zn 類氧化物、In-Er-Zn 類氧化物、In-Tm-Zn 類氧化物、In-Yb-Zn 類氧化物、In-Lu-Zn 類氧化物；以及四元金屬氧化物的 In-Sn-Ga-Zn 類氧化物、In-Hf-Ga-Zn 類氧化物、In-Al-Ga-Zn 類氧化物、In-Sn-Al-Zn 類氧化物、In-Sn-Hf-Zn 類氧化物、In-Hf-Al-Zn 類氧化物。

此外，在此，例如，In-Ga-Zn 類氧化物是指作為主要成分具有 In、Ga、Zn 的氧化物，對 In、Ga、Zn 的比率沒有限制。此外，也可以包含 In、Ga、Zn 以外的金屬元素。

另外，作為氧化物半導體，也可以使用以 $\text{InMO}_3(\text{ZnO})_m$ ($m>0$ ，且 m 不是整數)表示的材料。注意，M 表示選自 Ga

、Fe、Mn 和 Co 中的一種金屬元素或多種金屬元素。另外，作為氧化物半導體，也可以使用以 $\text{In}_2\text{SnO}_5(\text{ZnO})_n (n>0, \text{且 } n \text{ 是整數})$ 表示的材料。

例如，可以使用其原子數比為 $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 1 (=1/3 : 1/3 : 1/3)$ 、 $\text{In} : \text{Ga} : \text{Zn} = 2 : 2 : 1 (=2/5 : 2/5 : 1/5)$ 或 $\text{In} : \text{Ga} : \text{Zn} = 3 : 1 : 2 (=1/2 : 1/6 : 1/3)$ 的 In-Ga-Zn 類氧化物或近於該組成的氧化物。或者，較佳的是使用其原子數比為 $\text{In} : \text{Sn} : \text{Zn} = 1 : 1 : 1 (=1/3 : 1/3 : 1/3)$ 、 $\text{In} : \text{Sn} : \text{Zn} = 2 : 1 : 3 (=1/3 : 1/6 : 1/2)$ 或 $\text{In} : \text{Sn} : \text{Zn} = 2 : 1 : 5 (=1/4 : 1/8 : 5/8)$ 的 In-Sn-Zn 類氧化物或近於該組成的氧化物。

但是，包含銦的氧化物半導體不侷限於此，可以根據所需要的半導體特性(遷移率、閾值、不均勻性等)而使用適當的組成的氧化物半導體。另外，較佳的是採用適當的載流子濃度、雜質濃度、缺陷密度、金屬元素及氧的原子數比、原子間距離、密度等，以得到所需要的半導體特性。

例如，使用 In-Sn-Zn 類氧化物可以較容易獲得較高的遷移率。但是，當使用 In-Ga-Zn 類氧化物時也可以藉由降低塊內缺陷密度提高遷移率。

另外，例如 In、Ga、Zn 的原子數比為 $\text{In} : \text{Ga} : \text{Zn} = a : b : c (a+b+c=1)$ 的氧化物的組成在原子數比為 $\text{In} : \text{Ga} : \text{Zn} = A : B : C (A+B+C=1)$ 的氧化物的組成的附近是指 a、b、c 滿足如下算式： $(a-A)^2 + (b-B)^2 + (c-C)^2 \leq r^2$ 。r 例如可以

為 0.05。其他氧化物也是同樣的。

氧化物半導體膜 403 處於單晶、多晶(也稱為 polycrystal)或非晶等狀態。

氧化物半導體膜較佳為 CAAC-OS(C Axis Aligned Crystalline Oxide Semiconductor: C 軸配向結晶氧化物半導體)膜。

CAAC-OS 膜不是完全的單晶，也不是完全的非晶。CAAC-OS 膜是在非晶相中具有結晶部的結晶-非晶混合相結構的氧化物半導體膜。另外，在很多情況下，該結晶部的尺寸為能夠容納在一邊短於 100nm 的立方體內的尺寸。另外，在使用透射電子顯微鏡(TEM: Transmission Electron Microscope)觀察時的影像中，包括在 CAAC-OS 膜中的非晶部與結晶部的邊界不明確。此外，利用 TEM 在 CAAC-OS 膜中觀察不到晶界(grain boundary)。因此，在 CAAC-OS 膜中，起因於晶界的電子遷移率的降低得到抑制。

包括在 CAAC-OS 膜中的結晶部的 c 軸在平行於 CAAC-OS 膜的被形成面的法線向量或表面的法線向量的方向上一致，在從垂直於 ab 面的方向看時具有三角形或六角形的原子排列，且在從垂直於 c 軸的方向看時，金屬原子排列為層狀或者金屬原子和氧原子排列為層狀。另外，不同結晶部的 a 軸及 b 軸的方向也可以彼此不同。在本說明書中，在只記載“垂直”時，也包括 85°以上且 95°以下的範圍。另外，在只記載“平行”時，也包括 -5°以上且 5°以下的範圍。

另外，在 CAAC-OS 膜中，結晶部的分佈也可以不均勻。例如，在 CAAC-OS 膜的形成過程中，在從氧化物半導體膜的表面一側進行結晶生長時，與被形成面附近相比，有時在表面附近結晶部所占的比例高。另外，藉由對 CAAC-OS 膜添加雜質，有時在該雜質添加區中結晶部產生非晶化。

因為包括在 CAAC-OS 膜中的結晶部的 c 軸在平行於 CAAC-OS 膜的被形成面的法線向量或表面的法線向量的方向上一致，所以有時根據 CAAC-OS 膜的形狀(被形成面的剖面形狀或表面的剖面形狀)朝向彼此不同的方向。另外，結晶部的 c 軸方向是平行於形成 CAAC-OS 膜時的被形成面的法線向量或表面的法線向量的方向。藉由進行成膜或在成膜之後進行加熱處理等的晶化處理來形成結晶部。

使用 CAAC-OS 膜的電晶體可以降低因照射可見光或紫外光而產生的電特性變動。因此，該電晶體的可靠性高。

另外，也可以用氮取代構成氧化物半導體膜的氧的一部分。

另外，如 CAAC-OS 那樣具有結晶部的氧化物半導體可以進一步降低塊體內缺陷，藉由提高表面的平坦性，可以得到處於非晶狀態的氧化物半導體的遷移率以上的遷移率。爲了提高表面的平坦性，較佳在平坦的表面上形成氧化物半導體，明確地說，較佳的是，在平均面粗糙度(Ra)

爲 1nm 以下，更佳爲 0.3nm 以下，進一步較佳爲 0.1nm 以下的表面上形成氧化物半導體。

Ra 是將 JIS B0601: 2001(ISO4287: 1997)中定義的算術平均粗糙度擴大爲三維以使其能夠應用於曲面，可以將它表示爲“將從基準面到指定面的偏差的絕對值平均而得的值”，以如下公式定義。

$$Ra = \frac{1}{S_0} \int_{y_1}^{y_2} \int_{x_1}^{x_2} |f(x, y) - Z_0| dx dy$$

在此，指定面是指作爲粗糙度測量的對象的表面，並且是由座標 $((x_1, y_1, f(x_1, y_1)), (x_1, y_2, f(x_1, y_2)), (x_2, y_1, f(x_2, y_1)), (x_2, y_2, f(x_2, y_2)))$ 的四個點表示的四角形的區域。當將指定面投影到 xy 平面時，由 S_0 表示投影的長方形的面積，並且由 Z_0 表示基準面的高度(指定面的平均高度)。可以利用原子力顯微鏡 (AFM: Atomic Force Microscope) 測量 Ra。

但是，因爲在本實施方式說明的電晶體 440 具有底閘極結構，所以在氧化物半導體膜的下方存在有玻璃基板 400、閘極電極層 401 以及第二閘極絕緣膜 402。因此，也可以爲了得到上述平坦的表面，在形成閘極電極層 401 以及第二閘極絕緣膜 402 之後進行 CMP 處理等平坦化處理。

將氧化物半導體膜 403 的厚度設定爲 1nm 以上且 30nm 以下(較佳爲 5nm 以上且 10nm 以下)，並可以適當

地使用濺射法、MBE(Molecular Beam Epitaxy：分子束外延)法、CVD 法、脈衝雷射沉積法、ALD(Atomic Layer Deposition：原子層沉積)法等。另外，還可以使用在以大致垂直於濺射用靶材表面的方式設置有多個基板表面的狀態下進行成膜的濺射裝置形成氧化物半導體膜 403。

CAAC-OS 膜例如使用作為多晶的氧化物半導體濺射用靶材，且利用濺射法形成。當離子碰撞到該濺射用靶材時，有時包含在濺射用靶材中的結晶區從 a-b 面劈開，即具有平行於 a-b 面的面的平板狀或顆粒狀的濺射粒子剝離。此時，藉由該平板狀的濺射粒子保持結晶狀態到達基板，可以形成 CAAC-OS 膜。

另外，為了形成 CAAC-OS 膜，較佳的是應用如下條件。

藉由降低成膜時的雜質的混入，可以抑制因雜質導致的結晶狀態的損壞。例如，降低存在於沉積室內的雜質(氫、水、二氧化碳及氮等)的濃度即可。另外，降低成膜氣體中的雜質濃度即可。明確而言，使用露點為 -80°C 以下，較佳為 -100°C 以下的成膜氣體。

另外，藉由增高成膜時的基板加熱溫度，在濺射粒子到達基板之後發生濺射粒子的遷移。明確而言，在將基板加熱溫度設定為 100°C 以上且 740°C 以下，較佳為 200°C 以上且 500°C 以下的狀態下進行成膜。藉由增高成膜時的基板加熱溫度，當平板狀的濺射粒子到達基板時，在基板上發生遷移，濺射粒子的平坦的面附著到基板。

另外，較佳的是，藉由增高成膜氣體中的氧比例並對功率進行最優化，減輕成膜時的電漿損傷。將成膜氣體中的氧比例設定為 30vol.% 以上，較佳為 100vol.%。

以下，作為濺射用靶材的一個例子示出 In-Ga-Zn-O 化合物靶材。

將 InO_x 粉末、 GaO_y 粉末及 ZnO_z 粉末以規定的莫耳數比混合，進行加壓處理，然後在 1000°C 以上且 1500°C 以下的溫度下進行加熱處理，由此得到作為多晶的 In-Ga-Zn-O 化合物靶材。另外， x 、 y 及 z 為任意正數。在此， InO_x 粉末、 GaO_y 粉末及 ZnO_z 粉末的規定的莫耳數比例如為 2 : 2 : 1、8 : 4 : 3、3 : 1 : 1、1 : 1 : 1、4 : 2 : 3 或 3 : 1 : 2。另外，粉末的種類及其混合的莫耳數比率可以根據所製造的濺射用靶材適當地改變。

圖 2A 至圖 2E 示出具有電晶體 440 的半導體裝置的製造方法的一個例子。

對可用作玻璃基板 400 的基板沒有特別的限制，但是玻璃基板 400 需要至少具有能夠承受後面進行的加熱處理的程度的耐熱性。例如，可以使用硼矽酸鋇玻璃和硼矽酸鋁玻璃等。

也可以對玻璃基板 400 進行加熱處理。例如，藉由使用高溫的氣體進行加熱處理的 GRTA (Gas Rapid Thermal Anneal: 氣體快速熱退火) 裝置，以 650°C 進行一分鐘至五分鐘的加熱處理，即可。此外，作為 GRTA 中的高溫氣體，使用氬等稀有氣體或氮那樣的藉由加熱處理不與被處理

物起反應的惰性氣體。此外，藉由使用電爐，以 500°C 進行三十分鐘至一小時的加熱處理，即可。

接著，在玻璃基板 400 上形成導電膜，對該導電劑膜進行蝕刻來形成閘極電極層 401(參照圖 2A)。另外，導電膜的蝕刻可以使用乾蝕刻和濕蝕刻中的一者或兩者。

閘極電極層 401 可以使用鉬、鈦、鉭、鎢、鋁、銅、鉻、釹及鈦等金屬材料或以上述金屬材料為主要成分的合金材料形成。此外，作為閘極電極層 401 可以使用以摻雜了磷等雜質元素的多晶矽膜為代表的半導體膜、矽化鎳等矽化膜。閘極電極層 401 既可以採用單層結構或疊層結構。

另外，閘極電極層 401 的材料也可以使用氧化銦氧化錫、包含氧化鎢的銦氧化物、包含氧化鎢的銦鋅氧化物、包含氧化鈦的銦氧化物、包含氧化鈦的銦錫氧化物、氧化銦氧化鋅以及添加有氧化矽的銦錫氧化物等導電材料。此外，也可以採用上述導電材料與上述金屬材料的疊層結構。

此外，作為閘極電極層 401，可以使用包含氮的金屬氧化物膜，明確地說，包含氮的 In-Ga-Zn-O 膜、包含氮的 In-Sn-O 膜、包含氮的 In-Ga-O 膜、包含氮的 In-Zn-O 膜、包含氮的 Sn-O 膜、包含氮的 In-O 膜以及金屬氮化膜(InN 、 SnN 等)。當這些膜具有 5eV (電子伏特)，較佳的是具有 5.5eV (電子伏特)以上的功函數且將它們用作閘極電極層時，可以使電晶體的電特性的臨界電壓成為正值，而

可以實現所謂的常截止型 (normally off) 的切換元件。

在本實施方式中，利用濺射法形成 100nm 厚的鎢膜。

此外，也可以在形成閘極電極層 401 之後，對玻璃基板 400 及閘極電極層 401 進行加熱處理。例如，藉由 GRTA 裝置，以 650℃ 進行一分鐘至五分鐘的加熱處理，即可。此外，藉由使用電爐，以 500℃ 進行三十分鐘至一小時的加熱處理，即可。

接著，以覆蓋閘極電極層 401 的方式設置第一閘極絕緣膜 436 (參照圖 2B)。

作為第一閘極絕緣膜 436，可以使用藉由電漿 CVD 法或濺射法等形成的氮化物絕緣膜。例如，可以舉出氮化矽膜、氮氧化矽膜等。第一閘極絕緣膜 436 可以具有單層結構或疊層結構。

此外，作為用來防止來自玻璃基板 400 的雜質的擴散的第一閘極絕緣膜 436，可以使用包含選自鈦 (Ti)、鉬 (Mo)、鎢 (W)、鈪 (Hf)、鉭 (Ta)、鐳 (La)、鋯 (Zr)、鎳 (Ni)、鎂 (Mg)、鋇 (Ba) 和鋁 (Al) 的金屬元素中的任何一種以上的金屬氧化物絕緣膜 (例如，氧化鋁膜、氧氮化鋁膜、氧化鈪膜、氧化鎂膜、氧化鋯膜、氧化鐳膜、氧化鋇膜) 或以上述金屬元素為成分的金屬氮化物絕緣膜 (氮化鋁膜、氮氧化鋁膜)。此外，作為第一閘極絕緣膜 436 還可以使用氧化鎵膜、In-Zr-Zn 類氧化物膜、In-Fe-Zn 類氧化物膜以及 In-Ce-Zn 類氧化物膜等。

在本實施方式中，作為第一閘極絕緣膜 436 使用利用

電漿 CVD 法形成的 30nm 厚的氮化矽膜。

接著，在第一閘極絕緣膜 436 上形成第二閘極絕緣膜 402。

因為閘極電極層 401 被第一閘極絕緣膜 436 覆蓋，所以即使在形成閘極電極層 401 的蝕刻製程中包含在玻璃基板 400 的第一金屬元素附著在閘極電極層 401 的表面，也可以防止其擴散到第二閘極絕緣膜 402。

將第二閘極絕緣膜 402 的厚度設定為 1nm 以上且 20nm 以下，並可以適當地利用濺射法、MBE 法、CVD 法、脈衝雷射沉積法、ALD 法等。另外，還可以使用在以大致垂直於濺射用靶材表面的方式設置有多個基板表面的狀態下進行成膜的濺射裝置形成第二閘極絕緣膜 402。

第二閘極絕緣膜 402 可以使用氧化矽膜、氧化鎵膜、氧化鋁膜、氮化矽膜、氧氮化矽膜、氧氮化鋁膜或氮氧化矽膜形成。

此外，藉由作為第二閘極絕緣膜 402 的材料使用氧化鈺膜、氧化釷膜、矽酸鈺膜 ($\text{HfSi}_x\text{O}_y (x>0, y>0)$)、添加有氮的矽酸鈺膜 ($\text{HfSiO}_x\text{N}_y (x>0, y>0)$)、鋁酸鈺膜 ($\text{HfAl}_x\text{O}_y (x>0, y>0)$) 以及氧化鑪膜等 high-k 材料，可以降低閘極漏電流。而且，第二閘極絕緣膜 402 可以具有單層結構或疊層結構。

第二閘極絕緣膜 402 較佳在接觸於氧化物半導體膜 403 的部分含有氧。尤其是，第二閘極絕緣膜 402 較佳在其膜中(塊體中)存在至少超過化學計量組成的量的氧，例

如，當作爲第二閘極絕緣膜 402 使用氧化矽膜時，使用 $\text{SiO}_{2+\alpha}$ (注意， $\alpha > 0$) 的膜。

藉由以與氧化物半導體膜 403 接觸的方式設置用作氧供應源的包含大量(過量)氧的第二閘極絕緣膜 402，可以從該第二閘極絕緣膜 402 對氧化物半導體膜 403 供應氧。也可以藉由在氧化物半導體膜 403 與第二閘極絕緣膜 402 的至少一部分接觸的狀態下進行加熱處理，對氧化物半導體膜 403 供應氧。

藉由對氧化物半導體膜 403 供應氧，可以填補膜中的氧缺損。並且，第二閘極絕緣膜 402 較佳的是考慮到製造的電晶體的尺寸或第二閘極絕緣膜 402 的臺階覆蓋性來形成。

在本實施方式中，利用高密度電漿 CVD 法形成 200 nm 厚的氧氮化矽膜。

此外，也可以在形成第二閘極絕緣膜 402 之後，對玻璃基板 400、閘極電極層 401、第一閘極絕緣膜 436 以及第二閘極絕緣膜 402 進行加熱處理。例如，藉由 GRTA 裝置，以 650℃ 進行一分鐘至五分鐘的加熱處理，即可。此外，藉由使用電爐，以 500℃ 進行三十分鐘至一小時的加熱處理，即可。

接著，在第二閘極絕緣膜 402 上形成氧化物半導體膜 403 (參照圖 2C)。

在氧化物半導體膜 403 的形成製程中，爲了儘量不使氧化物半導體膜 403 包含氫或水，作爲形成氧化物半導體

膜 403 的預處理，較佳在濺射裝置的預熱室內對形成有第二閘極絕緣膜 402 的基板進行預熱，來使吸附到基板及第二閘極絕緣膜 402 的氫、水分等的雜質脫離並進行排氣。另外，作為設置在預熱室中的排氣單元較佳的是使用低溫泵。

可以對在第二閘極絕緣膜 402 中與氧化物半導體膜 403 接觸而形成的區域進行平坦化處理。對平坦化處理沒有特別的限制，可以使用拋光處理（例如，化學機械拋光法（Chemical Mechanical Polishing: CMP））、乾蝕刻處理、電漿處理。

作為電漿處理，例如可以進行導入氬氣來產生電漿的反濺射。反濺射是指使用 RF 電源在氬氣氛圍下對基板一側施加電壓來在基板附近形成電漿以進行表面改性的方法。另外，也可以使用氮氣氛圍、氦氣氛圍、氧氣氛圍等代替氬氣氛圍。藉由進行反濺射，可以去除附著在第二閘極絕緣膜 402 的表面的粉狀物質（也稱為微粒、塵屑）。

作為平坦化處理，既可以進行多次的拋光處理、乾蝕刻處理以及電漿處理，又可以組合上述處理而進行平坦化處理。另外，當組合上述處理而進行平坦化處理時，對製程順序也沒有特別的限制，可以根據第二閘極絕緣膜 402 的表面的凹凸狀態適當地設定。

另外，較佳的是以在成膜時包含大量的氧的條件（例如，在氧為 100% 的氛圍下利用濺射法進行成膜等）下形成氧化物半導體膜 403，以使氧化物半導體膜 403 包含大量

的氧(較佳的是包括與氧化物半導體處於結晶狀態時的化學計量成分比相比氧含量過剩的區域)。

此外，在本實施方式中，作為氧化物半導體膜 403，藉由使用具有 AC 電源裝置的濺射裝置的濺射法，形成 35nm 厚的 In-Ga-Zn 類氧化物膜(IGZO 膜)。在本實施方式中，使用原子比為 In:Ga:Zn=1:1:1(=1/3:1/3:1/3)的 In-Ga-Zn 類氧化物靶材。此外，成膜條件為如下：氧氣及氬氣氛圍下(氧流量比率為 50%)；壓力為 0.6Pa；電源功率為 5kW；並且基板溫度為 170℃。該成膜條件下的沈積速度為 16nm/min。

作為在形成氧化物半導體膜 403 時使用的濺射氣體，較佳的是使用去除氫、水、羥基或氫化物等雜質的高純度氣體。

在保持為減壓狀態的沉積室中保持基板。然後，在去除沉積室內的殘留水分的同時導入去除氫和水分的濺射氣體，使用上述靶材在玻璃基板 400 上形成氧化物半導體膜 403。為了去除沉積室內的殘留水分，較佳的是使用吸附型的真空泵，例如低溫泵、離子泵、鈦昇華泵。此外，作為排氣單元，也可以使用添加有冷阱的渦輪分子泵。因為在使用低溫泵進行排氣的沉積室中，例如對氫原子、水(H₂O)等包含氫原子的化合物(更佳的是，還對包含碳原子的化合物)等進行排氣，所以可以降低在該沉積室中形成的氧化物半導體膜 403 所包含的雜質的濃度。

另外，較佳的是以不使第二閘極絕緣膜 402 暴露於大

氣的方式連續形成第二閘極絕緣膜 402 和氧化物半導體膜 403。藉由以不使第二閘極絕緣膜 402 暴露於大氣的方式連續形成第二閘極絕緣膜 402 和氧化物半導體膜 403，可以防止氫或水分等雜質附著於第二閘極絕緣膜 402 表面。

可以藉由光微影製程將膜狀的氧化物半導體膜加工為島狀的氧化物半導體膜來形成氧化物半導體膜 403。

另外，也可以藉由噴墨法形成用於形成島狀的氧化物半導體膜 403 的光阻掩罩。當利用噴墨法形成光阻掩罩時不需要光掩模，由此可以降低製造成本。

另外，氧化物半導體膜的蝕刻可以採用乾蝕刻和濕蝕刻中的一方或兩方。例如，作為用於氧化物半導體膜的濕蝕刻的蝕刻劑，可以使用混合有磷酸、醋酸及硝酸的溶液等。此外，也可以使用 ITO-07N(由日本關東化學株式會社製造)。此外，也可以藉由利用 ICP(Inductively Coupled Plasma：感應耦合電漿)蝕刻法的乾蝕刻對氧化物半導體膜進行蝕刻。

此外，也可以對氧化物半導體膜 403 進行用來去除過剩的氫(包括水及羥基)(脫水化或脫氫化)的加熱處理。將加熱處理的溫度設定為 300℃以上且 700℃以下或小於基板的應變點。加熱處理可以在減壓下或氮氣氛圍下等進行。

另外，在作為氧化物半導體膜 403 使用結晶氧化物半導體膜的情況下，也可以進行用來結晶化的加熱處理。

在本實施方式中，將基板放進加熱處理裝置的一種的電爐中，且在氮氣氛圍下以 450℃對氧化物半導體膜 403

進行一小時的加熱處理，並且在氮氣及氧氣氛圍下以 450℃ 對氧化物半導體膜 403 進行一小時的加熱處理。

此外，加熱處理裝置不侷限於電爐，還可以利用來自電阻發熱體等的發熱體的熱傳導或熱輻射對被處理物進行加熱的裝置。例如，可以使用 GRTA(Gas Rapid Thermal Anneal：氣體快速熱退火)裝置、LRTA(Lamp Rapid Thermal Anneal：燈快速熱退火)裝置等的 RTA(Rapid Thermal Anneal：快速熱退火)裝置。LRTA 裝置是利用從燈如鹵素燈、金屬鹵化物燈、氙弧燈、碳弧燈、高壓鈉燈或高壓汞燈等發出的光(電磁波)的輻射加熱被處理物的裝置。GRTA 裝置是使用高溫的氣體進行加熱處理的裝置。作為高溫氣體，使用如氬等的稀有氣體或氮那樣的不因加熱處理而與被處理物產生反應的惰性氣體。

例如，作為加熱處理，也可以進行如下 GRTA，即將基板放入到加熱為 650℃至 700℃的高溫的惰性氣體中，在加熱幾分鐘之後，從惰性氣體中取出基板。

此外，在加熱處理中，較佳氮或氬、氦、氬等的稀有氣體中不包含水、氫等。或者，較佳將導入加熱處理裝置中的氮或氬、氦、氬等的稀有氣體的純度設定為 6N(99.9999%)以上，較佳的是設定為 7N(99.99999%)以上(即，將雜質濃度設定為 1ppm 以下，較佳的是設定為 0.1 ppm 以下)。

另外，可以在利用加熱處理對氧化物半導體膜 403 進行加熱之後，對該爐內導入高純度的氧氣、高純度的一氧

化二氮氣體或超乾燥空氣(使用 CRDS(cavity ring-down laser spectroscopy: 光腔衰蕩光譜法)方式的露點計進行測量時的水分量是 20ppm(露點換算為 -55℃)以下, 較佳的是 1ppm 以下, 更佳的是 10ppb 以下的空氣)。較佳的是不使氧氣或一氧化二氮氣體中包含水、氫等。或者, 較佳將導入到加熱處理裝置中的氧氣或一氧化二氮氣體的純度設定為 6N 以上, 較佳為 7N 以上(也就是說, 將氧氣或一氧化二氮氣體中的雜質濃度設定為 1ppm 以下, 較佳的是設定為 0.1ppm 以下)。藉由利用氧氣或一氧化二氮氣體的作用來供給由於脫水化或脫氫化處理的雜質排出製程而同時被減少的構成氧化物半導體的主要成分材料的氧, 從而能夠使氧化物半導體膜 403 高度純化並 I 型(本質)化。

另外, 進行用來脫水化或脫氫化的加熱處理的時序既可以是形成膜狀的氧化物半導體膜之後, 又可以是形成島狀的氧化物半導體膜 403 之後。

另外, 用來脫水化或脫氫化的加熱處理既可以進行多次, 又可以兼作其他加熱處理。

藉由在將氧化物半導體膜 403 加工為島狀之前且在膜狀的氧化物半導體膜覆蓋第二閘極絕緣膜 402 的狀態下進行用來脫水化或脫氫化的加熱處理, 可以防止因加熱處理而釋放包含在第二閘極絕緣膜 402 中的氧, 所以是較佳的。

另外, 也可以對進行了脫水化處理或脫氫化處理的氧化物半導體膜 403 導入氧(至少包含氧自由基、氧原子、

氧離子中的任何一個)，來將氧供應到膜中。

此外，由於脫水化或脫氫化處理，有可能構成氧化物半導體的主體成分材料的氧也同時脫離而減少。在氧化物半導體膜中，在氧脫離的部分存在有氧缺損，而起因於該氧缺損會產生導致電晶體的電特性變動的施體能階。

因此，較佳向進行了脫水化或脫氫化處理的氧化物半導體膜導入氧(至少包含氧自由基、氧原子和氧離子中的任何一種)。藉由向氧化物半導體膜供應氧，可以填補膜中的氧缺損。

藉由對進行了脫水化處理或脫氫化處理的氧化物半導體膜 403 導入氧來將氧供應到膜中，從而能夠使氧化物半導體膜 403 高度純化並 I 型(本質)化。具有高度純化且 I 型(本質)化的氧化物半導體膜 403 的電晶體的電特性變動被抑制，所以在電性上穩定。

作為氧的導入方法，可以使用離子植入法、離子摻雜法、電漿浸沒離子植入法、電漿處理等。

在對氧化物半導體膜 403 導入氧的製程中，氧的導入製程既可以對氧化物半導體膜 403 直接導入氧，也可以藉由絕緣膜 407 等其他膜對氧化物半導體膜 403 導入氧。當藉由其他膜導入氧時，使用離子植入法、離子摻雜法、電漿浸沒式離子植入法等即可，但是當對被露出的氧化物半導體膜 403 直接導入氧時，可以使用電漿處理等。

較佳的是可以在進行脫水化或脫氫化處理之後對氧化物半導體膜 403 導入氧，但是沒有特別的限制。此外，也

可以多次進行對上述進行了脫水化或脫氫化處理的氧化物半導體膜 403 的氧的導入。

較佳的是，設置在電晶體中的氧化物半導體膜是包括與氧化物半導體處於結晶狀態時的化學計量組成相比氧含量過剩的區域的膜。此時，氧含量超過氧化物半導體的化學計量組成。或者，氧含量超過單晶時的氧含量。有時在氧化物半導體的晶格之間存在氧。

藉由從氧化物半導體去除氫或水分來使該氧化物半導體高度純化，使得儘量不包含雜質，並且供應氧來填補氧缺損，從而可以製造 I 型(本質)的氧化物半導體或無限接近於 I 型(本質)的氧化物半導體。由此，可以使氧化物半導體的費米能階(E_f)成為與本質費米能階(E_i)相同的水準。因此，藉由將該氧化物半導體膜用於電晶體，可以降低起因於氧缺損的電晶體的臨界電壓 V_{th} 的偏差、臨界電壓的漂移 ΔV_{th} 。

接著，在閘極電極層 401、第一閘極絕緣膜 436、第二閘極絕緣膜 402 以及氧化物半導體膜 403 上形成成為源極電極層及汲極電極層(包括形成在與它們相同的層的佈線)的導電膜。

作為導電膜，使用能夠承受在後面的加熱處理的材料。作為用於源極電極層及汲極電極層的導電膜，例如可以使用含有選自 Al、Cr、Cu、Ta、Ti、Mo、W 中的元素的金屬膜或以上述元素為成分的金屬氮化物膜(氮化鈦膜、氮化鉬膜、氮化鎢膜)等。此外，還可以採用在 Al、Cu 等

的金屬膜的下側和上側的一者或兩者層疊 Ti、Mo、W 等高熔點金屬膜或它們的金屬氮化物膜(氮化鈦膜、氮化鉬膜、氮化鎢膜)的結構。另外，作為用於源極電極層及汲極電極層的導電膜，也可以使用導電金屬氧化物來形成。作為導電金屬氧化物，可以使用氧化銦(In_2O_3)、氧化錫(SnO_2)、氧化鋅(ZnO)、氧化銦氧化錫($\text{In}_2\text{O}_3\text{-SnO}_2$)、氧化銦氧化鋅($\text{In}_2\text{O}_3\text{-ZnO}$)或使這些金屬氧化物材料中包含氧化矽的材料。

藉由光微影製程在導電膜上形成光阻掩罩，並且選擇性地進行蝕刻來形成源極電極層 405a 及汲極電極層 405b(參照圖 2D)。在形成源極電極層 405a 及汲極電極層 405b 之後去除光阻掩罩。

對形成光阻掩罩時的曝光，較佳的是使用紫外線、KrF 雷射、ArF 雷射。根據在氧化物半導體膜 403 上相鄰的源極電極層 405a 的下端部與汲極電極層 405b 的下端部之間的間隔寬度而決定在後面形成的電晶體 440 的通道長度 L。另外，當進行通道長度 L 短於 25nm 的曝光時，較佳的是使用波長極短，即幾 nm 至幾十 nm 的極紫外線(Extreme Ultraviolet)進行形成光阻掩罩時的曝光。使用極紫外線的曝光的解析度高且其聚焦深度也大。因此，也可以將在後面形成的電晶體的通道長度 L 設定為 10nm 以上且 1000nm 以下，而可以使電路的工作速度高速化。

為了降低光微影製程中的所使用的光掩模的數量以及光微影的步驟數，可以使用由多色調掩模(multi-tone mask)

形成的抗蝕掩模來進行蝕刻，所述多色調掩模是光照掩模，光穿透多色調掩模以具有各種光強度。由於使用多色調掩模形成的抗蝕掩模具有各種厚度且可以藉由蝕刻來進一步改變形狀。因此，所述抗蝕掩模可用於各種蝕刻步驟，從而加工成不同的圖案。因此，藉由使用一個多色調掩模，可以形成與至少兩種不同的圖案相對應的抗蝕掩模。從而，可以減少光照掩模的數量，並且相應的光微影製程的數量也可以減少，從而可以實現製程的簡化。

在本實施方式中，可以使用含有氯的氣體，例如含有氯(Cl_2)、三氯化硼(BCl_3)、四氯化矽(SiCl_4)、四氯化碳(CCl_4)等的氣體對導電膜進行蝕刻。或者，可使用含有氟的氣體，例如含有四氟化碳(CF_4)、六氟化硫(SF_6)、三氟化氮(NF_3)或三氟甲烷(CHF_3)等的氣體。此外，也可以使用對這些氣體添加氦(He)、氬(Ar)等稀有氣體的氣體等。

作為蝕刻法，能夠使用平行板型 RIE(Reactive Ion Etching：反應離子蝕刻)法或 ICP(Inductively Coupled Plasma：感應耦合電漿)蝕刻法。適當地調節蝕刻條件(施加上到線圈型電極的電力量、施加上到基板一側的電極的電力量、基板一側的電極溫度等)，以便可以蝕刻為所希望的加工形狀。

在本實施方式中，作為導電膜使用藉由濺射法形成的 100nm 厚的鈦膜、400nm 厚的鋁膜和 100nm 厚的鈦膜的疊層。作為導電膜的蝕刻，利用乾蝕刻法對鈦膜、鋁膜和鈦膜的疊層進行蝕刻來形成源極電極層 405a 和汲極電極層

405b。

在本實施方式中，在第一蝕刻條件下對鈦膜和鋁膜的兩層進行蝕刻，然後在第二蝕刻條件下去除另一個鈦膜的單層。此外，第一蝕刻條件為如下：使用蝕刻氣體(BCl_3 ： Cl_2 =750sccm：150sccm)；偏置功率為1500W；ICP電源功率為0W；壓力為2.0Pa。第二蝕刻條件為如下：使用蝕刻氣體(BCl_3 ： Cl_2 =700sccm：100sccm)；偏置功率為750W；ICP電源功率為0W；壓力為2.0Pa。

另外，較佳的是，當導電膜的蝕刻製程時，使蝕刻條件最適化以防止氧化物半導體膜403被蝕刻而被分離。但是，很難獲得只對導電膜進行蝕刻而完全不對氧化物半導體膜403進行蝕刻的條件，當對導電膜進行蝕刻時，也有時氧化物半導體膜403的只有一部分被蝕刻，而氧化物半導體膜403成為具有槽部(凹部)的氧化物半導體膜。

藉由上述製程，製造本實施方式的電晶體440。

在本實施方式中，在源極電極層405a、汲極電極層405b上以與氧化物半導體膜403接觸的方式形成絕緣膜407(參照圖2E)。

將絕緣膜407的厚度至少設定為1nm以上，並且適當地利用濺射法等的不使水、氫等雜質混入到絕緣膜407中的方法形成絕緣膜407。當絕緣膜407包含氫時，有可能氫進入到氧化物半導體膜403或者因氫所述氧化物半導體膜中的氧被提取，在這種情況下有氧化物半導體膜403中的背通道(back channel)被低電阻化(N型化)，形成寄生通

道(parasitic channel)。因此，爲了使絕緣膜 407 儘量不包含氫，在成膜方法中不使用氫是重要的。

作爲絕緣膜 407，典型地可以使用氧化矽膜、氧氮化矽膜、氧化鋁膜、氧氮化鋁膜、氧化鉛膜、氧化鎵膜、氮化矽膜、氮化鋁膜、氮氧化矽膜以及氮氧化鋁膜等無機絕緣膜的單層或疊層。

較佳當作爲脫水化或脫氫化處理進行加熱製程時，向氧化物半導體膜 403 供應氧。藉由向氧化物半導體膜 403 供應氧，可以補充膜中的氧缺損。

在本實施方式中，將絕緣膜 407 用作供應源而進行向氧化物半導體膜 403 的氧供應，因此示出作爲絕緣膜 407 使用包含氧的氧化物絕緣膜(例如，氧化矽膜、氧氮化矽膜)的例子。當將絕緣膜 407 用作氧的供應源時，藉由絕緣膜 407 採用包含大量(過剩)的氧的膜(較佳爲包括與結晶狀態時的化學計量組成相比氧含量過剩的區域的膜)，可以將絕緣膜 407 適當地用作氧的供應源。

在本實施方式中，作爲絕緣膜 407，藉由濺射法形成 300nm 厚的氧化矽膜。將成膜時的基板溫度設定爲室溫以上且 300℃ 以下，即可。在本實施方式中設定爲 100℃。可以在稀有氣體(典型的是氬)氛圍下、氧氣氛圍下或稀有氣體和氧的混合氛圍下，藉由濺射法形成氧化矽膜。此外，作爲靶材可以使用氧化矽靶材或矽靶材。例如，可以在包含氧的氛圍下使用矽靶材並藉由濺射法來形成氧化矽膜。

與形成氧化物半導體膜 403 時同樣，爲了去除殘留在絕緣膜 407 的沉積室內的水分，較佳的是使用吸附型的真空泵(低溫泵等)。可以降低在使用低溫泵排氣的沉積室中形成的絕緣膜 407 所包含的雜質的濃度。此外，作爲用來去除殘留在絕緣膜 407 的沉積室內的水分的排氣裝置，也可以採用配備有冷阱的渦輪分子泵。

作爲當形成絕緣膜 407 時使用的濺射氣體，較佳的是使用去除氫、水等雜質的高純度氣體。

接著，在其一部分(通道形成區)接觸於絕緣膜 407 的狀態下，對氧化物半導體膜 403 進行加熱製程。

將加熱製程的溫度設定爲 250°C 以上且 700°C 以下、 400°C 以上且 700°C 以下或者低於基板的應變點。例如，將基板放進加熱處理裝置的一種的電爐中，且在氮氣氛圍下以 250°C 對氧化物半導體膜進行一小時的加熱製程。

該加熱製程可以使用與進行脫水化或脫氫化處理的加熱製程相同的加熱方法及加熱裝置。

在減壓、氮、氧、超乾燥空氣(使用 CRDS(cavity ring-down laser spectroscopy: 光腔衰蕩光譜法)方式的露點儀來測定時的水分量爲 20ppm(露點換算爲 -55°C)以下，較佳爲 1ppm 以下，更佳爲 10ppb 以下的空氣)或者稀有氣體(氬、氦等)的氛圍下進行加熱製程，即可。但是，上述氮、氧、超乾燥空氣、稀有氣體等的氛圍較佳的是不包含水、氫等。此外，較佳將導入到加熱處理裝置中的氮、氧或稀有氣體的純度設定爲 6N(99.9999%)以上，較佳的是設

定為 7N(99.99999%)以上(即，將雜質濃度設定為 1ppm 以下，較佳的是設定為 0.1ppm 以下)。

此外，因為在氧化物半導體膜 403 與包含氧的絕緣膜 407 接觸的狀態下進行加熱製程，所以可以從包含氧的絕緣膜 407 將由於雜質的排除製程而同時減少的構成氧化物半導體膜 403 的主要成分材料之一的氧供給到氧化物半導體膜 403。

此外，也可以在絕緣膜 407 上還設置緻密性高的無機絕緣膜。例如，在絕緣膜 407 上利用濺射法形成氧化鋁膜。藉由提高氧化鋁膜的密度(膜密度為 $3.2\text{g}/\text{cm}^3$ 以上，較佳為 $3.6\text{g}/\text{cm}^3$ 以上)，可以給電晶體 440 賦予穩定的電特性。可以藉由盧瑟福背散射光譜法(RBS: Rutherford Backscattering Spectrometry)或 X 射線反射(XRR: X-Ray Reflection)測量膜密度。

可以作為設置在電晶體 440 上的絕緣膜 407 的氧化鋁膜具有高遮斷效果(阻擋效果)，即，不使氫、水分等雜質和氧的兩者透過膜的效果。

因此，氧化鋁膜用作保護膜，而防止在製程中及製造之後成為電特性的變動原因的氫、水分等雜質混入到氧化物半導體膜 403 中，並防止從氧化物半導體膜 403 釋放作為構成氧化物半導體的主要成分材料的氧。

此外，也可以形成平坦化絕緣膜以減少因電晶體 440 產生的表面凹凸。可以使用有機材料如聚醯亞胺樹脂、丙烯酸樹脂或苯並環丁烯類樹脂作為平坦化絕緣膜。此外，

除上述有機材料之外，還可以使用低介電常數材料(low-k材料)等。另外，也可以層疊多個由上述材料形成的絕緣膜來形成平坦化絕緣膜。

例如，作為平坦化絕緣膜形成 1500nm 厚的丙烯酸樹脂膜，即可。可以在利用塗敷法在電晶體 440 上塗敷丙烯酸樹脂之後，進行焙燒(例如氮氣氛圍下、250℃、一小時)來形成丙烯酸樹脂膜。

也可以在形成平坦化絕緣膜之後進行加熱處理。例如，在氮氣氛圍下以 250℃ 進行一小時的加熱處理。

這樣，也可以在形成電晶體 440 之後進行加熱處理。此外，也可以多次進行加熱處理。

因為第一閘極絕緣膜 436 設置在玻璃基板 400 與第二閘極絕緣膜 402 及氧化物半導體膜 403 之間，所以可以防止包含在玻璃基板 400 中的第一金屬元素擴散到第二閘極絕緣膜 402 及氧化物半導體膜 403。

因為可以防止導致電晶體 440 的電特性的降低及變動的主要原因的包含在玻璃基板 400 中的第一金屬元素的擴散，所以能夠給電晶體 440 賦予穩定的電特性。

因此，可以提供一種包含使用氧化物半導體膜 403 的具有穩定的電特性的電晶體 440 的可靠性高的半導體裝置。此外，也可以以高良率製造可靠性高的半導體裝置，而可以實現高生產化。

實施方式 2

在本實施方式中，使用圖 3A 和圖 3B 說明半導體裝置及半導體裝置的製造方法的其他一個方式。與上述實施方式相同的部分或者具有與上述實施方式類似的功能的部分可以用上述實施方式類似的方法形成。與上述實施方式相同或類似的製程可以用上述實施方式類似的方法進行。因此，省略其反復說明。此外，省略相同部分的詳細說明。

圖 3A 和圖 3B 所示的電晶體 430 是被稱為通道保護型 (也稱為通道停止型) 的底閘極結構的一種的也稱為反交錯型電晶體的電晶體的一個例子。圖 3A 是平面圖，沿著圖 3A 中的鏈式線 X1-Y1 截斷的剖面相當於圖 3B。

如電晶體 430 的通道長度方向的剖面圖的圖 3B 所示那樣，在包括電晶體 430 的半導體裝置中，在玻璃基板 400 上設置有閘極電極層 401 且以覆蓋閘極電極層 401 的方式設置有第一閘極絕緣膜 436。該半導體裝置在第一閘極絕緣膜 436 上包括第二閘極絕緣膜 402、氧化物半導體膜 403、源極電極層 405a 以及汲極電極層 405b。此外，設置有與氧化物半導體膜 403 接觸的絕緣層 413。

在閘極電極層 401 與氧化物半導體膜 403 之間至少設置第一閘極絕緣膜 436 和第二閘極絕緣膜 402。使設置在閘極電極層 401 一側的第一閘極絕緣膜 436 與設置在氧化物半導體膜 403 一側的第二閘極絕緣膜 402 的組成不同。並且，將第一閘極絕緣膜 436 與第二閘極絕緣膜 402 之間的介面處的包含在玻璃基板 400 中的第一金屬元素的濃度設定為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下 (較佳為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以

下)。

作為第一閘極絕緣膜 436，可以使用薄膜的氮化物絕緣膜。例如，可以舉出氮化矽膜、氮氧化矽膜等。第一閘極絕緣膜 436 可以具有單層結構或疊層結構。第一閘極絕緣膜 436 的厚度薄，可以將其設定為 30nm 以上且 50nm 以下。

作為為了不損失電晶體 430 的可靠性(特性的穩定性)應該降低的金屬元素，有鈉、鋁、鎂、鈣、鋇、鉍，並且較佳將包含在玻璃基板 400 中的其他元素的矽及硼降低到與上述金屬元素相同的水準。

接觸於氧化物半導體膜 403 的絕緣層 413 設置在與閘極電極層 401 重疊的氧化物半導體膜 403 的通道形成區上，並用作通道保護膜。

藉由設法與通道形成區上重疊的絕緣層 413 的剖面形狀，明確地說藉由設法端部的剖面形狀(錐形角或膜厚度等)，可以緩和有可能發生在汲極電極層 405b 的端部附近的電場集中，並且可以抑制電晶體 430 的開關特性的劣化。

明確地說，與通道形成區上重疊的絕緣層 413 的剖面形狀為梯形或三角形，並且將剖面形狀的下端部的錐形角設定為 60° 以下，較佳為 45° 以下，更佳為 30° 以下。藉由設定為這樣的角範圍，當將高的閘極電壓施加到閘極電極層 401 時，可以緩和有可能發生在汲極電極層 405b 的端部附近的電場集中。

此外，將與通道形成區上重疊的絕緣層 413 的厚度設定為 $0.3\mu\text{m}$ 以下，較佳為 5nm 以上且 $0.1\mu\text{m}$ 以下。藉由設定為這樣的厚度範圍，可以減小電場強度的峰值或者電場集中被分散而產生多個電場集中的部分，其結果是可以緩和有可能發生在汲極電極層 405b 的端部附近的電場集中。

以下，示出具有電晶體 430 的半導體裝置的製造方法的一個例子。

在具有絕緣表面的玻璃基板 400 上形成導電膜，並對該導電膜進行蝕刻，來形成閘極電極層 401。在本實施方式中，利用濺射法形成 100nm 厚的鎢膜。

接著，以覆蓋閘極電極層 401 的方式設置第一閘極絕緣膜 436。

作為第一閘極絕緣膜 436，可以使用藉由電漿 CVD 法或濺射法等形成的氮化物絕緣膜。例如，可以舉出氮化矽膜、氮氧化矽膜等。第一閘極絕緣膜 436 可以具有單層結構或疊層結構。

此外，作為用來防止來自玻璃基板 400 的雜質的擴散的第一閘極絕緣膜 436，可以使用包含選自鈦 (Ti)、鉬 (Mo)、鎢 (W)、鈪 (Hf)、鉭 (Ta)、鐳 (La)、鋯 (Zr)、鎳 (Ni)、鎂 (Mg)、鋇 (Ba) 和鋁 (Al) 的金屬元素中的任何一種以上的金屬氧化物絕緣膜 (例如，氧化鋁膜、氧氮化鋁膜、氧化鈪膜、氧化鎂膜、氧化鋯膜、氧化鐳膜、氧化鋇膜) 或以上述金屬元素為成分的金屬氮化物絕緣膜 (氮化鋁膜、

氮氧化鋁膜)。此外，作為第一閘極絕緣膜 436 還可以使用氧化鎵膜、In-Zr-Zn 類氧化物膜、In-Fe-Zn 類氧化物膜以及 In-Ce-Zn 類氧化物膜等。

在本實施方式中，作為第一閘極絕緣膜 436 使用藉由電漿 CVD 法形成的 30nm 厚的氮化矽膜。

因為閘極電極層 401 被第一閘極絕緣膜 436 覆蓋，所以即使在形成閘極電極層 401 的蝕刻製程中包含在玻璃基板 400 的第一金屬元素附著在閘極電極層 401 的表面，也可以防止其擴散到第二閘極絕緣膜 402。

接著，在第一閘極絕緣膜 436 上形成第二閘極絕緣膜 402。在本實施方式中，利用電漿 CVD 法形成 300nm 厚的氧氮化矽膜。

接著，在第二閘極絕緣膜 402 上形成氧化物半導體膜 403。此外，在本實施方式中，作為氧化物半導體膜 403，藉由使用具有 AC 電源裝置的濺射裝置的濺射法，形成 35nm 厚的 In-Ga-Zn 類氧化物膜(IGZO 膜)。在本實施方式中，使用原子比為 $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 1 (=1/3 : 1/3 : 1/3)$ 的 In-Ga-Zn 類氧化物靶材。此外，成膜條件為如下：氧氣及氬氣氛圍下(氧流量比率為 50%)；壓力為 0.6Pa；電源功率為 5kW；並且基板溫度為 170℃。該成膜條件下的沈積速度為 16nm/min。

也可以對氧化物半導體膜 403 進行用來去除過剩的氫(包括水及羥基)(脫水化或脫氫化)的加熱處理。在本實施方式中，將基板放進加熱處理裝置的一種的電爐中，且在

氮氣氛圍下以 450°C 對氧化物半導體膜 403 進行一小時的加熱處理，並且在氮氣及氧氣氛圍下以 450°C 對氧化物半導體膜 403 進行一小時的加熱處理。

接著，在與閘極電極層 401 重疊的氧化物半導體膜 403 的通道形成區上形成絕緣層 413。

藉由蝕刻對利用電漿 CVD 法、濺射法形成的絕緣膜進行加工，來可以形成絕緣層 413。作為絕緣層 413，典型地可以使用氧化矽膜、氧氮化矽膜、氧化鋁膜、氧氮化鋁膜、氧化鉛膜、氧化鎵膜、氮化矽膜、氮化鋁膜、氮氧化矽膜和氮氧化鋁膜等無機絕緣膜的單層或疊層。

當使接觸於氧化物半導體膜 403 的絕緣層 413(當絕緣層 413 具有疊層結構時，與氧化物半導體膜 403 接觸的膜)處於包含大量的氧的狀態時，可以將絕緣層 413 適當地用作向氧化物半導體膜 403 供應氧的供應源。

在本實施方式中，作為絕緣層 413，藉由濺射法形成 200nm 厚的氧化矽膜。對氧化矽膜選擇性地進行蝕刻，形成其剖面形狀為梯形或三角形狀，且其剖面形狀的下端部的錐形角為 60° 以下，較佳為 45° 以下，更佳為 30° 以下的絕緣層 413。此外，絕緣層 413 的平面形狀為矩形。此外，在本實施方式中，藉由光微影製程在氧化矽膜上形成光阻掩罩，並且選擇性地進行蝕刻來將絕緣層 413 的下端部的錐形角設定為 30° 左右。

也可以在形成絕緣層 413 之後進行加熱處理。在本實施方式中，在氮氣氛圍下以 300°C 進行一小時的加熱

處理。

接著，在閘極電極層 401、第一閘極絕緣膜 436、第二閘極絕緣膜 402、氧化物半導體膜 403 以及絕緣層 413 上形成成為源極電極層以及汲極電極層的導電膜。

在本實施方式中，作為導電膜使用藉由濺射法形成的 100nm 厚的鈦膜、400nm 厚的鋁膜和 100nm 厚的鈦膜的疊層的導電膜。作為導電膜的蝕刻，利用乾蝕刻法對鈦膜、鋁膜和鈦膜的疊層進行蝕刻來形成源極電極層 405a 和汲極電極層 405b。

在本實施方式中，在第一蝕刻條件下對鈦膜和鋁膜的兩層進行蝕刻，然後在第二蝕刻條件下去除另一個鈦膜的單層。此外，第一蝕刻條件為如下：使用蝕刻氣體 (BCl_3 : Cl_2 =750sccm : 150sccm)；偏置功率為 1500W；ICP 電源功率為 0W；壓力為 2.0Pa。第二蝕刻條件為如下：使用蝕刻氣體 (BCl_3 : Cl_2 =700sccm : 100sccm)；偏置功率為 750W；ICP 電源功率為 0W；壓力為 2.0Pa。

藉由上述製程，製造本實施方式的電晶體 430。

也可以在源極電極層 405a、汲極電極層 405b 上形成絕緣膜。

絕緣膜可以使用與絕緣層 413 相同的材料及方法形成。例如，利用 CVD 法形成 400nm 厚的氧氮化矽膜。此外，也可以在形成絕緣膜之後進行加熱處理。例如，在氮氣氛圍下以 300℃ 進行一小時的加熱處理。

此外，也可以形成平坦化絕緣膜以減少因電晶體 430

產生的表面凹凸。

例如，作為平坦化絕緣膜在絕緣膜上形成 1500nm 厚的丙烯酸樹脂膜，即可。可以在利用塗敷法在電晶體 430 上塗敷丙烯酸樹脂之後，進行焙燒(例如氮氣氛圍下、250℃、一小時)來形成丙烯酸樹脂膜。

也可以在形成平坦化絕緣膜之後進行加熱處理。例如，在氮氣氛圍下以 250℃ 進行一小時的加熱處理。

如上所述，因為第一閘極絕緣膜 436 設置在玻璃基板 400 與第二閘極絕緣膜 402 及氧化物半導體膜 403 之間，所以可以防止包含在玻璃基板 400 中的第一金屬元素擴散到第二閘極絕緣膜 402 及氧化物半導體膜 403。

因為可以防止導致電晶體 430 的電特性的降低及變動的主要原因的包含在玻璃基板 400 中的第一金屬元素的擴散，所以能夠給電晶體 430 賦予穩定的電特性。

因此，可以提供一種包含使用氧化物半導體膜 403 的具有穩定的電特性的電晶體 430 的可靠性高的半導體裝置。此外，也可以以高良率製造可靠性高的半導體裝置，而可以實現高生產化。

實施方式 3

在本實施方式中，使用圖 4A 和圖 4B 說明半導體裝置及半導體裝置的製造方法的其他一個方式。與上述實施方式相同的部分或者具有與上述實施方式類似的功能的部分可以用上述實施方式類似的方法形成。與上述實施方式相

同或類似的製程可以用上述實施方式類似的方法進行。因此，省略其反復說明。此外，省略相同部分的詳細說明。

圖 4A 和圖 4B 所示的電晶體 420 是被稱為通道保護型 (也稱為通道停止型) 的底閘極結構的一種的也稱為反交錯型電晶體的電晶體的一個例子。圖 4A 是平面圖，沿著圖 4A 中的鏈式線 X2-Y2 截斷的剖面相當於圖 4B。

如電晶體 420 的通道長度方向的剖面圖的圖 4B 所示那樣，在包括電晶體 420 的半導體裝置中，在玻璃基板 400 上設置有閘極電極層 401 且以覆蓋閘極電極層 401 的方式設置有第一閘極絕緣膜 436。該半導體裝置在第一閘極絕緣膜 436 上包括第二閘極絕緣膜 402、氧化物半導體膜 403、絕緣層 423、源極電極層 405a 以及汲極電極層 405b。

絕緣層 423 具有到達氧化物半導體膜 403，且以源極電極層 405a 或汲極電極層 405b 覆蓋其內壁的方式設置的開口 425a、425b。因此，氧化物半導體膜 403 的邊緣部被絕緣層 423 覆蓋，並用作層間絕緣膜。藉由在閘極佈線和源極佈線的交叉部中，除第二閘極絕緣膜 402 以外還配置絕緣層 423 作為層間絕緣膜，可以降低寄生電容。

在電晶體 420 中，氧化物半導體膜 403 被絕緣層 423、源極電極層 405a 以及汲極電極層 405b 覆蓋。

可以藉由對利用電漿 CVD 法、濺射法形成的絕緣膜進行蝕刻加工來形成絕緣層 423。此外，絕緣層 423 的開口 425a、425b 的內壁具有錐形形狀。

絕緣層 423 至少設置在包含與閘極電極層 401 重疊的氧化物半導體膜 403 的通道形成區上的氧化物半導體膜 403 上，並其一部分用作通道保護膜。

在閘極電極層 401 與氧化物半導體膜 403 之間至少設置第一閘極絕緣膜 436 和第二閘極絕緣膜 402。使設置在閘極電極層 401 一側的第一閘極絕緣膜 436 與設置在氧化物半導體膜 403 一側的第二閘極絕緣膜 402 的組成不同。並且，將第一閘極絕緣膜 436 與第二閘極絕緣膜 402 之間的介面處的包含在玻璃基板 400 中的第一金屬元素的濃度設定為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下(較佳為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下)。

作為第一閘極絕緣膜 436，可以使用薄膜的氮化物絕緣膜。例如，可以舉出氮化矽膜、氮氧化矽膜等。第一閘極絕緣膜 436 可以具有單層結構或疊層結構。第一閘極絕緣膜 436 的厚度薄，可以將其設定為 30nm 以上且 50nm 以下。

此外，作為用來防止來自玻璃基板 400 的雜質的擴散的第一閘極絕緣膜 436，可以使用包含選自鈦(Ti)、鉬(Mo)、鎢(W)、鈪(Hf)、鉭(Ta)、鐳(La)、鋯(Zr)、鎳(Ni)、鎂(Mg)、鋇(Ba)和鋁(Al)的金屬元素中的任何一種以上的金屬氧化物絕緣膜(例如，氧化鋁膜、氧氮化鋁膜、氧化鈪膜、氧化鎂膜、氧化鋯膜、氧化鐳膜、氧化鋇膜)或以上述金屬元素為成分的金屬氮化物絕緣膜(氮化鋁膜、氮氧化鋁膜)。此外，作為第一閘極絕緣膜 436 還可以使

用氧化銻膜、In-Zr-Zn 類氧化物膜、In-Fe-Zn 類氧化物膜以及 In-Ce-Zn 類氧化物膜等。

作為為了不損失電晶體 420 的可靠性(特性的穩定性)應該降低的金屬元素，有鈉、鋁、鎂、鈣、鋇、鋇，並且較佳將包含在玻璃基板 400 中的其他元素的矽及硼降低到與上述金屬元素相同的水準。

如上所述，因為第一閘極絕緣膜 436 設置在玻璃基板 400 與第二閘極絕緣膜 402 及氧化物半導體膜 403 之間，所以可以防止包含在玻璃基板 400 中的第一金屬元素擴散到第二閘極絕緣膜 402 及氧化物半導體膜 403。

因為可以防止導致電晶體 420 的電特性的降低及變動的主要原因的包含在玻璃基板 400 中的第一金屬元素的擴散，所以能夠給電晶體 420 賦予穩定的電特性。

因此，可以提供一種包含使用氧化物半導體膜 403 的具有穩定的電特性的電晶體 420 的可靠性高的半導體裝置。此外，也可以以高良率製造可靠性高的半導體裝置，而可以實現高生產化。

實施方式 4

在本實施方式中，使用圖 11A 和圖 11B 說明半導體裝置及半導體裝置的製造方法的其他一個方式。與上述實施方式相同的部分或者具有與上述實施方式類似的功能的部分可以用上述實施方式類似的方法形成。與上述實施方式相同或類似的製程可以用上述實施方式類似的方法進行。

因此，省略其反復說明。此外，省略相同部分的詳細說明。在本實施方式中，作為半導體裝置的一個例子示出具有氧化物半導體膜的電晶體。

電晶體既可以採用形成一個通道形成區的單閘結構，又可以採用形成兩個通道形成區的雙閘(double-gate)結構，還可以採用形成三個通道形成區的三閘結構。或者，也可以是具有隔著閘極絕緣膜配置在通道形成區上下的兩個閘極電極層的雙閘型。

圖 11A 和圖 11B 所示的電晶體 1440 是底閘極結構的一種的也稱為反交錯型電晶體的電晶體的一個例子。圖 11A 是平面圖，沿著圖 11A 中的鏈式線 A-B 截斷的剖面相當於圖 11B。

如電晶體 1440 的通道長度方向的剖面圖的圖 11B 所示那樣，在包括電晶體 1440 的半導體裝置中，在玻璃基板 400 上設置有保護絕緣膜 450，並且在保護絕緣膜 450 上包括閘極電極層 401、閘極絕緣膜 452、氧化物半導體膜 403、源極電極層 405a 以及汲極電極層 405b。此外，設置有覆蓋電晶體 1440 的絕緣膜 407。

藉由在玻璃基板 400 和閘極電極層 401 之間設置保護絕緣膜 450，將閘極電極層 401 與閘極絕緣膜 452 之間的介面處的包含在玻璃基板 400 中的第二金屬元素的濃度設定為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下(較佳為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下)。此外，上述包含在玻璃基板 400 中的第二金屬元素是主要構成閘極電極層 401 及閘極絕緣膜 452 的元素以外的元

素，並是指從玻璃基板 400 擴散的元素。

上述包含在玻璃基板 400 中的第二金屬元素的濃度是藉由使用二次離子質譜分析法(SIMS)而測量的。

作為包含在玻璃基板 400 中的第二金屬元素示出如下金屬元素。例如，當玻璃基板 400 為鹼石灰玻璃時，因為鹼石灰玻璃的成分是氧化矽(SiO_2)、碳酸鈉(Na_2CO_3)、碳酸鈣(CaCO_3)，所以作為金屬元素，鈉及鈣等是目標的元素。此外，當玻璃基板 400 屬於用於液晶顯示器等的顯示面板的所謂的無鹼玻璃基板(不使用鹼的玻璃)時，其成分是 SiO_2 、 Al_2O_3 、 B_2O_3 、 RO (R 是二價的金屬元素，即鎂、鈣、鋇、鋇)，因此作為金屬元素，鋁、鎂、鈣、鋇、鋇是目標的元素。

總之，作為為了不損失電晶體的可靠性(特性的穩定性)應該降低的金屬元素，有鈉、鋁、鎂、鈣、鋇、鋇，並且較佳將包含在玻璃基板中的其他元素的矽及硼降低到與上述金屬元素相同的水準。

作為保護絕緣膜 450，可以使用薄膜的氮化物絕緣膜。例如，可以舉出氮化矽膜、氮氧化矽膜等。保護絕緣膜 450 可以具有單層結構或疊層結構。

此外，作為用來防止來自玻璃基板 400 的雜質的擴散的保護絕緣膜 450，可以使用包含選自鈦(Ti)、鉬(Mo)、鎢(W)、鈦(Hf)、鉭(Ta)、釷(La)、鋯(Zr)、鎳(Ni)、鎂(Mg)、鋇(Ba)和鋁(Al)的金屬元素中的任何一種以上的金屬氧化物絕緣膜(例如，氧化鋁膜、氧氮化鋁膜、氧化

鉛膜、氧化鎂膜、氧化鋯膜、氧化鋮膜、氧化鋇膜)或以上述金屬元素為成分的金屬氮化物絕緣膜(氮化鋁膜、氮氧化鋁膜)。此外，作為保護絕緣膜 450 還可以使用氧化鎵膜、In-Zr-Zn 類氧化物膜、In-Fe-Zn 類氧化物膜以及 In-Ce-Zn 類氧化物膜等。

作為保護絕緣膜 450，除金屬氮化物絕緣膜或金屬氧化物絕緣膜以外，也可以層疊其他氧化物絕緣膜。例如，作為保護絕緣膜 450 可以採用從玻璃基板 400 一側層疊氮化矽膜以及氧氮化矽膜的結構。

因為保護絕緣膜 450 設置在玻璃基板 400 與電晶體 1440 之間，所以可以防止包含在玻璃基板 400 中的第二金屬元素擴散到電晶體 1440。

此外，當在保護絕緣膜 450 上設置如氮化矽膜那樣緻密的絕緣膜時，也可以防止對電晶體 1440 的包含在玻璃基板 400 中的鈉等可動離子的擴散。

因為可以防止導致電晶體 1440 的電特性的降低及變動的主要原因的包含在玻璃基板 400 中的第二金屬元素的擴散，所以能夠給電晶體 1440 賦予穩定的電特性。

當這些金屬元素存在於閘極電極層周邊時，在閘極絕緣膜或閘極電極層與閘極絕緣膜之間的介面處產生缺陷，並且由於電荷被俘獲在該缺陷而可能導致電晶體的電特性的變動。例如，正電荷被俘獲在閘極電極層周邊時，有電晶體的電特性變動為常導通的方向的擔憂。此外，如果鈉那樣的可動離子包含在閘極絕緣膜中，當對閘極電極層施

加正偏壓時，正可動離子遷移到閘極絕緣膜與氧化物半導體膜之間的介面，則導致電晶體的電特性變動為常導通的方向。因此，為了使電晶體的電特性穩定化，防止這樣的被認為造成壞影響的金屬元素從玻璃基板侵入到閘極絕緣膜一側是有效的。

因此，可以提供一種可靠性高的半導體裝置，該半導體裝置包含使用氧化物半導體膜 403 且具有穩定的電特性的電晶體 1440。

圖 12A 至圖 12E 示出具有電晶體 1440 的半導體裝置的製造方法的一個例子。

對可用作玻璃基板 400 的基板沒有特別的限制，但是玻璃基板 400 需要至少具有能夠承受後面進行的加熱處理的程度的耐熱性。例如，可以使用硼矽酸鋇玻璃和硼矽酸鋁玻璃等。

以覆蓋玻璃基板 400 的方式設置保護絕緣膜 450 作為基底膜(參照圖 12A)。

作為保護絕緣膜 450，可以使用藉由電漿 CVD 法或濺射法形成的氮化物絕緣膜。例如，可以舉出氮化矽膜、氮氧化矽膜等。保護絕緣膜 450 可以具有單層結構或疊層結構。

在本實施方式中，作為保護絕緣膜 450 使用藉由電漿 CVD 法形成的 100nm 厚的氮化矽膜和 150nm 厚的氧化矽膜的疊層。

也可以對玻璃基板 400 或玻璃基板 400 和保護絕緣膜

450 進行加熱處理。例如，藉由使用高溫的氣體進行加熱處理的 GRTA (Gas Rapid Thermal Anneal：氣體快速熱退火) 裝置，以 650℃ 進行一分鐘至五分鐘的加熱處理，即可。此外，作為 GRTA 中的高溫氣體，使用氬等稀有氣體或氮那樣的藉由加熱處理不與被處理物起反應的惰性氣體。此外，藉由使用電爐，以 500℃ 進行三十分鐘至一小時的加熱處理，即可。

接著，在保護絕緣膜 450 上形成導電膜，對該導電膜進行蝕刻來形成閘極電極層 401 (參照圖 12B)。另外，可以使用乾蝕刻和濕蝕刻中的一者或兩者對導電膜進行蝕刻。

在本實施方式中，作為該導電膜利用濺射法形成 100 nm 厚的鎢膜。

因為玻璃基板 400 被保護絕緣膜 450 覆蓋，所以即使在形成閘極電極層 401 的蝕刻製程中玻璃基板 400 也不露出。因此，可以防止包含在玻璃基板 400 中的第二金屬元素附著到閘極電極層 401 的表面。

此外，也可以在形成閘極電極層 401 之後，對玻璃基板 400、保護絕緣膜 450 及閘極電極層 401 進行加熱處理。例如，藉由 GRTA 裝置，以 650℃ 進行一分鐘至五分鐘的加熱處理，即可。此外，藉由使用電爐，以 500℃ 進行三十分鐘至一小時的加熱處理，即可。

接著，在閘極電極層 401 上形成閘極絕緣膜 452。

此外，為了提高閘極絕緣膜 452 的覆蓋性，也可以對

閘極電極層 401 的表面進行平坦化處理。尤其是，較佳當作爲閘極絕緣膜 452 使用薄的絕緣膜時，閘極電極層 401 的表面的平坦性良好。

將閘極絕緣膜 452 的厚度設定爲 1nm 以上且 20nm 以下，並可以適當地利用濺射法、MBE 法、CVD 法、脈衝雷射沉積法、ALD 法等。另外，還可以使用在以大致垂直於濺射用靶材表面的方式設置有多個基板表面的狀態下進行成膜的濺射裝置形成閘極絕緣膜 452。

閘極絕緣膜 452 可以使用氧化矽膜、氧化鎵膜、氧化鋁膜、氮化矽膜、氧氮化矽膜、氧氮化鋁膜或氮氧化矽膜形成。

此外，藉由作爲閘極絕緣膜 452 的材料使用氧化鈺膜、氧化釷膜、矽酸鈺膜 ($\text{HfSi}_x\text{O}_y (x>0, y>0)$)、添加有氮的矽酸鈺膜 ($\text{HfSiO}_x\text{N}_y (x>0, y>0)$)、鋁酸鈺膜 ($\text{HfAl}_x\text{O}_y (x>0, y>0)$) 以及氧化鑷膜等 high-k 材料，可以降低閘極漏電流。而且，閘極絕緣膜 452 可以具有單層結構或疊層結構。

閘極絕緣膜 452 較佳在接觸於氧化物半導體膜 403 的部分含有氧。尤其是，閘極絕緣膜 452 較佳在其膜中(塊體中)存在至少超過化學計量組成的量的氧，例如，當作爲閘極絕緣膜 452 使用氧化矽膜時，使用 $\text{SiO}_{2+\alpha}$ (注意， $\alpha>0$) 的膜。

藉由以與氧化物半導體膜 403 接觸的方式設置用作氧供應源的包含大量(過量)氧的閘極絕緣膜 452，可以從該

閘極絕緣膜 452 對氧化物半導體膜 403 供應氧。也可以藉由在氧化物半導體膜 403 與閘極絕緣膜 452 的至少一部分接觸的狀態下進行加熱處理，對氧化物半導體膜 403 供應氧。

藉由對氧化物半導體膜 403 供應氧，可以填補膜中的氧缺損。並且，閘極絕緣膜 452 較佳的是考慮到製造的電晶體的尺寸或閘極絕緣膜 452 的臺階覆蓋性來形成。

在本實施方式中，利用高密度電漿 CVD 法形成 200nm 厚的氧氮化矽膜。

此外，也可以在形成閘極絕緣膜 452 之後，對玻璃基板 400、閘極電極層 401 以及閘極絕緣膜 452 進行加熱處理。例如，藉由 GRTA 裝置，以 650℃ 進行一分鐘至五分鐘的加熱處理，即可。此外，藉由使用電爐，以 500℃ 進行三十分鐘至一小時的加熱處理，即可。

接著，在閘極絕緣膜 452 上形成氧化物半導體膜 403(參照圖 12C)。

可以對在閘極絕緣膜 452 中與氧化物半導體膜 403 接觸而形成的區域進行平坦化處理。對平坦化處理沒有特別的限制，可以使用拋光處理(例如，化學機械拋光法 (Chemical Mechanical Polishing: CMP))、乾蝕刻處理、電漿處理。

作為平坦化處理，既可以進行多次的拋光處理、乾蝕刻處理以及電漿處理，又可以組合上述處理而進行平坦化處理。另外，當組合上述處理而進行平坦化處理時，對製

程順序也沒有特別的限制，可以根據閘極絕緣膜 452 的表面的凹凸狀態適當地設定。

此外，在本實施方式中，作為氧化物半導體膜 403，藉由使用具有 AC 電源裝置的濺射裝置的濺射法，形成 35nm 厚的 In-Ga-Zn 類氧化物膜 (IGZO 膜)。在本實施方式中，使用原子比為 In : Ga : Zn = 1 : 1 : 1 (=1/3 : 1/3 : 1/3) 的 In-Ga-Zn 類氧化物靶材。此外，成膜條件為如下：氧氣及氬氣氛圍下 (氧流量比率為 50%)；壓力為 0.6Pa；電源功率為 5kW；並且基板溫度為 170℃。該成膜條件下的沈積速度為 16nm/min。

另外，較佳的是以不使閘極絕緣膜 452 暴露於大氣的方式連續形成閘極絕緣膜 452 和氧化物半導體膜 403。藉由以不使閘極絕緣膜 452 暴露於大氣的方式連續形成閘極絕緣膜 452 和氧化物半導體膜 403，可以防止氫或水分等雜質附著於閘極絕緣膜 452 表面。

可以藉由光微影製程將膜狀的氧化物半導體膜加工為島狀的氧化物半導體膜來形成氧化物半導體膜 403。

此外，也可以對氧化物半導體膜 403 進行用來去除過剩的氫 (包括水及羥基) (脫水化或脫氫化) 的加熱處理。

在本實施方式中，將基板放進加熱處理裝置的一種的電爐中，且在氮氣氛圍下以 450℃ 對氧化物半導體膜 403 進行一小時的加熱處理，並且在氮氣及氧氣氛圍下以 450℃ 對氧化物半導體膜 403 進行一小時的加熱處理。

接著，在閘極電極層 401、閘極絕緣膜 452 以及氧化

物半導體膜 403 上形成成為源極電極層及汲極電極層(包括形成在與它們相同的層的佈線)的導電膜。

藉由光微影製程在導電膜上形成光阻掩罩，並且選擇性地進行蝕刻來形成源極電極層 405a 及汲極電極層 405b(參照圖 12D)。在形成源極電極層 405a 及汲極電極層 405b 之後去除光阻掩罩。

在本實施方式中，作為導電膜使用藉由濺射法形成的 100nm 厚的鈦膜、400nm 厚的鋁膜和 100nm 厚的鈦膜的疊層。作為導電膜的蝕刻，利用乾蝕刻法對鈦膜、鋁膜和鈦膜的疊層進行蝕刻來形成源極電極層 405a 和汲極電極層 405b。

在本實施方式中，在第一蝕刻條件下對鈦膜和鋁膜的兩層進行蝕刻，然後在第二蝕刻條件下去除另一個鈦膜的單層。此外，第一蝕刻條件為如下：使用蝕刻氣體(BCl_3 ： Cl_2 =750sccm：150sccm)；偏置功率為 1500W；ICP 電源功率為 0W；壓力為 2.0Pa。第二蝕刻條件為如下：使用蝕刻氣體(BCl_3 ： Cl_2 =700sccm：100sccm)；偏置功率為 750W；ICP 電源功率為 0W；壓力為 2.0Pa。

藉由上述製程，製造本實施方式的電晶體 1440。

在本實施方式中，在源極電極層 405a、汲極電極層 405b 上以與氧化物半導體膜 403 接觸的方式形成絕緣膜 407(參照圖 12E)。

在本實施方式中，作為絕緣膜 407，藉由濺射法形成 300nm 厚的氧化矽膜。

接著，在其一部分(通道形成區)接觸於絕緣膜 407 的狀態下，對氧化物半導體膜 403 進行加熱製程。

該加熱製程可以使用與進行脫水化或脫氫化處理的加熱製程相同的加熱方法及加熱裝置。

此外，因為在氧化物半導體膜 403 與包含氧的絕緣膜 407 接觸的狀態下進行加熱製程，所以可以從包含氧的絕緣膜 407 將由於雜質的排除製程而同時減少的構成氧化物半導體膜 403 的主要成分材料之一的氧供給到氧化物半導體膜 403。

此外，也可以在絕緣膜 407 上還設置緻密性高的無機絕緣膜。例如，在絕緣膜 407 上利用濺射法形成氧化鋁膜。

此外，也可以形成平坦化絕緣膜以減少因電晶體 1440 產生的表面凹凸。

例如，作為平坦化絕緣膜形成 1500nm 厚的丙烯酸樹脂膜，即可。可以在利用塗敷法在電晶體 1440 上塗敷丙烯酸樹脂之後，進行焙燒(例如氮氣氛圍下、250℃、一小時)來形成丙烯酸樹脂膜。

也可以在形成平坦化絕緣膜之後進行加熱處理。例如，在氮氣氛圍下以 250℃ 進行一小時的加熱處理。

這樣，也可以在形成電晶體 1440 之後進行加熱處理。此外，也可以多次進行加熱處理。

因為保護絕緣膜 450 設置在玻璃基板 400 與電晶體 1440 之間，所以可以防止包含在玻璃基板 400 中的第二金

屬元素擴散到電晶體 1440。

因為可以防止導致電晶體 1440 的電特性的降低及變動的主要原因的包含在玻璃基板 400 中的第二金屬元素的擴散，所以能夠給電晶體 1440 賦予穩定的電特性。

因此，可以提供一種包含使用氧化物半導體膜 403 的具有穩定的電特性的電晶體 1440 的可靠性高的半導體裝置。此外，也可以以高良率製造可靠性高的半導體裝置，而可以實現高生產化。

實施方式 5

在本實施方式中，使用圖 13A 和圖 13B 說明半導體裝置及半導體裝置的製造方法的其他一個方式。與上述實施方式相同的部分或者具有與上述實施方式類似的功能的部分可以用上述實施方式類似的方法形成。與上述實施方式相同或類似的製程可以用上述實施方式類似的方法進行。因此，省略其反復說明。此外，省略相同部分的詳細說明。

圖 13A 和圖 13B 所示的電晶體 1430 是被稱為通道保護型(也稱為通道停止型)的底閘極結構的一種的也稱為反交錯型電晶體的電晶體的一個例子。圖 13A 是平面圖，沿著圖 13A 中的鏈式線 C1-D1 截斷的剖面相當於圖 13B。

如電晶體 1430 的通道長度方向的剖面圖的圖 13B 所示那樣，在包括電晶體 1430 的半導體裝置中，在設置有保護絕緣膜 450 的玻璃基板 400 上包括閘極電極層 401、

閘極絕緣膜 452、氧化物半導體膜 403、絕緣層 413、源極電極層 405a 以及汲極電極層 405b。此外，絕緣層 413 與氧化物半導體膜 403 接觸。

藉由在玻璃基板 400 與閘極電極層 401 之間設置保護絕緣膜 450，將閘極電極層 401 與第二閘極絕緣膜 452 之間的介面處的包含在玻璃基板 400 中的第二金屬元素的濃度設定為 $5 \times 10^{18} \text{atoms/cm}^3$ 以下 (較佳為 $1 \times 10^{18} \text{atoms/cm}^3$ 以下)。

作為保護絕緣膜 450，可以使用氮化物絕緣膜。例如，可以舉出氮化矽膜、氮氧化矽膜等。保護絕緣膜 450 可以具有單層結構或疊層結構。

此外，作為用來防止來自玻璃基板 400 的雜質的擴散的保護絕緣膜 450，可以使用包含選自鈦 (Ti)、鉬 (Mo)、鎢 (W)、鈪 (Hf)、鉭 (Ta)、鐳 (La)、鋯 (Zr)、鎳 (Ni)、鎂 (Mg)、鋇 (Ba) 和鋁 (Al) 的金屬元素中的任何一種以上的金屬氧化物絕緣膜 (例如，氧化鋁膜、氧氮化鋁膜、氧化鈪膜、氧化鎂膜、氧化鋯膜、氧化鐳膜、氧化鋇膜) 或以上述金屬元素為成分的金屬氮化物絕緣膜 (氮化鋁膜、氮氧化鋁膜)。此外，作為保護絕緣膜 450 還可以使用氧化銻膜、In-Zr-Zn 類氧化物膜、In-Fe-Zn 類氧化物膜以及 In-Ce-Zn 類氧化物膜等。

作為保護絕緣膜 450，除金屬氮化物絕緣膜或金屬氧化物絕緣膜以外，也可以層疊其他氧化物絕緣膜。例如，作為保護絕緣膜 450 可以採用從玻璃基板 400 一側層疊氮

化矽膜以及氧氮化矽膜的結構。

作為為了不損失電晶體 1430 的可靠性(特性的穩定性)應該降低的金屬元素，有鈉、鋁、鎂、鈣、鋇、鋇，並且較佳將包含在玻璃基板 400 中的其他元素的矽及硼降低到與上述金屬元素相同的水準。

接觸於氧化物半導體膜 403 的絕緣層 413 設置在與閘極電極層 401 重疊的氧化物半導體膜 403 的通道形成區上，並用作通道保護膜。

以下，示出具有電晶體 1430 的半導體裝置的製造方法的一個例子。

在具有絕緣表面的玻璃基板 400 上形成保護絕緣膜 450。在本實施方式中，作為保護絕緣膜 450，藉由電漿 CVD 法形成的 100nm 厚的氮化矽膜和 150nm 厚的氧化矽膜的疊層。

在保護絕緣膜 450 上形成導電膜，並對該導電膜進行蝕刻，來形成閘極電極層 401。在本實施方式中，利用濺射法形成 100nm 厚的鎢膜。

接著，在閘極電極層 401 上形成閘極絕緣膜 452。在本實施方式中，利用高密度電漿 CVD 法形成 200nm 厚的氧氮化矽膜。

接著，在閘極絕緣膜 452 上形成氧化物半導體膜 403。此外，在本實施方式中，作為氧化物半導體膜 403，藉由使用具有 AC 電源裝置的濺射裝置的濺射法，形成 35nm 厚的 In-Ga-Zn 類氧化物膜(IGZO 膜)。在本實施方

式中，使用原子比為 $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 1 (=1/3 : 1/3 : 1/3)$ 的 In-Ga-Zn 類氧化物靶材。此外，成膜條件為如下：氧氣及氬氣氛圍下(氧流量比率為 50%)；壓力為 0.6Pa；電源功率為 5kW；並且基板溫度為 170℃。該成膜條件下的沈積速度為 16nm/min。

也可以對氧化物半導體膜 403 進行用來去除過剩的氫(包括水及羥基)(脫水化或脫氫化)的加熱處理。在本實施方式中，將基板放進加熱處理裝置的一種的電爐中，且在氮氣氛圍下以 450℃對氧化物半導體膜 403 進行一小時的加熱處理，並且在氮氣及氧氣氛圍下以 450℃對氧化物半導體膜 403 進行一小時的加熱處理。

接著，在與閘極電極層 401 重疊的氧化物半導體膜 403 的通道形成區上形成絕緣層 413。

在本實施方式中，作為絕緣層 413，藉由濺射法形成 200nm 厚的氧化矽膜。對氧化矽膜選擇性地進行蝕刻，形成其剖面形狀為梯形或三角形狀，且其剖面形狀的下端部的錐形角為 60°以下，較佳為 45°以下，更佳為 30°以下的絕緣層 413。此外，絕緣層 413 的平面形狀為矩形。此外，在本實施方式中，藉由光微影製程在氧化矽膜上形成光阻掩罩，並且選擇性地進行蝕刻來將絕緣層 413 的下端部的錐形角設定為 30°左右。

也可以在形成絕緣層 413 之後進行加熱處理。在本實施方式中，在氮氣氛圍下以 300℃進行一小時的加熱處理。

接著，在閘極電極層 401、閘極絕緣膜 452、氧化物半導體膜 403 以及絕緣層 413 上形成成為源極電極層以及汲極電極層的導電膜。

在本實施方式中，作為導電膜使用藉由濺射法形成的 100nm 厚的鈦膜、400nm 厚的鋁膜和 100nm 厚的鈦膜的疊層的導電膜。作為導電膜的蝕刻，利用乾蝕刻法對鈦膜、鋁膜和鈦膜的疊層進行蝕刻來形成源極電極層 405a 和汲極電極層 405b。

在本實施方式中，在第一蝕刻條件下對鈦膜和鋁膜的兩層進行蝕刻，然後在第二蝕刻條件下去除另一個鈦膜的單層。此外，第一蝕刻條件為如下：使用蝕刻氣體 (BCl_3 : $\text{Cl}_2=750\text{sccm} : 150\text{sccm}$)；偏置功率為 1500W；ICP 電源功率為 0W；壓力為 2.0Pa。第二蝕刻條件為如下：使用蝕刻氣體 (BCl_3 : $\text{Cl}_2=700\text{sccm} : 100\text{sccm}$)；偏置功率為 750W；ICP 電源功率為 0W；壓力為 2.0Pa。

藉由上述製程，製造本實施方式的電晶體 1430。

也可以在源極電極層 405a、汲極電極層 405b 上形成絕緣膜。

絕緣膜可以使用與絕緣層 413 相同的材料及方法形成。例如，利用 CVD 法形成 400nm 厚的氧氮化矽膜。此外，也可以在形成絕緣膜之後進行加熱處理。例如，在氮氣氛圍下以 300℃ 進行一小時的加熱處理。

此外，也可以形成平坦化絕緣膜以減少因電晶體 1430 產生的表面凹凸。

例如，作為平坦化絕緣膜在絕緣膜上形成 1500nm 厚的丙烯酸樹脂膜，即可。可以在利用塗敷法在電晶體 1430 上塗敷丙烯酸樹脂之後，進行焙燒(例如氮氣氛圍下、250℃、一小時)來形成丙烯酸樹脂膜。

也可以在形成平坦化絕緣膜之後進行加熱處理。例如，在氮氣氛圍下以 250℃ 進行一小時的加熱處理。

如上所述，因為保護絕緣膜 450 設置在玻璃基板 400 與電晶體 1430 之間，所以可以防止包含在玻璃基板 400 中的第二金屬元素擴散到電晶體 1430。

因為可以防止導致電晶體 1430 的電特性的降低及變動的主要原因的包含在玻璃基板 400 中的第二金屬元素的擴散，所以能夠給電晶體 1430 賦予穩定的電特性。

因此，可以提供一種包含使用氧化物半導體膜 403 的具有穩定的電特性的電晶體 1430 的可靠性高的半導體裝置。此外，也可以以高良率製造可靠性高的半導體裝置，而可以實現高生產化。

實施方式 6

在本實施方式中，使用圖 14A 和圖 14B 說明半導體裝置及半導體裝置的製造方法的其他一個方式。與上述實施方式相同的部分或者具有與上述實施方式類似的功能的部分可以用上述實施方式類似的方法形成。與上述實施方式相同或類似的製程可以用上述實施方式類似的方法進行。因此，省略其反復說明。此外，省略相同部分的詳細

說明。

圖 14A 和圖 14B 所示的電晶體 1420 是被稱為通道保護型(也稱為通道停止型)的底閘極結構的一種的也稱為反交錯型電晶體的電晶體的一個例子。圖 14A 是平面圖，沿著圖 14A 中的鏈式線 C2-D2 截斷的剖面相當於圖 14B。

如電晶體 1420 的通道長度方向的剖面圖的圖 14B 所示那樣，在包括電晶體 1420 的半導體裝置中，在設置有保護絕緣膜 450 的玻璃基板 400 上包括閘極電極層 401、閘極絕緣膜 452、氧化物半導體膜 403、絕緣層 423、源極電極層 405a 以及汲極電極層 405b。

絕緣層 423 至少設置在包含與閘極電極層 401 重疊的氧化物半導體膜 403 的通道形成區上的氧化物半導體膜 403 上，並用作通道保護膜。並且絕緣層 423 具有到達氧化物半導體膜 403，且以源極電極層 405a 或汲極電極層 405b 覆蓋其內壁的方式設置的開口 425a、425b。因此，氧化物半導體膜 403 的邊緣部被絕緣層 423 覆蓋，並用作層間絕緣膜。藉由在閘極佈線和源極佈線的交叉部中，除閘極絕緣膜 452 以外還配置絕緣層 423 作為層間絕緣膜，可以降低寄生電容。

在電晶體 1420 中，氧化物半導體膜 403 被絕緣層 423、源極電極層 405a 以及汲極電極層 405b 覆蓋。

可以藉由對利用電漿 CVD 法、濺射法形成的絕緣膜進行蝕刻加工來形成絕緣層 423。此外，絕緣層 423 的開口 425a、425b 的內壁具有錐形形狀。

絕緣層 423 至少設置在包含與閘極電極層 401 重疊的氧化物半導體膜 403 的通道形成區上的氧化物半導體膜 403 上，並其一部分用作通道保護膜。

藉由在玻璃基板 400 與閘極電極層 401 之間設置保護絕緣膜 450，將閘極電極層 401 與閘極絕緣膜 452 之間的介面處的包含在玻璃基板 400 中的第二金屬元素的濃度設定為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下 (較佳為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下)。

作為保護絕緣膜 450，可以使用氮化物絕緣膜。例如，可以舉出氮化矽膜、氮氧化矽膜等。保護絕緣膜 450 可以具有單層結構或疊層結構。

此外，作為用來防止來自玻璃基板 400 的雜質的擴散的保護絕緣膜 450，可以使用包含選自鈦 (Ti)、鉬 (Mo)、鎢 (W)、鈦 (Hf)、鉭 (Ta)、鐳 (La)、鋯 (Zr)、鎳 (Ni)、鎂 (Mg)、鋇 (Ba) 和鋁 (Al) 的金屬元素中的任何一種以上的金屬氧化物絕緣膜 (例如，氧化鋁膜、氧氮化鋁膜、氧化鈦膜、氧化鎂膜、氧化鋯膜、氧化鐳膜、氧化鋇膜) 或以上述金屬元素為成分的金屬氮化物絕緣膜 (氮化鋁膜、氮氧化鋁膜)。此外，作為保護絕緣膜 450 還可以使用氧化鎵膜、In-Zr-Zn 類氧化物膜、In-Fe-Zn 類氧化物膜以及 In-Ce-Zn 類氧化物膜等。

作為保護絕緣膜 450，除金屬氮化物絕緣膜或金屬氧化物絕緣膜以外，也可以層疊其他氧化物絕緣膜。例如，作為保護絕緣膜 450 可以採用從玻璃基板 400 一側層疊氮

化矽膜以及氧氮化矽膜的結構。

作為為了不損失電晶體 1420 的可靠性(特性的穩定性)應該降低的金屬元素，有鈉、鋁、鎂、鈣、銦、鋇，並且較佳將包含在玻璃基板 400 中的其他元素的矽及硼降低到與上述金屬元素相同的水準。

如上所述，因為保護絕緣膜 450 設置在玻璃基板 400 與電晶體 1420 之間，所以可以防止包含在玻璃基板 400 中的第二金屬元素擴散到電晶體 1420。

因為可以防止導致電晶體 1420 的電特性的降低及變動的主要原因的包含在玻璃基板 400 中的第二金屬元素的擴散，所以能夠給電晶體 1420 賦予穩定的電特性。

因此，可以提供一種包含使用氧化物半導體膜 403 的具有穩定的電特性的電晶體 1420 的可靠性高的半導體裝置。此外，也可以以高良率製造可靠性高的半導體裝置，而可以實現高生產化。

實施方式 7

藉由使用實施方式 1 至 6 中任一個所示的電晶體可以製造具有顯示功能的半導體裝置(也稱為顯示裝置)。此外，藉由將包括電晶體的驅動電路的一部分或全部與像素部一體地形成在相同的基板上，可以形成系統整合型面板(system-on-panel)。

在圖 5A 中，以圍繞設置在玻璃基板 4001 上的像素部 4002 的方式設置密封材料 4005，使用基板 4006 進行密封

。在圖 5A 中，在玻璃基板 4001 上的與由密封材料 4005 圍繞的區域不同的區域中安裝有使用單晶半導體膜或多晶半導體膜形成在 IC 晶片或另行準備的基板上的掃描線驅動電路 4004、信號線驅動電路 4003。此外，供應到另行形成的信號線驅動電路 4003、掃描線驅動電路 4004 或者像素部 4002 的各種信號及電位從 FPC(Flexible printed circuit：撓性印刷電路)4018a、4018b 供應。

在圖 5B 和圖 5C 中，以圍繞設置在玻璃基板 4001 上的像素部 4002 和掃描線驅動電路 4004 的方式設置有密封材料 4005。此外，在像素部 4002 和掃描線驅動電路 4004 上設置有基板 4006。因此，像素部 4002、掃描線驅動電路 4004 與顯示元件一起由玻璃基板 4001、密封材料 4005 以及基板 4006 密封。在圖 5B 和圖 5C 中，在玻璃基板 4001 上的與由密封材料 4005 圍繞的區域不同的區域中安裝有使用單晶半導體膜或多晶半導體膜形成在 IC 晶片或另行準備的基板上的信號線驅動電路 4003。在圖 5B 和圖 5C 中，供應到另行形成的信號線驅動電路 4003、掃描線驅動電路 4004 或者像素部 4002 的各種信號及電位從 FPC4018、4018b 供應。

此外，圖 5B 和圖 5C 示出另行形成信號線驅動電路 4003 並且將該信號線驅動電路 4003 安裝到玻璃基板 4001 的實例，但是不侷限於該結構。既可以另行形成掃描線驅動電路並進行安裝，又可以僅另行形成信號線驅動電路的一部分或者掃描線驅動電路的一部分並進行安裝。

另外，對另行形成的驅動電路的連接方法沒有特別的限制，而可以採用 COG(Chip On Glass：玻璃上晶片)方法、打線接合方法或者 TAB(Tape Automated Bonding：卷帶式自動接合)方法等。圖 5A 是藉由 COG 方法安裝信號線驅動電路 4003、掃描線驅動電路 4004 的例子，圖 5B 是藉由 COG 方法安裝信號線驅動電路 4003 的例子，而圖 5C 是藉由 TAB 方法安裝信號線驅動電路 4003 的例子。

此外，顯示裝置包括顯示元件為密封狀態的面板和在該面板中安裝有包括控制器的 IC 等狀態的模組。

注意，本說明書中的顯示裝置是指影像顯示裝置、顯示裝置或光源(包括照明設備)。另外，顯示裝置還包括：安裝有諸如 FPC、TAB 膠帶或 TCP 的連接器的模組；在 TAB 膠帶或 TCP 的端部設置有印刷線路板的模組；或者藉由 COG 方式將 IC(積體電路)直接安裝到顯示元件的模組。

此外，設置在玻璃基板上的像素部及掃描線驅動電路具有多個電晶體，可以應用實施方式 1 至 6 中任一個所示的電晶體。

作為設置在顯示裝置中的顯示元件，可以使用液晶元件(也稱為液晶顯示元件)、發光元件(也稱為發光顯示元件)。發光元件將由電流或電壓控制亮度的元件包括在其範疇內，明確而言，包括無機 EL(Electro Luminescence：電致發光)、有機 EL 等。此外，也可以應用電子墨水等由於電作用而改變對比度的顯示媒介。

此外，使用圖 7A 和圖 7B、圖 16A 和圖 16B 對半導體裝置的一個方式進行說明。圖 7A 和圖 7B、圖 16A 和圖 16B 相當於沿著圖 5B 截斷的線 M-N 的剖面圖。

如圖 7A 和圖 7B、圖 16A 和圖 16B 所示那樣，半導體裝置包括連接端子電極 4015 及端子電極 4016，連接端子電極 4015 及端子電極 4016 藉由各向異性導電膜 4019 電連接到 FPC4018、4018b 所具有的端子。

連接端子電極 4015 由與第一電極層 4030 相同的導電膜形成，並且，端子電極 4016 由與電晶體 4010、電晶體 4011、電晶體 4040、電晶體 4041 的源極電極層及汲極電極層相同的導電膜形成。

此外，設置在玻璃基板 4001 上的像素部 4002、掃描線驅動電路 4004 具有多個電晶體，在圖 7A 和圖 7B、圖 16A 和圖 16B 中例示出像素部 4002 所包括的電晶體 4010 或電晶體 4040 以及掃描線驅動電路 4004 所包括的電晶體 4011 或電晶體 4041。在圖 7A 及圖 16A 中，在電晶體 4010、電晶體 4011 或電晶體 4040、電晶體 4041 上設置有絕緣膜 4020，在圖 7B 及圖 16B 中還設置有絕緣膜 4021。

作為電晶體 4010、電晶體 4011、電晶體 4040、電晶體 4041，可以使用實施方式 1 至 6 中任一個所示的電晶體。在本實施方式中示出將具有與實施方式 2 所示的電晶體 430 相同的結構的電晶體用於電晶體 4010、電晶體 4011，並且將具有與實施方式 5 所示的電晶體 1430 相同的結構的電晶體用於電晶體 4040、電晶體 4041 的例子。電晶體

4010、電晶體 4011、電晶體 4040、電晶體 4041 是在氧化物半導體膜上設置有用作通道保護膜的絕緣層的具有底閘極結構的交錯型電晶體。

電晶體 4010 和電晶體 4011 的閘極電極層被第一閘極絕緣膜 4023 覆蓋，並且電晶體 4010 和電晶體 4011 的第二閘極絕緣膜以及氧化物半導體膜被保護不受包含在玻璃基板 4001 中的第一金屬元素造成的污染。因此，將電晶體 4010、電晶體 4011 的第一閘極絕緣膜 4023 與第二閘極絕緣膜之間的介面處的包含在玻璃基板 4001 中的第一金屬元素的濃度設定為 $5 \times 10^{18} \text{atoms/cm}^3$ 以下（較佳為 $1 \times 10^{18} \text{atoms/cm}^3$ 以下）。

作為第一閘極絕緣膜 4023，可以使用薄膜的氮化物絕緣膜。例如，可以舉出氮化矽膜、氮氧化矽膜等。第一閘極絕緣膜 4023 的厚度薄，可以將其設定為 30nm 以上且 50nm 以下。第一閘極絕緣膜 4023 可以具有單層結構或疊層結構。在本實施方式中，作為第一閘極絕緣膜 4023 使用氮化矽膜。

在圖 16A 和圖 16B 所示的半導體裝置中，在玻璃基板 4001 與電晶體 4040、電晶體 4041 之間設置有保護絕緣膜 4053。保護絕緣膜 4053 是用作基底膜的絕緣膜。作為保護絕緣膜 4053，可以使用氮化物絕緣膜。例如，可以舉出氮化矽膜、氮氧化矽膜等。保護絕緣膜 4053 可以具有單層結構或疊層結構。在本實施方式中，作為保護絕緣膜 4053 使用氮化矽膜。

電晶體 4040、電晶體 4041 設置在被保護絕緣膜 4053 覆蓋的玻璃基板 4001 上，且被保護不受包含在玻璃基板 4001 中的第二金屬元素造成的污染。因此，將電晶體 4040、電晶體 4041 的閘極電極層與閘極絕緣膜之間的介面處的包含在玻璃基板 4001 中的第二金屬元素的濃度設定為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下(較佳為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下)。

因此，作為包含使用圖 7A 和圖 7B、圖 16A 和圖 16B 所示的本實施方式的氧化物半導體膜的具有穩定的電特性的電晶體 4010、電晶體 4011 或電晶體 4040、電晶體 4041 的半導體裝置，可以提供可靠性高的半導體裝置。此外，也可以以高良率製造這樣的可靠性高的半導體裝置，而可以實現高生產化。

此外，可以在與驅動電路用的電晶體 4011、電晶體 4041 的氧化物半導體膜的通道形成區重疊的位置還設置導電層。藉由將導電層設置在與氧化物半導體膜的通道形成區重疊的位置，可以進一步降低偏壓-熱壓力試驗(BT 試驗)前後的電晶體 4011、電晶體 4041 的臨界電壓的變化量。此外，導電層的電位既可以與電晶體 4011、電晶體 4041 的閘極電極層的電位相同，又可以不同，並且，還可以用作第二閘極電極層。此外，導電層的電位也可以為 GND、0V 或者浮動狀態。

此外，該導電層還具有遮蔽外部的電場，即不使外部的電場作用到內部(包括電晶體的電路部)的功能(尤其是，遮蔽靜電的靜電遮蔽功能)。藉由利用導電層的遮蔽功能

，可以防止由於靜電等外部的電場的影響而使電晶體的電特性變動。

設置在像素部 4002 中的電晶體 4010、電晶體 4040 電連接到顯示元件，而構成顯示面板。顯示元件只要能夠進行顯示就沒有特別的限制，而可以使用各種各樣的顯示元件。

圖 7A 及圖 16A 示出作為顯示元件使用液晶元件的液晶顯示裝置的例子。在圖 7A 及圖 16A 中，作為顯示元件的液晶元件 4013 包括第一電極層 4030、第二電極層 4031 以及液晶組成物 4008。另外，以夾持液晶組成物 4008 的方式設置有用作配向膜的絕緣膜 4032、絕緣膜 4033。第二電極層 4031 設置在基板 4006 一側，第一電極層 4030 和第二電極層 4031 隔著液晶組成物 4008 而層疊。

此外，間隔物 4035 是藉由對絕緣膜選擇性地進行蝕刻而獲得的柱狀間隔物，並且它是為控制液晶組成物 4008 的厚度(液晶盒間隙(cell gap))而設置的。另外，也可以使用球狀間隔物。

當作為顯示元件使用液晶元件時，可以使用熱致液晶、低分子液晶、高分子液晶、高分子分散型液晶、鐵電液晶、反鐵電液晶等。上述液晶材料(液晶組成物)根據條件而呈現膽固醇相、近晶相、立方相、手征向列相、均質相等。

另外，也可以作為液晶組成物 4008 使用不使用配向膜的呈現藍相的液晶組成物。此時，液晶組成物 4008 與

第一電極層 4030 和第二電極層 4031 接觸。藍相是液晶相的一種，是指當使膽固醇相液晶的溫度上升時即將從膽固醇相轉變到均質相之前出現的相。藍相可以使用混合液晶及手性試劑的液晶組成物呈現。此外，爲了擴大呈現藍相的溫度範圍，對呈現藍相的液晶組成物添加聚合性單體及聚合引發劑等，進行高分子穩定化的處理來可以形成液晶組成物。由於呈現藍相的液晶組成物的回應時間短，並且其具有光學各向同性，所以不需要配向處理，且視角依賴性小。另外，由於不需要設置配向膜而不需要摩擦處理，因此可以防止由於摩擦處理而引起的靜電損壞，並可以降低製程中的液晶顯示裝置的故障、破損。從而，可以提高液晶顯示裝置的生產率。在使用氧化物半導體膜的電晶體中，電晶體的電特性因靜電的影響而有可能顯著地變動而越出設計範圍。因此，將呈現藍相的液晶組成物用於具有使用氧化物半導體膜的電晶體的液晶顯示裝置是更有效的。

此外，液晶材料的固有電阻爲 $1 \times 10^9 \Omega \cdot \text{cm}$ 以上，較佳爲 $1 \times 10^{11} \Omega \cdot \text{cm}$ 以上，更佳爲 $1 \times 10^{12} \Omega \cdot \text{cm}$ 以上。另外，本說明書中的固有電阻的值爲在 20°C 測量的值。

考慮到配置在像素部中的電晶體的洩漏電流等而設定設置在液晶顯示裝置中的儲存電容器的大小使得能夠在所定的期間中保持電荷。可以考慮到電晶體的截止電流等設定儲存電容器的大小。藉由使用具有本說明書所公開的氧化物半導體膜的電晶體，設置具有各像素中的液晶電容的

1/3 以下，較佳為 1/5 以下的電容大小的儲存電容器，就足夠了。

使用本說明書所公開的氧化物半導體膜的電晶體可以將截止狀態下的電流值(截止電流值)控制為低。因此，可以延長影像信號等電信號的保持時間，在電源的導通狀態下也可以延長寫入間隔。因此，可以降低更新工作的頻率，所以可以發揮抑制耗電量的效果。

此外，使用本說明書所公開的氧化物半導體膜的電晶體可以得到較高的場效應遷移率，所以能夠進行高速驅動。例如，藉由將這種能夠進行高速驅動的電晶體用於液晶顯示裝置，可以在同一基板上形成像素部的開關電晶體及用於驅動電路部的驅動電晶體。也就是說，因為作為驅動電路不需要另行使用由矽晶片等形成的半導體裝置，所以可以縮減半導體裝置的部件數。另外，在像素部中也藉由使用能夠進行高速驅動的電晶體，可以提供高品質的影像。

液晶顯示裝置可以採用 TN(Twisted Nematic：扭曲向列)模式、IPS(In-Plane-Switching：平面內轉換)模式、FFS(Fringe Field Switching：邊緣電場轉換)模式、ASM(Axially Symmetric aligned Micro-cell：軸對稱排列微單元)模式、OCB(Optical Compensated Birefringence：光學補償彎曲)模式、FLC(Ferroelectric Liquid Crystal：鐵電性液晶)模式、AFLC(Anti Ferroelectric Liquid Crystal：反鐵電性液晶)模式等。

此外，也可以使用常黑型液晶顯示裝置，例如採用垂

直配向(VA)模式的透過型液晶顯示裝置。作為垂直配向模式，列舉幾個例子，例如可以使用 MVA(Multi-Domain Vertical Alignment：多象限垂直配向)模式、PVA(Patterned Vertical Alignment：垂直配向構型)模式、ASV(Advanced Super View)模式等。另外，也可以用於 VA 型液晶顯示裝置。VA 型液晶顯示裝置是控制液晶顯示面板的液晶分子的排列的一種方式。VA 型液晶顯示裝置是在不被施加電壓時液晶分子朝向垂直於面板的方向的方式。此外，也可以使用將像素(pixel)分成幾個區域(子像素)且使分子分別倒向不同方向的被稱為多疇化或多域設計的方法。

此外，在顯示裝置中，適當地設置黑矩陣(遮光層)、偏振構件、相位差構件、抗反射構件等的光學構件(光學基板)等。例如，也可以使用利用偏振基板以及相位差基板的圓偏振。此外，作為光源，也可以使用背光、側光燈等。

此外，作為像素部中的顯示方式，可以採用逐行掃描方式或隔行掃描方式等。此外，作為當進行彩色顯示時在像素中控制的顏色因素，不侷限於 RGB(R 表示紅色，G 表示綠色，B 表示藍色)這三種顏色。例如，也可以採用 RGBW(W 表示白色)或對 RGB 追加黃色(yellow)、青色(cyan)、洋紅色(magenta)等中的一種顏色以上的顏色。另外，也可以按每個顏色因素的點使其顯示區的大小不同。但是，所公開的發明不侷限於彩色顯示的顯示裝置，而也可以應用於單色顯示的顯示裝置。

此外，作為顯示裝置所包括的顯示元件，可以應用利用電致發光的發光元件。利用電致發光的發光元件根據發光材料是有機化合物還是無機化合物被區分，一般地，前者被稱為有機 EL 元件，而後者被稱為無機 EL 元件。

在有機 EL 元件中，藉由對發光元件施加電壓，電子及電洞分別從一對電極注入到包括具有發光性的有機化合物的層，以使電流流過。並且，藉由這些載流子(電子及電洞)重新結合，具有發光性的有機化合物形成激發態，當從該激發態回到基態時發光。由於這種機制，這種發光元件被稱為電流激發型發光元件。在本實施方式中，示出作為發光元件使用有機 EL 元件的例子。

無機 EL 元件根據其元件結構而分類為分散型無機 EL 元件和薄膜型無機 EL 元件。分散型無機 EL 元件具有發光層，其中發光材料的粒子分散在黏合劑中，並且其發光機制是利用施體能階和受體能階的施體-受體重新結合型發光。薄膜型無機 EL 元件具有一種結構，其中，發光層夾在介電層之間，並且該夾著發光層的介電層由電極夾住，其發光機制是利用金屬離子的內殼層電子躍遷的定域型發光(localized type light emission)。另外，這裏作為發光元件使用有機 EL 元件進行說明。

為了取出發光，使發光元件的一對電極中的至少一個具有透光性即可。並且，在基板上形成電晶體及發光元件，作為發光元件，有：從與基板相反一側的表面取出發光的頂部發射；從基板一側的表面取出發光的底部發射；以

及從基板一側及與基板相反一側的表面取出發光的雙面發射結構的發光元件，可以應用上述任一種發射結構的發光元件。

圖 6A 和圖 6B、圖 7B、圖 15A 和圖 15B 以及圖 16B 示出作為顯示元件使用發光元件的發光裝置的例子。

圖 6A 是發光裝置的平面圖，沿著圖 6A 中的鏈式線 V1-W1、V2-W2 及 V3-W3 截斷的剖面相當於圖 6B。此外，在圖 6A 的平面圖中，省略電致發光層 542 及第二電極層 543 而未圖示。

在圖 6A 和圖 6B 所示的發光裝置中，在玻璃基板 500 上包括電晶體 510、電容元件 520 以及佈線層交叉部 530，並且電晶體 510 與發光元件 540 電連接。此外，圖 6A 和圖 6B 是具有透過玻璃基板 500 從發光元件 540 取出光的底部發射型結構的發光裝置。

作為電晶體 510，可以使用實施方式 1 至 6 中任一個所示的電晶體。在本實施方式中，示出使用具有與實施方式 3 所示的電晶體 420 相同的結構的電晶體的例子。電晶體 510 是在氧化物半導體膜上設置有用作通道保護膜的絕緣層的具有底閘極結構的交錯型電晶體。

電晶體 510 包括閘極電極層 511a、閘極電極層 511b、第一閘極絕緣膜 501、第二閘極絕緣膜 502、氧化物半導體膜 512 以及用作源極電極層或汲極電極層的導電層 513a、513b。

電晶體 510 的閘極電極層被第一閘極絕緣膜 501 覆

蓋，並且電晶體 510 的第二閘極絕緣膜 502 及氧化物半導體膜 512 被保護不受包含在玻璃基板 500 中的第一金屬元素造成的污染。因此，將第一閘極絕緣膜 501 與第二閘極絕緣膜 502 之間的介面處的包含在玻璃基板 500 中的第一金屬元素的濃度設定為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下（較佳為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下）。

作為第一閘極絕緣膜 501，可以使用薄膜的氮化物絕緣膜。例如，可以舉出氮化矽膜、氮氧化矽膜等。第一閘極絕緣膜 501 的厚度薄，可以將其設定為 30nm 以上且 50nm 以下。第一閘極絕緣膜 501 可以具有單層結構或疊層結構。在本實施方式中，作為第一閘極絕緣膜 501 使用氮化矽膜。

因此，作為包含使用圖 6A 和圖 6B 所示的本實施方式的氧化物半導體膜 512 的具有穩定的電特性的電晶體 510 的半導體裝置，可以提供可靠性高的半導體裝置。此外，也可以以高良率製造這樣的可靠性高的半導體裝置，而可以實現高生產化。

電容元件 520 包括導電層 521a、導電層 521b、第二閘極絕緣膜 502、氧化物半導體膜 522 以及導電層 523，並且由導電層 521a、導電層 521b 以及導電層 523 夾著第二閘極絕緣膜 502 及氧化物半導體膜 522，來形成電容器。

佈線層交叉部 530 是閘極電極層 511a、閘極電極層 511b 和導電層 533 的交叉部，並且閘極電極層 511a、閘極電極層 511b 和導電層 533 隔著第二閘極絕緣膜 502 及

第一閘極絕緣膜 501 交叉。在實施方式 3 所示的結構中，佈線層交叉部 530 在閘極電極層 511a、閘極電極層 511b 和導電層 533 之間除第二閘極絕緣膜 502 以外還可以配置第一閘極絕緣膜 501，因此可以降低產生在閘極電極層 511a、閘極電極層 511b 和導電層 533 之間的寄生電容。

圖 15A 是發光裝置的平面圖，沿著圖 15A 中的鏈式線 V4-W4、V5-W5 及 V6-W6 截斷的剖面相當於圖 15B。此外，在圖 15A 的平面圖中，省略電致發光層 542 及第二電極層 543 而未圖示。

在圖 15A 和圖 15B 所示的發光裝置中，在設置有用作基底膜的保護絕緣膜 550 的玻璃基板 500 上包括電晶體 1510、電容元件 1520 以及佈線層交叉部 1530，並且電晶體 1510 與發光元件 540 電連接。此外，圖 15A 和圖 15B 是具有透過玻璃基板 500 從發光元件 540 取出光的底部發射型結構的發光裝置。

作為保護絕緣膜 550，可以使用氮化物絕緣膜。例如，可以舉出氮化矽膜、氮氧化矽膜等。保護絕緣膜 550 可以具有單層結構或疊層結構。在本實施方式中，作為保護絕緣膜 550 使用氮化矽膜。

作為電晶體 1510，可以使用實施方式 1 至 6 中任一個所示的電晶體。在本實施方式中，示出使用具有與實施方式 6 所示的電晶體 1420 相同的結構的電晶體的例子。電晶體 1510 是在氧化物半導體膜上設置有用作通道保護膜的絕緣層的具有底閘極結構的交錯型電晶體。

電晶體 1510 包括閘極電極層 511a、閘極電極層 511b、閘極絕緣膜 592、氧化物半導體膜 512、絕緣層 503 以及用作源極電極層或汲極電極層的導電層 513a、導電層 513b。

在電晶體 1510 中，用作通道保護膜的絕緣層 503 至少設置在包含與閘極電極層 511a、閘極電極層 511b 重疊的氧化物半導體膜 512 的通道形成區上的氧化物半導體膜 512 上，並且該絕緣層 503 具有到達氧化物半導體膜 512 且以用作源極電極層或汲極電極層的導電層 513a、導電層 513b 覆蓋其內壁的方式設置的開口。

電晶體 1510 設置在被保護絕緣膜 550 覆蓋的玻璃基板 500 上，並被保護不受包含在玻璃基板 500 中的第二金屬元素造成的污染。因此，將電晶體 1510 的閘極電極層 511a、閘極電極層 511b 與閘極絕緣膜 592 之間的介面處的包含在玻璃基板 500 中的第二金屬元素的濃度設定為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下 (較佳為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下)。

因此，作為包含使用圖 15A 和圖 15B 所示的本實施方式的氧化物半導體膜 512 的具有穩定的電特性的電晶體 1510 的半導體裝置，可以提供可靠性高的半導體裝置。此外，也可以以高良率製造這樣的可靠性高的半導體裝置，而可以實現高生產化。

電容元件 1520 包括導電層 521a、導電層 521b、閘極絕緣膜 592、氧化物半導體膜 522 以及導電層 523，並且由導電層 521a、導電層 521b 以及導電層 523 夾著閘極絕

緣膜 592 及氧化物半導體膜 522，來形成電容器。

佈線層交叉部 1530 是閘極電極層 511a、閘極電極層 511b 和導電層 533 的交叉部，並且閘極電極層 511a、閘極電極層 511b 和導電層 533 隔著閘極絕緣膜 592 及絕緣層 503 交叉。在實施方式 3 所示的結構中，佈線層交叉部 1530 在閘極電極層 511a、閘極電極層 511b 和導電層 533 之間除閘極絕緣膜 592 以外還可以配置絕緣層 503，因此可以降低產生在閘極電極層 511a、閘極電極層 511b 和導電層 533 之間的寄生電容。

在本實施方式中，作為閘極電極層 511a 及導電層 521a 使用 30nm 厚的鈦膜，作為閘極電極層 511b 及導電層 521b 使用 200nm 厚的銅薄膜。因此，閘極電極層具有鈦膜和銅薄膜的疊層結構。

作為氧化物半導體膜 512、氧化物半導體膜 522 使用 25nm 厚的 IGZO 膜。

在電晶體 510、電晶體 1510、電容元件 520、電容元件 1520、佈線層交叉部 530、佈線層交叉部 1530 上形成有層間絕緣膜 504，並且在層間絕緣膜 504 上的與發光元件 540 重疊的區域設置有彩色濾光層 505。在層間絕緣膜 504 及彩色濾光層 505 上設置有用作平坦化絕緣膜的絕緣膜 506。

在絕緣膜 506 上設置有包含依次層疊第一電極層 541、電致發光層 542、第二電極層 543 的疊層結構的發光元件 540。在到達導電層 513a 且形成在絕緣膜 506 及層間絕

緣膜 504 中的開口中第一電極層 541 與導電層 513a 接觸，因此發光元件 540 與電晶體 510 或電晶體 1510 電連接。此外，以覆蓋第一電極層 541 的一部分及該開口的方式設置有隔壁 507。

作為層間絕緣膜 504 可以使用藉由電漿 CVD 法形成的 200nm 以上且 600nm 以下厚的氧氮化矽膜。此外，作為絕緣膜 506 可以使用 1500nm 厚的感光性丙烯酸膜，作為隔壁 507 可以使用 1500nm 厚的感光性聚醯亞胺樹脂膜。

作為彩色濾光層 505，例如可以使用彩色的透光樹脂。作為彩色透光樹脂，可以使用感光性有機樹脂、非感光性有機樹脂。當使用感光性有機樹脂層時，能夠減少光阻掩罩數量而簡化製程，所以是較佳的。

彩色是指如黑色、灰色和白色等無彩色以外的顏色。彩色濾光層由只使被著色的彩色光透過的材料形成。至於彩色，可以使用紅色、綠色、藍色等。另外，還可以使用青色(cyan)、洋紅色(magenta)、黃色(yellow)等。只使被著色的彩色的光透過意味著：透過彩色濾光層的光在其彩色的光的波長中具有峰值。彩色濾光層考慮所包含的著色材料的濃度與光的透過率的關係以適當地控制最適合的膜厚度即可。例如，將彩色濾光層 505 的厚度設定為 1500nm 以上且 2000nm 以下，即可。

在圖 7B 及圖 16B 所示的發光裝置中，作為顯示元件的發光元件 4513 電連接到設置在像素部 4002 中的電晶體 4010 或電晶體 4040。另外，發光元件 4513 的結構是第一

電極層 4030、電致發光層 4511、第二電極層 4031 的疊層結構，但是，不侷限於所示結構。根據從發光元件 4513 取出的光的方向等，可以適當地改變發光元件 4513 的結構。

隔壁 4510、隔壁 507 使用有機絕緣材料或無機絕緣材料形成。尤其是，較佳的是使用感光樹脂材料，在第一電極層 4030、第一電極層 541 上形成開口部，並且將該開口部的側壁形成爲具有連續曲率的傾斜面。

電致發光層 4511、電致發光層 542 可以使用一個層構成，也可以使用多個層的疊層構成。

爲了防止氧、氫、水分、二氧化碳等侵入到發光元件 4513、發光元件 540 中，也可以在第二電極層 4031、第二電極層 543 及隔壁 4510、隔壁 507 上形成保護膜。作爲保護膜，可以形成氮化矽膜、氮氧化矽膜、DLC 膜等。

另外，爲了不使氧、氫、水分、二氧化碳等侵入到發光元件 4513、發光元件 540，也可以藉由蒸鍍法形成覆蓋發光元件 4513、發光元件 540 的包含有機化合物的層。

此外，在由玻璃基板 4001、基板 4006 以及密封材料 4005 密封的空間中設置有填充材料 4514 並被密封。如此，爲了不暴露於外部氣體，較佳的是使用氣密性高且脫氣少的保護薄膜(黏合薄膜、紫外線固化樹脂薄膜等)、覆蓋材料將發光元件 4513 封裝(封入)。

作爲填充材料 4514，除氮或氫等惰性氣體以外，也可以使用紫外線固化樹脂、熱固性樹脂，可以使用 PVC(聚

氯乙烯)、丙烯酸樹脂、聚醯亞胺樹脂、環氧樹脂、矽酮樹脂、PVB(聚乙烯醇縮丁醛)或 EVA(乙烯-醋酸乙烯酯)。例如，作為填充材料使用氮，即可。

另外，如果需要，則也可以在發光元件的射出表面上適當地設置諸如偏光板或者圓偏光板(包括橢圓偏光板)、相位差板($\lambda/4$ 板， $\lambda/2$ 板)、彩色濾光片等的光學薄膜。此外，也可以在偏光板或者圓偏光板上設置防反射膜。例如，可以進行抗眩光處理，該處理是利用表面的凹凸來擴散反射光而可以降低眩光的處理。

此外，作為顯示裝置，也可以提供驅動電子墨水的電子紙。電子紙也稱為電泳顯示裝置(電泳顯示器)，並具有如下優勢：與紙同樣的易讀性；其耗電量比其他顯示裝置的耗電量低；形狀薄且輕。

作為電泳顯示裝置，可以想到各種各樣的形式，但是它是包括具有正電荷的第一粒子和具有負電荷的第二粒子的多個微膠囊分散在溶劑或溶質中，並且，藉由對微膠囊施加電場，使微膠囊中的粒子彼此移動到相對方向，以只顯示集合在一側的粒子的顏色的裝置。另外，第一粒子或第二粒子包括染料，當沒有電場時不移動。此外，第一粒子的顏色和第二粒子的顏色不同(包括無色)。

這樣，電泳顯示裝置是利用介電常數高的物質移動到高電場區域，即所謂的介電泳效應(dielectrophoretic effect)的顯示器。

分散有上述微囊的溶劑被稱為電子墨水，並且該電子

墨水可以印刷到玻璃、塑膠、布、紙等的表面上。另外，還可以藉由使用彩色濾光片、具有色素的粒子來進行彩色顯示。

此外，作為微囊中的第一粒子及第二粒子，使用選自導電材料、絕緣材料、半導體材料、磁性材料、液晶材料、鐵電性材料、電致發光材料、電致變色材料、磁泳材料中的一種材料或這些材料的複合材料即可。

此外，作為電子紙，也可以應用使用旋轉球(twisting ball)顯示方式的顯示裝置。旋轉球顯示方式是如下方法，即將分別塗為白色和黑色的球形粒子配置在作為用於顯示元件的電極層的第一電極層與第二電極層之間，使第一電極層與第二電極層之間產生電位差來控制球形粒子的方向，以進行顯示。

另外，在圖 5A 至圖 7B、圖 15A 和圖 15B、圖 16A 和圖 16B 中，作為玻璃基板 4001、玻璃基板 500、基板 4006，除玻璃基板以外，也可以使用撓性的基板。例如，可以使用具有透光性的塑膠基板等。作為塑膠，可以使用 FRP(Fiberglass-Reinforced Plastics：玻璃纖維強化塑膠)板、PVF(聚氟乙烯)薄膜、聚酯薄膜或丙烯酸樹脂薄膜。此外，若不需要透光性，則也可以使用鋁或不鏽鋼等的金屬基板(金屬薄膜)。例如，也可以使用具有由 PVF 薄膜或聚酯薄膜夾住鋁箔的結構的薄片。

在本實施方式中，作為絕緣膜 4020 使用氧化鋁膜。可以藉由濺射法及電漿 CVD 法形成絕緣膜 4020。

在氧化物半導體膜上作為絕緣膜 4020 設置的氧化鋁膜具有高遮斷效果(阻擋效果)，即不使氫、水分等雜質及氧這兩者透過膜的效果。

因此，氧化鋁膜用作保護膜，而防止在製程中及製造之後成為電特性的變動原因的氫、水分等雜質混入到氧化物半導體膜，並防止從氧化物半導體膜釋放作為構成氧化物半導體的主要成分材料的氧。

另外，作為用作平坦化絕緣膜的絕緣膜 4021、絕緣膜 506，可以使用丙烯酸樹脂、聚醯亞胺樹脂、苯並環丁烯類樹脂、聚醯胺樹脂、環氧樹脂等具有耐熱性的有機材料。此外，除上述有機材料以外，也可以使用低介電常數材料(low-k 材料)、矽氧烷類樹脂、PSG(磷矽玻璃)、BPSG(硼磷矽玻璃)等。另外，也可以藉由層疊多個由這些材料形成的絕緣膜來形成絕緣膜。

對絕緣膜 4021、絕緣膜 506 的形成方法沒有特別的限制，可以根據其材料利用濺射法、旋塗法、浸漬法、噴塗法、液滴噴射法(噴墨法等)、印刷法(絲網印刷、膠版印刷等)、刮刀、輥塗機、幕式塗布機、刮刀式塗布機等來形成。

顯示裝置藉由使來自光源或顯示元件的光透過來進行顯示。因此，設置在光透過的像素部中的基板、絕緣膜、導電膜等薄膜全都對可見光的波長區域的光具有透光性。

關於對顯示元件施加電壓的第一電極層及第二電極層(也稱為像素電極層、共用電極層、反電極層等)，可以根

據取出光的方向、設置電極層的地方以及電極層的圖案結構選擇透光性、反射性。

作為第一電極層 4030、第一電極層 541、第二電極層 4031、第二電極層 543，可以使用含有氧化鎢的銦氧化物、含有氧化鎢的銦鋅氧化物、含有氧化鈦的銦氧化物、含有氧化鈦的銦錫氧化物、銦錫氧化物、銦鋅氧化物、添加有氧化矽的銦錫氧化物、石墨烯等具有透光性的導電材料。

此外，第一電極層 4030、第一電極層 541、第二電極層 4031、第二電極層 543 可以使用鎢(W)、鉬(Mo)、鋯(Zr)、鈦(Hf)、釩(V)、鈮(Nb)、鉭(Ta)、鉻(Cr)、鈷(Co)、鎳(Ni)、鈦(Ti)、鉑(Pt)、鋁(Al)、銅(Cu)、銀(Ag)等金屬、其合金或其金屬氮化物中的一種或多種來形成。

在本實施方式中，圖 6A 和圖 6B 以及圖 15A 和圖 15B 所示的發光裝置為底部發射型，因此第一電極層 541 具有透光性，第二電極層 543 具有反射性。因此，當作為第一電極層 541 使用金屬膜時，可以將該金屬膜減薄為能夠保持透光性的程度。當作為第二電極層 543 使用具有透過性的導電膜時，可以層疊具有反射性的導電膜。

此外，第一電極層 4030、第一電極層 541、第二電極層 4031、第二電極層 543 可以使用包括導電高分子(也稱為導電聚合體)的導電組成物來形成。作為導電高分子，可以使用所謂的 π 電子共軛類導電高分子。例如，可以舉出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍

生物或者由苯胺、吡咯和噻吩中的兩種以上構成的共聚物或其衍生物等。

此外，由於電晶體容易被靜電等損壞，所以較佳的是設置用來保護驅動電路的保護電路。保護電路較佳的是使用非線性元件構成。

如上所述，藉由應用實施方式 1 至 6 中任一個所示的電晶體，可以提供具有各種各樣的功能的半導體裝置。

本實施方式所示的結構、方法等可以與其他實施方式所示的結構、方法等適當地組合而實施。

實施方式 8

藉由使用實施方式 1 至 6 中任一個所示的電晶體，可以製造具有讀取目標物的資訊的影像感測器功能的半導體裝置。

圖 8A 和圖 8B 以及圖 17A 和圖 17B 示出具有影像感測器功能的半導體裝置的一個例子。圖 8A 和圖 17A 是光電感測器的等效電路，而圖 8B 及圖 17B 是示出光電感測器的一部分的剖面圖。

光電二極體 602 的一個電極電連接到光電二極體重設信號線 658，而光電二極體 602 的另一個電極電連接到電晶體 640 或電晶體 1640 的閘極。電晶體 640 或電晶體 1640 的源極和汲極中的一個電連接到光電感測器參考信號線 672，而電晶體 640 或電晶體 1640 的源極和汲極中的另一個電連接到電晶體 656 或電晶體 1656 的源極和汲極中

的一個。電晶體 656 或電晶體 1656 的閘極電連接到閘極信號線 659，電晶體 656 或電晶體 1656 的源極和汲極中的另一個電連接到光電感測器輸出信號線 671。

注意，在本說明書的電路圖中，爲了使使用氧化物半導體膜的電晶體一目了然，將使用氧化物半導體膜的電晶體的符號表示爲“OS”。在本實施方式中，電晶體 640、電晶體 656、電晶體 1640、電晶體 1656 可以應用實施方式 1 至 6 中任一個所示的電晶體，是使用氧化物半導體膜的電晶體。在圖 8A 和圖 8B 中示出應用具有與實施方式 2 所示的電晶體 430 同樣的結構的電晶體的例子。在圖 17A 和圖 17B 中示出應用具有與實施方式 5 所示的電晶體 1430 同樣的結構的電晶體的例子。電晶體 640、電晶體 1640 是在氧化物半導體膜上設置有用作通道保護膜的絕緣層的底閘極結構的交錯型電晶體。

圖 8B 是示出光電感測器中的光電二極體 602 和電晶體 640 的剖面圖，其中在玻璃基板 601 上設置有用作感測器的光電二極體 602 和電晶體 640。藉由使用黏合層 608，在光電二極體 602 和電晶體 640 上設置有基板 613。

電晶體 640 的閘極電極層被第一閘極絕緣膜 636 覆蓋，並且作爲第一閘極絕緣膜 636 可以使用薄膜的氮化物絕緣膜。例如，可以舉出氮化矽膜、氮氧化矽膜等。第一閘極絕緣膜 636 的厚度薄，可以將其設定爲 30nm 以上且 50nm 以下。第一閘極絕緣膜 636 可以具有單層結構或疊層結構。在本實施方式中，作爲第一閘極絕緣膜 636 使用

氮化矽膜。

圖 17B 是示出光電感測器中的光電二極體 602 和電晶體 1640 的剖面圖，其中在設置有保護絕緣膜 646 的玻璃基板 601 上設置有用作感測器的光電二極體 602 和電晶體 1640。藉由使用黏合層 608，在光電二極體 602 和電晶體 1640 上設置有基板 613。

作為保護絕緣膜 646，可以使用氮化物絕緣膜。例如，可以舉出氮化矽膜、氮氧化矽膜等。保護絕緣膜 646 可以具有單層結構或疊層結構。在本實施方式中，作為保護絕緣膜 646 使用氮化矽膜。

在電晶體 640 或電晶體 1640 上設置有絕緣膜 631、層間絕緣膜 633 以及層間絕緣膜 634。光電二極體 602 設置在層間絕緣膜 633 上，並且光電二極體 602 具有如下結構：在形成於層間絕緣膜 633 上的電極層 641a、電極層 641b 和設置在層間絕緣膜 634 上的電極層 642 之間從層間絕緣膜 633 一側按順序層疊有第一半導體膜 606a、第二半導體膜 606b 及第三半導體膜 606c。

電極層 641b 與形成在層間絕緣膜 634 中的導電層 643 電連接，並且電極層 642 藉由電極層 641a 與導電層 645 電連接。導電層 645 與電晶體 640 或電晶體 1640 的閘極電極層電連接，並且光電二極體 602 與電晶體 640 或電晶體 1640 電連接。

在此，例示一種 pin 型光電二極體，其中層疊用作第一半導體膜 606a 的具有 p 型導電型的半導體膜、用作第

二半導體膜 606b 的高電阻的半導體膜(I 型半導體膜)、用作第三半導體膜 606c 的具有 n 型導電型的半導體膜。

第一半導體膜 606a 是 p 型半導體膜，而可以由包含賦予 p 型的雜質元素的非晶矽膜形成。使用包含屬於週期表中的第 13 族的雜質元素(例如，硼(B))的半導體材料氣體藉由電漿 CVD 法來形成第一半導體膜 606a。作為半導體材料氣體，可以使用矽烷(SiH_4)。另外，可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等。另外，也可以使用如下方法：在形成不包含雜質元素的非晶矽膜之後，使用擴散法或離子植入法將雜質元素導入到該非晶矽膜。較佳在使用離子植入法等導入雜質元素之後進行加熱等來使雜質元素擴散。在此情況下，作為形成非晶矽膜的方法，可以使用 LPCVD 法、氣相生長法或濺射法等。較佳將第一半導體膜 606a 的厚度設定為 10nm 以上且 50nm 以下。

第二半導體膜 606b 是 I 型半導體膜(本質半導體膜)，而由非晶矽膜形成。為了形成第二半導體膜 606b，藉由電漿 CVD 法使用半導體材料氣體來形成非晶矽膜。作為半導體材料氣體，可以使用矽烷(SiH_4)。或者，也可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 或 SiF_4 等。也可以藉由 LPCVD 法、氣相生長法、濺射法等形成第二半導體膜 606b。較佳將第二半導體膜 606b 的厚度設定為 200nm 以上且 1000nm 以下。

第三半導體膜 606c 是 n 型半導體膜，而由包含賦予 n 型的雜質元素的非晶矽膜形成。使用包含屬於週期表中的

第 15 族的雜質元素(例如，磷(P))的半導體材料氣體藉由電漿 CVD 法形成第三半導體膜 606c。作為半導體材料氣體，可以使用矽烷(SiH_4)。或者，也可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 或 SiF_4 等。另外，也可以使用如下方法：在形成不包含雜質元素的非晶矽膜之後，使用擴散法或離子植入法將雜質元素導入到該非晶矽膜。較佳在使用離子植入法等導入雜質元素之後進行加熱等來使雜質元素擴散。在此情況下，作為形成非晶矽膜的方法，可以使用 LPCVD 法、氣相生長法或濺射法等。較佳將第三半導體膜 606c 的厚度設定為 20nm 以上且 200nm 以下。

此外，第一半導體膜 606a、第二半導體膜 606b 以及第三半導體膜 606c 也可以不使用非晶半導體形成，而使用多晶半導體或微晶半導體(Semi Amorphous Semiconductor: SAS)形成。

此外，由於光電效應生成的電洞的遷移率低於電子的遷移率，因此當 p 型半導體膜側的表面用作光接收面時，pin 型光電二極體具有較好的特性。這裏示出將光電二極體 602 從形成有 pin 型光電二極體的玻璃基板 601 的面接收的光轉換為電信號的例子。此外，來自其導電型與用作光接收面的半導體膜一側相反的半導體膜一側的光是干擾光，因此，電極層較佳的是使用具有遮光性的導電膜。另外，也可以將 n 型半導體膜一側的表面用作光接收面。

藉由使用絕緣材料且根據其材料使用濺射法、電漿 CVD 法、旋塗法、浸漬法、噴塗法、液滴噴射法(噴墨法

等)、印刷法(絲網印刷、膠版印刷等)等，來可以形成絕緣膜 631、層間絕緣膜 633、層間絕緣膜 634。

作為絕緣膜 631，可以使用如下無機絕緣材料的單層或疊層，氧化物絕緣膜諸如氧化矽層、氧氮化矽膜層、氧化鋁層或氧氮化鋁層等以及氮化物絕緣膜諸如氮化矽層、氮氧化矽層、氮化鋁層或氮氧化鋁層等。

在本實施方式中，作為絕緣膜 631 使用氧化鋁膜。絕緣膜 631 可以藉由濺射法或電漿 CVD 法形成。

在氧化物半導體膜上作為絕緣膜 631 設置的氧化鋁膜具有高遮斷效果(阻擋效果)，即不使氫、水分等雜質及氧的兩者透過膜的效果。

因此，氧化鋁膜用作保護膜，而防止在製程中及製造之後成為電特性的變動原因的氫、水分等雜質混入到氧化物半導體膜，並防止從氧化物半導體膜釋放作為構成氧化物半導體的主要成分材料的氧。

作為層間絕緣膜 633、層間絕緣膜 634，較佳的是採用用作減少表面凹凸的平坦化絕緣膜的絕緣膜。作為層間絕緣膜 633、層間絕緣膜 634，例如可以使用聚醯亞胺樹脂、丙烯酸樹脂、苯並環丁烯樹脂、聚醯胺樹脂或環氧樹脂等具有耐熱性的有機絕緣材料。除上述有機絕緣材料之外，也可以使用低介電常數材料(low-k 材料)、矽氧烷類樹脂、PSG(磷矽玻璃)、BPSG(硼磷矽玻璃)等的單層或疊層。

藉由檢測入射到光電二極體 602 的光 622，可以讀取

檢測目標的資訊。另外，在讀取檢測目標的資訊時，可以使用背光等的光源。

電晶體 640 的閘極電極層被第一閘極絕緣膜 636 覆蓋，並且電晶體 640 的第二閘極絕緣膜及氧化物半導體膜被保護不受包含在玻璃基板 601 中的第一金屬元素造成的污染。因此，將第一閘極絕緣膜 636 與第二閘極絕緣膜之間的介面處的包含在玻璃基板 601 中的第一金屬元素的濃度設定為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下(較佳為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下)。

電晶體 1640 設置在被保護絕緣膜 646 覆蓋的玻璃基板 601 上，並被保護不受包含在玻璃基板 601 中的第二金屬元素造成的污染。因此，將電晶體 1640 的閘極電極層與閘極絕緣膜之間的介面處的包含在玻璃基板 601 中的第二金屬元素的濃度設定為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下(較佳為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下)。

因此，作為包含使用本實施方式的氧化物半導體膜的具有穩定的電特性的電晶體 640、電晶體 1640 的半導體裝置，可以提供可靠性高的半導體裝置。此外，也可以以高良率製造可靠性高的半導體裝置，而可以實現高生產化。

本實施方式所示的結構、方法等可以與其他實施方式所示的結構、方法等適當地組合而實施。

實施方式 9

本說明書所公開的半導體裝置可以應用於各種電子裝

置(也包括遊戲機)。作為電子裝置，可以舉出電視機(也稱為電視或電視接收機)、用於電腦等的監視器、數位相機或攝像機等影像拍攝裝置、數位相框、行動電話機、可攜式遊戲機、可攜式資訊終端、音頻再生裝置、遊戲機(彈珠機(pachinko machine)或投幣機(slot machine)等)、外殼遊戲機。圖 9A 至圖 9C 示出上述電子裝置的具體例子。

圖 9A 示出具有顯示部的桌子 9000。在桌子 9000 中，外殼 9001 組裝有顯示部 9003，並且利用顯示部 9003 可以顯示影像。另外，示出利用四個腿部 9002 支撐外殼 9001 的結構。另外，外殼 9001 具有用於供應電力的電源供應線 9005。

可以將實施方式 1 至 8 中任一個所示的半導體裝置用於顯示部 9003，並且該半導體裝置能夠給具有顯示部的桌子 9000 賦予高可靠性。

顯示部 9003 具有觸屏輸入功能，而藉由用手指等接觸顯示於桌子 9000 的顯示部 9003 中的顯示按鈕 9004 來可以進行屏面操作或資訊輸入，並且顯示部 9003 也可以用作如下控制裝置，即藉由使其具有能夠與其他家電產品進行通訊的功能或能夠控制其他家電產品的功能，而藉由屏面操作控制其他家電產品。例如，藉由使用實施方式 8 所示的具有影像感測器功能的半導體裝置，可以使顯示部 9003 具有觸屏輸入功能。

另外，利用設置於外殼 9001 的鉸鏈也可以將顯示部 9003 的屏面以垂直於地板的方式立起來，從而也可以將桌

子用作電視機。雖然當在小房間裏設置大屏面的電視機時自由使用的空間變小，但是若在桌子內安裝有顯示部則可以有效地利用房間的空間。

圖 9B 示出電視機 9100 的一個例子。在電視機 9100 中，外殼 9101 組裝有顯示部 9103，並且利用顯示部 9103 可以顯示影像。此外，在此示出利用支架 9105 支撐外殼 9101 的結構。

可以藉由利用外殼 9101 所具備的操作開關、另外提供的遙控器 9110 進行電視機 9100 的操作。藉由利用遙控器 9110 所具備的操作鍵 9109，可以進行頻道及音量的操作，並可以對在顯示部 9103 上顯示的影像進行操作。此外，也可以採用在遙控器 9110 中設置顯示從該遙控器 9110 輸出的資訊的顯示部 9107 的結構。

圖 9B 所示的電視機 9100 具備接收機及數據機等。電視機 9100 可以利用接收機接收一般的電視廣播。再者，電視機 9100 藉由數據機連接到有線或無線方式的通信網路，也可以進行單向(從發送者到接收者)或雙向(在發送者和接收者之間或在接收者之間等)的資訊通信。

可以將實施方式 1 至 8 中任一個所示的半導體裝置用於顯示部 9103、顯示部 9107，並且該半導體裝置能夠給電視機及遙控器賦予高可靠性。

圖 9C 示出電腦，該電腦包括主體 9201、外殼 9202、顯示部 9203、鍵盤 9204、外部連接埠 9205、指向裝置 9206 等。

可以將實施方式 1 至 8 中任一個所示的半導體裝置用於顯示部 9203，並且該半導體裝置能夠給電腦賦予高可靠性。

圖 10A 和圖 10B 是能夠折起來的平板終端。圖 10A 是打開的狀態，並且平板終端包括外殼 9630、顯示部 9631a、顯示部 9631b、顯示模式切換開關 9034、電源開關 9035、省電模式切換開關 9036、卡子 9033 以及操作開關 9038。

可以將實施方式 1 至 8 中任一個所示的半導體裝置用於顯示部 9631a、顯示部 9631b，並且該半導體裝置能夠實現可靠性高的平板終端。

在顯示部 9631a 中，可以將其一部分用作觸摸屏的區域 9632a，並且可以藉由接觸所顯示的操作鍵 9638 來輸入資料。此外，作為一個例子，顯示部 9631a 的一半隻具有顯示的功能，並且另一半具有觸摸屏的功能，但是不侷限於該結構。也可以採用顯示部 9631a 的整個區域具有觸摸屏的功能的結構。例如，可以使顯示部 9631a 的整個面顯示鍵盤按鈕來將其用作觸摸屏，並且將顯示部 9631b 用作顯示畫面。

此外，顯示部 9631b 與顯示部 9631a 同樣，可以將其一部分用作觸摸屏的區域 9632b。此外，藉由使用手指或觸控筆等接觸觸摸屏的顯示鍵盤顯示切換按鈕 9639 的位置，可以在顯示部 9631b 顯示鍵盤按鈕。

此外，也可以對觸摸屏的區域 9632a 和觸摸屏的區域

9632b 同時進行觸摸輸入。

另外，顯示模式切換開關 9034 能夠切換豎屏顯示和橫屏顯示等顯示的方向並可以進行黑白顯示或彩色顯示等的切換等的選擇。根據內置於平板終端中的光感測器所檢測的使用時的外光的光量，省電模式切換開關 9036 可以將顯示的亮度設定為最適合的亮度。平板終端除光感測器以外還可以內置陀螺儀和加速度感測器等檢測傾斜度的感測器等的其他檢測裝置。

此外，圖 10A 示出顯示部 9631b 的顯示面積與顯示部 9631a 的顯示面積相同的例子，但是不侷限於此，一方的尺寸和另一方的尺寸可以不同，並且它們的顯示品質也可以有差異。例如，可以使用顯示部中的一方能夠進行比另一方更高精細度的顯示的顯示面板。

圖 10B 是合上的狀態，並且平板終端包括外殼 9630、太陽能電池 9633、充放電控制電路 9634、電池 9635 以及 DCDC 轉換器 9636。此外，在圖 10B 中，作為充放電控制電路 9634 的一個例子示出具有電池 9635 和 DCDC 轉換器 9636 的結構。

此外，平板終端可以折起來，因此不使用時可以合上外殼 9630。因此，可以保護顯示部 9631a 和顯示部 9631b，而可以提供一種具有良好的耐久性且從長期使用的觀點來看具有良好的可靠性的平板終端。

此外，圖 10A 和圖 10B 所示的平板終端還可以具有如下功能：顯示各種各樣的資訊（靜態影像、動態影像、文

字影像等)；將日曆、日期或時刻等顯示在顯示部上；對顯示在顯示部上的資訊進行操作或編輯的觸摸輸入；藉由各種各樣的軟體(程式)控制處理等。

藉由利用安裝在平板終端的表面的太陽能電池 9633，可以將電力供應到觸摸屏、顯示部或影像信號處理部等。注意，可以將太陽能電池 9633 設置在外殼 9630 的單面或雙面，由此能夠高效地對電池 9635 進行充電。另外，當作爲電池 9635 使用鋰離子電池時，有可以實現小型化等的優點。

另外，參照圖 10C 所示的方塊圖而對圖 10B 所示的充放電控制電路 9634 的結構和工作進行說明。圖 10C 示出太陽能電池 9633、電池 9635、DCDC 轉換器 9636、轉換器 9637、開關 SW1 至 SW3 以及顯示部 9631，電池 9635、DCDC 轉換器 9636、轉換器 9637、開關 SW1 至 SW3 對應圖 10B 所示的充放電控制電路 9634。

首先，說明在利用外光使太陽能電池 9633 發電時的工作的例子。使用 DCDC 轉換器 9636 對太陽能電池 9633 所產生的電力進行升壓或降壓以使它成爲用來對電池 9635 進行充電的電壓。並且，當利用來自太陽能電池 9633 的電力使顯示部 9631 工作時使開關 SW1 導通，並且，利用轉換器 9637 將其升壓或降壓到顯示部 9631 所需要的電壓。另外，可以採用當不進行顯示部 9631 中的顯示時，使 SW1 截止且使 SW2 導通來對電池 9635 進行充電的結構。

注意，作爲發電單元的一個例子示出太陽能電池 9633

，但是不侷限於此，也可以使用壓電元件 (piezoelectric element) 或熱電轉換元件 (珀耳帖元件 (Peltier element)) 等其他發電單元進行電池 9635 的充電。例如，也可以使用以無線 (不接觸) 的方式能夠收發電力來進行充電的無線電力傳輸模組或組合其他充電方法進行充電。

本實施方式所示的結構、方法等可以與其他實施方式所示的結構、方法等適當地組合而實施。

【圖式簡單說明】

在圖式中：

圖 1A 和圖 1B 是說明半導體裝置的一個方式的平面圖及剖面圖；

圖 2A 至圖 2E 是說明半導體裝置的製造方法的一個方式的剖面圖；

圖 3A 和圖 3B 是說明半導體裝置的一個方式的平面圖及剖面圖；

圖 4A 和圖 4B 是說明半導體裝置的一個方式的平面圖及剖面圖；

圖 5A 至圖 5C 是說明半導體裝置的一個方式的平面圖；

圖 6A 和圖 6B 是說明半導體裝置的一個方式的平面圖及剖面圖；

圖 7A 和圖 7B 是說明半導體裝置的一個方式的剖面圖；

圖 8A 和圖 8B 是說明半導體裝置的一個方式的電路圖及剖面圖；

圖 9A 至圖 9C 是示出電子裝置的圖；

圖 10A 至圖 10C 是示出電子裝置的圖；

圖 11A 和圖 11B 是說明半導體裝置的一個方式的平面圖及剖面圖；

圖 12A 至圖 12E 是說明半導體裝置的製造方法的一個方式的剖面圖；

圖 13A 和圖 13B 是說明半導體裝置的一個方式的平面圖及剖面圖；

圖 14A 和圖 14B 是說明半導體裝置的一個方式的平面圖及剖面圖；

圖 15A 和圖 15B 是說明半導體裝置的一個方式的平面圖及剖面圖；

圖 16A 和圖 16B 是說明半導體裝置的一個方式的剖面圖；

圖 17A 和圖 17B 是說明半導體裝置的一個方式的電路圖及剖面圖。

【主要元件符號說明】

400：玻璃基板

401：閘極電極層

402：閘極絕緣膜

403：氧化物半導體膜

405a：源極電極層

405b：汲極電極層

407：絕緣膜

413：絕緣層

420：電晶體

423：絕緣層

425a：開口

425b：開口

430：電晶體

436：閘極絕緣膜

440：電晶體

450：保護絕緣膜

452：閘極絕緣膜

500：玻璃基板

501：閘極絕緣膜

502：閘極絕緣膜

503：絕緣層

504：層間絕緣膜

505：彩色濾光層

506：絕緣膜

507：隔壁

510：電晶體

511a：閘極電極層

511b：閘極電極層

512：氧化物半導體膜

513a：導電層

513b：導電層

520：電容元件

521a：導電層

521b：導電層

522：氧化物半導體膜

523：導電層

530：佈線層交叉部

533：導電層

540：發光元件

541：電極層

542：電致發光層

543：電極層

550：保護絕緣膜

592：閘極絕緣膜

601：玻璃基板

602：光電二極體

606a：半導體膜

606b：半導體膜

606c：半導體膜

608：黏合層

613：基板

622：光

631：絕緣膜

633：層間絕緣膜

634：層間絕緣膜

636：閘極絕緣膜

646：保護絕緣膜

640：電晶體

641a：電極層

641b：電極層

642：電極層

643：導電層

645：導電層

656：電晶體

658：光電二極體重設信號線

659：閘極信號線

671：光電感測器輸出信號線

672：光電感測器參考信號線

1420：電晶體

1430：電晶體

1440：電晶體

1510：電晶體

1520：電容元件

1530：佈線層交叉部

1640：電晶體

1656：電晶體

- 4001：玻璃基板
- 4002：像素部
- 4003：信號線驅動電路
- 4004：掃描線驅動電路
- 4005：密封材料
- 4006：基板
- 4008：液晶組成物
- 4010：電晶體
- 4011：電晶體
- 4013：液晶元件
- 4015：連接端子電極
- 4016：端子電極
- 4018：FPC
- 4018a：FPC
- 4018b：FPC
- 4019：各向異性導電膜
- 4020：絕緣膜
- 4021：絕緣膜
- 4023：閘極絕緣膜
- 4030：電極層
- 4031：電極層
- 4032：絕緣膜
- 4033：絕緣膜
- 4035：間隔物

4040：電 晶 體

4041：電 晶 體

4053：保 護 絕 緣 膜

4510：隔 壁

4511：電 致 發 光 層

4513：發 光 元 件

4514：填 充 材 料

9000：桌 子

9001：外 殼

9002：腿 部

9003：顯 示 部

9004：顯 示 按 鈕

9005：電 源 供 應 線

9033：卡 子

9034：開 關

9035：電 源 開 關

9036：開 關

9038：操 作 開 關

9100：電 視 機

9101：外 殼

9103：顯 示 部

9105：支 架

9107：顯 示 部

9109：操 作 鍵

9110：遙控器

9201：主體

9202：外殼

9203：顯示部

9204：鍵盤

9205：外部連接埠

9206：指向裝置

9630：外殼

9631：顯示部

9631a：顯示部

9631b：顯示部

9632a：區域

9632b：區域

9633：太陽能電池

9634：充放電控制電路

9635：電池

9636：DCDC轉換器

9637：轉換器

9638：操作鍵

9639：按鈕

七、申請專利範圍：

1. 一種半導體裝置，包括：

包含一種以上的金屬元素的玻璃基板上的閘極電極層；

該閘極電極層上的第一閘極絕緣膜；

在該第一閘極絕緣膜上並接觸於該第一閘極絕緣膜的
第二閘極絕緣膜；

該第二閘極絕緣膜上的氧化物半導體膜；以及

該氧化物半導體膜上的源極電極層及汲極電極層，

其中，該第一閘極絕緣膜的組成與該第二閘極絕緣膜的組成不同，

並且，在該第一閘極絕緣膜和該第二閘極絕緣膜之間的
介面處，該一種以上從該玻璃基板擴散的金屬元素的濃度為
 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下。

2. 一種半導體裝置，包括：

閘極電極層；

該閘極電極層上的第一閘極絕緣膜；

在該第一閘極絕緣膜上並接觸於該第一閘極絕緣膜的
第二閘極絕緣膜；

該第二閘極絕緣膜上的氧化物半導體膜；以及

該氧化物半導體膜上的源極電極層及汲極電極層，

其中，該第一閘極絕緣膜的組成與該第二閘極絕緣膜的組成不同，

其中，該第二閘極絕緣膜具有比包含於該第二閘極絕

緣膜內之絕緣材料的化學計量組成含有較高比例的氧，並且

其中，在該第一閘極絕緣膜和該第二閘極絕緣膜之間的介面處，一種以上的金屬元素的濃度為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下。

3.根據申請專利範圍第 2 項之半導體裝置，

其中，該絕緣材料由公式 $\text{SiO}_{2+\alpha}$ 來表示，並且

其中， α 為大於 0。

4.根據申請專利範圍第 1 或 2 項之半導體裝置，其中，該第一閘極絕緣膜包括氧化鋁。

5.根據申請專利範圍第 1 或 2 項之半導體裝置，其中該第一閘極絕緣膜是氮化物絕緣膜。

6.根據申請專利範圍第 1 或 2 項之半導體裝置，其中該第一閘極絕緣膜是氮化矽膜或氮氧化矽膜。

7.根據申請專利範圍第 1 或 2 項之半導體裝置，其中該第二閘極絕緣膜是選自氧化矽膜、氧化鎵膜、氧化鋁膜、氮化矽膜、氧氮化矽膜、氧氮化鋁膜、氮氧化矽膜、氧化鉛膜、氧化釷膜、矽酸鉛膜、包含氮的矽酸鉛膜、鋁酸鉛膜以及氧化鑷膜。

8.一種半導體裝置，包括：

包含一種以上的金屬元素的玻璃基板上的保護絕緣膜；

該保護絕緣膜上的閘極電極層；

該閘極電極層上的閘極絕緣膜；

該閘極絕緣膜上的氧化物半導體膜；以及
該氧化物半導體膜上的源極電極層及汲極電極層，
其中，該保護絕緣膜的組成與該閘極絕緣膜的組成不同，

並且，在該閘極電極層和該閘極絕緣膜之間的介面處，該一種以上從該玻璃基板擴散的金屬元素的濃度為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下。

9. 根據申請專利範圍第 8 項之半導體裝置，其中該保護絕緣膜是氮化物絕緣膜。

10. 根據申請專利範圍第 8 項之半導體裝置，其中該保護絕緣膜是氮化矽膜或氮氧化矽膜。

11. 根據申請專利範圍第 8 項之半導體裝置，其中該閘極絕緣膜是選自氧化矽膜、氧化鎵膜、氧化鋁膜、氮化矽膜、氧氮化矽膜、氧氮化鋁膜、氮氧化矽膜、氧化鉛膜、氧化釷膜、矽酸鉛膜、包含氮的矽酸鉛膜、鋁酸鉛膜以及氧化鐳膜。

12. 根據申請專利範圍第 1，2，以及 8 項之任一項之半導體裝置，還包括在該氧化物半導體膜上並接觸於該氧化物半導體膜的絕緣層，

其中該源極電極層及該汲極電極層形成在該氧化物半導體膜和該絕緣層上。

13. 根據申請專利範圍第 1，2，以及 8 項之任一項之半導體裝置，其中該一種以上的金屬元素是選自鈉、鋁、鎂、鈣、銦和鋇。

圖 1A

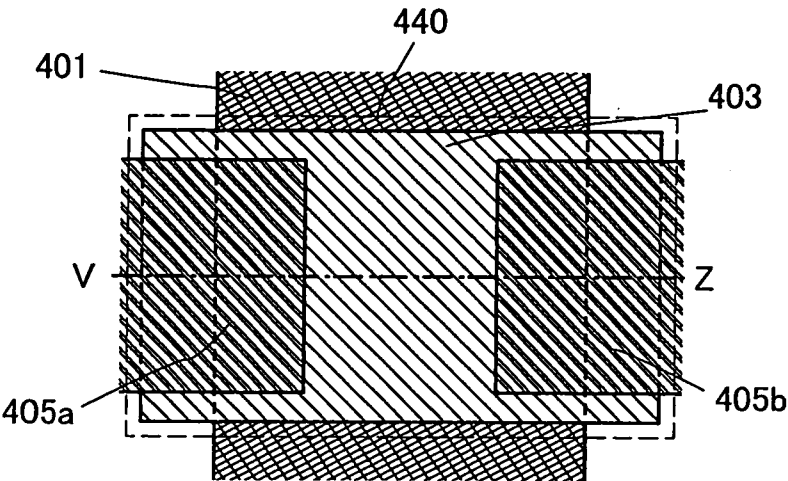


圖 1B

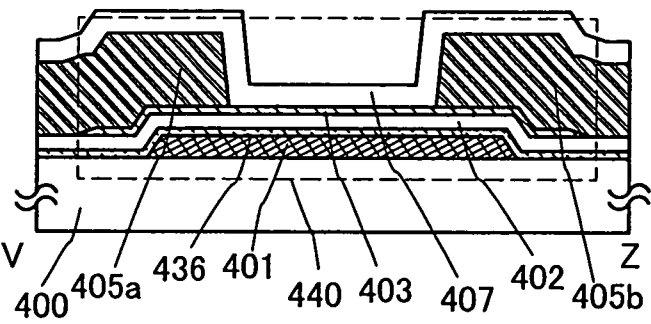


圖 2A

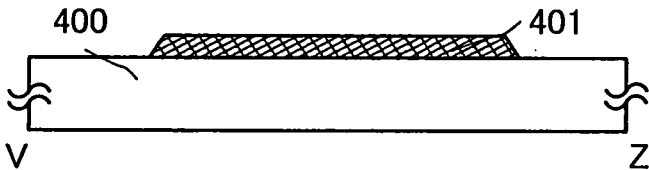


圖 2B

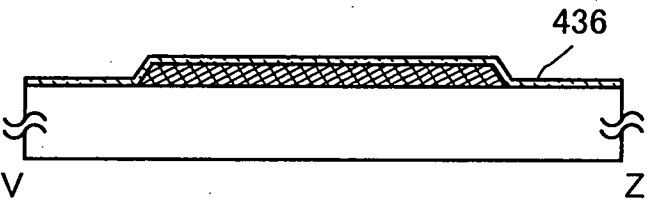


圖 2C

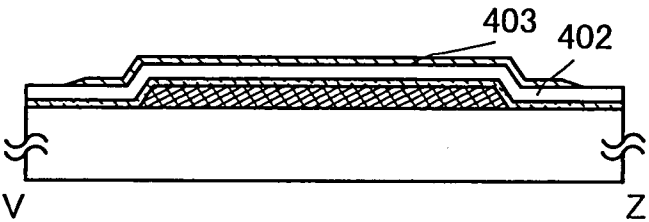


圖 2D

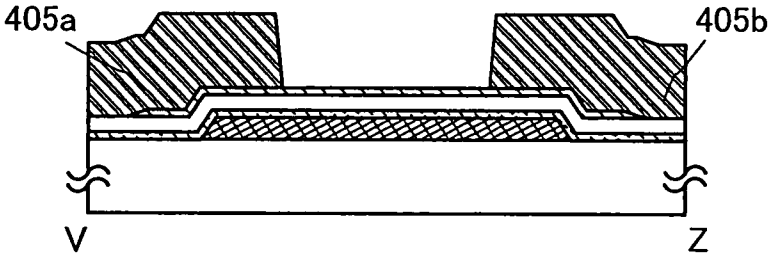


圖 2E

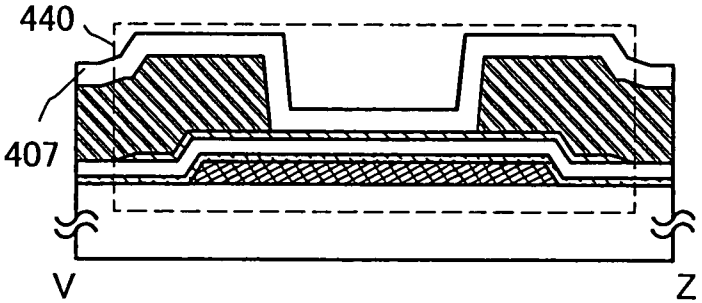


圖 3A

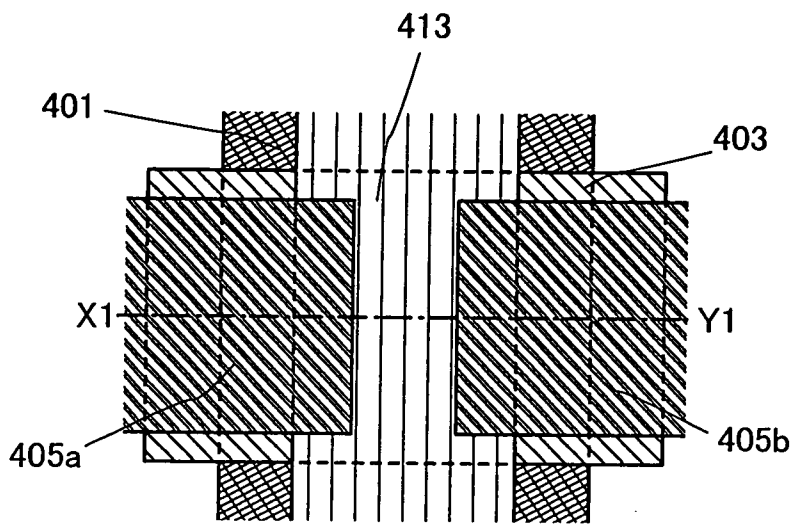


圖 3B

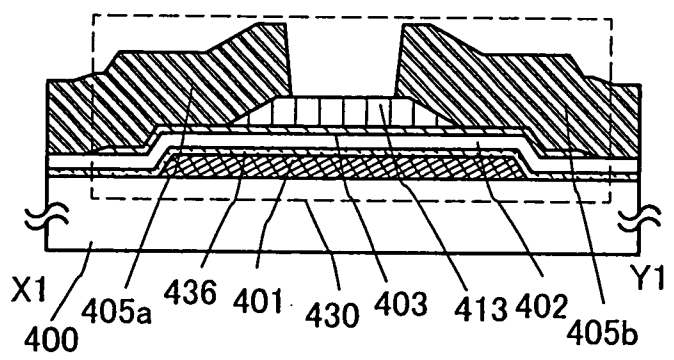


圖 4A

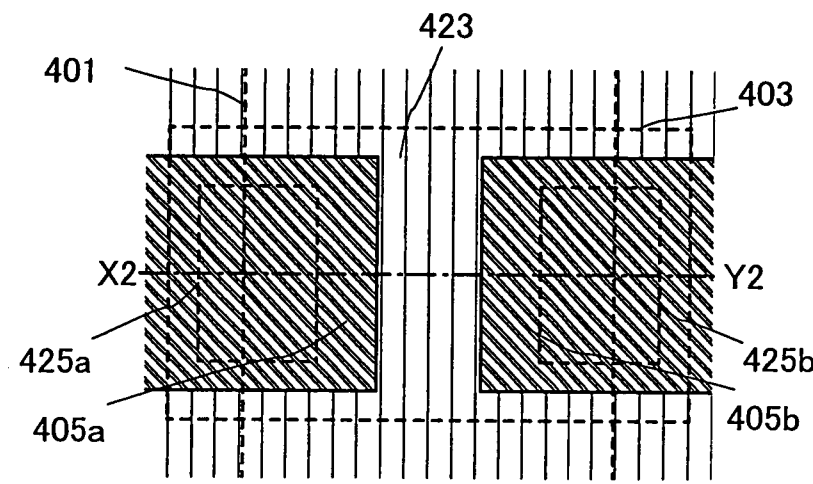


圖 4B

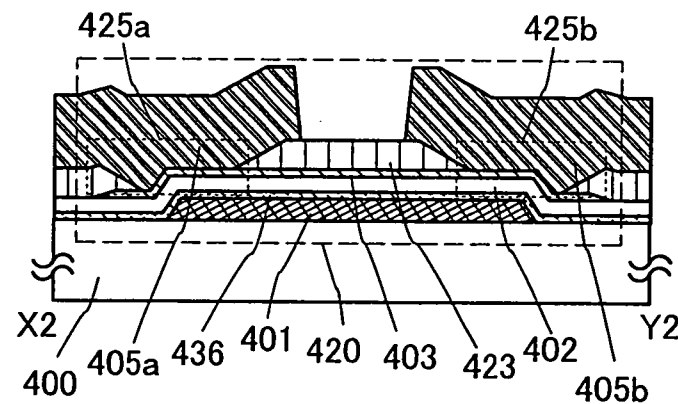


圖 5A

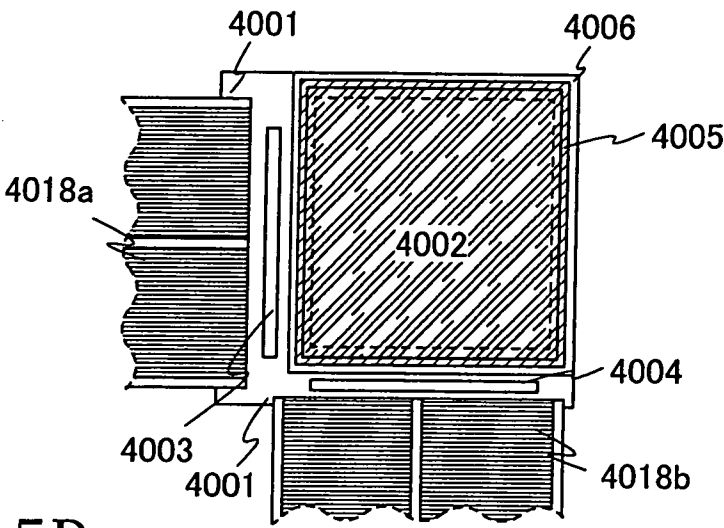


圖 5B

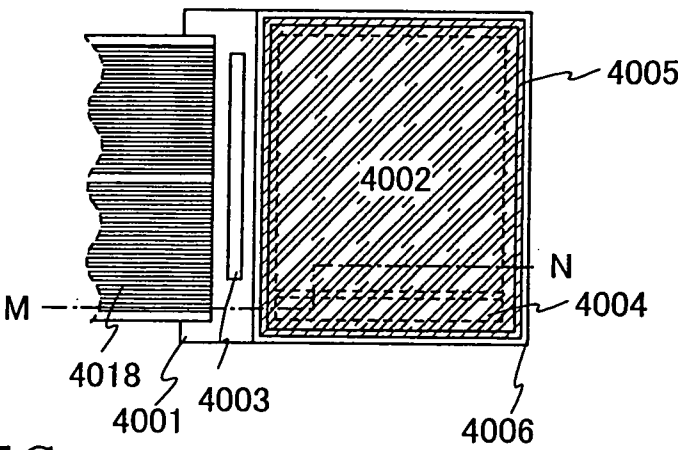


圖 5C

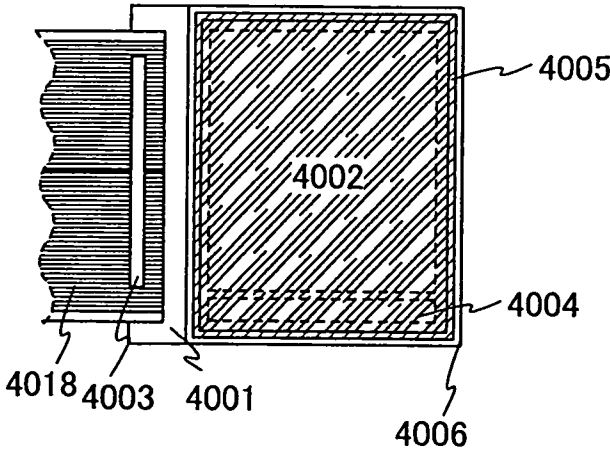


圖 6A

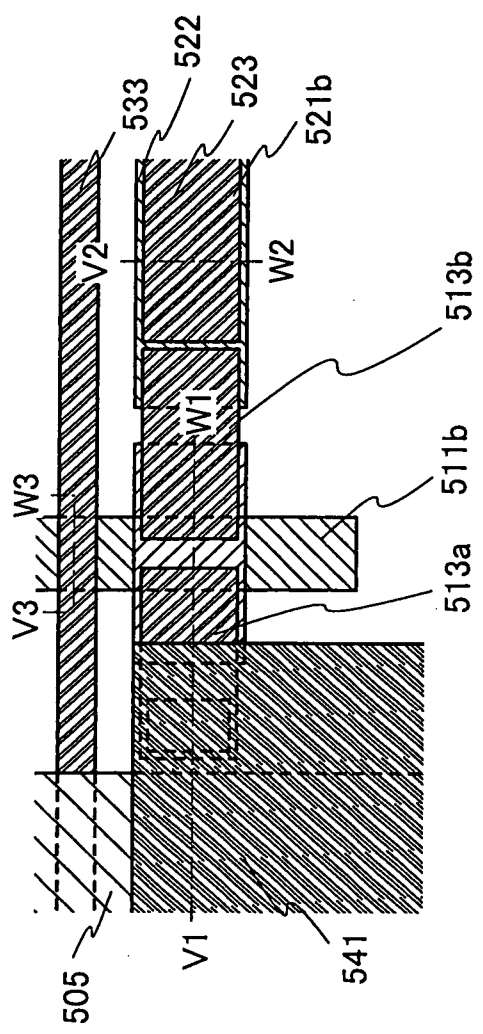


圖 6B

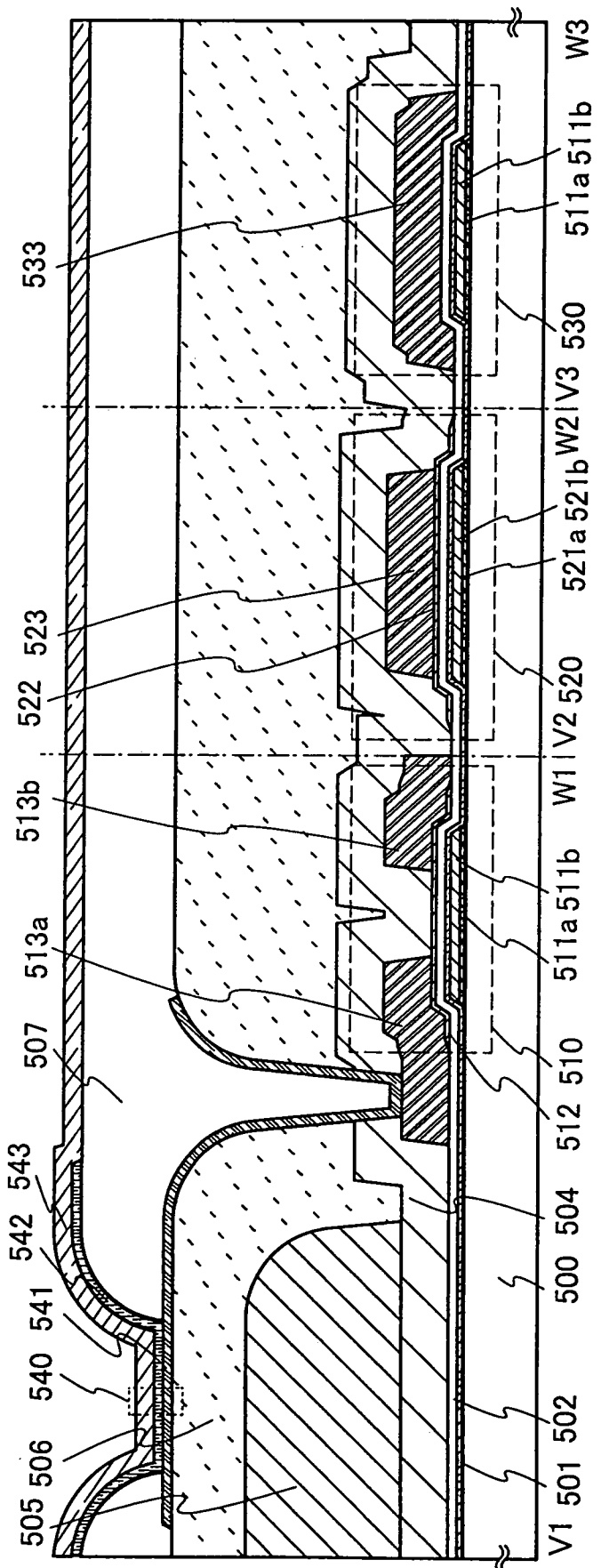


圖 7A

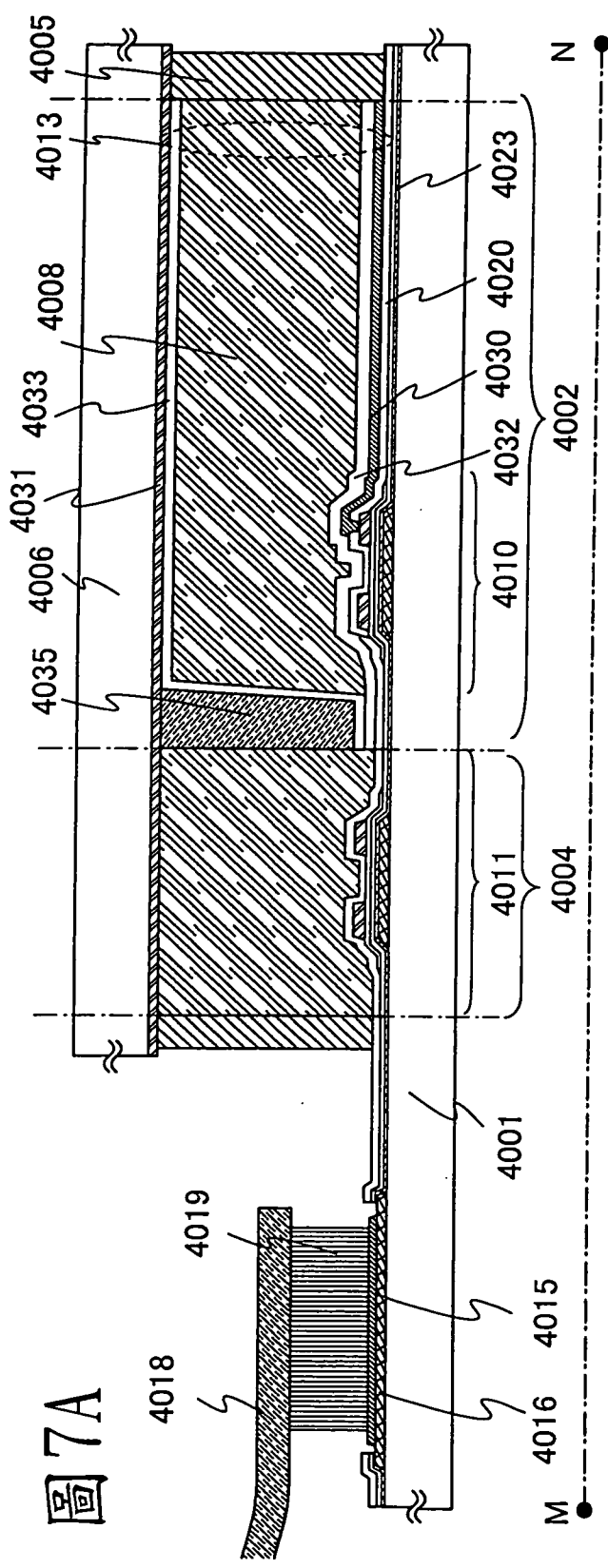


圖 7B

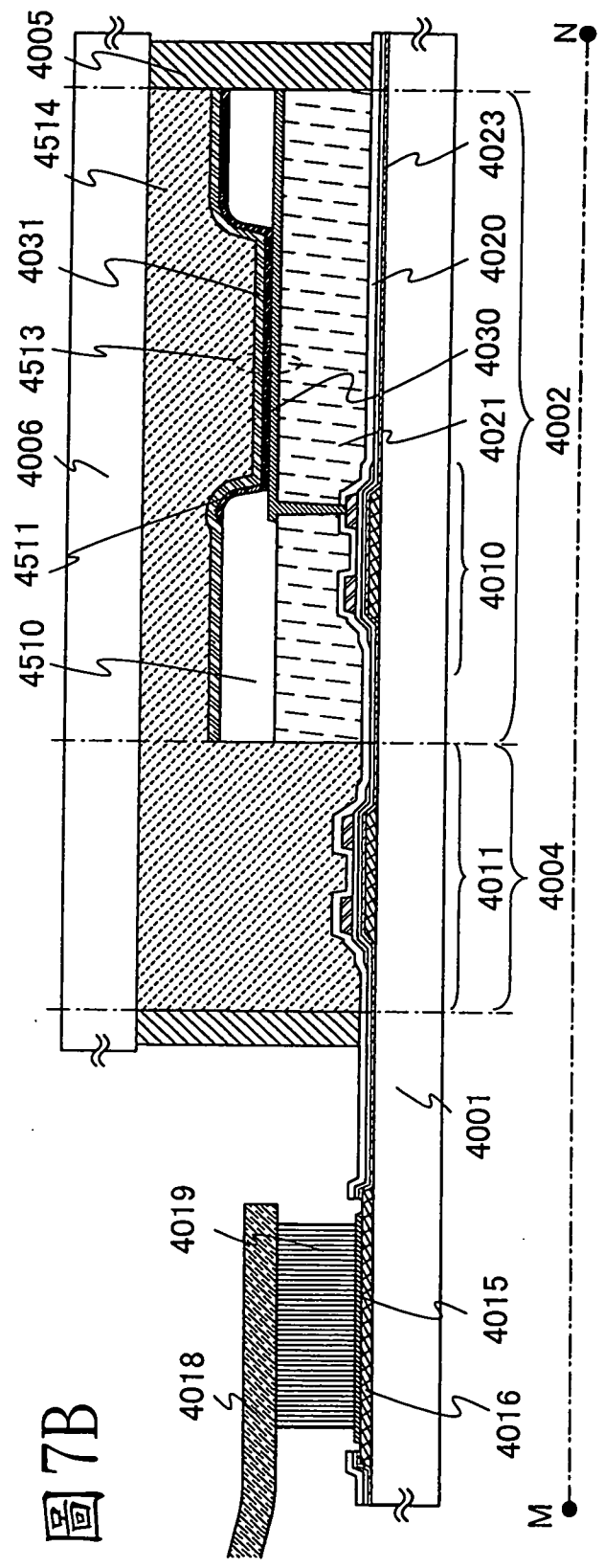
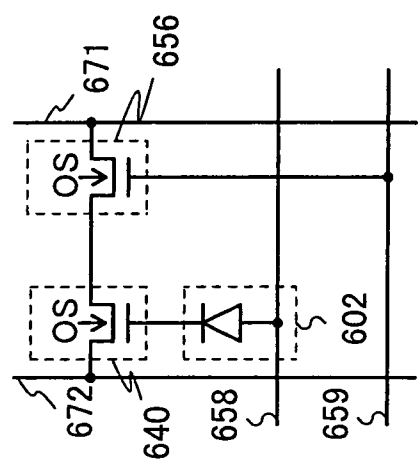


圖 8A



8B 圖

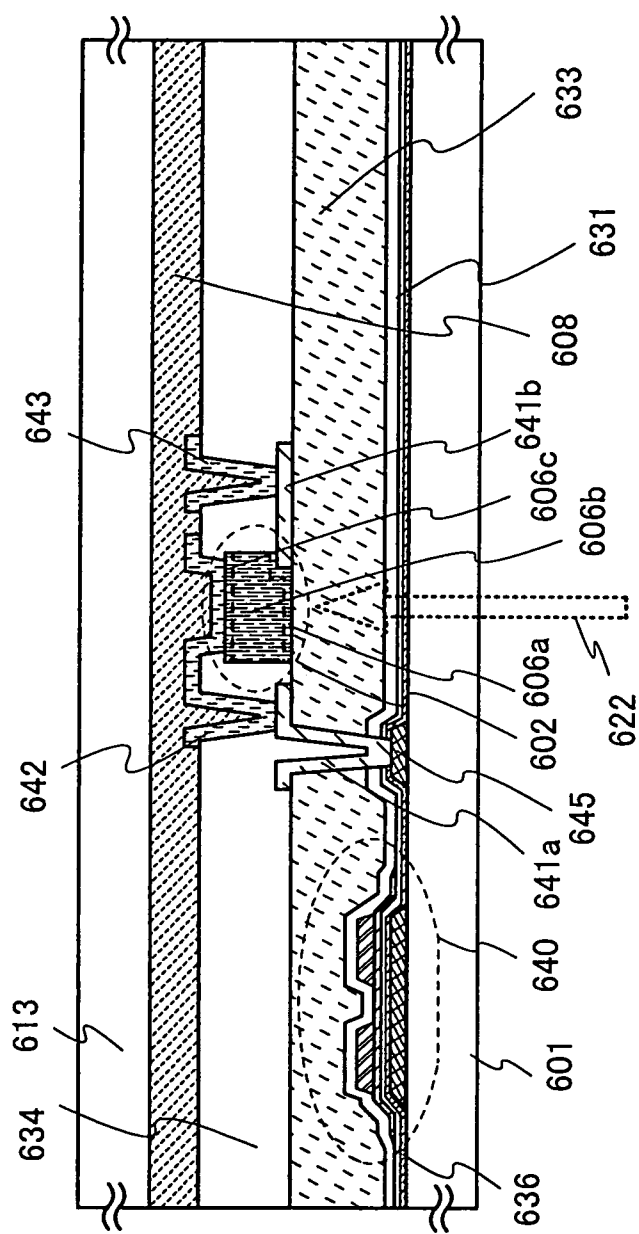


圖 9A

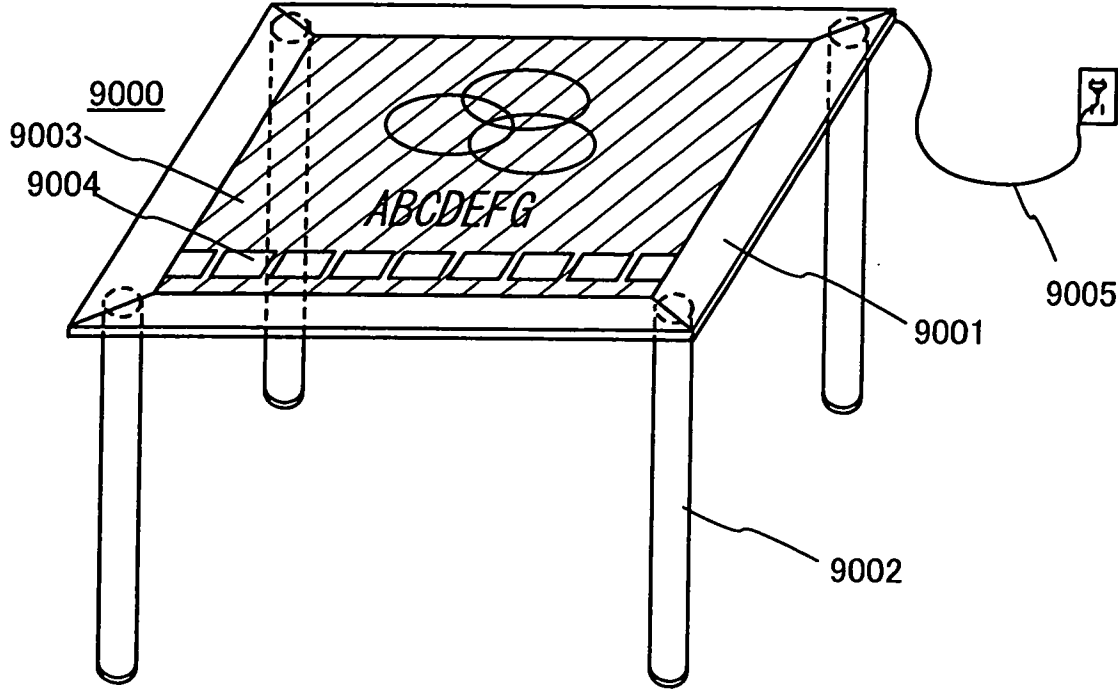


圖 9B

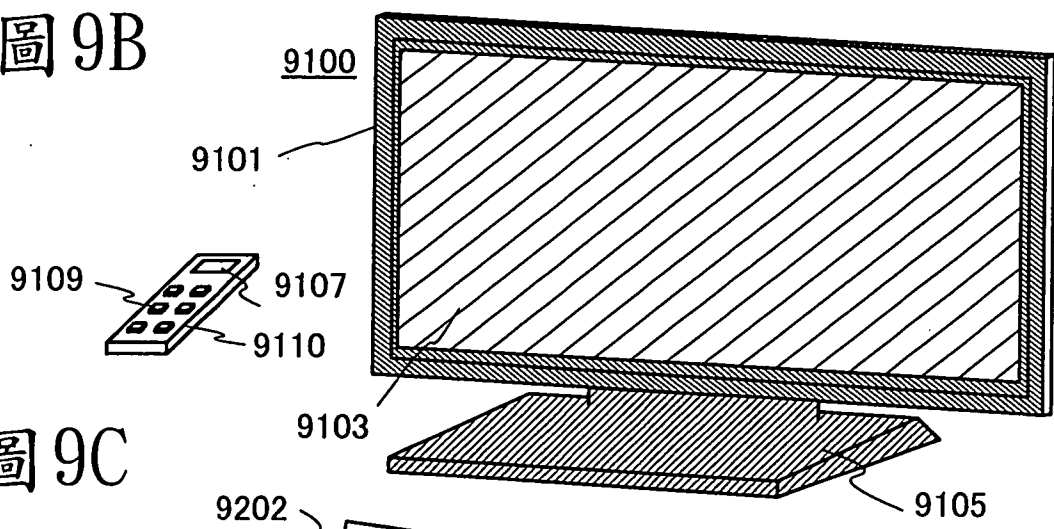


圖 9C

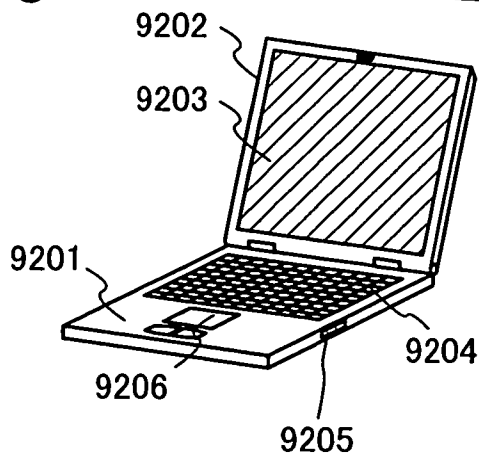


圖 10A

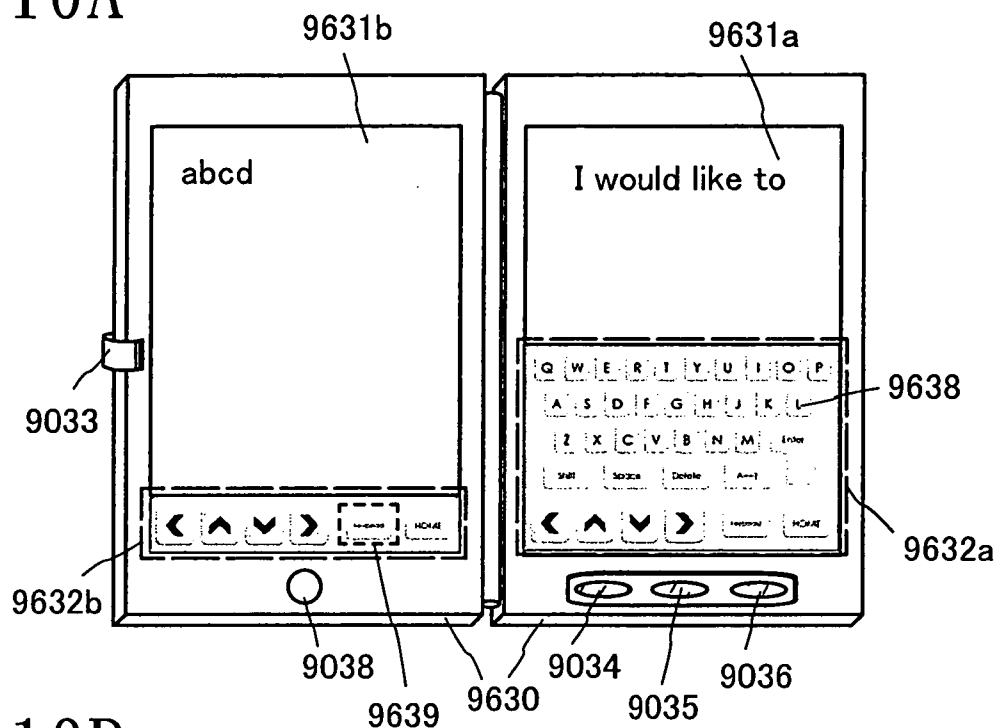


圖 10B

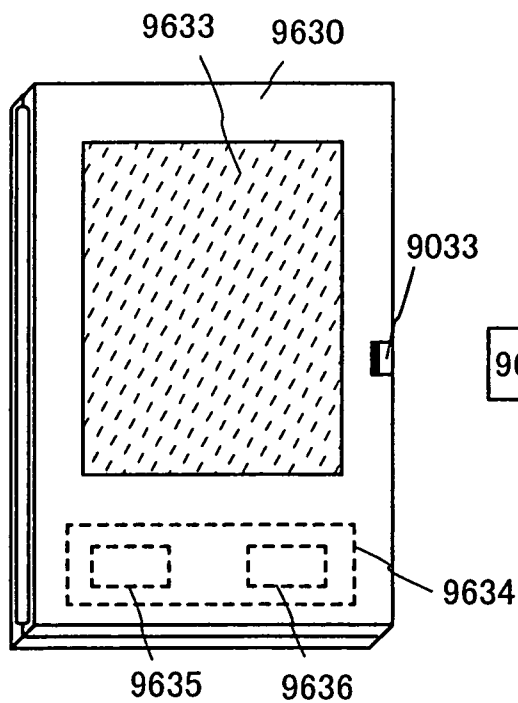


圖 10C

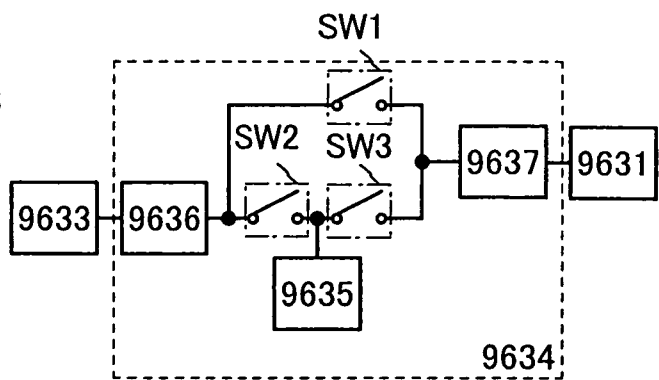


圖 11A

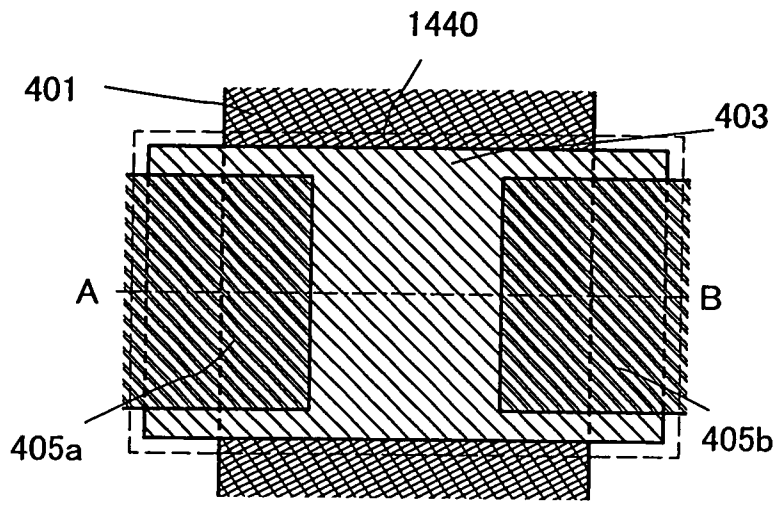


圖 11B

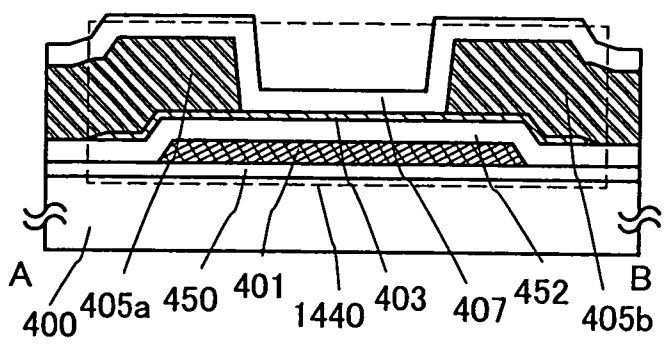


圖 12A

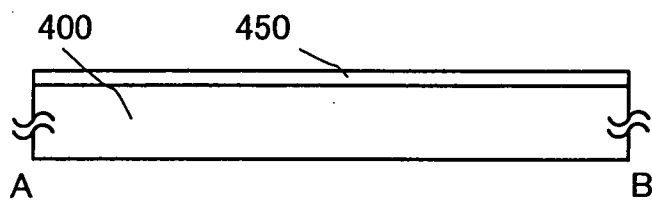


圖 12B

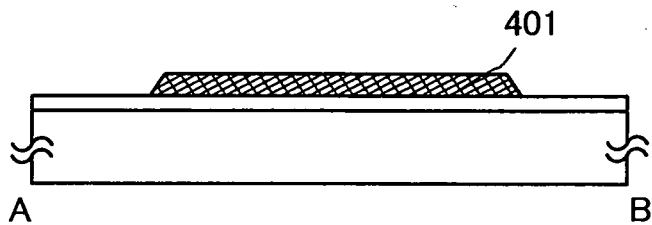


圖 12C

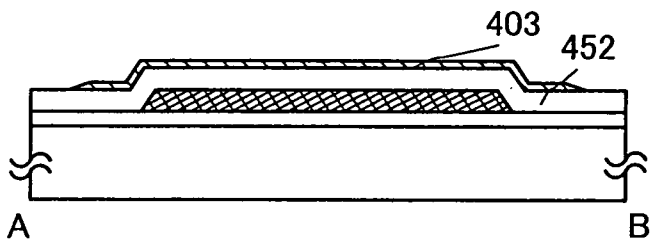


圖 12D

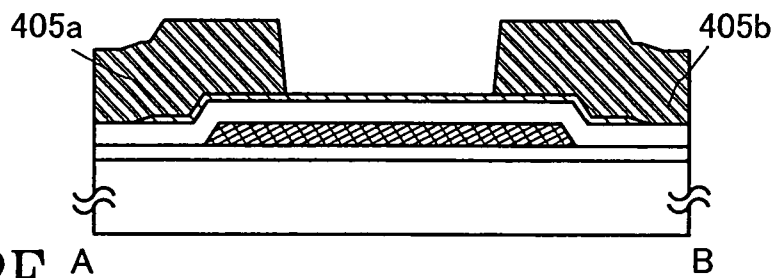


圖 12E

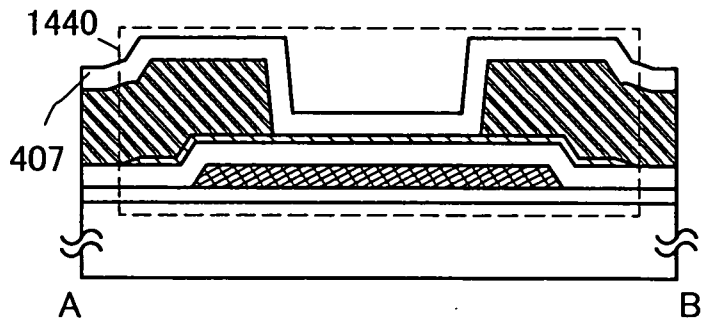


圖 13A

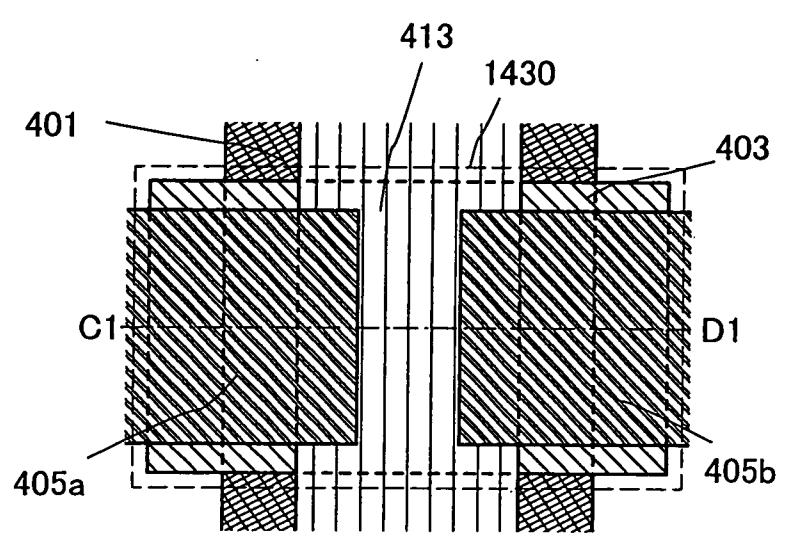


圖 13B

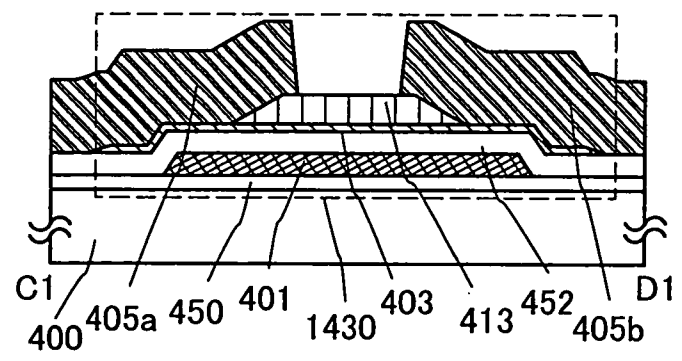


圖 14A

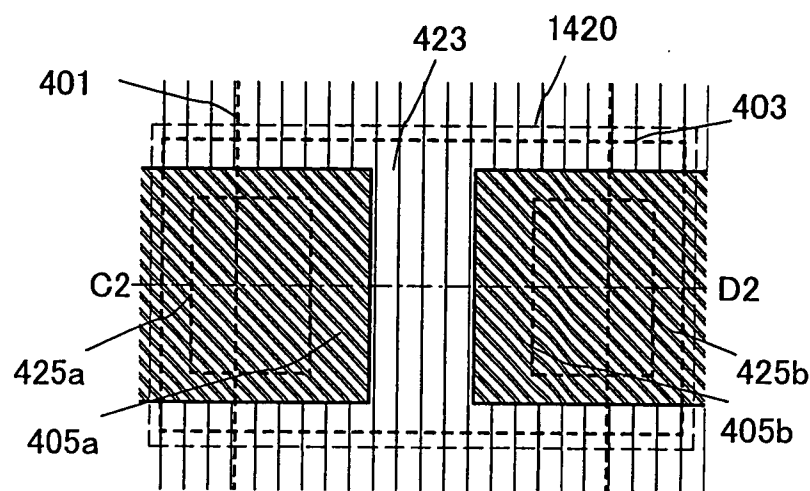


圖 14B

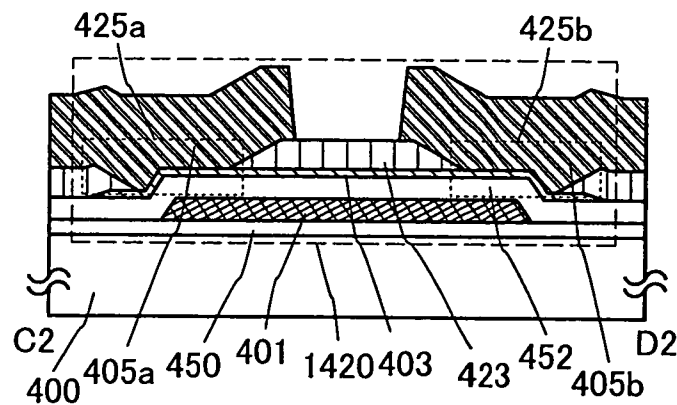


圖16A

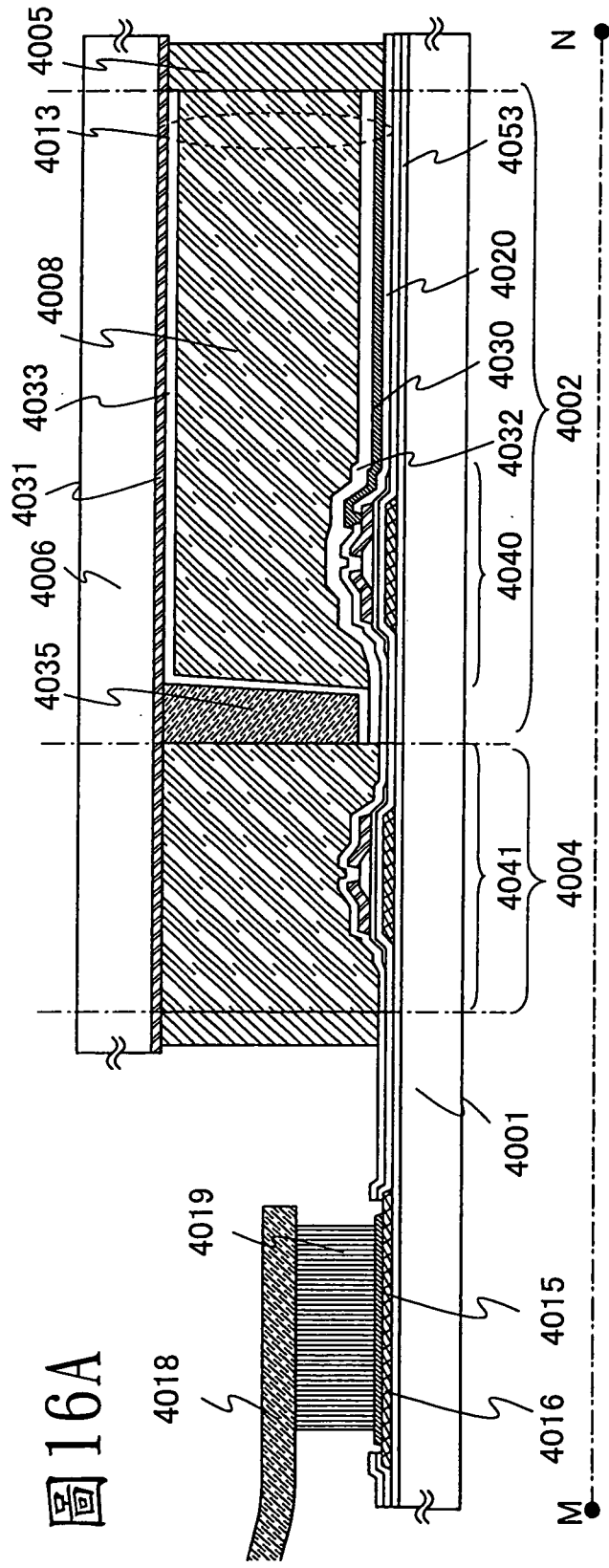


圖16B

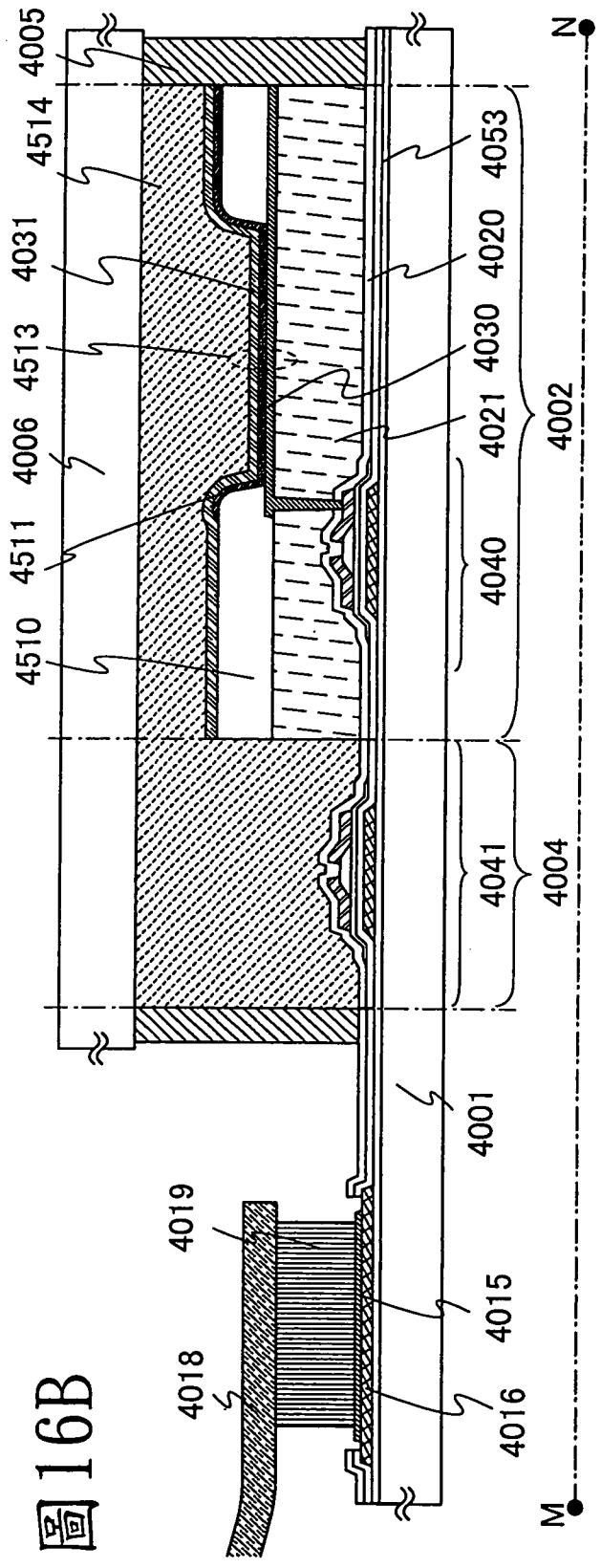


圖 17A

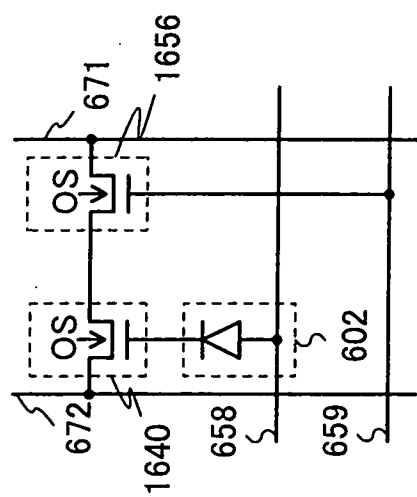


圖 17B

