



**(19) 대한민국특허청(KR)**  
**(12) 공개특허공보(A)**

(11) 공개번호 10-2011-0028362  
 (43) 공개일자 2011년03월17일

- (51) Int. Cl.  
*C23C 28/00* (2006.01) *C25D 7/00* (2006.01)  
*C25D 5/48* (2006.01)
- (21) 출원번호 10-2011-7001422
- (22) 출원일자(국제출원일자) 2009년06월23일  
 심사청구일자 없음
- (85) 번역문제출일자 2011년01월19일
- (86) 국제출원번호 PCT/JP2009/061430
- (87) 국제공개번호 WO 2009/157457  
 국제공개일자 2009년12월30일
- (30) 우선권주장  
 JP-P-2008-164851 2008년06월24일 일본(JP)  
 JP-P-2008-300181 2008년11월25일 일본(JP)

- (71) 출원인  
 후루카와 덴키 고교 가부시키키가이샤  
 일본국 도쿄도 치요다쿠 마루노우치 2초메 2반 3고
- (72) 발명자  
 스가하라 치카히토  
 일본국 도쿄도 치요다쿠 마루노우치 2초메 2반 3고 후루카와 덴키 고교 가부시키키가이샤 내  
 자마 사토루  
 일본국 도쿄도 치요다쿠 마루노우치 2초메 2반 3고 후루카와 덴키 고교 가부시키키가이샤 내  
 다치바나 아키라  
 일본국 도쿄도 치요다쿠 마루노우치 2초메 2반 3고 후루카와 덴키 고교 가부시키키가이샤 내
- (74) 대리인  
 전재윤, 이상혁, 강일우

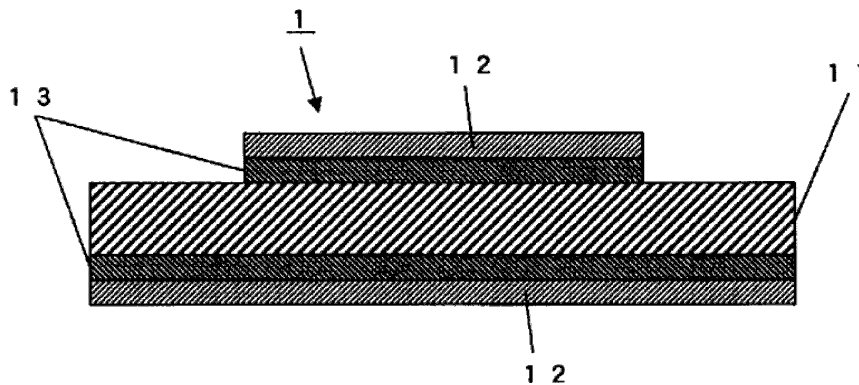
전체 청구항 수 : 총 7 항

**(54) 전기전자 부품용 복합재료 및 그것을 이용한 전기전자 부품**

**(57) 요약**

타발 가공되어 형성되는 전기전자 부품의 재료로서 이용되는, 예를 들면 구리계 금속재료의 금속기재상의 적어도 일부에 실질적으로 1층의 절연피막이 형성된 전기전자 부품용 복합재료로서, 금속기재와 절연피막과의 사이에, 상기 타발 가공 후의 재료 단부에서의 상기 절연피막의 박리 폭이 10 $\mu$ m 미만이 되도록 Ni 또는 Ni-Zn 합금으로 이루어지는 금속층이 개재되어 있는 전기전자 부품용 복합재료.

대표도 - 도1



**특허청구의 범위**

**청구항 1**

타발 가공되어 형성되는 전기전자 부품의 재료로서 이용되는, 금속기재상의 적어도 일부에 실질적으로 1층의 절연피막이 형성된 전기전자 부품용 복합재료로서, 상기 금속기재와 상기 절연피막과의 사이에, 상기 타발 가공 후의 재료 단부에서의 상기 절연피막의 박리 폭이 10 $\mu$ m 미만이 되도록 Ni 또는 Ni-Zn 합금으로 이루어지는 금속층이 개재되어 있는 것을 특징으로 하는 전기전자 부품용 복합재료.

**청구항 2**

제 1 항에 있어서, 상기 Ni 또는 Ni-Zn 합금으로 이루어지는 금속층의 두께가, 0.001 $\mu$ m 이상 0.1 $\mu$ m 미만인 것을 특징으로 하는 전기전자 부품용 복합재료.

**청구항 3**

제 1 항 또는 제 2 항에 있어서, 상기 절연피막이 폴리아미드이미드로 이루어지는 것을 특징으로 하는 전기전자 부품용 복합재료.

**청구항 4**

제 1 항 내지 제 3 항 중의 어느 한 항에 있어서, 상기 금속기재가, 구리계 금속재료에 의해 구성되어 있는 것을 특징으로 하는 전기전자 부품용 복합재료.

**청구항 5**

제 1 항 내지 제 4 항 중의 어느 한 항에 있어서, 상기 금속기재의 두께가, 0.06~0.4mm인 것을 특징으로 하는 전기전자 부품용 복합재료.

**청구항 6**

제 1 항 내지 제 5 항 중의 어느 한 항에 기재된 전기전자 부품용 복합재료의 타발 가공 후에, 상기 금속기재상의 적어도 일부에 상기 절연피막이 잔존하도록 형성된 것을 특징으로 하는 전기전자 부품.

**청구항 7**

제 6 항에 있어서, 상기 전기전자 부품이, 타발 가공 후, 상기 절연피막이 형성되지 않은 개소(箇所)에 습식의 도금 처리가 행하여져서 형성된 것을 특징으로 하는 전기전자 부품.

**명세서**

**기술분야**

[0001] 본 발명은, 금속기재(基材)상에 절연피막이 형성된 전기전자 부품용 복합재료 및 그것을 이용한 전기전자 부품에 관한 것이다.

**배경기술**

[0002] 금속기재상에 전기적인 절연피막(본 발명에서, 단순히 '절연피막'이라고도 한다.)이 형성된 절연피막 부착의 금속재료는, 예를 들면 회로기판 등에서의 실드 재료로서 이용되고 있다(예를 들면, 특허문헌 1 참조). 이 금속재료는, 케이싱(筐體), 케이스, 커버, 캡 등에 이용하는 것이 적합하고, 특히, 소자 내장용 저배화(低背化:내부공간의 높이를 보다 낮게 하는 것) 케이싱에 이용하는 것이 특히 적합하다고 되어 있다.

[0003] 또한, 절연피막 부착의 금속재료의, 금속기재와 절연피막과의 밀착성을 높이는 방법으로서, 금속기재의 표면에 커플링제를 도포하는 방법(예를 들면, 특허문헌 2 참조)이나, 금속기재의 표면에 덴드라이트 형상 결정을 가진 도금층을 형성하는 방법(예를 들면, 특허문헌 3 참조)이 알려져 있다.

**선행기술문헌**

**특허문헌**

- [0004] (특허문헌 0001) 특허문헌 1 : 일본 공개특허공보2004-197224호
- (특허문헌 0002) 특허문헌 2 : 일본특허공보 제 2802402호
- (특허문헌 0003) 특허문헌 3 : 일본 공개특허공보 평성5-245432호

**발명의 내용**

**해결하려는 과제**

- [0005] 금속기재상에 절연피막이 형성된 금속재료를, 상기 전기전자 부품용의 재료로서 적용하는 경우, 이 재료는, 금속기재상에 절연피막이 형성되어 있기 때문에, 금속기재와 절연피막을 그 계면을 포함한 개소(箇所)에서, 타발(blanking) 가공 등의 가공을 실시하여 커넥터 접점 등을 형성하는 것에 의해, 상기 커넥터 접점을 좁은 피치로 배치하는 것도 가능해져, 다양한 응용을 생각할 수 있다.
- [0006] 그런데, 종래의 재료에 대해서 금속기재와 절연피막과의 계면을 포함한 개소에서 타발 가공 등의 가공을 실시하면, 가공한 개소에서 금속기재와 절연피막과의 사이에 수 $\mu\text{m}$ ~수십 $\mu\text{m}$  정도의 조그마한 빈틈이 생기는 경우가 있다. 이 모양을 도 2에 사시도에 의해 개략적으로 도시한다. 도 2에 있어서, 2는 전기전자 부품, 21은 금속기재, 22는 절연피막이고, 금속기재(21)의 타발 가공면(21a)의 근방에서 금속기재(21)와 절연피막(22)과의 사이에 빈틈(23)이 형성되어 있다. 이 경향은, 상기 타발 가공시의 클리어런스가 클수록(예를 들면 상기 금속기재의 두께에 대해서 5% 이상에서는), 보다 강해진다. 상기 타발 가공시의 클리어런스를 작게 하는 것은 실제상 한도가 있기 때문에, 상기 피가공체가 미세화(예를 들면, 상기 금속기재의 두께가 0.1mm 이하의 것이나 타발 가공의 폭이 0.1mm 이하의 것)될수록 이 경향이 강해진다고 환언할 수도 있다.
- [0007] 이러한 상태가 되면, 경년(經年) 변화 등에 의해 금속기재(21)로부터 절연피막(22)이 완전하게 박리되어 버리게 되어, 금속기재(21)상에 절연피막(22)을 형성해도 의미가 없어진다. 한편, 미세 가공 후에 절연피막을 덧붙임하는 것은 극히 시간과 수고가 들어, 제품의 비용상승으로 연결되기 때문에 실용적이지 않다. 게다가, 형성된 전기전자 부품의 금속 노출면(예를 들면 타발 가공면(21a))을 커넥터 접점 등으로서 사용하고 싶은 경우, 금속 노출면(예를 들면 타발 가공면(21a))에 도금 등으로 금속층을 덧붙임하는 것도 생각할 수 있지만, 도금액에 침지했을 때 빈틈(23)으로부터 도금액이 침입하여 금속기재(21)로부터 절연피막(22)이 박리되는 것을 조장해 버릴 우려가 있다.
- [0008] 상기 문제점은, 절연피막으로서 폴리이미드를 선택함으로써 해결할 수 있는 경우도 있지만, 폴리이미드는 가격이 높을 뿐만 아니라, 피막을 형성하는데 장시간의 처리를 필요로 하는 경우가 많아, 경제적으로 바람직하지 않다. 또한, 타발 가공성은 양호하지만, 피막의 신장이 작기 때문에, 굽힘가공성이 부족한 경우가 많아, 피가공체가 미세한 굽힘가공을 필요로 하는 경우에는 부적합하다.
- [0009] 또한, 금속기재와 절연피막과의 밀착성을 높이는 방법으로서, 특허문헌 2의 방법을 적용하려고 하는 경우, 커플링제의 액수명이 짧기 때문에, 액의 관리에 세심한 주의를 기울일 필요가 있다고 하는 문제가 있다. 또한, 금속기재 표면 전체에 균질한 처리를 실시하는 것이 어렵기 때문에, 상기한 미세한 빈틈에 대해서는 효과가 없는 경우가 있다. 특허문헌 3의 방법을 적용하려고 하는 경우, 형성되는 도금층의 결정 상태를 제어하기 위해서는 한정된 도금 조건으로 도금을 실시할 필요가 있어, 관리에 세심한 주의를 기울일 필요가 있다. 또한, 충분한 밀착성을 얻기 위해서는 도금 두께를 1 $\mu\text{m}$ 보다 두껍게 할 필요가 있기 때문에, 경제적으로도 바람직하지 않다.
- [0010] 본 발명은, 금속기재와 절연피막과의 계면을 포함한 개소에서 타발 가공 등의 가공을 실시해도 금속기재와 절연피막과의 밀착성이 높은 상태를 유지하는 전기전자 부품용 복합재료를 제공하며, 아울러 이 전기전자 부품용 복합재료에 의해 형성되는 전기전자 부품을 제공하는 것을 과제로 한다.

**과제의 해결 수단**

- [0011] 본 발명자들이 상기 문제점에 대해서 열심히 검토한 결과, 금속기재상에 니켈(Ni) 또는 니켈-아연(Ni-Zn) 합금으로 이루어지는 금속층을 사이에 두고 절연피막을 형성하면, 금속기재와 절연피막과의 밀착성을 충분히 얻을

수 있는 것을 지견하여, 더 검토를 진행시켜 본 발명을 완성시키기에 이르렀다.

- [0012] 본 발명에 의하면, 이하의 수단이 제공된다:
- [0013] (1) 타발 가공되어 형성되는 전기전자 부품의 재료로서 이용되는, 금속기재상의 적어도 일부에 실질적으로 1층의 절연피막이 형성된 전기전자 부품용 복합재료로서, 상기 금속기재와 상기 절연피막과의 사이에, 상기 타발 가공 후의 재료 단부에서의 상기 절연피막의 박리 폭이 10 $\mu$ m 미만인 되도록 Ni 또는 Ni-Zn 합금으로 이루어지는 금속층이 개재되어 있는 것을 특징으로 하는 전기전자 부품용 복합재료,
- [0014] (2) 상기 Ni 또는 Ni-Zn 합금으로 이루어지는 금속층의 두께가, 0.001 $\mu$ m 이상 0.1 $\mu$ m 미만인 것을 특징으로 하는 (1)에 기재된 전기전자 부품용 복합재료,
- [0015] (3) 상기 절연피막이 폴리아미드이미드로 이루어지는 것을 특징으로 하는 (1) 또는 (2)에 기재된 전기전자 부품용 복합재료,
- [0016] (4) 상기 금속기재가, 구리계 금속재료에 의해 구성되어 있는 것을 특징으로 하는 (1)~(3)의 어느 1항에 기재된 전기전자 부품용 복합재료,
- [0017] (5) 상기 금속기재의 두께가, 0.06~0.4mm인 것을 특징으로 하는 (1)~(4)의 어느 1항에 기재된 전기전자 부품용 복합재료,
- [0018] (6) 상기 (1)~(5)의 어느 1항에 기재된 전기전자 부품용 복합재료의 타발 가공 후에, 상기 금속기재상의 적어도 일부에 상기 절연피막이 잔존하도록 형성된 것을 특징으로 하는 전기전자 부품, 및
- [0019] (7) 상기 전기전자 부품이, 타발 가공 후, 상기 절연피막이 형성되지 않은 개소에 습식의 도금 처리가 행하여져서 형성된 것을 특징으로 하는 (6)에 기재된 전기전자 부품.
- [0020] 한편, 상기의 타발 가공 후의 재료 단부에서의 절연피막의 박리 폭은, 클리어런스 5 $\mu$ m의 금형을 이용하여 5mm $\times$ 2mm의 직사각형 형상으로 시료를 타발한 후, 빨강 잉크를 녹인 수용액중에 침지하여 측정된 것이다.

**발명의 효과**

- [0021] 본 발명에 의하면, 금속기재와 절연피막과의 사이에, Ni 또는 Ni-Zn 합금으로 이루어지는 금속층이 개재되어 있기 때문에, 금속기재와 절연피막과의 계면(구체적으로는 금속기재와 금속층과의 계면 및 금속층과 절연피막과의 계면)을 포함한 개소에서 타발 가공 등의 가공을 실시해도 금속기재와 절연피막과의 밀착성이 높은 상태가 유지되어, 가공성이 뛰어난 전기전자 부품용 복합재료를 얻을 수 있다.
- [0022] 또한, 본 발명에 있어서, 이하의 구성을 병용함으로써, 금속기재와 절연피막과의 밀착성이 높은 상태를 유지하는 전기전자 부품용 복합재료를 더 용이하게 얻을 수 있다.
- [0023] (1) 금속층의 두께를 0.001 $\mu$ m 이상 0.1 $\mu$ m 미만으로 하는 것.
- [0024] (2) 절연피막을 폴리아미드이미드에 의해 구성하는 것.
- [0025] (3) 금속기재를 구리계 금속재료에 의해 구성하는 것.
- [0026] (4) 금속기재의 두께를 0.06~0.4mm로 하는 것.
- [0027] 또한, 본 발명의 전기전자 부품은, 금속기재상의 적어도 일부에 절연피막이 형성된 전기전자 부품용 복합재료가 타발 가공 등에 의해 가공되어 금속기재상의 일부에 절연피막이 잔존하도록 형성된 전기전자 부품으로서, 전기전자 부품용 복합재료로서 금속기재와 절연피막과의 사이에 Ni 또는 Ni-Zn 합금으로 이루어지는 금속층이 개재된 재료를 이용하고 있기 때문에, 금속기재에 절연피막이 금속층을 사이에 두고 밀착되어, 타발 가공 등에 의한 가공성이 뛰어난 전기전자 부품을 용이하게 얻을 수 있다.
- [0028] 또한, 본 발명의 전기전자 부품은, 금속기재와 절연피막이 밀착되어 있기 때문에, 절연피막이 형성되지 않은 개소에 도금 등의 후가공에 의해 덧붙임 금속층을 용이하게 형성하는 것이 가능해지고, 이 전기전자 부품을 좁은 피치로 배치하여 이용해도, 절연피막이 금속기재로부터 박리되는 것을 원인으로 하는 절연 불량 등을 일으키는 경우가 없다.
- [0029] 본 발명의 상기 및 다른 특징 및 이점은, 적절히 첨부 도면을 참조하여, 하기의 기재로부터 보다 분명해질 것이다.

**도면의 간단한 설명**

- [0030] 도 1은 본 발명의 바람직한 실시형태의 전기전자 부품용 복합재료의 일례를 도시하는 단면도이다.
- 도 2는 금속기재와 절연피막과의 사이에 빈틈이 형성된 상태의 일례를 사시도에 의해 도시하는 개념도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0031] 이하에, 본 발명의 전기전자 부품용 복합재료의 바람직한 실시형태를 설명한다.
- [0032] 한편, 본 발명은, 이러한 실시형태에 한정되는 것은 아니다. 예를 들면, 절연피막 및 금속층은 금속기재의 한 면에 형성해도 양면에 형성해도 좋고, 최종 제품인 전기전자 부품의 요구 특성에 따라서, 본 발명의 실시형태는 적절히 변경할 수 있는 것이다.
- [0033] 본 발명의 바람직한 실시형태의 전기전자 부품용 복합재료의 단면도의 일례를 도 1에 도시한다. 도 1에 도시하는 바와 같이, 이 전기전자 부품용 복합재료(1)는, 금속기재(11)상에 절연피막(12)이 형성되어 있고 금속기재(11)와 절연피막(12)과의 사이에, Ni 또는 Ni-Zn 합금으로 이루어지는 금속층(13)이 형성되어 있다. 이 금속층(13)은, 금속기재(11) 및 절연피막(12)과의 밀착성을 높이는 것으로, 타발 가공 등에 의한 가공성이 뛰어난 전기전자 부품용 복합재료(1)를 실현할 수 있다.
- [0034] 도 1에 있어서, 절연피막(12)은 금속기재(11)의 상면의 일부와 금속기재(11)의 하면의 전체에 형성되어 있는 예를 나타냈지만, 이것은 어디까지나 일례로서, 절연피막(12)은 금속기재(11)의 상면 전체 및 하면 전체에 형성되어 있어도 좋고, 금속기재(11)의 상면의 일부 및 하면의 일부에 형성되어 있어도 좋다. 즉, 금속기재(11)상의 적어도 일부에 절연피막(12)이 형성되어 있으면 좋다.
- [0035] 금속층(13)은, 금속기재(11)와 절연피막(12)과의 밀착성을 향상시키기 위해서 형성된다. 금속기재(11)와 절연피막(12)과의 밀착성은 타발 가공 후의 재료 단부에서의 절연피막의 박리 폭이 10 $\mu$ m 미만이며, 5 $\mu$ m 미만으로 하는 것이 더 바람직하다.
- [0036] 금속층(13)은, 전기도금, 화학도금 등의 방법으로 형성되는 것이 바람직하고, Ni 또는 Ni-Zn 합금에 의해 구성한다. Ni-Zn 합금은, 합금 전량중 Zn을 50 질량% 이하 함유하는 것이 바람직하고, 10~30질량% 함유하는 것이 보다 바람직하다.
- [0037] 금속층(13)을 도금에 의해 형성하는 경우는, 습식 도금이라도 건식 도금이라도 좋다. 상기 습식 도금의 예로서는 전해 도금법이나 무전해 도금을 들 수 있다. 상기 건식 도금의 예로서는 물리 증착법(PVD)이나 화학 증착법(CVD)을 들 수 있다.
- [0038] 금속층(13)의 두께는, 너무 얇으면 금속층(13)과 금속기재(11) 및 절연피막(12)과의 밀착성이 향상되지 않고, 너무 두꺼우면 반대로 밀착성이 저하할 뿐만 아니라, 제조비용 증대에도 연결되기 때문에, 0.001 $\mu$ m 이상 0.1 $\mu$ m 미만이 바람직하고, 0.005 $\mu$ m 이상 0.05 $\mu$ m 이하가 더 바람직하다. 금속층이 너무 두꺼우면 밀착성이 저하하는 이유에 대해서는 확실하지 않지만, 금속층이 얇을 때는 완전한 층형상으로는 되지 않고, 금속이 섬 형상으로 점재하고 있거나 핀홀이 많은 금속층을 형성하고 있거나 하여, 금속층과 절연피막과의 접촉 면적을 넓게 취할 수 있는데 비해, 금속층이 두꺼워지면 평활한 층 형상이 되어 버려, 금속층과 절연피막과의 접촉 면적이 좁아져 버리기 때문이라고 생각된다. 또한, 금속층이 너무 두꺼우면 타발 가공이나 굽힘가공 등의 가공을 실시했을 때에, 눌림이 커지거나 균열이 발생하거나 하여, 절연피막의 박리를 조장해 버릴 우려가 있기 때문에, 이 관점에서도 금속층(13)의 두께는 0.1 $\mu$ m 미만으로 하는 것이 바람직하다.
- [0039] 절연피막(12)의 재료로서는, 합성수지 등의 유기재료를 이용하는 것이 가공성의 점등에서 바람직하지만, 전기전자 부품용 복합재료(1)의 요구 특성 등에 따라서, 절연피막(12)의 재료를 적절히 선택할 수 있다. 예를 들면 합성수지 등의 유기재료를 기초 재료로서 이것에 기초 재료 이외의 첨가물(유기물, 무기물 모두 가능)을 첨가한 것이나 무기재료 등도 채용할 수 있다.
- [0040] 상기와 같이, 절연피막(12)은, 적당한 절연성을 가지는 것이 바람직하고, 전기전자 부품에 형성된 후에 리플로우 실장될 가능성을 고려하면 내열성을 가지는 것이 바람직하다. 그 중에서도 특히, 원료비용이나 생산성, 타발 가공성이나 굽힘가공성 등의 가공성의 밸런스를 고려하면, 내열성 수지인 폴리이미드이미드가 바람직하다.
- [0041] 금속기재(11)로서는, 도전성이나 도금성 등의 관점에서, 구리계 금속재료를 이용하는 것이 바람직하다. 구리계 금속재료로서는, 인청동(Cu-Sn-P계), 황동(Cu-Zn계), 양은(Cu-Ni-Zn계), 코르손합금(Cu-Ni-Si계) 등의 구리계

(銅基)합금이 적용 가능한 외, 무산소동, 터프 피치동, 인탈산동 등의 순동계 재료도 적용 가능하다.

- [0042] 금속기재(11)의 두께는, 0.06mm 이상이 바람직하다. 0.06mm보다 얇으면 전기전자 부품으로서 충분한 강도를 확보할 수 없기 때문이다. 또한, 너무 두꺼우면 타발 가공시에 클리어런스의 절대치가 커져, 타발부의 눌림이 커지기 때문에, 두께는 0.4mm 이하로 하는 것이 바람직하고, 0.3mm 이하로 하는 것이 더 바람직하다. 이와 같이, 금속기재(11)의 두께의 상한은, 타발 가공 등에 의한 가공의 영향(클리어런스, 눌림의 크기 등)을 고려하여 결정된다.
- [0043] 금속기재(11)의 표면에 금속층(13)을 사이에 두고 절연피막(12)을 형성하는 방법에는, 금속기재상의 절연을 필요로 하는 개소에, (a) 접착제 부착 내열성 수지 필름을 배치하고, 상기 접착제를 유도 가열 롤에 의해 용융하고, 이어서 가열처리하여 반응 경화 접합하는 방법, (b) 수지 또는 수지 전구체를 용매에 용해한 바니시를 도포하여, 필요에 의해 용매를 휘발시키거나 또는 휘발시키지 않고, 이어서 가열처리하여 반응 경화 접합하는 방법 등을 들 수 있다. 본 발명의 실시형태에 관한 전기전자 부품용 복합재료(1)에 있어서는, 상기 (b)의 방법을 이용하는 것이, 접착제의 영향을 고려하지 않아도 좋아지는 점에서 바람직하다.
- [0044] 한편, 상기 (b)의 방법의 구체적인 예는, 절연 전선의 제조방법 등에서는 일반적인 기술이며, 일본 공개특허공보 평성5-130759호 등에서도 알려져 있다. 상기 공보는 본 발명의 참고 기술로서 취급된다.
- [0045] 여기서, 상기 (b)의 방법은 반복해도 좋다. 이와 같이 하면, 용매의 휘발이 불충분하게 될 우려가 적어져서, 절연피막(12)과 금속층(13)과의 사이에 기포 등이 발생할 우려를 저감할 수 있어, 절연피막(12)과 금속층(13)과의 밀착성을 더 높일 수 있다. 이와 같이 해도, 여러 차례로 나누어 형성된 수지 경화체가 실질적으로 동일한 것이면, 금속층(13)상에 실질적으로 1층의 절연피막(12)을 형성할 수 있다. 본 발명에 있어서 '실질적으로 1층의 절연피막을 형성한다'란, 상기 (a) 또는 (b)의 단일 공정에 의해서 1층의 절연피막을 형성하는 경우 외, 상기와 같이 여러 차례의 공정에 의해서 실질적으로 동일한 절연 피복을 층을 겹쳐 형성하는 경우를 말한다.
- [0046] 또한, 금속기재(11)의 면의 일부에 절연피막(12)을 형성하고 싶은 경우에는, 금속기재(11)의 표면에 금속층(13)을 형성한 후에, 예를 들면, 도장부를 오프셋(평판) 인쇄나 그라비아(오목판) 인쇄의 롤 코트법 설비를 응용한 방법, 혹은 감광성 내열수지의 도공과 자외선이나 전자선에 의한 패턴 형성과 수지경화 기술을 응용하는 방법, 나아가서는 회로기판에서의 노광 현상 에칭 용해에 의한 미세 패턴 형성 기술의 수지피막에의 응용 등으로부터, 수지 피막의 형성 정밀도 레벨에 따른 제조 공법을 채용할 수 있다. 이와 같이 함으로써, 금속기재(11)의 면중 필요한 부분에만 절연피막(12)을 형성하는 것이 용이하게 실현 가능해져, 금속기재(11)를 다른 전기전자 부품 또는 전선 등과 접속하기 위해서 절연피막(12)을 제거하는 것이 불필요해진다.
- [0047] 절연피막(12)의 두께는, 너무 얇으면 절연 효과를 기대할 수 없고, 너무 두꺼우면 타발 가공이 곤란하게 되기 때문에, 2~20 $\mu$ m가 바람직하고, 3~10 $\mu$ m가 더 바람직하다.
- [0048] 전기전자 부품용 복합재료(1)를 타발 가공 등에 의해 가공한 후, 절연피막(12)이 일부 잔존하지 않는 개소는 금속기재가 노출되어 있으므로, 납땀이 가능하고, 또한, 방열성이 고도로 유지되는 이점이 있어, 방열의 필요한 부품에 적합하다.
- [0049] 절연피막(12)이 형성되지 않은 개소에 습식의 도금 처리가 행하여져도 좋다. 절연피막(12)이 형성되지 않은 개소란, 예를 들면 도 1에서의 금속기재(11)의 측면이나, 금속기재(11)의 상면의 일부의 절연피막(12)이 형성되어 있는 부분 이외의 개소 등을 의미한다. 여기서 이용되는 도금 처리로서는, 예를 들면, Ni 도금, Sn 도금, Au 도금 등을 들 수 있다. 도금에 의해 덧붙임 금속층을 형성하는 것에 의해, 금속기재(11)의 표면을 보호할 수 있다.
- [0050] 종래의 절연피막 부착의 금속재료에 대해서 타발 가공 등의 가공을 실시한 후에 습식의 도금 처리를 실시하면, 가공했을 때 생긴 빈틈으로부터 도금액이 침입하여 금속기재로부터 절연피막이 박리되는 것을 조장해 버릴 우려가 있지만, 본 실시형태의 전기전자 부품용 복합재료(1)는, 금속기재(11)와 절연피막(12)과의 사이에 Ni 또는 Ni-Zn 합금으로 이루어지는 금속층(13)을 개재시킨 결과, 도금등의 후가공에 의해 덧붙임 금속층(도시하지 않음)을 형성해도 절연피막(12)이 금속기재 (11)로부터 박리되지 않는 이점이 있다.
- [0051] 여기서, 덧붙임 금속층의 두께는 금속층(13)의 두께에 관계없이 적절히 결정된다. 금속기재(11)의 표면을 보호한다고 하는 목적을 고려하면, 덧붙임 금속층의 두께는 0.001~5 $\mu$ m의 범위로 하는 것이 바람직하다. 덧붙임 금속층으로서 이용되는 금속은, 전기전자 부품의 용도에 의해 적절히 선택되지만, 전기 접점, 커넥터 등에 이용되는 경우는, Au, Ag, Cu, Ni, Pd, Sn 또는 이것들을 포함한 합금인 것이 바람직하다.

- [0052] 본 발명의 전기전자 부품용 복합재료(1)는, 타발 가공한 후, 어떠한 전기전자 부품에도 이용할 수 있고, 그 부품은 특별히 한정되는 것은 아니지만, 예를 들면, 커넥터, 단자, 실드 케이스 등이 있고, 이것들은 휴대전화, 휴대정보단말, 노트북, 디지털 카메라, 디지털 비디오 등의 전기전자 기기에 채용할 수 있다.
- [0053] 본 발명의 전기전자 부품용 복합재료를 실드 케이스 등의 케이싱 부품으로 했을 때, 다른 부품과의 사이의 절연성을 양호하게 유지할 수 있으므로, 케이싱의 저배화에 유리하고, 또한, 커넥터나 단자 등의 전기 접속 부품으로 했을 때, 인접하는 부품과의 사이의 절연성을 양호하게 유지할 수 있으므로, 커넥터의 좁은 피치화 등에 유리하다.
- [0054] 실시예
- [0055] 이하, 실시예에 기초하여 본 발명을 더 상세하게 설명하지만, 본 발명은, 이것에 한정되는 것은 아니다.
- [0056] [실시예 1]
- [0057] (시료)
- [0058] 두께 0.1mm, 폭 20mm의 금속(金屬)조(금속기재)에 전해탈지, 산세 처리를 이 순서로 실시한 후, Ni 도금, Ni-10%(질량%, 이하 같다) Zn 합금 도금, 또는 Ni-30% Zn 합금 도금을, 각각 약 0.001 $\mu$ m, 0.005 $\mu$ m, 0.02 $\mu$ m, 0.05 $\mu$ m, 0.085 $\mu$ m, 0.1 $\mu$ m, 0.2 $\mu$ m 실시하여 금속층을 구성하고, 이어서 각 조의 끝단으로부터 5mm의 위치에 폭 10mm의 폴리아미드이미드의 절연성을 갖는 수지 피막을 형성하여 본 발명에 및 비교예의 전기전자 부품용 복합재료를 제조하였다.
- [0059] 금속조에는 JIS 합금 C5210R{인청동, 후루카와 덴키고교(주)제}을 이용하였다. 한편, 도금두께는, 형광 X선 막 두께 합계 SFT-3200{세이코 프레시전(주)제}을 이용하여 10점의 평균치에 의해 측정하였다.
- [0060] 또한, 비교예로서 이것과는 별도로, 전해 탈지, 산세 처리를 이 순서로 실시한 후, 도금을 실시하지 않고(금속층 없음) 절연을 필요로 하는 개소에 절연성을 갖는 수지 피막을 형성하여 전기전자 부품용 복합재료를 제조하였다.
- [0061] (각종 조건)
- [0062] 상기 전해 탈지 처리는, '클리너 160S' {상품명, 멜텍스(주)제}를 60g/리터 포함한 탈지액중에 있어서, 액체온도 60℃에서 전류밀도 2.5A/dm<sup>2</sup>의 조건으로 10~30초간 캐소드 전해(電解)하여 행하였다.
- [0063] 상기 산세 처리는, 황산을 100g/리터 포함한 산세액중에 실온에서 10~30초간 침지하여 행하였다.
- [0064] 한편, 전해 탈지 처리 및 산세 처리의 처리시간은, 후의 도금 처리에 있어서 소정의 도금두께를 얻기 위해서 라인속도를 조정된 결과로서, 상기의 범위내에서 적절히 결정하였다.
- [0065] 상기 Ni 도금은, 슬파민산 니켈 400g/리터, 염화니켈 30g/리터, 붕산 30g/리터를 포함한 도금액중에 있어서, 액체온도 55℃에서 전류밀도 1~10A/dm<sup>2</sup>의 조건으로 소정의 도금두께가 되도록, 전류밀도, 도금조 길이, 라인속도를 조정해서 행하였다.
- [0066] 상기 Ni-10% Zn 합금 도금은, 황산 니켈 5g/리터, 피로인산 아연 1g/리터, 피로인산칼륨 100g/리터를 포함한 도금액중에 있어서, 액체온도 40℃에서 전류밀도 0.5~5A/dm<sup>2</sup>의 조건으로 소정의 도금두께가 되도록, 전류밀도, 도금조 길이, 라인속도를 조정해서 행하였다.
- [0067] 상기 Ni-30% Zn 합금 도금은, 염화니켈 75g/리터, 염화아연 30g/리터, 염화암모늄 30g/리터, 티오시안화 나트륨 15g/리터를 포함한 도금액중에 있어서, 액체온도 25℃에서 전류밀도 0.05~0.5A/dm<sup>2</sup>의 조건으로 소정의 도금두께가 되도록, 전류밀도, 도금조 길이, 라인속도를 조정해서 행하였다.
- [0068] 상기 절연피막층은, 바니스(유동 형상 도포물)를 도장장치의 직사각형 형상 토출구로부터 주행하는 금속기재 표면에 수직으로 토출하고, 이어서 300℃에서 30초간 가열하여 형성하였다. 상기 바니스에는 n-메틸2-피롤리돈을 용매로 하는 폴리아미드이미드(PAI) 용액{도토쿠(東特)도료(주)제}를 이용하여, 수지의 피막두께가 8~10 $\mu$ m의 범위가 되도록 형성하였다.
- [0069] (평가)

[0070] 얻어진 전기전자 부품용 복합재료에 대해서, 타발 가공성의 평가를 행하였다.

[0071] 상기 타발 가공성의 평가는, 클리어런스 5 $\mu$ m의 금형을 이용하여 5mm $\times$ 2mm의 직사각형 형상으로 시료를 타발한 후, 빨강 잉크를 녹인 수용액중에 침지하여, 타발 후의 재료 단부에서의 피막의 박리 폭이, 5 $\mu$ m 미만의 경우를 '우수(◎)', 5 $\mu$ m 이상 10 $\mu$ m 미만의 경우를 '양호(○)', 10 $\mu$ m 이상의 경우를 '불량( $\times$ )'으로 하였다.

[0072] 또한, 각 재료에 대해서, 다이플라·윈테스(주)제 사이커스 DN-20S를 이용하여 절연피막의 밀착강도를 측정하였다. 측정조건은, 폭 1mm, 레이크각 20°, 플랭크각 10°의 다이아 절단날을 사용하여, 정속도 모드, 수평속도 2.0 $\mu$ m/s, 수직속도 0.1 $\mu$ m/s로 행하였다. 그 결과를 표 1에 도시한다.

[0073] [표 1]

[0074] 기재 : 인청동

	시료 No.	도금종류	도금두께 [ $\mu$ m]	타발성 평가	밀착강도 [kN/M]
본발명	1	Ni	0.001	○	0.85
	2		0.006	◎	0.88
	3		0.021	◎	0.90
	4		0.046	◎	0.87
	5		0.085	○	0.83
	6	Ni-10%Zn	0.001	○	0.84
	7		0.005	◎	0.88
	8		0.020	◎	0.91
	9		0.047	◎	0.86
	10		0.086	○	0.84
	11	Ni-30%Zn	0.002	○	0.84
	12		0.005	◎	0.87
	13		0.022	◎	0.90
	14		0.050	◎	0.86
	15		0.083	○	0.83
비교예	16	도금 없음		$\times$	0.76
	17	Ni	0.106	$\times$	0.78
	18		0.203	$\times$	0.77
	19	Ni-10%Zn	0.105	$\times$	0.79
	20		0.200	$\times$	0.77
	21	Ni-30%Zn	0.108	$\times$	0.79
	22		0.197	$\times$	0.76

[0075]

[0076] 표 1에 나타나는 바와 같이, 금속층이 개재되어 있지 않은(바탕도금처리를 실시하고 있지 않음) 비교예의 시료 No.16 및 도금두께가 두꺼운 비교예의 시료 No.17~22에서는, 절연피막의 밀착 강도가 낮고, 또한 박리 폭도 10 $\mu$ m 이상에서 타발성이 뒤떨어진다.

[0077] 이것에 대해 본 발명의 시료 No.1~15에서는, 절연피막의 밀착강도를 0.8kN/m 이상 얻을 수 있고, 타발성이 뛰어나기 때문에, 정밀 프레스 가공 용도에 적합하다. 특히 금속층의 두께가 0.005~0.05 $\mu$ m의 시료 No.2~4, No.7~9, No.12~14에서는, 밀착 강도가 0.86kN/m 이상이며, 타발성도 특히 뛰어나다.

[0078] [실시예 2]

[0079] 금속조로서 JIS 합금 C7701R(양은, 미츠비시덴키 메텍스(주)제)를 이용한 것 외는, 실시예 1과 같이 행하였다. 그 결과를 표 2에 나타낸다.

[0080] [표 2]

[0081] 기재 : 양은

	시료 No.	도금종류	도금두께 [ $\mu\text{m}$ ]	타발성 평가	밀착강도 [ $\text{kN/M}$ ]
본발명	23	Ni	0.002	○	0.85
	24		0.005	◎	0.87
	25		0.019	◎	0.90
	26		0.048	◎	0.87
	27		0.084	○	0.84
	28	Ni-10%Zn	0.002	○	0.84
	29		0.006	◎	0.87
	30		0.021	◎	0.90
	31		0.050	◎	0.86
	32		0.085	○	0.84
	33	Ni-30%Zn	0.001	○	0.83
	34		0.005	◎	0.86
	35		0.020	◎	0.91
	36		0.049	◎	0.87
37	0.086		○	0.84	
비교예	38	도금 없음		×	0.76
	39	Ni	0.103	×	0.79
	40		0.198	×	0.77
	41	Ni-10%Zn	0.104	×	0.78
	42		0.197	×	0.77
	43	Ni-30%Zn	0.110	×	0.79
	44		0.201	×	0.76

[0082]

[0083] 표 2에 나타나는 바와 같이, 금속층이 개재되어 있지 않은(바탕도금처리를 실시하지 않음) 비교예의 시료 No.38 및 도금두께가 두꺼운 비교예의 시료 No.39~44에서는, 절연피막의 밀착 강도가 낮고, 또한 박리 폭도  $10\mu\text{m}$  이상으로 타발성이 뒤떨어진다. 이것에 대해 본 발명의 시료 No.23~37에서는, 절연피막의 밀착강도를  $0.8\text{kN/m}$  이상 얻을 수 있고, 타발성이 뛰어나기 때문에, 정밀 프레스 가공 용도에 적합하다. 특히 금속층의 두께가  $0.005\sim 0.05\mu\text{m}$ 의 시료 No.24~26, No.29~31, No.34~36에서는, 밀착강도가  $0.86\text{kN/m}$  이상이며, 타발성도 특히 뛰어나다.

[0084] [실시예 3]

[0085] 금속조로서 JIS 합금 C7025R{코르손동 넛코긴조쿠(주)제}을 이용한 것 외는, 실시예 1과 같이 행하였다. 그 결과를 표 3에 나타낸다.

[0086] [표 3]

[0087] 기재 : 코르손동

	시료 No.	도금종류	도금두께 [μm]	타발성 평가	밀착강도 [kN/M]
본발명	45	Ni	0.001	○	0.86
	46		0.006	◎	0.88
	47		0.022	◎	0.91
	48		0.050	◎	0.88
	49		0.086	○	0.83
	50	Ni-10%Zn	0.002	○	0.84
	51		0.004	◎	0.88
	52		0.021	◎	0.90
	53		0.050	◎	0.87
	54	Ni-30%Zn	0.085	○	0.83
	55		0.001	○	0.84
	56		0.005	◎	0.87
	57		0.023	◎	0.90
	58		0.049	◎	0.86
59	0.084	○	0.84		
비교예	60	도금 없음		×	0.77
	61	Ni	0.105	×	0.79
	62		0.201	×	0.77
	63	Ni-10%Zn	0.105	×	0.78
	64		0.198	×	0.76
	65	Ni-30%Zn	0.106	×	0.78
	66		0.199	×	0.76

[0088]

[0089] 표 3에 나타나는 바와 같이, 바탕도금처리를 실시하지 않은 비교예의 시료 No.60 및 도금두께가 두꺼운 비교예의 시료 No.61~66에서는, 절연피막의 밀착강도가 낮고, 또한 박리 폭도 10μm 이상으로 타발성이 뒤떨어진다.

[0090] 이것에 대해 본 발명의 시료 No.45~59에서는, 수지의 밀착강도를 0.8kN/m 이상 얻을 수 있고, 박리 폭도 10μm 에 이르지 않아 타발성이 뛰어나기 때문에, 정밀 프레스 가공 용도에 적합하다. 특히 금속층의 두께가 0.005~0.05μm의 시료 No.46~48, No.51~53, No.56~58에서는, 밀착강도가 0.86 kN/m 이상이며, 타발성도 특히 뛰어나다.

[0091] [실시에 4]

[0092] 실시예 1~3의 각 재료를 클리어런스 5μm의 금형을 이용하여 5mm×2mm의 직사각형 형상으로 타발하여, 전해탈지, 산세 처리를 이 순서로 실시한 후, Ni 도금을 실시하여, 후 도금 처리에 대한 피막의 박리 폭의 진전(進展) 정도를 평가하였다.

[0093] 상기 전해 탈지, 산세 처리, Ni 도금은, 실시예 1에 나타낸 조건과 같은 조건으로 비커 도금에 의해 행하였다. 전해 탈지, 산세 처리의 시간은 각각 30초로 하고, Ni 도금의 전류밀도 및 시간은 5A/dm<sup>2</sup>의 조건으로 1분간으로 하였다. 이 때, Ni 도금의 두께는 대략 1μm이었다.

[0094] 상기 피막의 박리 폭의 진전 정도의 평가는, 도금 후의 재료를 빨강 잉크를 녹인 수용액중에 침지하고, 재료 단부에서의 피막의 박리 폭이 실시예 1~3에서 평가한 피막의 박리 폭에 대해서 어느 정도 진전했는지를 측정하는 것에 의해 행하였다. 평가 기준은, 박리 폭의 진전이 5μm 미만의 경우를 '우수(◎)', 5μm 이상 10μm 미만의 경우를 '양호(○)', 10μm 이상의 경우를 '불량(×)', 피막이 재료로부터 완전 박리되어 버린 경우를 '박리(××)'로 하였다.

[0095] 결과를 표 4에 나타낸다.

[0096] [표 4]

	시료 No.	박리진전 평가	시료 No.	박리진전 평가	시료 No.	박리진전 평가
본 발명	1	○	23	○	45	○
	2	○	24	○	46	○
	3	◎	25	◎	47	◎
	4	◎	26	◎	48	◎
	5	○	27	○	49	○
	6	○	28	○	50	○
	7	○	29	○	51	○
	8	◎	30	◎	52	◎
	9	◎	31	◎	53	◎
	10	○	32	○	54	○
	11	○	33	○	55	○
	12	○	34	○	56	○
	13	◎	35	◎	57	◎
	14	◎	36	◎	58	◎
	15	○	37	○	59	○
비교예	16	××	38	××	60	××
	17	×	39	×	61	×
	18	×	40	×	62	×
	19	×	41	×	63	×
	20	×	42	×	64	×
	21	×	43	×	65	×
	22	×	44	×	66	×

[0097]

[0098] 표 4에 나타나는 바와 같이, 비교예의 금속층이 개재되어 있지 않은(바탕도금처리를 실시하지 않음) 시료 및 도금두께가 두꺼운 시료에서는, 피막의 박리 폭이 진전되고 있어, 타발 가공 후에 도금 처리가 실시되는 용도에는 적합하지 않은 것을 알 수 있다. 특히, 금속층이 개재되어 있지 않은(바탕도금처리를 실시하지 않았다) No.16, 38, 60에서는, 피막이 재료로부터 완전하게 박리되어 버렸다. 이것에 대해 본 발명의 시료에서는, 피막의 박리 폭의 진전이 10 $\mu$ m 미만이며, 타발 가공 후에 도금 처리가 실시되는 용도에도 적용 가능하다는 것을 알 수 있다. 특히, 금속층의 두께가 0.01~0.05 $\mu$ m의 시료에서는, 피막의 박리 폭의 진전이 5 $\mu$ m 미만이고, 타발 가공 후에 도금 처리가 실시되는 용도에 특히 적합한 것을 알 수 있다.

[0099] 본 발명을 그 실시형태와 함께 설명했지만, 우리들은 특별히 지정하지 않는 한 우리의 발명을 설명의 어느 세부에 있어서도 한정하려고 하는 것이 아니라, 첨부된 청구의 범위에 나타낸 발명의 정신과 범위에 반하는 일 없이 폭넓게 해석되는 것이 당연하다고 생각한다.

[0100] 본원은, 2008년 6월 24일에 일본에서 특허 출원된 일본특허출원 2008-164851, 및 2008년 11월 25일에 일본에서 특허출원된 일본특허출원2008-300181에 기초하는 우선권을 주장하는 것이고, 이것들은 모두 여기에 참조하여 그 내용을 본 명세서의 기재된 일부로서 넣는다.

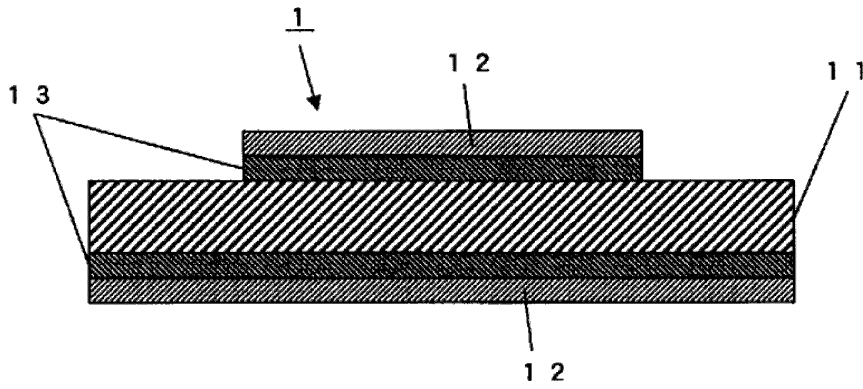
**부호의 설명**

- [0101] 1 : 전기전자 부품용 복합재료
- 2 : 전기전자 부품
- 11, 21 : 금속기재

- 12, 22 : 절연피막
- 13 : 금속층
- 21a : 타발 가공면
- 23 : 빈틈

도면

도면1



도면2

