

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年12月3日(03.12.2020)



(10) 国際公開番号

WO 2020/240348 A1

(51) 国際特許分類:

H03D 7/00 (2006.01) H01L 27/06 (2006.01)
H03D 7/12 (2006.01) H01L 27/088 (2006.01)
H03D 7/14 (2006.01) H01L 29/786 (2006.01)
H01L 21/8234 (2006.01)

(21) 国際出願番号: PCT/IB2020/054751

(22) 国際出願日: 2020年5月20日(20.05.2020)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2019-102341 2019年5月31日(31.05.2019) JP
特願 2019-106983 2019年6月7日(07.06.2019) JP

(71) 出願人: 株式会社半導体エネルギー研究所
(SEMICONDUCTOR ENERGY LABORATORY
CO., LTD.) [JP/JP]; 〒2430036 神奈川県厚木
市長谷 3 9 8 Kanagawa (JP).

(72) 発明者: 大嶋 和晃 (OHSHIMA, Kazuaki);
〒2430036 神奈川県厚木市長谷 3 9 8 株式会
社半導体エネルギー研究所内 Kanagawa (JP).

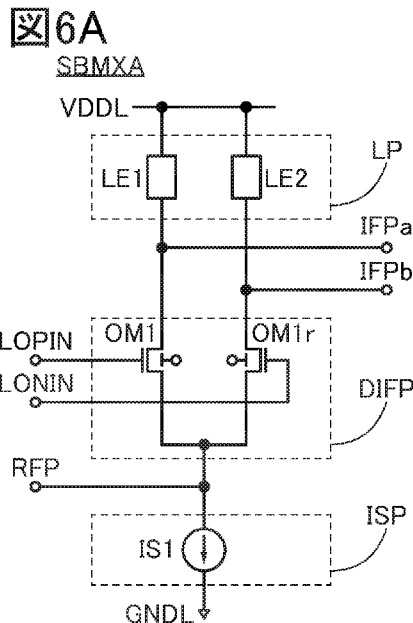
國武 寛司 (KUNITAKE, Hitoshi); 〒2430036 神
奈川県厚木市長谷 3 9 8 株式会社半導体
エネルギー研究所内 Kanagawa (JP). 井上
達則 (INOUE, Tatsunori); 〒2430036 神奈川県
厚木市長谷 3 9 8 株式会社半導体エネ
ルギー研究所内 Kanagawa (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS,
MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM,

(54) Title: MIXER, AND SEMICONDUCTOR DEVICE

(54) 発明の名称: ミキサ、及び半導体装置



(57) Abstract: Provided are a mixer and a semiconductor device wherein the circuit area is smaller and deterioration of operational ability due to heat is suppressed. A mixer according to the invention comprises a differential unit, a current source, a first load, an input terminal and a first output terminal, wherein the differential unit has first and second transistors, each of which has a metal oxide in a channel-formed area thereof. Respective first terminals of the first and second transistors are electrically connected to the input terminal and to the current source, whereas a second terminal of the first transistor is electrically connected to a first terminal of the first load and to the first output terminal. The first load has a function to flow a current between the first terminal of the first load and a second terminal thereof in response to a voltage being applied to the second terminal of the first load, whereas the current source has a function to flow constant currents from the respective first terminals of the first and second transistors to the current source. The current source has a transistor that includes silicon in a channel-formed area thereof, and the differential unit is located above the current source.

ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

(57) 要約：回路面積が小さく、かつ熱による動作能力の低下を抑えたミキサ、及び半導体装置を提供する。差動部と電流源と第1負荷と入力端子と第1出力端子とを有するミキサであって、差動部は、第1、第2トランジスタを有し、第1、第2トランジスタのそれぞれは、チャネル形成領域に金属酸化物を有する。第1、第2トランジスタのそれぞれの第1端子は、入力端子と電流源とに電氣的に接続され、第1トランジスタの第2端子は、第1負荷の第1端子と第1出力端子とに電氣的に接続されている。第1負荷は、電圧が第1負荷の第2端子に与えられることによって、第1負荷の第1端子－第2端子間に電流を流す機能を有し、電流源は、第1、第2トランジスタのそれぞれの第1端子から電流源に定電流を流す機能を有する。電流源は、チャネル形成領域にシリコンが含まれているトランジスタを有し、差動部は、電流源の上方に位置する。

明細書

発明の名称

ミキサ、及び半導体装置

技術分野

[0001]

本発明の一態様は、ミキサ、及び半導体装置に関する。

[0002]

なお本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の技術分野は、物、動作方法、又は、製造方法に関するものである。又は、本発明の一態様は、プロセス、マシン、マニュファクチャ、又は、組成物（コンポジション・オブ・マター）に関するものである。そのため、より具体的に本明細書で開示する本発明の一態様の技術分野としては、半導体装置、表示装置、液晶表示装置、発光装置、蓄電装置、撮像装置、記憶装置、信号処理装置、プロセッサ、電子機器、システム、それらの駆動方法、それらの製造方法、又はそれらの検査方法を一例として挙げることができる。

背景技術

[0003]

スマートフォンやタブレット端末などに代表される持ち運びが容易な情報端末の普及が進んでいる。また、情報端末の普及に伴い、様々な通信規格が制定されている。例えば、第4世代（4G）と呼ばれているLTE-Advanced規格の運用が開始されている。

[0004]

近年、IoT（Internet of Things）などの情報技術の発展により、情報端末で扱われるデータ量は増大する傾向にある。また、情報端末などの電子機器においては、通信速度の向上が求められている。

[0005]

IoTなどの様々な情報技術に対応するため、4Gよりも速い通信速度、多くの同時接続、短い遅延時間を実現する第5世代（5G）の通信規格が検討されている。5Gでは、例えば、3.7GHz帯、4.5GHz帯、28GHz帯などの通信周波数が使用される。

[0006]

5Gに対応する半導体装置は、Siなど1種類の元素を主成分として用いる半導体や、GaとAsなど複数種類の元素を主成分として用いる化合物半導体を用いて作製される。さらに、金属酸化物の一種である酸化物半導体が注目されている。

[0007]

また、酸化物半導体では、単結晶でも非晶質でもない、CAAC（c-axis aligned crystalline）構造およびnc（nanocrystalline）構造が見出されている（非特許文献1及び非特許文献2参照）。

[0008]

非特許文献1および非特許文献2では、CAAC構造を有する酸化物半導体を用いてトランジスタを作製する技術が開示されている。

[先行技術文献]

[非特許文献]

[0009]

[非特許文献1] S. Yamazaki et al., "SID Symposium Digest of Technical Papers", 2012, volume 43, issue 1, p. 183-186

[非特許文献2] S. Yamazaki et al., "Japanese Journal of Applied Physics", 2014, volume 53, Number 4S, p. 04ED18-1-04ED18-10

発明の概要

発明が解決しようとする課題

[0010]

携帯電話等の電子機器の小型化に伴って、当該電子機器に含まれている半導体装置の回路面積の低減が求められている。例えば、半導体装置の回路面積の低減として、Siトランジスタなどを用いた集積回路を当該電子機器に適用する場合がある。一方、集積回路は、消費電力による熱を発生し、集積回路自体の温度が上がることもある。特に、集積回路にSiトランジスタが含まれている場合、Siトランジスタは温度が高くなると電界効果移動度が下がるため、集積回路の動作能力が低下することがある。

[0011]

本発明の一態様は、消費電力を低減した半導体装置を提供することを課題の一とする。又は、本発明の一態様は、熱による動作能力の低下を抑えた半導体装置を提供することを課題の一とする。又は、本発明の一態様は、回路面積が低減された半導体装置を提供することを課題の一とする。又は、本発明の一態様は、新規の半導体装置を提供することを課題の一とする。又は、本発明の一態様は、新規の半導体装置を有する電子機器を提供することを課題の一とする。

[0012]

なお本発明の一態様の課題は、上記列挙した課題に限定されない。上記列挙した課題は、他の課題の存在を妨げるものではない。なお他の課題は、以下の記載で述べる、本項目で言及していない課題である。本項目で言及していない課題は、当業者であれば明細書又は図面等の記載から導き出せるものであり、これらの記載から適宜抽出することができる。なお、本発明の一態様は、上記列挙した課題、及び他の課題のうち、少なくとも一つの課題を解決するものである。なお、本発明の一態様は、上記列挙した課題、及び他の課題の全てを解決する必要はない。

課題を解決するための手段

[0013]

(1)

本発明の一態様は、差動部と、電流源と、第1負荷と、入力端子と、第1出力端子と、を有し、差動部は、第1トランジスタと、第2トランジスタと、を有し、第1トランジスタと、第2トランジスタと、のそれぞれは、チャネル形成領域に金属酸化物を有し、第1トランジスタの第1端子は、第2トランジスタの第1端子と、入力端子と、電流源の第1端子と、に電氣的に接続され、第1トランジスタの第2端子は、第1負荷の第1端子と、第1出力端子と、に電氣的に接続され、第1負荷は、第1電圧が第1負荷の第2端子に与えられることによって、第1負荷の第1端子-第2端子間に電流を流す機能を有し、電流源は、電流源の第1端子に定電流を流す機能を有し、第1トランジスタのゲートに第1信号が入力され、第2トランジスタのゲートに第1信号との位相差が180

度である第2信号が入力され、かつ入力端子に第3信号が入力されたとき、差動部は、第1信号の電圧波形と第3信号の電圧波形と、に応じた電圧波形の第1出力信号を生成して、第1出力信号を第1出力端子に出力する、ミキサである。

[0014]

(2)

又は、本発明の一態様は、差動部と、電流源と、第1負荷と、第3トランジスタと、入力端子と、第1出力端子と、を有し、差動部は、第1トランジスタと、第2トランジスタと、を有し、第1トランジスタと、第2トランジスタと、のそれぞれは、チャネル形成領域に金属酸化物を有し、第1トランジスタの第1端子は、第2トランジスタの第1端子と、第3トランジスタの第1端子と、に電氣的に接続され、第3トランジスタの第2端子は、電流源の第1端子に電氣的に接続され、第3トランジスタのゲートは、入力端子に電氣的に接続され、第1トランジスタの第2端子は、第1負荷の第1端子と、第1出力端子と、に電氣的に接続され、第1負荷は、第1電圧が第1負荷の第2端子に与えられることによって、第1負荷の第1端子ー第2端子間に電流を流す機能を有し、電流源は、電流源の第1端子に定電流を流す機能を有し、第1トランジスタのゲートに第1信号が入力され、第2トランジスタのゲートに第1信号との位相差が180度である第2信号が入力され、かつ入力端子に第3信号が入力されたとき、差動部は、第1信号の電圧波形と第3信号の電圧波形と、に応じた電圧波形の第1出力信号を生成して、第1出力信号を第1出力端子に出力する、ミキサである。

[0015]

(3)

又は、本発明の一態様は、上記(1)、又は(2)の構成において、第2負荷と、第2出力端子と、を有し、第2トランジスタの第2端子は、第2負荷の第1端子と、第2出力端子と、に電氣的に接続され、第2負荷は、第1電圧が第2負荷の第2端子に与えられることによって、第2負荷の第1端子ー第2端子間に電流を流す機能を有し、第1トランジスタのゲートに第1信号が入力され、第2トランジスタのゲートに第2信号が入力され、かつ入力端子に第3信号が入力されたとき、差動部は、第2信号の電圧波形と第3信号の電圧波形と、に応じた電圧波形の第2出力信号を生成して、第2出力信号を第2出力端子に出力する機能と、を有する、ミキサである。

[0016]

(4)

又は、本発明の一態様は、上記(1)乃至(3)のいずれか一の構成において、電流源は、チャネル形成領域にシリコンが含まれているトランジスタを有し、差動部は、電流源の上方に位置する、ミキサである。

[0017]

(5)

又は、本発明の一態様は、差動部と、第1電流源と、第2電流源と、第1負荷と、第2負荷と、第1入力端子と、第2入力端子と、第1出力端子と、を有し、差動部は、第1トランジスタと、第2トランジスタと、第4トランジスタと、第5トランジスタと、を有し、第1トランジスタと、第2トランジスタと、第4トランジスタと、第5トランジスタと、のそれぞれは、チャネル形成領域に金属酸化物を有し、第1トランジスタの第1端子は、第2トランジスタの第1端子と、第1入力端子と、第1電流源の第1端子と、に電氣的に接続され、第4トランジスタの第1端子は、第5ト

ランジスタの第1端子と、第2入力端子と、第2電流源の第1端子と、に電氣的に接続され、第1トランジスタの第2端子は、第5トランジスタの第2端子と、第1負荷の第1端子と、に電氣的に接続され、第2トランジスタの第2端子は、第4トランジスタの第2端子と、第2負荷の第1端子と、第1出力端子と、に電氣的に接続され、第1負荷は、第1電圧が第1負荷の第2端子に与えられることによって、第1負荷の第1端子ー第2端子間に電流を流す機能を有し、第2負荷は、第1電圧が第2負荷の第2端子に与えられることによって、第2負荷の第1端子ー第2端子間に電流を流す機能を有し、第1電流源は、第1電流源の第1端子に第1定電流を流す機能を有し、第2電流源は、第2電流源の第1端子に第2定電流を流す機能を有し、第1トランジスタのゲート及び第4トランジスタのゲートのそれぞれに第1信号が入力され、第2トランジスタのゲート及び第5トランジスタのゲートのそれぞれに第1信号との位相差が180度である第2信号が入力され、第1入力端子に第3信号が入力され、かつ第2入力端子に第4信号が入力されたとき、差動部は、第1信号の電圧波形及び第4信号の電圧波形に応じた電圧波形の第5信号と、第2信号の電圧波形及び第3信号の電圧波形に応じた電圧波形の第6信号と、を第1出力信号として第1出力端子から出力する、ミキサである。

[0018]

(6)

又は、本発明の一態様は、差動部と、第1電流源と、第2電流源と、第1負荷と、第2負荷と、第3トランジスタと、第6トランジスタと、第1入力端子と、第2入力端子と、第1出力端子と、を有し、差動部は、第1トランジスタと、第2トランジスタと、第4トランジスタと、第5トランジスタと、を有し、第1トランジスタと、第2トランジスタと、第4トランジスタと、第5トランジスタと、のそれぞれは、チャンネル形成領域に金属酸化物を有し、第1トランジスタの第1端子は、第2トランジスタの第1端子と、第3トランジスタの第1端子と、に電氣的に接続され、第3トランジスタの第2端子は、第1電流源の第1端子に電氣的に接続され、第3トランジスタのゲートは、第1入力端子に電氣的に接続され、第4トランジスタの第1端子は、第5トランジスタの第1端子と、第6トランジスタの第1端子と、に電氣的に接続され、第6トランジスタの第2端子は、第2電流源の第1端子に電氣的に接続され、第6トランジスタのゲートは、第2入力端子に電氣的に接続され、第1トランジスタの第2端子は、第5トランジスタの第2端子と、第1負荷の第1端子と、に電氣的に接続され、第2トランジスタの第2端子は、第4トランジスタの第2端子と、第2負荷の第1端子と、第1出力端子と、に電氣的に接続され、第1負荷は、第1電圧が第1負荷の第2端子に与えられることによって、第1負荷の第1端子ー第2端子間に電流を流す機能を有し、第2負荷は、第1電圧が第2負荷の第2端子に与えられることによって、第2負荷の第1端子ー第2端子間に電流を流す機能を有し、第1電流源は、第1電流源の第1端子に第1定電流を流す機能を有し、第2電流源は、第2電流源の第1端子に第2定電流を流す機能を有し、第1トランジスタのゲート及び第4トランジスタのゲートのそれぞれに第1信号が入力され、第2トランジスタのゲート及び第5トランジスタのゲートのそれぞれに第1信号との位相差が180度である第2信号が入力され、第1入力端子に第3信号が入力され、かつ第2入力端子に第4信号が入力されたとき、差動部は、第1信号の電圧波形及び第4信号の電圧波形に応じた電圧波形の第5信号と、第2信号の電圧波形及び第3信号の電圧波形に応じた電圧波形の第6信号と、を第1出力信号として第1出力端子から出力する、ミキサである。

[0019]

(7)

又は、本発明の一態様は、上記（４）、又は（５）の構成において、第２出力端子を有し、第２出力端子は、第１トランジスタの第２端子と、第５トランジスタの第２端子と、第１負荷の第１端子と、に電氣的に接続され、第１トランジスタのゲート及び第４トランジスタのゲートのそれぞれに第１信号が入力され、第２トランジスタのゲート及び第５トランジスタのゲートのそれぞれに第２信号が入力され、第１入力端子に第３信号が入力され、かつ第２入力端子に第４信号が入力されたとき、差動部は、第１信号の電圧波形及び第３信号の電圧波形に応じた電圧波形の第７信号と、第２信号の電圧波形及び第４信号の電圧波形に応じた電圧波形の第８信号と、を第２出力信号として第２出力端子から出力する機能を有する、ミキサである。

[0020]

(8)

又は、本発明の一態様は、上記（５）乃至（７）のいずれか一の構成において、第１電流源、及び第２電流源のそれぞれは、チャネル形成領域にシリコンが含まれているトランジスタを有し、差動部は、第１電流源、及び第２電流源の上方に位置する、ミキサである。

[0021]

(9)

又は、本発明の一態様は、ミキサと、ローカルオシレータと、を有し、ミキサは、トランジスタを有し、トランジスタは、チャネル形成領域に金属酸化物を有し、ミキサの第１端子は、ローカルオシレータに電氣的に接続され、ローカルオシレータは、ミキサの第１端子を介して、トランジスタのゲートに第９信号を供給する機能を有し、ミキサは、第９信号の電圧波形と、ミキサの第２端子を介してトランジスタの第１端子に入力された第１０信号の電圧波形と、に応じた電圧波形を有する第１１信号を生成して、第１１信号をトランジスタの第２端子からミキサの第３端子に出力する機能を有する、半導体装置である。

[0022]

(10)

又は、本発明の一態様は、上記（９）において、ミキサの第１端子は、トランジスタのゲートに電氣的に接続され、ミキサの第２端子は、トランジスタの第１端子に電氣的に接続され、ミキサの第３端子は、トランジスタの第２端子に電氣的に接続されている、半導体装置である。

[0023]

(11)

又は、本発明の一態様は、上記（９）又は（１０）において、アンテナと、ローノイズアンプと、を有し、アンテナは、ローノイズアンプの入力端子に電氣的に接続され、ローノイズアンプの出力端子は、ミキサの第２端子に電氣的に接続されている、半導体装置である。

[0024]

なお、本明細書等において、半導体装置とは、半導体特性を利用した装置であり、半導体素子（トランジスタ、ダイオード、フォトダイオード等）を含む回路、同回路を有する装置等をいう。また、半導体特性を利用することで機能しうる装置全般をいう。例えば、集積回路、集積回路を備えたチップや、パッケージにチップを収納した電子部品は半導体装置の一例である。また、記憶装置、表示装置、発光装置、照明装置及び電子機器等は、それ自体が半導体装置であり、半導体装置を有している場合がある。

[0025]

また、本明細書等において、XとYとが接続されていると記載されている場合は、XとYとが電氣的に接続されている場合と、XとYとが機能的に接続されている場合と、XとYとが直接接続されている場合とが、本明細書等に開示されているものとする。したがって、所定の接続関係、例えば、図又は文章に示された接続関係に限定されず、図又は文章に示された接続関係以外のものも、図又は文章に開示されているものとする。X、Yは、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層など）であるとする。

[0026]

XとYとが電氣的に接続されている場合の一例としては、XとYとの電氣的な接続を可能とする素子（例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示デバイス、発光デバイス、負荷など）が、XとYとの間に1個以上接続されることが可能である。なお、スイッチは、オンオフが制御される機能を有している。つまり、スイッチは、導通状態（オン状態）、又は、非導通状態（オフ状態）になり、電流を流すか流さないかを制御する機能を有している。

[0027]

XとYとが機能的に接続されている場合の一例としては、XとYとの機能的な接続を可能とする回路（例えば、論理回路（インバータ、NAND回路、NOR回路など）、信号変換回路（デジタルアナログ変換回路、アナログデジタル変換回路、ガンマ補正回路など）、電位レベル変換回路（電源回路（昇圧回路、降圧回路など）、信号の電位レベルを変えるレベルシフト回路など）、電圧源、電流源、切り替え回路、増幅回路（信号振幅又は電流量などを大きく出来る回路、オペアンプ、差動増幅回路、ソースフォロワ回路、バッファ回路など）、信号生成回路、記憶回路、制御回路など）が、XとYとの間に1個以上接続されることが可能である。なお、一例として、XとYとの間に別の回路を挟んでいても、Xから出力された信号がYへ伝達される場合は、XとYとは機能的に接続されているものとする。

[0028]

なお、XとYとが電氣的に接続されている、と明示的に記載する場合は、XとYとが電氣的に接続されている場合（つまり、XとYとの間に別の素子又は別の回路を挟んで接続されている場合）と、XとYとが直接接続されている場合（つまり、XとYとの間に別の素子又は別の回路を挟まずに接続されている場合）とを含むものとする。

[0029]

また、例えば、「XとYとトランジスタのソース（又は第1の端子など）とドレイン（又は第2の端子など）とは、互いに電氣的に接続されており、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yの順序で電氣的に接続されている。」と表現することができる。又は、「トランジスタのソース（又は第1の端子など）は、Xと電氣的に接続され、トランジスタのドレイン（又は第2の端子など）はYと電氣的に接続され、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yは、この順序で電氣的に接続されている」と表現することができる。又は、「Xは、トランジスタのソース（又は第1の端子など）とドレイン（又は第2の端子など）とを介して、Yと電氣的に接続され、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yは、この接続順序で設けられている」と表現することができる。これらの例と同

様な表現方法を用いて、回路構成における接続の順序について規定することにより、トランジスタのソース（又は第1の端子など）と、ドレイン（又は第2の端子など）とを、区別して、技術的範囲を決定することができる。なお、これらの表現方法は、一例であり、これらの表現方法に限定されない。ここで、X、Yは、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層、など）であるとする。

[0030]

なお、回路図上は独立している構成要素同士が電氣的に接続しているように図示されている場合であっても、1つの構成要素が、複数の構成要素の機能を併せ持っている場合もある。例えば配線の一部が電極としても機能する場合は、一の導電膜が、配線の機能、及び電極の機能の両方の構成要素の機能を併せ持っている。したがって、本明細書における電氣的に接続とは、このような、一の導電膜が、複数の構成要素の機能を併せ持っている場合も、その範疇に含める。

[0031]

また、本明細書等において、「抵抗素子」とは、例えば、 $0\ \Omega$ よりも高い抵抗値を有する回路素子、配線などとすることができる。そのため、本明細書等において、「抵抗素子」は、抵抗値を有する配線、ソースドレイン間に電流が流れるトランジスタ、ダイオード、コイルなどを含むものとする。そのため、「抵抗素子」という用語は、「抵抗」、「負荷」、「抵抗値を有する領域」などの用語に言い換えることができ、逆に「抵抗」、「負荷」、「抵抗値を有する領域」という用語は、「抵抗素子」などの用語に言い換えることができる。抵抗値としては、例えば、好ましくは $1\ m\Omega$ 以上 $10\ \Omega$ 以下、より好ましくは $5\ m\Omega$ 以上 $5\ \Omega$ 以下、更に好ましくは $10\ m\Omega$ 以上 $1\ \Omega$ 以下とすることができる。また、例えば、 $1\ \Omega$ 以上 $1 \times 10^9\ \Omega$ 以下としてもよい。

[0032]

また、本明細書等において、「容量素子」とは、例えば、 $0\ F$ よりも高い静電容量の値を有する回路素子、静電容量の値を有する配線の領域、寄生容量、トランジスタのゲート容量などとすることができる。そのため、本明細書等において、「容量素子」は、1対の電極と、当該電極の間に含まれている誘電体と、を含む回路素子だけでなく、配線と配線との間に現れる寄生容量、トランジスタのソース又はドレインの一方とゲートとの間に現れるゲート容量などを含むものとする。また、「容量素子」、「寄生容量」、「ゲート容量」などという用語は、「容量」などの用語に言い換えることができ、逆に、「容量」という用語は、「容量素子」、「寄生容量」、「ゲート容量」などの用語に言い換えることができる。また、「容量」の「1対の電極」という用語は、「1対の導電体」、「1対の導電領域」、「1対の領域」などに言い換えることができる。なお、静電容量の値としては、例えば、 $0.05\ fF$ 以上 $10\ pF$ 以下とすることができる。また、例えば、 $1\ pF$ 以上 $10\ \mu F$ 以下としてもよい。

[0033]

また、本明細書等において、トランジスタは、ゲート、ソース、及びドレインと呼ばれる3つの端子を有する。ゲートは、トランジスタの導通状態を制御する制御端子である。ソース又はドレインとして機能する2つの端子は、トランジスタの入出力端子である。2つの入出力端子は、トランジスタの導電型（nチャネル型、pチャネル型）及びトランジスタの3つの端子に与えられる電位の高低によって、一方がソースとなり他方がドレインとなる。このため、本明細書等においては、ソースやドレインの用語は、言い換えることができるものとする。また、本明細書等では、トランジスタの接続関係を説明する際、「ソース又はドレインの一方」（又は第1電極、又は第1端子）、

「ソース又はドレインの他方」（又は第2電極、又は第2端子）という表記を用いる。なお、トランジスタの構造によっては、上述した3つの端子に加えて、バックゲートを有する場合がある。この場合、本明細書等において、トランジスタのゲート又はバックゲートの一方を第1ゲートと呼称し、トランジスタのゲート又はバックゲートの他方を第2ゲートと呼称することがある。更に、同じトランジスタにおいて、「ゲート」と「バックゲート」の用語は互いに入れ換えることができる場合がある。また、トランジスタが、3以上のゲートを有する場合は、本明細書等においては、それぞれのゲートを第1ゲート、第2ゲート、第3ゲートなどと呼称することがある。

[0034]

また、本明細書等において、ノードは、回路構成やデバイス構造等に応じて、端子、配線、電極、導電層、導電体、不純物領域等と言い換えることが可能である。また、端子、配線等をノードと言い換えることが可能である。

[0035]

また、本明細書等において、「電圧」と「電位」は、適宜言い換えることができる。「電圧」は、基準となる電位からの電位差のことであり、例えば基準となる電位をグラウンド電位（接地電位）とすると、「電圧」を「電位」に言い換えることができる。なお、グラウンド電位は必ずしも0Vを意味するとは限らない。また、電位は相対的なものであり、基準となる電位が変わることによって、配線に与えられる電位、回路などに印加される電位、回路などから出力される電位なども変化する。

[0036]

また、本明細書等において、「高レベル電位」、「低レベル電位」という用語は、特定の電位を意味するものではない。例えば、2本の配線において、両方とも「高レベル電位を供給する配線として機能する」と記載されていた場合、両方の配線が与えるそれぞれの高レベル電位は、互いに等しくなくてもよい。また、同様に、2本の配線において、両方とも「低レベル電位を供給する配線として機能する」と記載されていた場合、両方の配線が与えるそれぞれの低レベル電位は、互いに等しくなくてもよい。

[0037]

「電流」とは、電荷の移動現象（電気伝導）のことであり、例えば、「正の荷電体の電気伝導が起きている」という記載は、「その逆向きに負の荷電体の電気伝導が起きている」と換言することができる。そのため、本明細書等において、「電流」とは、特に断らない限り、キャリアの移動に伴う電荷の移動現象（電気伝導）をいうものとする。ここでいうキャリアとは、電子、正孔、アニオン、カチオン、錯イオン等が挙げられ、電流の流れる系（例えば、半導体、金属、電解液、真空中など）によってキャリアが異なる。また、配線等における「電流の向き」は、正電荷となるキャリアが移動する方向とし、正の電流量で記載する。換言すると、負電荷となるキャリアが移動する方向は、電流の向きと逆の方向となり、負の電流量で表現される。そのため、本明細書等において、電流の正負（又は電流の向き）について断りがない場合、「素子Aから素子Bに電流が流れる」等の記載は「素子Bから素子Aに電流が流れる」等と言い換えることができるものとする。また、「素子Aに電流が入力される」等の記載は「素子Aから電流が出力される」等と言い換えることができるものとする。

[0038]

また、本明細書等において、「第1」、「第2」、「第3」という序数詞は、構成要素の混同を

避けるために付したものである。従って、構成要素の数を限定するものではない。また、構成要素の順序を限定するものではない。例えば、本明細書等の実施の形態の一において「第1」に言及された構成要素が、他の実施の形態、あるいは特許請求の範囲において「第2」に言及された構成要素とすることもありうる。また例えば、本明細書等の実施の形態の一において「第1」に言及された構成要素を、他の実施の形態、あるいは特許請求の範囲において省略することもありうる。

[0039]

また、本明細書等において、「上に」、「下に」などの配置を示す語句は、構成同士的位置関係を、図面を参照して説明するために、便宜上用いている場合がある。また、構成同士的位置関係は、各構成を描写する方向に応じて適宜変化するものである。従って、明細書等で説明した語句に限定されず、状況に応じて適切に言い換えることができる。例えば、「導電体の上面に位置する絶縁体」の表現では、示している図面の向きを180度回転することによって、「導電体の下面に位置する絶縁体」と言い換えることができる。

[0040]

また、「上」や「下」の用語は、構成要素の位置関係が直上又は直下で、かつ、直接接していることを限定するものではない。例えば、「絶縁層A上の電極B」の表現であれば、絶縁層Aの上に電極Bが直接接して形成されている必要はなく、絶縁層Aと電極Bとの間に他の構成要素を含むものを除外しない。

[0041]

また、本明細書等において、「膜」、「層」などの語句は、状況に応じて、互いに入れ替えることが可能である。例えば、「導電層」という用語を、「導電膜」という用語に変更することが可能な場合がある。又は、例えば、「絶縁膜」という用語を、「絶縁層」という用語に変更することが可能な場合がある。又は、場合によっては、又は、状況に応じて、「膜」、「層」などの語句を使わずに、別の用語に入れ替えることが可能である。例えば、「導電層」又は「導電膜」という用語を、「導電体」という用語に変更することが可能な場合がある。又は、例えば、「絶縁層」、「絶縁膜」という用語を、「絶縁体」という用語に変更することが可能な場合がある。

[0042]

また、本明細書等において「電極」、「配線」、「端子」などの用語は、これらの構成要素を機能的に限定するものではない。例えば、「電極」は「配線」の一部として用いられることがあり、その逆もまた同様である。さらに、「電極」や「配線」の用語は、複数の「電極」や「配線」が一体となって形成されている場合なども含む。また、例えば、「端子」は「配線」や「電極」の一部として用いられることがあり、その逆もまた同様である。更に、「端子」の用語は、複数の「電極」、「配線」、「端子」などが一体となって形成されている場合なども含む。そのため、例えば、「電極」は「配線」又は「端子」の一部とすることができ、また、例えば、「端子」は「配線」又は「電極」の一部とすることができる。また、「電極」、「配線」、「端子」などの用語は、場合によって、「領域」などの用語に置き換える場合がある。

[0043]

また、本明細書等において、「配線」、「信号線」、「電源線」などの用語は、場合によっては、又は、状況に応じて、互いに入れ替えることが可能である。例えば、「配線」という用語を、「信号線」という用語に変更することが可能な場合がある。また、例えば、「配線」という用語を、「電源線」などの用語に変更することが可能な場合がある。また、その逆も同様で、「信号線」、

「電源線」などの用語を、「配線」という用語に変更することが可能な場合がある。「電源線」などの用語は、「信号線」などの用語に変更することが可能な場合がある。また、その逆も同様で「信号線」などの用語は、「電源線」などの用語に変更することが可能な場合がある。また、配線に印加されている「電位」という用語を、場合によっては、又は、状況に応じて、「信号」などという用語に変更することが可能な場合がある。また、その逆も同様で、「信号」などの用語は、「電位」という用語に変更することが可能な場合がある。

[0044]

本明細書等において、半導体の不純物とは、例えば、半導体層を構成する主成分以外をいう。例えば、濃度が0.1原子%未満の元素は不純物である。不純物が含まれることにより、例えば、半導体に欠陥準位密度が高くなることや、キャリア移動度が低下することや、結晶性が低下することなどが起こる場合がある。半導体が酸化物半導体である場合、半導体の特性を変化させる不純物としては、例えば、第1族元素、第2族元素、第13族元素、第14族元素、第15族元素、主成分以外の遷移金属などがあり、特に、例えば、水素（水にも含まれる）、リチウム、ナトリウム、シリコン、ホウ素、リン、炭素、窒素などがある。具体的には、半導体がシリコン層である場合、半導体の特性を変化させる不純物としては、例えば、第1族元素、第2族元素、第13族元素、第15族元素（但し、酸素、水素は含まない）などがある。

[0045]

本明細書等において、スイッチとは、導通状態（オン状態）、又は、非導通状態（オフ状態）になり、電流を流すか流さないかを制御する機能を有するものをいう。又は、スイッチとは、電流を流す経路を選択して切り替える機能を有するものをいう。一例としては、電氣的なスイッチ、機械的なスイッチなどを用いることができる。つまり、スイッチは、電流を制御できるものであればよく、特定のものに限定されない。

[0046]

電氣的なスイッチの一例としては、トランジスタ（例えば、バイポーラトランジスタ、MOSトランジスタなど）、ダイオード（例えば、PNダイオード、PINダイオード、ショットキーダイオード、MIM（Metal Insulator Metal）ダイオード、MIS（Metal Insulator Semiconductor）ダイオード、ダイオード接続のトランジスタなど）、又はこれらを組み合わせた論理回路などがある。なお、スイッチとしてトランジスタを用いる場合、トランジスタの「導通状態」とは、トランジスタのソース電極とドレイン電極が電氣的に短絡されているとみなせる状態をいう。また、トランジスタの「非導通状態」とは、トランジスタのソース電極とドレイン電極が電氣的に遮断されているとみなせる状態をいう。なおトランジスタを単なるスイッチとして動作させる場合には、トランジスタの極性（導電型）は特に限定されない。

[0047]

機械的なスイッチの一例としては、MEMS（マイクロ・エレクトロ・メカニカル・システム）技術を用いたスイッチがある。そのスイッチは、機械的に動かすことが可能な電極を有し、その電極が動くことによって、導通と非導通とを制御して動作する。

[0048]

本明細書において、「平行」とは、二つの直線が -10° 以上 10° 以下の角度で配置されている状態をいう。したがって、 -5° 以上 5° 以下の場合も含まれる。また、「略平行」又は「概略

平行」とは、二つの直線が -30° 以上 30° 以下の角度で配置されている状態をいう。また、「垂直」とは、二つの直線が 80° 以上 100° 以下の角度で配置されている状態をいう。したがって、 85° 以上 95° 以下の場合も含まれる。また、「略垂直」又は「概略垂直」とは、二つの直線が 60° 以上 120° 以下の角度で配置されている状態をいう。

発明の効果

[0049]

本発明の一態様によって、消費電力を低減した半導体装置を提供することができる。又は、本発明の一態様によって、熱による動作能力の低下を抑えた半導体装置を提供することができる。又は、本発明の一態様によって、回路面積が低減された半導体装置を提供することができる。又は、本発明の一態様によって、新規な半導体装置を提供することができる。又は、本発明の一態様によって、新規の半導体装置を有する電子機器を提供することができる。

[0050]

なお本発明の一態様の効果は、上記列挙した効果に限定されない。上記列挙した効果は、他の効果の存在を妨げるものではない。なお他の効果は、以下の記載で述べる、本項目で言及していない効果である。本項目で言及していない効果は、当業者であれば明細書又は図面等の記載から導き出せるものであり、これらの記載から適宜抽出することができる。なお、本発明の一態様は、上記列挙した効果、及び他の効果のうち、少なくとも一つの効果を有するものである。従って本発明の一態様は、場合によっては、上記列挙した効果を有さない場合もある。

図面の簡単な説明

[0051]

図1は、半導体装置の構成例を説明するブロック図である。

図2A、及び図2Bは、半導体装置に含まれている回路の構成例を説明するブロック図である。

図3A乃至図3Cは、半導体装置に含まれている回路の構成例を説明するブロック図である。

図4は、半導体装置の構成例を説明するブロック図である。

図5は、半導体装置に含まれている回路の構成例を説明するブロック図である。

図6A及び図6Bは、半導体装置に含まれている回路の構成例を説明するブロック図であり、図6Cは電流源の一例を示す回路図である。

図7A乃至図7Dは、半導体装置に含まれている回路の積層構造を説明する斜視図である。

図8A乃至図8Cは、半導体装置に含まれている回路の積層構造を説明する斜視図である。

図9A、及び図9Bは、半導体装置に含まれている回路の構成例を説明するブロック図である。

図10は、半導体装置の構成例を説明する断面模式図である。

図11は、半導体装置の構成例を説明する断面模式図である。

図12A乃至図12Cは、トランジスタの構成例を説明する断面模式図である。

図13A、及び図13Aは、トランジスタの構成例を説明する断面模式図である。

図14A、及び図14Bは、トランジスタの構成例を説明する断面模式図である。

図15は、半導体装置の構成例を説明する断面模式図である。

図16A、及び図16Bは、トランジスタの構成例を説明する断面模式図である。

図17は、半導体装置の構成例を説明する断面模式図である。

図18Aは容量の構成例を示す上面図であり、図18B、及び図18Cは容量の構成例を示す断面斜視図である。

図19Aは容量の構成例を示す上面図であり、図19Bは容量の構成例を示す断面図であり、図19Cは容量の構成例を示す断面斜視図である。

図20AはIGZOの結晶構造の分類を説明する図であり、図20(B)は結晶性IGZOのXRDスペクトルを説明する図であり、図20(C)は結晶性IGZOの極微電子線回折パターンを説明する図である。

図21Aは半導体ウェハの一例を示す斜視図であり、図21Bはチップの一例を示す斜視図であり、図21C及び図21Dは電子部品の一例を示す斜視図である。

図22は、IoTネットワークの階層構造と要求仕様の傾向を示す図である。

図23は、ファクトリーオートメーションのイメージ図である。

図24は、電子機器の一例を示す斜視図である。

図25は、回路計算の条件を説明する回路図である。

図26は、回路計算の結果を説明する図である。

図27は、回路計算の条件を説明する回路図である。

図28は、回路計算の結果を説明する図である。

図29は、回路計算の条件を説明する回路図である。

図30は、回路計算の結果を説明する図である。

図31は、回路計算の結果を説明する図である。

発明を実施するための形態

[0052]

本明細書等において、金属酸化物(metal oxide)とは、広い意味での金属の酸化物である。金属酸化物は、酸化物絶縁体、酸化物導電体(透明酸化物導電体を含む)、酸化物半導体(Oxide Semiconductor又は単にOSともいう)などに分類される。例えば、トランジスタのチャネル形成領域に金属酸化物が含まれている場合、当該金属酸化物を酸化物半導体と呼称する場合がある。つまり、金属酸化物が増幅作用、整流作用、及びスイッチング作用の少なくとも1つを有するトランジスタのチャネル形成領域を構成し得る場合、当該金属酸化物を、金属酸化物半導体(metal oxide semiconductor)と呼ぶことができる。また、OSトランジスタと記載する場合においては、金属酸化物又は酸化物半導体を有するトランジスタと換言することができる。

[0053]

また、本明細書等において、窒素を有する金属酸化物も金属酸化物(metal oxide)と総称する場合がある。また、窒素を有する金属酸化物を、金属酸窒化物(metal oxynitride)と呼称してもよい。

[0054]

また、本明細書等において、各実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせ、本発明の一態様とすることができる。また、1つの実施の形態の中に、複数の構成例が示される場合は、互いに構成例を適宜組み合わせることが可能である。

[0055]

なお、ある一つの実施の形態の中で述べる内容(一部の内容でもよい)は、その実施の形態で述べる別の内容(一部の内容でもよい)と、一つ若しくは複数の別の実施の形態で述べる内容(一部の内容でもよい)との少なくとも一つの内容に対して、適用、組み合わせ、又は置き換えなどを行

うことができる。

[0056]

なお、実施の形態の中で述べる内容とは、各々の実施の形態において、様々な図を用いて述べる内容、又は明細書に記載される文章を用いて述べる内容のことである。

[0057]

なお、ある一つの実施の形態において述べる図（一部でもよい）は、その図の別の部分、その実施の形態において述べる別の図（一部でもよい）と、一つ若しくは複数の別の実施の形態において述べる図（一部でもよい）との少なくとも一つの図に対して、組み合わせることにより、さらに多くの図を構成させることができる。

[0058]

本明細書に記載の実施の形態については、図面を参照しながら説明する。但し、実施の形態は多くの異なる態様で実施することが可能であり、趣旨及びその範囲から逸脱することなく、その形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は、実施の形態の記載内容に限定して解釈されるものではない。なお、実施の形態の発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する場合がある。また、斜視図などにおいて、図面の明確性を期すために、一部の構成要素の記載を省略している場合がある。

[0059]

本明細書等において、複数の要素に同じ符号を用いる場合、特に、それらを区別する必要があるときには、符号に“__1”、“[n]”、“[m, n]”等の識別用の符号を付記して記載する場合がある。

[0060]

また、本明細書の図面において、大きさ、層の厚さ、又は領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。なお図面は、理想的な例を模式的に示したものであり、図面に示す形状又は値などに限定されない。例えば、ノイズによる信号、電圧、若しくは電流のばらつき、又は、タイミングのずれによる信号、電圧、若しくは電流のばらつきなどを含むことが可能である。

[0061]

(実施の形態1)

本実施の形態では、本発明の一態様の半導体装置である、高周波受信機の構成例について説明する。

[0062]

図1には、高周波受信機100の構成例を示している。

[0063]

高周波受信機100は、一例として、アンテナANTと、ローノイズアンプLNAと、ローカルオシレータLOと、ダウンコンバージョンミキサDN CMXと、バンドパスフィルタBPFと、IF増幅器IFAと、アナログデジタル変換回路ADCと、を有する。

[0064]

ローノイズアンプLNAは、入力端子として機能する端子LT1と、出力端子として機能する端子LT2と、を有する。また、ダウンコンバージョンミキサDN CMXは、端子DRFPと、端子

D L O P と、端子 I F P 1 と、を有する。

[0065]

アンテナ A N T は、ローノイズアンプ L N A の端子 L T 1 に電氣的に接続され、ローノイズアンプ L N A の端子 L T 2 は、ダウンコンバージョンミキサ D N C M X の端子 D R F P に電氣的に接続されている。ダウンコンバージョンミキサ D N C M X の端子 D L O P は、ローカルオシレータ L O に電氣的に接続され、ダウンコンバージョンミキサ D N C M X の端子 I F P 1 は、バンドパスフィルタ B P F の入力端子に電氣的に接続されている。I F 増幅器 I F A の入力端子は、バンドパスフィルタ B P F の出力端子に電氣的に接続され、I F 増幅器 I F A の出力端子は、アナログデジタル変換回路 A D C の入力端子に電氣的に接続されている。

[0066]

アナログデジタル変換回路 A D C の出力端子は、一例として、半導体装置に備わる論理回路等に電氣的に接続されている（図示しない）。

[0067]

アンテナ A N T は、例えば、アンテナ A N T が外部から、無線通信の搬送波に使われる周波数の電波を受信したときに、当該電波を R F (R a d i o F r e q u e n c y) 信号に変換する機能を有する。

[0068]

ローノイズアンプ L N A は、例えば、アンテナ A N T が外部から、電波を受信して生成した R F 信号の電圧振幅を増幅する機能を有する。また、ローノイズアンプ L N A は、増幅される R F 信号のノイズを低減する機能を有する。なお、ローノイズアンプ L N A は、ノイズを低減する機能に加えて、ノイズを除去するフィルタ機能を有することが好ましい。

[0069]

ところで、ローノイズアンプ L N A は、一例として、図 2 A に示す回路構成とすることができる。図 2 A に示すローノイズアンプ L N A は、3 段電力増幅器の構成となっている。具体的には、図 2 A のローノイズアンプ L N A は、増幅器 L A M P [1] 乃至増幅器 L A M P [3] と、伝送線路 L T L 1 と、伝送線路 L T L 2 と、を有する。また、増幅器 L A M P [1] 乃至増幅器 L A M P [3] のそれぞれは、入力端子と、出力端子と、を有する。

[0070]

端子 L T 1 は、伝送線路 L T L 1 を介して、配線 G N D L に電氣的に接続されている。また、端子 L T 1 は、伝送線路 L T L 2 を介して、増幅器 L A M P [1] の入力端子に電氣的に接続されている。増幅器 L A M P [1] の出力端子は、増幅器 L A M P [2] の入力端子に電氣的に接続され、増幅器 L A M P [2] の出力端子は、増幅器 L A M P [3] の入力端子に電氣的に接続され、増幅器 L A M P [3] の出力端子は、端子 L T 2 に電氣的に接続されている。

[0071]

伝送線路 L T L 1、及び伝送線路 L T L 2 のそれぞれは、R F 信号などの電気信号を伝送するための配線であって、寄生抵抗や寄生容量などを有する。そのため、伝送線路 L T L 1、及び伝送線路 L T L 2 のそれぞれは、入力インピーダンスや特性インピーダンスなどを有する。

[0072]

ところで、増幅器 L A M P [1] 乃至増幅器 L A M P [3] のそれぞれは、例えば、図 2 B に示す回路構成とすることができる。

[0073]

図2Bの増幅器AMPは、容量C1と、抵抗R1と、トランジスタSTr1と、伝送線路TL1乃至伝送線路TL3と、を有する。

[0074]

増幅器AMPの入力端子は、容量C1の第1端子に電氣的に接続され、容量C1の第2端子は、抵抗R1の第1端子と、トランジスタSTr1のゲートと、に電氣的に接続されている。抵抗R1の第2端子は、配線VALに電氣的に接続されている。トランジスタSTr1の第1端子は、伝送線路TL1と伝送線路TL3とを介して、配線VDDLに電氣的に接続され、トランジスタSTr1の第2端子は、配線GNDLに電氣的に接続されている。

[0075]

配線VALは、一例として、定電圧を与える配線として機能する。当該定電圧としては、例えば、高レベル電位(VDD)、VDDよりも高い電位、VDDよりも低い電位などとすることができる。また、配線VDDLは、一例として、定電圧を与える配線として機能する。当該定電圧としては、例えば、高レベル電位(VDD)とすることができる。また、配線GNDLは、一例として、定電圧を与える配線として機能する。当該定電圧としては、例えば、低レベル電位、接地電位(GND)などとすることができる。

[0076]

増幅器AMPの出力端子は、伝送線路TL2を介して、伝送線路TL1と伝送線路TL3との間の接続部分に、電氣的に接続されている。

[0077]

伝送線路TL1乃至伝送線路TL3は、伝送線路LTL1及び伝送線路LTL2と同様に、電気信号を伝送するための配線とする。そのため、伝送線路PTL1は、入力インピーダンスや特性インピーダンスなどを有する。

[0078]

増幅器AMPは、入力端子に入力された電気信号の電圧振幅を増幅して、出力端子に出力する機能を有する。また、増幅器AMPは、インピーダンス整合回路としての機能を有する。

[0079]

トランジスタSTr1としては、例えば、チャネル形成領域にシリコンを有するトランジスタ(以下、Siトランジスタと呼称する)を用いられる。当該シリコンとしては、例えば、非晶質シリコン(水素化アモルファスシリコンと呼ばれる場合がある)、単結晶シリコン、微結晶シリコン、多結晶シリコン等を用いることができる。また、トランジスタSTr1としては、Siトランジスタ以外では、例えば、Geがチャネル形成領域に含まれているトランジスタ、ZnSe、CdS、GaAs、InP、GaN、SiGeなどの化合物半導体がチャネル形成領域に含まれているトランジスタ、カーボンナノチューブがチャネル形成領域に含まれているトランジスタ、有機半導体がチャネル形成領域に含まれているトランジスタ等とすることができる。

[0080]

図2Bに示す増幅器AMPを用いることによって、ローノイズアンプLNAを構成することができる。

[0081]

ローカルオシレータLOは、電圧波形の変換を行うための信号を発生する機能を有する。当該変

換は、後述するダウンコンバージョンミキサDN CMXで行われる。

[0082]

ダウンコンバージョンミキサDN CMXは、端子DRFPに入力されたRF信号に対して、ローカルオシレータLOから端子DLOPに送信された信号を混合し、端子DRFPに入力されたRF信号の周波数よりも低い電気信号を生成する機能を有する。生成された電気信号は、中間周波数(Intermediate Frequency)を有する信号(以下、IF信号と呼称する)として端子IFP1に出力される。

[0083]

バンドパスフィルタBPFは、バンドパスフィルタBPFの入力端子に入力されたIF信号の周波数のうち、特定の周波数帯の交流電圧をバンドパスフィルタBPFの出力端子に出力する機能を有する。また、バンドパスフィルタBPFは、当該特定の周波数帯以外の交流電圧を減衰させる機能を有する。バンドパスフィルタBPFは、出力端子に出力される特定の周波数帯を決めることによって、複数のチャネルを有するIF信号から一又は二以上のチャネルを選択することができる。

[0084]

IF増幅器IFAは、バンドパスフィルタBPFによって選択されたチャネルのIF信号の電圧振幅を増幅させる機能を有する。

[0085]

アナログデジタル変換回路ADCは、IF増幅器IFAによって増幅されたIF信号をデジタル信号に変換する機能を有する。

[0086]

アナログデジタル変換回路ADCから出力されたデジタル信号は、例えば、高周波受信機100に電氣的に接続されている、処理部(図示しない)に送信される。処理部は、例えば、当該デジタル信号を処理する論理回路を有する構成にすることができる。高周波受信機100を用いることによって、アンテナANTによって受信された電波(具体的には、無線通信の搬送波に使われる周波数の電波)は、結果的にデジタル信号に変換される。そして、処理部によって当該デジタル信号に含まれている情報を読み出し、当該情報に基づいて処理を行うことができる。

[0087]

ところで、高周波受信機100に適用できるローノイズアンプLNAは、図2Aでは、増幅器LAMPを3段とした構成としたが、2段としてもよいし、4段以上としてもよい。

[0088]

特に、アンテナANTによって電波から変換されたRF信号は微弱であるため、ローノイズアンプLNAは、当該RF信号をアナログデジタル変換回路ADCの出力先の処理部(例えば、論理回路など)で扱えるレベルにまで電圧の振幅を増幅することが好ましい。そのためには、ローノイズアンプLNAは、増幅器LAMPを複数段有する構成となる。一方、ローノイズアンプLNAに含まれる増幅器LAMPが増えると、ローノイズアンプLNAの回路面積が増大するため、高周波受信機100の占有面積が大きくなることがある。また、ローノイズアンプLNAに含まれる増幅器LAMPが増えると、その分、電流による熱が発生し、高周波受信機100の温度が高くなることがある。増幅器LAMPにSiトランジスタが含まれている場合、Siトランジスタは温度が高くなると電界効果移動度が低下するため、増幅器LAMPによって、電気信号を所望の電圧振幅に増幅することが難しくなる。

[0089]

そこで、OSトランジスタが含まれているダウンコンバージョンミキサDNCMXを考える。図3Aには、図1のダウンコンバージョンミキサDNCMXに適用できる、ダウンコンバージョンミキサDNCMX1の回路構成の一例を示している。なお、図3Aには、ダウンコンバージョンミキサDNCMXだけでなく、ダウンコンバージョンミキサDNCMXの周辺の回路との電氣的な接続を説明するため、ローノイズアンプLNAと、ローカルオシレータLOと、も図示している。

[0090]

図3Aに示すダウンコンバージョンミキサDNCMX1は、OSトランジスタであるトランジスタOTr1を有する。トランジスタOTr1は、ダウンコンバージョンミキサDNCMX1における、パストランジスタとして機能する。

[0091]

トランジスタOTr1の第1端子は、端子DRFPに電氣的に接続され、トランジスタOTr1の第2端子は、端子IFP1に電氣的に接続され、トランジスタOTr1のゲートは、端子DLOPに電氣的に接続されている。

[0092]

OSトランジスタは、例えば、ガラス基板上に形成することができる。そのため、OSトランジスタは、Siトランジスタと異なり、バルク容量を有さない構成とすることができる。これにより、OSトランジスタは、バルク容量を起因とする動作周波数の低下の影響を受けにくい。

[0093]

また、OSトランジスタは、実施の形態3で説明する図10のとおり、Siトランジスタが形成された基板の上方に配置することができる。つまり、半導体装置として、OSトランジスタと、Siトランジスタと、の両方を有する構成とすることができるため、OSトランジスタとSiトランジスタとのそれぞれの特性に適するように、半導体装置の回路を構成することができる。例えば、半導体装置の同じ回路内において、高いオン電流を流すトランジスタとしてはSiトランジスタを適用し、温度変化によって電気特性が変化しにくいトランジスタとしてはOSトランジスタを適用するなど、半導体層の異なるトランジスタを同じ回路で適用することができる。

[0094]

また、OSトランジスタは、ガラス基板以外としては、例えば、SOI基板、石英基板、プラスチック基板、サファイアガラス基板、金属基板、ステンレス・スチル基板、ステンレス・スチル・ホイルを有する基板、タングステン基板、タングステン・ホイルを有する基板、可撓性基板、貼り合わせフィルム、繊維状の材料を含む紙、又は基材フィルムなどに形成することができる。また、ガラス基板の一例としては、バリウムホウケイ酸ガラス、アルミノホウケイ酸ガラス、又はソーダライムガラスなどがある。可撓性基板、貼り合わせフィルム、基材フィルムなどの一例としては、以下のものがあげられる。例えば、ポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）、ポリエーテルサルフォン（PES）、ポリテトラフルオロエチレン（PTFE）に代表されるプラスチックがある。または、一例としては、アクリル等の合成樹脂などがある。または、一例としては、ポリプロピレン、ポリエステル、ポリフッ化ビニル、又はポリ塩化ビニルなどがある。または、一例としては、ポリアミド、ポリイミド、アラミド、エポキシ、無機蒸着フィルム、又は紙類などがある。

[0095]

また、ダウンコンバージョンミキサDN CMX 1に含まれているトランジスタOT r 1は、バックゲートを有するトランジスタとしてもよい。図3 Bに示すダウンコンバージョンミキサDN CMX 2は、ダウンコンバージョンミキサDN CMX 1のトランジスタOT r 1にバックゲートを設けた構成となっており、ダウンコンバージョンミキサDN CMX 2は、ダウンコンバージョンミキサDN CMX 1と同様に、図1のダウンコンバージョンミキサDN CMXに適用することができる。

[0096]

図3 Bでは、トランジスタOT r 1のバックゲートの電氣的な接続先については図示していないが、高周波受信機100の設計段階において、トランジスタOT r 1のバックゲートの電氣的な接続先を自由に決めてもよい。例えば、トランジスタOT r 1のゲートとバックゲートを電氣的に接続する構成にすることによって、トランジスタOT r 1の駆動周波数を高め、かつトランジスタOT r 1のオン状態のときに流れる電流を大きくすることができる。また、例えば、トランジスタOT r 1のバックゲートに、外部回路と電氣的に接続するための配線を設けた構成にすることによって、当該外部回路によってトランジスタOT r 1のバックゲートに電位を与えることで、トランジスタOT r 1のしきい値電圧を変動させることができる。なお、図3 BのトランジスタOT r 1だけでなく、明細書の他の箇所に記載されているトランジスタ、又は他の図面に図示されているトランジスタについても、同様にバックゲートを有する構成としてもよい。また、その場合、そのトランジスタのバックゲートの電氣的な接続は、上述したとおり、トランジスタOT r 1と同様に、自由に決めてもよい。

[0097]

また、図3 AのダウンコンバージョンミキサDN CMX 1、又は図3 BのダウンコンバージョンミキサDN CMX 2において、例えば、端子DRFPとトランジスタOT r 1の第1端子との間には、何らかの素子や回路など（例えば、受動素子（例えば、抵抗、容量、コイル、変圧器など）や能動素子（例えば、トランジスタなど）など）が接続されていてもよい。同様に、例えば、端子IFP1とトランジスタOT r 1の第2端子との間には、何らかの素子や回路等が接続されていてもよい。また、例えば、端子DLOPとトランジスタOT r 1のゲートとの間には、何らかの素子や回路などが接続されていてもよい。例えば、図3 Cに示すダウンコンバージョンミキサDN CMX 3のとおり、図1のダウンコンバージョンミキサDN CMXに適用できる回路としては、図3 AのダウンコンバージョンミキサDN CMX 1に対して、端子DRFPとトランジスタOT r 1の第1端子との間と、端子IFP1とトランジスタOT r 1の第2端子との間と、端子DLOPとトランジスタOT r 1のゲートとの間と、のそれぞれに回路ANC1、回路ANC2、回路ANC3を接続した構成としてもよい。なお、回路ANC1乃至回路ANC3のそれぞれは、何らかの素子や回路などとすることができる。

[0098]

なお、上記では図3 A乃至図3 CのそれぞれのダウンコンバージョンミキサDN CMX 1乃至ダウンコンバージョンミキサDN CMX 3のいずれか一を含む半導体装置として高周波受信機100を一例として説明したが、本発明の一態様は、これに限定されない。例えば、ダウンコンバージョンミキサDN CMX 1乃至ダウンコンバージョンミキサDN CMX 3のいずれか一は、高周波送受信機にも適用することができる。図4には、FDD (Frequency Division Duplex) 方式の一例の無線機のフロントエンドに相当する、高周波送受信機200の構成例を示しており、高周波送受信機200に含まれているダウンコンバージョンミキサDN CMXは、図

3 A乃至図 3 Cの構成を適用することができる。

[0099]

以下に、高周波送受信機 200 について説明する。なお、高周波送受信機 200 について、高周波受信機 100 の内容と重複する部分については、説明を省略する場合がある。

[0100]

高周波送受信機 200 は、一例として、アンテナ ANT と、デュプレクサ DPXR と、ローノイズアンプ LNA と、パワーアンプ PA と、ローカルオシレータ LO と、ダウンコンバージョンミキサ DNCMX と、アップコンバージョンミキサ UPCM と、を有する。

[0101]

デュプレクサ DPXR は、端子 DT1 と、端子 DT2 と、端子 DT3 と、を有する。また、ローノイズアンプ LNA は、入力端子として機能する端子 LT1 と、出力端子として機能する端子 LT2 と、を有する。また、パワーアンプ PA は、入力端子として機能する端子 PT1 と、出力端子として機能する端子 PT2 と、を有する。また、ダウンコンバージョンミキサ DNCMX は、端子 DRFP と、端子 DLOP と、端子 IFP1 と、を有する。また、アップコンバージョンミキサ UPCM は、端子 URFP と、端子 ULOP と、端子 IFP2 と、を有する。

[0102]

アンテナ ANT は、デュプレクサ DPXR の端子 DT1 に電氣的に接続されている。ローノイズアンプ LNA の端子 LT1 は、デュプレクサ DPXR の端子 DT2 に電氣的に接続され、ローノイズアンプ LNA の端子 LT2 は、ダウンコンバージョンミキサ DNCMX の端子 DRFP に電氣的に接続されている。パワーアンプ PA の端子 PT1 は、アップコンバージョンミキサ UPCM の端子 URFP に電氣的に接続され、パワーアンプ PA の端子 PT2 は、デュプレクサ DPXR の端子 DT3 に電氣的に接続されている。ローカルオシレータ LO は、ダウンコンバージョンミキサ DNCMX の端子 DLOP と、アップコンバージョンミキサ UPCM の端子 ULOP と、に電氣的に接続されている。

[0103]

ダウンコンバージョンミキサ DNCMX の端子 IFP1 は、一例として、バンドパスフィルタ、増幅器、アナログデジタル変換回路などを介して、半導体装置に備わる論理回路等に電氣的に接続されている（図示しない）。また、同様に、アップコンバージョンミキサ UPCM の端子 IFP2 は、一例として、半導体装置に備わる論理回路等に電氣的に接続されている（図示しない）。

[0104]

高周波送受信機 200 が有するアンテナ ANT は、高周波受信機 100 が有するアンテナ ANT と同様に、例えば、無線通信の搬送波に使われる周波数の電波を受信したときに、当該電波を RF 信号に変換する機能を有する。また、高周波送受信機 200 が有するアンテナ ANT は、RF 信号が入力されたときに、当該 RF 信号を例えば、無線通信の搬送波に使われる周波数の電波に変換して外部に送信する機能を有する。

[0105]

デュプレクサ DPXR は、FDD 方式の無線機などに用いられる回路であって、送信用の信号経路と受信用の信号経路とを電氣的に分離する機能を有する。具体的には、デュプレクサ DPXR は、アンテナ ANT が外部から無線信号を受信するときに、アンテナ ANT とローノイズアンプ LNA の端子 LT1 との間を導通状態にし、アンテナ ANT とパワーアンプ PA の端子 PT2 との間を非

導通状態にする機能を有する。また、デュプレクサDPXRは、アンテナANTから外部に無線信号を送信するときに、アンテナANTとローノイズアンプLNAの端子LT1との間を非導通状態にし、アンテナANTとパワーアンプPAの端子PT2との間を導通状態にする機能を有する。

[0106]

つまり、デュプレクサDPXRを用いることによって、アンテナANTを、送信用アンテナと受信アンテナとを共用した1個のアンテナとすることがきる。

[0107]

パワーアンプPAは、入力端子に入力されたRF信号の電圧振幅を増幅して、出力端子に増幅された電気信号を出力する機能を有する。これにより、アンテナANTは、パワーアンプPAによって増幅されたRF信号を受信して、当該RF信号を、例えば、電波に変換することができる。

[0108]

ところで、パワーアンプPAは、一例として、図5に示す回路構成とすることができる。図5に示すパワーアンプPAは、3段電力増幅器の構成となっている。具体的には、図5のパワーアンプPAは、増幅器PAMP[1]乃至増幅器PAMP[3]と、容量PC1と、容量PC2と、伝送線路PTL1と、を有する。

[0109]

端子PT1は、容量PC1の第1端子に電氣的に接続され、容量PC2の第2端子は、増幅器PAMP[1]の入力端子に電氣的に接続されている。また、増幅器PAMP[1]の出力端子は、増幅器PAMP[2]の入力端子に電氣的に接続されている。増幅器PAMP[2]の出力端子は、増幅器PAMP[3]の入力端子に電氣的に接続されている。増幅器PAMP[3]の出力端子は、伝送線路PTL1を介して、配線GNDLに電氣的に接続されている。また、増幅器PAMP[3]の出力端子は、容量PC2の第1端子に電氣的に接続され、容量PC2の第2端子は、端子PT2に電氣的に接続されている。

[0110]

伝送線路PTL1は、伝送線路LT1、及び伝送線路LT2と同様に、電気信号を伝送するための配線とする。そのため、伝送線路PTL1は、入力インピーダンスや特性インピーダンスなどを有する。

[0111]

ところで、増幅器PAMP[1]乃至増幅器PAMP[3]のそれぞれの構成は、例えば、増幅器LAMP[1]乃至増幅器LAMP[3]と同様に、図2Bに示す増幅器AMPとすることができる。つまり、図2Bに示す増幅器AMPを用いることによって、パワーアンプPAを構成することができる。

[0112]

また、パワーアンプPAは、図5では、増幅器PAMPを3段とした構成としたが、2段としてもよいし、4段以上としてもよい。

[0113]

高周波送受信機200のローカルオシレータLOは、高周波受信機100のローカルオシレータLOと同様に、電圧波形の変換を行うための信号を発生する機能を有する。特に、当該変換は、ダウンコンバージョンミキサDNCMXだけでなく、後述するアップコンバージョンミキサUPCMXでも行われる。

[0114]

アップコンバージョンミキサUPCMXは、端子IFP2に入力されたIF信号に対して、ローカルオシレータLOから端子ULOPに送信された信号を混合し、端子IFP2に入力された電気信号の周波数よりも高い電気信号を生成する機能を有する。生成された電気信号は、RF信号として、端子URFPに出力される。

[0115]

図4において、ダウンコンバージョンミキサDNCMXの端子IFP1の電気的な接続先については図示していないが、ダウンコンバージョンミキサDNCMXの端子IFP1から出力されたIF信号は、バンドパスフィルタ、増幅器、アナログデジタル変換回路などを介して、例えば、処理部に送信される。これによって、高周波送受信機200のアンテナANTから受信した電波（具体的には、無線通信の搬送波に使われる周波数の電波）が結果的にデジタル信号に変換される。そして、処理部によって当該デジタル信号に含まれている情報を読み出し、当該情報に基づいて処理を行うことができる。

[0116]

また、図4には図示していないが、アップコンバージョンミキサUPCMXの端子IFP2は、例えば、増幅器、デジタルアナログ変換回路等を介して、処理部に電気的に接続することができる。処理部は、例えば、アンテナANTから送信したい情報を含むデジタル信号を生成し、当該デジタル信号をデジタルアナログ変換回路によって、アナログ電圧に変換する。また、当該アナログ電圧は、アップコンバージョンミキサUPCMXによって電圧波形の変換が行われる。そして、当該変換されたアナログ電圧が、パワーアンプPA、デュプレクサDPXRを介してアンテナANTに送信されて、アンテナANTは、当該アナログ電圧を無線通信の搬送波に使われる周波数の電波に変換する。これによって、高周波送受信機200は、処理部等からの情報を電波として外部に送信することができる。

[0117]

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

[0118]

(実施の形態2)

本実施の形態では、実施の形態1で説明した高周波受信機100、及び高周波送受信機200に含まれている、ダウンコンバージョンミキサDNCMXやアップコンバージョンミキサUPCMXなどに適用できるシングルバランスドミキサ、及びダブルバランスドミキサの構成例について説明する。

[0119]

なお、本明細書などにおいて、シングルバランスドミキサ、及びダブルバランスドミキサをまとめて、ミキサと呼称する場合がある。また、ミキサという用語は、例えば、ミキサ回路、混合回路、混合器、周波数混合回路、周波数変換器、周波数変換回路、アナログ乗算器などと言い換えることができる。

[0120]

<シングルバランスドミキサ1>

図6Aは、ダウンコンバージョンミキサDNCMXやアップコンバージョンミキサUPCMXなどに適用できるシングルバランスドミキサの一例を示している。シングルバランスドミキサSBM

XAは、例えば、ダウンコンバージョンミキサとして機能する場合、単相信号のRF信号と、ローカルオシレータLOからの差動信号と、を混合して、差動信号のIF信号を生成する機能を有する。また、シングルバランスドミキサSBMXAは、例えば、アップコンバージョンミキサとして機能する場合、IF信号と、ローカルオシレータLOからの差動信号と、を混合して、差動信号のRF信号を生成する機能を有する。

[0121]

図6AのシングルバランスドミキサSBMXAは、一例として、トランジスタOM1と、トランジスタOM1rと、負荷LE1と、負荷LE2と、電流源IS1と、を有する。

[0122]

負荷LE1、及び負荷LE2としては、例えば、抵抗、インダクタ、ダイオード、トランジスタなどとすることができる。また、負荷LE1、及び負荷LE2としては、例えば、線形領域、又は飽和領域で駆動するトランジスタ、抵抗変化素子、MTJ（磁気トンネル接合）素子などとしてもよい場合がある。また、負荷LE1、及び負荷LE2によって、カレントミラー回路が構成されていてもよい。

[0123]

また、シングルバランスドミキサSBMXAの構成によっては、負荷LE1、又は負荷LE2の一方を設けなくてもよい。例えば、端子IFPbから信号を出力する必要が無い場合（端子IFPbを設けず、IF信号を単相信号として出力する場合）、シングルバランスドミキサSBMXAは、負荷LE2を設けずに、配線VDDLとトランジスタOM1rの第1端子とを電氣的に接続した構成とすればよい。

[0124]

また、図6AのシングルバランスドミキサSBMXAでは、トランジスタOM1と、トランジスタOM1rと、は、一例として、差動部DIFPに含まれ、電流源IS1は、一例として、電流源部ISPに含まれ、負荷LE1と、負荷LE2と、は、一例として、負荷部LPに含まれている構成を示している。なお、シングルバランスドミキサSBMXAの構成は、図6Aに図示された構成に限定されない。例えば、シングルバランスドミキサSBMXAは、負荷LE1及び負荷LE2が差動部DIFPに含まれている構成でもよい。また、例えば、シングルバランスドミキサSBMXAは、負荷LE1及び負荷LE2が電流源部ISPに含まれている構成でもよい。

[0125]

負荷LE1の第1端子は、配線VDDLに電氣的に接続され、負荷LE1の第2端子は、トランジスタOM1の第1端子と、端子IFPaと、に電氣的に接続されている。また、負荷LE2の第1端子は、配線VDDLに電氣的に接続され、負荷LE2の第2端子は、トランジスタOM1rの第1端子と、端子IFPbと、に電氣的に接続されている。

[0126]

電流源IS1の入力端子は、トランジスタOM1の第2端子と、トランジスタOM1rの第2端子と、端子RFPと、に電氣的に接続されている。また、電流源IS1の出力端子は、配線GNDLに電氣的に接続されている。

[0127]

トランジスタOM1のゲートは、端子LOPINに電氣的に接続されている。また、トランジスタOM1rのゲートは、端子LONINに電氣的に接続されている。

[0128]

端子LOPIN及び端子LONINは、図1のダウンコンバージョンミキサDNCMXの端子DLOPに相当する。端子LOPINには、一例として、ローカルオシレータLOからの信号が入力されるものとすることができる。当該信号の電圧波形は、例えば、パルス電圧とすることができる。また、端子LONINには、当該信号との位相差が180度となる信号（論理が反転された信号）が入力されるものとすることができる。

[0129]

端子RFPは、図1のダウンコンバージョンミキサDNCMXの端子DRFPに相当する。端子RFPINには、一例として、ローノイズアンプLNAの出力端子から出力されたRF信号が入力されるものとすることができる。

[0130]

端子IFPa及び端子IFPbは、図1のダウンコンバージョンミキサDNCMXの端子IFP1に相当する。そのため、端子IFPa及び端子IFPbは、シングルバランسدミキサSBMXAで生成された差動信号をIF信号として出力する。

[0131]

なお、シングルバランسدミキサSBMXAは、差動信号のIF信号を出力する構成となっているが、当該差動信号を単相信号に変換してもよい。そのため、シングルバランسدミキサSBMXAは、端子IFPaと端子IFPbとに差動単相変換回路（バランスアンバランス回路、高周波トランスと呼ぶ場合がある）を電氣的に接続した構成としてもよい（図示しない）。この構成によって、シングルバランسدミキサSBMXAは、端子IFPaと端子IFPbから出力された差動信号であるIF信号を変換した単相信号を出力することができる。

[0132]

負荷部LPは、一例として、配線VDDLから供給される電圧によって、負荷LE1の第2端子からトランジスタOM1の第1端子に電流を流し、また、負荷LE2の第2端子からトランジスタOM1rの第1端子に電流を流す機能を有する。

[0133]

電流源IS1は、一例として、入力端子から出力端子に定電流を流す機能を有する。なお、電流源IS1は、例えば、図6Cに示す電流源ISを適用することができる。電流源ISは、トランジスタITrと、端子VIと、端子VOと、端子VBと、を有する。トランジスタITrの第1端子は、端子VIに電氣的に接続され、トランジスタITrの第2端子は、端子VOに電氣的に接続され、トランジスタITrのゲートは、端子VBに電氣的に接続されている。端子VIは、例えば、シングルバランسدミキサSBMXAの差動部DIFPと、端子RFPと、に電氣的に接続され、また、端子VOは、例えば、配線GNDLに電氣的に接続されている。電流源ISの端子VIと端子VOとの間に定電流を流すため、端子VBには定電圧が入力される。当該定電圧としては、例えば、高レベル電位、接地電位（GND）よりも高い電位などとするすることができる。

[0134]

差動部DIFPは、一例として、端子RFPから入力されたRF信号の電圧波形と、端子LOPINから入力された信号の電圧波形と、に応じた電圧波形を有する信号を生成して、当該信号を端子IFPaに出力する機能を有する。また、差動部DIFPは、一例として、端子RFPから入力されたRF信号の電圧波形と、端子LONINから入力された信号の電圧波形と、に応じた電圧波

形を有する信号を生成して、当該信号を端子 I F P b に出力する機能を有する。

[0135]

具体的には、トランジスタ OM1 は、端子 R F P から入力された R F 信号の周波数と、端子 L O P I N から入力された信号の周波数と、の積、和、差などに応じた周波数を有する信号を生成して、当該信号を端子 I F P a に出力する。トランジスタ OM1 r は、端子 R F P から入力された R F 信号の周波数と、端子 L O N I N から入力された信号の周波数と、の積、和、差などに応じた周波数を有する信号を生成して、当該信号を端子 I F P b に出力する。端子 I F P a 及び端子 I F P b から出力される差動信号が、シングルバランスドミキサ S B M X A が出力される I F 信号となる。

[0136]

ところで、シングルバランスドミキサは、負荷部、電流源部、及び差動部にトランジスタなどの複数の回路素子を有するため、シングルバランスドミキサは大きくなる場合がある。そこで、シングルバランスドミキサ S B M X A において、例えば、図 7 A に示す通り、電流源部 I S P の上方に差動部 D I F P が設けられ、かつ差動部 D I F P の上方に負荷部 L P が設けられた構成を考える。特に、層 S I L に電流源部 I S P が含まれ、層 O S L に差動部 D I F P が含まれているものとする。シングルバランスドミキサ S B M X A を、電流源部 I S P と差動部 D I F P と負荷部 L P とを積層した構成にすることによって、シングルバランスドミキサ S B M X A が占める面積を低減することができる。

[0137]

このような構成を考える場合、層 O S L に含まれているトランジスタを、例えば、O S トランジスタとし、層 S I L に含まれているトランジスタを、例えば、S i トランジスタとすることが好ましい。つまり、トランジスタ OM1、及びトランジスタ OM1 r として、O S トランジスタを適用し、電流源部 I S P に含まれているトランジスタ（例えば、トランジスタ I T r）として、S i トランジスタを適用することが好ましい。例えば、基板上に S i トランジスタを形成し、S i トランジスタの上方に O S トランジスタを形成することによって、図 7 A に示した模式図のシングルバランスドミキサを構成することができる。なお、S i トランジスタの上方に O S トランジスタを形成する積層については、実施の形態 3 で詳述する。

[0138]

なお、図 6 A のシングルバランスドミキサ S B M X A は、図 7 A に示す積層構造に限定されない。例えば、負荷部 L P は、図 7 B に示す通り、層 O S L に含まれていてもよい。また、例えば、負荷部 L P は、図 7 C に示す通り、層 S I L に含まれていてもよい。また、例えば、図 7 B では、差動部 D I F P の上方に負荷部 L P が設けられているが、電流源部 I S P の上方に負荷部 L P が設けられ、かつ負荷部 L P の上方に差動部 D I F P が設けられていてもよい（図示しない）。また、例えば、図 7 C では、負荷部 L P の上方に電流源部 I S P が設けられているが、電流源部 I S P の上方に負荷部 L P が設けられ、かつ負荷部 L P の上方に差動部 D I F P が設けられていてもよい（図示しない）。また、例えば、図 7 D に示す通り、層 S I L は、電流源部 I S P と負荷部 L P とが互いに積層されないように構成されていてもよい。また、図 7 D と同様に、層 O S L は、差動部 D I F P と負荷部 L P とが互いに積層されないように構成されていてもよい（図示しない）。

[0139]

<シングルバランスドミキサ 2>

次に、図 6 A のシングルバランスドミキサ S B M X A とは異なる、別のシングルバランスドミキ

サについて説明する。ダウンコンバージョンミキサDNCMXに適用できるシングルバランスドミキサとしては、例えば、図6Bに示すシングルバランスドミキサSBMXBとしてもよい。

[0140]

以下に、シングルバランスドミキサSBMXBの説明をする。なお、シングルバランスドミキサSBMXBにおいて、シングルバランスドミキサSBMXAと内容が重複する部分については、説明を省略する。

[0141]

シングルバランスドミキサSBMXBは、能動型シングルバランスドミキサの構成となっており、シングルバランスドミキサSBMXAに回路部ACPを設けた構成となっている。具体的には、回路部ACPは、トランジスタRFOMを有しており、トランジスタRFOMの第1端子は、トランジスタOM1の第2端子と、トランジスタOM1rの第2端子と、に電氣的に接続され、トランジスタRFOMの第2端子は、電流源ISPの入力端子に電氣的に接続され、トランジスタRFOMのゲートは、端子RFPに電氣的に接続されている。

[0142]

なお、シングルバランスドミキサSBMXBの構成は、図6Bに図示された構成に限定されない。シングルバランスドミキサSBMXBは、例えば、トランジスタRFOMが差動部DIFPに含まれている構成でもよいし、また、例えば、トランジスタRFOMが電流源部ISPに含まれている構成でもよい。

[0143]

また、シングルバランスドミキサSBMXAと同様に、シングルバランスドミキサSBMXBを、電流源部ISPと、回路部ACPと、差動部DIFPと、負荷部LPとが積層された構成にすることによって、シングルバランスドミキサSBMXBの回路面積を低減することができる。具体的には、例えば、図8Aに示す通り、シングルバランスドミキサSBMXBを、電流源部ISPの上方に回路部ACPが設けられ、回路部ACPの上方に差動部DIFPが設けられ、差動部DIFPの上方に負荷部LPが設けられた構成にすればよい。

[0144]

特に、層SILに電流源部ISPが含まれ、層OSLに回路部ACPと差動部DIFPが含まれているものとして、層SILに含まれているトランジスタをSiトランジスタに適用し、層OSLに含まれているトランジスタをOSトランジスタに適用することが好ましい。つまり、トランジスタOM1、トランジスタOM1r、及びトランジスタRFOMとして、OSトランジスタを適用し、電流源部ISPに含まれているトランジスタ（例えば、トランジスタITr）として、Siトランジスタを適用することが好ましい。

[0145]

なお、図6BのシングルバランスドミキサSBMXBは、図8Aに示す積層構造に限定されない。図8Aでは、回路部ACPは層OSLに含まれているが、例えば、回路部ACPは電流源部ISPの上方に設けられ、かつ回路部ACP及び電流源部ISPは層SILに含まれている構成としてもよい（図示しない）。つまり、トランジスタOM1、トランジスタOM1rとして、OSトランジスタを適用し、電流源部ISPに含まれているトランジスタ及びトランジスタRFOMとして、Siトランジスタを適用してもよい。

[0146]

また、例えば、図 8 B に示す通り、層 O S L は、回路部 A C P と差動部 D I F P とが互いに積層されないように構成されていてもよい。また、例えば、図 8 C に示す通り、層 S I L は、回路部 A C P と電流源部 I S P とが互いに積層されないように構成されていてもよい。

[0147]

<ダブルバランスドミキサ 1>

次に、シングルバランスドミキサよりも 2 次歪みの影響を抑えることができるダブルバランスドミキサについて説明する。

[0148]

図 9 A は、ダウンコンバージョンミキサ D N C M X やアップコンバージョンミキサ U P C M X に適用できるダブルバランスドミキサの一例を示している。ダブルバランスドミキサ D B M X A は、例えば、ダウンコンバージョンミキサとして機能する場合、差動信号の R F 信号と、ローカルオシレータ L O からの差動信号と、を混合して、差動信号の I F 信号を生成する機能を有する。また、ダブルバランスドミキサ D B M X A は、例えば、アップコンバージョンミキサとして機能する場合、I F 信号と、ローカルオシレータ L O からの差動信号と、を混合して、差動信号の R F 信号を生成する機能を有する。

[0149]

ダブルバランスドミキサ D B M X A は、一例として、トランジスタ O M 2 と、トランジスタ O M 2 r と、トランジスタ O M 3 と、トランジスタ O M 3 r と、負荷 L E 1 と、負荷 L E 2 と、電流源 I S 2 と、電流源 I S 3 と、を有する。

[0150]

負荷 L E 1 及び負荷 L E 2 については、シングルバランスドミキサ S B M X A が有する負荷 L E 1 及び負荷 L E 2 の記載の内容を参酌する。

[0151]

また、ダブルバランスドミキサ D B M X A の構成によっては、負荷 L E 1 、又は負荷 L E 2 の一方を設けなくてもよい。例えば、端子 I F P a から信号を出力する必要が無い場合（端子 I F P a を設けず、I F 信号を単相信号として出力する場合）、ダブルバランスドミキサ D B M X A は、負荷 L E 2 を設けずに、配線 V D D L とトランジスタ O M 2 r の第 1 端子とトランジスタ O M 3 の第 1 端子とを電氣的に接続した構成とすればよい。

[0152]

また、図 9 A のダブルバランスドミキサ D B M X A では、トランジスタ O M 2 と、トランジスタ O M 2 r と、トランジスタ O M 3 と、トランジスタ O M 3 r と、は、一例として、差動部 D I F P に含まれ、電流源 I S 2 と、電流源 I S 3 と、は、一例として、電流源部 I S P に含まれ、負荷 L E 1 と、負荷 L E 2 と、は、一例として、負荷部 L P に含まれている構成を示している。なお、ダブルバランスドミキサ D B M X B は、負荷 L E 1 及び／又は負荷 L E 2 が、差動部 D I F P に含まれている構成でもよいし、電流源部 I S P に含まれている構成でもよいし、又は、差動部 D I F P 及び電流源部 I S P の両者に含まれていない構成でもよい。

[0153]

負荷 L E 1 の第 1 端子は、配線 V D D L に電氣的に接続され、負荷 L E 1 の第 2 端子は、トランジスタ O M 2 の第 1 端子と、トランジスタ O M 3 r の第 1 端子と、端子 I F P b と、に電氣的に接続されている。負荷 L E 2 の第 1 端子は、配線 V D D L に電氣的に接続され、負荷 L E 2 の第 2 端

子は、トランジスタOM3の第1端子と、トランジスタOM2 rの第1端子と、端子IFPaと、に電氣的に接続されている。

[0154]

電流源IS2の入力端子は、トランジスタOM2の第2端子と、トランジスタOM2 rの第2端子と、端子RFPINと、に電氣的に接続されている。また、電流源IS2の出力端子は、配線GNDLに電氣的に接続されている。電流源IS3の入力端子は、トランジスタOM3の第2端子と、トランジスタOM3 rの第2端子と、端子RFNINと、に電氣的に接続されている。また、電流源IS3の出力端子は、配線GNDLに電氣的に接続されている。

[0155]

トランジスタOM2のゲートと、トランジスタOM3のゲートと、は、端子LOPINに電氣的に接続されている。また、トランジスタOM2 rのゲートと、トランジスタOM3 rのゲートと、は、端子LONINに電氣的に接続されている。

[0156]

端子RFPIN、及び端子RFNINは、図1のダウンコンバージョンミキサDNCTXの端子DRFPに相当する。端子RFPIN、及び端子RFNINには、例えば、差動信号のRF信号が入力される。具体的には、例えば、端子RFNINに入力される信号は、端子RFPINに入力される信号の位相が半波長進んだ（又は、遅れた）信号とすることができる。この差動信号は、例えば、ローノイズアンプLNAで生成された単相信号のRF信号を単相差動変換回路（バランスアンバランス回路、高周波トランスと呼ぶ場合がある）によって生成することができる。つまり、ダブルバランスドミキサDBMXAは、端子RFPIN、及び端子RFNINに単相差動変換回路を電氣的に接続した構成としてもよい（図示しない）。この構成によって、ローノイズアンプLNAで生成された単相信号のRF信号を差動信号に変換して、当該差動信号を端子RFPIN、及び端子RFNINに入力することができる。

[0157]

また、別の構成としては、例えば、ダブルバランスドミキサDBMXAは、端子RFPINには、ローノイズアンプLNAの出力端子から出力された単相のRF信号を入力し、かつ端子RFNINには接地電位を入力する構成としてもよい。

[0158]

端子LOPIN、端子LONIN、端子IFPa、及び端子IFPbについては、シングルバランスドミキサSBMXAが有する端子LOPIN、端子LONIN、端子IFPa、及び端子IFPbの記載の内容を参酌する。

[0159]

負荷部LPは、一例として、配線VDDLから供給される電圧によって、負荷LE1の第2端子からトランジスタOM2の第1端子及びトランジスタOM3 rの第1端子に電流を流し、また、負荷LE2の第2端子からトランジスタOM2 rの第1端子及びトランジスタOM3の第1端子に電流を流す機能を有する。

[0160]

電流源IS2、及び電流源IS3は、一例として、入力端子から出力端子に定電流を流す機能を有する。なお、電流源IS2、及び電流源IS3は、例えば、図6Cに示す電流源ISを適用することができる。

[0161]

差動部DIFPにおいて、トランジスタOM2は、一例として、端子RFPINから入力された信号の電圧波形と、端子LOPINから入力された信号の電圧波形と、に応じた電圧波形を有する信号（ここでは第1信号と呼称する）を生成する機能を有する。また、トランジスタOM2rは、一例として、端子RFPINから入力された信号の電圧波形と、端子LONINから入力された信号の電圧波形と、に応じた電圧波形を有する信号（ここでは第2信号と呼称する）を生成する機能を有する。また、トランジスタOM3は、一例として、端子RFNINから入力された信号の電圧波形と、端子LOPINから入力された信号の電圧波形と、に応じた電圧波形を有する信号（ここでは第3信号と呼称する）を生成する機能を有する。また、トランジスタOM3rは、一例として、端子RFNINから入力された信号の電圧波形と、端子LONINから入力された信号の電圧波形と、に応じた電圧波形を有する信号（ここでは第4信号と呼称する）を生成する機能を有する。

[0162]

具体的には、第1信号は、例えば、端子RFPINから入力された信号の周波数と、端子LOPINから入力された信号の周波数と、の積、和、差などに応じた周波数を有する信号とすることができる。同様に、第2信号は、例えば、端子RFPINから入力された信号の周波数と、端子LONINから入力された信号の周波数と、の積、和、差などに応じた周波数を有する信号とすることができる。第3信号は、例えば、端子RFNINから入力された信号の周波数と、端子LOPINから入力された信号の周波数と、の積、和、差などに応じた周波数を有する信号とすることができる。第4信号は、例えば、端子RFNINから入力された信号の周波数と、端子LONINから入力された信号の周波数と、の積、和、差などに応じた周波数を有する信号とすることができる。なお、上記の周波数変換は、例えば、負荷部LPの構成などにも応じて定めることができる。

[0163]

このため、差動部DIFPは、第2信号及び第3信号を第1出力信号として端子IFPaに出力し、第1信号及び第4信号を第2出力信号として端子IFPbに出力する。このとき、第1出力信号と第2出力信号は、図1のダウンコンバージョンミキサDNCMXの端子IFP1から出力される差動信号のIF信号に相当する。

[0164]

なお、ダブルバランスドミキサDBMXAは、差動信号のIF信号を出力する構成となっているが、当該差動信号を単相信号に変換してもよい。そのため、ダブルバランスドミキサDBMXAは、端子IFPaと端子IFPbとに差動単相変換回路を電氣的に接続した構成としてもよい（図示しない）。この構成によって、ダブルバランスドミキサDBMXAは、端子IFPaと端子IFPbから出力された差動信号であるIF信号を変換した単相信号を出力することができる。

[0165]

なお、ダブルバランスドミキサDBMXAは、シングルバランスドミキサSBMXAと同様に、回路面積の低減のために、差動部DIFPと、電流源部ISPと、が積層されている構成とすることができる。例えば、ダブルバランスドミキサDBMXAの積層構造を、図7Aに示す通り、差動部DIFPが層OSLに含まれ、かつ電流源部ISPが層SILに含まれている構成とした場合、差動部DIFPに含まれているトランジスタOM2、トランジスタOM2r、トランジスタOM3、及びトランジスタOM3rとして、OSトランジスタを適用し、電流源IS2、及び電流源IS3に含まれているトランジスタ（例えば、トランジスタITr）として、Siトランジスタを適用す

ることができる。

[0166]

また、上記以外のダブルバランスドミキサDBMXAの積層構造の例については、上述したシングルバランスドミキサSBMXAの積層構造の例の記載を参酌する。

[0167]

<ダブルバランスドミキサ2>

次に、図9AのダブルバランスドミキサDBMXAとは異なる、別のダブルバランスドミキサについて説明する。ダウンコンバージョンミキサDNCMXに適用できるダブルバランスドミキサとしては、例えば、図9Bに示すダブルバランスドミキサDBMXBとしてもよい。また、アップコンバージョンミキサUPCMXに適用できるダブルバランスドミキサとしては、例えば、図9Bに示すダブルバランスドミキサDBMXBとしてもよい。

[0168]

以下に、ダブルバランスドミキサDBMXBの説明をする。なお、ダブルバランスドミキサDBMXBにおいて、ダブルバランスドミキサDBMXAと内容が重複する部分については、説明を省略する。

[0169]

ダブルバランスドミキサDBMXBは、能動型ダブルバランスドミキサの構成となっており、ダブルバランスドミキサDBMXAに回路部ACPを設けた構成となっている。具体的には、回路部ACPは、トランジスタRFOM1及びトランジスタRFOM2を有している。トランジスタRFOM1の第1端子は、トランジスタOM2の第2端子と、トランジスタOM2rの第2端子と、に電氣的に接続され、トランジスタRFOM1の第2端子は、電流源IS2の入力端子に電氣的に接続され、トランジスタRFOM1のゲートは、端子RFPINに電氣的に接続されている。また、トランジスタRFOM2の第1端子は、トランジスタOM3の第2端子と、トランジスタOM3rの第2端子と、に電氣的に接続され、トランジスタRFOM2の第2端子は、電流源IS3の入力端子に電氣的に接続され、トランジスタRFOM2のゲートは、端子RFNINに電氣的に接続されている。

[0170]

なお、ダブルバランスドミキサDBMXBの構成は、図9Bに図示された構成に限定されない。ダブルバランスドミキサDBMXBは、例えば、トランジスタRFOM1及び／又はトランジスタRFOM2が差動部DIFPに含まれている構成でもよいし、また、例えば、トランジスタRFOM1及び／又はトランジスタRFOM2が電流源部ISPに含まれている構成でもよい。

[0171]

また、ダブルバランスドミキサDBMXAと同様に、ダブルバランスドミキサDBMXBを、電流源部ISPと、回路部ACPと、差動部DIFPと、負荷部LPとが積層された構成にすることによって、ダブルバランスドミキサDBMXBの回路面積を低減することができる。

[0172]

特に、例えば、ダブルバランスドミキサDBMXBの積層構造において、図8Aに示す通り、層SILに電流源部ISPが含まれ、層OSLに回路部ACPと差動部DIFPが含まれている場合、層SILに含まれているトランジスタをSiトランジスタに適用し、層OSLに含まれているトランジスタをOSトランジスタに適用することが好ましい。つまり、トランジスタOM2、トランジ

スタOM2 r、トランジスタOM3、トランジスタOM3 r、トランジスタRFOM1、及びトランジスタRFOM2として、OSトランジスタを適用し、電流源部ISPに含まれているトランジスタ（例えば、トランジスタITr）として、Siトランジスタを適用することが好ましい。

[0173]

また、例えば、ダブルバランスドミキサDBMXBの積層構造において、図8Cに示す通り、層SILに回路部ACPと電流源部ISPが含まれ、層OSLに差動部DIFPが含まれている場合、層SILに含まれているトランジスタをSiトランジスタに適用し、層OSLに含まれているトランジスタをOSトランジスタに適用することが好ましい。つまり、トランジスタOM2、トランジスタOM2 r、トランジスタOM3、及びトランジスタOM3 rとして、OSトランジスタを適用し、電流源部ISPに含まれているトランジスタ、トランジスタRFOM1、及びトランジスタRFOM2として、Siトランジスタを適用することが好ましい。

[0174]

また、上記以外のダブルバランスドミキサDBMXBの積層構造の例については、上述したシングルバランスドミキサSBMXBの積層構造の例の記載を参酌する。

[0175]

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

[0176]

(実施の形態3)

本実施の形態では、上記実施の形態で説明した半導体装置の構成例、及び半導体装置に適用できるトランジスタの構成例について説明する。

[0177]

<半導体装置の構成例>

図10に示す半導体装置は、トランジスタ300と、トランジスタ500と、容量素子600と、を有している。図12Aはトランジスタ500のチャネル長方向の断面図であり、図12Bはトランジスタ500のチャネル幅方向の断面図であり、図12Cはトランジスタ300のチャネル幅方向の断面図である。

[0178]

トランジスタ500は、OSトランジスタである。トランジスタ500は、オフ電流が小さく、また、高温でも電界効果移動度が変化しにくい特性を有する。半導体装置、例えば、高周波受信機100、又は高周波送受信機200のダウンコンバージョンミキサDNCMXに含まれるトランジスタとして、トランジスタ500を用いることにより、高温でも動作能力が大きく低下しにくい半導体装置を実現できる。

[0179]

本実施の形態で説明する半導体装置は、一例として、図10に示すようにトランジスタ300、トランジスタ500、容量素子600を有する。トランジスタ500は、例えば、トランジスタ300の上方に設けられ、容量素子600は、例えば、トランジスタ300、及びトランジスタ500の上方に設けられている。なお、容量素子600は、上記実施の形態で説明した高周波受信機100、又は高周波送受信機200などに含まれる容量などとすることができる。なお、高周波受信機100、又は高周波送受信機200の構成によっては、図10に示す容量素子600は必ずしも設けなくてもよい。

[0180]

トランジスタ300は、基板311上に設けられ、導電体316、絶縁体315、基板311の一部からなる半導体領域313、ソース領域又はドレイン領域として機能する低抵抗領域314a、及び低抵抗領域314bを有する。なお、トランジスタ300は、例えば、上記実施の形態で説明した高周波受信機100、又は高周波送受信機200などに含まれるトランジスタなどに適用することができる。具体的には、例えば、バンドパスフィルタBPF、IF増幅器IFA、アナログデジタル変換回路ADC、ローカルオシレータLOなどに含まれているトランジスタとすることができる。なお、図10では、トランジスタ300のゲートが、容量素子600の一对の電極の一方を介して、トランジスタ500のソース又はドレインの一方に電氣的に接続されている構成を示しているが、高周波受信機100、又は高周波送受信機200の構成によっては、トランジスタ300のソース又はドレインの一方が、容量素子600の一对の電極の一方を介して、トランジスタ500のソース又はドレインの一方に電氣的に接続されている構成としてもよく、また、トランジスタ300のソース又はドレインの一方が、容量素子600の一对の電極の一方を介して、トランジスタ500のゲートに電氣的に接続されている構成としてもよい。

[0181]

また、基板311としては、半導体基板（例えば単結晶基板又はシリコン基板）を用いることが好ましい。

[0182]

トランジスタ300は、図12Cに示すように、半導体領域313の上面及びチャネル幅方向の側面が絶縁体315を介して導電体316に覆われている。このように、トランジスタ300をFin型とすることにより、実効上のチャネル幅が増大することによりトランジスタ300のオン特性を向上させることができる。また、ゲート電極の電界の寄与を高くすることができるため、トランジスタ300のオフ特性を向上させることができる。

[0183]

なお、トランジスタ300は、pチャネル型、あるいはnチャネル型のいずれでもよい。

[0184]

半導体領域313のチャネルが形成される領域、その近傍の領域、ソース領域、又はドレイン領域となる低抵抗領域314a、及び低抵抗領域314bなどにおいて、シリコン系半導体などの半導体を含むことが好ましく、単結晶シリコンを含むことが好ましい。又は、Ge（ゲルマニウム）、SiGe（シリコンゲルマニウム）、GaAs（ガリウムヒ素）、GaAlAs（ガリウムアルミニウムヒ素）などを有する材料で形成してもよい。結晶格子に応力を与え、格子間隔を変化させることで有効質量を制御したシリコンを用いた構成としてもよい。又はGaAsとGaAlAs等を用いることで、トランジスタ300をHEMT（High Electron Mobility Transistor）としてもよい。

[0185]

低抵抗領域314a、及び低抵抗領域314bは、半導体領域313に適用される半導体材料に加え、ヒ素、リンなどのn型の導電性を付与する元素、又はホウ素などのp型の導電性を付与する元素を含む。

[0186]

ゲート電極として機能する導電体316は、ヒ素、リンなどのn型の導電性を付与する元素、も

しくはホウ素などのp型の導電性を付与する元素を含むシリコンなどの半導体材料、金属材料、合金材料、又は金属酸化物材料などの導電性材料を用いることができる。

[0187]

なお、導電体の材料によって仕事関数が決まるため、当該導電体の材料を選択することで、トランジスタのしきい値電圧を調整することができる。具体的には、導電体に窒化チタンや窒化タンタルなどの材料を用いることが好ましい。さらに導電性と埋め込み性を両立するために導電体にタングステンやアルミニウムなどの金属材料を積層として用いることが好ましく、特にタングステンをう用いることが耐熱性の点で好ましい。

[0188]

なお、図10に示すトランジスタ300は一例であり、その構造に限定されず、回路構成や駆動方法に応じて適切なトランジスタを用いればよい。例えば、半導体装置をOSトランジスタのみの単極性回路とする場合、図11に示すとおり、トランジスタ300の構成を、酸化物半導体を用いているトランジスタ500と同様の構成にすればよい。なお、トランジスタ500の詳細については後述する。

[0189]

トランジスタ300を覆って、絶縁体320、絶縁体322、絶縁体324、及び絶縁体326が順に積層して設けられている。

[0190]

絶縁体320、絶縁体322、絶縁体324、及び絶縁体326として、例えば、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウム、窒化アルミニウムなどを用いればよい。

[0191]

なお、本明細書中において、酸化窒化シリコンとは、その組成として窒素よりも酸素の含有量が多い材料を指し、窒化酸化シリコンとは、その組成として、酸素よりも窒素の含有量が多い材料を示す。また、本明細書中において、酸化窒化アルミニウムとは、その組成として窒素よりも酸素の含有量が多い材料を指し、窒化酸化アルミニウムとは、その組成として、酸素よりも窒素の含有量が多い材料を示す。

[0192]

絶縁体322は、その下方に設けられるトランジスタ300などによって生じる段差を平坦化する平坦化膜としての機能を有していてもよい。例えば、絶縁体322の上面は、平坦性を高めるために化学機械研磨（CMP）法等を用いた平坦化处理により平坦化されていてもよい。

[0193]

また、絶縁体324には、基板311、又はトランジスタ300などから、トランジスタ500が設けられる領域に、水素や不純物が拡散しないようなバリア性を有する膜を用いることが好ましい。

[0194]

水素に対するバリア性を有する膜の一例として、例えば、CVD法で形成した窒化シリコンを用いることができる。ここで、トランジスタ500等の酸化物半導体を有する半導体素子に、水素が拡散することで、当該半導体素子の特性が低下する場合がある。したがって、トランジスタ500と、トランジスタ300との間に、水素の拡散を抑制する膜を用いることが好ましい。水素の拡散

を抑制する膜とは、具体的には、水素の脱離量が少ない膜とする。

[0195]

水素の脱離量は、例えば、昇温脱離ガス分析法（TDS）などを用いて分析することができる。例えば、絶縁体324の水素の脱離量は、TDS分析において、膜の表面温度が50℃から500℃の範囲において、水素原子に換算した脱離量が、絶縁体324の面積当たりに換算して、 $10 \times 10^{15} \text{ atoms/cm}^2$ 以下、好ましくは $5 \times 10^{15} \text{ atoms/cm}^2$ 以下であればよい。

[0196]

なお、絶縁体326は、絶縁体324よりも誘電率が低いことが好ましい。例えば、絶縁体326の比誘電率は4未満が好ましく、3未満がより好ましい。また例えば、絶縁体326の比誘電率は、絶縁体324の比誘電率の0.7倍以下が好ましく、0.6倍以下がより好ましい。誘電率が低い材料を層間膜とすることで、配線間に生じる寄生容量を低減することができる。

[0197]

また、絶縁体320、絶縁体322、絶縁体324、及び絶縁体326には容量素子600、又はトランジスタ500と接続する導電体328、及び導電体330等が埋め込まれている。なお、導電体328、及び導電体330は、プラグ又は配線としての機能を有する。また、プラグ又は配線としての機能を有する導電体は、複数の構造をまとめて同一の符号を付与する場合がある。また、本明細書等において、配線と、配線と接続するプラグとが一体物であってもよい。すなわち、導電体の一部が配線として機能する場合、及び導電体の一部がプラグとして機能する場合もある。

[0198]

各プラグ、及び配線（導電体328、導電体330等）の材料としては、金属材料、合金材料、金属窒化物材料、又は金属酸化物材料などの導電性材料を、単層又は積層して用いることができる。耐熱性と導電性を両立するタングステンやモリブデンなどの高融点材料を用いることが好ましく、タングステンを用いることが好ましい。又は、アルミニウムや銅などの低抵抗導電性材料で形成することが好ましい。低抵抗導電性材料を用いることで配線抵抗を低くすることができる。

[0199]

絶縁体326、及び導電体330上に、配線層を設けてもよい。例えば、図10において、絶縁体350、絶縁体352、及び絶縁体354が順に積層して設けられている。また、絶縁体350、絶縁体352、及び絶縁体354には、導電体356が形成されている。導電体356は、トランジスタ300と接続するプラグ、又は配線としての機能を有する。なお導電体356は、導電体328、及び導電体330と同様の材料を用いて設けることができる。

[0200]

なお、例えば、絶縁体350は、絶縁体324と同様に、水素に対するバリア性を有する絶縁体を用いることが好ましい。また、導電体356は、水素に対するバリア性を有する導電体を含むことが好ましい。特に、水素に対するバリア性を有する絶縁体350が有する開口部に、水素に対するバリア性を有する導電体が形成される。当該構成により、トランジスタ300とトランジスタ500とは、バリア層により分離することができ、トランジスタ300からトランジスタ500への水素の拡散を抑制することができる。

[0201]

なお、水素に対するバリア性を有する導電体としては、例えば、窒化タンタル等を用いるとよい。また、窒化タンタルと導電性が高いタングステンを積層することで、配線としての導電性を保持し

たまま、トランジスタ300からの水素の拡散を抑制することができる。この場合、水素に対するバリア性を有する窒化タンタル層が、水素に対するバリア性を有する絶縁体350と接する構造であることが好ましい。

[0202]

絶縁体354、及び導電体356上に、配線層を設けてもよい。例えば、図10において、絶縁体360、絶縁体362、及び絶縁体364が順に積層して設けられている。また、絶縁体360、絶縁体362、及び絶縁体364には、導電体366が形成されている。導電体366は、プラグ又は配線としての機能を有する。なお導電体366は、導電体328、及び導電体330と同様の材料を用いて設けることができる。

[0203]

なお、例えば、絶縁体360は、絶縁体324と同様に、水素に対するバリア性を有する絶縁体を用いることが好ましい。また、導電体366は、水素に対するバリア性を有する導電体を含むことが好ましい。特に、水素に対するバリア性を有する絶縁体360が有する開口部に、水素に対するバリア性を有する導電体が形成される。当該構成により、トランジスタ300とトランジスタ500とは、バリア層により分離することができ、トランジスタ300からトランジスタ500への水素の拡散を抑制することができる。

[0204]

絶縁体364、及び導電体366上に、配線層を設けてもよい。例えば、図10において、絶縁体370、絶縁体372、及び絶縁体374が順に積層して設けられている。また、絶縁体370、絶縁体372、及び絶縁体374には、導電体376が形成されている。導電体376は、プラグ又は配線としての機能を有する。なお導電体376は、導電体328、及び導電体330と同様の材料を用いて設けることができる。

[0205]

なお、例えば、絶縁体370は、絶縁体324と同様に、水素に対するバリア性を有する絶縁体を用いることが好ましい。また、導電体376は、水素に対するバリア性を有する導電体を含むことが好ましい。特に、水素に対するバリア性を有する絶縁体370が有する開口部に、水素に対するバリア性を有する導電体が形成される。当該構成により、トランジスタ300とトランジスタ500とは、バリア層により分離することができ、トランジスタ300からトランジスタ500への水素の拡散を抑制することができる。

[0206]

絶縁体374、及び導電体376上に、配線層を設けてもよい。例えば、図10において、絶縁体380、絶縁体382、及び絶縁体384が順に積層して設けられている。また、絶縁体380、絶縁体382、及び絶縁体384には、導電体386が形成されている。導電体386は、プラグ又は配線としての機能を有する。なお導電体386は、導電体328、及び導電体330と同様の材料を用いて設けることができる。

[0207]

なお、例えば、絶縁体380は、絶縁体324と同様に、水素に対するバリア性を有する絶縁体を用いることが好ましい。また、導電体386は、水素に対するバリア性を有する導電体を含むことが好ましい。特に、水素に対するバリア性を有する絶縁体380が有する開口部に、水素に対するバリア性を有する導電体が形成される。当該構成により、トランジスタ300とトランジスタ5

00とは、バリア層により分離することができ、トランジスタ300からトランジスタ500への水素の拡散を抑制することができる。

[0208]

上記において、導電体356を含む配線層、導電体366を含む配線層、導電体376を含む配線層、及び導電体386を含む配線層、について説明したが、本実施の形態に係る半導体装置はこれに限られるものではない。導電体356を含む配線層と同様の配線層を3層以下にしてもよいし、導電体356を含む配線層と同様の配線層を5層以上にしてもよい。

[0209]

絶縁体384上には絶縁体510、絶縁体512、絶縁体514、及び絶縁体516が、順に積層して設けられている。絶縁体510、絶縁体512、絶縁体514、及び絶縁体516のいずれかは、酸素や水素に対してバリア性のある物質を用いることが好ましい。

[0210]

例えば、絶縁体510、及び絶縁体514には、例えば、基板311、又はトランジスタ300を設ける領域などから、トランジスタ500を設ける領域に、水素や不純物が拡散しないようなバリア性を有する膜を用いることが好ましい。したがって、絶縁体324と同様の材料を用いることができる。

[0211]

水素に対するバリア性を有する膜の一例として、CVD法で形成した窒化シリコンを用いることができる。ここで、トランジスタ500等の酸化物半導体を有する半導体素子に、水素が拡散することで、当該半導体素子の特性が低下する場合がある。したがって、トランジスタ500と、トランジスタ300との間に、水素の拡散を抑制する膜を用いることが好ましい。水素の拡散を抑制する膜とは、具体的には、水素の脱離量が少ない膜とする。

[0212]

また、水素に対するバリア性を有する膜として、例えば、絶縁体510、及び絶縁体514には、酸化アルミニウム、酸化ハフニウム、酸化タンタルなどの金属酸化物を用いることが好ましい。

[0213]

特に、酸化アルミニウムは、酸素、及びトランジスタの電気特性の変動要因となる水素、水分などの不純物、の両方に対して膜を透過させない遮断効果が高い。したがって、酸化アルミニウムは、トランジスタの作製工程中及び作製後において、水素、水分などの不純物のトランジスタ500への混入を防止することができる。また、トランジスタ500を構成する酸化物からの酸素の放出を抑制することができる。そのため、トランジスタ500に対する保護膜として用いることに適している。

[0214]

また、例えば、絶縁体512、及び絶縁体516には、絶縁体320と同様の材料を用いることができる。また、これらの絶縁体に、比較的誘電率が低い材料を適用することで、配線間に生じる寄生容量を低減することができる。例えば、絶縁体512、及び絶縁体516として、酸化シリコン膜や酸化窒化シリコン膜などを用いることができる。

[0215]

また、絶縁体510、絶縁体512、絶縁体514、及び絶縁体516には、導電体518、及びトランジスタ500を構成する導電体（例えば、導電体503）等が埋め込まれている。なお、

導電体518は、容量素子600、又はトランジスタ300と接続するプラグ、又は配線としての機能を有する。導電体518は、導電体328、及び導電体330と同様の材料を用いて設けることができる。

[0216]

特に、絶縁体510、及び絶縁体514と接する領域の導電体518は、酸素、水素、及び水に対するバリア性を有する導電体であることが好ましい。当該構成により、トランジスタ300とトランジスタ500とは、酸素、水素、及び水に対するバリア性を有する層で、分離することができ、トランジスタ300からトランジスタ500への水素の拡散を抑制することができる。

[0217]

絶縁体512の上方には、トランジスタ500が設けられている。

[0218]

図12A、及び図12Bに示すように、トランジスタ500は、絶縁体514及び絶縁体516に埋め込まれるように配置された導電体503と、絶縁体516及び導電体503の上に配置された絶縁体520と、絶縁体520の上に配置された絶縁体522と、絶縁体522の上に配置された絶縁体524と、絶縁体524の上に配置された酸化物530aと、酸化物530aの上に配置された酸化物530bと、酸化物530b上に互いに離れて配置された導電体542a及び導電体542bと、導電体542a及び導電体542b上に配置され、導電体542aと導電体542bの間に重畳して開口が形成された絶縁体580と、開口の底面及び側面に配置された酸化物530cと、酸化物530cの形成面に配置された絶縁体550と、絶縁体550の形成面に配置された導電体560と、を有する。

[0219]

また、図12A、及び図12Bに示すように、酸化物530a、酸化物530b、導電体542a、及び導電体542bと、絶縁体580との間に絶縁体544が配置されることが好ましい。また、図12A、及び図12Bに示すように、導電体560は、絶縁体550の内側に設けられた導電体560aと、導電体560aの内側に埋め込まれるように設けられた導電体560bと、を有することが好ましい。また、図12A、及び図12Bに示すように、絶縁体580、導電体560、及び絶縁体550の上に絶縁体574が配置されることが好ましい。

[0220]

なお、以下において、酸化物530a、酸化物530b、及び酸化物530cをまとめて酸化物530という場合がある。

[0221]

なお、トランジスタ500では、チャネルが形成される領域と、その近傍において、酸化物530a、酸化物530b、及び酸化物530cの3層を積層する構成について示しているが、本発明の一態様はこれに限られるものではない。例えば、酸化物530bの単層、酸化物530bと酸化物530aの2層構造、酸化物530bと酸化物530cの2層構造、又は4層以上の積層構造を設ける構成にしてもよい。また、トランジスタ500では、導電体560を2層の積層構造として示しているが、本発明の一態様はこれに限られるものではない。例えば、導電体560が、単層構造であってもよいし、3層以上の積層構造であってもよい。また、図10、図12A、及び図12Bに示すトランジスタ500は一例であり、その構造に限定されず、回路構成や駆動方法に応じて適切なトランジスタを用いればよい。

[0222]

ここで、導電体560は、トランジスタのゲート電極として機能し、導電体542a及び導電体542bは、それぞれソース電極又はドレイン電極として機能する。上記のように、導電体560は、絶縁体580の開口、及び導電体542aと導電体542bに挟まれた領域に埋め込まれるように形成される。導電体560、導電体542a及び導電体542bの配置は、絶縁体580の開口に対して、自己整合的に選択される。つまり、トランジスタ500において、ゲート電極を、ソース電極とドレイン電極の間に、自己整合的に配置させることができる。よって、導電体560を位置合わせのマージンを設けることなく形成することができるので、トランジスタ500の占有面積の縮小を図ることができる。これにより、半導体装置の微細化、高集積化を図ることができる。

[0223]

さらに、導電体560が、導電体542aと導電体542bの間の領域に自己整合的に形成されるので、導電体560は、導電体542a又は導電体542bと重畳する領域を有さない。これにより、導電体560と導電体542a及び導電体542bとの間に形成される寄生容量を低減することができる。よって、トランジスタ500のスイッチング速度を向上させ、高い周波数特性を有せしめることができる。

[0224]

導電体560は、第1のゲート（トップゲートともいう）電極として機能する場合がある。また、導電体503は、第2のゲート（ボトムゲートともいう）電極として機能する場合がある。その場合、導電体503に印加する電位を、導電体560に印加する電位と、連動させず、独立して変化させることで、トランジスタ500のしきい値電圧を制御することができる。特に、導電体503に負の電位を印加することにより、トランジスタ500のしきい値電圧を0Vより大きくし、オフ電流を低減することが可能となる。したがって、導電体503に負の電位を印加したほうが、印加しない場合よりも、導電体560に印加する電位が0Vのときのドレイン電流を小さくすることができる。

[0225]

導電体503は、酸化物530、及び導電体560と、重なるように配置する。これにより、導電体560、及び導電体503に電位を印加した場合、導電体560から生じる電界と、導電体503から生じる電界と、がつながり、酸化物530に形成されるチャネル形成領域を覆うことができる。本明細書等において、第1のゲート電極、及び第2のゲート電極の電界によって、チャネル形成領域を電氣的に取り囲むトランジスタの構造を、*surrounded channel*（*S-channel*）構造とよぶ。

[0226]

また、導電体503は、導電体518と同様の構成であり、絶縁体514及び絶縁体516の開口の内壁に接して導電体503aが形成され、さらに内側に導電体503bが形成されている。なお、トランジスタ500では、導電体503a及び導電体503bを積層する構成について示しているが、本発明の一態様はこれに限られるものではない。例えば、導電体503は、単層、又は3層以上の積層構造として設ける構成にしてもよい。

[0227]

ここで、導電体503aは、水素原子、水素分子、水分子、銅原子などの不純物の拡散を抑制する機能を有する（上記不純物が透過しにくい。）導電性材料を用いることが好ましい。又は、酸素

(例えば、酸素原子、酸素分子などの少なくとも一)の拡散を抑制する機能を有する(上記酸素が透過しにくい。)導電性材料を用いることが好ましい。なお、本明細書において、不純物、又は酸素の拡散を抑制する機能とは、上記不純物、又は上記酸素のいずれか一又は、すべての拡散を抑制する機能とする。

[0228]

例えば、導電体503aが酸素の拡散を抑制する機能を持つことにより、導電体503bが酸化して導電率が低下することを抑制することができる。

[0229]

また、導電体503が配線の機能を兼ねる場合、導電体503bは、タングステン、銅、又はアルミニウムを主成分とする、導電性が高い導電性材料を用いることが好ましい。なお、導電体503bを単層で図示したが、積層構造としてもよく、例えば、チタン又は窒化チタンと上記導電性材料との積層としてもよい。

[0230]

絶縁体520、絶縁体522、及び絶縁体524は、第2のゲート絶縁膜としての機能を有する。

[0231]

ここで、酸化物530と接する絶縁体524は、化学量論的組成を満たす酸素よりも多くの酸素を含む絶縁体を用いることが好ましい。つまり、絶縁体524には、過剰酸素領域が形成されていることが好ましい。このような過剰酸素を含む絶縁体を酸化物530に接して設けることにより、酸化物530中の酸素欠損を低減し、トランジスタ500の信頼性を向上させることができる。

[0232]

過剰酸素領域を有する絶縁体として、具体的には、加熱により一部の酸素が脱離する酸化物材料を用いることが好ましい。加熱により酸素を脱離する酸化物とは、TDS (Thermal Desorption Spectroscopy) 分析にて、酸素原子に換算しての酸素の脱離量が $1.0 \times 10^{18} \text{ atoms/cm}^3$ 以上、好ましくは $1.0 \times 10^{19} \text{ atoms/cm}^3$ 以上、さらに好ましくは $2.0 \times 10^{19} \text{ atoms/cm}^3$ 以上、又は $3.0 \times 10^{20} \text{ atoms/cm}^3$ 以上である酸化物膜である。なお、上記TDS分析時における膜の表面温度としては 100°C 以上 700°C 以下、又は 100°C 以上 400°C 以下の範囲が好ましい。

[0233]

また、上記過剰酸素領域を有する絶縁体と、酸化物530と、を接して加熱処理、マイクロ波処理、またはRF処理のいずれか一または複数の処理を行っても良い。当該処理を行うことで、酸化物530中の水、または水素を除去することができる。例えば、酸化物530において、 $\text{V}_\text{O}\text{H}$ の結合が切断される反応が起きる、別言すると「 $\text{V}_\text{O}\text{H} \rightarrow \text{V}_\text{O} + \text{H}$ 」という反応が起きて、脱水素化することができる。このとき発生した水素の一部は、酸素と結合して H_2O として、酸化物530、または酸化物530近傍の絶縁体から除去される場合がある。また、水素の一部は、導電体542a、及び導電体542bに拡散または捕獲(ゲッタリングともいう)される場合がある。

[0234]

また、上記マイクロ波処理は、例えば、高密度プラズマを発生させる電源を有する装置、または、基板側にRFを印加する電源を有する装置を用いると好適である。例えば、酸素を含むガスを用い、且つ高密度プラズマを用いることより、高密度の酸素ラジカルを生成することができ、基板側にRFを印加することで、高密度プラズマによって生成された酸素ラジカルを、効率よく酸化物530、

または酸化物 530 近傍の絶縁体中に導入することができる。また、上記マイクロ波処理は、圧力を 133 Pa 以上、好ましくは 200 Pa 以上、さらに好ましくは 400 Pa 以上とすればよい。また、マイクロ波処理を行う装置内に導入するガスとしては、例えば、酸素と、アルゴンとを用い、酸素流量比 ($O_2 / (O_2 + Ar)$) が 50% 以下、好ましくは 10% 以上 30% 以下で行うとよい。

[0235]

また、トランジスタ 500 の作製工程中において、酸化物 530 の表面が露出した状態で、加熱処理を行うと好適である。当該加熱処理は、例えば、100℃以上 450℃以下、より好ましくは 350℃以上 400℃以下で行えばよい。なお、加熱処理は、窒素ガスもしくは不活性ガスの雰囲気、または酸化性ガスを 10 ppm 以上、1% 以上、もしくは 10% 以上含む雰囲気で行う。例えば、加熱処理は酸素雰囲気で行うことが好ましい。これにより、酸化物 530 に酸素を供給して、酸素欠損 (V_O) の低減を図ることができる。また、加熱処理は減圧状態で行ってもよい。または、加熱処理は、窒素ガスもしくは不活性ガスの雰囲気で加熱処理した後に、脱離した酸素を補うために、酸化性ガスを 10 ppm 以上、1% 以上、または 10% 以上含む雰囲気で行ってもよい。または、酸化性ガスを 10 ppm 以上、1% 以上、または 10% 以上含む雰囲気で加熱処理した後に、連続して窒素ガスもしくは不活性ガスの雰囲気で加熱処理を行ってもよい。

[0236]

なお、酸化物 530 に加酸素化処理を行うことで、酸化物 530 中の酸素欠損を、供給された酸素により修復させる、別言すると「 $V_O + O \rightarrow null$ 」という反応を促進させることができる。さらに、酸化物 530 中に残存した水素に供給された酸素が反応することで、当該水素を H_2O として除去する（脱水化する）ことができる。これにより、酸化物 530 中に残存していた水素が酸素欠損に再結合して V_OH が形成されるのを抑制することができる。

[0237]

また、絶縁体 524 が、過剰酸素領域を有する場合、絶縁体 522 は、酸素（例えば、酸素原子、酸素分子など）の拡散を抑制する機能を有する（上記酸素が透過しにくい）ことが好ましい。

[0238]

絶縁体 522 が、酸素や不純物の拡散を抑制する機能を有することで、酸化物 530 が有する酸素は、絶縁体 520 側へ拡散することがなく、好ましい。また、導電体 503 が、絶縁体 524 や、酸化物 530 が有する酸素と反応することを抑制することができる。

[0239]

絶縁体 522 は、例えば、酸化アルミニウム、酸化ハフニウム、アルミニウム及びハフニウムを含む酸化物（ハフニウムアルミネート）、酸化タンタル、酸化ジルコニウム、チタン酸ジルコン酸鉛 (PZT)、チタン酸ストロンチウム ($SrTiO_3$)、又は $(Ba, Sr)TiO_3$ (BST) などのいわゆる h i g h - k 材料を含む絶縁体を単層又は積層で用いることが好ましい。トランジスタの微細化、及び高集積化が進むと、ゲート絶縁膜の薄膜化により、リーク電流などの問題が生じる場合がある。ゲート絶縁膜として機能する絶縁体に h i g h - k 材料を用いることで、物理膜厚を保ちながら、トランジスタ動作時のゲート電位の低減が可能となる。

[0240]

特に、不純物、及び酸素などの拡散を抑制する機能を有する（上記酸素が透過しにくい）絶縁性材料であるアルミニウム、ハフニウムの一方又は双方の酸化物を含む絶縁体を用いるとよい。アルミニウム、ハフニウムの一方又は双方の酸化物を含む絶縁体として、酸化アルミニウム、酸化ハフ

ニウム、アルミニウム及びハフニウムを含む酸化物（ハフニウムアルミネート）などを用いることが好ましい。このような材料を用いて絶縁体522を形成した場合、絶縁体522は、酸化物530からの酸素の放出や、トランジスタ500の周辺部から酸化物530への水素等の不純物の混入を抑制する層として機能する。

[0241]

又は、これらの絶縁体に、例えば、酸化アルミニウム、酸化ビスマス、酸化ゲルマニウム、酸化ニオブ、酸化シリコン、酸化チタン、酸化タングステン、酸化イットリウム、酸化ジルコニウムを添加してもよい。又はこれらの絶縁体を窒化処理してもよい。上記の絶縁体に酸化シリコン、酸化窒化シリコン又は窒化シリコンを積層して用いてもよい。

[0242]

また、絶縁体520は、熱的に安定していることが好ましい。例えば、酸化シリコン及び酸化窒化シリコンは、熱的に安定であるため、好適である。また、high-k材料の絶縁体と、酸化シリコン又は酸化窒化シリコンと、を組み合わせることで、熱的に安定かつ比誘電率の高い積層構造の絶縁体520を得ることができる。

[0243]

なお、図12A、及び図12Bのトランジスタ500では、3層の積層構造からなる第2のゲート絶縁膜として、絶縁体520、絶縁体522、及び絶縁体524が図示されているが、第2のゲート絶縁膜は、単層、2層、又は4層以上の積層構造を有していてもよい。その場合、同じ材料からなる積層構造に限定されず、異なる材料からなる積層構造でもよい。

[0244]

トランジスタ500は、チャンネル形成領域を含む酸化物530に、酸化物半導体として機能する金属酸化物を用いることが好ましい。例えば、酸化物530として、In-M-Zn酸化物（元素Mは、アルミニウム、ガリウム、イットリウム、銅、バナジウム、ベリリウム、ホウ素、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、又はマグネシウムなどから選ばれた一種、又は複数種）等の金属酸化物を用いるとよい。特に、酸化物530として適用できるIn-M-Zn酸化物は、CAAC-OS（C-Axis Aligned Crystalline Oxide Semiconductor）、CAC-OS（Cloud-Aligned Composite Oxide Semiconductor）であることが好ましい。また、酸化物530として、In-Ga酸化物、In-Zn酸化物、In酸化物などを用いてもよい。

[0245]

また、トランジスタ500には、キャリア濃度の低い金属酸化物を用いることが好ましい。金属酸化物のキャリア濃度を低くする場合においては、金属酸化物中の不純物濃度を低くし、欠陥準位密度を低くすればよい。本明細書等において、不純物濃度が低く、欠陥準位密度の低いことを高純度真性または実質的に高純度真性という。なお、金属酸化物中の不純物としては、例えば、水素、窒素、アルカリ金属、アルカリ土類金属、鉄、ニッケル、シリコン等がある。

[0246]

特に、金属酸化物に含まれる水素は、金属原子と結合する酸素と反応して水になるため、金属酸化物中に酸素欠損を形成する場合がある。また、酸化物530中の酸素欠損に水素が入った場合、酸素欠損と水素とが結合しV_oHを形成する場合がある。V_oHはドナーとして機能し、キャリアで

ある電子が生成されることがある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成する場合がある。従って、水素が多く含まれている金属酸化物を用いたトランジスタは、ノーマリーオン特性となりやすい。また、金属酸化物中の水素は、熱、電界などのストレスによって動きやすいため、金属酸化物に多くの水素が含まれると、トランジスタの信頼性が悪化する恐れもある。本発明の一態様においては、酸化物530中の V_OH をできる限り低減し、高純度真性または実質的に高純度真性にすることが好ましい。このように、 V_OH が十分低減された金属酸化物を得るには、金属酸化物中の水分、水素などの不純物を除去すること（脱水、脱水素化処理と記載する場合がある。）と、金属酸化物に酸素を供給して酸素欠損を補填すること（加酸素化処理と記載する場合がある。）が重要である。 V_OH などの不純物が十分に低減された金属酸化物をトランジスタのチャネル形成領域に用いることで、安定した電気特性を付与することができる。

[0247]

酸素欠損に水素が入った欠陥は、金属酸化物のドナーとして機能しうる。しかしながら、当該欠陥を定量的に評価することは困難である。そこで、金属酸化物においては、ドナー濃度ではなく、キャリア濃度で評価される場合がある。よって、本明細書等では、金属酸化物のパラメータとして、ドナー濃度ではなく、電界が印加されない状態を想定したキャリア濃度を用いる場合がある。つまり、本明細書等に記載の「キャリア濃度」は、「ドナー濃度」と言い換えることができる場合がある。

[0248]

よって、金属酸化物を酸化物530に用いる場合、金属酸化物中の水素はできる限り低減されていることが好ましい。具体的には、金属酸化物において、二次イオン質量分析法（Secondary Ion Mass Spectrometry）により得られる水素濃度を、 $1 \times 10^{20} \text{ atoms/cm}^3$ 未満、好ましくは $1 \times 10^{19} \text{ atoms/cm}^3$ 未満、より好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 未満、さらに好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 未満とする。水素などの不純物が十分に低減された金属酸化物をトランジスタのチャネル形成領域に用いることで、安定した電気特性を付与することができる。

[0249]

また、酸化物530に金属酸化物を用いる場合、当該金属酸化物は、バンドギャップが高く、真性（I型ともいう。）、又は実質的に真性である半導体であって、かつチャネル形成領域の金属酸化物のキャリア濃度は、 $1 \times 10^{18} \text{ cm}^{-3}$ 未満であることが好ましく、 $1 \times 10^{17} \text{ cm}^{-3}$ 未満であることがより好ましく、 $1 \times 10^{16} \text{ cm}^{-3}$ 未満であることがさらに好ましく、 $1 \times 10^{13} \text{ cm}^{-3}$ 未満であることがさらに好ましく、 $1 \times 10^{12} \text{ cm}^{-3}$ 未満であることがさらに好ましい。なお、チャネル形成領域の金属酸化物のキャリア濃度の下限値については、特に限定は無いが、例えば、 $1 \times 10^{-9} \text{ cm}^{-3}$ とすることができる。

[0250]

また、酸化物530に金属酸化物を用いる場合、導電体542a及び導電体542bと酸化物530とが接することで、酸化物530中の酸素が導電体542a及び導電体542bへ拡散し、導電体542a及び導電体542bが酸化する場合がある。導電体542a及び導電体542bが酸化することで、導電体542a及び導電体542bの導電率が低下する蓋然性が高い。なお、酸化物530中の酸素が導電体542a及び導電体542bへ拡散することを、導電体542a及び導

電体 5 4 2 b が酸化物 5 3 0 中の酸素を吸収する、と言い換えることができる。

[0 2 5 1]

また、酸化物 5 3 0 中の酸素が導電体 5 4 2 a 及び導電体 5 4 2 b へ拡散することで、導電体 5 4 2 a と酸化物 5 3 0 b との間、および、導電体 5 4 2 b と酸化物 5 3 0 b との間に異層が形成される場合がある。当該異層は、導電体 5 4 2 a 及び導電体 5 4 2 b よりも酸素を多く含むため、当該異層は絶縁性を有すると推定される。このとき、導電体 5 4 2 a 又は導電体 5 4 2 b と、当該異層と、酸化物 5 3 0 b との 3 層構造は、金属－絶縁体－半導体からなる 3 層構造とみなすことができ、MIS (Metal-Insulator-Semiconductor) 構造と呼ぶ、または MIS 構造を主としたダイオード接合構造と呼ぶ場合がある。

[0 2 5 2]

なお、上記異層は、導電体 5 4 2 a 及び導電体 5 4 2 b と酸化物 5 3 0 b との間に形成されることに限られず、例えば、異層が、導電体 5 4 2 a 及び導電体 5 4 2 b と酸化物 5 3 0 c との間に形成される場合や、導電体 5 4 2 a 及び導電体 5 4 2 b と酸化物 5 3 0 b との間、導電体 5 4 2 a 及び導電体 5 4 2 b と酸化物 5 3 0 c との間に形成される場合がある。

[0 2 5 3]

酸化物 5 3 0 においてチャネル形成領域として機能する金属酸化物は、バンドギャップが 2 e V 以上、好ましくは 2.5 e V 以上のものを用いることが好ましい。このように、バンドギャップの大きい金属酸化物を用いることで、トランジスタのオフ電流を低減することができる。

[0 2 5 4]

酸化物 5 3 0 は、酸化物 5 3 0 b 下に酸化物 5 3 0 a を有することで、酸化物 5 3 0 a よりも下方に形成された構造物から、酸化物 5 3 0 b への不純物の拡散を抑制することができる。また、酸化物 5 3 0 b 上に酸化物 5 3 0 c を有することで、酸化物 5 3 0 c よりも上方に形成された構造物から、酸化物 5 3 0 b への不純物の拡散を抑制することができる。

[0 2 5 5]

なお、酸化物 5 3 0 は、各金属原子の原子数比が異なる複数の酸化物層の積層構造を有することが好ましい。具体的には、酸化物 5 3 0 a に用いる金属酸化物において、構成元素中の元素 M の原子数比が、酸化物 5 3 0 b に用いる金属酸化物における、構成元素中の元素 M の原子数比より、大きいことが好ましい。また、酸化物 5 3 0 a に用いる金属酸化物において、In に対する元素 M の原子数比が、酸化物 5 3 0 b に用いる金属酸化物における、In に対する元素 M の原子数比より大きいことが好ましい。また、酸化物 5 3 0 b に用いる金属酸化物において、元素 M に対する In の原子数比が、酸化物 5 3 0 a に用いる金属酸化物における、元素 M に対する In の原子数比より大きいことが好ましい。また、酸化物 5 3 0 c は、酸化物 5 3 0 a 又は酸化物 5 3 0 b に用いることができる金属酸化物を、用いることができる。

[0 2 5 6]

具体的には、酸化物 5 3 0 a として、In と Ga と Zn との原子数比が $In : Ga : Zn = 1 : 3 : 4$ 、または $1 : 1 : 0.5$ の金属酸化物を用いればよい。また、酸化物 5 3 0 b として、In と Ga と Zn との原子数比が $In : Ga : Zn = 4 : 2 : 3$ 、または $1 : 1 : 1$ の金属酸化物を用いればよい。また、酸化物 5 3 0 c として、In と Ga と Zn との原子数比が $In : Ga : Zn = 1 : 3 : 4$ 、また Ga と Zn の原子数比が $Ga : Zn = 2 : 1$ 、または $Ga : Zn = 2 : 5$ の金属酸化物を用いればよい。また、酸化物 5 3 0 c を積層構造とする場合の具体例としては、In と G

aとZnとの原子数比が $\text{In} : \text{Ga} : \text{Zn} = 4 : 2 : 3$ と、 $\text{In} : \text{Ga} : \text{Zn} = 1 : 3 : 4$ との積層構造、またGaとZnの原子数比が $\text{Ga} : \text{Zn} = 2 : 1$ と、InとGaとZnとの原子数比が $\text{In} : \text{Ga} : \text{Zn} = 4 : 2 : 3$ との積層構造、GaとZnの原子数比が $\text{Ga} : \text{Zn} = 2 : 5$ と、InとGaとZnとの原子数比が $\text{In} : \text{Ga} : \text{Zn} = 4 : 2 : 3$ との積層構造、酸化ガリウムと、InとGaとZnとの原子数比が $\text{In} : \text{Ga} : \text{Zn} = 4 : 2 : 3$ との積層構造などが挙げられる。

[0257]

また、例えば、酸化物530aに用いる金属酸化物における元素Mに対するInの原子数比が、酸化物530bに用いる金属酸化物における元素Mに対するInの原子数比より小さい場合、酸化物530bとして、InとGaとZnとの原子数比が $\text{In} : \text{Ga} : \text{Zn} = 5 : 1 : 6$ またはその近傍、 $\text{In} : \text{Ga} : \text{Zn} = 5 : 1 : 3$ またはその近傍、 $\text{In} : \text{Ga} : \text{Zn} = 10 : 1 : 3$ またはその近傍などの組成であるIn-Ga-Zn酸化物を用いることができる。

[0258]

また、上述した以外の組成としては、酸化物530bには、例えば、 $\text{In} : \text{Zn} = 2 : 1$ の組成、 $\text{In} : \text{Zn} = 5 : 1$ の組成、 $\text{In} : \text{Zn} = 10 : 1$ の組成、これらのいずれか一の近傍の組成などを有する金属酸化物を用いることができる。

[0259]

これらの酸化物530a、酸化物530b、酸化物530cを上記の原子数比の関係を満たして組み合わせることが好ましい。例えば、酸化物530a、および酸化物530cを、 $\text{In} : \text{Ga} : \text{Zn} = 1 : 3 : 4$ の組成およびその近傍の組成を有する金属酸化物、酸化物530bを、 $\text{In} : \text{Ga} : \text{Zn} = 4 : 2 : 3$ から4.1の組成およびその近傍の組成を有する金属酸化物とすることが好ましい。なお、上記組成は、基体上に形成された酸化物中の原子数比、またはスパッタターゲットにおける原子数比を示す。また、酸化物530bの組成として、Inの比率を高めることで、トランジスタのオン電流、または電界効果移動度などを高めることが出来るため好適である。

[0260]

また、酸化物530a及び酸化物530cの伝導帯下端のエネルギーが、酸化物530bの伝導帯下端のエネルギーより高くなることが好ましい。また、言い換えると、酸化物530a及び酸化物530cの電子親和力が、酸化物530bの電子親和力より小さいことが好ましい。

[0261]

ここで、酸化物530a、酸化物530b、及び酸化物530cの接合部において、伝導帯下端のエネルギー準位はなだらかに変化する。換言すると、酸化物530a、酸化物530b、及び酸化物530cの接合部における伝導帯下端のエネルギー準位は、連続的に変化又は連続接合するともいうことができる。このようにするためには、酸化物530aと酸化物530bとの界面、及び酸化物530bと酸化物530cとの界面において形成される混合層の欠陥準位密度を低くするとよい。

[0262]

具体的には、酸化物530aと酸化物530b、酸化物530bと酸化物530cが、酸素以外に共通の元素を有する（主成分とする）ことで、欠陥準位密度が低い混合層を形成することができる。例えば、酸化物530bがIn-Ga-Zn酸化物の場合、酸化物530a及び酸化物530cとして、In-Ga-Zn酸化物、Ga-Zn酸化物、酸化ガリウムなどを用いるとよい。

[0263]

このとき、キャリアの主たる経路は酸化物530bとなる。酸化物530a、酸化物530cを上述の構成とすることで、酸化物530aと酸化物530bとの界面、及び酸化物530bと酸化物530cとの界面における欠陥準位密度を低くすることができる。そのため、界面散乱によるキャリア伝導への影響が小さくなり、トランジスタ500は高いオン電流を得られる。

[0264]

酸化物530b上には、ソース電極、及びドレイン電極として機能する導電体542a、及び導電体542bが設けられる。導電体542a、及び導電体542bとしては、アルミニウム、クロム、銅、銀、金、白金、タンタル、ニッケル、チタン、モリブデン、タングステン、ハフニウム、バナジウム、ニオブ、マンガン、マグネシウム、ジルコニウム、ベリリウム、インジウム、ルテニウム、イリジウム、ストロンチウム、ランタンから選ばれた金属元素、又は上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いることが好ましい。例えば、窒化タンタル、窒化チタン、タングステン、チタンとアルミニウムを含む窒化物、タンタルとアルミニウムを含む窒化物、酸化ルテニウム、窒化ルテニウム、ストロンチウムとルテニウムを含む酸化物、ランタンとニッケルを含む酸化物などを用いることが好ましい。また、窒化タンタル、窒化チタン、チタンとアルミニウムを含む窒化物、タンタルとアルミニウムを含む窒化物、酸化ルテニウム、窒化ルテニウム、ストロンチウムとルテニウムを含む酸化物、ランタンとニッケルを含む酸化物は、酸化しにくい導電性材料、又は、酸素を吸収しても導電性を維持する材料であるため、好ましい。更に、窒化タンタルなどの金属窒化物膜は、水素又は酸素に対するバリア性があるため好ましい。

[0265]

また、図12A、及び図12Bでは、導電体542a、及び導電体542bを単層構造として示したが、2層以上の積層構造としてもよい。例えば、窒化タンタル膜とタングステン膜を積層するとよい。また、チタン膜とアルミニウム膜を積層してもよい。また、タングステン膜上にアルミニウム膜を積層する二層構造、銅-マグネシウム-アルミニウム合金膜上に銅膜を積層する二層構造、チタン膜上に銅膜を積層する二層構造、タングステン膜上に銅膜を積層する二層構造としてもよい。

[0266]

また、チタン膜又は窒化チタン膜と、そのチタン膜又は窒化チタン膜上に重ねてアルミニウム膜又は銅膜を積層し、さらにその上にチタン膜又は窒化チタン膜を形成する三層構造、モリブデン膜又は窒化モリブデン膜と、そのモリブデン膜又は窒化モリブデン膜上に重ねてアルミニウム膜又は銅膜を積層し、さらにその上にモリブデン膜又は窒化モリブデン膜を形成する三層構造等がある。なお、酸化インジウム、酸化錫又は酸化亜鉛を含む透明導電材料を用いてもよい。

[0267]

また、図12Aに示すように、酸化物530の、導電体542a（導電体542b）との界面とその近傍には、低抵抗領域として、領域543a、及び領域543bが形成される場合がある。このとき、領域543aはソース領域又はドレイン領域の一方として機能し、領域543bはソース領域又はドレイン領域の他方として機能する。また、領域543aと領域543bに挟まれる領域にチャンネル形成領域が形成される。

[0268]

酸化物530と接するように上記導電体542a（導電体542b）を設けることで、領域543a（領域543b）の酸素濃度が低減する場合がある。また、領域543a（領域543b）に導電体542a（導電体542b）に含まれる金属と、酸化物530の成分とを含む金属化合物層

が形成される場合がある。このような場合、領域 5 4 3 a（領域 5 4 3 b）のキャリア濃度が増加し、領域 5 4 3 a（領域 5 4 3 b）は、低抵抗領域となる。

[0 2 6 9]

絶縁体 5 4 4 は、導電体 5 4 2 a、及び導電体 5 4 2 b を覆うように設けられ、導電体 5 4 2 a、及び導電体 5 4 2 b の酸化を抑制する。このとき、絶縁体 5 4 4 は、酸化物 5 3 0 の側面を覆い、絶縁体 5 2 4 と接するように設けられてもよい。

[0 2 7 0]

絶縁体 5 4 4 として、ハフニウム、アルミニウム、ガリウム、イットリウム、ジルコニウム、タングステン、チタン、タンタル、ニッケル、ゲルマニウム、ネオジム、ランタン又は、マグネシウムなどから選ばれた一種、又は二種以上が含まれた金属酸化物を用いることができる。また、絶縁体 5 4 4 として、窒化酸化シリコン又は窒化シリコンなども用いることができる。

[0 2 7 1]

特に、絶縁体 5 4 4 として、アルミニウム、又はハフニウムの一方又は双方の酸化物を含む絶縁体である、酸化アルミニウム、酸化ハフニウム、アルミニウム、及びハフニウムを含む酸化物（ハフニウムアルミネート）などを用いることが好ましい。特に、ハフニウムアルミネートは、酸化ハフニウム膜よりも、耐熱性が高い。そのため、後の工程での熱処理において、結晶化しにくいことが好ましい。なお、導電体 5 4 2 a、及び導電体 5 4 2 b が耐酸化性を有する材料、又は、酸素を吸収しても著しく導電性が低下しない場合、絶縁体 5 4 4 は、必須の構成ではない。求めるトランジスタ特性により、適宜設計すればよい。

[0 2 7 2]

絶縁体 5 4 4 を有することで、絶縁体 5 8 0 に含まれる水、及び水素などの不純物が酸化物 5 3 0 c、絶縁体 5 5 0 を介して、酸化物 5 3 0 b に拡散することを抑制することができる。また、絶縁体 5 8 0 が有する過剰酸素により、導電体 5 6 0 が酸化するのを抑制することができる。

[0 2 7 3]

絶縁体 5 5 0 は、第 1 のゲート絶縁膜として機能する。絶縁体 5 5 0 は、酸化物 5 3 0 c の内側（上面、及び側面）に接して配置することが好ましい。絶縁体 5 5 0 は、上述した絶縁体 5 2 4 と同様に、過剰に酸素を含み、かつ加熱により酸素が放出される絶縁体を用いて形成することが好ましい。

[0 2 7 4]

具体的には、過剰酸素を有する酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素、及び窒素を添加した酸化シリコン、空孔を有する酸化シリコンを用いることができる。特に、酸化シリコン、及び酸化窒化シリコンは熱に対し安定であるため好ましい。

[0 2 7 5]

加熱により酸素が放出される絶縁体を、絶縁体 5 5 0 として、酸化物 5 3 0 c の上面に接して設けることにより、絶縁体 5 5 0 から、酸化物 5 3 0 c を通じて、酸化物 5 3 0 b のチャネル形成領域に効果的に酸素を供給することができる。また、絶縁体 5 2 4 と同様に、絶縁体 5 5 0 中の水又は水素などの不純物濃度が低減されていることが好ましい。絶縁体 5 5 0 の膜厚は、1 nm 以上 20 nm 以下とすることが好ましい。

[0 2 7 6]

また、絶縁体550が有する過剰酸素を、効率的に酸化物530へ供給するために、絶縁体550と導電体560との間に金属酸化物を設けてもよい。当該金属酸化物は、絶縁体550から導電体560への酸素拡散を抑制することが好ましい。酸素の拡散を抑制する金属酸化物を設けることで、絶縁体550から導電体560への過剰酸素の拡散が抑制される。つまり、酸化物530へ供給する過剰酸素量の減少を抑制することができる。また、過剰酸素による導電体560の酸化を抑制することができる。当該金属酸化物としては、絶縁体544に用いることができる材料を用いればよい。

[0277]

なお、絶縁体550は、第2のゲート絶縁膜と同様に、積層構造としてもよい。トランジスタの微細化、及び高集積化が進むと、ゲート絶縁膜の薄膜化により、リーク電流などの問題が生じる場合があるため、ゲート絶縁膜として機能する絶縁体を、high-k材料と、熱的に安定している材料との積層構造とすることで、物理膜厚を保ちながら、トランジスタ動作時のゲート電位の低減が可能となる。また、熱的に安定かつ比誘電率の高い積層構造とすることができる。

[0278]

第1のゲート電極として機能する導電体560は、図12A、及び図12Bでは2層構造として示しているが、単層構造でもよいし、3層以上の積層構造であってもよい。

[0279]

導電体560aは、水素原子、水素分子、水分子、窒素原子、窒素分子、酸化窒素分子(N_2O 、 NO 、 NO_2 など)、銅原子などの不純物の拡散を抑制する機能を有する導電性材料を用いることが好ましい。又は、酸素（例えば、酸素原子、酸素分子などの少なくとも一）の拡散を抑制する機能を有する導電性材料を用いることが好ましい。導電体560aが酸素の拡散を抑制する機能を持つことにより、絶縁体550に含まれる酸素により、導電体560bが酸化して導電率が低下することを抑制することができる。酸素の拡散を抑制する機能を有する導電性材料としては、例えば、タンタル、窒化タンタル、ルテニウム、又は酸化ルテニウムなどを用いることが好ましい。また、導電体560aとして、酸化物530に適用できる酸化物半導体を用いることができる。その場合、導電体560bをスパッタリング法で成膜することで、導電体560aの電気抵抗値を低下させて導電体にすることができる。これをOC (Oxide Conductor) 電極と呼ぶことができる。

[0280]

また、導電体560bは、タングステン、銅、又はアルミニウムを主成分とする導電性材料を用いることが好ましい。また、導電体560bは、配線としても機能するため、導電性が高い導電体を用いることが好ましい。例えば、タングステン、銅、又はアルミニウムを主成分とする導電性材料を用いることができる。また、導電体560bは積層構造としてもよく、例えば、チタン又は窒化チタンと上記導電性材料との積層構造としてもよい。

[0281]

絶縁体580は、絶縁体544を介して、導電体542a、及び導電体542b上に設けられる。絶縁体580は、過剰酸素領域を有することが好ましい。例えば、絶縁体580として、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素、及び窒素を添加した酸化シリコン、空孔を有する酸化シリコン、又は樹脂などを有することが好ましい。特に、酸化シリコン、及び酸化窒化シリコンは、熱的に安

定であるため好ましい。特に、酸化シリコン、空孔を有する酸化シリコンは、後の工程で、容易に過剰酸素領域を形成することができるため好ましい。

[0282]

絶縁体580は、過剰酸素領域を有することが好ましい。加熱により酸素が放出される絶縁体580を、酸化物530cと接して設けることで、絶縁体580中の酸素を、酸化物530cを通じて、酸化物530へと効率良く供給することができる。なお、絶縁体580中の水又は水素などの不純物濃度が低減されていることが好ましい。

[0283]

絶縁体580の開口は、導電体542aと導電体542bの間の領域に重畳して形成される。これにより、導電体560は、絶縁体580の開口、及び導電体542aと導電体542bに挟まれた領域に、埋め込まれるように形成される。

[0284]

半導体装置を微細化するに当たり、ゲート長を短くすることが求められるが、導電体560の導電性が下がらないようにする必要がある。そのために導電体560の膜厚を大きくすると、導電体560はアスペクト比が高い形状となりうる。本実施の形態では、導電体560を絶縁体580の開口に埋め込むように設けるため、導電体560をアスペクト比の高い形状にしても、工程中に導電体560を倒壊させることなく、形成することができる。

[0285]

絶縁体574は、絶縁体580の上面、導電体560の上面、及び絶縁体550の上面に接して設けられることが好ましい。絶縁体574をスパッタリング法で成膜することで、絶縁体550、及び絶縁体580へ過剰酸素領域を設けることができる。これにより、当該過剰酸素領域から、酸化物530中に酸素を供給することができる。

[0286]

例えば、絶縁体574として、ハフニウム、アルミニウム、ガリウム、イットリウム、ジルコニウム、タングステン、チタン、タンタル、ニッケル、ゲルマニウム、又はマグネシウムなどから選ばれた一種、又は二種以上が含まれた金属酸化物を用いることができる。

[0287]

特に、酸化アルミニウムはバリア性が高く、0.5nm以上3.0nm以下の薄膜であっても、水素、及び窒素の拡散を抑制することができる。したがって、スパッタリング法で成膜した酸化アルミニウムは、酸素供給源であるとともに、水素などの不純物のバリア膜としての機能も有することができる。

[0288]

また、絶縁体574の上に、層間膜として機能する絶縁体581を設けることが好ましい。絶縁体581は、絶縁体524などと同様に、膜中の水又は水素などの不純物濃度が低減されていることが好ましい。

[0289]

また、絶縁体581、絶縁体574、絶縁体580、及び絶縁体544に形成された開口に、導電体540a、及び導電体540bを配置する。導電体540a及び導電体540bは、導電体560を挟んで対向して設ける。導電体540a及び導電体540bは、後述する導電体546、及び導電体548と同様の構成である。

[0290]

絶縁体581上には、絶縁体582が設けられている。絶縁体582は、酸素や水素に対してバリア性のある物質を用いることが好ましい。したがって、絶縁体582には、絶縁体514と同様の材料を用いることができる。例えば、絶縁体582には、酸化アルミニウム、酸化ハフニウム、酸化タンタルなどの金属酸化物を用いることが好ましい。

[0291]

特に、酸化アルミニウムは、酸素、及びトランジスタの電気特性の変動要因となる水素、水分などの不純物、の両方に対して膜を透過させない遮断効果が高い。したがって、酸化アルミニウムは、トランジスタの作製工程中及び作製後において、水素、水分などの不純物のトランジスタ500への混入を防止することができる。また、トランジスタ500を構成する酸化物からの酸素の放出を抑制することができる。そのため、トランジスタ500に対する保護膜として用いることに適している。

[0292]

また、絶縁体582上には、絶縁体586が設けられている。絶縁体586は、絶縁体320と同様の材料を用いることができる。また、これらの絶縁体に、比較的誘電率が低い材料を適用することで、配線間に生じる寄生容量を低減することができる。例えば、絶縁体586として、酸化シリコン膜や酸化窒化シリコン膜などを用いることができる。

[0293]

また、絶縁体520、絶縁体522、絶縁体524、絶縁体544、絶縁体580、絶縁体574、絶縁体581、絶縁体582、及び絶縁体586には、導電体546、及び導電体548等が埋め込まれている。

[0294]

導電体546、及び導電体548は、容量素子600、トランジスタ500、又はトランジスタ300と接続するプラグ、又は配線としての機能を有する。導電体546、及び導電体548は、導電体328、及び導電体330と同様の材料を用いて設けることができる。

[0295]

なお、トランジスタ500の形成後、トランジスタ500を囲むように開口を形成し、当該開口を覆うように、水素、または水に対するバリア性が高い絶縁体を形成してもよい。上述のバリア性の高い絶縁体でトランジスタ500を包み込むことで、外部から水分、および水素が侵入するのを防止することができる。または、複数のトランジスタ500をまとめて、水素、または水に対するバリア性が高い絶縁体で包み込んでもよい。なお、トランジスタ500を囲むように開口を形成する場合、例えば、絶縁体514または絶縁体522に達する開口を形成し、絶縁体514または絶縁体522に接するように上述のバリア性の高い絶縁体を形成すると、トランジスタ500の作製工程の一部を兼ねられるため、好適である。なお、水素、または水に対するバリア性が高い絶縁体としては、例えば、絶縁体522と同様の材料を用いればよい。

[0296]

続いて、トランジスタ500の上方には、容量素子600が設けられている。容量素子600は、導電体610と、導電体620、絶縁体630とを有する。

[0297]

また、導電体546、及び導電体548上に、導電体612を設けてもよい。導電体612は、

トランジスタ 500 と接続するプラグ、又は配線としての機能を有する。導電体 610 は、容量素子 600 の電極としての機能を有する。なお、導電体 612、及び導電体 610 は、同時に形成することができる。

[0298]

導電体 612、及び導電体 610 には、モリブデン、チタン、タンタル、タングステン、アルミニウム、銅、クロム、ネオジム、スカンジウムから選ばれた元素を含む金属膜、又は上述した元素を成分とする金属窒化物膜（窒化タンタル膜、窒化チタン膜、窒化モリブデン膜、窒化タングステン膜）等を用いることができる。又は、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの導電性材料を適用することもできる。

[0299]

図 10 では、導電体 612、及び導電体 610 は単層構造を示したが、当該構成に限定されず、2 層以上の積層構造でもよい。例えば、バリア性を有する導電体と導電性が高い導電体との間に、バリア性を有する導電体、及び導電性が高い導電体に対して密着性が高い導電体を形成してもよい。

[0300]

絶縁体 630 を介して、導電体 610 と重畳するように、導電体 620 を設ける。なお、導電体 620 は、金属材料、合金材料、又は金属酸化物材料などの導電性材料を用いることができる。耐熱性と導電性を両立するタングステンやモリブデンなどの高融点材料を用いることが好ましく、特にタングステンを用いることが好ましい。また、導電体などの他の構造と同時に形成する場合は、低抵抗金属材料である Cu（銅）や Al（アルミニウム）等を用いればよい。

[0301]

導電体 620、及び絶縁体 630 上には、絶縁体 650 が設けられている。絶縁体 650 は、絶縁体 320 と同様の材料を用いて設けることができる。また、絶縁体 650 は、その下方の凹凸形状を被覆する平坦化膜として機能してもよい。

[0302]

本構造を用いることで、酸化物半導体を有するトランジスタを用いた半導体装置において、電気特性の変動を抑制するとともに、信頼性を向上させることができる。又は、酸化物半導体を有するトランジスタを用いた半導体装置において、微細化又は高集積化を図ることができる。

[0303]

次に、図 10、図 11 に図示している、OS トランジスタの別の構成例について説明する。

[0304]

図 13 A、及び図 13 B は、図 12 A、及び図 12 B に示すトランジスタ 500 の変形例であって、図 13 A は、トランジスタ 500 のチャネル長方向の断面図であり、図 13 B はトランジスタ 500 のチャネル幅方向の断面図である。なお、図 13 A、及び図 13 B に示す構成は、トランジスタ 300 等、本発明の一態様の半導体装置が有する他のトランジスタにも適用することができる。

[0305]

図 13 A、及び図 13 B に示す構成のトランジスタ 500 は、酸化物 530 c を有していない点で、図 12 A、及び図 12 B に示す構成のトランジスタ 500 と異なる。そのため、絶縁体 580 の、導電体 542 a と導電体 542 b との間に形成された開口部の底面、及び側面には、絶縁体 5

50が配置され、絶縁体550の形成面には、導電体560が配置されている。

[0306]

図13A、及び図13Bに示す構成のトランジスタ500は、酸化物530cを有していないため、絶縁体550を介して、酸化物530cと導電体560との間の寄生容量を無くすることができる。これにより、トランジスタ500の動作周波数を高くすることができる。特に、ミキサや増幅器等の回路に含まれているトランジスタとして、動作周波数の高いトランジスタを適用することによって、当該回路は、高い周波数の交流電圧を扱うことができる。

[0307]

また、図14A、及び図14Bは、図13A、及び図13Bとは異なる、図12A、及び図12Bに示すトランジスタ500の変形例であって、図14Aは、トランジスタ500のチャンネル長方向の断面図であり、図14Bはトランジスタ500のチャンネル幅方向の断面図である。なお、図14A、及び図14Bに示す構成は、トランジスタ300等、本発明の一態様の半導体装置が有する他のトランジスタにも適用することができる。

[0308]

図14A、及び図14Bに示す構成のトランジスタ500は、絶縁体402及び絶縁体404を有する点が、図12A、及び図12Bに示す構成のトランジスタ500と異なる。また、導電体540aの側面に接して絶縁体552が設けられ、導電体540bの側面に接して絶縁体552が設けられる点が、図12A、及び図12Bに示す構成のトランジスタ500と異なる。さらに、絶縁体520を有さない点が、図12A、及び図12Bに示す構成のトランジスタ500と異なる。

[0309]

図14A、及び図14Bに示す構成のトランジスタ500は、絶縁体512上に絶縁体402が設けられている。また、絶縁体574上、及び絶縁体402上に絶縁体404が設けられている。

[0310]

図14A、及び図14Bに示す構成のトランジスタ500では、絶縁体514、絶縁体516、絶縁体522、絶縁体524、絶縁体544、絶縁体580、及び絶縁体574が設けられており、絶縁体404がこれらを覆う構造になっている。つまり、絶縁体404は、絶縁体574の上面、絶縁体574の側面、絶縁体580の側面、絶縁体544の側面、絶縁体524の側面、絶縁体522の側面、絶縁体516の側面、絶縁体514の側面、絶縁体402の上面とそれぞれ接する。これにより、酸化物530等は、絶縁体404と絶縁体402によって外部から隔離される。

[0311]

絶縁体402及び絶縁体404は、水素（例えば、水素原子、水素分子などの少なくとも一）又は水分子の拡散を抑制する機能が高いことが好ましい。例えば、絶縁体402及び絶縁体404として、水素バリア性が高い材料である、窒化シリコン又は窒化酸化シリコンを用いることが好ましい。これにより、酸化物530に水素等が拡散することを抑制することができるので、トランジスタ500の特性が低下することを抑制することができる。よって、本発明の一態様の半導体装置の信頼性を高めることができる。

[0312]

絶縁体552は、絶縁体581、絶縁体404、絶縁体574、絶縁体580、及び絶縁体544に接して設けられる。絶縁体552は、水素又は水分子の拡散を抑制する機能を有することが好ましい。たとえば、絶縁体552として、水素バリア性が高い材料である、窒化シリコン、酸化ア

ルミニウム、又は窒化酸化シリコン等の絶縁体を用いることが好ましい。特に、窒化シリコンは水素バリア性が高い材料であるので、絶縁体552として用いると好適である。絶縁体552として水素バリア性が高い材料を用いることにより、水又は水素等の不純物が、絶縁体580等から導電体540a及び導電体540bを通じて酸化物530に拡散することを抑制することができる。また、絶縁体580に含まれる酸素が導電体540a及び導電体540bに吸収されることを抑制することができる。以上により、本発明の一態様の半導体装置の信頼性を高めることができる。

[0313]

図15は、トランジスタ500及びトランジスタ300を図14A、及び図14Bに示す構成とした場合における、半導体装置の構成例を示す断面図である。導電体546の側面に、絶縁体552が設けられている。

[0314]

また、図14A、及び図14Bに示すトランジスタ500は、状況に応じて、トランジスタの構成を変更してもよい。例えば、図14A、及び図14Bのトランジスタ500は、変更例として、図16A、及び図16Bに示すトランジスタにすることができる。図16Aはトランジスタのチャネル長方向の断面図であり、図16Bはトランジスタのチャネル幅方向の断面図である。図16A、及び図16Bに示すトランジスタは、酸化物530cが酸化物530c1及び酸化物530c2の2層構造である点で、図14A、及び図14Bに示すトランジスタと異なる。

[0315]

酸化物530c1は、絶縁体524の上面、酸化物530aの側面、酸化物530bの上面及び側面、導電体542a及び導電体542bの側面、絶縁体544の側面、及び絶縁体580の側面と接する。酸化物530c2は、絶縁体550と接する。

[0316]

酸化物530c1として、例えばIn-Zn酸化物を用いることができる。また、酸化物530c2として、酸化物530cが1層構造である場合に酸化物530cに用いることができる材料と同様の材料を用いることができる。例えば、酸化物530c2として、 $n : Ga : Zn = 1 : 3 : 4$ [原子数比]、 $Ga : Zn = 2 : 1$ [原子数比]、または $Ga : Zn = 2 : 5$ [原子数比]の金属酸化物を用いることができる。

[0317]

酸化物530cを酸化物530c1及び酸化物530c2の2層構造とすることにより、酸化物530cを1層構造とする場合より、トランジスタのオン電流を高めることができる。そのため、トランジスタは、例えばパワーMOSトランジスタとして適用することができる。なお、図12A、及び図12Bに示す構成のトランジスタが有する酸化物530cも、酸化物530c1と酸化物530c2の2層構造とすることができる。

[0318]

図16A、及び図16Bに示す構成のトランジスタは、例えば、図10、図11に示すトランジスタ300に適用することができる。また、例えば、トランジスタ300は、前述のとおり、上記実施の形態で説明した高周波受信機100、及び高周波送受信機200などに含まれるトランジスタなどに適用することができる。なお図16A、及び図16Bに示すトランジスタは、本発明の一態様の半導体装置が有する、トランジスタ300、トランジスタ500以外のトランジスタにも適用することができる。

[0319]

図17は、トランジスタ500を図12Aに示すトランジスタの構成とし、トランジスタ300を図16Aに示すトランジスタ構成とした場合における、半導体装置の構成例を示す断面図である。なお、図15と同様に、導電体546の側面に絶縁体552を設ける構成としている。図17に示すように、本発明の一態様の半導体装置は、トランジスタ300とトランジスタ500を両方ともOSトランジスタとしつつ、トランジスタ300とトランジスタ500のそれぞれを異なる構成にすることができる。

[0320]

次に、図10、図11、図15、及び図17の半導体装置に適用できる容量素子について説明する。

[0321]

図18A乃至図18Cでは、図10、図11、図15、及び図17に示す半導体装置に適用できる容量素子600Aの一例として容量素子600Aについて示している。図18Aは容量素子600Aの上面図であり、図18Bは容量素子600Aの一点鎖線L3-L4における断面を示した斜視図であり、図18Cは容量素子600Aの一点鎖線W3-L4における断面を示した斜視図である。

[0322]

導電体610は、容量素子600Aの一对の電極の一方として機能し、導電体620は、容量素子600Aの一对の電極の他方として機能する。また、絶縁体630は、一对の電極に挟まれる誘電体として機能する。

[0323]

絶縁体630としては、例えば、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウム、窒化アルミニウム、酸化ハフニウム、酸化窒化ハフニウム、窒化酸化ハフニウム、窒化ハフニウム、酸化ジルコニウムなどを用いればよく、積層または単層で設けることができる。なお、本明細書中において、酸化窒化ハフニウムとは、その組成として窒素よりも酸素の含有量が多い材料を指し、窒化酸化ハフニウムとは、その組成として、酸素よりも窒素の含有量が多い材料を示す。

[0324]

また、例えば、絶縁体630には、酸化窒化シリコンなどの絶縁耐力が大きい材料と、高誘電率(high-k)材料との積層構造を用いてもよい。当該構成により、容量素子600Aは、高誘電率(high-k)の絶縁体を有することで、十分な容量を確保でき、絶縁耐力が大きい絶縁体を有することで、絶縁耐力が向上し、容量素子600Aの静電破壊を抑制することができる。

[0325]

なお、高誘電率(high-k)材料(高い比誘電率の材料)の絶縁体としては、酸化ガリウム、酸化ハフニウム、酸化ジルコニウム、アルミニウムおよびハフニウムを有する酸化物、アルミニウムおよびハフニウムを有する酸化窒化物、シリコンおよびハフニウムを有する酸化物、シリコンおよびハフニウムを有する酸化窒化物またはシリコンおよびハフニウムを有する窒化物などがある。

[0326]

または、絶縁体630は、例えば、酸化アルミニウム、酸化ハフニウム、酸化タンタル、酸化ジルコニウム、チタン酸ジルコン酸鉛(PZT)、チタン酸ストロンチウム(SrTiO₃)または(Ba、Sr)TiO₃(BST)などのhigh-k材料を含む絶縁体を単層または積層で用い

てもよい。例えば、絶縁体630を積層とする場合、酸化ジルコニウムと、酸化アルミニウムと、酸化ジルコニウムと、が順に形成された3層積層や、酸化ジルコニウムと、酸化アルミニウムと、酸化ジルコニウムと、酸化アルミニウムと、が順に形成された4層積層などを用いれば良い。また、絶縁体630としては、ハフニウムと、ジルコニウムとが含まれる化合物などを用いても良い。半導体装置の微細化、および高集積化が進むと、ゲート絶縁体、および容量素子に用いる誘電体の薄膜化により、トランジスタや容量素子のリーク電流などの問題が生じる場合がある。ゲート絶縁体、および容量素子に用いる誘電体として機能する絶縁体にhigh-k材料を用いることで、物理膜厚を保ちながら、トランジスタ動作時のゲート電位の低減、および容量素子の容量の確保が可能となる。

[0327]

容量素子600は、導電体610の下部において、導電体546と、導電体548とに電気的に接続されている。導電体546と、導電体548は、別の回路素子と接続するためのプラグ、又は配線として機能する。また図18A乃至図18Cでは、導電体546と、導電体548と、をまとめて導電体540と記載している。

[0328]

また、図18A乃至図18Cでは、図を明瞭に示すために、導電体546及び導電体548が埋め込まれている絶縁体586と、導電体620及び絶縁体630を覆っている絶縁体650と、を省略している。

[0329]

なお、図10、図11、図15、図17、図18A乃至図18Cに示す容量素子600はプレーナ型であるが、容量素子の形状はこれに限定されない。例えば、容量素子600は、図19A乃至図19Cに示すシリンダ型の容量素子600Bとしてもよい。

[0330]

図19Aは容量素子600Bの上面図であり、図19Bは容量素子600Bの一点鎖線L3-L4における断面図であり、図19Cは容量素子600Bの一点鎖線W3-L4における断面を示した斜視図である。

[0331]

図19Bにおいて、容量素子600Bは、開口部を有する絶縁体651と、一对の電極の一方として機能する導電体610と、一对の電極の他方として機能する導電体620と、絶縁体651上及び導電体610上に位置する絶縁体630と、を有する。

[0332]

また、図19Cでは、図を明瞭に示すために、絶縁体586と、絶縁体650と、絶縁体651と、を省略している。

[0333]

絶縁体631としては、例えば、絶縁体586と同様の材料を用いることができる。

[0334]

また、絶縁体631には、導電体540に電気的に接続されるように導電体611が埋め込まれている。導電体611は、例えば、導電体330、導電体518と同様の材料を用いることができる。

[0335]

絶縁体651としては、例えば、絶縁体586と同様の材料を用いることができる。

[0336]

また、絶縁体651は、前述の通り、開口部を有し、当該開口部は導電体611に重畳している。

[0337]

導電体610は、当該開口部の底部と、側面と、に形成されている。つまり、導電体610は、導電体611に重畳し、かつ導電体611に電氣的に接続されている。

[0338]

なお、導電体610の形成方法としては、エッチング法などによって絶縁体651に開口部を形成し、次に、スパッタリング法、ALD法などによって導電体610を成膜する。その後、CMP (Chemical Mechanical Polishing) 法などによって、開口部に成膜された導電体610を残して、絶縁体651上に成膜された導電体610を除去すればよい。

[0339]

絶縁体630は、絶縁体651上と、導電体610の形成面上と、に位置する。なお、絶縁体630は、容量素子において、一对の電極に挟まれる誘電体として機能する。

[0340]

導電体620は、絶縁体651の開口部が埋まるように、絶縁体630上に形成されている。

[0341]

絶縁体650は、絶縁体630と、導電体620と、を覆うように形成されている。

[0342]

図19A乃至図19Cに示すシリンダ型の容量素子600Bは、プレーナ型の容量素子600Aよりも静電容量の値を高くすることができる。

[0343]

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

[0344]

(実施の形態4)

本実施の形態では、上記の実施の形態で説明したOSトランジスタに用いることができる金属酸化物（以下、酸化物半導体ともいう。）について説明する。

[0345]

金属酸化物は、少なくともインジウムまたは亜鉛を含むことが好ましい。特にインジウムおよび亜鉛を含むことが好ましい。また、それらに加えて、アルミニウム、ガリウム、イットリウム、スズなどが含まれていることが好ましい。また、ホウ素、シリコン、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、マグネシウム、コバルトなどから選ばれた一種、または複数種が含まれていてもよい。

[0346]

<結晶構造の分類>

まず、酸化物半導体における、結晶構造の分類について、図20Aを用いて説明を行う。図20Aは、酸化物半導体、代表的にはIGZO (Inと、Gaと、Znと、を含む金属酸化物) の結晶構造の分類を説明する図である。

[0347]

図20Aに示すように、酸化物半導体は、大きく分けて「Amorphous (無定形)」と、

「Crystalline（結晶性）」と、「Crystal（結晶）」と、に分類される。また、「Amorphous」の中には、completely amorphousが含まれる。また、「Crystalline」の中には、CAAC（c-axis-aligned crystalline）、nc（nanocrystalline）、及びCAC（cloud-aligned composite）が含まれる（excluding single crystal and polycrystal）。なお、「Crystalline」の分類には、single crystal、polycrystal、及びcompletely amorphousは除かれる。また、「Crystal」の中には、single crystal、及びpolycrystalが含まれる。

[0348]

なお、図20Aに示す太枠内の構造は、「Amorphous（無定形）」と、「Crystal（結晶）」との間の中間状態であり、新しい境界領域（New crystalline phase）に属する構造である。すなわち、当該構造は、エネルギー的に不安定な「Amorphous（無定形）」や、「Crystal（結晶）」とは全く異なる構造と言い換えることができる。

[0349]

なお、膜または基板の結晶構造は、X線回折（XRD：X-Ray Diffraction）スペクトルを用いて評価することができる。ここで、「Crystalline」に分類されるCAAC-IGZO膜のGIXD（Grazing-Incidence XRD）測定で得られるXRDスペクトルを図20Bに示す（縦軸は強度（Intensity）を任意単位（a. u.）で表している）。なお、GIXD法は、薄膜法またはSeemann-Bohlin法ともいう。以降、図20Bに示すGIXD測定で得られるXRDスペクトルを、単にXRDスペクトルと記す。なお、図20Bに示すCAAC-IGZO膜の組成は、In：Ga：Zn＝4：2：3〔原子数比〕近傍である。また、図20Bに示すCAAC-IGZO膜の厚さは、500nmである。

[0350]

図20Bに示すように、CAAC-IGZO膜のXRDスペクトルでは、明確な結晶性を示すピークが検出される。具体的には、CAAC-IGZO膜のXRDスペクトルでは、 $2\theta = 31^\circ$ 近傍に、c軸配向を示すピークが検出される。なお、図20Bに示すように、 $2\theta = 31^\circ$ 近傍のピークは、ピーク強度が検出された角度を軸に左右非対称である。

[0351]

また、膜または基板の結晶構造は、極微電子線回折法（NBED：Nano Beam Electron Diffraction）によって観察される回折パターン（極微電子線回折パターンともいう。）にて評価することができる。CAAC-IGZO膜の回折パターンを、図20Cに示す。図20Cは、電子線を基板に対して平行に入射するNBEDによって観察される回折パターンである。なお、図20Cに示すCAAC-IGZO膜の組成は、In：Ga：Zn＝4：2：3〔原子数比〕近傍である。また、極微電子線回折法では、プローブ径を1nmとして電子線回折が行われる。

[0352]

図20Cに示すように、CAAC-IGZO膜の回折パターンでは、c軸配向を示す複数のスポットが観察される。

[0353]

<<酸化物半導体の構造>>

なお、酸化物半導体は、結晶構造に着目した場合、図20Aとは異なる分類となる場合がある。例えば、酸化物半導体は、単結晶酸化物半導体と、それ以外の非単結晶酸化物半導体と、に分けられる。非単結晶酸化物半導体としては、例えば、上述のCAAC-OS、及びnc-OSがある。また、非単結晶酸化物半導体には、多結晶酸化物半導体、擬似非晶質酸化物半導体（a-like OS: amorphous-like oxide semiconductor）、非晶質酸化物半導体などが含まれる。

[0354]

ここで、上述のCAAC-OS、nc-OS、及びa-like OSの詳細について、説明を行う。

[0355]

[CAAC-OS]

CAAC-OSは、複数の結晶領域を有し、当該複数の結晶領域はc軸が特定の方向に配向している酸化物半導体である。なお、特定の方向とは、CAAC-OS膜の厚さ方向、CAAC-OS膜の被形成面の法線方向、またはCAAC-OS膜の表面の法線方向である。また、結晶領域とは、原子配列に周期性を有する領域である。なお、原子配列を格子配列とみなすと、結晶領域とは、格子配列の揃った領域でもある。さらに、CAAC-OSは、a-b面方向において複数の結晶領域が連結する領域を有し、当該領域は歪みを有する場合がある。なお、歪みとは、複数の結晶領域が連結する領域において、格子配列の揃った領域と、別の格子配列の揃った領域と、の間で格子配列の向きが変化している箇所を指す。つまり、CAAC-OSは、c軸配向し、a-b面方向には明らかな配向をしていない酸化物半導体である。

[0356]

なお、上記複数の結晶領域のそれぞれは、1つまたは複数の微小な結晶（最大径が10nm未満である結晶）で構成される。結晶領域が1つの微小な結晶で構成されている場合、当該結晶領域の最大径は10nm未満となる。また、結晶領域が多数の微小な結晶で構成されている場合、当該結晶領域の大きさは、数十nm程度となる場合がある。

[0357]

また、In-M-Zn酸化物（元素Mは、アルミニウム、ガリウム、イットリウム、スズ、チタンなどから選ばれた一種、または複数種）において、CAAC-OSは、インジウム（In）、及び酸素を有する層（以下、In層）と、元素M、亜鉛（Zn）、及び酸素を有する層（以下、（M, Zn）層）とが積層した、層状の結晶構造（層状構造ともいう）を有する傾向がある。なお、インジウムと元素Mは、互いに置換可能である。よって、（M, Zn）層にはインジウムが含まれる場合がある。また、In層には元素Mが含まれる場合がある。なお、In層にはZnが含まれる場合もある。当該層状構造は、例えば、高分解能TEM像において、格子像として観察される。

[0358]

CAAC-OS膜に対し、例えば、XRD装置を用いて構造解析を行うと、 $\theta/2\theta$ スキャンを用いたOut-of-plane XRD測定では、c軸配向を示すピークが $2\theta = 31^\circ$ またはその近傍に検出される。なお、c軸配向を示すピークの位置（ 2θ の値）は、CAAC-OSを構成する金属元素の種類、組成などにより変動する場合がある。

[0359]

また、例えば、CAAC-OS膜の電子線回折パターンにおいて、複数の輝点（スポット）が観測される。なお、あるスポットと別のスポットとは、試料を透過した入射電子線のスポット（ダイレクトスポットともいう。）を対称中心として、点対称の位置に観測される。

[0360]

上記特定の方向から結晶領域を観察した場合、当該結晶領域内の格子配列は、六方格子を基本とするが、単位格子は正六角形とは限らず、非正六角形である場合がある。また、上記歪みにおいて、五角形、七角形などの格子配列を有する場合がある。なお、CAAC-OSにおいて、歪み近傍においても、明確な結晶粒界（グレインバウンダリー）を確認することはできない。即ち、格子配列の歪みによって、結晶粒界の形成が抑制されていることがわかる。これは、CAAC-OSが、a-b面方向において酸素原子の配列が稠密でないことや、金属原子が置換することで原子間の結合距離が変化することなどによって、歪みを許容することができるためと考えられる。

[0361]

なお、明確な結晶粒界が確認される結晶構造は、いわゆる多結晶（polycrystal）と呼ばれる。結晶粒界は、再結合中心となり、キャリアが捕獲されトランジスタのオン電流の低下、電界効果移動度の低下などを引き起こす可能性が高い。よって、明確な結晶粒界が確認されないCAAC-OSは、トランジスタの半導体層に好適な結晶構造を有する結晶性の酸化物の一つである。なお、CAAC-OSを構成するには、Znを有する構成が好ましい。例えば、In-Zn酸化物、及びIn-Ga-Zn酸化物は、In酸化物よりも結晶粒界の発生を抑制できるため好適である。

[0362]

CAAC-OSは、結晶性が高く、明確な結晶粒界が確認されない酸化物半導体である。よって、CAAC-OSは、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。また、酸化物半導体の結晶性は不純物の混入や欠陥の生成などによって低下する場合があるため、CAAC-OSは不純物や欠陥（酸素欠損など）の少ない酸化物半導体ともいえる。従って、CAAC-OSを有する酸化物半導体は、物理的性質が安定する。そのため、CAAC-OSを有する酸化物半導体は熱に強く、信頼性が高い。また、CAAC-OSは、製造工程における高い温度（所謂サーマルバジェット）に対しても安定である。したがって、OSトランジスタにCAAC-OSを用いると、製造工程の自由度を広げることが可能となる。

[0363]

[nc-OS]

nc-OSは、微小な領域（例えば、1nm以上10nm以下の領域、特に1nm以上3nm以下の領域）において原子配列に周期性を有する。別言すると、nc-OSは、微小な結晶を有する。なお、当該微小な結晶の大きさは、例えば、1nm以上10nm以下、特に1nm以上3nm以下であることから、当該微小な結晶をナノ結晶ともいう。また、nc-OSは、異なるナノ結晶間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。したがって、nc-OSは、分析方法によっては、a-like OSや非晶質酸化物半導体と区別が付かない場合がある。例えば、nc-OS膜に対し、XRD装置を用いて構造解析を行うと、 $\theta/2\theta$ スキャンを用いたOut-of-plane XRD測定では、結晶性を示すピークが検出されない。また、nc-OS膜に対し、ナノ結晶よりも大きいプローブ径（例えば50nm以上）の電子線を用いる電子線回折（制限視野電子線回折ともいう。）を行うと、ハローパターンのような回折パターンが観測される。一方、nc-OS膜に対し、ナノ結晶の大きさと近いナノ結晶より小さいプローブ径

(例えば1 nm以上30 nm以下)の電子線を用いる電子線回折(ナノビーム電子線回折ともいう。)を行うと、ダイレクトスポットを中心とするリング状の領域内に複数のスポットが観測される電子線回折パターンが取得される場合がある。

[0364]

[a-like OS]

a-like OSは、nc-OSと非晶質酸化物半導体との間の構造を有する酸化物半導体である。a-like OSは、鬆又は低密度領域を有する。即ち、a-like OSは、nc-OS及びCAAC-OSと比べて、結晶性が低い。また、a-like OSは、nc-OS及びCAAC-OSと比べて、膜中の水素濃度が高い。

[0365]

<<酸化物半導体の構成>>

次に、上述のCAC-OSの詳細について、説明を行う。なお、CAC-OSは材料構成に関する。

[0366]

[CAC-OS]

CAC-OSとは、例えば、金属酸化物を構成する元素が、0.5 nm以上10 nm以下、好ましくは、1 nm以上3 nm以下、またはその近傍のサイズで偏在した材料の一構成である。なお、以下では、金属酸化物において、一つまたは複数の金属元素が偏在し、該金属元素を有する領域が、0.5 nm以上10 nm以下、好ましくは、1 nm以上3 nm以下、またはその近傍のサイズで混合した状態をモザイク状、またはパッチ状ともいう。

[0367]

さらに、CAC-OSとは、第1の領域と、第2の領域と、に材料が分離することでモザイク状となり、当該第1の領域が、膜中に分布した構成(以下、クラウド状ともいう。)である。つまり、CAC-OSは、当該第1の領域と、当該第2の領域とが、混合している構成を有する複合金属酸化物である。

[0368]

ここで、In-Ga-Zn酸化物におけるCAC-OSを構成する金属元素に対するIn、Ga、およびZnの原子数比のそれぞれを、[In]、[Ga]、および[Zn]と表記する。例えば、In-Ga-Zn酸化物におけるCAC-OSにおいて、第1の領域は、[In]が、CAC-OS膜の組成における[In]よりも大きい領域である。また、第2の領域は、[Ga]が、CAC-OS膜の組成における[Ga]よりも大きい領域である。または、例えば、第1の領域は、[In]が、第2の領域における[In]よりも大きく、且つ、[Ga]が、第2の領域における[Ga]よりも小さい領域である。また、第2の領域は、[Ga]が、第1の領域における[Ga]よりも大きく、且つ、[In]が、第1の領域における[In]よりも小さい領域である。

[0369]

具体的には、上記第1の領域は、インジウム酸化物、インジウム亜鉛酸化物などが主成分である領域である。また、上記第2の領域は、ガリウム酸化物、ガリウム亜鉛酸化物などが主成分である領域である。つまり、上記第1の領域を、Inを主成分とする領域と言い換えることができる。また、上記第2の領域を、Gaを主成分とする領域と言い換えることができる。

[0370]

なお、上記第1の領域と、上記第2の領域とは、明確な境界が観察できない場合がある。

[0371]

例えば、In-Ga-Zn酸化物におけるCAC-OSでは、エネルギー分散型X線分光法（EDX: Energy Dispersive X-ray spectroscopy）を用いて取得したEDXマッピングにより、Inを主成分とする領域（第1の領域）と、Gaを主成分とする領域（第2の領域）とが、偏在し、混合している構造を有することが確認できる。

[0372]

CAC-OSをトランジスタに用いる場合、第1の領域に起因する導電性と、第2の領域に起因する絶縁性とが、相補的に作用することにより、スイッチングさせる機能（On/Offさせる機能）をCAC-OSに付与することができる。つまり、CAC-OSとは、材料の一部では導電性の機能と、材料の一部では絶縁性の機能とを有し、材料の全体では半導体としての機能を有する。導電性の機能と絶縁性の機能とを分離させることで、双方の機能を最大限に高めることができる。よって、CAC-OSをトランジスタに用いることで、高いオン電流（ I_{on} ）、高い電界効果移動度（ μ ）、および良好なスイッチング動作を実現することができる。

[0373]

酸化物半導体は、多様な構造をとり、それぞれが異なる特性を有する。本発明の一態様の酸化物半導体は、非晶質酸化物半導体、多結晶酸化物半導体、a-like OS、CAC-OS、nc-OS、CAAC-OSのうち、二種以上を有していてもよい。

[0374]

<酸化物半導体を有するトランジスタ>

続いて、上記酸化物半導体をトランジスタに用いる場合について説明する。

[0375]

上記酸化物半導体をトランジスタに用いることで、高い電界効果移動度のトランジスタを実現することができる。また、信頼性の高いトランジスタを実現することができる。

[0376]

トランジスタには、キャリア濃度の低い酸化物半導体を用いることが好ましい。例えば、酸化物半導体のキャリア濃度は $1 \times 10^{17} \text{ cm}^{-3}$ 以下、好ましくは $1 \times 10^{15} \text{ cm}^{-3}$ 以下、さらに好ましくは $1 \times 10^{13} \text{ cm}^{-3}$ 以下、より好ましくは $1 \times 10^{11} \text{ cm}^{-3}$ 以下、さらに好ましくは $1 \times 10^{10} \text{ cm}^{-3}$ 未満であり、 $1 \times 10^{-9} \text{ cm}^{-3}$ 以上である。なお、酸化物半導体膜のキャリア濃度を低くする場合においては、酸化物半導体膜中の不純物濃度を低くし、欠陥準位密度を低くすればよい。本明細書等において、不純物濃度が低く、欠陥準位密度の低いことを高純度真性又は実質的に高純度真性と言う。なお、キャリア濃度の低い酸化物半導体を、高純度真性又は実質的に高純度真性な酸化物半導体と呼ぶ場合がある。

[0377]

また、高純度真性又は実質的に高純度真性である酸化物半導体膜は、欠陥準位密度が低いため、トラップ準位密度も低くなる場合がある。

[0378]

また、酸化物半導体のトラップ準位に捕獲された電荷は、消失するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、トラップ準位密度の高い酸化物半導体にチャネル形成領域が形成されるトランジスタは、電気特性が不安定となる場合がある。

[0379]

従って、トランジスタの電気特性を安定にするためには、酸化物半導体中の不純物濃度を低減することが有効である。また、酸化物半導体中の不純物濃度を低減するためには、近接する膜中の不純物濃度も低減することが好ましい。不純物としては、水素、窒素、アルカリ金属、アルカリ土類金属、鉄、ニッケル、シリコン等がある。

[0380]

<不純物>

ここで、酸化物半導体中における各不純物の影響について説明する。

[0381]

酸化物半導体において、第14族元素の一つであるシリコンや炭素が含まれると、酸化物半導体において欠陥準位が形成される。このため、酸化物半導体におけるシリコンや炭素の濃度と、酸化物半導体との界面近傍のシリコンや炭素の濃度（二次イオン質量分析法（SIMS: Secondary Ion Mass Spectrometry）により得られる濃度）を、 $2 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{17} \text{ atoms/cm}^3$ 以下とする。

[0382]

また、酸化物半導体にアルカリ金属又はアルカリ土類金属が含まれると、欠陥準位を形成し、キャリアを生成する場合がある。従って、アルカリ金属又はアルカリ土類金属が含まれている酸化物半導体を用いたトランジスタはノーモリーオン特性となりやすい。このため、SIMSにより得られる酸化物半導体中のアルカリ金属又はアルカリ土類金属の濃度を、 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{16} \text{ atoms/cm}^3$ 以下にする。

[0383]

また、酸化物半導体において、窒素が含まれると、キャリアである電子が生じ、キャリア濃度が増加し、n型化しやすい。この結果、窒素が含まれている酸化物半導体を半導体に用いたトランジスタはノーモリーオン特性となりやすい。または、酸化物半導体において、窒素が含まれると、トラップ準位が形成される場合がある。この結果、トランジスタの電気特性が不安定となる場合がある。このため、SIMSにより得られる酸化物半導体中の窒素濃度を、 $5 \times 10^{19} \text{ atoms/cm}^3$ 未満、好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 以下、より好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、さらに好ましくは $5 \times 10^{17} \text{ atoms/cm}^3$ 以下にする。

[0384]

また、酸化物半導体に含まれる水素は、金属原子と結合する酸素と反応して水になるため、酸素欠損を形成する場合がある。該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成することがある。従って、水素が含まれている酸化物半導体を用いたトランジスタはノーモリーオン特性となりやすい。このため、酸化物半導体中の水素はできる限り低減されていることが好ましい。具体的には、酸化物半導体において、SIMSにより得られる水素濃度を、 $1 \times 10^{20} \text{ atoms/cm}^3$ 未満、好ましくは $1 \times 10^{19} \text{ atoms/cm}^3$ 未満、より好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 未満、さらに好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 未満にする。

[0385]

不純物が十分に低減された酸化物半導体をトランジスタのチャネル形成領域に用いることで、安定した電気特性を付与することができる。

[0386]

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

[0387]

(実施の形態5)

本実施の形態は、上記実施の形態に示す半導体装置などが形成された半導体ウェハ、及び当該半導体装置が組み込まれた電子部品の一例を示す。

[0388]

<半導体ウェハ>

初めに、半導体装置などが形成された半導体ウェハの例を、図21Aを用いて説明する。

[0389]

図21Aに示す半導体ウェハ4800は、ウェハ4801と、ウェハ4801の上面に設けられた複数の回路部4802と、を有する。なお、ウェハ4801の上面において、回路部4802の無い部分は、スペーシング4803であり、ダイシング用の領域である。

[0390]

半導体ウェハ4800は、ウェハ4801の表面に対して、前工程によって複数の回路部4802を形成することで作製することができる。また、その後に、ウェハ4801の複数の回路部4802が形成された反対側の面を研削して、ウェハ4801の薄膜化をしてもよい。この工程により、ウェハ4801の反りなどを低減し、部品としての小型化を図ることができる。

[0391]

次の工程としては、ダイシング工程が行われる。ダイシングは、一点鎖線で示したスクライブラインSCL1及びスクライブラインSCL2（ダイシングライン、又は切断ラインと呼ぶ場合がある）に沿って行われる。なお、スペーシング4803は、ダイシング工程を容易に行うために、複数のスクライブラインSCL1が平行になるように設け、複数のスクライブラインSCL2が平行になるように設け、スクライブラインSCL1とスクライブラインSCL2が垂直になるように設けることが好ましい。

[0392]

ダイシング工程を行うことにより、図21Bに示すようなチップ4800aを、半導体ウェハ4800から切り出すことができる。チップ4800aは、ウェハ4801aと、回路部4802と、スペーシング4803aと、を有する。なお、スペーシング4803aは、極力小さくなるようにすることが好ましい。この場合、隣り合う回路部4802の間のスペーシング4803の幅が、スクライブラインSCL1の切りしろと、又はスクライブラインSCL2の切りしろとほぼ同等の長さであればよい。

[0393]

なお、本発明の一態様の素子基板の形状は、図21Aに図示した半導体ウェハ4800の形状に限定されない。例えば、矩形状の半導体ウェハであってもよい。素子基板の形状は、素子の作製工程、及び素子を作製するための装置に応じて、適宜変更することができる。

[0394]

<電子部品>

図21Cに電子部品4700および電子部品4700が実装された基板（実装基板4704）の斜視図を示す。図21Cに示す電子部品4700は、モールド4711内にチップ4800aを有

している。なお、図21Cに示すとおり、チップ4800aは、回路部4802が積層された構成としてもよい。図21Cは、電子部品4700の内部を示すために、一部を省略している。電子部品4700は、モールド4711の外側にランド4712を有する。ランド4712は電極パッド4713と電氣的に接続され、電極パッド4713はチップ4800aとワイヤ4714によって電氣的に接続されている。電子部品4700は、例えばプリント基板4702に実装される。このような電子部品が複数組み合わされて、それぞれがプリント基板4702上で電氣的に接続されることで実装基板4704が完成する。

[0395]

図21Dに電子部品4730の斜視図を示す。電子部品4730は、SiP(System in package)またはMCM(Multi Chip Module)の一例である。電子部品4730は、パッケージ基板4732(プリント基板)上にインターポーザ4731が設けられ、インターポーザ4731上に半導体装置4735、および複数の半導体装置4710が設けられている。

[0396]

電子部品4730では、半導体装置4710を有する。半導体装置4710としては、例えば、上記実施の形態で説明した半導体装置、広帯域メモリ(HBM:High Bandwidth Memory)などとすることができる。また、半導体装置4735は、CPU、GPU、FPGA、記憶装置などの集積回路(半導体装置)を用いることができる。

[0397]

パッケージ基板4732は、セラミック基板、プラスチック基板、またはガラスエポキシ基板などを用いることができる。インターポーザ4731は、シリコンインターポーザ、樹脂インターポーザなどを用いることができる。

[0398]

インターポーザ4731は、複数の配線を有し、端子ピッチの異なる複数の集積回路を電氣的に接続する機能を有する。複数の配線は、単層または多層で設けられる。また、インターポーザ4731は、インターポーザ4731上に設けられた集積回路をパッケージ基板4732に設けられた電極と電氣的に接続する機能を有する。これらのことから、インターポーザを「再配線基板」または「中間基板」と呼ぶ場合がある。また、インターポーザ4731に貫通電極を設けて、当該貫通電極を用いて集積回路とパッケージ基板4732を電氣的に接続する場合もある。また、シリコンインターポーザでは、貫通電極として、TSV(Through Silicon Via)を用いることも出来る。

[0399]

インターポーザ4731としてシリコンインターポーザを用いることが好ましい。シリコンインターポーザでは能動素子を設ける必要が無いため、集積回路よりも低コストで作製することができる。一方で、シリコンインターポーザの配線形成は半導体プロセスで行なうことができるため、樹脂インターポーザでは難しい微細配線の形成が容易である。

[0400]

HBMでは、広いメモリバンド幅を実現するために多くの配線を接続する必要がある。このため、HBMを実装するインターポーザには、微細かつ高密度の配線形成が求められる。よって、HBMを実装するインターポーザには、シリコンインターポーザを用いることが好ましい。

[0401]

また、シリコンインターポーザを用いたSiPやMCMなどでは、集積回路とインターポーザ間の膨張係数の違いによる信頼性の低下が生じにくい。また、シリコンインターポーザは表面の平坦性が高いため、シリコンインターポーザ上に設ける集積回路とシリコンインターポーザ間の接続不良が生じにくい。特に、インターポーザ上に複数の集積回路を横に並べて配置する2.5Dパッケージ（2.5次元実装）では、シリコンインターポーザを用いることが好ましい。

[0402]

また、電子部品4730と重ねてヒートシンク（放熱板）を設けてもよい。ヒートシンクを設ける場合は、インターポーザ4731上に設ける集積回路の高さを揃えることが好ましい。例えば、本実施の形態に示す電子部品4730では、半導体装置4710と半導体装置4735の高さを揃えることが好ましい。

[0403]

電子部品4730を他の基板に実装するため、パッケージ基板4732の底部に電極4733を設けてもよい。図21Dでは、電極4733を半田ボールで形成する例を示している。パッケージ基板4732の底部に半田ボールをマトリクス状に設けることで、BGA（Ball Grid Array）実装を実現できる。また、電極4733を導電性のピンで形成してもよい。パッケージ基板4732の底部に導電性のピンをマトリクス状に設けることで、PGA（Pin Grid Array）実装を実現できる。

[0404]

電子部品4730は、BGAおよびPGAに限らず様々な実装方法を用いて他の基板に実装することができる。例えば、SPGA（Staggered Pin Grid Array）、LGA（Land Grid Array）、QFP（Quad Flat Package）、QFJ（Quad Flat J-leaded package）、またはQFN（Quad Flat Non-leaded package）などの実装方法を用いることができる。

[0405]

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

[0406]

（実施の形態6）

本実施の形態では、本明細書等に示した半導体装置、電子部品などを用いたシステムについて説明する。

[0407]

上記実施の形態で説明した高周波受信機100、高周波送受信機200などは、例えば、IoT分野のIoT末端機器（「エンドポイントマイコン」ともいう。）803などの小規模システムに好適に用いることができる。図22にIoTネットワークの階層構造と要求仕様の傾向を示す。図22では、要求仕様として消費電力804と処理性能805を示している。IoTネットワークの階層構造は、上層部であるクラウド分野801と下層部である組み込み分野802に大別される。クラウド分野801には例えばサーバが含まれる。組み込み分野802には例えば機械、産業用ロボット、車載機器、家電などが含まれる。

[0408]

上層ほど、消費電力の少なさよりも高い処理性能が求められる。よって、クラウド分野801で

は高性能CPU、高性能GPU、大規模SoC (System on a Chip) などが用いられる。また、下層ほど処理性能よりも消費電力の少なさが求められ、デバイス個数も爆発的に多くなる。

[0409]

なお、「エンドポイント」とは、組み込み分野802の末端領域を示す。エンドポイントに用いられるデバイスとしては、例えば、工場、家電、インフラ、農業などで使用されるマイコンが該当する。

[0410]

図23にエンドポイントマイコンの応用例として、ファクトリーオートメーションのイメージ図を示す。工場884はインターネット回線 (Internet) を介してクラウド883と接続される。また、クラウド883は、インターネット回線を介してホーム881およびオフィス882と接続される。インターネット回線は有線通信方式であってもよいし、無線通信方式であってもよい。例えば、無線通信方式の場合は、第4世代移動通信システム (4G) や第5世代移動通信システム (5G) を用いてもよい。また、工場884は、インターネット回線を介して工場885および工場886と接続してもよい。

[0411]

工場884はマスタデバイス (制御機器) 831を有する。マスタデバイス831は、クラウド883と接続し、情報の授受を行う機能を有する。また、マスタデバイス831は、IoT末端機器841に含まれる複数の産業用ロボット842と、M2M (Machine to Machine) インターフェイス832を介して接続される。M2Mインターフェイス832としては、例えば、有線通信方式の一種である産業イーサネット (「イーサネット」は登録商標) や、無線通信方式の一種であるローカル5Gなどを用いてもよい。

[0412]

工場の管理者は、ホーム881またはオフィス882から、クラウド883を介して工場884に接続し、稼働状況などを知ることができる。また、誤品・欠品チェック、置き場所指示、タクトタイムの計測などを行うことができる。

[0413]

近年「スマート工場」と銘打って、世界的にIoTの工場への導入が進められている。スマート工場の事例では、エンドポイントマイコンによる単なる検査、監査だけでなく、故障検知や異常予測なども行う事例が報告されている。

[0414]

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

[0415]

(実施の形態7)

本実施の形態では、本明細書等にした半導体装置などを用いた、電子機器について説明する。

[0416]

図24に示す電子機器のそれぞれは、上記実施の形態で説明した半導体装置、電子部品などを備えることができる電子機器の一例である。なお、本実施の形態で説明する電子機器は、実施の形態6で説明したIoT末端機器803としての機能を有してもよい。そのため、図24では、一例として、電子機器はクラウド883に接続されている様子を図示している。

[0417]

[情報端末]

図24に示す情報端末5500は、情報端末の一種である携帯電話（スマートフォン）である。情報端末5500は、筐体5510と、表示部5511と、を有しており、入力用インターフェイスとして、タッチパネルが表示部5511に備えられ、ボタンが筐体5510に備えられている。

[0418]

また、図24には、情報端末の一例として、デスクトップ型情報端末5300が図示されている。デスクトップ型情報端末5300は、情報端末の本体5301と、ディスプレイ5302と、キーボード5303と、を有する。

[0419]

また、図24には、ウェアラブル端末の一例である情報端末5900が図示されている。図24に示す情報端末5900は、手首に装着するタイプの情報端末であって、筐体5901、表示部5902、操作ボタン5903、操作子5904、バンド5905などを有する。

[0420]

なお、上述では、電子機器としてスマートフォン、デスクトップ用情報端末、及びウェアラブル端末を例として、それぞれ図24に図示したが、スマートフォン、デスクトップ用情報端末、及びウェアラブル端末以外の情報端末を適用することができる。スマートフォン、デスクトップ用情報端末、及びウェアラブル端末以外の情報端末としては、例えば、PDA（Personal Digital Assistant）、ノート型情報端末、ワークステーションなどが挙げられる。

[0421]

[電化製品]

また、図24には、電化製品の一例として電気冷凍冷蔵庫5800が図示されている。電気冷凍冷蔵庫5800は、筐体5801、冷蔵室用扉5802、冷凍室用扉5803等を有する。

[0422]

本一例では、電化製品として電気冷凍冷蔵庫について説明したが、その他の電化製品としては、例えば、掃除機、電子レンジ、電子オーブン、炊飯器、湯沸かし器、IH調理器、ウォーターサーバー、エアコンディショナーを含む冷暖房器具、洗濯機、乾燥機、オーディオビジュアル機器などが挙げられる。

[0423]

[ゲーム機]

また、図24には、ゲーム機の一例である携帯ゲーム機5200が図示されている。携帯ゲーム機5200は、筐体5201、表示部5202、ボタン5203等を有する。

[0424]

更に、図24には、ゲーム機の一例である据え置き型ゲーム機7500が図示されている。据え置き型ゲーム機7500は、本体7520と、コントローラ7522を有する。なお、本体7520には、無線または有線によってコントローラ7522を接続することができる。特に、無線によって接続する場合、据え置き型ゲーム機7500には、上記実施の形態で説明した半導体装置を適用することができる。また、図24に示していないが、コントローラ7522は、ゲームの画像を表示する表示部、ボタン以外の入力インターフェイスとなるタッチパネルやスティック、回転式つまみ、スライド式つまみなどを備えることができる。また、コントローラ7522は、図24に示

す形状に限定されず、ゲームのジャンルに応じて、コントローラ 7 5 2 2 の形状を様々に変更してもよい。例えば、FPS (First Person Shooter) などのシューティングゲームでは、トリガーをボタンとし、銃を模した形状のコントローラを用いることができる。また、例えば、音楽ゲームなどでは、楽器、音楽機器などを模した形状のコントローラを用いることができる。更に、据え置き型ゲーム機は、コントローラを使わず、代わりにカメラ、深度センサ、マイクروفオンなどを備えて、ゲームプレイヤーのジェスチャー、及び／又は音声によって操作する形式としてもよい。

[0 4 2 5]

また、上述したゲーム機の映像は、テレビジョン装置、パーソナルコンピュータ用ディスプレイ、ゲーム用ディスプレイ、ヘッドマウントディスプレイなどの表示装置によって、出力することができる。また、据え置き型ゲーム機 7 5 0 0 から表示装置に、ゲーム機の映像の送信は、上記実施の形態で説明した半導体装置を用いて、無線で行ってもよい。

[0 4 2 6]

図 2 4 では、ゲーム機の一例として携帯ゲーム機を図示しているが、本発明の一態様の電子機器はこれに限定されない。本発明の一態様の電子機器としては、例えば、家庭用の据え置き型ゲーム機、娯楽施設（ゲームセンター、遊園地など）に設置されるアーケードゲーム機、スポーツ施設に設置されるバッティング練習用の投球マシンなどが挙げられる。

[0 4 2 7]

[移動体]

上記実施の形態で説明した半導体装置は、移動体である自動車、及び自動車の運転席周辺に適用することができる。

[0 4 2 8]

図 2 4 には移動体の一例である自動車 5 7 0 0 が図示されている。

[0 4 2 9]

自動車 5 7 0 0 の場合、上記実施の形態で説明した半導体装置は、例えば、現在位置に関する情報を送受信するナビゲーションシステムなどに適用することができる。

[0 4 3 0]

なお、上述では、移動体の一例として自動車について説明しているが、移動体は自動車に限定されない。例えば、移動体としては、電車、モノレール、船、飛行体（ヘリコプター、飛行機、ロケット）なども挙げることができる。また、例えば、移動体は、無線操縦によって行われるもの（模型自動車、モーターボート、無人航空機（ドローン）など）も上げることができる。特に、上記実施の形態で説明した半導体装置は、無線操縦として利用する送受信機として適用してもよい。

[0 4 3 1]

[カメラ]

上記実施の形態で説明した半導体装置は、カメラに適用することができる。

[0 4 3 2]

図 2 4 には、撮像装置の一例であるデジタルカメラ 6 2 4 0 が図示されている。デジタルカメラ 6 2 4 0 は、筐体 6 2 4 1、表示部 6 2 4 2、操作ボタン 6 2 4 3、シャッターボタン 6 2 4 4 等を有し、また、デジタルカメラ 6 2 4 0 には、着脱可能なレンズ 6 2 4 6 が取り付けられている。なお、ここではデジタルカメラ 6 2 4 0 を、レンズ 6 2 4 6 を筐体 6 2 4 1 から取り外して交換す

ることが可能な構成としたが、レンズ6246と筐体6241とが一体となってもよい。また、デジタルカメラ6240は、ストロボ装置や、ビューファインダー等を別途装着することができる構成としてもよい。

[0433]

デジタルカメラ6240に、上記実施の形態で説明した半導体装置を適用することによって、例えば、撮影した画像をクラウド883の記憶サーバやSNS (Social Networking Service) サーバなどに送信することができる。また、例えば、クラウド883から画像編集ソフトを読み出して、デジタルカメラ6240で撮影した画像の編集を行うことができる。

[0434]

[ビデオカメラ]

上記実施の形態で説明した半導体装置は、ビデオカメラに適用することができる。

[0435]

図24には、撮像装置の一例であるビデオカメラ6300が図示されている。ビデオカメラ6300は、第1筐体6301、第2筐体6302、表示部6303、操作キー6304、レンズ6305、接続部6306等を有する。操作キー6304及びレンズ6305は第1筐体6301に設けられており、表示部6303は第2筐体6302に設けられている。そして、第1筐体6301と第2筐体6302とは、接続部6306により接続されており、第1筐体6301と第2筐体6302の間の角度は、接続部6306により変更が可能である。表示部6303における映像を、接続部6306における第1筐体6301と第2筐体6302との間の角度に従って切り替える構成としてもよい。

[0436]

ビデオカメラ6300に、上記実施の形態で説明した半導体装置を適用することによって、例えば、デジタルカメラ6240と同様に、撮影した動画をクラウド883の記憶サーバやSNSサーバなどに送信することができる。また、例えば、クラウド883から動画編集ソフトを読み出して、ビデオカメラ6300で撮影した動画の編集を行うことができる。

[0437]

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

[実施例1]

[0438]

本実施例では、図3Bに示したダウンコンバージョンミキサDN CMX2の構成において、適切に動作が行われているかを確認するため、回路シミュレータを用いて計算を行った。

[0439]

初めに、当該計算を行うための回路構成について説明する。図25は、図3BのダウンコンバージョンミキサDN CMX2を基として、回路シミュレータに入力した回路構成である。回路10は、入力電圧源IVと、定電圧源CVと、パルス電圧源PLVと、容量SMCと、を有する。

[0440]

回路10において、入力電圧源IVの+側端子は、端子DRFPに電氣的に接続され、入力電圧源IVの-側端子は、配線GNDLに電氣的に接続されている。容量SMCの第1端子は、端子IFP1に電氣的に接続され、容量SMCの第2端子は、配線GNDLに電氣的に接続されている。パルス電圧源PLVの+側端子は、端子DLOPに電氣的に接続され、パルス電圧源PLVの-側

端子は、配線GNDLに電氣的に接続されている。定電圧源CVの+側端子は、トランジスタOT_{r1}のバックゲートに電氣的に接続され、定電圧源CVの-側端子は、配線GNDLに電氣的に接続されている。

[0441]

なお、本実施例において、配線GNDLは、接地電位（GND）を与える配線としている。

[0442]

また、回路10のトランジスタOT_{r1}は、一例として、チャネル形成領域にIn-Ga-Zn酸化物を有するOSトランジスタとしている。また、回路10のトランジスタOT_{r1}において、チャネル長を60nmとし、チャネル幅を60nmとしている。

[0443]

入力電圧源IVは、一例として、最大電圧3.3V、最低電圧-3.3Vの交流電圧V_{in}を出力する電圧源としている。また、当該交流電圧の周波数は4MHzとしている。なお、入力電圧源IVから端子DRFPに供給されるV_{in}は、図3Bの回路におけるローノイズアンプLNAから出力された電圧に相当する。

[0444]

定電圧源CVは、+側端子と-側端子との間の電圧を0Vとしている。

[0445]

パルス電圧源PLVは、最大電圧3.3V、最低電圧0Vのパルス電圧V_{Lo}を出力する電圧源としている。また、当該パルス電圧の周波数は5MHzとしている。なお、パルス電圧源PLVから端子DLOPに供給されるV_{Lo}は、図3Bの回路におけるローカルオシレータLOから出力された電圧に相当する。

[0446]

容量SMCの静電容量の値は、10pFとしている。なお、容量SMCは、負荷容量（終端インピーダンス）として回路10に追加している。なお、容量SMCの第1端子の電圧、つまり、端子IFP1から出力される電圧をV_{out}とする。

[0447]

図26は、図25の回路10の構成を回路シミュレータに入力して得られた、交流電圧V_{in}と、パルス電圧V_{Lo}と、出力電圧V_{out}と、のそれぞれの波形を示したグラフである。当該グラフにおいて、横軸を時間（s）とし、縦軸を電圧（任意単位（a. u.））としている。

[0448]

交流電圧である入力電圧と、ローカルオシレータから当該入力電圧の周波数よりも高い電圧と、をミキサによって混合することによって、ミキサからの出力電圧の周波数は、入力電圧とローカルオシレータからの電圧との周波数の差の値となる。図26より、例えば、 4.0×10^{-6} s以降において、4MHzの交流電圧V_{in}が端子DRFPに入力され、5MHzのパルス電圧V_{Lo}が端子DLOPに入力されることによって、端子IFP1からV_{in}とV_{Lo}との周波数の差である1MHzの出力電圧V_{out}が出力されていることが確認できる。

[0449]

つまり、図1の高周波受信機100のダウンコンバージョンミキサDN_{CMX}として、図3BのOSトランジスタを含むダウンコンバージョンミキサDN_{CMX}2などを適用することができる。

[0450]

また、OSトランジスタは、電界効果移動度の温度依存性が低いため、温度変化に対する電界効果移動度の変化が少なくなる。一方、Siトランジスタは、温度が高くなると電界効果移動度が低くなるため、高周波受信機100に備わっている、Siトランジスタが含まれている増幅器の動作能力が低下する。このため、ローノイズアンプLNAなどは、増幅器の動作能力の低下を補うため、増幅器を多段にして構成することがある。一方、高周波受信機100のダウンコンバージョンミキサDNCMXとして、図3A乃至図3CのOSトランジスタを含むダウンコンバージョンミキサDNCMX1乃至ダウンコンバージョンミキサDNCMX3のいずれかを適用することによって、ダウンコンバージョンミキサDNCMXは、高温による電界効果移動度の低下の影響を受けにくい。このため、ローノイズアンプLNAに含まれる多段となっている増幅器の数を少なくすることができるため、高周波受信機100の消費電力を低減できる。また、高周波受信機100の面積を低減できる。

[実施例2]

[0451]

本実施例では、図6Aに示したシングルバランスドミキサSBMXA、及び図9Aに示したダブルバランスドミキサDBMXAの構成において、適切に動作が行われているかを確認するため、回路シミュレータを用いて計算を行った。

[0452]

<シングルバランスドミキサ>

初めに、シングルバランスドミキサの回路構成における当該計算について説明する。図27は、図6AのシングルバランスドミキサSBMXAを基として、回路シミュレータに入力した回路構成である。回路20は、定電圧源CV1と、定電圧源CV2と、定電圧源CV3と、入力電圧源IV1と、パルス電圧源PLVPと、パルス電圧源PLVNと、インダクタXL1と、容量SMC1と、容量SMC2と、トランジスタITrと、トランジスタOM1と、トランジスタOM1rと、を有する。

[0453]

なお、回路20が有するインダクタXL1は、図6AのシングルバランスドミキサSBMXAの負荷LE1に相当する。また、回路20の、図6AのシングルバランスドミキサSBMXAの負荷LE2に相当する回路素子は、無いものとしている。

[0454]

また、回路20が有するトランジスタITr1は、電流源IS1に含まれているトランジスタに相当する。

[0455]

回路20において、入力電圧源IV1の+側端子は、端子RFPに電氣的に接続され、入力電圧源IV1の-側端子は、配線GNDLに電氣的に接続されている。容量SMC1の第1端子は、端子IFPと、インダクタXL1の第1端子と、トランジスタOM1の第1端子と、に電氣的に接続され、容量SMC1の第2端子は、配線GNDLに電氣的に接続されている。容量SMC2の第1端子は、トランジスタOM1rの第1端子に電氣的に接続され、容量SMC2の第2端子は、配線GNDLに電氣的に接続されている。

[0456]

なお、配線GNDLは、接地電位（GND）を与える配線とする。

[0457]

定電圧源CV1の+側端子は、インダクタXL1の第2端子と、容量SMC2の第1端子と、トランジスタOM1rの第1端子と、に電氣的に接続されている。定電圧源CV1の-側端子は、配線GNDLに電氣的に接続されている。定電圧源CV2の+側端子は、トランジスタOM1のバックゲートと、トランジスタOM1rのバックゲートと、トランジスタITr1のバックゲートと、に電氣的に接続されている。定電圧源CV2の-側端子は、配線GNDLに電氣的に接続されている。定電圧源CV3の+側端子は、トランジスタITr1のゲートに電氣的に接続され、定電圧源CV3の-側端子は、配線GNDLに電氣的に接続されている。

[0458]

パルス電圧源PLVPの+側端子は、端子LOPINに電氣的に接続され、パルス電圧源PLVPの-側端子は、配線GNDLに電氣的に接続されている。パルス電圧源PLVNの+側端子は、端子LONINに電氣的に接続され、パルス電圧源PLVNの-側端子は、配線GNDLに電氣的に接続されている。

[0459]

また、回路20のトランジスタOM1、トランジスタOM1r、及びトランジスタITr1は、一例として、チャネル形成領域にIn-Ga-Zn酸化物を有するOSトランジスタとしている。また、回路20のトランジスタOM1、トランジスタOM1r、及びトランジスタITr1のそれぞれは、チャネル長を60nmとし、チャネル幅を60nmとしている。

[0460]

入力電圧源IV1は、一例として、最大電圧3.3V、最低電圧-3.3Vの交流電圧Vinを出力する電圧源としている。また、当該交流電圧の周波数は4MHzとしている。なお、入力電圧源IV1から端子RFPに供給されるVinは、図3Bの回路におけるローノイズアンプLNAから出力された電圧に相当する。

[0461]

定電圧源CV1での+側端子と-側端子との間の電圧を3.3Vとしている。また、定電圧源CV2での、+側端子と-側端子との間の電圧を0Vとしている。また、定電圧源CV3での、+側端子と-側端子との間の電圧を3.3Vとしている。

[0462]

パルス電圧源PLVPは、最大電圧3.3V、最低電圧0Vのパルス電圧V_{LOP}を出力する電圧源としている。また、当該パルス電圧の周波数は5MHzとしている。また、パルス電圧源PLVNは、パルス電圧源PLVPのパルス電圧V_{LOP}の位相が半波長分進んだパルス電圧V_{LON}を出力する電圧源としている。つまり、パルス電圧V_{LOP}との位相差が180度となる電圧波形がパルス電圧V_{LON}に相当する。なお、パルス電圧源PLVP及びパルス電圧源PLVNから端子LOPIN、端子LONINに供給されるV_{LOP}、V_{LON}は、図3Bの回路におけるローカルオシレータLOから出力された電圧に相当する。

[0463]

容量SMC1及び容量SMC2の静電容量の値は、10pFとしている。なお、容量SMC1及び容量SMC2は、信号電圧と電源電圧(GND)とを分けるためのデカップリング容量として回路20に追加している。なお、容量SMC1の第1端子の電圧、つまり、端子IFPから出力される電圧をV_{Sout}とする。

[0464]

図28は、図27の回路20の構成を回路シミュレータに入力して得られた、交流電圧 V_{in} と、パルス電圧 V_{LOP} と、出力電圧 V_{Sout} と、のそれぞれの波形を示したグラフである。当該グラフにおいて、横軸を時間(s)とし、縦軸を電圧(任意単位(a.u.))としている。なお、図28では、パルス電圧 V_{LON} を省略している。

[0465]

図28より、例えば、 1.0×10^{-5} s以降において、4 MHzの交流電圧 V_{in} が端子RFPに入力され、5 MHzのパルス電圧 V_{LOP} が端子LOPINに入力されることによって、端子IFPから V_{in} と V_{LOP} との周波数の差である1 MHzの出力電圧 V_{Sout} が出力されていることが確認できる。

[0466]

交流電圧である入力電圧と、ローカルオシレータから当該入力電圧の周波数よりも高い電圧と、をミキサによって混合することによって、ミキサからの出力電圧の周波数は、入力電圧とローカルオシレータからの電圧との周波数の差の値となるため、図28の結果より、図27に示す回路20は、ミキサとして動作することが確認できた。

[0467]

<ダブルバランスドミキサ>

次に、ダブルバランスドミキサの回路構成における、回路シミュレータを用いた計算について説明する。図29は、図9AのダブルバランスドミキサDBMXAを基として、回路シミュレータに入力した回路構成である。回路30は、定電圧源CV4と、定電圧源CV5と、定電圧源CV6Pと、定電圧源CV6Nと、入力電圧源IV2Pと、入力電圧源IV2Nと、パルス電圧源PLV2Pと、パルス電圧源PLV2Nと、抵抗XR1と、抵抗XR2と、容量SMC3と、容量SMC4と、トランジスタITr2と、トランジスタITr3と、トランジスタOM2と、トランジスタOM2rと、トランジスタOM3と、トランジスタOM3rと、を有する。

[0468]

なお、回路30が有する抵抗XR1は、図9AのダブルバランスドミキサDBMXAの負荷LE1に相当する。また、回路30が有する抵抗XR2は、図9AのダブルバランスドミキサDBMXAの負荷LE2に相当する。

[0469]

また、回路30が有するトランジスタITr2は、電流源IS2に含まれているトランジスタに相当する。また、回路30が有するトランジスタITr3は、電流源IS3に含まれているトランジスタに相当する。

[0470]

回路30において、入力電圧源IV2Pの+側端子は、端子RFPINに電氣的に接続され、入力電圧源IV2Pの-側端子は、配線GNDLに電氣的に接続されている。入力電圧源IV2Nの+側端子は、端子RFNINに電氣的に接続され、入力電圧源IV2Nの-側端子は、配線GNDLに電氣的に接続されている。容量SMC3の第1端子は、抵抗XR1の第1端子と、トランジスタOM2の第1端子と、トランジスタOM3rの第1端子と、に電氣的に接続され、容量SMC3の第2端子は、配線GNDLに電氣的に接続されている。容量SMC4の第1端子は、抵抗XR2の第1端子と、トランジスタOM2rの第1端子と、トランジスタOM3の第1端子と、端子IF

Pと、に電氣的に接続され、容量SMC 4の第2端子は、配線GND Lに電氣的に接続されている。

[0471]

定電圧源CV 4の+側端子は、抵抗XR 1の第2端子と、抵抗XR 2の第2端子と、に電氣的に接続されている。定電圧源CV 4の-側端子は、配線GND Lに電氣的に接続されている。定電圧源CV 5の+側端子は、トランジスタOM2のバックゲートと、トランジスタOM2 rのバックゲートと、トランジスタOM3のバックゲートと、トランジスタOM3 rのバックゲートと、トランジスタITr 2のバックゲートと、トランジスタITr 3のバックゲートと、に電氣的に接続されている。定電圧源CV 5の-側端子は、配線GND Lに電氣的に接続されている。定電圧源CV 6 Pの+側端子は、トランジスタITr 2のゲートに電氣的に接続され、定電圧源CV 6 Pの-側端子は、配線GND Lに電氣的に接続されている。定電圧源CV 6 Nの+側端子は、トランジスタITr 3のゲートに電氣的に接続され、定電圧源CV 6 Nの-側端子は、配線GND Lに電氣的に接続されている。

[0472]

なお、配線GND Lは、接地電位（GND）を与える配線とする。

[0473]

パルス電圧源PLV 2 Pの+側端子は、端子LOPINに電氣的に接続され、パルス電圧源PLV 2 Pの-側端子は、配線GND Lに電氣的に接続されている。パルス電圧源PLV 2 Nの+側端子は、端子LONINに電氣的に接続され、パルス電圧源PLV 2 Nの-側端子は、配線GND Lに電氣的に接続されている。

[0474]

また、回路30のトランジスタOM2、トランジスタOM2 r、トランジスタOM3、トランジスタOM3 r、トランジスタITr 2、及びトランジスタITr 3は、一例として、チャネル形成領域にIn-Ga-Zn酸化物を有するOSトランジスタとしている。また、回路30のトランジスタOM2、トランジスタOM2 r、トランジスタOM3、トランジスタOM3 r、トランジスタITr 2、及びトランジスタITr 3のそれぞれは、チャネル長を60 nmとし、チャネル幅を60 nmとしている。

[0475]

入力電圧源IV 2 Pは、一例として、最大電圧3.3 V、最低電圧-3.3 Vの交流電圧 V_{inp} を出力する電圧源とし、当該交流電圧の周波数は4 MHzとしている。また、入力電圧源IV 2 Nは、一例として、入力電圧源IV 2 Pから出力される交流電圧 V_{inp} の位相が半波長分進んだ交流電圧 V_{inn} を出力する電圧源としている。なお、入力電圧源IV 2 P及び入力電圧源IV 2 Nから端子RFPIN及び端子RFNINに供給される V_{inp} 、 V_{inn} は、図3Bの回路におけるローノイズアンプLNAから出力された電圧に相当する。

[0476]

定電圧源CV 4での+側端子と-側端子との間の電圧を3.3 Vとしている。また、定電圧源CV 5での、+側端子と-側端子との間の電圧を0 Vとしている。また、定電圧源CV 6 Pでの、+側端子と-側端子との間の電圧を3.3 Vとし、定電圧源CV 6 Nでの、+側端子と-側端子との間の電圧を3.3 Vとしている。

[0477]

パルス電圧源PLV 2 P及びパルス電圧源PLV 2 Nのそれぞれについては、図27に示したパ

ルス電圧源 P_{LVP} 及びパルス電圧源 P_{LVN} と同様の電圧源とする。そのため、図 29 に示すパルス電圧源 P_{LV2P} 及びパルス電圧源 P_{LV2N} のそれぞれについては、図 27 に示したパルス電圧源 P_{LVP} 及びパルス電圧源 P_{LVN} の説明を参酌する。

[0478]

容量 $SMC3$ 及び容量 $SMC4$ の静電容量の値は、 10 pF としている。なお、容量 $SMC3$ 及び容量 $SMC4$ は、容量 $SMC1$ 及び容量 $SMC2$ と同様に、デカップリング容量として回路 30 に追加している。なお、容量 $SMC4$ の第 1 端子の電圧、つまり、端子 IFP から出力される電圧を V_{Dout} とする。

[0479]

図 30 は、図 27 の回路 20 の構成を回路シミュレータに入力して得られた、交流電圧 V_{inn} と、パルス電圧 V_{LON} と、出力電圧 V_{Dout} と、のそれぞれの波形を示したグラフである。当該グラフにおいて、横軸を時間 (s) とし、縦軸を電圧 (任意単位 (a. u.)) としている。なお、図 30 では、交流電圧 V_{inp} 、パルス電圧 V_{LOP} を省略している。

[0480]

図 30 より、例えば、 $1.0 \times 10^{-5}\text{ s}$ 以降において、 4 MHz の入力電圧 V_{inn} が端子 $RFIN$ に入力され、 5 MHz のパルス電圧 V_{LON} が端子 $LONIN$ に入力されることによって、端子 IFP から V_{inn} (V_{inp}) と V_{LOP} (V_{LON}) との周波数の差である 1 MHz の出力電圧 V_{Dout} が出力されていることが確認できる。

[0481]

交流電圧と、ローカルオシレータから当該入力電圧の周波数よりも高い電圧と、をミキサによって混合することによって、ミキサからの出力電圧の周波数は、入力電圧とローカルオシレータからの電圧との周波数の差の値となるため、図 30 の結果より、図 29 に示す回路 30 は、回路 20 と同様に、ミキサとして動作することが確認できた。

[0482]

また、図 31 には、回路 20 の出力結果である図 28 の V_{Sout} と、回路 30 の出力結果である図 30 の V_{Dout} と、のそれぞれの電圧波形を示している。なお、横軸を時間 (s) とし、縦軸を電圧 (任意単位 (a. u.)) としている。図 31 より、ダブルバランスドミキサである回路 30 の出力電圧 V_{Dout} は、シングルバランスドミキサである回路 20 の出力電圧 V_{Sout} よりも、二次歪みが低減されていることが確認できる。

[符号の説明]

[0483]

ANT : アンテナ、DPXR : デュプレクサ、LNA : ローノイズアンプ、PA : パワーアンプ、LO : ローカルオシレータ、DNCMX : ダウンコンバージョンミキサ、DNCMX1 : ダウンコンバージョンミキサ、DNCMX2 : ダウンコンバージョンミキサ、DNCMX3 : ダウンコンバージョンミキサ、UPCMX : アップコンバージョンミキサ、BPF : バンドパスフィルタ、IFA : IF 増幅器、ADC : アナログデジタル変換回路、AMP : 増幅器、LAMP [1] : 増幅器、LAMP [2] : 増幅器、LAMP [3] : 増幅器、PAMP [1] : 増幅器、PAMP [2] : 増幅器、PAMP [3] : 増幅器、TL1 : 伝送線路、TL2 : 伝送線路、TL3 : 伝送線路、LTL1 : 伝送線路、LTL2 : 伝送線路、PTL1 : 伝送線路、ANC1 : 回路、ANC2 : 回路、ANC3 : 回路、CV : 定電圧源、CV1 : 定電圧源、CV2 : 定電圧源、CV3 : 定電圧源、C

V4 : 定電圧源、CV5 : 定電圧源、CV6P : 定電圧源、CV6N : 定電圧源、PLV : パルス電圧源、PLVP : パルス電圧源、PLVN : パルス電圧源、PLV2P : パルス電圧源、PLV2N : パルス電圧源、IV : 入力電圧源、IV1 : 入力電圧源、IV2P : 入力電圧源、IV2N : 入力電圧源、IS : 電流源、IS1 : 電流源、IS2 : 電流源、IS3 : 電流源、LP : 負荷部、DIFP : 差動部、ISP : 電流源部、ACP : 回路部、STr1 : トランジスタ、OTr1 : トランジスタ、OM1 : トランジスタ、OM1r : トランジスタ、OM2 : トランジスタ、OM2r : トランジスタ、OM3 : トランジスタ、OM3r : トランジスタ、RFOM : トランジスタ、RFOM1 : トランジスタ、RFOM2 : トランジスタ、ITr : トランジスタ、ITr1 : トランジスタ、ITr2 : トランジスタ、ITr3 : トランジスタ、C1 : 容量、PC1 : 容量、PC2 : 容量、SMC : 容量、SMC1 : 容量、SMC2 : 容量、SMC3 : 容量、SMC4 : 容量、XL1 : インダクタ、R1 : 抵抗、XR1 : 抵抗、XR2 : 抵抗、LE1 : 負荷、LE2 : 負荷、LT1 : 端子、LT2 : 端子、PT1 : 端子、PT2 : 端子、DRFP : 端子、DLOP : 端子、IFP1 : 端子、URFP : 端子、ULOP : 端子、IFP : 端子、IFP2 : 端子、IFPa : 端子、IFPb : 端子、LOPIN : 端子、LONIN : 端子、RFP : 端子、RFPIN : 端子、RFNIN : 端子、DT1 : 端子、DT2 : 端子、DT3 : 端子、VI : 端子、VO : 端子、VB : 端子、VAL : 配線、VDDL : 配線、GNDL : 配線、10 : 回路、20 : 回路、30 : 回路、100 : 高周波受信機、200 : 高周波送受信機、300 : トランジスタ、311 : 基板、313 : 半導体領域、314a : 低抵抗領域、314b : 低抵抗領域、315 : 絶縁体、316 : 導電体、320 : 絶縁体、322 : 絶縁体、324 : 絶縁体、326 : 絶縁体、328 : 導電体、330 : 導電体、350 : 絶縁体、352 : 絶縁体、354 : 絶縁体、356 : 導電体、360 : 絶縁体、362 : 絶縁体、364 : 絶縁体、366 : 導電体、370 : 絶縁体、372 : 絶縁体、374 : 絶縁体、376 : 導電体、380 : 絶縁体、382 : 絶縁体、384 : 絶縁体、386 : 導電体、402 : 絶縁体、404 : 絶縁体、500 : トランジスタ、503 : 導電体、503a : 導電体、503b : 導電体、510 : 絶縁体、512 : 絶縁体、514 : 絶縁体、516 : 絶縁体、518 : 導電体、520 : 絶縁体、522 : 絶縁体、524 : 絶縁体、530 : 酸化物、530a : 酸化物、530b : 酸化物、530c : 酸化物、530c1 : 酸化物、530c2 : 酸化物、540 : 導電体、540a : 導電体、540b : 導電体、542a : 導電体、542b : 導電体、543a : 領域、543b : 領域、544 : 絶縁体、546 : 導電体、548 : 導電体、550 : 絶縁体、552 : 絶縁体、560 : 導電体、560a : 導電体、560b : 導電体、574 : 絶縁体、580 : 絶縁体、581 : 絶縁体、582 : 絶縁体、586 : 絶縁体、600 : 容量素子、600A : 容量素子、600B : 容量素子、610 : 導電体、611 : 導電体、612 : 導電体、620 : 導電体、630 : 絶縁体、631 : 絶縁体、650 : 絶縁体、651 : 絶縁体、801 : クラウド分野、802 : 分野、803 : IoT末端機器、804 : 消費電力、805 : 処理性能、831 : マスタデバイス、832 : M2Mインターフェイス、841 : IoT末端機器、842 : 産業用ロボット、881 : ホーム、882 : オフィス、883 : クラウド、884 : 工場、885 : 工場、886 : 工場、4700 : 電子部品、4702 : プリント基板、4704 : 実装基板、4710 : 半導体装置、4730 : 電子部品、4731 : インターポーザ、4732 : パッケージ基板、4733 : 電極、4735 : 半導体装置、4800 : 半導体ウェハ、4800a : チップ、4801 : ウェハ、4801a : ウェハ、4802 : 回路部、4803 : スペーシング、4803a : スペーシング、5200 : 携帯ゲーム機、5201 : 筐体、5202 : 表示部、5203 : ボタン、

5300：デスクトップ型情報端末、5301：本体、5302：ディスプレイ、5303：キーボード、5500：情報端末、5510：筐体、5511：表示部、5700：自動車、5800：電気冷凍冷蔵庫、5801：筐体、5802：冷蔵室用扉、5803：冷凍室用扉、5900：情報端末、5901：筐体、5902：表示部、5903：操作ボタン、5904：操作子、5905：バンド、6240：デジタルカメラ、6241：筐体、6242：表示部、6243：操作ボタン、6244：シャッターボタン、6246：レンズ、6300：ビデオカメラ、6301：第1筐体、6302：第2筐体、6303：表示部、6304：操作キー、6305：レンズ、6306：接続部、7500：据え置き型ゲーム機、7520：本体、7522：コントローラ

請求の範囲

[請求項 1]

差動部と、電流源と、第 1 負荷と、入力端子と、第 1 出力端子と、を有し、
前記差動部は、第 1 トランジスタと、第 2 トランジスタと、を有し、
前記第 1 トランジスタと、前記第 2 トランジスタと、のそれぞれは、チャネル形成領域に金属酸化物を有し、
前記第 1 トランジスタの第 1 端子は、前記第 2 トランジスタの第 1 端子と、前記入力端子と、前記電流源の第 1 端子と、に電氣的に接続され、
前記第 1 トランジスタの第 2 端子は、前記第 1 負荷の第 1 端子と、前記第 1 出力端子と、に電氣的に接続され、
前記第 1 負荷は、第 1 電圧が前記第 1 負荷の第 2 端子に与えられることによって、前記第 1 負荷の第 1 端子—第 2 端子間に電流を流す機能を有し、
前記電流源は、前記電流源の第 1 端子に定電流を流す機能を有し、
前記第 1 トランジスタのゲートに第 1 信号が入力され、前記第 2 トランジスタのゲートに前記第 1 信号との位相差が 180 度である第 2 信号が入力され、かつ前記入力端子に第 3 信号が入力されたとき、前記差動部は、前記第 1 信号の電圧波形と前記第 3 信号の電圧波形と、に応じた電圧波形の第 1 出力信号を生成して、前記第 1 出力信号を前記第 1 出力端子に出力する、
ミキサ。

[請求項 2]

差動部と、電流源と、第 1 負荷と、第 3 トランジスタと、入力端子と、第 1 出力端子と、を有し、
前記差動部は、第 1 トランジスタと、第 2 トランジスタと、を有し、
前記第 1 トランジスタと、前記第 2 トランジスタと、のそれぞれは、チャネル形成領域に金属酸化物を有し、
前記第 1 トランジスタの第 1 端子は、前記第 2 トランジスタの第 1 端子と、前記第 3 トランジスタの第 1 端子と、に電氣的に接続され、
前記第 3 トランジスタの第 2 端子は、前記電流源の第 1 端子に電氣的に接続され、
前記第 3 トランジスタのゲートは、前記入力端子に電氣的に接続され、
前記第 1 トランジスタの第 2 端子は、前記第 1 負荷の第 1 端子と、前記第 1 出力端子と、に電氣的に接続され、
前記第 1 負荷は、第 1 電圧が前記第 1 負荷の第 2 端子に与えられることによって、前記第 1 負荷の第 1 端子—第 2 端子間に電流を流す機能を有し、
前記電流源は、前記電流源の第 1 端子に定電流を流す機能を有し、
前記第 1 トランジスタのゲートに第 1 信号が入力され、前記第 2 トランジスタのゲートに前記第 1 信号との位相差が 180 度である第 2 信号が入力され、かつ前記入力端子に第 3 信号が入力されたとき、前記差動部は、前記第 1 信号の電圧波形と前記第 3 信号の電圧波形と、に応じた電圧波形の第 1 出力信号を生成して、前記第 1 出力信号を前記第 1 出力端子に出力する、
ミキサ。

[請求項 3]

請求項 1、又は請求項 2 において、
第 2 負荷と、第 2 出力端子と、を有し、

前記第2トランジスタの第2端子は、前記第2負荷の第1端子と、前記第2出力端子と、に電氣的に接続され、

前記第2負荷は、前記第1電圧が前記第2負荷の第2端子に与えられることによって、前記第2負荷の第1端子ー第2端子間に電流を流す機能を有し、

前記第1トランジスタのゲートに前記第1信号が入力され、前記第2トランジスタのゲートに前記第2信号が入力され、かつ前記入力端子に前記第3信号が入力されたとき、前記差動部は、前記第2信号の電圧波形と前記第3信号の電圧波形と、に応じた電圧波形の第2出力信号を生成して、前記第2出力信号を前記第2出力端子に出力する機能と、を有する、

ミキサ。

[請求項4]

請求項1乃至請求項3のいずれか一において、

前記電流源は、チャネル形成領域にシリコンが含まれているトランジスタを有し、

前記差動部は、前記電流源の上方に位置する、

ミキサ。

[請求項5]

差動部と、第1電流源と、第2電流源と、第1負荷と、第2負荷と、第1入力端子と、第2入力端子と、第1出力端子と、を有し、

前記差動部は、第1トランジスタと、第2トランジスタと、第4トランジスタと、第5トランジスタと、を有し、

前記第1トランジスタと、前記第2トランジスタと、前記第4トランジスタと、前記第5トランジスタと、のそれぞれは、チャネル形成領域に金属酸化物を有し、

前記第1トランジスタの第1端子は、前記第2トランジスタの第1端子と、前記第1入力端子と、前記第1電流源の第1端子と、に電氣的に接続され、

前記第4トランジスタの第1端子は、前記第5トランジスタの第1端子と、前記第2入力端子と、前記第2電流源の第1端子と、に電氣的に接続され、

前記第1トランジスタの第2端子は、前記第5トランジスタの第2端子と、前記第1負荷の第1端子と、に電氣的に接続され、

前記第2トランジスタの第2端子は、前記第4トランジスタの第2端子と、前記第2負荷の第1端子と、前記第1出力端子と、に電氣的に接続され、

前記第1負荷は、第1電圧が前記第1負荷の第2端子に与えられることによって、前記第1負荷の第1端子ー第2端子間に電流を流す機能を有し、

前記第2負荷は、前記第1電圧が前記第2負荷の第2端子に与えられることによって、前記第2負荷の第1端子ー第2端子間に電流を流す機能を有し、

前記第1電流源は、前記第1電流源の第1端子に第1定電流を流す機能を有し、

前記第2電流源は、前記第2電流源の第1端子に第2定電流を流す機能を有し、

前記第1トランジスタのゲート及び前記第4トランジスタのゲートのそれぞれに第1信号が入力され、前記第2トランジスタのゲート及び前記第5トランジスタのゲートのそれぞれに前記第1信号との位相差が180度である第2信号が入力され、前記第1入力端子に第3信号が入力され、かつ前記第2入力端子に第4信号が入力されたとき、前記差動部は、前記第1信号の電圧波形及び前記第4信号の電圧波形に応じた電圧波形の第5信号と、前記第2信号の電圧波形及び前記第3信号

の電圧波形に応じた電圧波形の第6信号と、を第1出力信号として前記第1出力端子から出力する、ミキサ。

[請求項6]

差動部と、第1電流源と、第2電流源と、第1負荷と、第2負荷と、第3トランジスタと、第6トランジスタと、第1入力端子と、第2入力端子と、第1出力端子と、を有し、

前記差動部は、第1トランジスタと、第2トランジスタと、第4トランジスタと、第5トランジスタと、を有し、

前記第1トランジスタと、前記第2トランジスタと、第4トランジスタと、第5トランジスタと、のそれぞれは、チャンネル形成領域に金属酸化物を有し、

前記第1トランジスタの第1端子は、前記第2トランジスタの第1端子と、前記第3トランジスタの第1端子と、に電氣的に接続され、

前記第3トランジスタの第2端子は、前記第1電流源の第1端子に電氣的に接続され、

前記第3トランジスタのゲートは、前記第1入力端子に電氣的に接続され、

前記第4トランジスタの第1端子は、前記第5トランジスタの第1端子と、前記第6トランジスタの第1端子と、に電氣的に接続され、

前記第6トランジスタの第2端子は、前記第2電流源の第1端子に電氣的に接続され、

前記第6トランジスタのゲートは、前記第2入力端子に電氣的に接続され、

前記第1トランジスタの第2端子は、前記第5トランジスタの第2端子と、前記第1負荷の第1端子と、に電氣的に接続され、

前記第2トランジスタの第2端子は、前記第4トランジスタの第2端子と、前記第2負荷の第1端子と、前記第1出力端子と、に電氣的に接続され、

前記第1負荷は、第1電圧が前記第1負荷の第2端子に与えられることによって、前記第1負荷の第1端子ー第2端子間に電流を流す機能を有し、

前記第2負荷は、前記第1電圧が前記第2負荷の第2端子に与えられることによって、前記第2負荷の第1端子ー第2端子間に電流を流す機能を有し、

前記第1電流源は、前記第1電流源の第1端子に第1定電流を流す機能を有し、

前記第2電流源は、前記第2電流源の第1端子に第2定電流を流す機能を有し、

前記第1トランジスタのゲート及び前記第4トランジスタのゲートのそれぞれに第1信号が入力され、前記第2トランジスタのゲート及び前記第5トランジスタのゲートのそれぞれに前記第1信号との位相差が180度である第2信号が入力され、前記第1入力端子に第3信号が入力され、かつ前記第2入力端子に第4信号が入力されたとき、前記差動部は、前記第1信号の電圧波形及び前記第4信号の電圧波形に応じた電圧波形の第5信号と、前記第2信号の電圧波形及び前記第3信号の電圧波形に応じた電圧波形の第6信号と、を第1出力信号として前記第1出力端子から出力する、ミキサ。

[請求項7]

請求項5、又は請求項6において、

第2出力端子を有し、

前記第2出力端子は、前記第1トランジスタの第2端子と、前記第5トランジスタの第2端子と、前記第1負荷の第1端子と、に電氣的に接続され、

前記第1トランジスタのゲート及び前記第4トランジスタのゲートのそれぞれに前記第1信号が

入力され、前記第2トランジスタのゲート及び前記第5トランジスタのゲートのそれぞれに前記第2信号が入力され、前記第1入力端子に前記第3信号が入力され、かつ前記第2入力端子に前記第4信号が入力されたとき、前記差動部は、前記第1信号の電圧波形及び前記第3信号の電圧波形に応じた電圧波形の第7信号と、前記第2信号の電圧波形及び前記第4信号の電圧波形に応じた電圧波形の第8信号と、を第2出力信号として前記第2出力端子から出力する機能を有する、

ミキサ。

[請求項8]

請求項5乃至請求項7のいずれか一において、

前記第1電流源、及び前記第2電流源のそれぞれは、チャネル形成領域にシリコンが含まれているトランジスタを有し、

前記差動部は、前記第1電流源、及び前記第2電流源の上方に位置する、

ミキサ。

[請求項9]

ミキサと、ローカルオシレータと、を有し、

前記ミキサは、トランジスタを有し、

前記トランジスタは、チャネル形成領域に金属酸化物を有し、

前記ミキサの第1端子は、前記ローカルオシレータに電氣的に接続され、

前記ローカルオシレータは、前記ミキサの第1端子を介して、前記トランジスタのゲートに第9信号を供給する機能を有し、

前記ミキサは、前記第9信号の電圧波形と、前記ミキサの第2端子を介して前記トランジスタの第1端子に入力された第10信号の電圧波形と、に応じた電圧波形を有する第11信号を生成して、前記第11信号を前記トランジスタの第2端子から前記ミキサの第3端子に出力する機能を有する、半導体装置。

[請求項10]

請求項9において、

前記ミキサの第1端子は、前記トランジスタのゲートに電氣的に接続され、

前記ミキサの第2端子は、前記トランジスタの第1端子に電氣的に接続され、

前記ミキサの第3端子は、前記トランジスタの第2端子に電氣的に接続されている、

半導体装置。

[請求項11]

請求項9又は請求項10において、

アンテナと、ローノイズアンプと、を有し、

前記アンテナは、前記ローノイズアンプの入力端子に電氣的に接続され、

前記ローノイズアンプの出力端子は、前記ミキサの第2端子に電氣的に接続されている、

半導体装置。

图 1

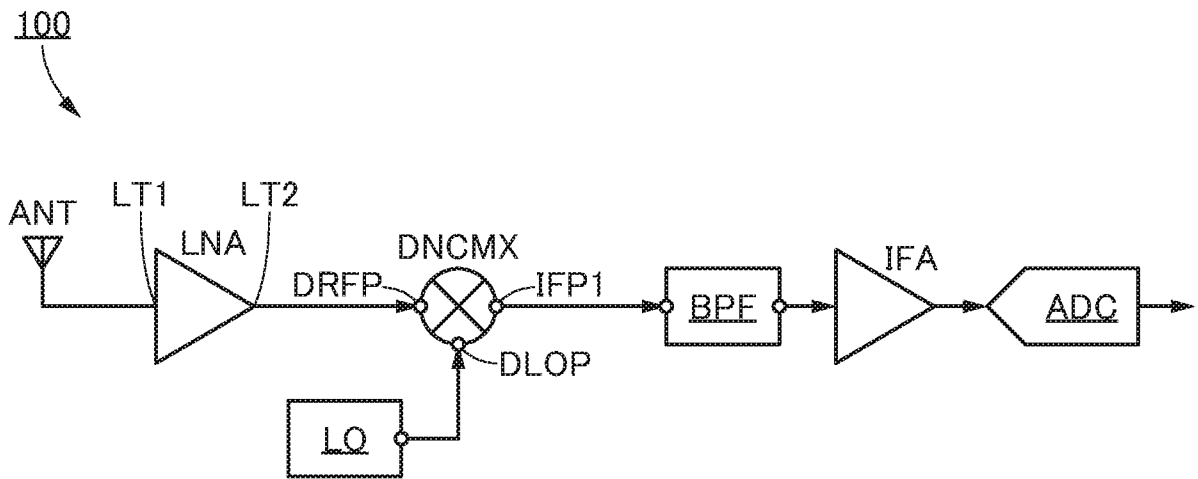


図2A

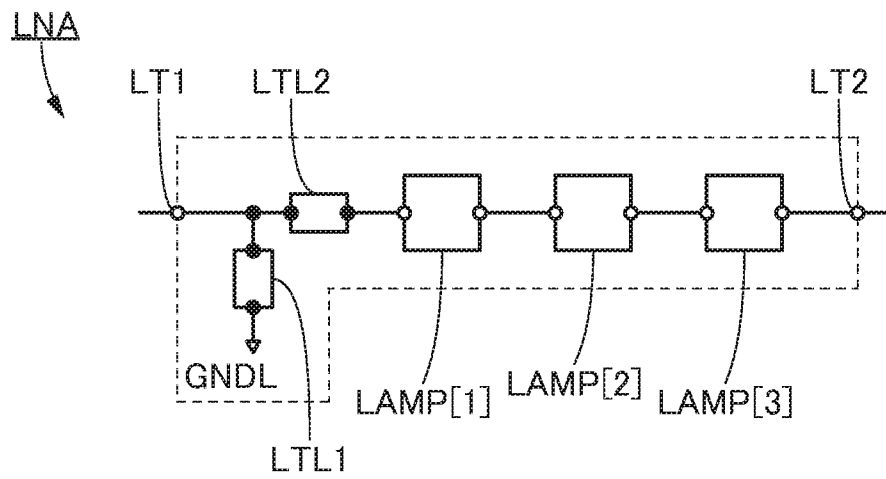
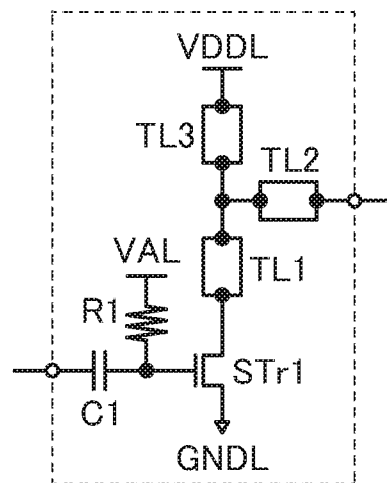


図2B

AMP(LAMP_PAMP)



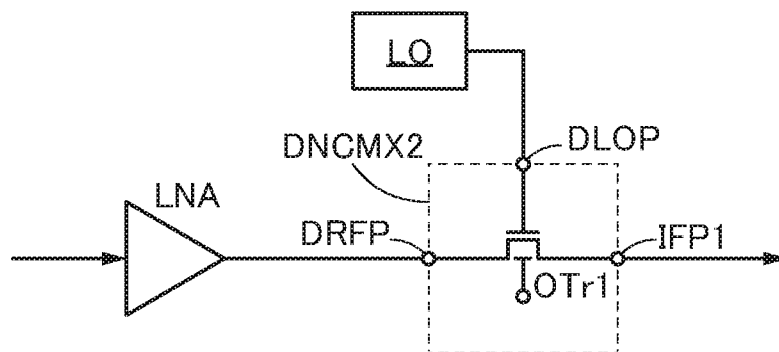
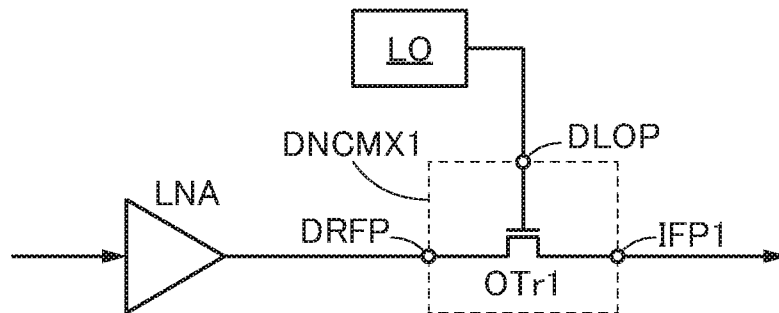
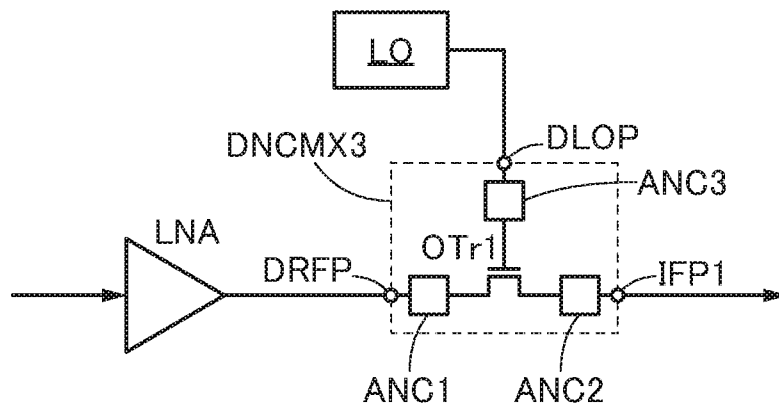
 3C

图4

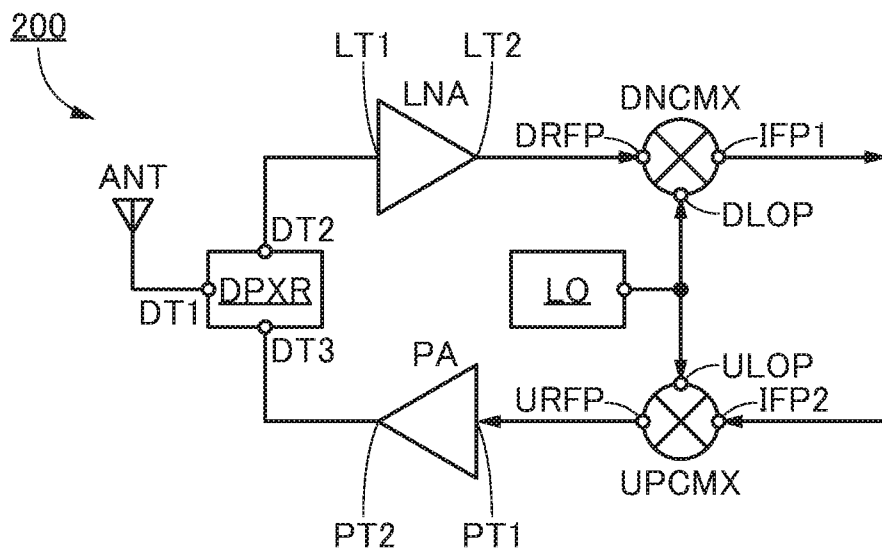


図5

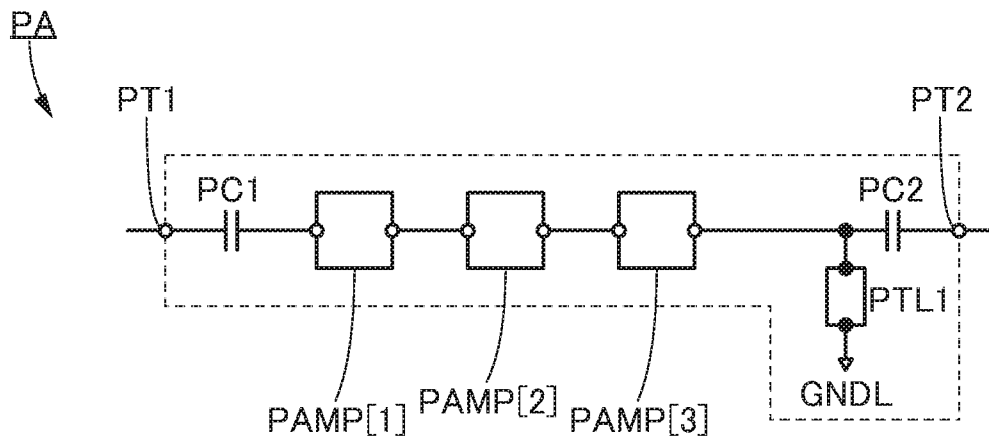


図6A

SBMXA

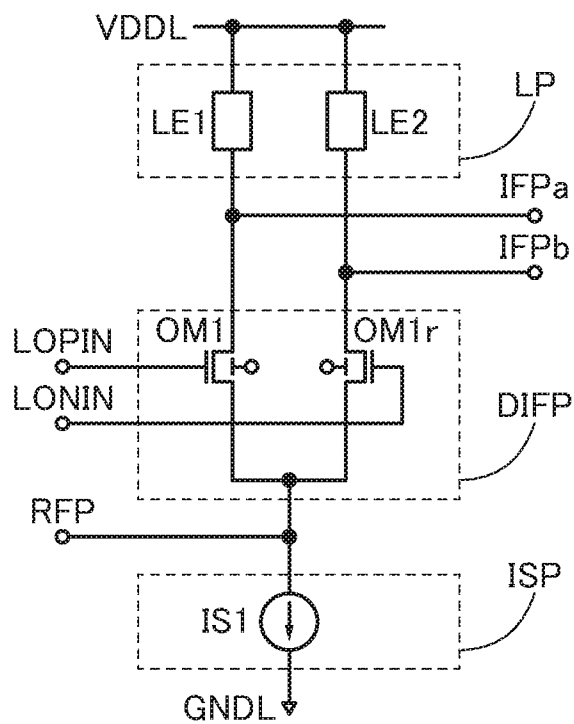


図6B

SBMXB

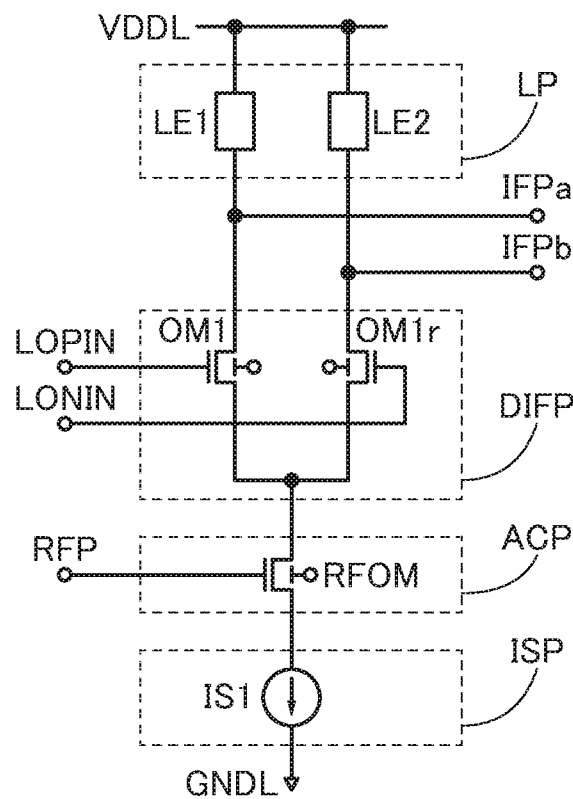
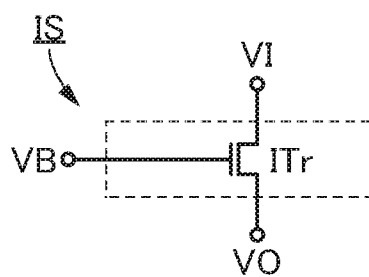
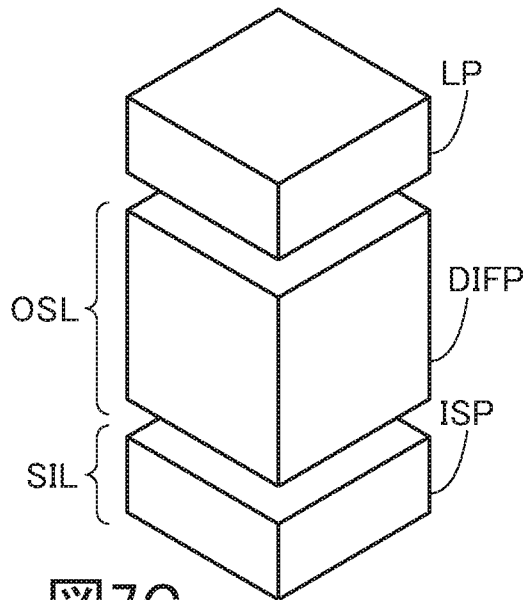


図6C



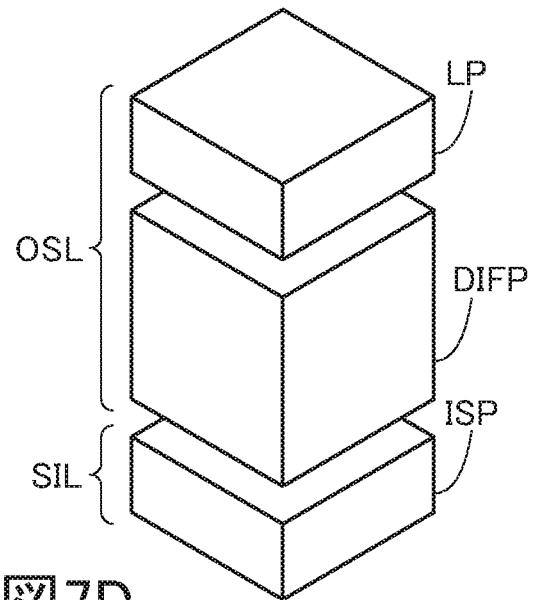
7A

SBMXA



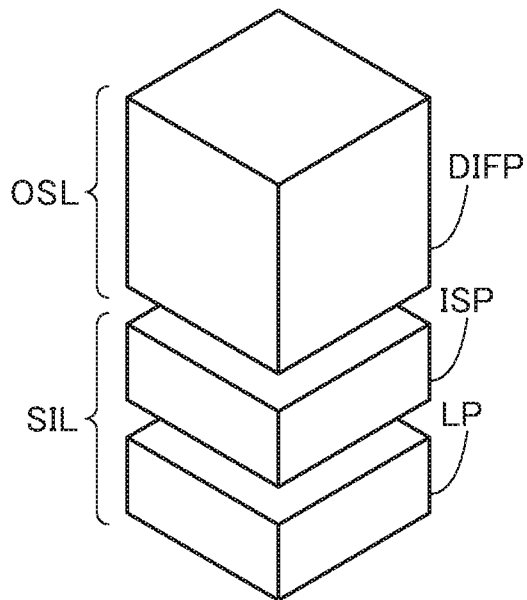
7B

SBMXA



7C

SBMXA



7D

SBMXA

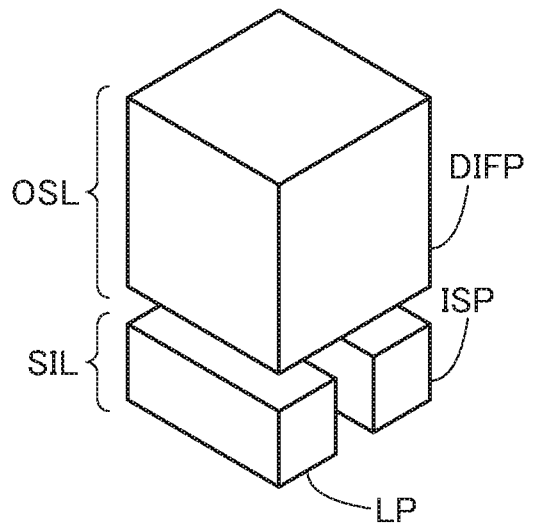


図8A
SBMXB

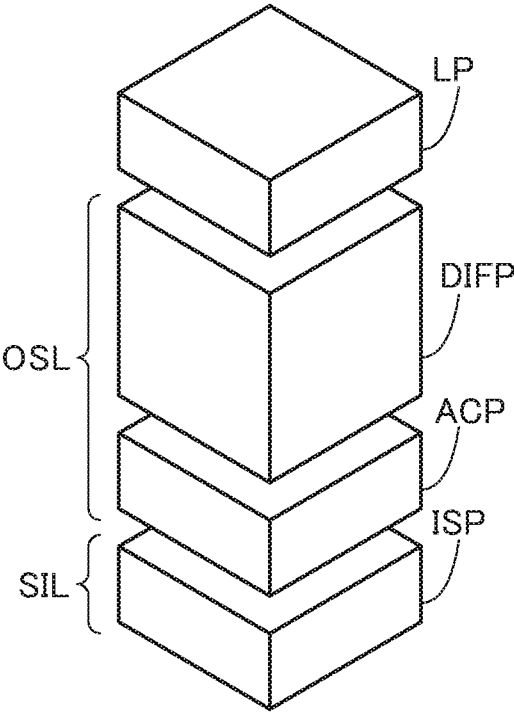


図8B
SBMXB

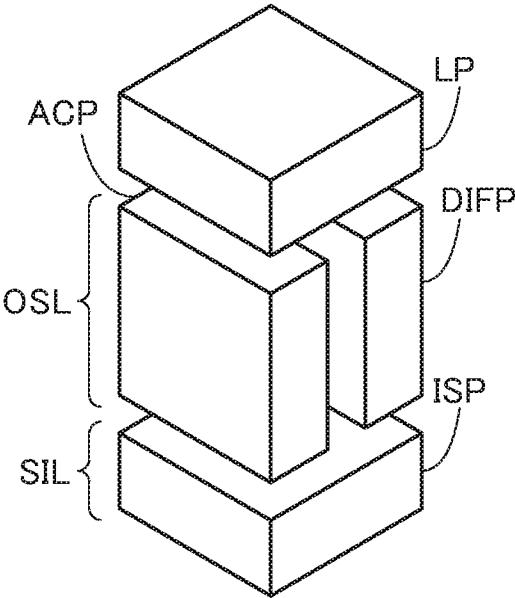
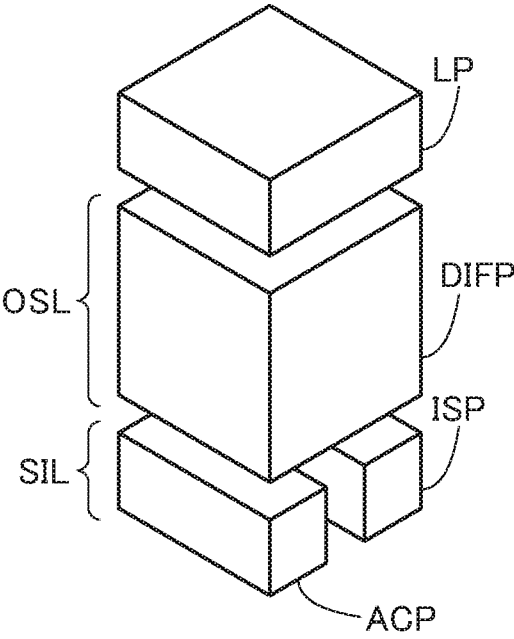


図8C
SBMXB



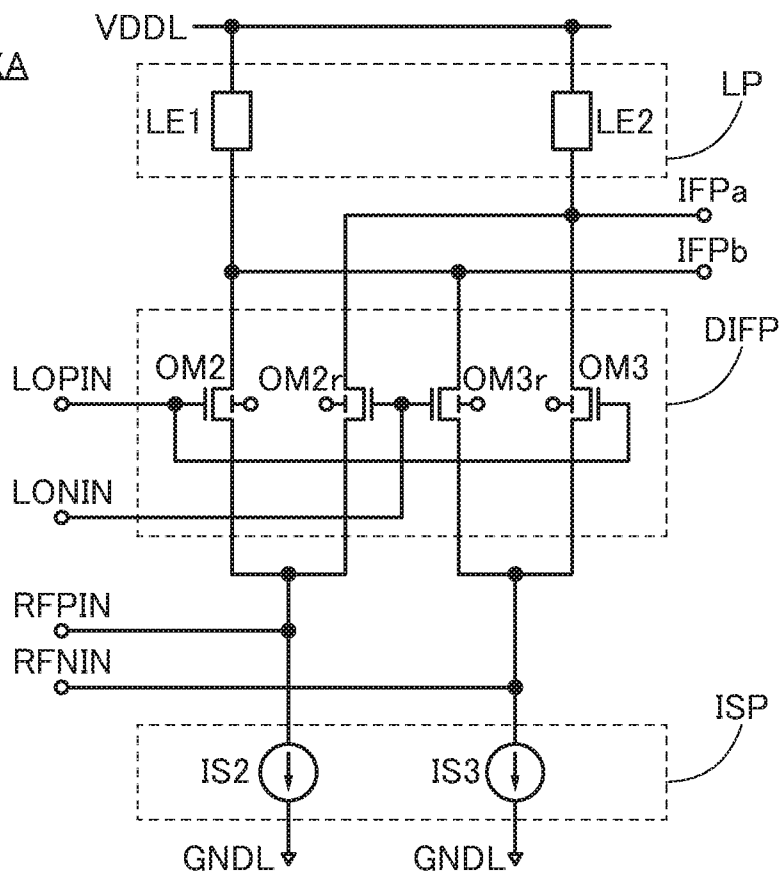
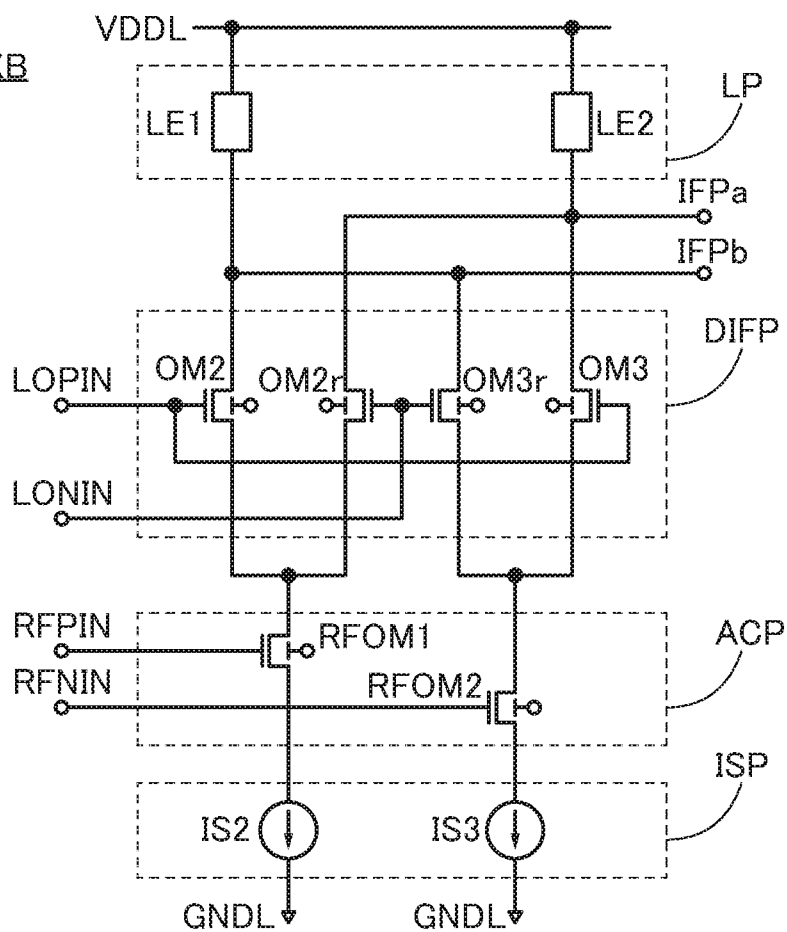
DBMXA 9BDBMXB

図10

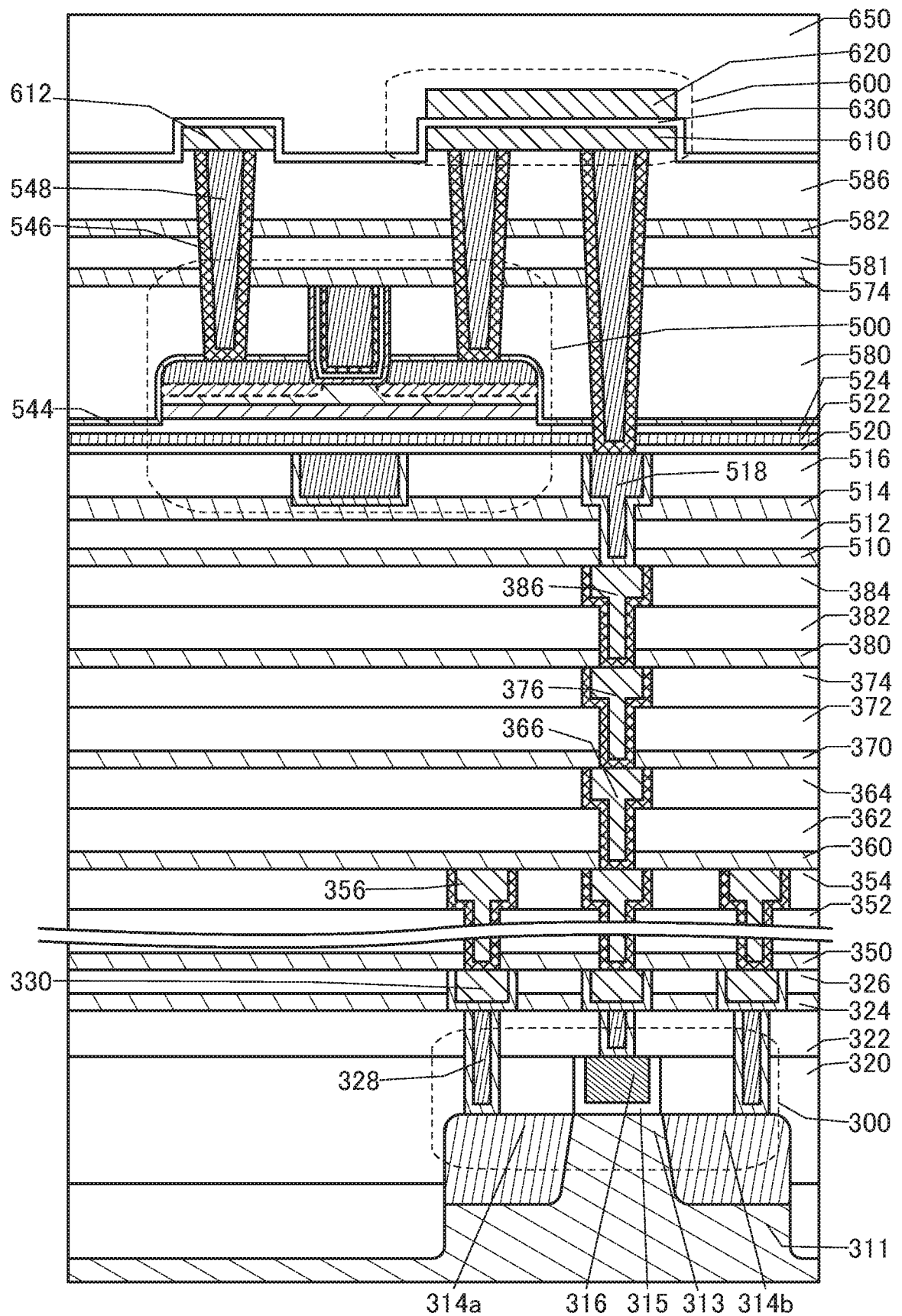


图 11

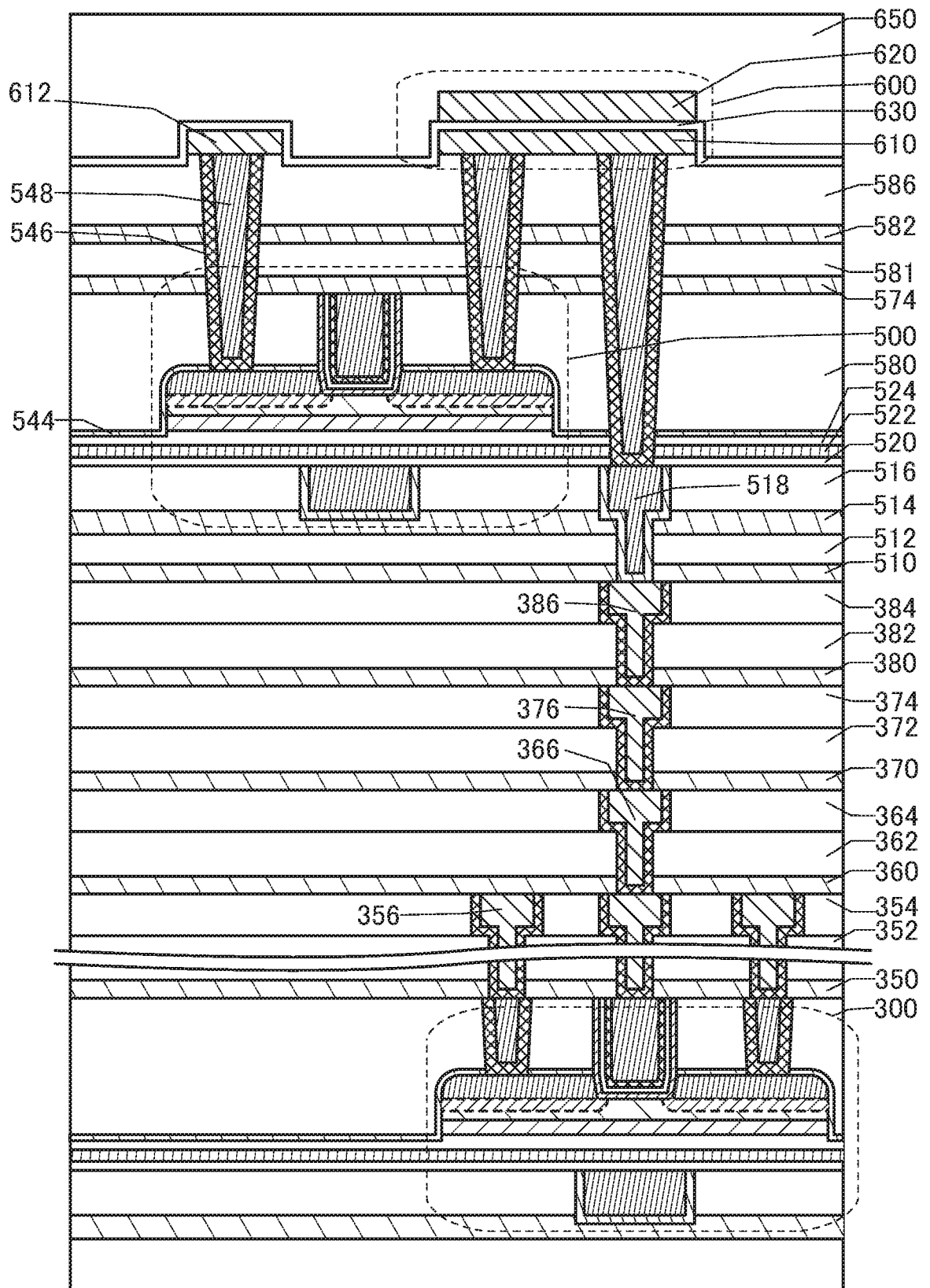


図12A

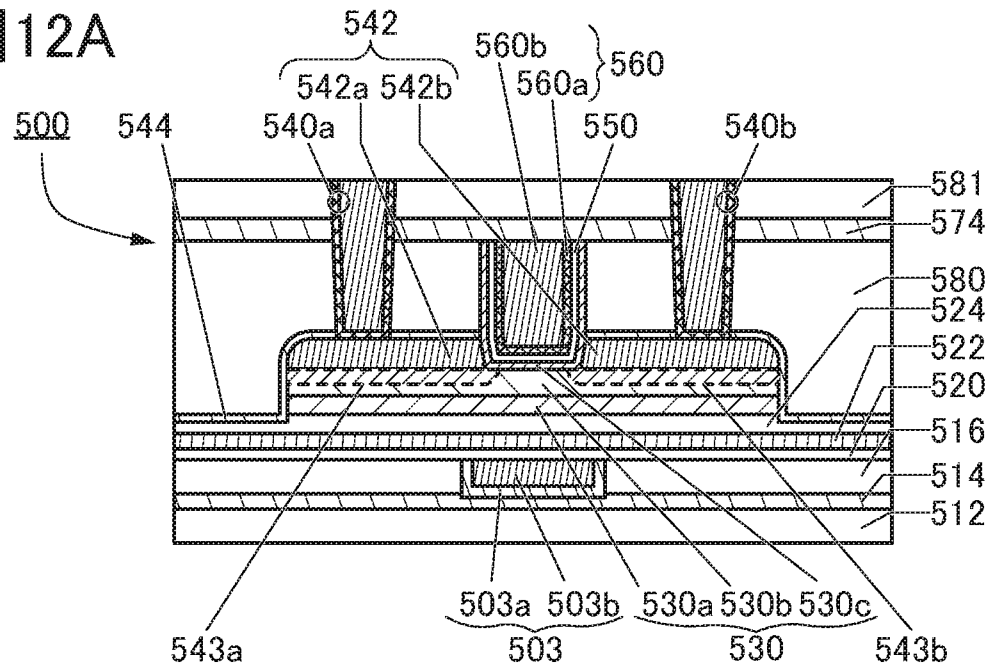


図12B

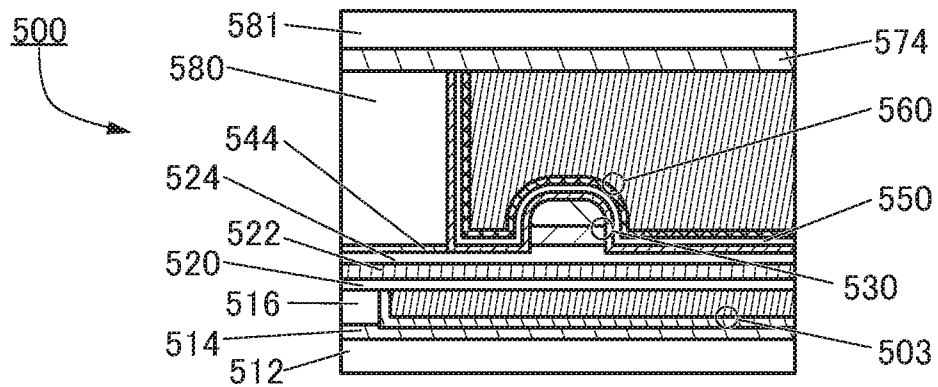
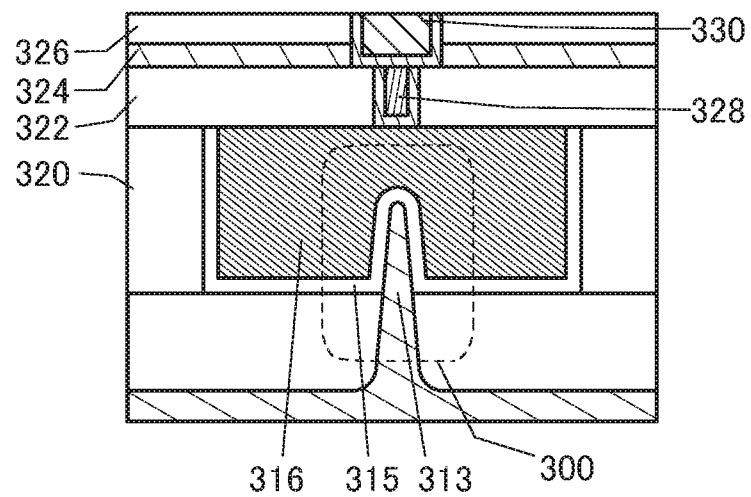
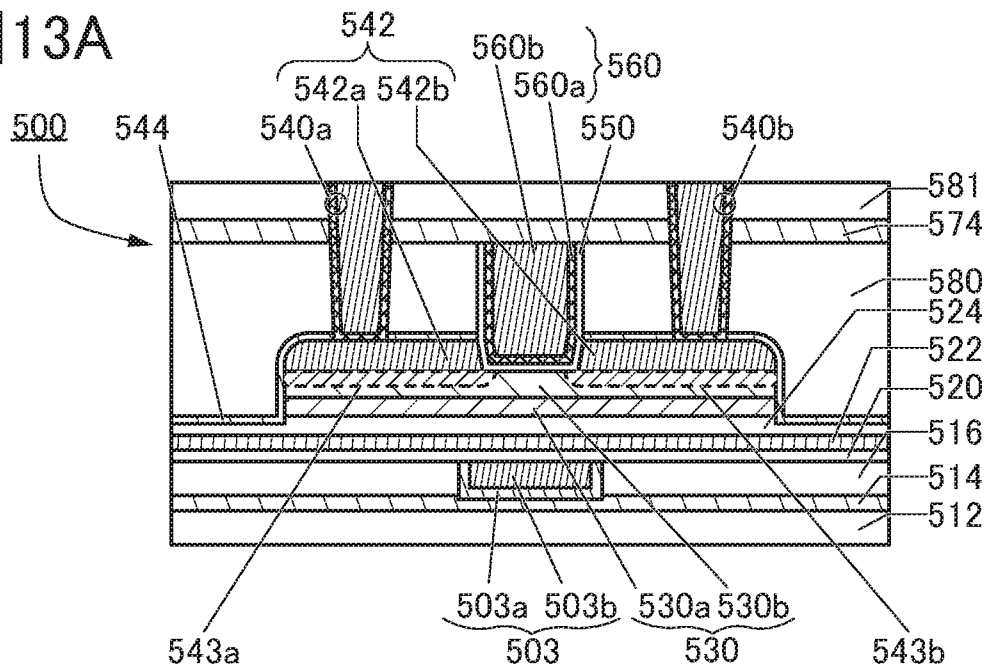


図12C



13A



13B

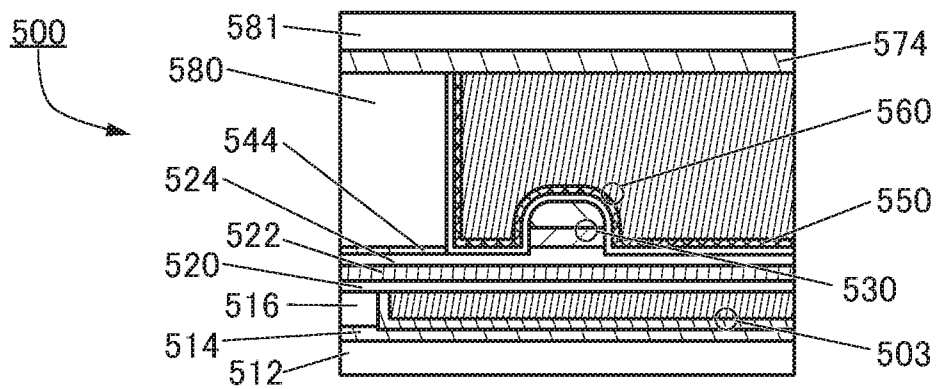


図14A

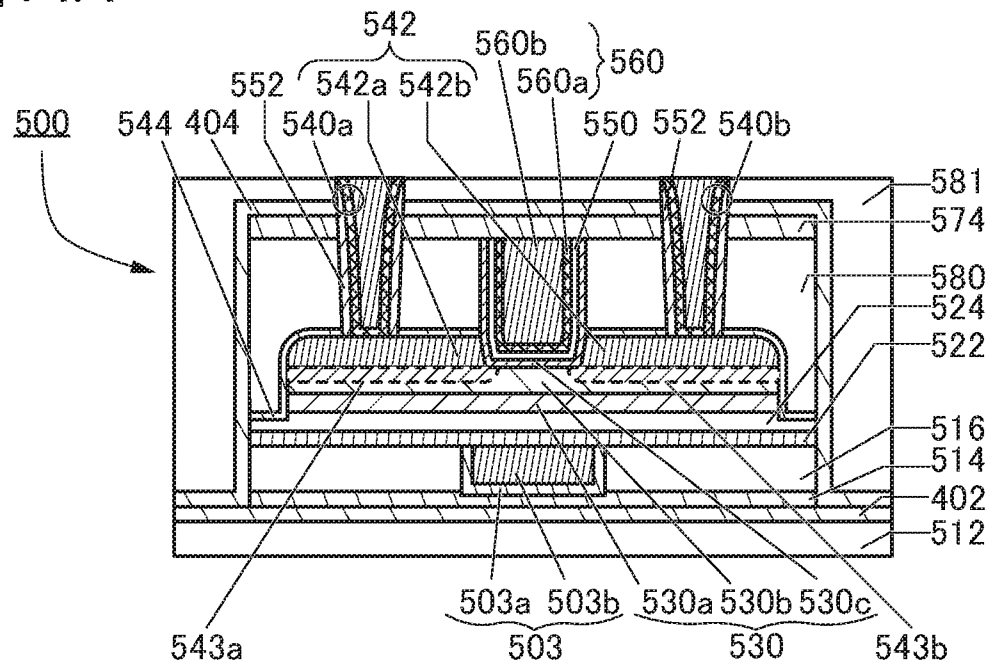


図14B

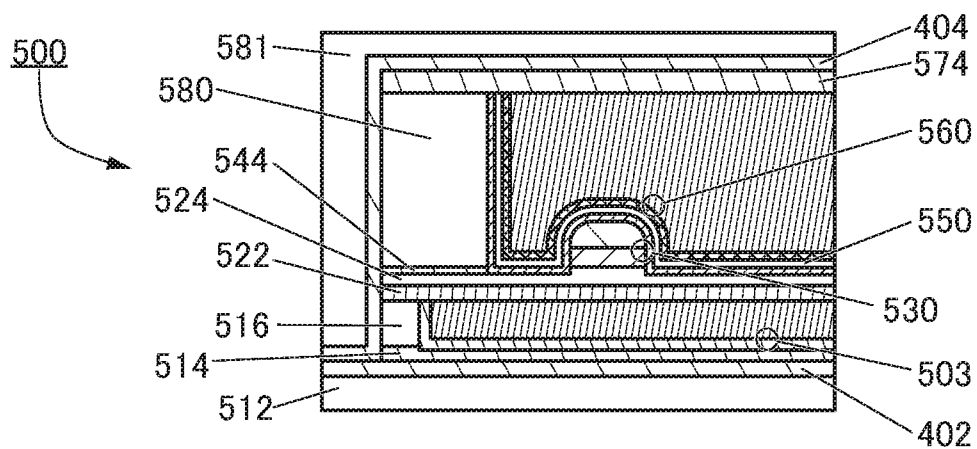


图15

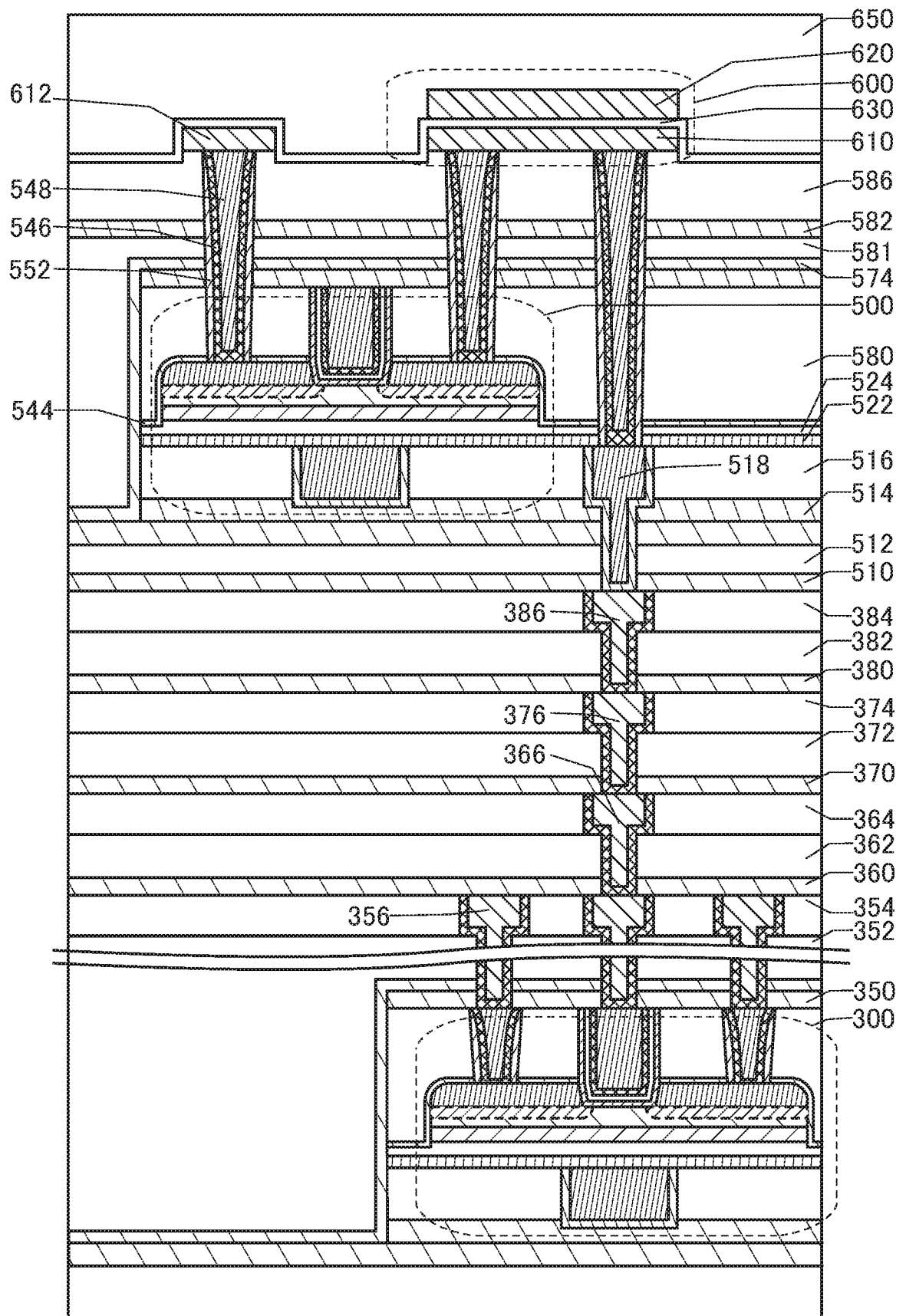


図16A

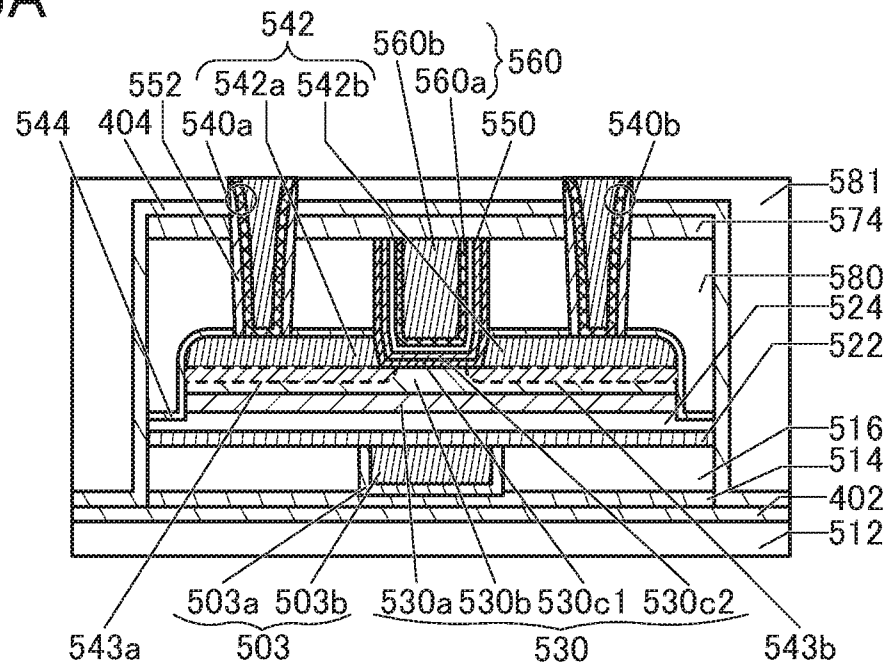


図16B

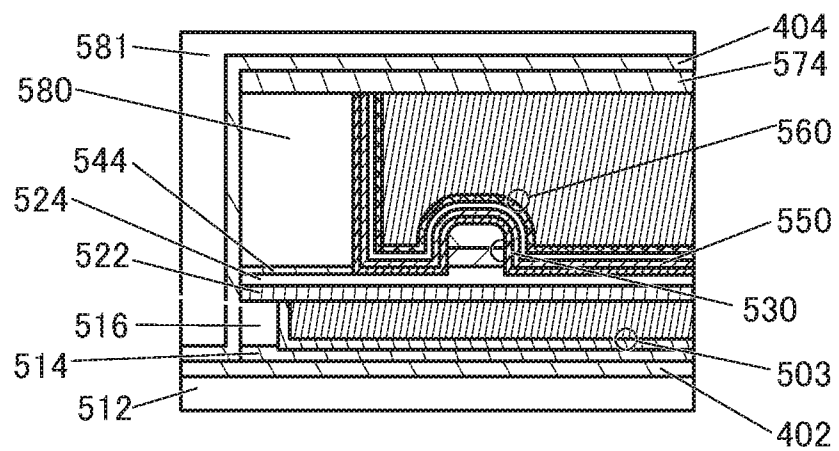


图17

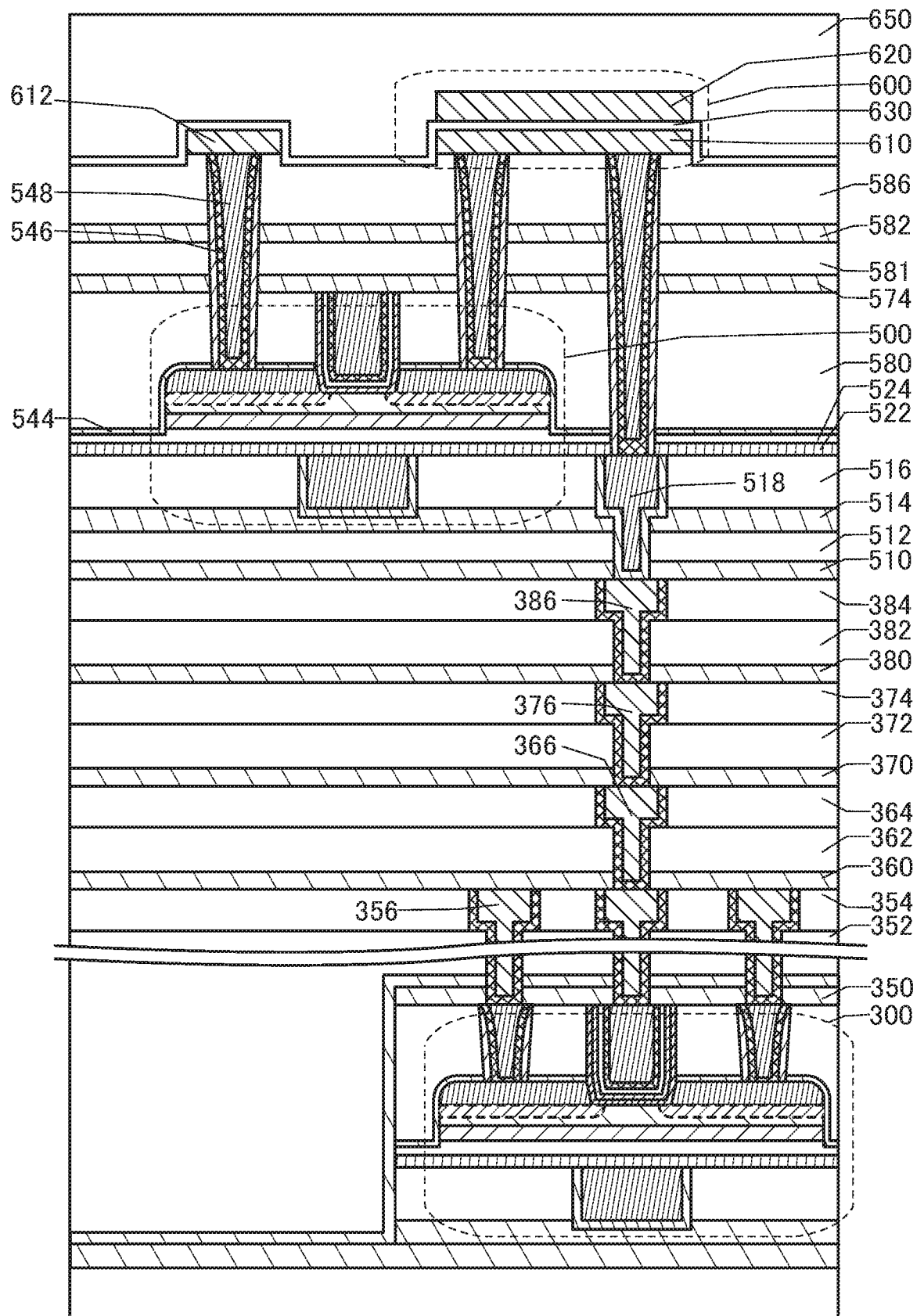


図18A

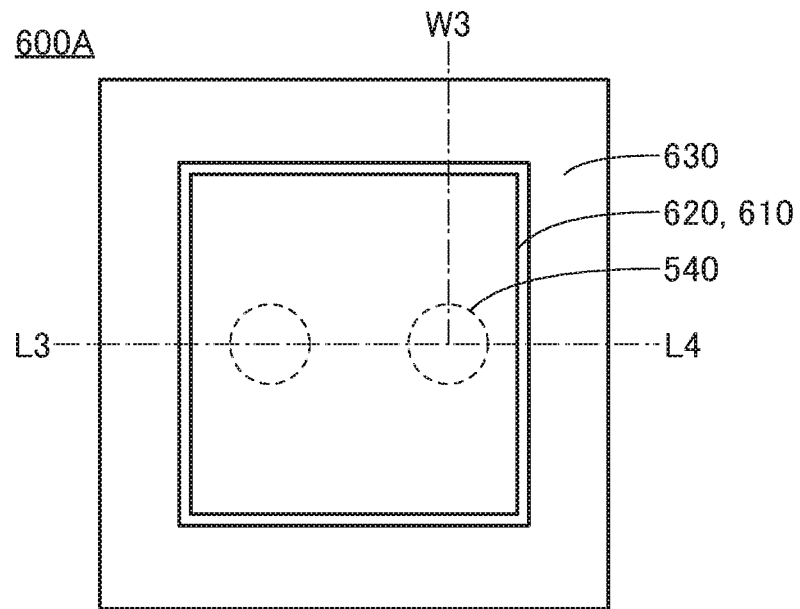


図18B

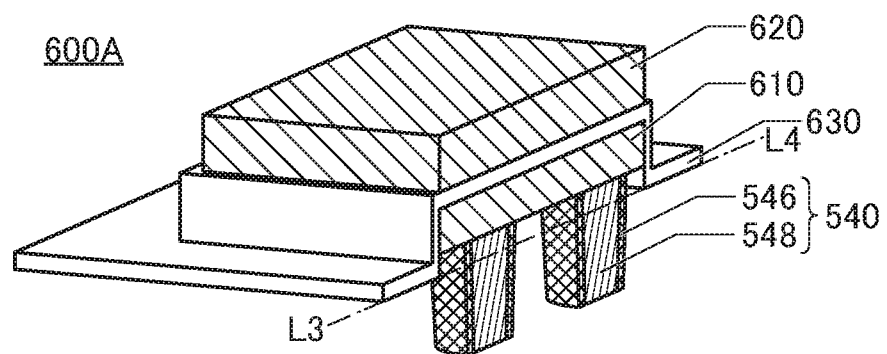


図18C

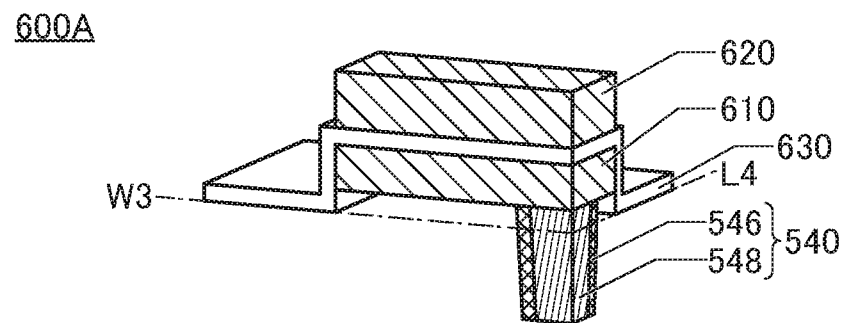


図 19A

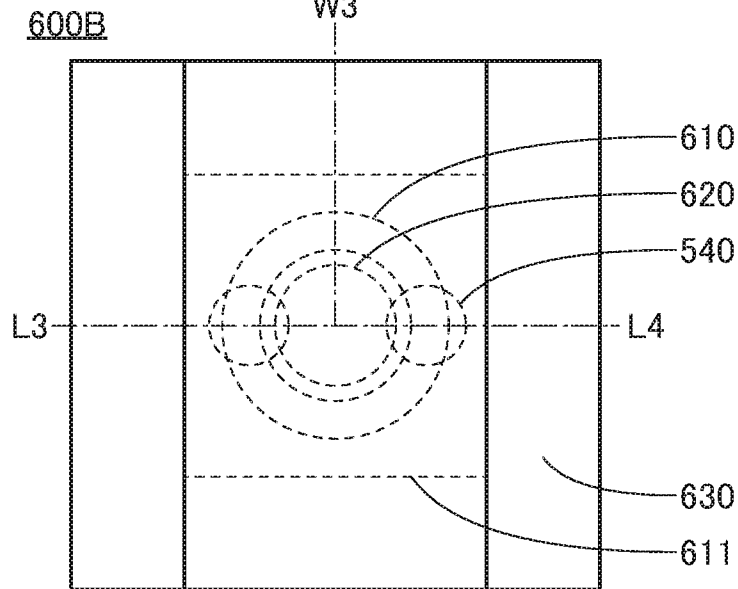


図 19B

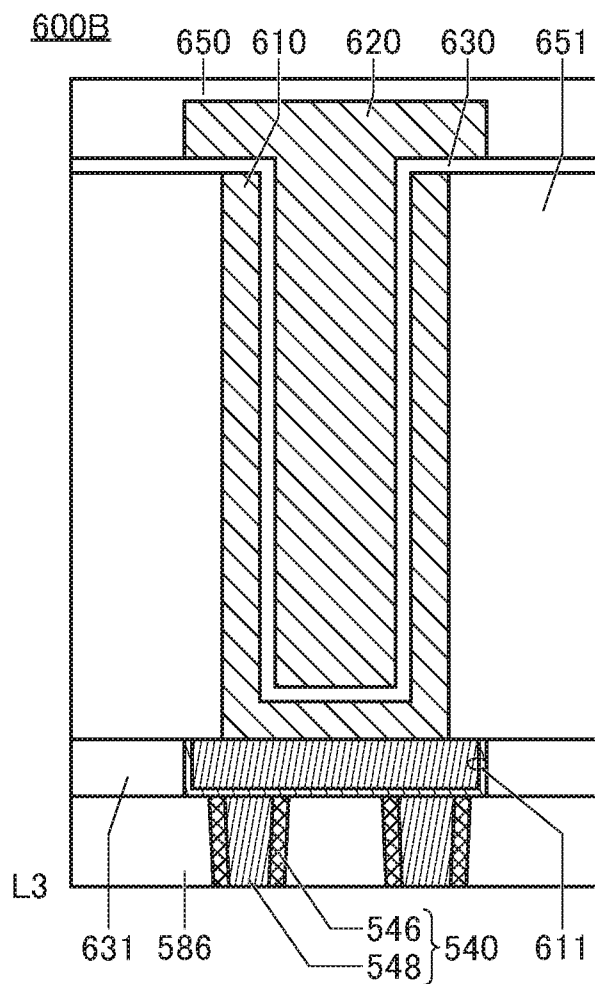


図 19C

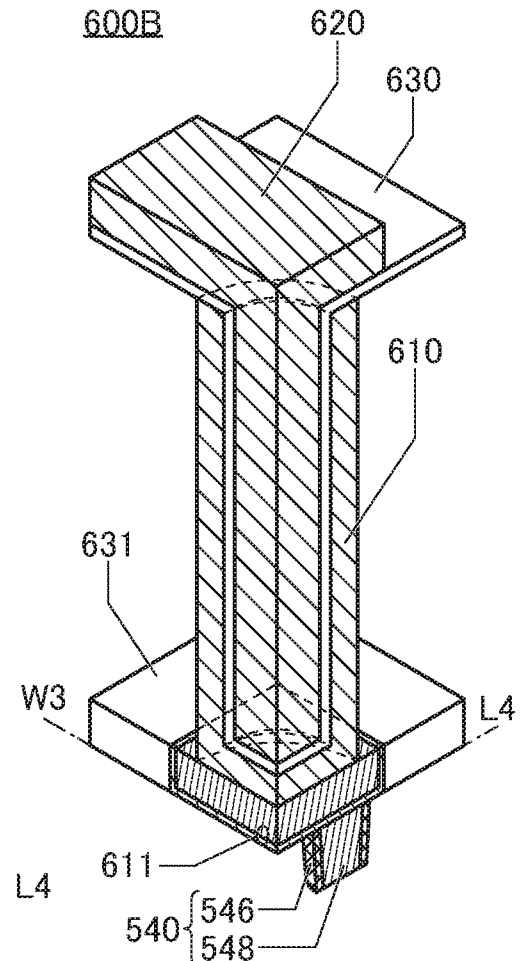


図20A

中間状態
新しい境界領域

Amorphous (無定形)	Crystalline (結晶性)	Crystal (結晶)
•completely amorphous	•CAAC •nc •CAC excluding single crystal and poly crystal	•single crystal •poly crystal

図20B

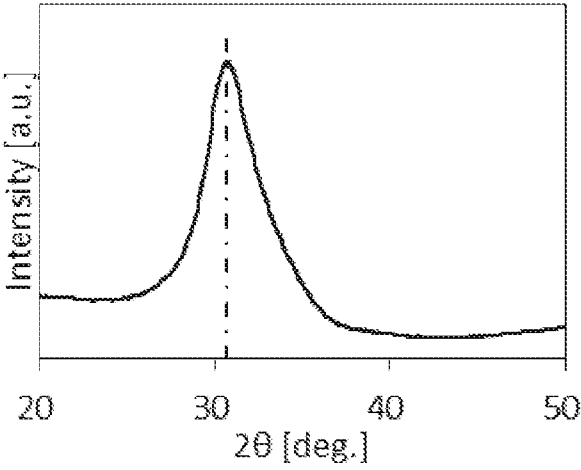


図20C

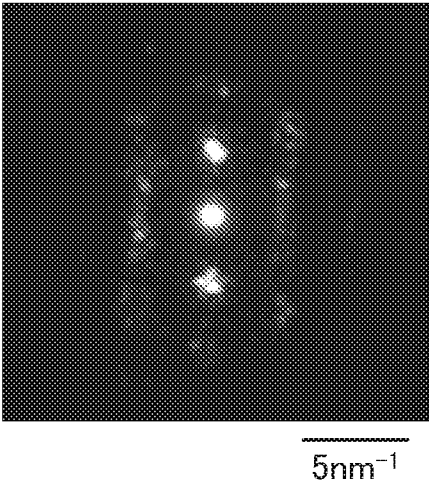


図21A

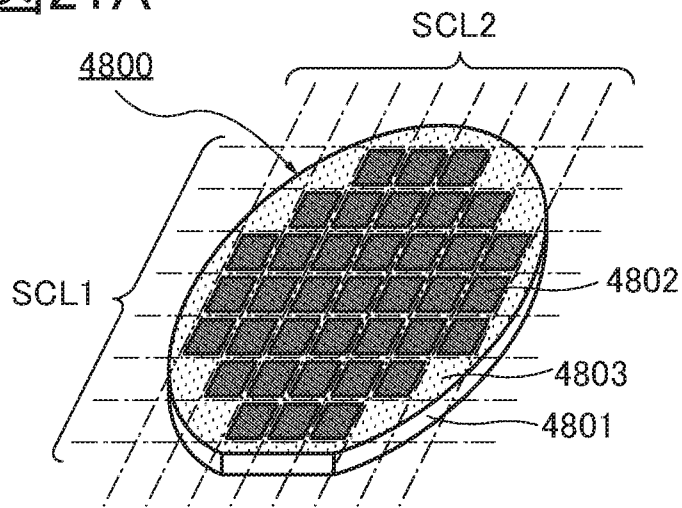


図21B

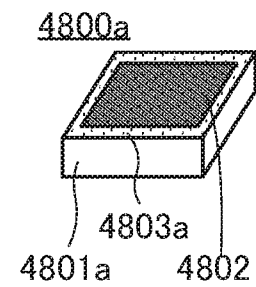


図21C

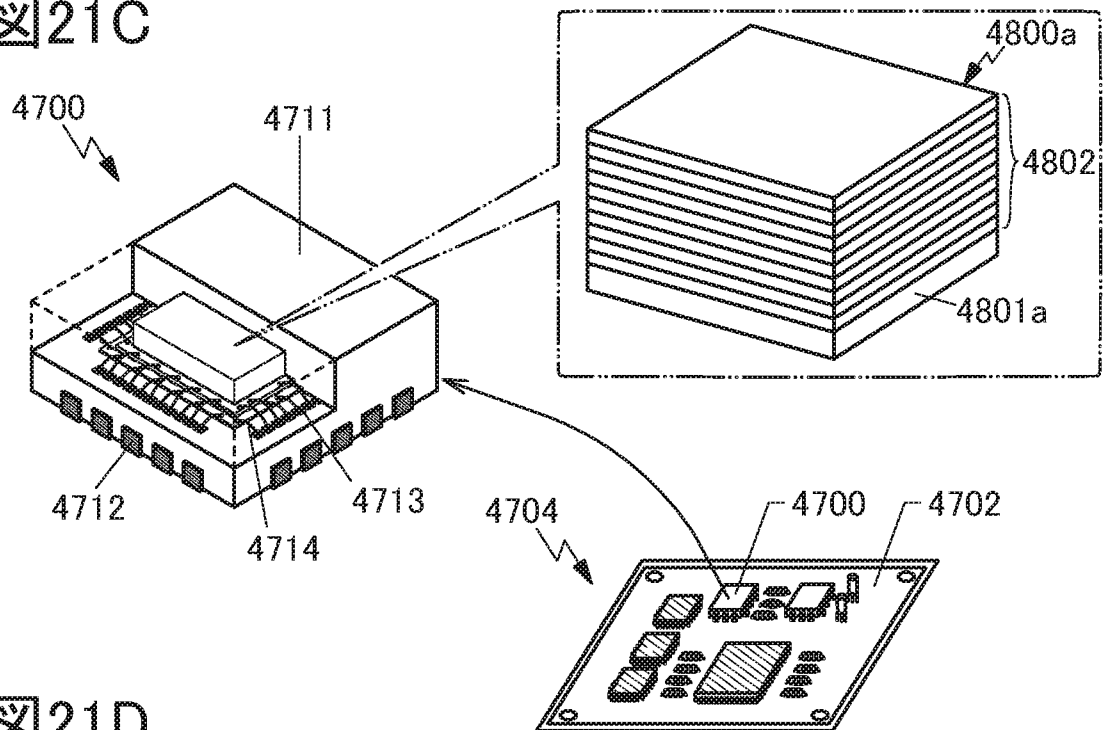


図21D

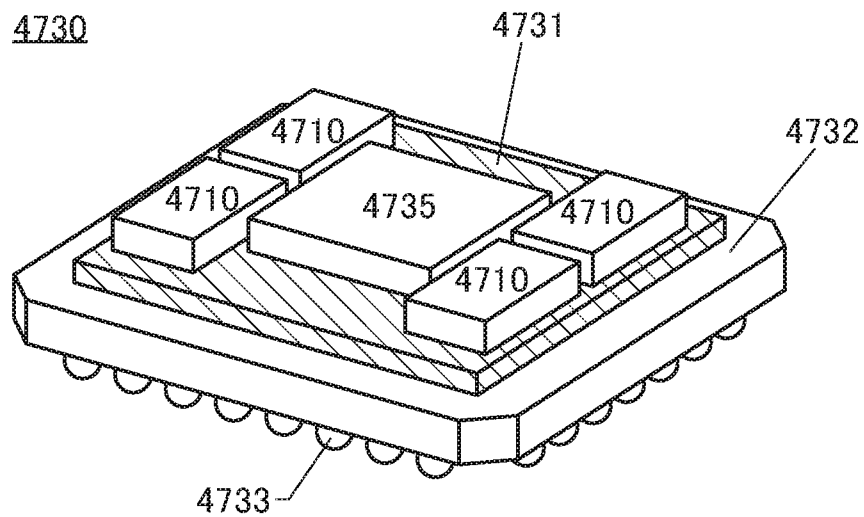


図22

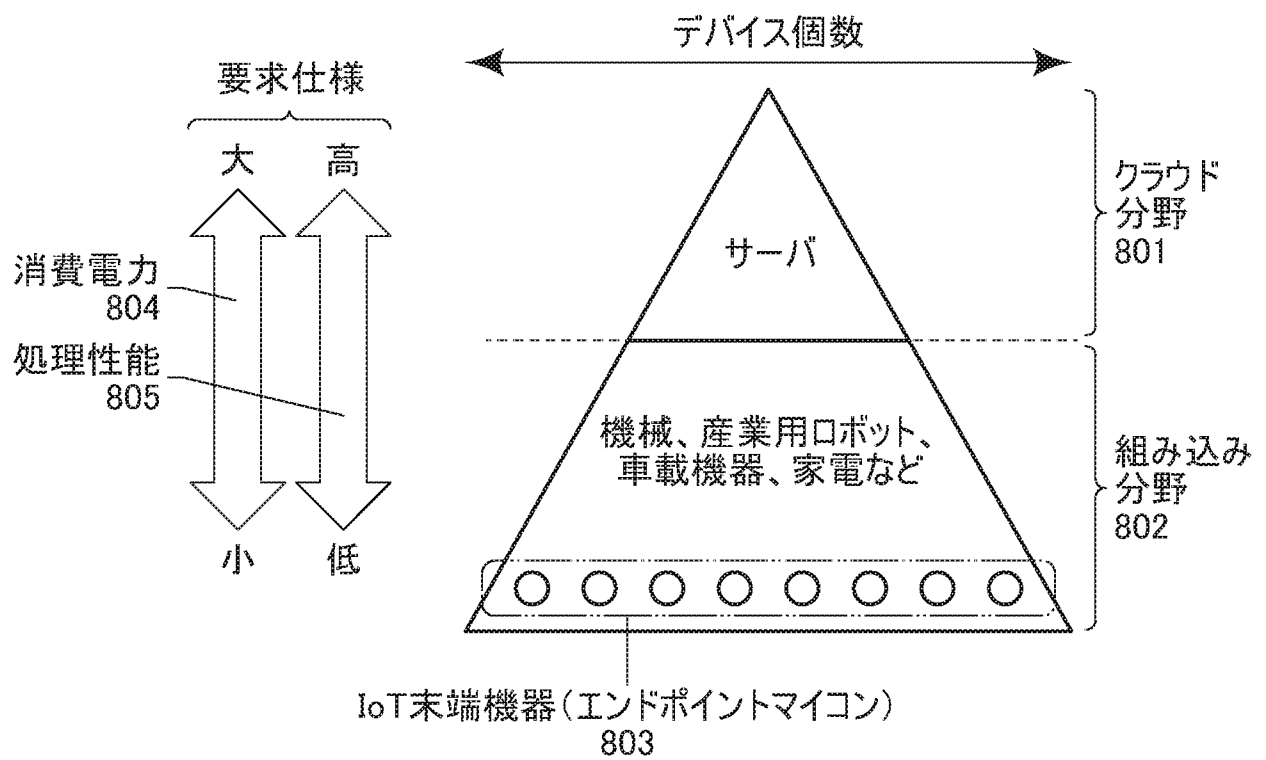


図23

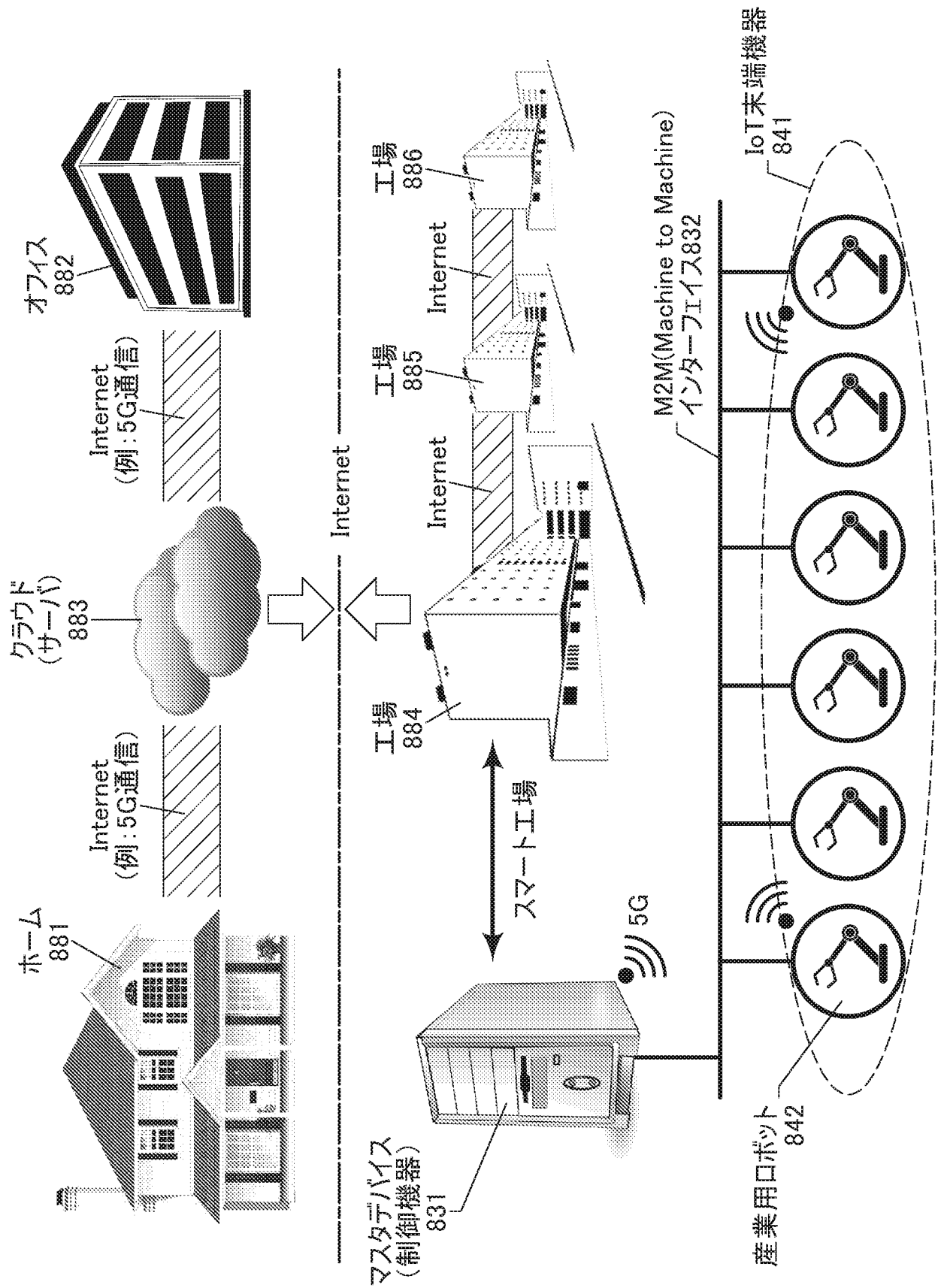


図24

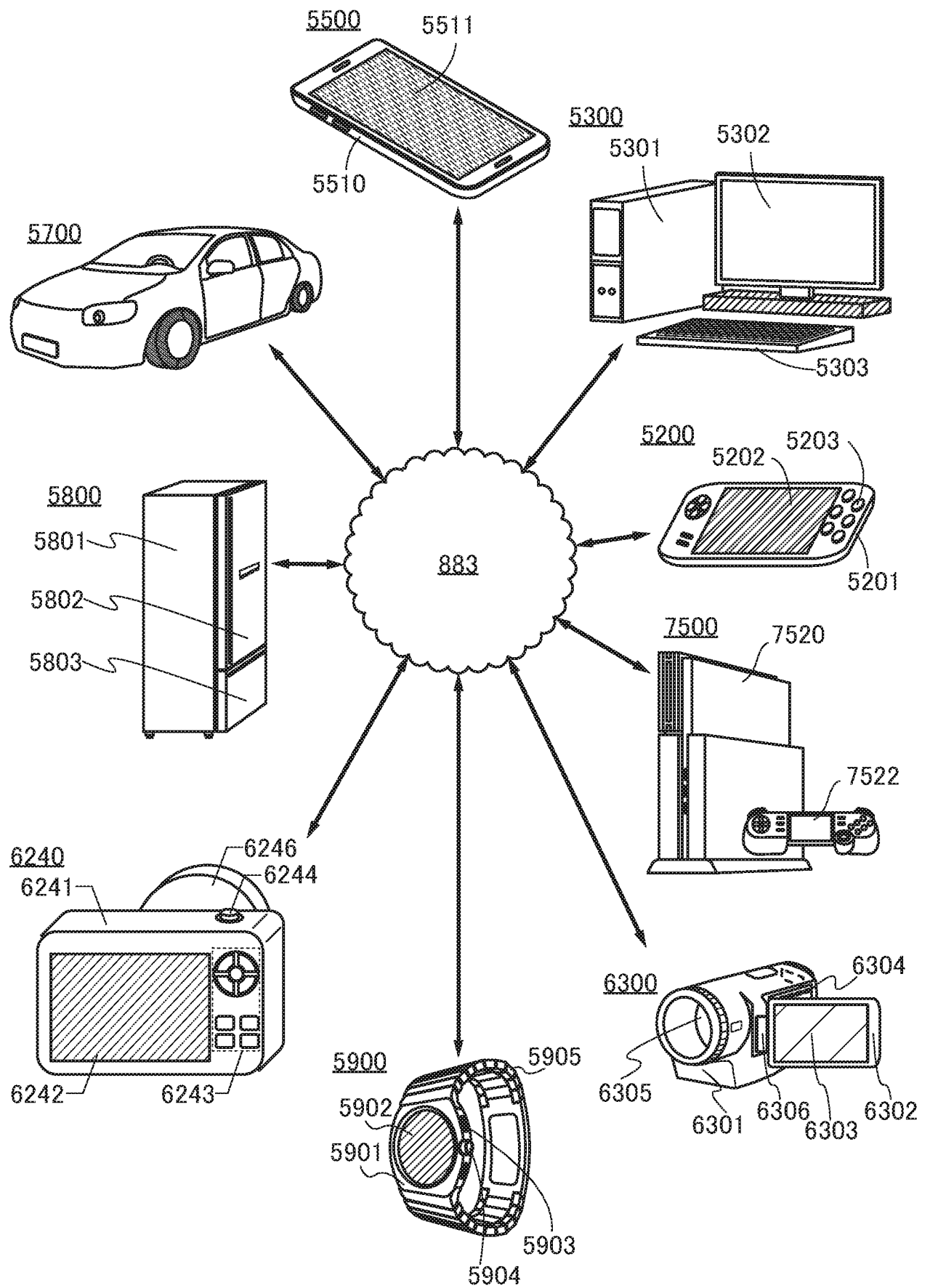


图 25

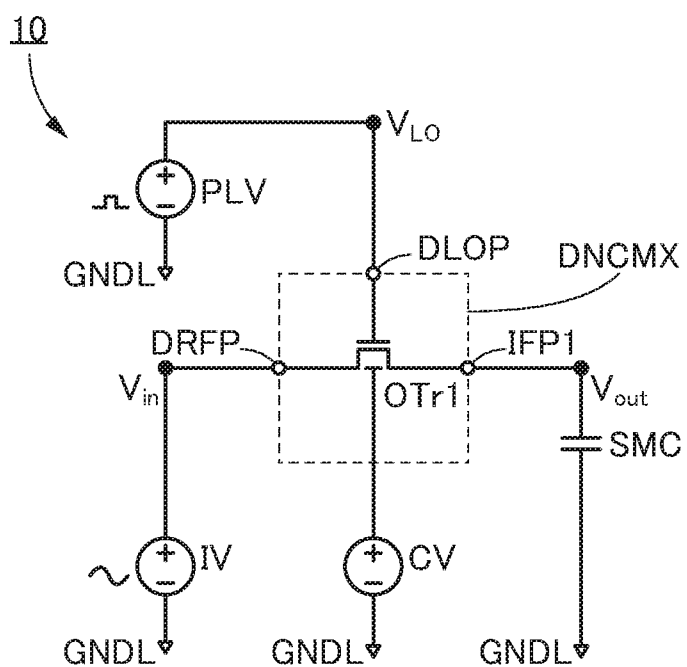
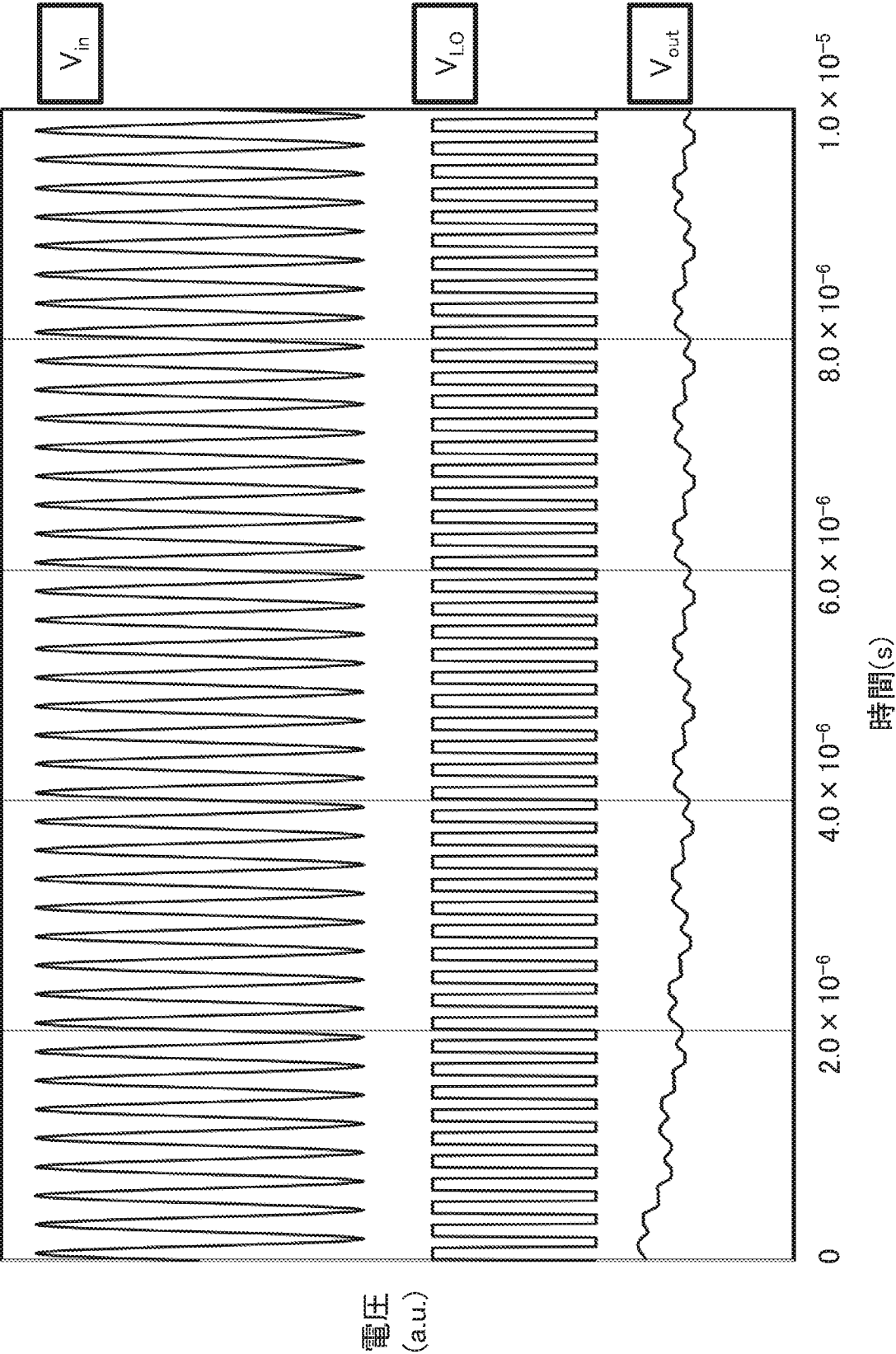


図26



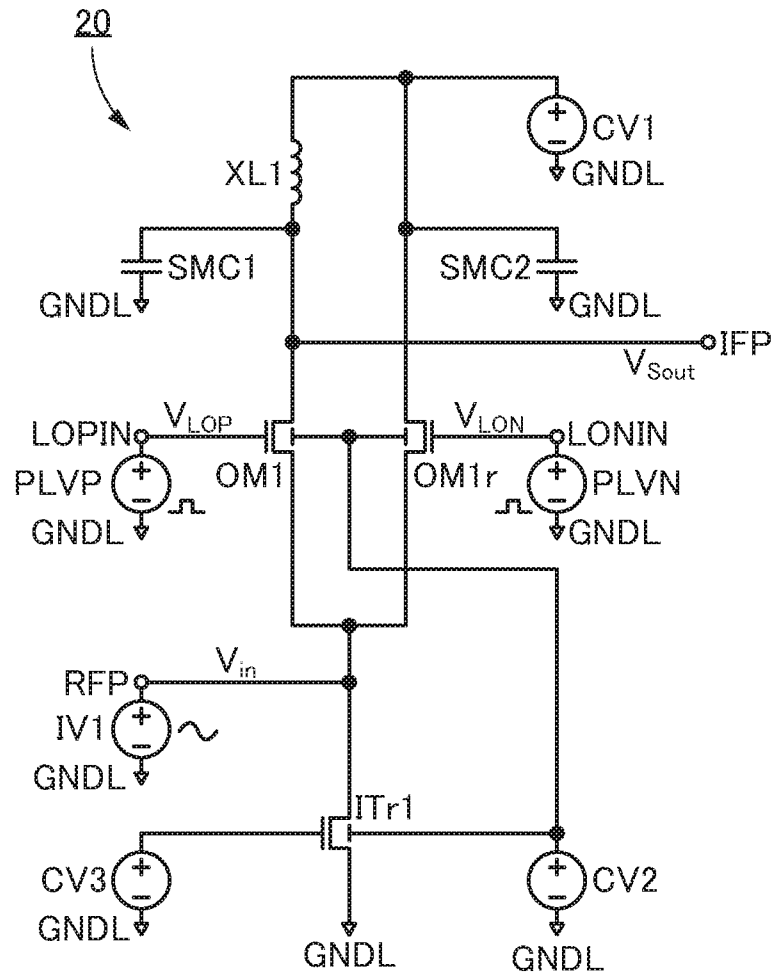


図28

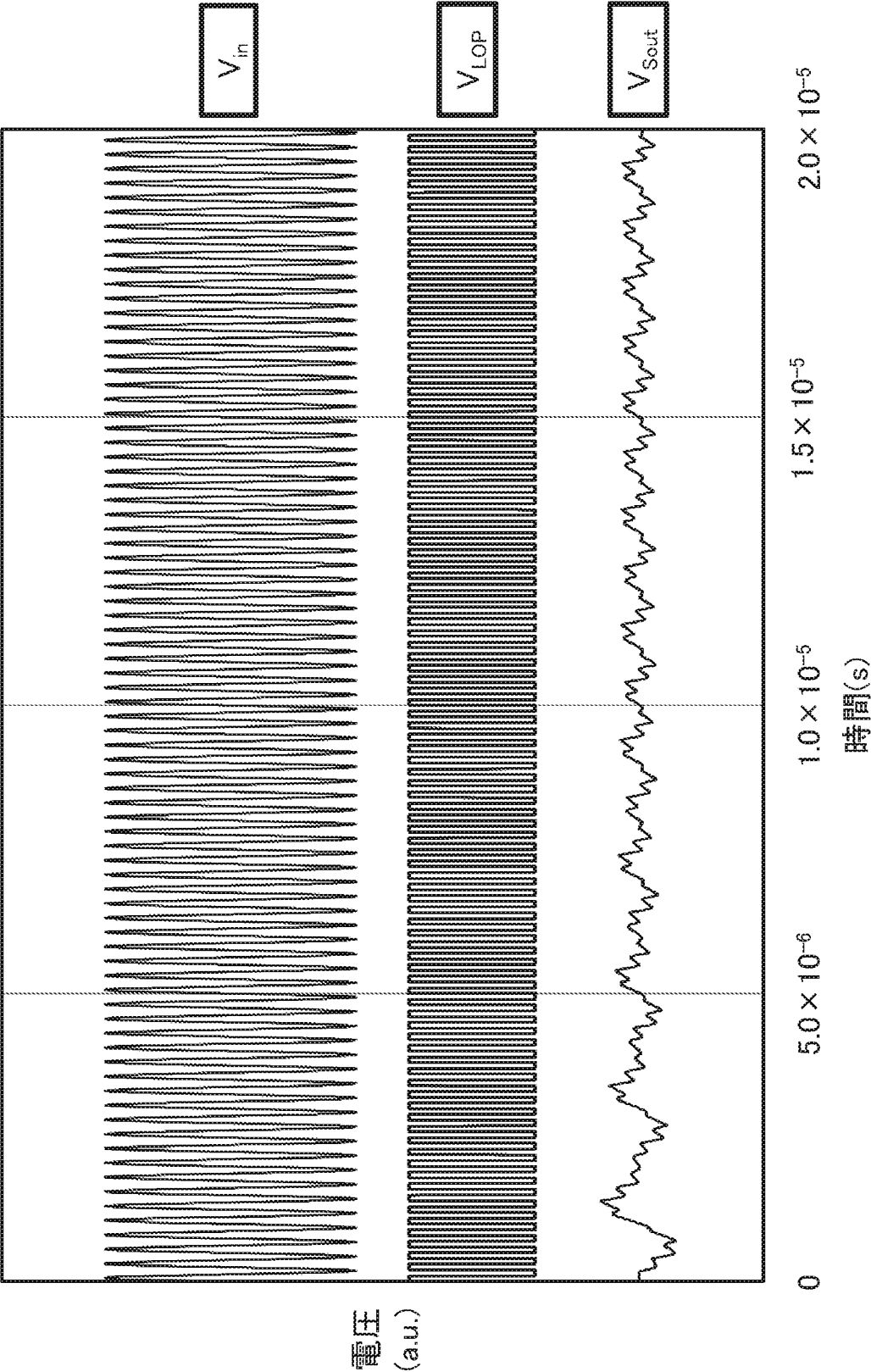


图29

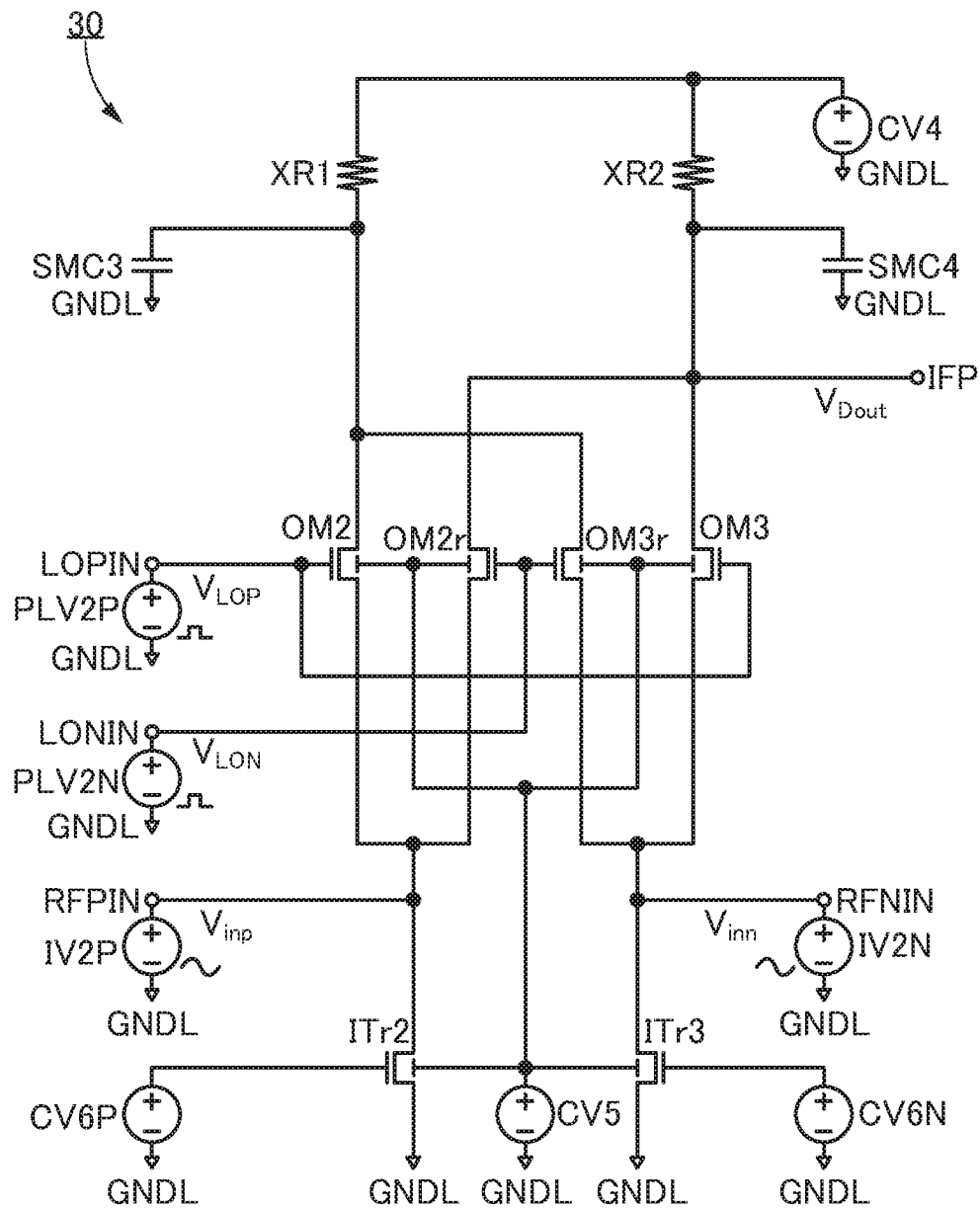


図30

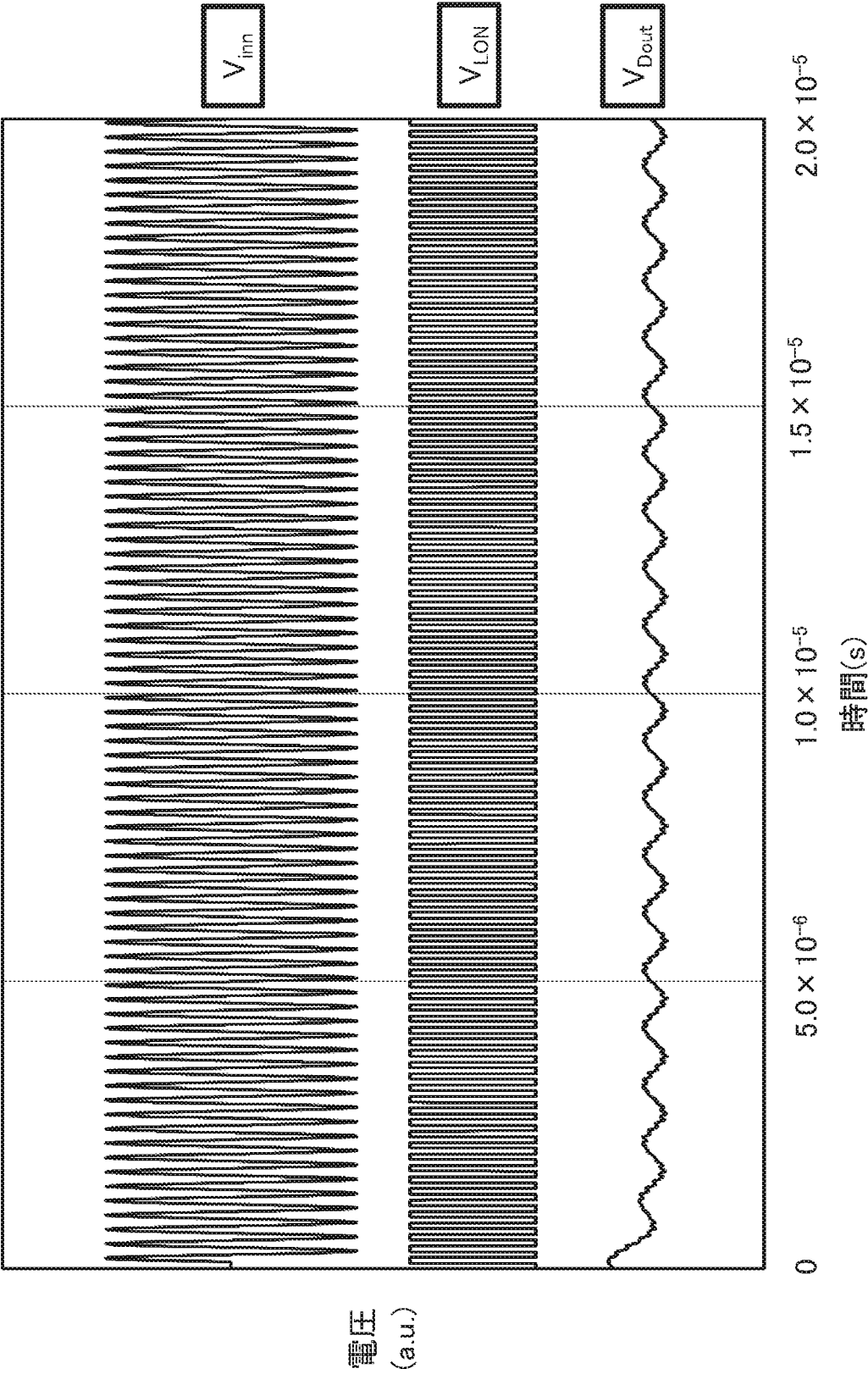
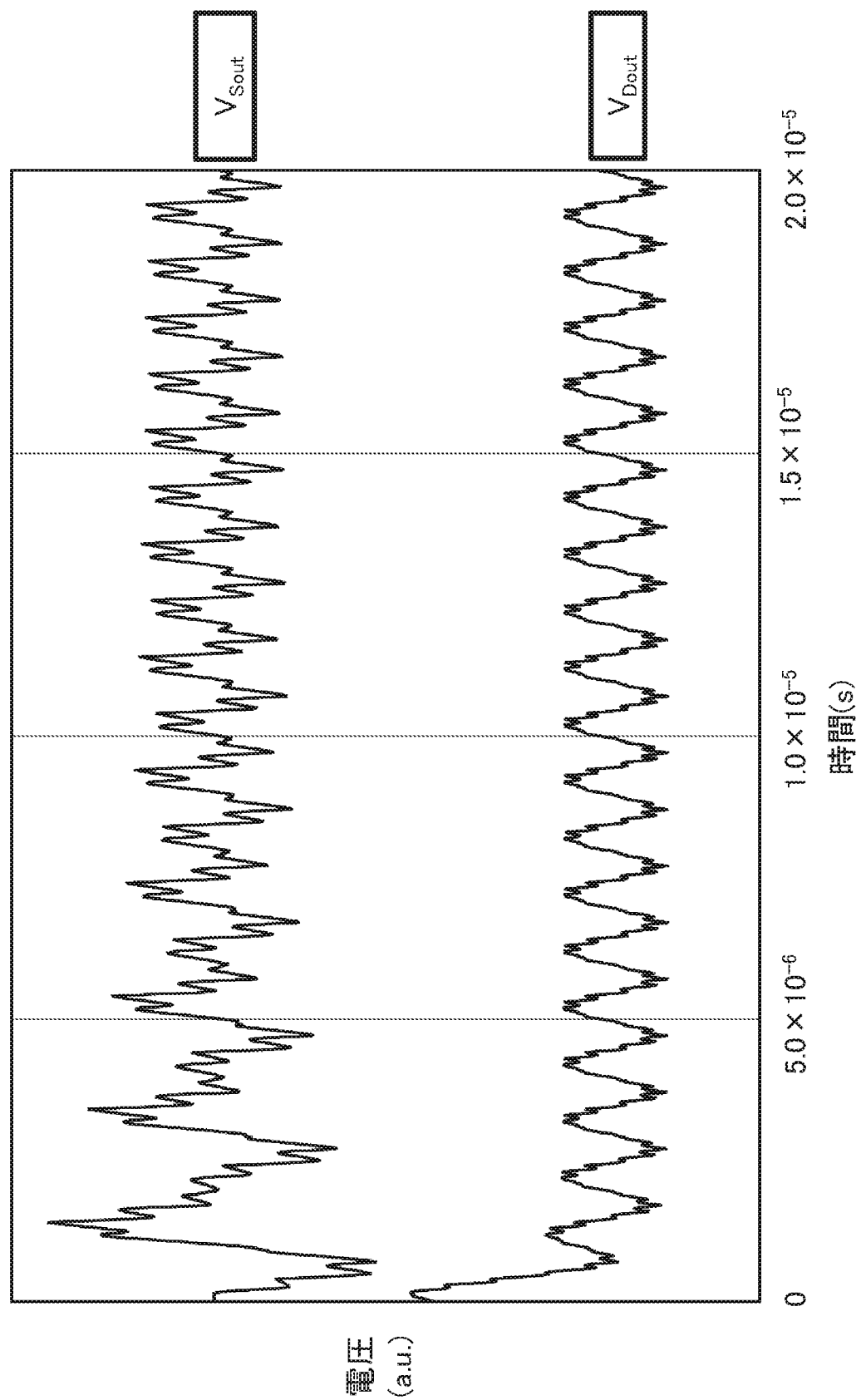


図31



INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2020/054751

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl. H03D7/00(2006.01)i, H03D7/12(2006.01)i, H03D7/14(2006.01)i, H01L21/8234(2006.01)i, H01L27/06(2006.01)i, H01L27/088(2006.01)i, H01L29/786(2006.01)i FI: H03D7/00E, H01L29/78618B, H01L29/78613Z, H01L27/06102A, H01L27/088E, H01L27/088331E, H03D7/14C, H03D7/00D, H03D7/12C According to International Patent Classification (IPC) or to both national classification and IPC														
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int.Cl. H03D7/00, H03D7/12, H03D7/14, H01L21/8234, H01L27/06, H01L27/088, H01L29/786 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2020 Registered utility model specifications of Japan 1996-2020 Published registered utility model applications of Japan 1994-2020 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)														
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1"> <thead> <tr> <th>Category*</th> <th>Citation of document, with indication, where appropriate, of the relevant passages</th> <th>Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td>Y A</td> <td>JP 2009-182860 A (KYOCERA CORPORATION) 13.08.2009 (2009-08-13), paragraphs [0017]-[0034], fig. 1-3</td> <td>1-3, 5, 7, 9-11 4, 6, 8</td> </tr> <tr> <td>Y A</td> <td>JP 2017-192124 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 19.10.2017 (2017-10-19), paragraphs [0004], [0275], [0276]</td> <td>1-3, 5-7, 9-11 4, 8</td> </tr> <tr> <td>Y</td> <td>JP 2005-57629 A (SHARP CORPORATION) 03.03.2005 (2005-03-03), paragraphs [0004]-[0008], fig. 5</td> <td>6</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	Y A	JP 2009-182860 A (KYOCERA CORPORATION) 13.08.2009 (2009-08-13), paragraphs [0017]-[0034], fig. 1-3	1-3, 5, 7, 9-11 4, 6, 8	Y A	JP 2017-192124 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 19.10.2017 (2017-10-19), paragraphs [0004], [0275], [0276]	1-3, 5-7, 9-11 4, 8	Y	JP 2005-57629 A (SHARP CORPORATION) 03.03.2005 (2005-03-03), paragraphs [0004]-[0008], fig. 5	6
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.												
Y A	JP 2009-182860 A (KYOCERA CORPORATION) 13.08.2009 (2009-08-13), paragraphs [0017]-[0034], fig. 1-3	1-3, 5, 7, 9-11 4, 6, 8												
Y A	JP 2017-192124 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 19.10.2017 (2017-10-19), paragraphs [0004], [0275], [0276]	1-3, 5-7, 9-11 4, 8												
Y	JP 2005-57629 A (SHARP CORPORATION) 03.03.2005 (2005-03-03), paragraphs [0004]-[0008], fig. 5	6												
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.														
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family														
Date of the actual completion of the international search 06.07.2020		Date of mailing of the international search report 21.07.2020												
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan		Authorized officer Telephone No.												

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/IB2020/054751

JP 2009-182860 A 13.08.2009 (Family: none)

JP 2017-192124 A 19.10.2017 US 2017/0230041 A1
paragraphs [0006], [0320], [0321]

JP 2005-57629 A 03.03.2005 (Family: none)

A. 発明の属する分野の分類（国際特許分類（IPC）） H03D 7/00(2006.01)i; H03D 7/12(2006.01)i; H03D 7/14(2006.01)i; H01L 21/8234(2006.01)i; H01L 27/06(2006.01)i; H01L 27/088(2006.01)i; H01L 29/786(2006.01)i FI: H03D7/00 E; H01L29/78 618B; H01L29/78 613Z; H01L27/06 102A; H01L27/088 E; H01L27/088 331E; H03D7/14 C; H03D7/00 D; H03D7/12 C																				
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H03D7/00; H03D7/12; H03D7/14; H01L21/8234; H01L27/06; H01L27/088; H01L29/786 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2020年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2020年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2020年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2020年	日本国実用新案登録公報	1996 - 2020年	日本国登録実用新案公報	1994 - 2020年										
日本国実用新案公報	1922 - 1996年																			
日本国公開実用新案公報	1971 - 2020年																			
日本国実用新案登録公報	1996 - 2020年																			
日本国登録実用新案公報	1994 - 2020年																			
C. 関連すると認められる文献 <table border="1"> <thead> <tr> <th>引用文献の カテゴリー*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td>Y</td> <td>JP 2009-182860 A（京セラ株式会社）13.08.2009（2009 - 08 - 13） [0017]-[0034], 図1-3</td> <td>1-3, 5, 7, 9-11</td> </tr> <tr> <td>A</td> <td></td> <td>4, 6, 8</td> </tr> <tr> <td>Y</td> <td>JP 2017-192124 A（株式会社半導体エネルギー研究所）19.10.2017（2017 - 10 - 19） [0004], [0275], [0276]</td> <td>1-3, 5-7, 9-11</td> </tr> <tr> <td>A</td> <td></td> <td>4, 8</td> </tr> <tr> <td>Y</td> <td>JP 2005-57629 A（シャープ株式会社）03.03.2005（2005 - 03 - 03） [0004]-[0008], 図5</td> <td>6</td> </tr> </tbody> </table>			引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	Y	JP 2009-182860 A（京セラ株式会社）13.08.2009（2009 - 08 - 13） [0017]-[0034], 図1-3	1-3, 5, 7, 9-11	A		4, 6, 8	Y	JP 2017-192124 A（株式会社半導体エネルギー研究所）19.10.2017（2017 - 10 - 19） [0004], [0275], [0276]	1-3, 5-7, 9-11	A		4, 8	Y	JP 2005-57629 A（シャープ株式会社）03.03.2005（2005 - 03 - 03） [0004]-[0008], 図5	6
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号																		
Y	JP 2009-182860 A（京セラ株式会社）13.08.2009（2009 - 08 - 13） [0017]-[0034], 図1-3	1-3, 5, 7, 9-11																		
A		4, 6, 8																		
Y	JP 2017-192124 A（株式会社半導体エネルギー研究所）19.10.2017（2017 - 10 - 19） [0004], [0275], [0276]	1-3, 5-7, 9-11																		
A		4, 8																		
Y	JP 2005-57629 A（シャープ株式会社）03.03.2005（2005 - 03 - 03） [0004]-[0008], 図5	6																		
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。																				
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“G” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“G” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献							
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの																			
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの																			
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの																			
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“G” 同一パテントファミリー文献																			
“O” 口頭による開示、使用、展示等に言及する文献																				
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献																				
国際調査を完了した日 06.07.2020		国際調査報告の発送日 21.07.2020																		
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 橋本 和志 5W 4183 電話番号 03-3581-1101 内線 3576																		

国際調査報告
 パテントファミリーに関する情報

国際出願番号
 PCT/IB2020/054751

引用文献			公表日	パテントファミリー文献	公表日
JP	2009-182860	A	13.08.2009	(ファミリーなし)	
JP	2017-192124	A	19.10.2017	US 2017/0230041 A1	
				[0006], [0320], [0321]	
JP	2005-57629	A	03.03.2005	(ファミリーなし)	