

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第4519512号  
(P4519512)

(45) 発行日 平成22年8月4日(2010.8.4)

(24) 登録日 平成22年5月28日(2010.5.28)

(51) Int.Cl.

F 1

HO1L 21/3065	(2006.01)	HO1L 21/302	102
HO1L 21/304	(2006.01)	HO1L 21/304	642E
HO1L 21/3213	(2006.01)	HO1L 21/304	645C
HO1L 29/423	(2006.01)	HO1L 21/88	D
HO1L 29/49	(2006.01)	HO1L 29/58	G

請求項の数 9 (全 17 頁) 最終頁に続く

(21) 出願番号

特願2004-132677 (P2004-132677)

(22) 出願日

平成16年4月28日 (2004.4.28)

(65) 公開番号

特開2005-317699 (P2005-317699A)

(43) 公開日

平成17年11月10日 (2005.11.10)

審査請求日

平成19年4月18日 (2007.4.18)

(73) 特許権者 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72) 発明者 岡本 悟

神奈川県厚木市長谷398番地 株式会社  
半導体エネルギー研究所内

審査官 市川 裕司

最終頁に続く

(54) 【発明の名称】半導体装置の作製方法、除去方法

## (57) 【特許請求の範囲】

## 【請求項 1】

形状化されたマスクを表面に有する導電層を、前記導電層の側壁に垂直方向に延びるように反応生成物を付着させながら第1のエッチングをし、

液体組成物を用いて処理することによって、前記マスク及び前記反応生成物の一部を除去すると共に、前記反応生成物の一部を水平方向若しくは斜め方向に倒し、

酸素ガスとハロゲン化物ガスとをプロセスガスとして用い且つ前記プロセスガスを励起した活性種を垂直方向に加速させた第2のエッチングによって倒れた前記反応生成物を除去することを特徴とする半導体装置の作製方法。

## 【請求項 2】

形状化されたマスクを表面に有する導電層を、前記導電層の側壁に垂直方向に延びるように反応生成物を付着させながら第1のエッチングし、

液体組成物を用いて処理することによって、前記マスク及び前記反応生成物の一部を除去すると共に、前記反応生成物の一部を水平方向若しくは斜め方向に倒し、

前記液体組成物を用いた処理の後に音波エネルギーの印加を伴った溶液処理を行い、

酸素ガスとハロゲン化物ガスとをプロセスガスとして用い且つ前記プロセスガスを励起した活性種を垂直方向に加速させた第2のエッチングによって倒れた前記反応生成物を除去することを特徴とする半導体装置の作製方法。

## 【請求項 3】

形状化されたマスクを表面に有する導電層を、前記導電層の側壁に垂直方向に延びるよ

10

20

うに反応生成物を付着させながら第1のエッティングし、

液体組成物を用いて処理することによって、前記マスク及び前記反応生成物の一部を除去すると共に、前記反応生成物の一部を水平方向若しくは斜め方向に倒し、

前記液体組成物を用いた処理の後に超音波若しくはメガソニックの印加を伴った溶液処理を行い、

酸素ガスとハロゲン化物ガスとをプロセスガスとして用い且つ前記プロセスガスを励起した活性種を垂直方向に加速させた第2のエッティングによって倒れた前記反応生成物を除去することを特徴とする半導体装置の作製方法。

#### 【請求項4】

請求項1乃至請求項3のいずれか一において、前記マスクは感光性樹脂であることを特徴とする半導体装置の作製方法。 10

#### 【請求項5】

請求項1乃至請求項4のいずれか一において、前記ハロゲン化物ガスは、塩素ガスであることを特徴とする半導体装置の作製方法。

#### 【請求項6】

請求項1乃至請求項5のいずれか一において、前記第2のエッティングは、誘導結合型プラズマ方式で行うことを特徴とする半導体装置の作製方法。

#### 【請求項7】

導電膜上にマスクを形成し、

前記マスクを用いて前記導電膜に第1のエッティングをすることによって導電層を形成する際に、前記マスク及び前記導電層の側壁に付着する反応生成物の除去方法であって、 20

前記マスクと前記導電層と前記反応生成物とが形成された状態において、液体組成物を用いて前記マスク及び前記反応生成物の一部を除去すると共に、前記反応生成物の一部を水平方向若しくは斜め方向に倒し、

前記液体組成物を洗浄する処理を行い、

酸素ガスとハロゲン化物ガスとをプロセスガスとして用い且つ前記プロセスガスを励起した活性種を垂直方向に加速させた第2のエッティングによって倒れた前記反応生成物を除去することを特徴とする除去方法。

#### 【請求項8】

導電膜上にマスクを形成し、

前記マスクを用いて前記導電膜に第1のエッティングをすることによって導電層を形成する際に、前記マスク及び前記導電層の側壁に付着する反応生成物の除去方法であって、 30

前記マスクと前記導電層と前記反応生成物とが形成された状態において、液体組成物を用いて前記マスク及び前記反応生成物の一部を除去すると共に、前記反応生成物の一部を水平方向若しくは斜め方向に倒し、

前記液体組成物を洗浄する処理を行い、

超音波若しくはメガソニックの印加を伴う溶液処理を行い、

酸素ガスとハロゲン化物ガスとをプロセスガスとして用い且つ前記プロセスガスを励起した活性種を垂直方向に加速させた第2のエッティングによって倒れた前記反応生成物を除去することを特徴とする除去方法。 40

#### 【請求項9】

請求項7又は請求項8に記載の除去方法を用いた工程を含むことを特徴とする半導体装置の作製方法。

#### 【発明の詳細な説明】

#### 【技術分野】

#### 【0001】

本発明は、半導体装置の製造方法に関し、特に導電層の形成方法に関する。

#### 【背景技術】

#### 【0002】

半導体装置の製造において、配線は、導電層を形成した後に、レジストをマスクとして 50

その導電層をエッティングすることによって所望の形状に形成される。

【0003】

導電層のエッティングには、ドライエッティング法がよく用いられる。ドライエッティング法は、プラズマ放電によって励起された活性種を、バイアスを印加することによって被処理物の方に引きつけ、活性種と被処理物とを反応させて被処理物をエッティングする方法である。このようなドライエッティング法を用いて導電層をエッティングするとき、活性種と導電層との反応によって反応生成物が形成される。反応生成物の多くは、エッティング処理中に排気されるが、一部はマスクとして用いているレジストに付着する。そして、レジストに付着した反応生成物の多くは、通常、マスクとして用いているレジストを除去すると共に除去されるが、一部の反応生成物は、導電層上に垂直方向に立った状態で付着したまま残る。このように、導電層上に残った反応生成物は、半導体装置の不良を引き起こすことがあるため、除去する必要がある。しかし、ドライエッティング法のような異方性の高いエッティングでは、導電層上に垂直方向に立った状態で付着した反応生成物を除去するのは困難であった。

【0004】

そして、このような問題を解決するために、例えば特許文献1では、無水弗酸ベーパー処理を利用して反応生成物を除去する半導体装置の製造方法について開示されている。

【0005】

しかし、特許文献1のような方法によって反応生成物を除去するには、無水弗酸ベーパー処理をするための装置を新たに設ける必要があり、製造装置に係るコストが増大する。その為、より簡単に反応生成物を除去できるような半導体装置の製造方法について開発する必要があった。

【0006】

【特許文献1】特開平9-213703

【発明の開示】

【発明が解決しようとする課題】

【0007】

本発明は、導電層をエッティングしたときに形成される反応生成物を除去できる半導体装置の製造方法について提供することを課題とする。

【課題を解決するための手段】

【0008】

本発明の半導体装置の製造方法の一は、反応生成物の厚さが、プラズマ放電によって励起された活性種が加速される方向に対して薄くなるように、導電層の上に垂直方向に延びるように付着した反応生成物を倒す工程を有する。

【0009】

本発明の半導体装置の製造方法の一は、導電層に垂直方向に延びるように付着した反応生成物を水平方向または斜め方向に倒した後、これをエッティングすることを特徴としている。

【0010】

なお、反応生成物は、導電層をエッティングしたときに生成される。また、垂直方向、水平方向、斜め方向とは、それぞれ基板面に対し垂直な方向と水平な方向と斜めな方向とを表す。

【0011】

本発明の半導体装置の製造方法の一は、形状化されたマスクを表面に有する導電層を、導電層の側壁に反応生成物を付着させながらエッティングする工程を有する。そして、エッティングした後、さらにマスクを選択的に溶解する液体組成物を用いて処理し、マスクを除去すると共に、導電層に垂直方向に延びるように付着した反応生成物を、基板に対し水平方向または斜め方向に倒す工程を有する。そして、液体組成物で処理した後、酸素ガスとハロゲン化物ガスとを混合したガスを用いて反応生成物をエッティングする工程を有する。

【発明の効果】

10

20

30

40

50

**【0012】**

本発明によって、導電層を形成するためのドライエッティングにおいて生じた反応生成物に起因した不良の発生を防ぐことができ、良好な動作をする半導体装置を得ることができる。

**【発明を実施するための最良の形態】****【0013】**

以下、本発明の一態様について説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本形態の記載内容に限定して解釈されるものではない。

10

**【0014】****(実施の形態1)**

本発明の半導体装置の製造方法について、図1(A)～(G)、図2(A)～(D)を用いて説明する。

**【0015】**

先ず、基板101上に、絶縁層102を形成する。ここで、基板101について特に限定ではなく、ガラス、石英等を材料とした基板の他、プラスチック等を材料とした可撓性を有する基板を用いることができる。また、絶縁層102についても特に限定ではなく、酸化珪素、または酸素を含む窒化珪素等を用いて形成することができる。

20

**【0016】**

次に、絶縁層102上に非晶質の半導体層を成膜した後、これをレーザ光照射、RTA (Rapid Thermal Anneal)法、またはファーネスを用いた熱処理等によって結晶化し、さらに所望の形状に加工して半導体層103を形成する。ここで、半導体層103の形成方法について特に限定ではなく、以上に記載したような方法の他、高温条件下でのCVDによって成膜した結晶質の半導体層を、所望の形状に加工する方法であつてもよい。

**【0017】**

なお、半導体層103若しくは所望の形状に加工する前の非晶質または結晶質の半導体層に対し、トランジスタの閾値を調節するための不純物の添加を行ってもよい。このとき、添加する不純物は、燐や砒素等のN型の不純物でもよいし、ボロン等のP型の不純物でもよい。

30

**【0018】**

次に、半導体層103を覆うように絶縁層104を成膜する。絶縁層104について特に限定ではなく、酸化珪素や窒化珪素、酸素を含む窒化珪素等を用いて形成することができる。また、形成方法についても特に限定ではなく、CVD法やスパッタ法等を用いて形成することができる。また、絶縁層104は、単層または多層のいずれでも構わない。

**【0019】**

次に、絶縁層104上に導電層105を形成する。導電層105について特に限定はなく、タンゲステンやモリブデン、アルミニウム、窒化タンゲステン、窒化タンタル等を用いることができる。なお、導電層105は単層でも多層でもよい。

40

**【0020】**

次に導電層105上に、感光性樹脂を成膜した後、これをフォトリソグラフィによって所望の形状に加工し、感光性樹脂から成るマスク106を形成する。ここで、感光性樹脂について特に限定ではなく、レジストや感光性のアクリル等を用いることができる。フォトリソグラフィの光源について特に限定はないが、チャネル長の短い微細なトランジスタを作製するときはi線等の波長の短い光を光源として用いることが好ましい。

**【0021】**

次に、導電層105を選択的にエッティングする。エッティングには、異方性の高いドライエッティングを用いることが好ましい。なお、ドライエッティングの方式について特に限定はなく、誘導結合型プラズマ(ICP: Inductively Coupled Pla

50

sma) 方式の他、容量結合型プラズマ (CCP : Capacitively Coupled Plasma) 方式、電子サイクロトン共鳴プラズマ (ECR : Electron Cyclotron Resonance) 方式、反応イオンエッティング (RIE : Reactive Ion Etching) 方式等を用いることができる。なお、微細な形状に加工したいときは、ICP 方式や CCP 方式、 ECR 方式等の高密度なプラズマを生成させることができるように、基板 101 を載置する電極の温度、またはプロセスガスの供給量、圧力等を適宜選択してエッティングすることが好ましい。これによって、エッティング後に残った導電層 107 の側壁に付着するように、基板 101 を載置する電極の温度、またはプロセスガスの供給量、圧力等を適宜選択してエッティングすることが好ましい。これによって、エッティング後に残った導電層 107 の側壁がエッティングされて窪んだ形状になってしまふことを防ぐことができる。つまり、導電層 107 の側壁に付着した反応生成物 108 は導電層 107 の保護膜として機能する。なお、反応生成物 108 の膜厚 (基板 101 面に対し垂直な方向の厚さ) は、0.1 ~ 10 nm とすることが好ましく、1 ~ 5 nm とすることがより好ましい。これによって、マスク 106 を除去したときに反応生成物 108 が倒れやすくなり、また導電層 107 も保護することができる。なお、反応生成物は、感光性樹脂から成るマスク 106 にも付着する。

#### 【0022】

次に、導電層 107 を形成した後の基板 101 を感光性樹脂を選択的に溶解できる液体組成物によって処理し、マスク 106 を除去する。なお、液体組成物について特に限定はなく、剥離液等を用いることができる。これによって、マスク 106 が除去される。また、液体組成物による処理と、その後の洗浄処理によって導電層 107 に付着したまま残った反応生成物 108 は、導電層 107 または絶縁層 104 上に、水平方向若しくは斜め方向に倒れる。なお、洗浄処理の後、さらに超音波 (10 ~ 100 kHz) またはメガソニック (0.7 ~ 1.0 MHz) 等の音波エネルギーを印加しながら水等の溶液による処理を行ってもよい。これによって反応生成物 108 がより倒れ易くなる。また、感光性樹脂から成るマスク 106 の表面全体が反応生成物によって覆われ、液体組成物と感光性樹脂とが接触しにくいときは、アッシング処理等をした後、液体組成物によって感光性樹脂を除去しても構わない。

#### 【0023】

次に、酸素ガスとハロゲン化物ガスとを混合したガスをプロセスガスとして用いて、反応生成物 108 をエッティングする。ここで、エッティングには、異方性の高いドライエッティングを用いることができる。なお、ドライエッティングの方式について特に限定はなく、誘導結合型プラズマ (ICP) 方式の他、容量結合型プラズマ (CCP) 方式、電子サイクロトン共鳴プラズマ (ECR) 方式、反応イオンエッティング (RIE) 方式等を用いることができる。なお、ハロゲン化物ガスについて特に限定はなく、四弗化炭素ガスや塩素ガス等を用いることができる。導電層 107 上または絶縁層 104 上に倒れた反応生成物 108 の膜厚は、加速された活性種が進む方向に対して薄い為、容易にエッティングされる。なお、反応生成物 108 のうち、導電層 107 の側壁に付着した部位については、加速された活性種が進む方向に対して厚い為、エッティングされずに残ることがある。しかし、反応生成物 108 には金属元素が含まれており導電性を有するため、当該部位は、導電層 107 と共にトランジスタのゲート電極等として用いることができる。

#### 【0024】

次に、N チャネル型トランジスタが形成される部位を感光性樹脂等から成るマスク 109 で覆い、P チャネル型トランジスタの活性層として機能させる半導体層 103 に対し選択的に P 型の不純物を高濃度で添加し、高濃度の P 型不純物領域 114 を含む半導体層 103 b を形成する。ここで、P 型の不純物について特に限定はなく、ボロン等を用いることができる。なお、導電層 107 (側壁に反応生成物が付着しているものを含む。) もマスクとして用いるため、半導体層 103 b のうち、導電層 107 に覆われた部位には不純物は添加されない。これによって、P チャネル型トランジスタのソースまたはドレインとして機能する不純物領域を形成することができる。また、不純物添加後は、マスク 109 を除去する。

10

20

30

40

50

**【0025】**

次に、導電層107をマスクとしてN型不純物を半導体層103に低濃度で添加し、低濃度のN型不純物領域115を形成する。ここで、N型不純物について特に限定はなく、燐や砒素等を用いることができる。

**【0026】**

次に、導電層107等を覆う絶縁層を形成した後、これを異方性のエッティングによって加工し、導電層107の側壁に自己整合的にサイドウォール110を形成する。ここで、絶縁層について特に限定はなく、TEOS (Tetra-Ethyl-Oxido-Silicate) 若しくはシラン等と、酸素若しくは亜酸化窒素等とを反応させて形成した段差被覆性のよい酸化珪素であることが好ましい。

10

**【0027】**

次に、Pチャネル型トランジスタが形成された部位を感光性樹脂等から成るマスク111で覆い、Nチャネル型トランジスタの活性層として機能させる半導体層103に対し選択的にN型の不純物を高濃度で添加し、高濃度のN型不純物領域116を含む半導体層103aを形成する。ここで、N型の不純物について特に限定はなく、燐や砒素等を用いることができる。なお、導電層107（側壁に反応生成物が付着しているものを含む。）もマスクとして用いるため、半導体層103aのうち、導電層107に覆われた部位には不純物は添加されない。これによって、Nチャネル型トランジスタのソースまたはドレインとして機能する不純物領域を形成することができる。また、不純物添加後は、マスク111を除去する。

20

**【0028】**

以上のようにして、半導体層103aと絶縁層104と導電層107とを含むNチャネル型トランジスタと、半導体層103bと絶縁層104と導電層107とを含むPチャネル型トランジスタとを作製することができる。なお、本形態では、Nチャネル型トランジスタは、低濃度の不純物領域を含むLDD型のトランジスタであり、Pチャネル型トランジスタは、シングルドレイン型のトランジスタであるが、トランジスタの構造について特に限定はない。従って、Nチャネル型トランジスタとPチャネル型トランジスタとは、それぞれ異なる構造であってもよいし、同じ構造であってもよい。また、必ずしもサイドウォールを利用して形成したLDD型トランジスタでなくてもよい。

30

**【0029】**

次に、導電層107等を覆う絶縁層112を形成する。絶縁層112は、層間絶縁層として機能する。絶縁層112について特に限定はなく、酸化珪素、窒化珪素、酸素を含む窒化珪素等の無機物の他、アクリルやポリイミド等の有機物を用いて形成することができる。また、絶縁層112は単層または多層のいずれでも構わない。また、絶縁層112の形成前または形成後に、先の工程で添加した不純物を活性化するための熱処理または水素化処理を適宜行ってもよい。また、絶縁層112を多層で形成するときは、或る一の層を形成後、その層と積層する他の層を形成前に熱処理を行ってもよい。

**【0030】**

次に、絶縁層112を貫通して半導体層103a、103bに至るコンタクトホールを形成する。そして、コンタクトホールを有する絶縁層112を覆う導電層を形成した後、これを所望の形状に加工し、トランジスタに信号を送るための配線113を形成する。

40

**【0031】**

なお、配線113上に、絶縁層をもうけ、その絶縁層の上にさらに別の配線を形成し、多層配線を含む半導体装置を製造してもよい。

**【0032】**

以上のようにして、半導体装置を製造することによって、導電層を形成するためのドライエッティングにおいて生じた反応生成物に起因した不良の発生を防ぐことができ、良好な動作をする半導体装置を得ることができる。また、本発明の半導体装置の製造方法は、新たに装置を用意する必要がなく既存の装置を用いて実施することができる。

**【0033】**

50

## (実施の形態 2 )

本発明の半導体装置の製造方法について、図3(A)～(G)、図4(A)、(B)を用いて説明する。

## 【0034】

先ず、基板201上に絶縁層202を形成した後、絶縁層202上に半導体層203を形成する。さらに、半導体層203を覆う絶縁層204を形成する。なお、基板201、絶縁層202、半導体層203、絶縁層204は、それぞれ実施の形態1に記載の基板101、絶縁層102、半導体層103、絶縁層104と同様にして形成すればよい。

## 【0035】

次に、絶縁層204上に導電層205aを形成し、さらに導電層205a上に導電層205bを形成する。導電層205aについて特に限定はないが、導電層205aを貫通して不純物を添加することができる厚さに調節することが好ましい。また、絶縁層204との密着性が良い層であることが好ましい。具体的には、窒化タンタルや窒化チタン、窒化タンゲステン等を10～30nmの厚さで成膜したもの等を用いることができる。また、導電層205bについても特に限定はないが、アルミニウムやタンゲステン、モリブデン等の抵抗値の低い物質を用いて形成することが好ましい。

## 【0036】

次に、導電層205b上に、感光性樹脂を成膜した後、これをフォトリソグラフィによって所望の形状に加工し、感光性樹脂から成るマスク206を形成する。

## 【0037】

次に、導電層205bを選択的にエッチングして所望の形状に加工された導電層207bを形成する。エッチングには、異方性の高いエッチングを用いることが好ましい。なお、ドライエッチングの方式について特に限定はなく、誘導結合型プラズマ( I C P )方式の他、容量結合型プラズマ( C C P )方式、電子サイクロトン共鳴プラズマ( E C R )方式、反応イオンエッチング( R I E )方式等を用いることができる。なお、微細な形状に加工したいときは、I C P 方式やC C P 方式、E C R 方式等の高密度なプラズマを生成させることができるようにする。また、導電層205bのエッチングは、実施の形態1における導電層105のエッチングと同様の要領で行えばよい。本形態においても、実施の形態1と同様に導電層207bの側壁には、反応生成物208を付着させる。これによって導電層207bの側壁がエッチングされて窪んだ形状となることを防ぐことができる。また、マスク106と同様にマスク206にも反応生成物が付着する。

## 【0038】

次に、導電層207bを所望の形状に加工した後の基板201を感光性樹脂を選択的に溶解できる液体組成物によって処理し、感光性樹脂から成るマスク206を除去する。なお、マスク206を除去する工程は、実施の形態1で記載したマスク106の除去と同様の要領で行えばよい。液体組成物による処理と、導電層207bに付着したまま残った反応生成物208は、導電層207bまたは絶縁層204上に、水平方向若しくは斜め方向に倒れる。なお、洗浄処理の後、さらに超音波(10～100kHz)またはメガソニック(0.7～1.0MHz)等の音波エネルギーを印加しながら水等の溶液による処理を行ってもよい。これによって反応生成物208がより倒れ易くなる。

## 【0039】

次に、酸素ガスとハロゲン化物ガスとを混合したガスをプロセスガスとして用いて、反応生成物208をエッチングする。エッチングには、異方性の高いエッチングを用いることが好ましい。なお、ドライエッチングの方式について特に限定はなく、誘導結合型プラズマ( I C P )方式の他、容量結合型プラズマ( C C P )方式、電子サイクロトン共鳴プラズマ( E C R )方式、反応イオンエッチング( R I E )方式等を用いることができる。また、本工程は、実施の形態1に記載の反応生成物108をエッチングする工程と同様の要領で行えばよい。本工程においても、ハロゲン化物ガスについて特に限定はなく、四弗化炭素ガスや塩素ガス等を用いることができるが、導電層205aがエッチングされにくいガスを用いることが好ましい。導電層207b上または絶縁層204上に倒れた反応生

10

20

30

40

50

成物 208 の膜厚は、加速された活性種が進む方向に対して薄い為、容易にエッティングされる。

#### 【0040】

次に、導電層 207b をマスクとして半導体層 203 に N 型の不純物を低濃度で添加する。N 型の不純物としては燐や砒素などを用いることができる。不純物は、導電層 205a と絶縁層 204 とを貫通して半導体層 203 に添加され、低濃度の不純物領域 214 が半導体層 203 に形成される。

#### 【0041】

次に、導電層 205a、207b 等を覆う絶縁層を形成した後、これを異方性のエッティングによって加工し、導電層 207b の側壁に自己整合的にサイドウォール 210 を形成する。ここで、絶縁層について特に限定はなく、TEOS (Tetra-Ethyl-Oxide - Silicate) 若しくはシラン等と、酸素若しくは亜酸化窒素等とを反応させて形成した段差被覆性のよい酸化珪素であることが好ましい。10

#### 【0042】

次に、導電層 207b とサイドウォール 210 とをマスクとして導電層 205a を選択的にエッティングし、導電層 207a を形成する。これにより、導電層 207a と導電層 207b とが、積層して成るゲート電極を形成することができる。なお、導電層 207a の表面積は導電層 207b の表面積よりも大きく、二層が積層した部分の断面は、逆 T 字型のように成っている。20

#### 【0043】

次に、導電層 207a とサイドウォール 210 とをマスクとして半導体層 203 に N 型の不純物を高濃度で添加する。N 型の不純物としては燐や砒素などを用いることができる。不純物は、絶縁層 204 を貫通して半導体層 203 に添加され、高濃度の不純物領域 215 が半導体層 203 に形成される。20

#### 【0044】

以上のようにして、半導体層 203 と絶縁層 204 と導電層 207a と導電層 207b とから成る N チャネル型のトランジスタが作製される。以上のようにして、導電層 207a と低濃度の不純物領域 214 とが重畠した LDD 構造のトランジスタを作製することができる。また、本形態のように、N チャネル型のトランジスタのみを形成してもよいし、実施の形態 1 のように、マスクを用いて、P 型の不純物と N 型の不純物とをそれぞれ異なる領域に添加し、P チャネル型のトランジスタと N チャネル型のトランジスタとの両方を作製してもよい。30

#### 【0045】

次に、導電層 207a、207b 等を覆う絶縁層 212 を形成する。絶縁層 212 は、層間絶縁層として機能する。なお絶縁層 212 は、実施の形態 1 で記載した絶縁層 112 と同様の要領で形成すればよい。また、実施の形態 1 に記載したのと同様の要領で、添加した不純物を活性化するための熱処理や水素化処理をする。

#### 【0046】

次に、絶縁層 212 を貫通して半導体層 203 に至るコンタクトホールを形成する。そして、コンタクトホールを有する絶縁層 212 を覆う導電層を形成した後、これを所望の形状に加工し、トランジスタに信号を送るための配線 213 を形成する。40

#### 【0047】

なお、配線 213 上に、絶縁層をもうけ、その絶縁層の上にさらに別の配線を形成し、多層配線を含む半導体装置を製造してもよい。

#### 【0048】

以上のようにして、半導体装置を製造することによって、導電層を形成するためのドライエッティングにおいて生じた反応生成物に起因した不良の発生を防ぐことができ、良好な動作をする半導体装置を得ることができる。また、本発明の半導体装置の製造方法は、新たに装置を用意する必要がなく既存の装置を用いて実施することができる。

#### 【0049】

50

20

30

40

50

## (実施の形態 3 )

本発明の半導体装置の製造方法を用いることによって歩留まり良く集積回路を製造することができる。本形態では、本発明を適用して製造した中央演算処理装置（C P U）について図 5（A）を用いて説明する。

## 【0050】

図 5（A）は、中央演算処理装置のブロック図である。図 5において、501 はデータ・バスであり、命令、または演算結果若しくは演算に用いる値を入出力する機能を有する。502 はアドレスバスであり、メモリ空間または I/O 空間のアドレスを入出力する機能を有する。503 はインストラクション・レジスタであり、命令をいったん格納する機能を有する。504 はインストラクション・デコーダであり、命令を解析する機能を有する。505 は A L U であり、算術演算や論理演算を行う機能を有する。506 はレジスタ・アレイであり、C P U 内部で用いるメモリである。507 は C P U タイミングコントローラであり、インストラクション・デコーダからの信号を受けて各制御信号を生成する機能を有する。508 はデータ・バス・インターフェイスであり、C P U 内部のデータ・バスと C P U 外部のデータ・バスとの間のインターフェイス機能を有する。509 はアドレス・バッファであり、アドレス出力の制御とバッファとしての機能とする。

10

## 【0051】

図 5（A）のような中央演算処理装置に含まれる回路は、実施の形態 1 または実施の形態 2 で示したような本発明の半導体装置の製造方法を用いて製造されたものである。なお、中央演算処理装置のブロック構成について特に限定ではなく、上記に示した機能と異なる機能を有するブロックを、さらに有するものであってもよい。

20

## 【0052】

本形態の中央演算処理装置のように本発明を適用して作製された半導体装置は、配線を形成するためのドライエッティングの際に付着した反応生成物の残渣に起因した不良が少なく良好な動作特性を示す。

## 【0053】

また、図 5（B）は、本発明を適用して作製した半導体装置を実装することによって完成したコンピュータの図である。なお、コンピュータの形態等について特に限定ではなく、図 5（B）に示したような表示部 3003 と本体 3001 とキーボード 3004 が一体となったものの他、表示部と本体とが別になったものでもよい。本体 3001 の内部には図 5（A）に示した中央演算処理装置を含む演算用ボードが備えられている。これによって、演算処理の誤動作がなく、良好な動作特性を示すコンピュータを得ることができる。

30

## 【0054】

本発明を適用した半導体装置は、以上に述べたコンピュータの他、カーナビゲーション装置や、携帯型情報端末装置等の電子機器に実装しても構わない。これによって、演算処理の誤動作がなく、良好な動作特性を示す電子機器を得ることができる。

## 【0055】

## (実施の形態 4 )

本発明の半導体装置の製造方法を用いた集積回路フィルムの作製方法の一態様について図 8（A）～（D）を用いて説明する。

40

## 【0056】

先ず、基板 701 上に、剥離層 721 を形成する。ここで、基板 701 について特に限定ではなく、ガラス、石英等を材料とした基板の他、プラスチック等を材料とした可撓性を有する基板を用いることができる。また、剥離層 721 についても特に限定はないが、珪素等を用いて形成することができる。

## 【0057】

次に剥離層 721 の上に、次に、剥離層 721 の上に絶縁層 722 を形成する。絶縁層 722 について特に限定ではなく、酸化珪素、窒化珪素、酸素を含む窒化珪素等を用いて形成することができる。また絶縁層 722 は単層でも多層でも構わない。

## 【0058】

50

次に、絶縁層 722 上に、実施の形態 1 における絶縁層 102 から配線 113 及の製造方法と同じ方法で素子層 723 を作製する。なお、素子としては、トランジスタの他、記憶素子や、容量等の回路素子をさらに設けてもよい。また、実施の形態 1 に記載した作製方法に限らず、実施の形態 2 における絶縁層 202 から配線 213 及の製造方法と同様の製造方法によって素子などを形成してもよい。

#### 【0059】

次に、素子層 723 に含まれる配線 113 の一部が露出するように開口部が設けられた絶縁層 724 を、素子層 723 を覆うように形成する。なお、図 8 において、図 1、2 に示したものとと同じものについては同一の符号を用いて表している。

#### 【0060】

次に、素子層 723 と絶縁層 724 を貫通して剥離層 721 に至る開口部を設ける。

#### 【0061】

次に、素子層 723 と絶縁層 724 を貫通するように設けられた開口部に溶液または気体を拡散させて剥離層 721 を選択的にエッティングする。エッティングの方法について特に限定はなく、例えば、剥離層 721 が珪素で形成されているときは、C<sub>1</sub>F<sub>3</sub>ガスの他、三フッ化臭素 (BrF<sub>3</sub>) 若しくは一フッ化ヨウ素 (IF) 等の気体、又はTMAH (Tetramethyl ammonium hydroxide) 等の液体を用いて剥離層 721 を除去することができる。このように剥離層 721 が除去されることによって素子層 723 と基板 701 とは分離する。

#### 【0062】

次に、アンテナ 741 が設けられた絶縁層 742 を、導電性粒子 744 を含む異方性導電接着剤 743 を用いて絶縁層 724 上に貼り付ける。なお、アンテナ 741 の一部は絶縁層 742 に設けられた開口部から露出しており、絶縁層 724 に設けられた開口部から露出した配線 113 と、絶縁層 742 に設けられた開口部から露出したアンテナ 741 とは電気的に接続する。

#### 【0063】

以上のようにして、様々なデータを書き込みまたは読み出しすることができる集積回路チップを作製することができる。なお、絶縁層 722 には、プラスチック製フィルム等の支持体を貼り付けてもよい。

#### 【0064】

本形態の集積回路フィルムのように本発明を適用して作製しされた半導体装置は、配線を形成するためのドライエッティングの際に付着した反応生成物の残渣に起因した不良が少なく良好な動作特性を示す。

#### 【0065】

以上のような本発明を適用して製造した集積回路チップは、身分証明書等の物品に実装される。そして、名前、血液型、身長、体重、住所等の個人情報等の書き込みまたは読み込みに用いられる。なお、身分証明書に限らず、その他の物品、例えば食品の包装容器に実装し、食品の生産地、生産者、原料の生産地、製造年月日等の情報を管理する為に用いてもよい。

#### 【0066】

このように、本発明の集積回路チップが実装されることによって、誤動作がなく安全にデータを処理できる物品を得ることができる。

#### 【実施例 1】

#### 【0067】

本発明の効果について調べた実験について図 6 (A) ~ (E) を用いて説明する。

#### 【0068】

実験には、図 6 (A) に示すように、基板 601 上に、絶縁層 602 と、導電層 603 と導電層 604 とが順に積層した試料を用いた。ここで、基板 601 はガラスを材料としたものである。絶縁層 602 は、酸化珪素から成り、115 nm の厚さと成るように CVD 法によって成膜されたものである。また、導電層 603 は、窒化タンタルから成り、3

10

20

30

40

50

0 nmの厚さと成るようにスパッタ法によって成膜されたものである。また、導電層604は、タンゲステンから成り、370nmの厚さと成るようにスパッタ法によって成膜されたものである。

#### 【0069】

先ず、導電層604の上に、スピンドルコート法を用いて成膜したi線用のレジストをフォトリソグラフィによって加工し、レジストから成るマスク605を形成した(図6(B))。なお、レジストの成膜は、レジストの膜厚が1μmとなるように回転数等を調節して行った。また、フォトリソグラフィにおいて、光源にはi線(波長365nm)を用いた。形成したマスクは、一辺の長さが0.4μm~1.0μmの線状パターンが複数配置された、所謂ラインアンドスペースと言われるパターンのものである。また形成したマスク605において、テーパー角(導電層604の表面とレジストから成るマスク605の側壁とが成す角)は、80°~90°であった。10

#### 【0070】

次に、ICP方式のドライエッチング装置を用いて導電層604を選択的にエッチングした。なお、プロセスガスとして、塩素(Cl<sub>2</sub>)ガス、四フロロ化炭素(CF<sub>4</sub>)ガス、酸素(O<sub>2</sub>)ガスを混合したガスを用いた。そして、塩素ガスが50sccm、四フロロ化炭素ガスが50sccm、酸素ガスが20sccmとなるようにそれぞれのガス流量を調節して、処理用のチャンバー内に供給した。また、チャンバー内は1.5Paの圧力で保持されるように調節した。また、ICPの電力が500W、下部電極側のバイアス電力が20Wとなるように、それぞれ電力を調節した。また、下部電極の温度は、70(エッチング処理開始前の設定値)となるように、調節した。なお、下部電極上に、基板601が載置された状態で処理される。処理は、プラズマの発光強度を観測したときのプラズマ発光強度の変化からエッチング終点を検出できる迄行つた。なお、本実施例では、777nmの波長の発光強度を観測した。20

#### 【0071】

以上のような条件で、導電層604をドライエッチングすることによって、レジストからなるマスク605、およびエッチング後に残った導電層604の側壁には、処理中に生成される反応生成物607が付着する。ここで、反応生成物607が導電層604の側壁に付着することによって、導電層604の側壁がエッチングされて窪んだ形状になってしまふことを防ぐことができる。30

#### 【0072】

次に、反応イオンエッチング(RIE)方式のドライエッチング装置を用いて、試料をアッシングした。なお、プロセスガスとしては酸素ガスを用い、100sccmの流量で処理用のチャンバー内に供給されるように調節した。また、チャンバー内は66.5Paの圧力で保持されるように調節した。また、下部電極側のバイアス電力は200Wとなるように調節した。以上の様な条件で、30秒間処理した。次に、剥離液(N300、長瀬産業株式会社製)を用いて、試料を処理した。そして剥離液で処理した後、バッチ式の洗浄によって剥離液を除去した。これによって、レジストから成るマスク605と、反応生成物607の多くは除去された。しかし、一部の反応生成物607は、図6(D)のように、導電層603上または導電層604上に倒れ、導電層603上または導電層604上に付着して残った。図7(A)は、以上のような処理を行つた試料を測長走査型電子顕微鏡(型番:S-7800M、日立製作所製)を用いて1μmの幅(設計長)の線状のパターンを4万倍の倍率で撮影したSEM画像の図である。図7(A)において線状パターンの輪郭は破線802aで表わされている。図7(A)から、測長走査型電子顕微鏡によって導電層の横側に黒く映つた反応生成物(長方形の破線801aで囲まれている。)を線状パターンの左側に確認できることが分かる。なお、以上に示したのと同じ処理を行つて作製した別の試料について、透過型電子顕微鏡(TEM)を用いて反応生成物を特定し、反応生成物に含まれる元素をエネルギー分散型X線分光法(EDX)によって調べた結果、タンゲステンやタンタル、アルミなどの金属元素を含むことが分かった。40

#### 【0073】

10

20

30

40

50

次に、誘導結合型プラズマ（ICP）方式のドライエッチング装置を用いて、試料を処理し、導電層603または導電層604上に倒れた反応生成物をエッチングした。ここで、プロセスガスとしては塩素ガスと酸素ガスとを混合したガスを用いた。そして、塩素ガスが5sccm、酸素ガスが75sccmとなるようにそれぞれのガス流量を調節して、処理用のチャンバー内に供給した。また、チャンバー内は1.9Paの圧力で保持されるように調節した。また、ICPの電力が500W、下部電極側のバイアス電力が100Wとなるように、それぞれ電力を調節した。これによって、プラズマ放電によって励起され、バイアス電力の印加によって加速された活性種は、試料の基板面に対し、垂直方向に進む。なお、処理時間は30秒とした。

## 【0074】

10

塩素ガスと酸素ガスとを混合したガスをプロセスガスとして用いたドライエッチング後の試料を4万倍の倍率で測長走査型電子顕微鏡を用いて撮影したSEM画像の図を図7（B）に示す。なお、図7（A）のSEM画像と図7（B）のSEM画像とは、同じ試料の同じ部位を観察したものである。図7（B）において線状パターンの輪郭は破線で802b表わされている。これによって、図7（A）において長方形の破線801bで囲まれた領域に黒く映っていたものが無くなっている。これは、反応生成物607が倒れることによって、プラズマ放電によって励起された活性種がバイアス印加によって加速される方向に対し、反応生成物の膜厚が薄くなうことによりエッチングが容易になったためである。

20

## 【図面の簡単な説明】

## 【0075】

【図1】本発明の半導体装置の作製方法について説明する図。

【図2】本発明の半導体装置の作製方法について説明する図。

【図3】本発明の半導体装置の作製方法について説明する図。

【図4】本発明の半導体装置の作製方法について説明する図。

【図5】本発明を適用して作製した中央演算処理回路のブロック図とそれを実装した電子機器の図。

【図6】本発明の効果について確認するための実験について説明する図。

【図7】本発明の効果について確認するための実験において撮影したSEM画像の図。

30

【図8】本発明を適用した集積回路チップの作製方法について説明する図。

## 【符号の説明】

## 【0076】

101 基板

102 絶縁層

103 半導体層

103b 半導体層

104 絶縁層

105 導電層

106 マスク

107 導電層

108 反応生成物

109 マスク

110 サイドウォール

111 マスク

112 絶縁層

113 配線

114 不純物領域

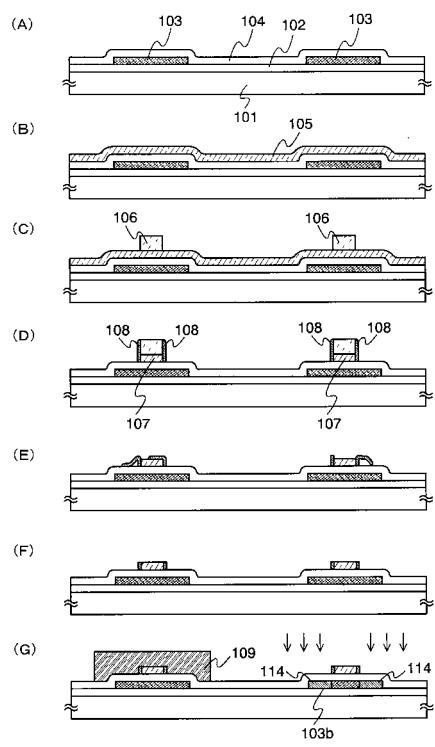
115 不純物領域

116 不純物領域

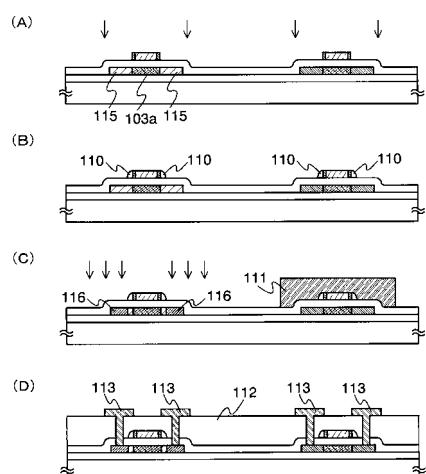
40

50

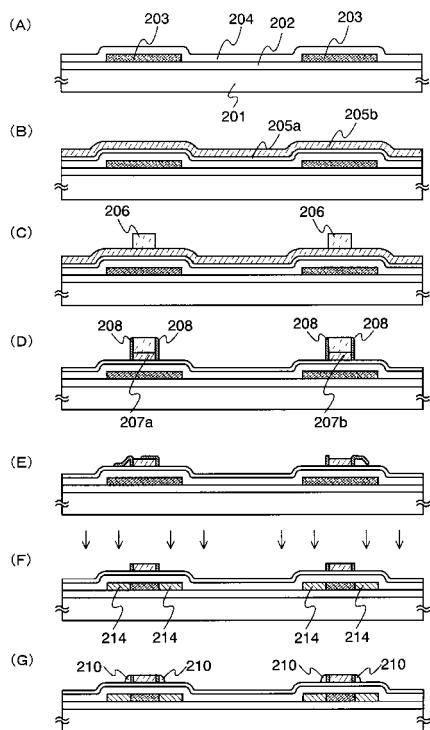
【図1】



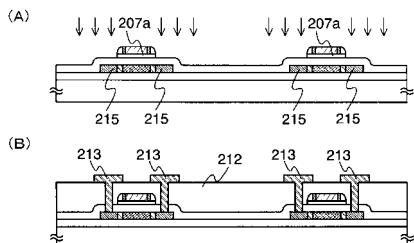
【図2】



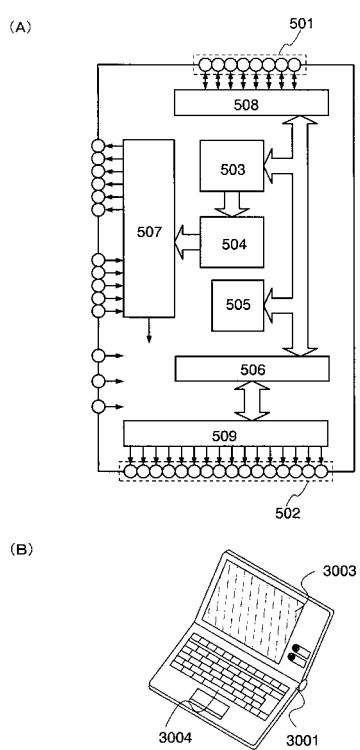
【図3】



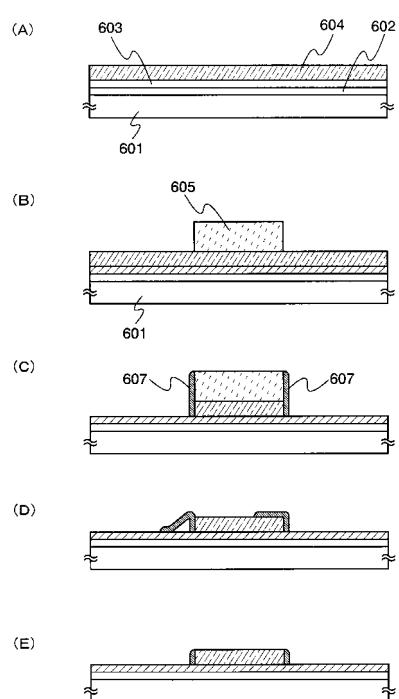
【図4】



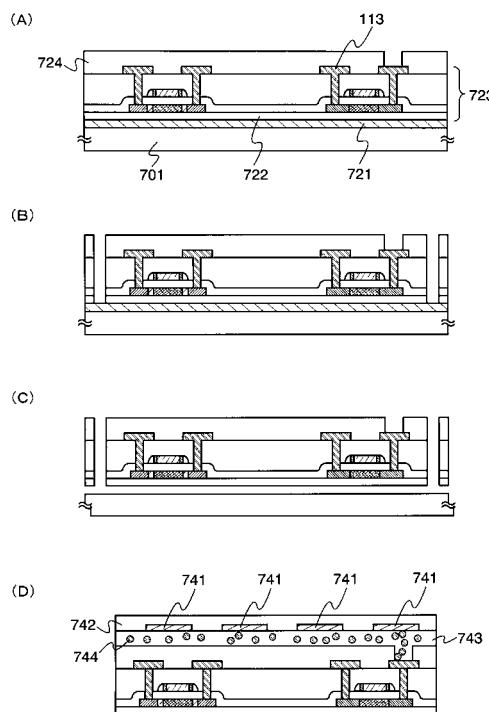
【図5】



【図6】

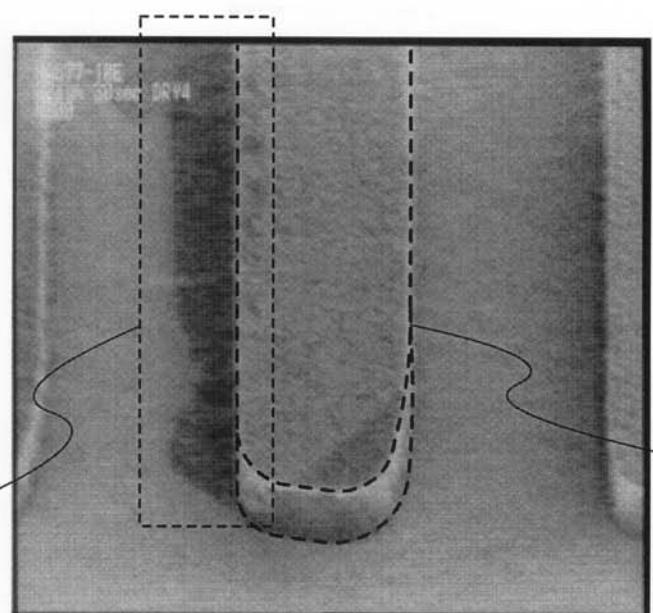


【図8】

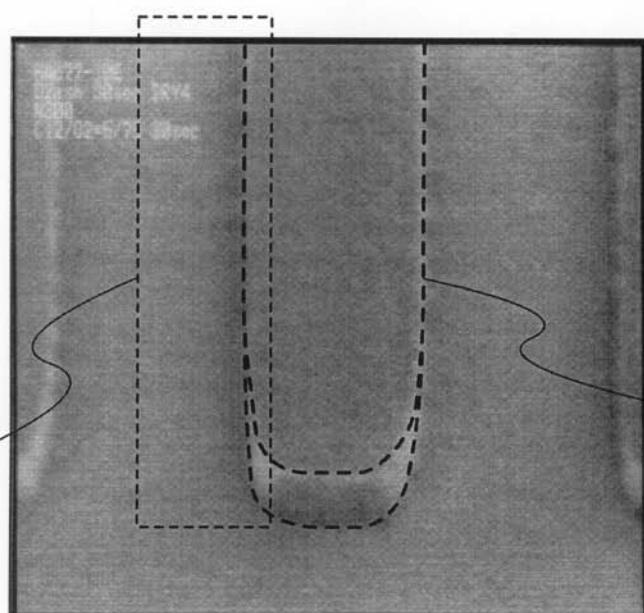


【図7】

(A)



(B)



---

フロントページの続き

(51)Int.Cl. F I

H 01 L 29/786	(2006.01)	H 01 L 29/78	6 1 7 J
H 01 L 21/336	(2006.01)	H 01 L 29/78	6 2 7 C

(56)参考文献 特開2000-173978(JP,A)

特開平09-213704(JP,A)

特開平07-326609(JP,A)

特開平11-214369(JP,A)

特開2003-152108(JP,A)

特開平08-181148(JP,A)

特開平10-303197(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 01 L 21 / 3065

H 01 L 21 / 304

H 01 L 21 / 3213

H 01 L 21 / 336

H 01 L 29 / 423

H 01 L 29 / 49

H 01 L 29 / 786