(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年4月3日(03.04.2025)

WIPO | PCT

(10) 国際公開番号
WO 2025/069614 A1

(51) 国際特許分類:
H02M 1/08 (2006.01) *H02M 1/00* (2007.01)

(21) 国際出願番号： PCT/JP2024/023218

(22) 国際出願日： 2024年6月26日(26.06.2024)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2023-170068 2023年9月29日(29.09.2023) JP

(71) 出願人： 株式会社豊田自動織機 **(KABUSHIKI KAISHA TOYOTA JIDOSHOKKI)** [JP/JP]; 〒4488671 愛知県刈谷市豊田町２丁目１番地 (JP).

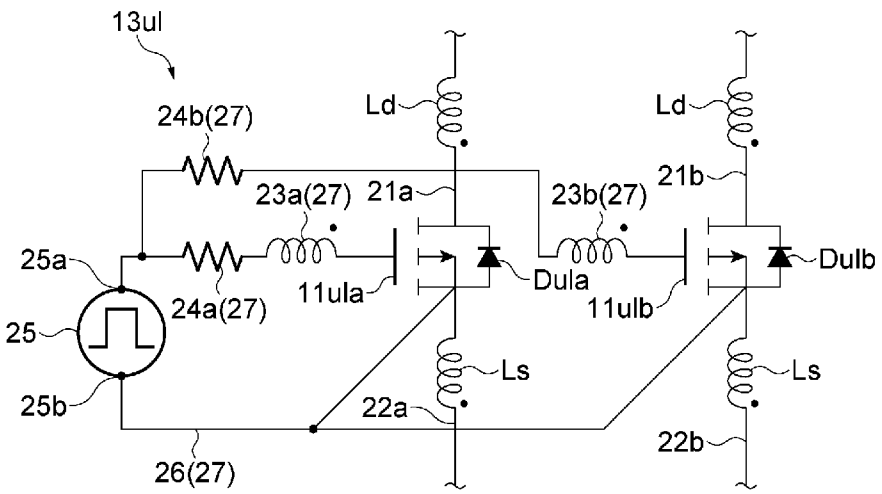
(72) 発明者: モイセエフ セルゲイ **(MOISEEV Sergey)**; 〒4488671 愛知県刈谷市豊田町２丁目１番地 株式会社豊田自動織機内 (JP). 中田 健一**(NAKATA Kenichi)**; 〒4488671 愛知県刈谷市豊田町２丁目１番地 株式会社豊田自動織機内 (JP). 岩田 佳孝**(IWATA Yoshitaka)**; 〒4488671 愛知県刈谷市豊田町２丁目１番地 株式会社豊田自動織機内 (JP).

(74) 代理人: 長谷川 芳樹，外**(HASEGAWA Yoshiki et al.)**; 〒1000005 東京都千代田区丸の内二丁目１番１号 丸の内ＭＹ ＰＬＡＺＡ（明治安田生命ビル） ９階 創英国際特許法律事務所 (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,

(54) **Title:** POWER CONVERSION DEVICE

(54) 発明の名称： 電力変換装置



(57) **Abstract:** A power conversion device 1 comprises: a switching element 11ula; a first current terminal T1 which is connected to the drain of the switching element 11ula and has an inductance component Ld; a second current terminal T2 which is connected to the source of the switching element 11ula and has an inductance component Ls; a coil part 23a which is a conductive wire provided so as to magnetically couple with both a first current path 29 from the first current terminal T1 to the drain and a second current path 30 from the source to the second current terminal T2 and is disposed between the first current terminal T1 and the second current terminal T2; and a driver circuit 13ul having a drive circuit 25 which generates a drive signal Vg and supplies the drive signal Vg to the gate of the switching element 11ula and an adjustment circuit 27 which adjusts the drive signal Vg on the basis of a voltage generated between both ends of the coil part 23a.

WO 2025/069614 A1

［続葉有］

CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告(条約第21条(3))

— 補正された請求の範囲及び説明書(条約第19条(1))

(57) 要約:電力変換装置１は、スイッチング素子１１ｕｌａと、スイッチング素子１１ｕｌａのドレインと接続され、インダクタンス成分Ｌｄを有する第１電流端子Ｔ１と、スイッチング素子１１ｕｌａのソースと接続され、インダクタンス成分Ｌｓを有する第２電流端子Ｔ２と、第１電流端子Ｔ１からドレインまでの第１電流経路２９と、ソースから第２電流端子Ｔ２までの第２電流経路３０との両方に磁気結合するように設けられている導線であって、第１電流端子Ｔ１と第２電流端子Ｔ２との間に配置されるコイル部２３ａと、駆動信号Ｖｇを生成してスイッチング素子１１ｕｌａのゲートに供給する駆動回路２５と、コイル部２３ａの両端に生じた電圧を基に駆動信号Ｖｇを調整する調整回路２７と、を有するドライバ回路１３ｕｌと、を備える。

明　細　書

発明の名称 ： 電力変換装置

技術分野

[0001]　本開示は、電力変換装置に関する。

背景技術

[0002]　インバータ回路等に内蔵されるスイッチング素子を駆動するために駆動回路が用いられる。下記特許文献１には、スイッチング素子と、ドレイン電流が流れる第１インダクタンス成分と、第１インダクタンス成分と磁気的に結合している第２インダクタンス成分とを有する半導体装置が開示されている。この半導体装置では、第１インダクタンス成分におけるドレイン電流の変化に伴って第２インダクタンス成分においてフィードバック電圧が生じる。そして、フィードバック電圧は、変換指令電圧に加算された後に、スイッチング素子のゲート端子に印加される。

先行技術文献

特許文献

[0003] 特許文献1：特開２０２２－６１７９８号公報

発明の概要

発明が解決しようとする課題

[0004]　上述したような半導体装置では、スイッチング損失を十分に低減するために、第２インダクタンス成分で発生させる検出電圧を増大させることが望まれている。検出電圧を増大させるために第１インダクタンス成分のインダクタンスを増加させた場合、スイッチング素子のドレインとソースとの間におけるサージ電圧が増加する傾向にある。また、検出電圧を増大させるために第２インダクタンス成分のインダクタンスを増加させた場合、スイッチング素子のゲートに流れる電流に影響を及ぼすインダクタンスが増加するので、スイッチング素子のスイッチング動作の制御に影響を及ぼす場合があった。

[0005] そこで、実施形態の一側面は、かかる課題に鑑みてなされたものであり、スイッチング速度を維持しつつ、サージ電圧の低下及びスイッチング損失の低減を実現可能な電力変換装置を提供することを課題とする。

課題を解決するための手段

[0006] 本開示の一側面に係る電力変換装置は、素子パッケージに収容されたスイッチング素子であって、制御端子と、主電流が流れ込む第１電流端子と、主電流が流れ出る第２電流端子と、を有するスイッチング素子と、スイッチング素子の第１電流端子と接続され、インダクタンス成分を有する第１配線部と、スイッチング素子の第２電流端子と接続され、インダクタンス成分を有する第２配線部と、第１配線部から第１電流端子までの第１電流経路と、第２電流端子から第２配線部までの第２電流経路との両方に磁気結合するように設けられている導線であるコイル部と、駆動信号を生成してスイッチング素子の制御端子に供給する駆動回路と、コイル部の両端に生じた電圧を基に駆動信号を調整する調整回路と、を有する回路部と、を備える。

[0007] この電力変換装置においては、コイル部が、スイッチング素子に主電流が流れ込む第１電流経路と、スイッチング素子から主電流が流れ出る第２電流経路との両方に磁気結合するように設けられるので、主電流が流れるインダクタンス成分と効率的に磁気結合される。これによって、主電流が流れるインダクタンス及びそれに磁気結合させるコイル部のインダクタンスを増加させることなく、コイル部によって主電流の時間変化によって生じる電圧である検出電圧を上昇させることができる。その結果、スイッチング素子のスイッチング速度を維持しつつ、サージ電圧の低下及びスイッチング損失の低減が可能となる。

発明の効果

[0008] 本開示によれば、スイッチング速度を維持しつつ、サージ電圧の低下及びスイッチング損失の低減を実現可能となる。

図面の簡単な説明

[0009] [図1]図１は、一実施形態に係る電力変換装置の概略構成を示す回路図である。

[図2]図２は、図１に示されるスイッチング回路部及びドライバ回路を模式的に示す回路図である。

[図3]図３は、図２に示されるスイッチング素子及びコイル部の配置関係を示す平面図である。

[図4]図４（ａ）は、スイッチング素子及びコイル部の実装例を示す斜視図であり、図４（ｂ）は、図４（ａ）に示されるスイッチング素子の回路図である。

[図5]図５は、第１変形例に係るスイッチング回路部及びドライバ回路の構成を示す図である。

[図6]図６は、第２変形例に係るスイッチング回路部及びドライバ回路の構成を示す図である。

発明を実施するための形態

[0010] 以下、添付図面を参照しながら一実施形態に係る電力変換装置を詳細に説明する。図面の説明において、同一又は同等の要素には同一符号が用いられ、重複する説明は省略される。

[0011] 図１を参照しながら、一実施形態に係る電力変換装置の回路構成を説明する。図１は、一実施形態に係る電力変換装置の回路構成を示す図である。図１に示される電力変換装置１は、外部電源２から供給された直流電力を、モータ３が駆動可能な交流電力に変換するインバータ装置である。電力変換装置１は、例えば、車両に搭載されている。

[0012] 外部電源２は、直流電源であって、例えば蓄電池（バッテリ）である。電力変換装置１は、入力端子１ａ及び入力端子１ｂを有している。入力端子１ａは外部電源２の正極端子に接続されており、入力端子１ｂは外部電源２の負極端子及び基準電位Ｖ０に接続されている。

[0013] モータ３は、３相のコイル３ｕ、コイル３ｖ及びコイル３ｗを有している。コイル３ｕ，３ｖ，３ｗは、例えば、Ｙ結線で接続されている。コイル

３ｕ，３ｖ，３ｗに所定のパターンで電流が流れることによって、モータ３が回転する。コイル３ｕ，３ｖ，３ｗの接続態様は、Ｙ結線に限られず、デルタ結線でもよい。

[0014] 電力変換装置１は、スイッチング回路部１１ｕｈ，１１ｕｌ，１１ｖｈ，１１ｖｌ，１１ｗｈ，１１ｗｌ（以下、「スイッチング回路部１１ｕｈ～１１ｗｌ」という。）と、ドライバ回路（回路部）１３ｕｈ，１３ｕｌ，１３ｖｈ，１３ｖｌ，１３ｗｈ，１３ｗｌ（以下、「ドライバ回路１３ｕｈ～１３ｗｌ」という。）と、コンデンサ１４と、制御装置１５と、を含む。

[0015] スイッチング回路部１１ｕｈ～１１ｗｌのそれぞれは、複数のスイッチング素子を内蔵する。本実施形態では、各スイッチング回路部１１ｕｈ～１１ｗｌに含まれるスイッチング素子として、ｎチャネル型の金属酸化膜半導体電界効果トランジスタ（ＭＯＳＦＥＴ：Metal Oxide Semiconductor Field Effect Transistor）が例示される。例えば、スイッチング素子は、ＳｉＣ ＭＯＳＦＥＴである。スイッチング素子は、ｐチャネル型のＭＯＳＦＥＴであってもよい。また、スイッチング素子は、絶縁ゲート型バイポーラトランジスタ（ＩＧＢＴ：Insulated Gate Bipolar Transistor）であってもよいし、ＧａＮＨＥＭＴであってもよい。

[0016] スイッチング回路部１１ｕｈは、Ｕ相の上アームのスイッチング回路部である。スイッチング回路部１１ｕｌは、Ｕ相の下アームのスイッチング回路部である。スイッチング回路部１１ｕｈとスイッチング回路部１１ｕｌとは、入力端子１ａと入力端子１ｂとの間に直列に接続されており、それぞれが、第１電流端子（ドレイン端子）Ｔ１及び第２電流端子（パワーソース端子）Ｔ２を有している。具体的には、スイッチング回路部１１ｕｈに含まれるスイッチング素子の第１電流端子Ｔ１は、入力端子１ａに接続されている。スイッチング回路部１１ｕｈに含まれるスイッチング素子の第２電流端子Ｔ２と、スイッチング回路部１１ｕｌに含まれるスイッチング素子の第１電流端子Ｔ１とは、互いに接続されており、コイル３ｕに接続されている。

スイッチング回路部１１ｕｌに含まれるスイッチング素子の第２電流端子Ｔ２は、入力端子１ｂに接続されている。

[0017] スイッチング回路部１１ｖｈは、Ｖ相の上アームのスイッチング回路部である。スイッチング回路部１１ｖｌは、Ｖ相の下アームのスイッチング回路部である。スイッチング回路部１１ｖｈとスイッチング回路部１１ｖｌとは、入力端子１ａと入力端子１ｂとの間に直列に接続されており、それぞれが、第１電流端子（ドレイン端子）Ｔ１及び第２電流端子（パワーソース端子）Ｔ２を有している。具体的には、スイッチング回路部１１ｖｈに含まれるスイッチング素子の第１電流端子Ｔ１は、入力端子１ａに接続されている。スイッチング回路部１１ｖｈに含まれるスイッチング素子の第２電流端子Ｔ２と、スイッチング回路部１１ｖｌに含まれるスイッチング素子の第１電流端子Ｔ１とは、互いに接続されており、コイル３ｖに接続されている。スイッチング回路部１１ｖｌに含まれるスイッチング素子の第２電流端子Ｔ２は、入力端子１ｂに接続されている。

[0018] スイッチング回路部１１ｗｈは、W相の上アームのスイッチング回路部である。スイッチング回路部１１ｗｌは、W相の下アームのスイッチング回路部である。スイッチング回路部１１ｗｈとスイッチング回路部１１ｗｌとは、入力端子１ａと入力端子１ｂとの間に直列に接続されており、それぞれが、第１電流端子（ドレイン端子）Ｔ１及び第２電流端子（パワーソース端子）Ｔ２を有している。具体的には、スイッチング回路部１１ｗｈに含まれるスイッチング素子の第１電流端子Ｔ１は、入力端子１ａに接続されている。スイッチング回路部１１ｗｈに含まれるスイッチング素子の第２電流端子Ｔ２と、スイッチング回路部１１ｗｌに含まれるスイッチング素子の第１電流端子Ｔ１とは、互いに接続されており、コイル３ｗに接続されている。スイッチング回路部１１ｗｌに含まれるスイッチング素子の第２電流端子Ｔ２は、入力端子１ｂに接続されている。

[0019] スイッチング回路部１１ｕｈ～１１ｗｌに含まれるスイッチング素子のゲート（制御端子）には、ドライバ回路１３ｕｈ～１３ｗｌからそれぞれゲー

ト電圧（駆動信号）Ｖｇが印加される。ゲートにゲート電圧Ｖｇが印加されることにより、各スイッチング素子には、第１電流端子Ｔ１と第２電流端子Ｔ２との間に主電流（ソース電流）Ｉｓが流れる。具体的には、ゲート・ソース間電圧がスイッチング素子の閾値電圧よりも大きくなった場合に、スイッチング素子がオンとなり、ゲート・ソース間電圧と閾値電圧との差分に応じた主電流Ｉｓが第１電流端子Ｔ１と第２電流端子Ｔ２との間に流れる。

[0020] ドライバ回路１３ｕｈ～１３ｗｌのそれぞれは、アクティブゲートドライバ回路であって、制御装置１５から入力される外部指令電圧Ｖｒｅｆと、主電流Ｉｓの変化によって生じる電圧である検出電圧とに基づいて、ゲート電圧Ｖｇを変化させる。ドライバ回路の詳細は後述する。

[0021] コンデンサ１４は、外部電源２によって充電され、電力変換装置１が動作する際に発生する電圧変動を抑制するために用いられる。コンデンサ１４は、外部電源２と並列に接続されている。具体的には、コンデンサ１４の一端は入力端子１ａに接続され、コンデンサ１４の他端は入力端子１ｂに接続されている。コンデンサ１４としては、例えば、複数の電解コンデンサを含むコンデンサバンクが用いられる。

[0022] 制御装置１５は、スイッチング回路部１１ｕｈ～１１ｗｌを駆動するための外部指令電圧Ｖｒｅｆを生成する回路である。制御装置１５は、外部からの指令（例えば、要求回転速度）に基づいて、モータ３に流れる目標電流を決定し、その目標電流を流すための外部指令電圧Ｖｒｅｆを導出する。本実施形態では、制御装置１５は、スイッチング回路部１１ｕｈ～１１ｗｌごとに外部指令電圧Ｖｒｅｆを導出し、ドライバ回路１３ｕｈ～１３ｗｌのそれぞれに外部指令電圧Ｖｒｅｆを供給する。

[0023] 次に、図２を参照しながら、ドライバ回路１３ｕｈ～１３ｗｌを詳細に説明する。図２は、図１に示されるスイッチング回路部及びドライバ回路を模式的に示す回路図である。ここで、ドライバ回路１３ｕｈ～１３ｗｌのそれぞれは、基本的に同一の構成を有し、スイッチング回路部１１ｕｈ～１１ｗ

ｌのそれぞれは、基本的に同一の構成を有している。したがって、ドライバ回路１３ｕｌ、及びスイッチング回路部１１ｕｌを詳細に説明する。

[0024] 図２に示されるように、スイッチング回路部１１ｕｌは、２つのスイッチング素子であるスイッチング素子１１ｕｌａとスイッチング素子１１ｕｌｂとを含む。スイッチング素子１１ｕｌａは、主電流が流れ込む第１配線部２１ａと、主電流が流れ出る第２配線部２２ａとを有している。第１配線部２１ａは、その一端側の一部がスイッチング素子１１ｕｌａの第１電流端子Ｔ１を構成しており、その他端がスイッチング回路部１１ｕｈを経由して入力端子１ａに接続されている。第２配線部２２ａは、その一端側の一部がスイッチング素子１１ｕｌａの第２電流端子Ｔ２を構成しており、その他端が入力端子１ｂに接続されている。第１配線部２１ａは、インダクタンス成分（浮遊インダクタンス）Ｌｄを有し、第２配線部２２ａは、インダクタンス成分（浮遊インダクタンス）Ｌｓを有する。また、スイッチング素子１１ｕｌａは、それと並列に接続された還流ダイオードＤｕｌａを有する。還流ダイオードＤｕｌａのカソードは、スイッチング素子１１ｕｌａの第１電流端子Ｔ１に接続され、還流ダイオードＤｕｌａのアノードは、スイッチング素子１１ｕｌａの第２電流端子Ｔ２に接続されている。

[0025] スイッチング素子１１ｕｌｂは、スイッチング素子１１ｕｌａと並列に接続されている。スイッチング素子１１ｕｌｂは、スイッチング素子１１ｕｌａと同様に、第１配線部２１ｂ、第２配線部２２ｂ、還流ダイオードＤｕｌｂを有する。このように、並列に接続された２つのスイッチング素子１１ｕｌａ，１１ｕｌｂによってスイッチング回路部１１ｕｌが構成されることにより、ＭＯＳＦＥＴにおける導通損失を低減することができる。

[0026] ドライバ回路１３ｕｌは、コイル部２３ａ，２３ｂ、抵抗２４ａ，２４ｂ、及び配線部２６を有する調整回路２７と、駆動回路２５とを含む。駆動回路２５は、外部指令電圧Ｖｒｅｆに基づいてスイッチング素子１１ｕｌａ，１１ｕｌｂを駆動するための駆動信号Ｖｇを生成し、駆動信号Ｖｇをスイッチング素子１１ｕｌａ，１１ｕｌｂのゲートに供給する。調整回路２７

は、２つのスイッチング素子１１ｕｌａ，１１ｕｌｂのゲートに供給される駆動信号Ｖｇを調整して、それぞれのスイッチング素子１１ｕｌａ，１１ｕｌｂに流れる主電流（ソース電流Ｉｓ）のアンバランスを抑制するための回路である。

[0027] コイル部２３ａは、第１配線部２１ａのインダクタンス成分Ｌｄ及び第２配線部２２ａのインダクタンス成分Ｌｓと磁気結合され、インダクタンス成分Ｌｄにおける主電流Ｉｓの変化及びインダクタンス成分Ｌｓにおける主電流Ｉｓの変化に応じた電圧をその両端に発生させる素子である。コイル部２３ａは、その一端がスイッチング素子１１ｕｌａのゲートに接続され、その他端が抵抗２４ａを介して駆動回路２５の駆動信号Ｖｇの出力用の出力端子２５ａに接続される。また、配線部２６は、その一端がスイッチング素子１１ｕｌａのソースに接続され、その他端が駆動回路２５の基準電位の印加用の基準電位端子２５ｂに接続される。すなわち、ドライバ回路１３ｕｌは、コイル部２３ａと駆動回路２５とが、スイッチング素子１１ｕｌａのゲートとソースとの間に直列に接続された構成を有する。

[0028] 同様に、コイル部２３ｂは、第１配線部２１ｂのインダクタンス成分Ｌｄ及び第２配線部２２ｂのインダクタンス成分Ｌｓと磁気結合されている。コイル部２３ｂは、その一端がスイッチング素子１１ｕｌｂのゲートに接続され、その他端が抵抗２４ｂを介して駆動回路２５の駆動信号Ｖｇの出力用の出力端子２５ａに接続される。また、配線部２６は、その一端がスイッチング素子１１ｕｌｂのソースにも接続されている。すなわち、ドライバ回路１３ｕｌは、コイル部２３ｂと駆動回路２５とが、スイッチング素子１１ｕｌｂのゲートとソースとの間に直列に接続された構成を有する。

[0029] 上記の構成を有するドライバ回路１３ｕｌは、第１配線部２１ａのインダクタンス成分Ｌｄ及び第２配線部２２ａのインダクタンス成分Ｌｓにおけるソース電流Ｉｓが大きいと検出電圧が大きくなるため、大きい検出電圧分が減算された駆動信号Ｖｇをスイッチング素子１１ｕｌａのゲートに印加させる。一方、ドライバ回路１３ｕｌは、第１配線部２１ａのインダクタンス成

分Ｌｄ及び第２配線部２２ａのインダクタンス成分Ｌｓにおけるソース電流Ｉｓが小さいと検出電圧が小さくなるため、小さい検出電圧分が減算された駆動信号Ｖｇ、すなわち減算が相対的に少ないゲート電圧（駆動信号Ｖｇ）をスイッチング素子１１ｕＩａのゲートに印加させる。このような動作により、ドライバ回路１３ｕＩは、スイッチング素子１１ｕＩａのゲートに印加するゲート電圧を調整する。また、ドライバ回路１３ｕＩは、同様にして、第１配線部２１ｂ及び第２配線部２２ｂにおけるソース電流Ｉｓの変動に応じてスイッチング素子１１ｕＩｂのゲートに印加するゲート電圧を調整する。スイッチング素子１１ｕＩａ，１１ｕＩｂにおいては、ゲート電圧が低くなると、ソース電流Ｉｓが絞られる。また、並列に接続されたスイッチング素子１１ｕＩａ、１１ｕＩｂで一方のソース電流Ｉｓが絞られるとその分他方のソース電流Ｉｓが増加する。したがって、上記の構成で、スイッチング素子１１ｕＩａ、１１ｕＩｂに流れるソース電流Ｉｓのアンバランス抑制が可能である。

[0030] 図３及び図４を参照して、スイッチング素子１１ｕＩａ及びコイル部２３ａの配置関係を詳細に説明する。図３は、スイッチング素子１１ｕＩａ及びコイル部２３ａの配置関係を示す平面図である。図４（ａ）は、スイッチング素子１１ｕＩａ及びコイル部２３ａの実装例を示す斜視図、図４（ｂ）は、図４（ａ）に示されるスイッチング素子１１ｕＩａの回路図である。スイッチング素子１１ｕＩｂ及びコイル部２３ｂの配置関係は、スイッチング素子１１ｕＩａ及びコイル部２３ａと同様であるので説明を省略する。

[0031] 図３に示すように、本実施形態においては、スイッチング素子１１ｕＩａとして、素子パッケージＰＫＧ内にスイッチング素子本体２８ａが収容された４端子パッケージ品が用いられる。すなわち、スイッチング素子１１ｕＩａは、素子パッケージＰＫＧの端部から一方向に並んで延びる長尺状の導電性端子である第１電流端子（ドレイン端子）Ｔ１、第２電流端子（パワーソース端子）Ｔ２、ドライバーソース端子Ｔ３、及びゲート端子Ｔ４を有している。第１電流端子Ｔ１は、素子パッケージＰＫＧ内でスイッチング素子本

体２８ａのドレインに接続されて、インダクタンス成分を有する第１配線部２１ａをも構成する。第２電流端子Ｔ２は、素子パッケージＰＫＧ内でスイッチング素子本体２８ａのソースに接続されて、第２配線部２２ａをも構成する。ゲート端子Ｔ４は、素子パッケージＰＫＧ内でスイッチング素子本体２８ａのゲートに接続されている。ドライバーソース端子Ｔ３は、素子パッケージＰＫＧ内でスイッチング素子本体２８ａのソースに接続されている。

[0032] スイッチング素子１１ｕｌａにおいては、第１配線部２１ａから第１電流端子Ｔ１まで、主電流が流れ込む第１電流経路２９が形成される。すなわち、第１電流経路２９は、第１電流端子Ｔ１の配線部分（インダクタンス成分）と、その配線部分以外の素子パッケージＰＫＧ内の第１配線部２１ａとの両方を含む。また、スイッチング素子１１ｕｌａにおいては、第２電流端子Ｔ２から第２配線部２２ａまで、主電流が流れ出る第２電流経路３０が形成される。すなわち、第２電流経路３０は、第２電流端子Ｔ２の配線部分（インダクタンス成分）と、その配線部分以外の第２配線部２２ａとの両方を含む。

[0033] 図４（ａ）に示すように、スイッチング素子１１ｕｌａは、ドライバ回路１３ｕｈ～１３ｗｌが搭載された回路基板１０上において、端子Ｔ１～Ｔ４によって支持された状態で素子パッケージＰＫＧが直立するように搭載される。スイッチング素子１１ｕｌａが回路基板１０に搭載された状態において、第１電流端子Ｔ１は、回路基板１０上の配線パターンＰ１に接続される。また、第２電流端子Ｔ２は、回路基板１０上の配線パターンＰ２に接続され、配線パターンＰ２を経由して入力端子１ｂに接続される。また、ゲート端子Ｔ４は、回路基板１０上の配線パターンＰ４に接続され、配線パターンＰ４を経由してコイル部２３ａに接続される。また、ドライバーソース端子Ｔ３は、回路基板１０上の配線パターンＰ３に接続され、配線パターンＰ３を経由して駆動回路２５の基準電位端子２５ｂに接続される。

[0034] 図３及び図４（ａ）に示すように、コイル部２３ａは、第１電流端子Ｔ１上の第１電流経路２９と第２電流端子Ｔ２上の第２電流経路３０との間に配

置され、第１電流経路２９及び第２電流経路３０の両方に磁気結合するように設けられ、第１電流端子Ｔ１のインダクタンス成分Ｌｄ及び第２電流端子Ｔ２のインダクタンス成分Ｌｓと磁気結合されるように構成されている。ここでいう「第１電流端子Ｔ１上の第１電流経路２９と第２電流端子Ｔ２上の第２電流経路３０との間に配置」とは、次のような意味である。第１電流端子Ｔ１及び第２電流端子Ｔ２の延びる方向をＸ軸方向とし、第１電流端子Ｔ１の中心と第２電流端子Ｔ２の中心とを結ぶＸ軸方向に垂直な方向をＹ軸方向とした場合に、ＸＹ平面に対して垂直な方向から見た場合に、コイル部２３ａの少なくとも一部が、第１電流端子Ｔ１と第２電流端子Ｔ２との間の間隙に重なって配置されている。詳細には、コイル部２３ａは、環状に巻かれた巻線（導線）３２ａと、巻線３２ａの内側に挿入された鉄心３１ａによって構成されている。これらの巻線３２ａ及び鉄心３１ａは、第１電流端子Ｔ１及び第２電流端子Ｔ２の両方に絶縁性の接着剤あるは絶縁性の部材（例えば樹脂成形部材）を用いて固定されている。巻線３２ａの一端は、回路基板１０上の配線パターンＰ５に接続され、配線パターンＰ５を経由して抵抗２４ａに接続される。巻線３２ａの他端は、回路基板１０上の配線パターンＰ６に接続され、配線パターンＰ６を経由してゲート端子Ｔ４に接続される。

[0035] 以上説明した電力変換装置１においては、コイル部２３ａが、スイッチング素子１１ｕｌａに主電流が流れ込む第１電流経路２９と、スイッチング素子１１ｕｌａから主電流が流れ出る第２電流経路３０との両方に磁気結合するように設けられるので、主電流が流れるインダクタンス成分Ｌｄ，Ｌｓと効率的に磁気結合される。これによって、主電流が流れるインダクタンス及びそれに磁気結合させるコイル部２３ａのインダクタンスを増加させることなく、コイル部２３ａによって主電流の時間変化によって生じる電圧である検出電圧を上昇させることができる。その結果、スイッチング素子１１ｕｌａのスイッチング速度を維持しつつ、サージ電圧の低下及びスイッチング損失の低減が可能となる。つまり、主電流Ｉｓが流れる経路のインダクタンスを増加させてしまうとスイッチング素子のドレイン－ソース間のサージ電圧

が増加してしまう。また、コイル部２３ａのインダクタンスを増加させると漏れインダクタンスが増加しドライバ回路１３ｕｌの動作が遅くなってしまう。電力変換装置１においては、サージ電圧の低下及びドライバ回路１３ｕｌの動作速度の低下を招くこと無しに、複数のスイッチング素子間の主電流のアンバランスを抑制することができる。

[0036] 本実施形態において、コイル部２３ａは、第１電流端子Ｔ１と第２電流端子Ｔ２との両方に固定されている。この場合、主電流が流れる第１電流経路２９及び第２電流経路３０とコイル部２３ａと安定して近づけることができ、第１電流経路２９及び第２電流経路３０とコイル部２３ａとの距離を安定化することができる。その結果、主電流が流れるインダクタンス成分Ｌｄ，Ｌｓとコイル部２３ａとが効率的かつ安定的に磁気結合される。具体的には、コイル部２３ａが第１電流端子Ｔ１と第２電流端子Ｔ２と一体化されるため、コイル部２３ａが第１電流端子Ｔ１と第２電流端子Ｔ２に固定されていない場合と比べ、コイル部２３ａと第１電流経路２９及び第２電流経路３０との位置関係を調節する必要がなくなり、第１電流経路２９及び第２電流経路３０と磁気結合する位置に容易にコイル部２３ａを設けることできる。その結果、スイッチング損失のさらなる低減が可能となる。

[0037] 本実施形態において、コイル部２３ａは、環状に巻かれた導線である巻線３２ａであり、巻線３２ａの内側に挿入された鉄心３１ａを有している。この場合、鉄心３１ａによって磁気抵抗が下げられて結合係数が増加するので、主電流が流れるインダクタンス成分Ｌｄ，Ｌｓとコイル部２３ａとがさらに強く磁気結合される。磁気結合が強くなることにより、主電流の時間変化によってコイル部２３ａに生じる検出電圧を大きくできる。その結果、スイッチング損失のさらなる低減が可能となる。

[0038] 本実施形態において、コイル部２３ａは、駆動回路２５とスイッチング素子１１ｕｌａのゲートとの間に直列に接続されて調整回路２７をなしている。この場合、スイッチング速度を維持しながらスイッチング損失の低減が可能となる。

[0039] 以上、本開示の一実施形態について詳細に説明されたが、本開示に係る電力変換装置は上記実施形態に限定されない。

[0040] 本実施形態におけるスイッチング回路部１１ｕｈ～１１ｗｌのそれぞれは、並列に接続された２つのスイッチング素子を含んでいたが、並列に接続された３つ以上のスイッチング素子を含んでいてもよい。その場合は、それぞれのスイッチング素子に対応してコイル部が設けられる。

[0041] 本実施形態におけるコイル部２３ａは、円形状の巻線３２ａを有していたが、矩形状等の他の形状の巻線を有していてもよい。

[0042] また、本実施形態におけるコイル部２３ａは、第１電流経路２９及び第２電流経路３０に近接するように素子パッケージＰＫＧに固定されていてもよい。

[0043] 本実施形態におけるスイッチング素子１１ｕｌａは、回路基板１０に対して素子パッケージＰＫＧが直立して実装されているが、回路基板１０に沿って素子パッケージＰＫＧが搭載される表面実装型のスイッチング素子であってもよい。この場合も、コイル部２３ａは、素子パッケージＰＫＧから延びる第１電流端子Ｔ１及び第２電流端子Ｔ２に近接して固定される。

[0044] また、本実施形態におけるスイッチング素子１１ｕｌａは、ドレイン端子、ソース端子、及びゲート端子を有する３端子パッケージ品であってもよい。例えば、スイッチング素子１１ｕｌａは、素子パッケージＰＫＧの端部において、ゲート端子、ドレイン端子、ソース端子がこの順番で配置された構成を有していてもよい。この場合も、コイル部２３ａは、素子パッケージＰＫＧから延びるドレイン端子及びソース端子に近接して固定される。

[0045] また、本実施形態におけるスイッチング回路部１１ｕｌ及びドライバ回路１３ｕｌの回路構成は他の構成が採用されてもよい。図５及び図６は、第１及び第２変形例に係るスイッチング回路部１１ｕｌ及びドライバ回路１３ｕｌの構成を示す図である。

[0046] 図５に示す第１変形例においては、スイッチング回路部１１ｕｌは、１つのスイッチング素子１１ｕｌａ及びそれに並列に接続された還流ダイオード

Ｄｕｌａによって構成される。ドライバ回路１３ｕｌは、コイル部２３ａ、指令変換回路４０、フィードバック変換回路４１、及び加算回路４２を含む。

[0047] 指令変換回路４０は、制御装置１５から入力された外部指令電圧Ｖｒｅｆを所定の増幅率で駆動信号Ｖｇに増幅して、その駆動信号Ｖｇを加算回路４２に向けて出力する。フィードバック変換回路４１は、コイル部２３ａの両端に発生した電圧Ｖｆを所定の増幅率で増幅させることにより変換フィードバック電圧Ｖｆｔに変換し、その変換フィードバック電圧Ｖｆｔを加算回路４２に向けて出力する。加算回路４２は、駆動信号Ｖｇと変換フィードバック電圧Ｖｆｔとを加算して加算電圧Ｖａｄを生成し、その加算電圧Ｖａｄを、スイッチング素子１１ｕｌａのゲートに印加する。このような第１変形例によっても、スイッチング素子１１ｕｌａのスイッチング速度を維持しつつ、サージ電圧の低下及びスイッチング損失の低減が可能となる。

[0048] 図６に示す第２変形例においては、コイル部２３ａのドライバ回路１３ｕｌにおける接続位置が、上述した実施形態と異なる。すなわち、コイル部２３ａは、スイッチング素子１１ｕｌａのソースと、駆動回路２５の基準電位端子２５ｂとの間に接続される。詳細には、コイル部２３ａの一端は、回路基板１０上の配線パターンＰ５（図４（ａ））を経由してドライバーソース端子Ｔ３に接続され、コイル部２３ａの他端は、回路基板１０上の配線パターンＰ６（図４（ａ））を経由して基準電位端子２５ｂに接続される。このような第２変形例によっても、スイッチング素子１１ｕｌａのスイッチング速度を維持しつつ、サージ電圧の低下及びスイッチング損失の低減が可能となる。

[0049] また、上記実施形態では、コイル部２３ａが第１電流端子Ｔ１及び第２電流端子Ｔ２の両方に固定されていた。他の変形例として、コイル部２３ａが回路基板１０に対して固定されていてもよい。例えば、回路基板１０上に穴が形成され、その穴にコイル部２３ａの先端が挿入されることによって、回路基板１０に対してコイル部２３ａが固定されてもよい。また、他の変形例

として、コイル部２３ａが素子パッケージＰＫＧに対して固定されてもよいし、素子パッケージＰＫＧと、第１電流端子Ｔ１及び第２電流端子Ｔ２の少なくとも一方とに跨って固定されてもよい。さらに、他の変形例として、コイル部２３ａが第１電流端子Ｔ１及び第２電流端子Ｔ２の少なくとも一方に固定されてもよい。

[0050] また、上記実施形態では、コイル部２３ａは、第１電流端子Ｔ１上の第１電流経路２９と第２電流端子Ｔ２上の第２電流経路３０との間に配置されていた。変形形態として、ＸＹ平面に対して垂直な方向から見た場合に、コイル部２３ａの少なくとも一部が、素子パッケージＰＫＧ内の第１配線部２１ａあるいは第２配線部２２ａに重なって配置されていてもよい。あるいは、別の変形形態として、ＸＹ平面に対して垂直な方向から見た場合に、コイル部２３ａの少なくとも一部が、第１電流端子Ｔ１あるいは第２電流端子Ｔ２に重なって配置されていてもよい。

[0051] 上記実施形態の一側面において、コイル部は、素子パッケージ、あるいは、第１電流端子と第２電流端子との少なくとも一方に固定されていてよい。この場合、主電流が流れる電流経路とコイル部とを安定して近づけることができ、主電流が流れるインダクタンス成分とコイル部とが効率的かつ安定的に磁気結合される。具体的には、コイル部が端子あるいはパッケージと一体化されるため、コイル部が端子あるいはパッケージに固定されていない場合と比べ、コイル部と第１電流経路及び第２電流経路との位置関係を調節する必要がなくなり、第１電流経路及び第２電流経路と磁気結合する位置に容易にコイル部を設けることができる。その結果、スイッチング損失のさらなる低減が可能となる。

[0052] 上記一側面において、コイル部は、環状に巻かれた導線であり、導線の内側に挿入された鉄心を有してもよい。この場合、主電流が流れるインダクタンス成分とコイル部とがさらに強く磁気結合される。磁気結合が強くなることにより、主電流の時間変化によってコイル部に生じる検出電圧を大きくできる。その結果、スイッチング損失のさらなる低減が可能となる。

[0053] 上記一側面において、コイル部は、駆動回路と制御端子との間に直列に接続されて調整回路をなしていてもよい。この場合、スイッチング速度を維持しながらスイッチング損失の低減が可能となる。

[0054] 上記一側面において、コイル部は、第２電流端子と、駆動回路の基準電位端子との間に接続されて調整回路をなしていてもよい。この場合、スイッチング速度を維持しながらスイッチング損失の低減が可能となる。

[0055] 実施形態の電力変換装置は、［１］「素子パッケージに収容されたスイッチング素子であって、制御端子と、主電流が流れ込む第１電流端子と、前記主電流が流れ出る第２電流端子と、を有するスイッチング素子と、前記スイッチング素子の前記第１電流端子と接続され、インダクタンス成分を有する第１配線部と、前記スイッチング素子の前記第２電流端子と接続され、インダクタンス成分を有する第２配線部と、前記第１配線部から前記第１電流端子までの第１電流経路と、前記第２電流端子から前記第２配線部までの第２電流経路との両方に磁気結合するように設けられている導線であるコイル部と、駆動信号を生成して前記スイッチング素子の前記制御端子に前記駆動信号を供給する駆動回路と、前記コイル部の両端に生じた電圧を基に前記駆動信号を調整する調整回路と、を有する回路部と、を備える、電力変換装置」である。

[0056] 実施形態の電力変換装置は、［２］「前記コイル部は、前記素子パッケージ、あるいは、前記第１電流端子と前記第２電流端子との少なくとも一方に固定されている、

上記［１］に記載の電力変換装置」であってもよい。

[0057] 実施形態の電力変換装置は、［３］「前記コイル部は、環状に巻かれた導線であり、前記導線の内側に挿入された鉄心を有する、

上記［１］又は［２］に記載の電力変換装置」であってもよい。

[0058] 実施形態の電力変換装置は、［４］「前記コイル部は、前記駆動回路と前記制御端子との間に直列に接続されて前記調整回路をなしている、

上記［１］～［３］のいずれかに記載の電力変換装置」であってもよい。

[0059] 実施形態の電力変換装置は、［５］「前記コイル部は、前記第２電流端子と、前記駆動回路の基準電位端子との間に接続されて前記調整回路をなしている、

上記［１］～［３］のいずれかに記載の電力変換装置」であってもよい。

符号の説明

[0060] １…電力変換装置、１１ｕｈ，１１ｕｌ，１１ｖｈ，１１ｖｌ，１１ｗｈ，１１ｗｌ…スイッチング回路部、１１ｕｌａ，１１ｕｌｂ…スイッチング素子、１３ｕｈ，１３ｕｌ，１３ｖｈ，１３ｖｌ，１３ｗｈ，１３ｗｌ…ドライバ回路（回路部）、２１ａ，２１ｂ…第１配線部、２２ａ，２２ｂ…第２配線部、２３ａ，２３ｂ…コイル部、２５…駆動回路、２５ｂ…基準電位端子、２７…調整回路、２９…第１電流経路、３０…第２電流経路、３１ａ…鉄心、３２ａ…巻線（導線）、Ｉｓ…主電流（ソース電流）、Ｌｄ，Ｌｓ…インダクタンス成分（浮遊インダクタンス）、ＰＫＧ…素子パッケージ、Ｔ１…第１電流端子（ドレイン端子）、Ｔ２…第２電流端子（パワーソース端子）、Ｖｆ…電圧、Ｖｇ…ゲート電圧（駆動信号）。

請求の範囲

[請求項1] 素子パッケージに収容されたスイッチング素子であって、制御端子と、主電流が流れ込む第１電流端子と、前記主電流が流れ出る第２電流端子と、を有するスイッチング素子と、

前記スイッチング素子の前記第１電流端子と接続され、インダクタンス成分を有する第１配線部と、

前記スイッチング素子の前記第２電流端子と接続され、インダクタンス成分を有する第２配線部と、

前記第１配線部から前記第１電流端子までの第１電流経路と、前記第２電流端子から前記第２配線部までの第２電流経路との両方に磁気結合するように設けられている導線であるコイル部と、

駆動信号を生成して前記スイッチング素子の前記制御端子に前記駆動信号を供給する駆動回路と、前記コイル部の両端に生じた電圧を基に前記駆動信号を調整する調整回路と、を有する回路部と、を備える、電力変換装置。

[請求項2] 前記コイル部は、前記素子パッケージ、あるいは、前記第１電流端子と前記第２電流端子との少なくとも一方に固定されている、請求項１に記載の電力変換装置。

[請求項3] 前記コイル部は、環状に巻かれた導線であり、前記導線の内側に挿入された鉄心を有する、請求項１又は２に記載の電力変換装置。

[請求項4] 前記コイル部は、前記駆動回路と前記制御端子との間に直列に接続されて前記調整回路をなしている、請求項１～３のいずれか１項に記載の電力変換装置。

[請求項5] 前記コイル部は、前記第２電流端子と、前記駆動回路の基準電位端子との間に接続されて前記調整回路をなしている、請求項１～３のいずれか１項に記載の電力変換装置。

補正された請求の範囲（条約第19条）

2025年1月23日（ 23.01.2025 ） 国際事務局受理

［請求項1］ ［補正後］ 素子パッケージに収容され、回路基板に搭載されたスイッチング素子であって、

制御端子と、前記回路基板に設けられた第１配線パターンに接続され、主電流が流れ込む第１電流端子と、前記回路基板に設けられた第２配線パターンに接続され、前記主電流が流れ出る第２電流端子と、

前記第１電流端子と接続され、インダクタンス成分を有する第１配線部と、

前記第２電流端子と接続され、インダクタンス成分を有する第２配線部と、

前記第１配線部から前記第１電流端子までの第１電流経路と、前記第２電流端子から前記第２配線部までの第２電流経路とを有するスイッチング素子と、

前記第１電流経路と前記第２電流経路との両方に磁気結合するように設けられている導線であるコイル部と、

駆動信号を生成して前記スイッチング素子の前記制御端子に前記駆動信号を供給する駆動回路と、前記コイル部の両端に生じた電圧を基に前記駆動信号を調整する調整回路と、を有する回路部と、

を備え、

前記制御端子、前記第１電流端子および前記第２電流端子は、前記素子パッケージの端部から延びており、

前記コイル部の一端は、前記回路基板に設けられた第３配線パターンに接続され、

前記コイル部は、前記素子パッケージの外側に設けられている、 電力変換装置。

[請求項2] 前記コイル部は、前記素子パッケージ、あるいは、前記第１電流端子と前記第２電流端子との少なくとも一方に固定されている、請求項１に記載の電力変換装置。

[請求項3] 前記コイル部は、環状に巻かれた導線であり、前記導線の内側に挿入された鉄心を有する、請求項１又は２に記載の電力変換装置。

[請求項4] 前記コイル部は、前記駆動回路と前記制御端子との間に直列に接続されて前記調整回路をなしている、請求項１～３のいずれか１項に記載の電力変換装置。

[請求項5] 前記コイル部は、前記第２電流端子と、前記駆動回路の基準電位端子との間に接続されて前記調整回路をなしている、請求項１～３のいずれか１項に記載の電力変換装置。

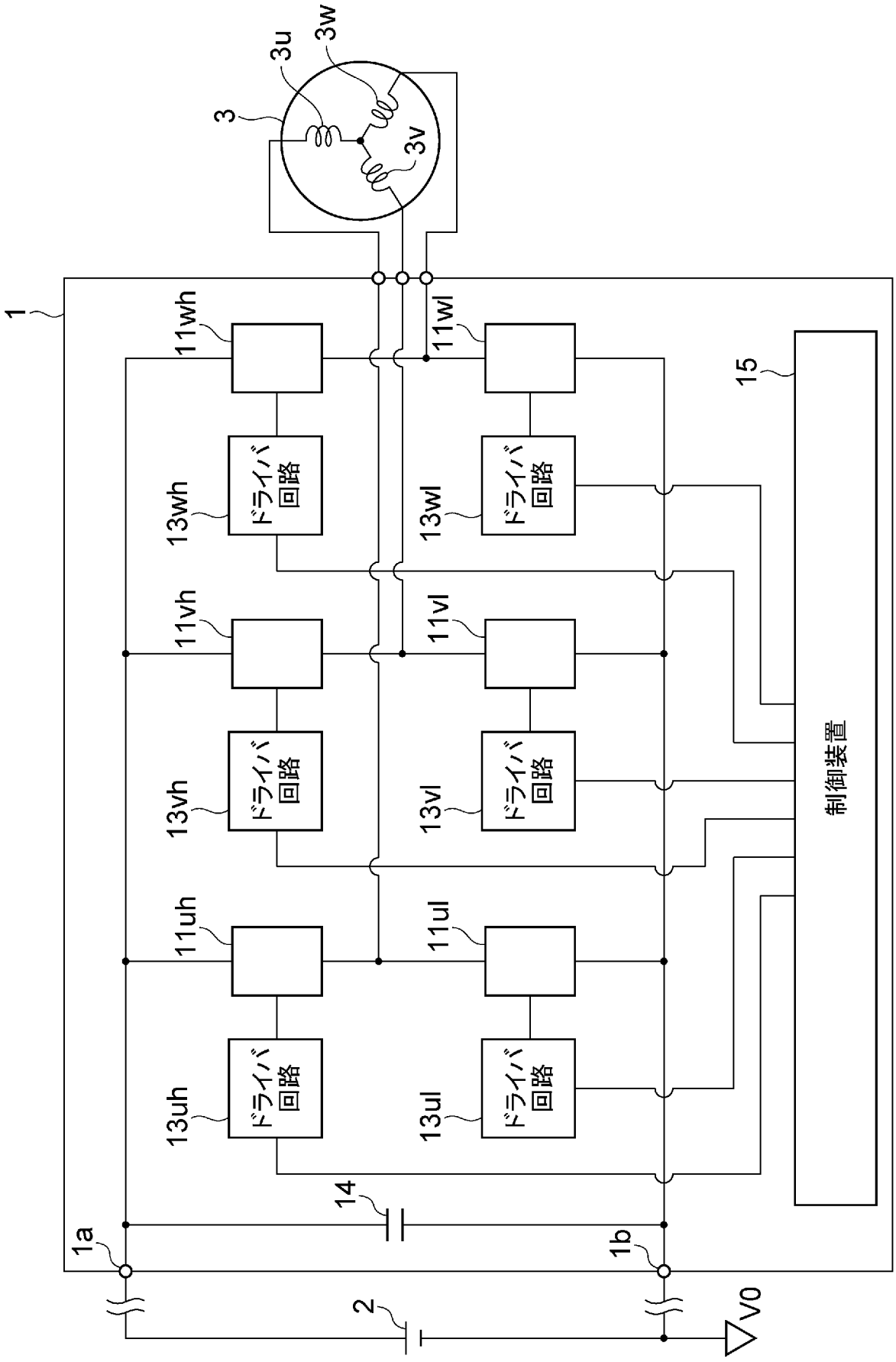
条約第19条（1）に基づく説明書

出願時の明細書の段落[0031]、[0033]、[0034]等の記載に基づき、請求項１において、「素子パッケージに収容されたスイッチング素子であって、制御端子と、主電流が流れ込む第１電流端子と、前記主電流が流れ出る第２電流端子と、を有するスイッチング素子」との記載を「素子パッケージに収容され、回路基板に搭載されたスイッチング素子であって、制御端子と、前記回路基板に設けられた第１配線パターンに接続され、主電流が流れ込む第１電流端子と、前記回路基板に設けられた第２配線パターンに接続され、前記主電流が流れ出る第２電流端子」に補正し、「前記第１配線部から前記第１電流端子までの第１電流経路と、前記第２電流端子から前記第２配線部までの第２電流経路との両方に磁気結合するように設けられている導線であるコイル部」の記載を「前記第１配線部から前記第１電流端子までの第１電流経路と、前記第２電流端子から前記第２配線部までの第２電流経路とを有するスイッチング素子と、前記第１電流経路と前記第２電流経路との両方に磁気結合するように設けられている導線であるコイル部」に補正し、「前記制御端子、前記第１電流端子および前記第２電流端子は、前記素子パッケージの端部から延びており、前記コイル部の一端は、前記回路基板に設けられた第３配線パターンに接続され、前記コイル部は、前記素子パッケージの外側に設けられている」との記載を追加した。

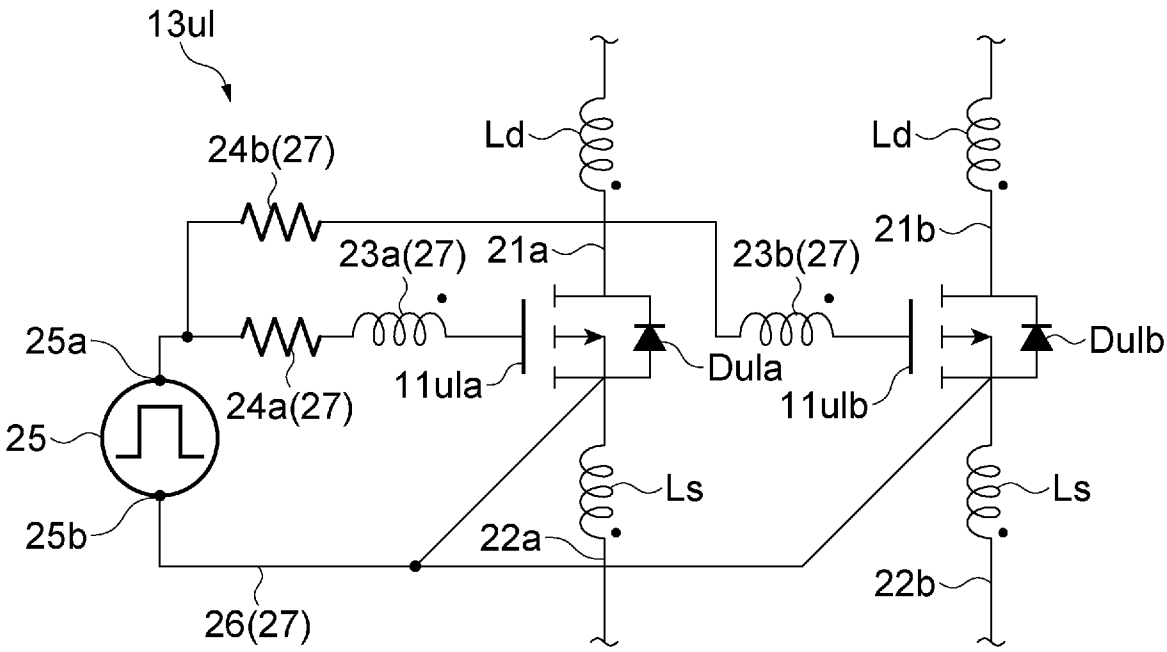
請求項１に記載の上記特徴は、国際調査報告で引用された文献１～３には記載も示唆もされていないので、請求項１に係る発明は、新規性及び進歩性を有する。

請求項２～５は請求項１に従属しているので、請求項２～５に係る発明は、新規性及び進歩性を有する。

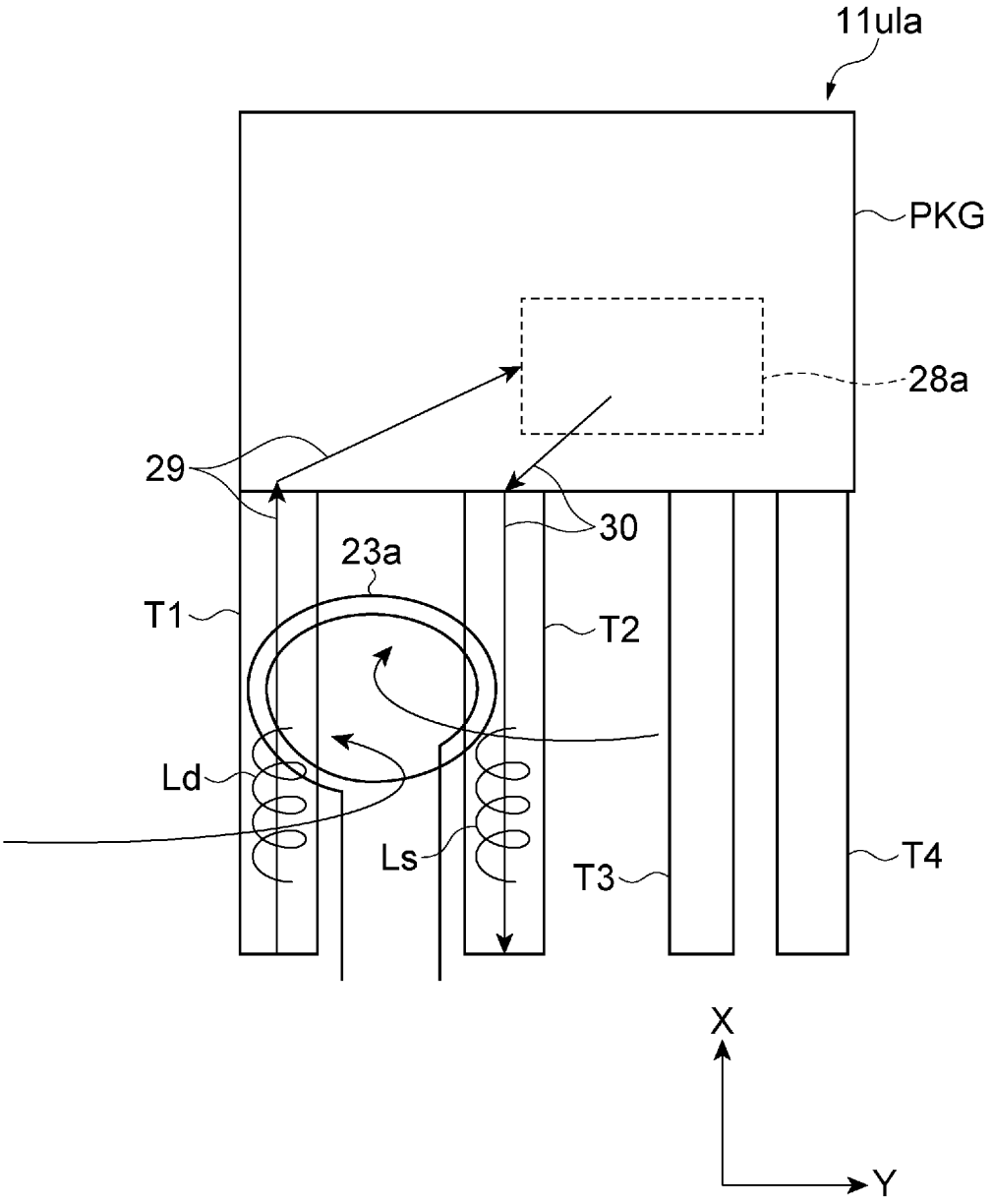
[図 1]


3u
3w
3
3v
1
11wh
11wl
15
ドライバ回路
13wh
13wl
11vh
11vl
13vh
13vl
11uh
11ul
13uh
13ul
制御装置
14
1a
1b
2
V0

[図 2]

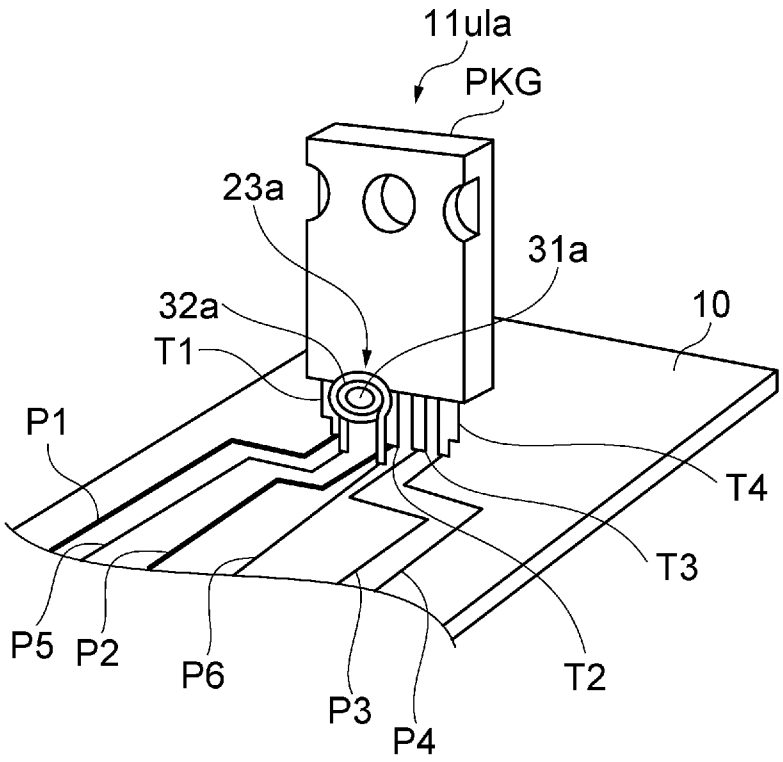

13ul
24b(27)
Ld
Ld
23a(27)
21a
23b(27)
21b
25a
Dula
Dulb
11ula
11ulb
24a(27)
25
Ls
Ls
25b
22a
22b
26(27)

[図 3]

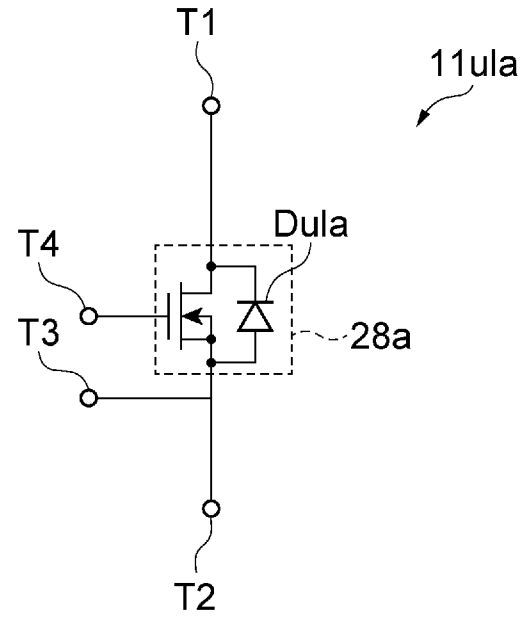


[図 4]

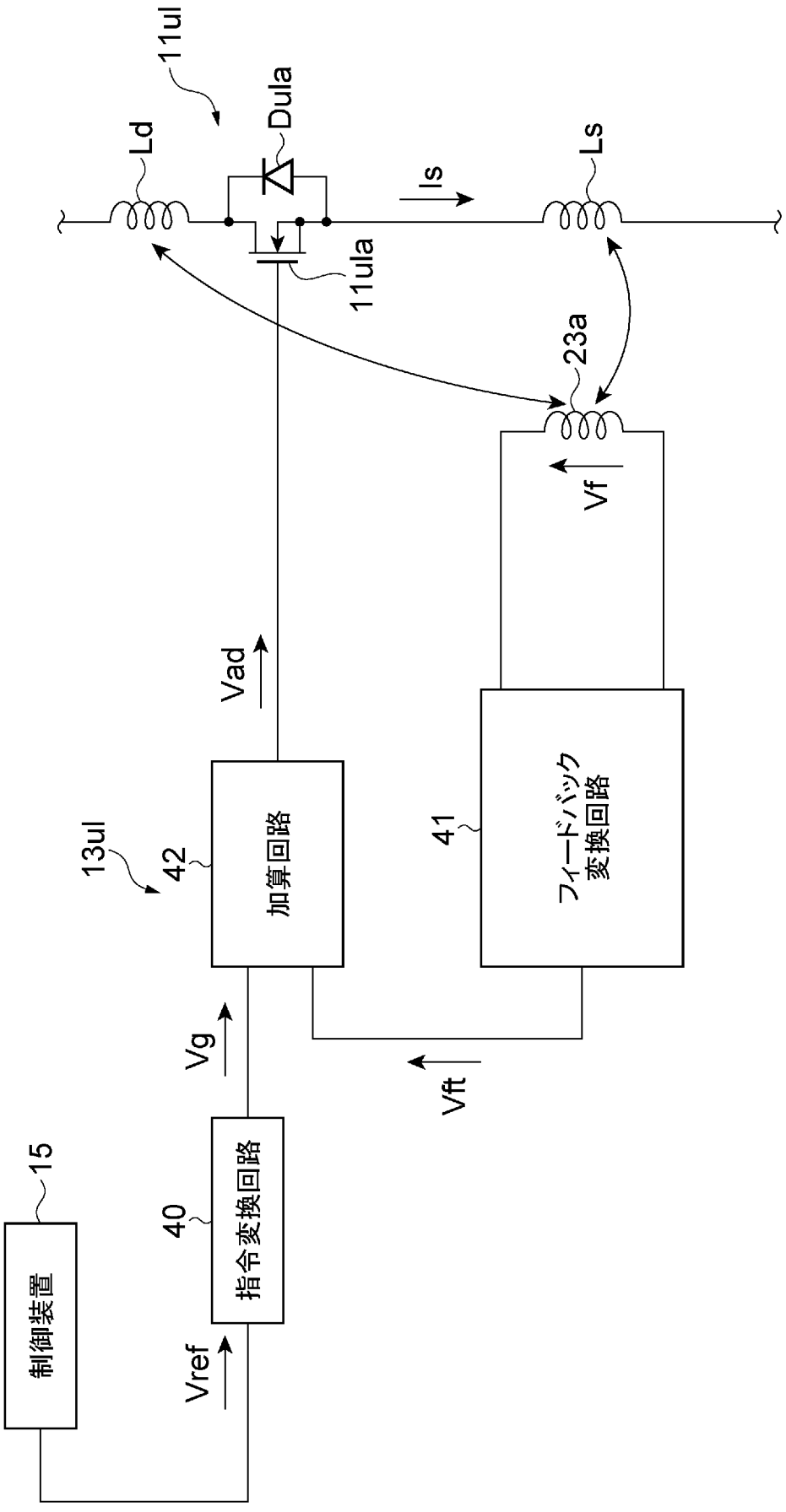
(a)


11ula
PKG
23a
31a
32a
T1
10
P1
T4
T3
P5
P2
P6
P3
P4
T2

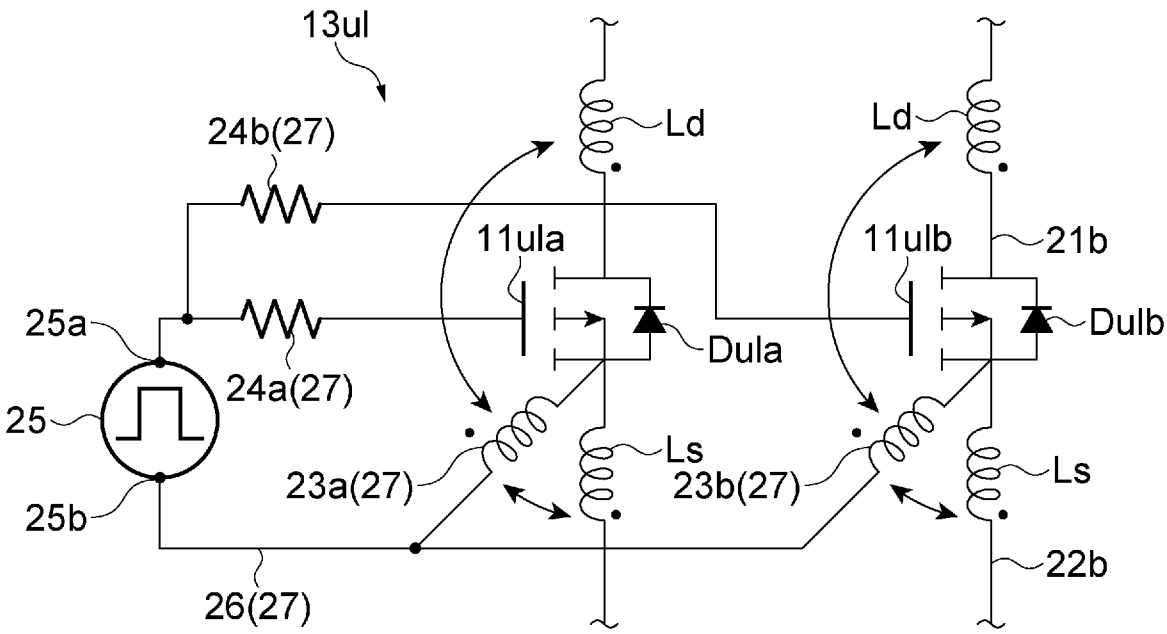
(b)


T1
11ula
Dula
T4
T3
28a
T2

[図 5]


11ul
Dula
Ld
Ls
Is
11ula
23a
Vf
Vad
13ul
42
加算回路
41
フィードバック
変換回路
Vg
Vft
15
制御装置
40
指令変換回路
Vref

[図 6]


13ul
24b(27)
Ld
Ld
11ula
11ulb
21b
25a
Dula
Dulb
24a(27)
25
23a(27)
Ls
23b(27)
Ls
25b
22b
26(27)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2024/023218

A. CLASSIFICATION OF SUBJECT MATTER

H02M 1/08(2006.01)i; ***H02M 1/00***(2007.01)i
FI: H02M1/08 A; H02M1/00 H

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M1/08; H02M1/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2024
Registered utility model specifications of Japan 1996-2024
Published registered utility model applications of Japan 1994-2024

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2017-175602 A (TOYOTA MOTOR ENGINEERING & MANUFACTURING NORTH AMERICA, INC.) 28 September 2017 (2017-09-28) paragraphs [0022]-[0041], [0054]-[0074], fig. 1-2, 7	1-5
Y	JP 2022-061798 A (KABUSHIKI KAISHA TOYOTA JIDOSHOKKI) 19 April 2022 (2022-04-19) paragraphs [0033]-[0067], fig. 2	1-5
Y	JP 2020-005436 A (DENSO CORPORATION) 09 January 2020 (2020-01-09) paragraphs [0049]-[0056], fig. 15-17	2-5

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"D" document cited by the applicant in the international application
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
29 August 2024	**10 September 2024**

Name and mailing address of the ISA/JP	Authorized officer
Japan Patent Office (ISA/JP) **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2024/023218

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2017-175602 A	28 September 2017	US 2016/0352330 A1 paragraphs [0033]-[0052], [0065]-[0085], fig. 1-2, 7 US 2016/0352331 A1 CN 107024957 A	
JP 2022-061798 A	19 April 2022	(Family: none)	
JP 2020-005436 A	09 January 2020	WO 2020/004549 A1	

国際調査報告

国際出願番号
PCT/JP2024/023218

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H02M 1/08(2006.01)i; H02M 1/00(2007.01)i
FI: H02M1/08 A; H02M1/00 H

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H02M1/08; H02M1/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２４年
日本国実用新案登録公報	１９９６－２０２４年
日本国登録実用新案公報	１９９４－２０２４年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 2017-175602 A (トヨタ モーター エンジニアリング アンド マニュファクチャリング ノース アメリカ, インコーポレイティド) 28.09.2017 (2017-09-28) 段落［００２２］－［００４１］，［００５４］－［００７４］，図１－２，７	1-5
Y	JP 2022-061798 A (株式会社豊田自動織機) 19.04.2022 (2022-04-19) 段落［００３３］－［００６７］，図２	1-5
Y	JP 2020-005436 A (株式会社デンソー) 09.01.2020 (2020-01-09) 段落［００４９］－［００５６］，図１５－１７	2-5

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“D” 国際出願で出願人が先行技術文献として記載した文献
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
29.08.2024	10.09.2024

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
上野　力 3H 3748
電話番号 03-3581-1101 内線 3316

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2024/023218

引用文献	公表日	パテントファミリー文献	公表日
JP 2017-175602 A	28.09.2017	US 2016/0352330 A1 段落［００３３］－［００５２］，［００６５］－［００８５］，図１－２，７ US 2016/0352331 A1 CN 107024957 A	
JP 2022-061798 A	19.04.2022	（ファミリーなし）	
JP 2020-005436 A	09.01.2020	WO 2020/004549 A1	