



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201543720 A

(43)公開日：中華民國 104 (2015) 年 11 月 16 日

(21)申請案號：103116075

(22)申請日：中華民國 103 (2014) 年 05 月 06 日

(51)Int. Cl. : *H01L33/48 (2010.01)*

(71)申請人：新世紀光電股份有限公司 (中華民國) GENESIS PHOTONICS INC (TW)

臺南市善化區大利三路 5 號

(72)發明人：許壽文 HSU, SHOU WEN (TW)；林育鋒 LIN, YU FENG (TW)；劉丞彬 LIU, CHENG BIN (TW)；蔡泰成 TSAI, TAI CHENG (TW)；洪欽華 HUNG, CHIN HUA (TW)

(74)代理人：李國光；張仲謙

申請實體審查：有 申請專利範圍項數：10 項 圖式數：4 共 14 頁

(54)名稱

封裝結構及其製備方法

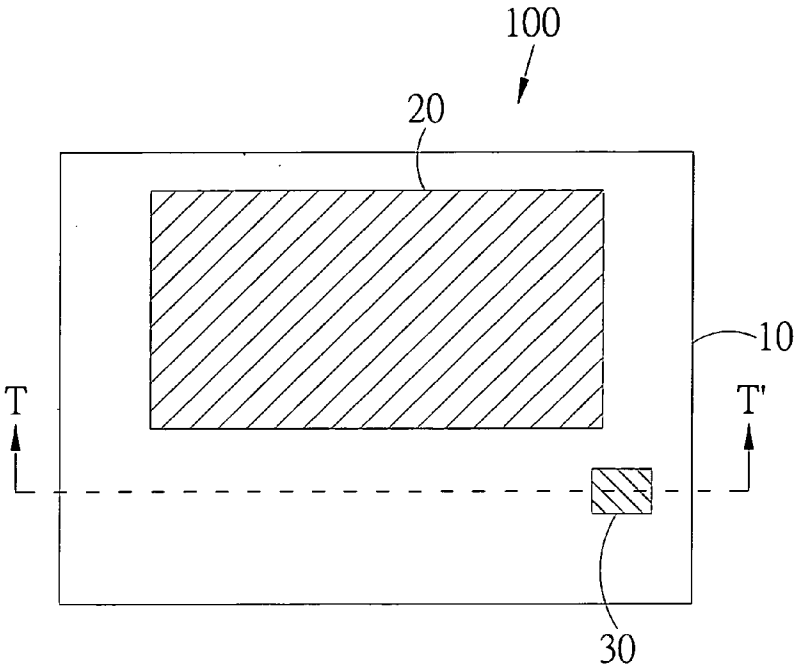
PACKAGE STRUCTURE AND MANUFACTURING METHOD THEREOF

(57)摘要

本發明係揭露一種封裝結構，包含：基板；至少一發光二極體，以共晶方式設置於基板上；以及至少一齊納二極體，藉由至少一銀膠設置於基板上。本發明也揭露一種封裝結構之製備方法，包含：提供基板；進行共晶接合製程，用以將至少一發光二極體設置於基板上；以及在常溫下進行銀膠接合製程，用以將至少一齊納二極體設置於基板上。

A package structure and a manufacturing method thereof are disclosed. The package structure comprises: a substrate; at least one light emitting diode disposed on the substrate by eutectic bonding; and at least one Zener diode disposed on the substrate by at least one silver glue. The method of manufacturing the package structure comprises: providing a substrate; performing a eutectic bonding process to dispose at least one light emitting diode on the substrate; and performing a silver glue bonding process at room temperature to dispose at least one Zener diode on the substrate.

- 100 . . . 封裝結構
- 10 . . . 基板
- 20 . . . 發光二極體
- 30 . . . 齊納二極體
- T-T' . . . 剖面線



第 1 圖

201543720

專利案號: 103116075



201543720

申請日: 103. 5. 06

IPC分類:

【發明摘要】

4011 33/48 (2010.01)

【中文發明名稱】 封裝結構及其製備方法

【英文發明名稱】 PACKAGE STRUCTURE AND MANUFACTURING METHOD
THEREOF

【中文】

本發明係揭露一種封裝結構，包含：基板；至少一發光二極體，以共晶方式設置於基板上；以及至少一齊納二極體，藉由至少一銀膠設置於基板上。本發明也揭露一種封裝結構之製備方法，包含：提供基板；進行共晶接合製程，用以將至少一發光二極體設置於基板上；以及在常溫下進行銀膠接合製程，用以將至少一齊納二極體設置於基板上。

【英文】

A package structure and a manufacturing method thereof are disclosed. The package structure comprises: a substrate; at least one light emitting diode disposed on the substrate by eutectic bonding; and at least one Zener diode disposed on the substrate by at least one silver glue. The method of manufacturing the package structure comprises: providing a substrate; performing a eutectic bonding process to dispose at least one light emitting diode on the substrate; and performing a silver glue bonding process at room temperature to dispose at least one Zener diode on the substrate.

【指定代表圖】：第(1)圖。

【代表圖之符號簡單說明】

100：封裝結構

10：基板

20：發光二極體

30：齊納二極體

T-T'：剖面線

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

【特徵化學式】

【發明說明書】

【中文發明名稱】 封裝結構及其製備方法

【英文發明名稱】 PACKAGE STRUCTURE AND MANUFACTURING METHOD
THEREOF

【技術領域】

【0001】 本發明係揭露一種封裝結構及其製備方法，特別是有關於一種發光二極體及齊納二極體之封裝結構及其製備方法。

【先前技術】

【0002】 在面臨全球能源短缺、高油價、及高電費的時代來臨，並為響應政府節約能源及節能減碳之政策下，省電之照明技術已成為開發主流，大量的技術開發者已著手開發可替換習知發光源，且具低消耗能量之替代產品。其中，發光二極體(Light emitting diode, LED)之照明技術，已成為目前替代發光源中最具潛力的發展商品。

【0003】 LED具有體積小、壽命長、耗電量小等優勢，因此普遍的應用於3C產品指示器與顯示裝置。有鑑於此，為提高市場上的競爭力，LED相關產業無不汲汲追求如何提高生產良率並降低生產成本，以提高自身優勢。

【0004】 為提高LED的效率，常見藉由與LED並聯連接一具有穩壓功能的齊納二極體(Zener diode)來保護LED免受靜電放電(ESD)或其它高壓瞬時信號。齊納二極體運作於反向電壓時，可穩定提供反向崩潰電壓，是一種具有穩定電壓功能的電子元件。若跨LED之反向

電壓高於齊納二極體的反向崩潰電壓，則電流將流經通過齊納二極體至電源而保護LED。

【0005】 現今常用共晶接合(eutectic bonding)之方式，在一定的高溫及高壓下，將LED及齊納二極體接合設置於基板上。然而，若是採用共晶接合方式將齊納二極體及LED設置於基板上，則勢必要重覆加溫其中之一元件(例如齊納二極體或LED)，則可能會因為製程時的高溫使得齊納二極體或LED受到損傷，而影響LED或齊納二極體之功能。

【發明內容】

【0006】 有鑑於上述習知技藝之問題，本發明之目的就是在提供一種封裝結構及其製備方法，以解決齊納二極體或發光二極體受高溫而損傷，進而影響齊納二極體或發光二極體功能之問題。

【0007】 為達前述目的，本發明提出一種封裝結構，至少包含：基板；至少一發光二極體，以共晶方式設置於基板上；以及至少一齊納二極體，藉由至少一銀膠設置於基板上。

【0008】 其中，齊納二極體之第一襯墊及第二襯墊皆藉由銀膠設置於基板上並電性連接於基板。其中，齊納二極體之第一襯墊及第二襯墊之材質係選自於由錫(Sn)、金錫(AuSn)、銀錫(AgSn)、金(Au)及鋁(Al)所組成之族群。其中，齊納二極體之第一襯墊及第二襯墊之厚度係分別介於80微米至170微米之間。

【0009】 其中，基板上更設置有至少一電性線路，且發光二極體與齊納二極體係藉由此電性線路而並聯連接。

【0010】 其中，銀膠之厚度係介於5微米至85微米之間。其中，銀膠之黏

度係介於7000至17000厘泊(centipoise, cp)之間。其中，銀膠係由銀及一膠體所構成，且銀及膠體佔銀膠之重量比例係分別介於40%至90%之間。

【0011】 其中，齊納二極體係於常溫下藉由銀膠而設置於基板上。

【0012】 此外，本發明更提出一種封裝結構之製備方法，至少包含：提供基板；進行共晶接合製程，用以將至少一發光二極體 設置 於基板上；以及在常溫下進行銀膠接合製程，用以將至少一齊納二極體 設置 於基板上。

【0013】 承上所述，依本發明之封裝結構及其製備方法，其可具有一或多個下述優點：

【0014】 (1) 本發明之封裝結構及其製備方法，藉由以銀膠將齊納二極體接合於基板上，可在常溫下將齊納二極體設置於基板上，節省成本與時間。

【0015】 (2) 本發明之封裝結構及其製備方法，可解決習知採用共晶接合方式會有重覆加溫加壓之問題產生，進而避免損傷齊納二極體或發光二極體。

【圖式簡單說明】

【0016】 第1圖係為本發明之封裝結構之上視圖。

【0017】 第2圖係為本發明之封裝結構中齊納二極體藉由銀膠設置於基板上之剖面示意圖。

【0018】 第3圖係為本發明之封裝結構中發光二極體與齊納二極體於基板上並聯連接之示意圖。

【0019】 第4圖係為本發明之封裝結構之製備方法之步驟流程圖。

【實施方式】

【0020】 請同時參閱第1圖及第2圖，第1圖為本發明之封裝結構之上視圖，第2圖為本發明之封裝結構中齊納二極體藉由銀膠設置於基板上之剖面示意圖。如第1圖所示，本發明之封裝結構100至少包含基板10、至少一發光二極體20以及至少一齊納二極體30。發光二極體20是以共晶方式設置於基板10上。上述共晶方式為本發明所屬技術領域中具有通常知識者所熟知，故在本說明書中不再贅述。

【0021】 請再接著參閱第2圖，第2圖為第1圖中沿剖面線T-T' 所得之齊納二極體30設置於基板10上之剖面示意圖。如第2圖所示，齊納二極體30之第一襯墊32及第二襯墊34可例如藉由銀膠40而設置於基板10上並電性連接於基板10。其中，齊納二極體30之第一襯墊32例如是一N型襯墊，第二襯墊34例如是一P型襯墊，但不限定於此。第一襯墊32及第二襯墊34之材質可例如選自於由錫、金錫、銀錫、金及鋁所組成之族群。其中，齊納二極體30之第一襯墊32及第二襯墊34的材質較佳為金，當選用金作為齊納二極體30之第一襯墊32及第二襯墊34的材質時，可與銀膠40達到較良好的接合效果。

【0022】 此外，齊納二極體30之第一襯墊32及第二襯墊34之厚度可例如分別介於80微米至170微米之間，但不限定於此。銀膠40之厚度可例如介於5微米至85微米之間，但不限定於此。由於本發明是藉由銀膠40而將齊納二極體30設置於基板10上，因此，齊納二極體30之第一襯墊32及第二襯墊34的厚度可較一般採用共晶接合方式

為薄，可減低製程成本。並且，銀膠40之厚度也可較一般以銀膠接合電子元件方式為薄，可降低銀膠40的熱阻，具有較佳的散熱效果。

【0023】 而銀膠40之黏度可例如介於7000至17000厘泊之間。此外，銀膠40可例如由銀及一膠體所構成，且銀及膠體佔銀膠之重量比例可例如分別介於40%至90%之間，即，銀或膠體於銀膠40中所佔的重量比例可例如介於40%至90%之間。並且，上述膠體之材質可例如為環氧樹脂或矽膠，但不限定於此。上述銀膠40之黏度、組成成分及其重量比例僅為舉例，任何可達到黏著齊納二極體30於基板10上之黏度、組成成分及其重量比例皆為本發明所請求保護之銀膠40。

【0024】 由於本發明並非使用共晶接合方式，而是選用銀膠40以將齊納二極體30設置於基板10上，因此，可在常溫下(即，室溫)藉由銀膠40而將齊納二極體30設置於基板10上。換言之，本發明可在無須高溫之條件下設置齊納二極體30，以避免高溫製程損傷齊納二極體30。且使用銀膠40可直接使齊納二極體30直接電性連接於基板10，無須另外進行打線接合(wiring bonding)製程，可減少製程步驟及成本。

【0025】 第3圖係為本發明之封裝結構中發光二極體與齊納二極體於基板上並聯連接之示意圖。如第3圖所示，基板10上更設置有至少一電性線路L，使得發光二極體20與齊納二極體30藉由電性線路L而並聯連接。因此，由於本發明選用第一襯墊32及第二襯墊34位於同一側之齊納二極體30，並藉由銀膠40而接合於基板10上(見第2圖)，且發光二極體20也可以選用例如是一覆晶式發光二極體，

故在本發明之封裝結構中，發光二極體20與齊納二極體30可同時藉由設置於基板10上之電性線路L而並聯連接，無須另外進行打線製程或做另外的電性線路設計，可減少製程步驟及成本，亦可使封裝結構更為微小化。

【0026】 本發明也揭露一種封裝結構之製備方法。請接續參閱第4圖，其係為本發明之封裝結構之製備方法之步驟流程圖。請一併參閱本案前述第1圖、第2圖及第4圖，本發明之封裝結構100之製備方法，至少包含步驟S10、S20及S30。在步驟S10中，提供基板S10。在步驟S20中，進行共晶接合製程，用以將至少一發光二極體20設置於基板10上。在步驟S30中，在常溫下進行銀膠接合製程，以將至少一齊納二極體30設置於基板10上。

【0027】 在本發明之封裝結構之製備方法中，可先將發光二極體20以共晶接合製程設置於基板10上，再於室溫下將齊納二極體30以銀膠40設置於基板10上。因此，在進行以銀膠40將齊納二極體30設置於基板10上之製程時，由於是在室溫下進行的，故不會有重覆加溫發光二極體20之疑慮，因此也不會因加熱而影響發光二極體20之功能。反之，亦可以將齊納二極體30於室溫下以銀膠40設置於基板10上，再將發光二極體20以共晶接合製程設置於基板10上，故不會有重覆加溫齊納二極體30之疑慮，因此也不會因重複加熱而影響齊納二極體30之功能。無論是哪種製備方式，都可以避免元件的重覆加溫而影響封裝結構之功能。

【0028】 綜上所述，本發明藉由銀膠將齊納二極體接合於基板上，不僅可於常溫下達到接合齊納二極體之目的，避免損傷發光二極體，也可達到以簡易製程將齊納二極體與發光二極體接合於基板上，實

具實用及製程便利性。

【0029】 以上所述僅為舉例性，而非為限制性者。任何未脫離本發明之精神與範疇，而對其進行之等效修改或變更，均應包含於後附之申請專利範圍中。

【符號說明】

【0030】 100：封裝結構

10：基板

20：發光二極體

30：齊納二極體

40：銀膠

32：第一襯墊

34：第二襯墊

L：電性線路

T-T'：剖面線

S10、S20、S30：步驟

【主張利用生物材料】

國內寄存資訊【請依寄存機構、日期、號碼順序註記】

無

國外寄存資訊【請依寄存國家、機構、日期、號碼順序註記】

無

【序列表】
無



【發明申請專利範圍】

- 【第1項】 一種封裝結構，至少包含：
- 一基板；
- 至少一發光二極體，以共晶方式設置於該基板上；以及至少一齊納二極體，藉由至少一銀膠設置於該基板上。
- 【第2項】 如申請專利範圍第1項所述之封裝結構，其中該齊納二極體之一第一襯墊及一第二襯墊皆藉由該銀膠設置於該基板上並電性連接於該基板。
- 【第3項】 如申請專利範圍第2項所述之封裝結構，其中該齊納二極體之該第一襯墊及該第二襯墊之材質係選自於由錫、金錫、銀錫、金及鋁所組成之族群。
- 【第4項】 如申請專利範圍第2項所述之封裝結構，其中該齊納二極體之該第一襯墊及該第二襯墊之厚度係分別介於80微米至170微米之間。
- 【第5項】 如申請專利範圍第1項所述之封裝結構，其中該基板上更設置有至少一電性線路，且該發光二極體與該齊納二極體係藉由該電性線路而並聯連接。
- 【第6項】 如申請專利範圍第1項所述之封裝結構，其中該銀膠之厚度係介於5微米至85微米之間。
- 【第7項】 如申請專利範圍第1項所述之封裝結構，其中該銀膠之黏度係介於7000至17000厘泊之間。
- 【第8項】 如申請專利範圍第1項所述之封裝結構，其中該銀膠係由銀及一

膠體所構成，且銀及該膠體佔該銀膠之重量比例係分別介於40%至90%之間。

【第9項】 如申請專利範圍第1項所述之封裝結構，其中該齊納二極體係於常溫下藉由該銀膠而設置於該基板上。

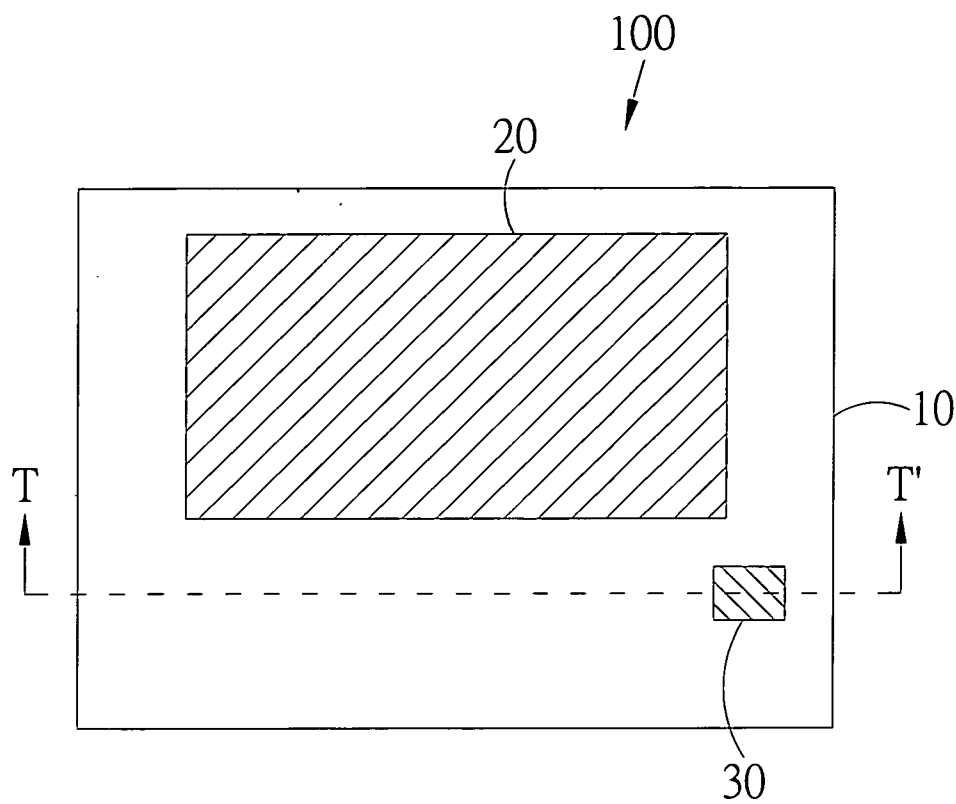
【第10項】 一種封裝結構之製備方法，至少包含：

提供一基板；

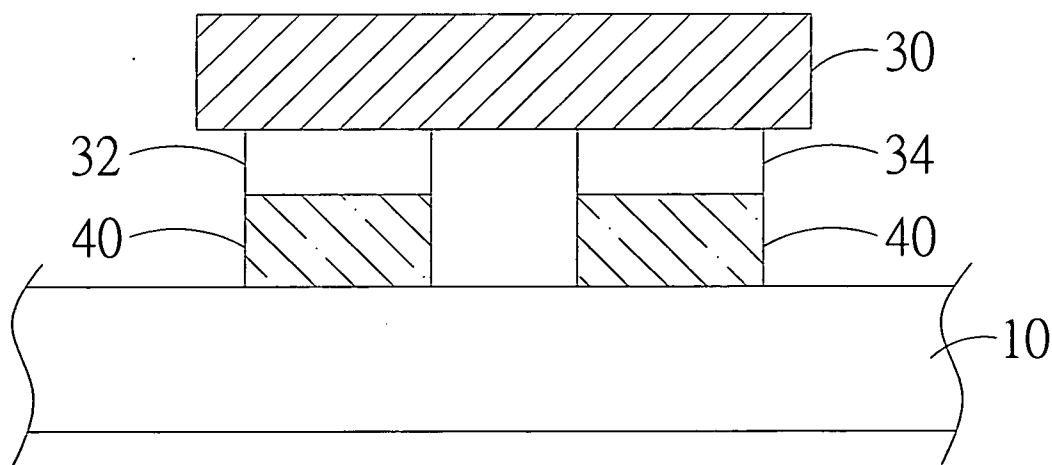
進行一共晶接合製程，用以將至少一發光二極體設置於該基板上

；以及在常溫下進行一銀膠接合製程，用以將至少一齊納二極體設置於該基板上。

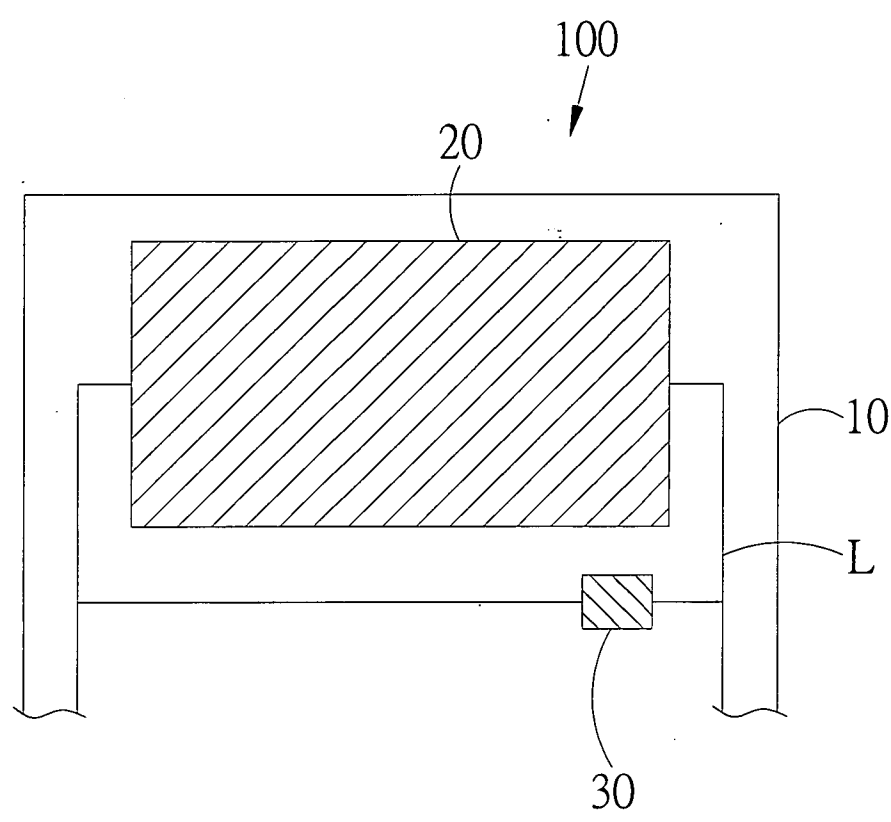
【發明圖式】



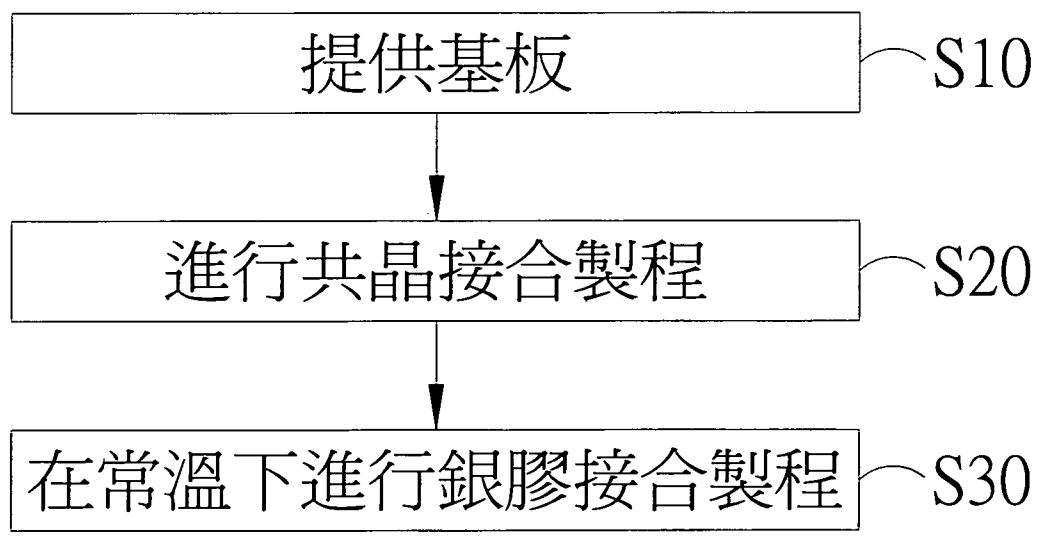
第 1 圖



第 2 圖



第 3 圖



第 4 圖