(19) RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE

PARIS

(11) N° de publication : **2 547 457**
(à n'utiliser que pour les commandes de reproduction)

(21) N° d'enregistrement national : **84 09075**

(51) Int Cl³ : H 01 L 23/50; G 06 K 19/00.

(12) DEMANDE DE BREVET D'INVENTION A1

(22) **Date de dépôt :** 8 juin 1984.

(30) **Priorité :** JP, 9 juin 1983, n° 103346.

(43) **Date de la mise à disposition du public de la demande :** BOPI « Brevets » n° 50 du 14 décembre 1984.

(60) **Références à d'autres documents nationaux apparentés :**

(71) **Demandeur(s) :** *Société dite : KABUSHIKI KAISHA TOSHIBA.* — JP.

(72) **Inventeur(s) :** Tamio Saito, Hiroshi Kobayashi et Shigekazu Hori.

(73) **Titulaire(s) :**

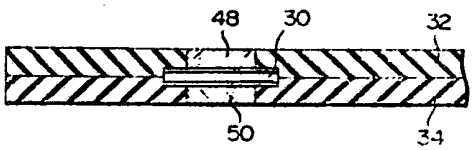
(74) **Mandataire(s) :** Beau de Loménie.

(54) Carte avec un module de circuit intégré.

(57) L'invention concerne une carte avec un module de circuit intégré.

Cette carte comporte un module 30 de circuit intégré remplissant une fonction de traitement de données, un support isolant 32, 34 du module 30 et plusieurs bornes formées sur le support isolant 32, 34. Les bornes sont une première et une seconde surfaces de contact 48, 50 pour l'alimentation et le transfert d'un signal de données.

L'invention s'applique notamment à la réalisation de cartes de crédit.



FR 2 547 457 - A1

Vente des fascicules à l'IMPRIMERIE NATIONALE, 27, rue de la Convention — 75732 PARIS CEDEX 15

La présente invention concerne une carte avec un module interne de circuit intégré.

Au cours des dernières années, de nombreuses personnes ont tiré profit des cartes de crédit, des cartes d'identification ou autres, dont les noms et les numéros d'enregistrement par exemple peuvent être discriminés en utilisant un calculateur. Dans une carte de ce genre, une bande magnétique destinée à mémoriser des informations est généralement collée sur une plaque de matière plastique. Par ailleurs, avec les progrès remarquables des techniques d'intégration et d'équipement des circuits à semi-conducteurs, une carte a été développée, dans laquelle un module de circuits intégrés remplissant une fonction de traitement de données est encastré, par exemple dans une plaque de matière plastique, ce type de carte étant maintenant en état d'être mis en utilisation pratique.

La figure 1 montre l'apparence extérieure d'une carte de crédit antérieure remplissant une fonction de traitement de données. Cette carte de crédit comporte des premières bornes 10A et 10B pour recevoir une alimentation d'un calculateur extérieur et des secondes bornes 10C à 10H pour l'émission et la réception de signaux avec le calculateur sur une plaque en matière plastique 12. Une bande magnétique 14 est formée sur la plaque 12 de manière à être conforme à volonté à un calculateur conventionnel. La plaque de matière plastique 12 comporte une rainure 16, comme le montre la figure 2. Des cales 18 sont disposées dans cette rainure 16. Chacune des bornes 10A à 10H est collée sur une plaque support 20 de manière à s'étendre de sa surface supérieure à sa surface inférieure. Un module de circuit intégré 22 est formé avec un circuit de traitement de données et il est monté sur la surface inférieure de la plaque support 20. Les bornes 10A à 10H sont connectées par des fils aux électrodes correspondantes du circuit de traitement de données du module intégré 22. La plaque support 20 est collée et introduite dans une rainure 16 de la plaque de matière plastique 12, conjointement

au module intégré 22. Le calculateur extérieur fournit l'alimentation au module de circuit intégré 22 par les bornes 10A et 10B au moment de l'utilisation de la carte de crédit et en même temps, il émet et reçoit ces signaux de données par les bornes 10A à 10H.

Mais, dans ce type de carte de crédit réalisé de la manière décrite ci-dessus, il est nécessaire de prévoir un espace pour recevoir les fils conducteurs qui connectent le module intégré 22 et les électrodes 10, de sorte qu'il est difficile de réaliser la carte pour qu'elle soit suffisamment mince. En outre, l'opération de soudage des fils rend compliquée l'opération d'assemblage. De plus, étant donné que dans cette carte, l'alimentation et les signaux de données sont relayés par un nombre de bornes relativement grand, la fiabilité de la carte conjointement avec le système calculateur extérieur est faible.

Compte tenu de ceci, l'objet de l'invention est de proposer une carte qui contient un module de circuit intégré, dont la structure convient pour être réalisé plus mince et qui permet de fournir de façon sûre une alimentation par l'extérieur et d'effectuer un transfert efficace de données entre la carte et l'extérieur.

L'invention concerne donc une carte comprenant des premières et des secondes régions de connexions auxquelles sont appliquées une alimentation et des signaux d'entrée, un module de circuit intégré formé entre les première et les seconde régions de connexion avec une section de traitement de données pour délivrer un signal de sortie aux première et seconde régions de connexion en fonction du signal d'entrée et un corps isolant pour maintenir le module de circuit intégré.

D'autres caractéristiques et avantages de l'invention apparaîtront au cours de la description qui va suivre de plusieurs exemples de réalisation et en se référant aux dessins annexés sur lesquels :

La figure 1 montre l'apparence extérieure d'une carte de crédit antérieure remplissant une fonction de traitement de données,

La figure 2 montre la structure intérieure de la carte de crédit de la figure 1,

La figure 3 est une coupe destinée à expliquer la structure d'une carte de crédit selon un mode de réalisation de l'invention,

Les figures 4A et 4B montrent respectivement la structure du module de circuit intégré de la figure 3,

Les figures 5A et 5B montrent respectivement les circuits de transmission de données prévus dans le module de circuit intégré de la figure 3 et une unité de traitement de données extérieure,

Les figures 6A à 6D représentent un circuit utilisé pour compenser les variations de la résistance d'une charge représentée sur les figures 5A et 5B,

La figure 7 montre un circuit de communication de données pour le transfert bidirectionnel simultané de données entre le module de circuit intégré de la figure 3 et l'unité de traitement de données antérieure,

La figure 8 est un schéma détaillé du circuit de transmission de données de la figure 5A,

La figure 9 montre un format de données transmises,

La figure 10 montre la forme d'ondes d'un signal en code Manchester,

La figure 11 est un schéma détaillé du circuit de transmission de données de la figure 5B,

La figure 12 montre la forme d'ondes d'un signal en code biphasé,

Les figures 13A à 13E montrent la structure d'une carte de crédit selon un autre mode de réalisation de l'invention,

La figure 14 représente un circuit utilisé pour permettre que la carte soit chargée à l'endroit ou à l'envers dans l'unité de traitement de données extérieure, et

Les figures 15A et 15B sont des vues destinées à expliquer les structures en plan et en coupe d'une carte en forme d'une pièce de monnaie.

La figure 3 représente donc une carte de crédit selon un mode de réalisation de l'invention. Cette carte de crédit comporte un module 30 de circuit intégré remplissant une fonction de traitement de données et un corps isolant, par exemple des plaques 32, 34 en matière plastique destinées à maintenir entre elles le module 30 de circuit intégré. Le module 30 de circuit intégré comporte deux électrodes 36 et 38 qui sont formées respectivement sur la surface supérieure et sur la surface inférieure de ce module. Des plaques 32 et 34 en matière plastique comportent des ouvertures carrées 40 et 42 avec chacune un profil en T. Le module 30 de circuit intégré est intercalé entre les bases formées par la partie la plus large des ouvertures 40, 42 quand les plaques 32, 34 de matière plastique sont collées ensemble. Les électrodes 36 et 38 du module 30 de circuit intégré sont reliées à des surfaces de contact 48 et 50, faites par exemple d'une résine d'epoxyde conductrice, et qui sont disposées respectivement dans les ouvertures 40 et 42. Ces surfaces de contact 48 et 50 peuvent être connectées à une unité extérieure de traitement de données (non représentée) pour un échange de données.

Le module 30 de circuit intégré de la figure 3 est fait d'une structure monolithique comme celle représentée sur la figure 4A ou la figure 4B. Le module 30 de la figure 4A comporte un substrat semi-conducteur 52 de conductivité de type N^+, une couche 54 de conductivité de type N^- formée sur le substrat 52 et un circuit de traitement de données formé dans la surface de la couche 54. Des éléments logiques du

circuit de traitement de données sont connectés entre eux par une couche conductrice 56, faite par exemple d'aluminium. Une borne 58 de potentiel de référence du circuit de traitement de données est formée en contact avec la surface supérieure du substrat 52 tandis que d'autre part, une électrode 38 est formée en contact avec la surface inférieure du substrat 52. Le circuit de traitement de données est couvert par une couche isolante 60, par exemple en polyimide, en oxyde de silicium ou en nitrure de silicium. L'électrode 36 est formée par exemple par dépôt sur la couche isolante 60 et elle est reliée à une borne de potentiel 62 du circuit de traitement de données. Les électrodes 36 et 38 servent de bornes d'alimentation pour recevoir la tension d'alimentation du circuit de traitement de données et en même temps, elles servent de bornes d'entrée/sortie de données du module de circuit intégré 30.

Le module 30 de circuit intégré de la figure 4B comporte un substrat semi-conducteur 64 de conductivité de type N^- et un circuit de traitement de données formé dans la surface du substrat 64. La borne de potentiel de référence 58 du circuit de traitement de données est formée en contact avec la surface supérieure du substrat 64 tandis que par ailleurs, l'électrode 38 est formée en contact avec la surface inférieure du substrat 64. La borne 58 de potentiel de référence et l'électrode 58 sont connectées par exemple par une patte en argent à une couche conductrice 66, par exemple en une résine d'epoxyde conductrice qui est collée sur une surface latérale du substrat 64. Sur la figure 4B, les parties autres que celles mentionnées en regard de la figure 4A sont formées de la même manière que sur cette dernière figure.

Dans le but d'assurer l'alimentation et le transfert de données par les deus surfaces de contact

48 et 50, un circuit de transmission représenté par exemple sur la figure 5A ou la figure 5B est ajouté à l'unité extérieure de traitement de données et au module 30 de circuit intégré. La figure 5A représente schématiquement le circuit de transmission destiné à transférer des données sous la forme d'un signal de tension. Dans le cas de la figure 5A, l'unité extérieure de traitement de données comporte un amplificateur de détection 70, une source 72 de tension continue constante pour produire une tension constante VO par exemple de 5 V, une source 74 de tension continue variable pour fournir une tension VS par exemple l'une des tensions 0 V et 0,4 V correspondant à la valeur d'une donnée de transmission S1 produite dans l'unité de traitement de données et une résistance 76 ayant une valeur R de par exemple 100 ohms et servant à détecter le niveau du courant qui y circule. La source 72 de tension constante, la source 74 de tension variable et la résistance 76 sont connectées en série entre les surfaces de contact 48 et 50. Un signal de tension provenant de la surface de contact 48 est appliqué à l'amplificateur de détection 70 par un condensateur 78 servant à bloquer la composante continue. Cet amplificateur de détection 70 assure la réception de données S2 ayant une valeur correspondant à la tension d'entrée.

Par ailleurs, le circuit de traitement de données du module 30 de circuit intégré comporte une charge 80 comprenant par exemple une unité centrale de traitement, une mémoire, etc.. et un circuit de résistance variable 82 pouvant produire une résistance RS, par exemple de l'infini ou de 575 ohms, correspondant aux données de transmission S3 produites dans le circuit de traitement de données. La charge 80 et le circuit de résistance variable 82 sont connectés respectivement entre les surfaces de contact 48 et 50.

La surface de contact 48 est connectée à une borne d'entrée d'un amplificateur de détection 86 par un circuit de décalage de niveau 84 servant à bloquer la composante continue du signal d'entrée. L'amplificateur de détection 86 produit des données de réception S4 ayant une valeur correspondant à la tension d'entrée.

Il y a maintenant lieu d'examiner les opérations effectuées quand les données numériques S1 sont émises de l'unité extérieure de traitement des données vers la carte de crédit. Dans ce cas, l'unité centrale de traitement du module 30 de circuit intégré ne produit pas des données de transmission S3. Il en résulte que la valeur de la résistance du circuit 82 est infinie. Quand la source de tension variable 74 développe une tension VS en réponse aux données de transmission S1, une tension $\frac{RL}{RL + R} \cdot (VO + VS)$ est fournie entre les surfaces de contact 48 et 50. (Dans cette formule, R représente la valeur de la résistance 76, RL la valeur de la charge 80, VO la tension de la source 72 de tension continue constante et VS la tension de la source 74 de tension continue variable). L'amplificateur de détection 86 amplifie le signal de tension $\frac{RL}{RL + R} \cdot VS$ dont la composante continue est éliminée par le circuit de décalage de niveau 84, et qui produit ce signal de tension comme données de réception S4.

Par ailleurs, dans l'opération effectuée quand les données numériques S3 sont fournies par la carte de crédit à l'unité extérieure de traitement de données, les données de transmission S1 ne sont pas fournies à la source de tension variable 74, de sorte que cette source de tension variable 74 est réglée à la tension de 0 V. A ce moment, si les données de transmission S3 sont reçues par le circuit

à résistance variable 82, la tension suivante est fournie à l'amplificateur de détection 70 par le condensateur 78.

$$\left(\frac{1}{\frac{RL+RS}{RL.RS+R}} - \frac{1}{RL+R}\right) VO.R$$

$$= \frac{R.RL^2}{(RL+R)(RL.RS+R.RL+R/RS)} VO$$

L'amplificateur de détection 78 amplifie cette tension et produit la tension résultante comme les données de réception S2. Dans ce cas, il est supposé que la charge 80 a une résistance pratiquement constante. Si par exemple RL = 100 ohms, R=100 ohms, RS = 575 ohms, VS=0,4 V et VO = 5V comme mentionné ci-dessus, la tension d'entrée des amplificateurs de détection 70 et 86 a une amplitude d'environ 0,2 V généralement capable d'être correctement détectée sous la forme d'un signal.

La figure 5B représente un circuit de transmission agencé pour transférer des données sous la forme d'un signal de courant. Ce circuit de transmission comporte une source de courant constant 88 et une source de courant variable 90 au lieu de la source de tension constante 72 et de la source de tension variable 74 de la figure 5A. La source de courant 88 produit un courant constant IO, par exemple de 25 mA. La source de courant variable 90 produit un courant IS, par exemple de 0 ou 2 mA, ce qui correspond aux données de transmission S1. La source de courant constant 88 et la source de courant variable 90 sont connectées en parallèle entre les surfaces de contact 48 et 50. l'amplificateur de détection 70, le condensateur 78, la source de courant constant 88 et la source de courant variable 90 sont prévues dans l'unité extérieure de traitement de données. Dans le module 30 de circuit intégré, la charge 80,

le circuit à résistance variable 82, le circuit de décalage de niveau 84 et l'amplificateur de détection 86 sont prévus comme dans le cas de la figure 5A. Mais selon la figure 5B, la charge 80 et le circuit à résistance variable 82 sont connectés en série entre les surfaces de contact 48 et 50. Le circuit à résistance variable 82 produit une résistance RS, par exemple de 0 ou de 8 ohms en réponse aux données de transmission S3.

Quand les données numériques S1 sont fournies dans l'unité extérieure de traitement de données dans la carte de crédit, l'unité centrale de traitement dans le module 30 de circuit intégré n'est pas autorisé à émettre les données S3 et le circuit à résistance variable 82 est réglé à une valeur de résistance nulle. Quand la source de courant variable 90 produit un courant IS en réponse aux données de transmission S1, une tension rectangulaire ayant une amplitude IS.RL est appliquée à l'amplificateur de détection 86 qui produit la tension rectangulaire ainsi amplifiée comme les données de réception S4.

Par ailleurs, dans les opérations effectuées dans des données numériques S3 transmises de la carte de crédit vers l'unité extérieure de traitement de données, les données de transmission S1 ne sont pas fournies à la source de courant variable 90 de sorte qu'elle ne produit aucun courant. Si, à ce moment, les données de transmission S3 sont appliquées au circuit à résistance variable 82, l'amplificateur de détection 70 reçoit une tension rectangulaire IO/RS. Il en résulte que la tension rectangulaire amplifiée est émise par l'amplificateur de détection 70 comme donnée de réception S2. Si l'on suppose par exemple que RL=100 ohms, RS = 8 ohms, IO = 25 mA et IS = 2 mA comme mentionné co-dessus, la tension d'entrée des amplificateurs de détection 70 et 86 passe à une amplitude d'environ 0,2 V permettant que ce signal

d'entrée soit détecté correctement comme un signal.

Dans la description faite ci-dessus, il a été supposé que la résistance interne équivalente de la charge 80 était constante, mais en fait, sa valeur de résistance varie en fonction de ses conditions de fonctionnement.

Quand la valeur de la résistance de la charge 80 varie, une tension parasite produisant un fonctionnement erroné peut être fournie à l'amplificateur de détection 86 avec le signal de tension. Pour obtenir un rapport signal-bruit qui ne soit pas inférieur à 10 dB, il est nécessaire de supprimer les fluctuations de la résistance de la charge 80 des figures 5A et 5B dans la plage de $\pm$ 30% et $\pm$ 2,5% respectivement quand la tension parasite varie à une fréquence supérieure à celle du signal de transmission ou de réception. Par conséquent, le circuit de transmission de la figure 5A est meilleur que celui de la figure 5B en ce qui concerne le rapport signal-bruit.

Si une résistance 92 est connectée en série ou en parallèle avec la charge 80 de la figure 5A ou 5B, comme le montre la figure 6A ou 6B, la tension parasite fournie à l'amplificateur de détection 86 est réduite.

Si en outre, un circuit à résistance variable 94 est connecté en série ou en parallèle avec la charge 80 de la figure 5A ou 5B comme le montre la figure 6C ou 6D et en outre, si un circuit 96 qui contrôle la valeur de résistance du circuit 94 à résistance variable en fonction d'une chute de tension dans la charge 80 est connecté à cette charge de manière à compenser les fluctuations de la valeur de sa résistance, la tension parasite peut être plus efficacement réduite.

De plus, le condensateur 78, la source de tension constante 72 et la source de tension variable 74

du circuit de transmission représenté sur la figure 5A peuvent être réalisés en utilisant un circuit hybride 98A représenté sur la figure 7 tandis que par ailleurs, le circuit à résistance variable 82 et le circuit de décalage de niveau 84 peuvent être réalisés en utilisant le circuit hybride 98B représenté sur la figure 7. Selon la figure 7, un amplificateur tampon 102A fournit un signal de tension correspondant aux données de transmission S1 aux amplificateurs tampon 100A et 100B, tandis que par ailleurs, un tampon 102B fournit un signal de tension correspondant aux données de transmission S3 aux amplificateurs tampon 100B et 100A. Par conséquent, les amplificateurs tampon 100A et 100B produisent les signaux de tension correspondant aux données de transmission S1 et S3. Des soustracteurs 104A et 104B respectivement éliminent les composantes de tension de données de transmission S1 et S3 des tensions de sortie des amplificateurs tampon 100A et 100B. Il est donc possible d'effectuer un transfert bidirectionnel simultané des données S1 et S3 entre l'unité extérieure de traitement de données et le module de circuit intégré de la carte de crédit.

La figure 8 représente en détail le circuit de transmission de la figure 5A. Dans le module 30 de circuit intégré, un transistor MOS 106 et une résistance 108 correspondent au circuit 82 à résistance variable de la figure 5A et le changement d'état du transistor 106 est commandé par les données de transmission S3. Une résistance 110 et un comparateur 112 constituent l'amplificateur de détection 86. Un stabilisateur de tension 114 délivre une tension d'attaque stabilisée à chacun des circuits du module 30, y compris un oscillateur de synchronisation 116, un codeur 118, un décodeur 120? une unité centrale de traitement 122, une mémoire 124, Etc.. La somme totale des résistances des circuits dans le module 30 de circuit intégré y compris le stabilisateur de tension

114 est équivalente à la résistance de la charge 80 représentée sur la figure 5A. Par ailleurs, dans l'unité extérieure de traitement de données 126, un circuit d'attaque 128 et un condensateur 130 correspondent à la source de tension variable 74 représentée sur la figure 5A. En outre, une résistance 132 et un comparateur 134 correspondent à l'amplificateur de détection 70 de la figure 5A. Sur la figure 8, les mêmes éléments sont représentés sur la figure 5A et sont désignés par les mêmes références.

Pour mieux expliquer l'opération de transmission, les données de transmission S1 sont constituées comme le montre la figure 9 par un préambule PR et des données en série DS qui suivent immédiatement ce préambule. Ce dernier est utilisé pour synchroniser le fonctionnement du module 30 de circuit intégré avec celui de l'unité extérieure de traitement de données. En outre, des données de correction d'erreurs, par exemple par contrôle de redondance cyclique, peuvent être ajoutées aux données en série de manière à les suivre si nécessaire. Ces données de transmission S1 sont fournies au circuit d'attaque 128 et au condensateur 130 sous la forme par exemple d'un code Manchester sur lequel est superposé un signal d'horloge. Dans ce cas, le module 30 reçoit un signal tel que représenté sur la figure 10. L'oscillateur de synchronisation 116 extrait une composante d'horloge du signal de sortie du circuit de décalage de niveau 84 et produit un signal d'horloge d'une fréquence élevée qui est synchrone avec le signal de sortie du circuit de décalage de niveau 84. Le signal de sortie de l'oscillateur de synchronisation 116 est appliqué au codeur 118, au codeur 120, à l'unité centrale de traitement 122 de la mémoire 124. Par ailleurs, le signal de sortie du circuit de décalage de niveau 84 est mis en forme par le comparateur 112 et en même temps il est amplifié et appliqué au détecté 120 comme données

de réception S4. Le décodeur 120 décode les données de réception S4 et les applique à l'unité centrale de traitement 122. En outre, quand l'unité centrale de traitement 122 délivre les données de transmissions S3 contenant un préambule au codeur 118, ce dernier superpose les données de transmission S3 sur le signal d'horloge de l'oscillateur de synchronisation 116 qui est à l'état d'oscillation libre. La conduction du transistor 106 est contrôlée par le signal de sortie du codeur 118. Quand le courant qui peut circuler dans la résistance 108 par l'effet de la commutation du transistor 106 varie, cette variation est transférée au comparateur 134 par le condensateur 78. Le comparateur 134 détecte cette variation de courant et l'amplifie. Le signal de sortie du comparateur 134 est appliqué à un décodeur (non représenté). En outre, le stabilisateur de tension 114 extrait une composante continue spécifiée VDD qui est inférieure à la tension moyenen VT du signal de tension représentée sur la figure 10.

Il faut noter ici que le stabilisateur de tension 114 est prévu avec un circuit à résistances représenté sur les figures 6A, 6B, 6C et 6D dans le but de maintenir constante la résistance équivalente intérieure. En outre, pour supprimer la composante continue au circuit de décalage de niveau 84, il est préférable d'utiliser une chute de tension entre la base et l'émetteur d'un transistor ou la chute de tension directe d'une diode. Mais il est également possible d'utiliser un condensateur de petite capacité car la résistance d'entrée du comparateur 112 est extrêmement grande. Chacun de ces éléments peut être formé dans le module monolithique 30.

La figure 11 représente un autre exemple de réalisation du module 30 de circuit intégré. Dans cette réalisation, le transistor 106 et la résistance 108 de la figure 8 sont remplacés par un circuit

d'attaque 136 et un condensateur 138 respectivement, et une borne de sortie du circuit d'attaque 136 est connectée à la surface de contact 48 par le condensateur 138. En outre, le circuit de décalage de niveau 84, la résistance 110 et le comparateur 112 de la figure 8 sont remplacés par un comparateur 140. Par ailleurs, le stabilisateur de tension 114 de la figure 8 est remplacé par un stabilisateur de tension 142 ayant une fonction d'élévation de tension conjointement avec un condensateur 144. De plus, l'oscillateur de synchronisation 116 est remplacé par un oscillateur 136. Les données de transmission S1 et S3 sont transférées sous la forme d'un code biphasé représenté sur la figure 12. Un décodeur 120 détecte la durée des impulsions du code biphasé en réponse au signal d'horloge fourni par l'oscillateur 146 maintenu en état d'auto-oscillation. Les données de transmission S3 provenant de l'unité centrale de traitement 122 sont superposées dans le codeur 118 avec le signal d'horloge provenant de l'oscillateur 146, formant ainsi le code biphasé. Le signal de sortie du codeur 118 est amplifié par le circuit d'attaque 136 et il est transmis à l'unité extérieure de traitement de données 126 par le condensateur 138. Par ailleurs, le stabilisateur de tension 142 produit un signal de tension ayant le même niveau que le niveau moyen VT du code biphasé représenté sur la figure 12. Le comparateur 140 utilise le signal de sortie du stabilisateur de tension 142 comme une tension de référence. Pour cette raison, une entrée du comparateur 140 est connectée directement à l'électrode 48, et non pas par le circuit de décalage de niveau 84 de la figure 8. Il faut remarque que, étant donné que ce mode de réalisation, les condensateurs 138 et 144 doivent avoir chacun une grande capacité, un condensateur en pastilles est monté sur le module 30 en raison du niveau actuel des techniques de fabrication.

Dans les modes de réalisation décrits ci-dessus, les données de transmission S1 et S3 sont transférées dans leur bande de base. Mais ces données de transmission S1 et S3 peuvent aussi être superposées sur une tension continue après avoir été converties en une onde modulée, comme en modulation de fréquence d'amplitude ou d'impulsions, etc.. Dans ce cas, si la fréquence longue porteuse est choisie sélectivement dans la bande HF et VHF, il devient possible de former un module monolithique30 contenant les condensateurs 138 et 144 car dans ce cas, ils ont une faible capacité.

Les figures 13A à 13E montrent des structures de carte, selon d'autres modes de réalisation de l'invention. Le module 30 de circuit intégré et les électrodes 36 et 38 dans chacun de ces modes de réalisation sont réalisés de la même manière que celle expliquée en regard de la figure 3, et des figures 4A et 4B.

Dans la carte de la figure 13A, des électrodes 146 et 148 sont formées sur toute la surface supérieure et la surface inférieure d'un substrat isolant149 et des pièces conductrices 150 et 152 possédant une élasticité comme le caoutchouc conducteur sont formées entre les électrodes 146 et 36 et entre les électrodes 148 et 38 respectivement.

Dans la carte de la figure 13B, les électrodes 146 et 148 sont connectées respectivement aux électrodes 36 et 38 en utilisant des ressorts 154 et 156 au lieu du caoutchouc conducteur de la figure 13A.

Dans la carte de la figure 13C, des bossages 146A et 148A sont formés solidairement des surfaces intérieures des électrodes 146 et 148 respectivement et les électrodes 146 et 148 sont connectées aux électrodes 36 et 38 quand le module 30 de circuit intégré est intercalé entre les bossages 146A et 148A, respectivement par les électrodes 36 et 38.

Dans la carte de la figure 13D, la structure est la même que celle de la figure 13A à l'exception près que les électrodes 146 et 148 sont prévues dans des parties du substrat isolant 149.

Dans la carte de la figure 13E, les électrodes 146 et 148 sont formées de matière conductrice possédant une élasticité comme du caoutchouc conducteur ou une matière plastique conductrice, et sont reliées directement aux électrodes 36 et 38 du module 30. Si dans ce cas, le substrat isolant 149 est également fait d'une matière élastique comme du caoutchouc souple, toute la carte possède une certaine élasticité.

La structure de la carte de crédit selon l'invention peut être modifiée de diverses manières. Par exemple, les électrodes 146 et 148 peuvent être connectées aux électrodes 36 et 38 en utilisant des fils.

Si avec la réalisation du circuit de la figure 8 ou de la figure 9, la carte est introduite à l'envers dans l'unité extérieure de traitement de données, il est possible qu'un courant puisse circuler dans le sens inverse, en endommageant le circuit du module 30. La figure 14 montre un mode de réalisation qui permet d'introduire la carte dans le mauvais sens. Dans ce mode de réalisation, le module 30 de circuit intégré comporte une diode 158 connectée à l'électrode 36 de sorte que la tension d'alimentation et le signal de données sont fournis aux circuits du module 30 par cette diode 158. Dans cette disposition, les circuits ne sont pas endommagés ou détruits même si la carte est introduite à l'envers dans l'unité extérieure de traitement de données. En outre, avec cette réalisation, il est également possible d'obtenir ce qui suit. Quand la carte est introduite, l'unité extérieure de traitement de données détecte le courant qui peut circuler dans le module 30 de circuit intégré de sorte que si un courant correct

circule, l'unité commence le transfert d'un signal de données dans le module 30. Inversement, si un courant correct ne circule pas, le sens de la connexion de l'unité avec les électrodes 36 et 38 du module 30 est automatiquement inversé sur le côté de l'unité, et après que cette unité a confirmé qu'un courant correct commence à circuler, elle démarre le transfert d'un signal de données.

Les figures 15A et 15B montrent un mode de réalisation dans lequel le module 30 de circuit intégré est appliqué à ce qui peut être appelé "pièce de monnaie électronique". Dans ce mode de réalisation, le module 30 est intercalé et fixé entre deux substrats isolants circulaires 160 et 162, de manière que les électrodes 36 et 38 du module 30 soient connectées respectivement aux électrodes 48 et 50. Ce type de pièces peut être utilisé, par exemple avec un distributeur automatique de la même manière qu'une pièce de monnaie ordinaire, sans avoir à tenir compte des côtés avant et arrière.

Selon l'invention, le circuit de transmission des figures 5A ou 5B peut être modifié de manière qu'une tension d'alimentation du module 30 et que des données soient transférées entre l'unité extérieure de traitement de données et le module 30 par un support comme par exemple de la lumière. Dans ce cas, une carte de crédit peut comporter une batterie solaire, formée par exemple de silicium amorphe et d'un élément d'émission de lumière, par exemple une photodiode au lieu des surfaces de contact, 48,50. De plus, les surfaces de contact peuvent être remplacées par un élément piézoélectrique et une antenne pour utiliser respectivement un son et une onde électromagnétiques comme support de transmission.

Bien entendu, diverses modifications peuvent être apportées par l'homme de l'art aux modes de réalisation décrits et illustrés à titre d'exemples nullemen limitatifs, sans sortir du cadre de l'invention.

REVENDICATIONS

1. Carte comprenant plusieurs régions de connexion auxquelles sont appliqués une tension d'alimentation et un signal d'entrée et un module de circuit intégré qui comprend un dispositif de traitement de données pour fournir un signal de sortie aux régions de connexion correspondantes en fonction dudit signal d'entrée, et un support isolant (32,34) pour maintenir ledit module de circuit intégré, caractérisé en ce que lesdites régions de connexions sont formées d'une première (48) et d'une seconde (50) régions de connexion et ledit module (30) de circuit intégré est formé entre ladite première et ladite seconde régions de connexion.

2. Carte selon la revendication 1, caractérisée en ce que ledit dispositif de traitement de données comporte une première (36) et une seconde (38) électrodes connectées respectivement à ladite première (48) et ladite seconde (50) régions de connexion, un circuit d'extraction (84) pour séparer ledit signal d'entrée de la combinaison de ladite tension d'alimentation et dudit signal d'entrée appliqués par ladite première et ladite seconde électrodes et un circuit (122) de traitement de données qui produit des données de réponse en fonction dudit signal d'entrée ainsi qu'un circuit de sortie (118) pour fournir à ladite première et ladite seconde électrodes ledit signal de sortie correspondant auxdites données de réponse.

3. Carte selon la revendication 1, caractérisée en ce que ledit module (30) de circuit intégré comporte une diode (158) pour bloquer la circulation d'un courant inverse dans ledit dispositif de traitement de données.

4. Carte selon la revendication 1, caractérisée en ce que ledit module (30) de circuit intégré comporte en outre un dispositif de compensation (94) des fluctuations de résistance dudit dispositif de traitement de données.

5. Carte selon la revendication 4, caractérisée en ce que ledit dispositif de compensation (94) comporte une résistance (92) connectée en parallèle sur ledit dispositif de traitement des données (80).

6. Carte selon la revendication 4, caractérisée en ce que ledit dispositif de compensation (94) comporte une résistance (92) connectée en série avec ledit dispositif de traitement de données (80).

7. Carte selon la revendication 4, caractérisée en ce que ledit dispositif de compensation comporte un circuit détecteur (96) qui produit un signal de commande en fonction de la résistance dudit dispositif de traitement des données et un circuit à résistance variable (94) connecté en parallèle avec ledit dispositif de traitement de données et produisant une résistance en fonction dudit signal de commande.

8. Carte selon la revendication 4, caractérisée en ce que ledit dispositif de compensation comporte un circuit détecteur (96) qui produit un signal de commande en fonction de la résistance dudit dispositif de traitement de données (80) et un circuit à résistance variable (94) connecté en série avec ledit dispositif de traitement de données et produisant une résistance en fonction dudit signal de commande.

9. Carte selon la revendication 1, caractérisée en ce que ledit module (30) de circuit intégré est de réalisation monolithique.

10. Carte selon la revendication 2, caractérisée en ce que ladite première et ladite seconde régions de connexion (48,50) sont faites de couches conductrices.

11. Carte selon la revendication 10, caractérisée en ce que ladite première et ladite seconde électrodes (36,38) sont formées respectivement sur la surface supérieure et la surface inférieure dudit module de circuit intégré.

12. Carte selon la revendication 11, caractérisée en ce que ledit support isolant comporte un trou pour recevoir ledit module de circuit intégré, ladite première et ladite seconde régions de connexion étant formées respectivement sur ladite première et ladite seconde électrodes dans ledit trou.

13. Carte selon la revendication 11, caractérisée en ce que ladite première et ladite seconde régions de connexion sont formées respectivement sur toute la surface supérieure et toute la surface inférieure dudit support isolant.

14. Carte selon la revendication 13, caractérisée en ce que ladite première et ladite seconde électrodes sont connectées respectivement à ladite première et ladite seconde régions par des pièces conductrices élastiques.

15. Carte selon la revendication 14, caractérisée en ce que lesdites pièces élastiques sont en coautchouc conducteur.

16. Carte selon la revendication 14, caractérisée en ce que lesdites pièces conductrices sont des ressorts métalliques.

17. Carte selon la revendication 13, caractérisée en ce que ladite première et ladite seconde régions de connexion comportent plusieurs bossages formés en contact avec ladite première et ladite seconde électrodes dudit module de circuit intégré.

18. Carte selon la revendication 11, caractérisée en ce que ladite première et ladite seconde régions de connexion sont formées de couches conductrices possédant une élasticité, et ladite première et ladite seconde électrodes étant formées respectivement en contact avec ladite première et ladite seconde régions de connexion.

19. Carte selon la revendication 1, caractérisée en ce que ledit support isolant est réalisé en forme circulaire.

20. Carte selon la revendication 1, caractérisée en ce que ladite première et ladite seconde régions de connexion sont faites d'un premier et d'un second transducteurs.

21. Carte selon la revendication 20, caractérisée en ce que ledit premier et ledit second transducteurs sont respectivement une batterie solaire et un élément d'émission lumineuse.

22. Carte comprenant plusieurs régions de connexion auxquelles est appliquée une tension d'alimentation, un module de circuit intégré comprenant un dispositif de traitement de données pour fournir un signal prédéterminé aux régions de connexion correspondantes et un support isolant pour maintenir ledit module de circuit intégré, caractérisé en ce que lesdites régions de connexion sont formées d'une première (48) et d'une seconde (50) régions de connexion, ledit module (30) de circuit intégré étant formé entre ladite première et ladite seconde régions de connexion.

23. Carte selon la revendication 22, caractérisée en ce que ledit dispositif de traitement de données (80) comporte une première (36) et une seconde (38) électrodes connectées respectivement à ladite première et ladite seconde régions de connexion, un circuit de traitement de données (122) qui produit des données de sortie et un circuit de sortie (118) qui produit ledit signal prédéterminé en fonction desdites données de sortie.

FIG. 1

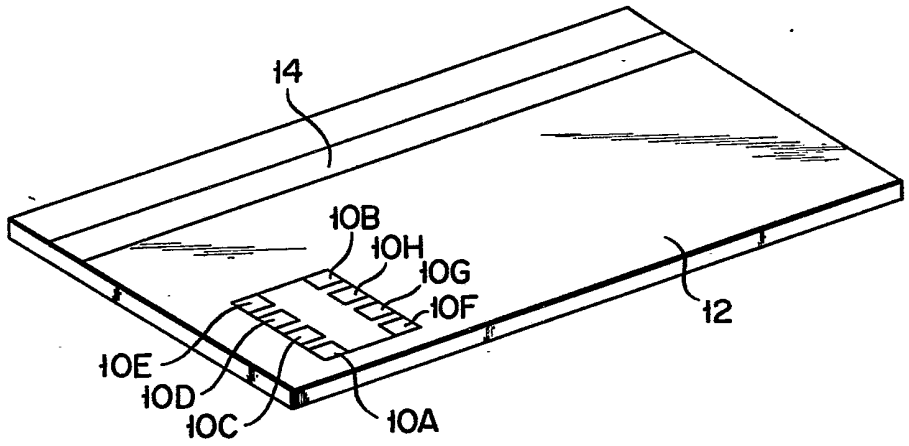


FIG. 2

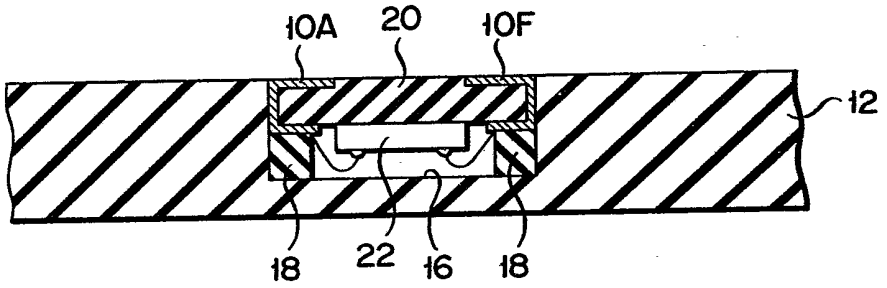


FIG. 3

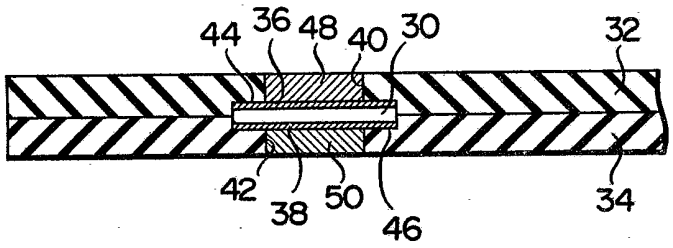


FIG. 4A

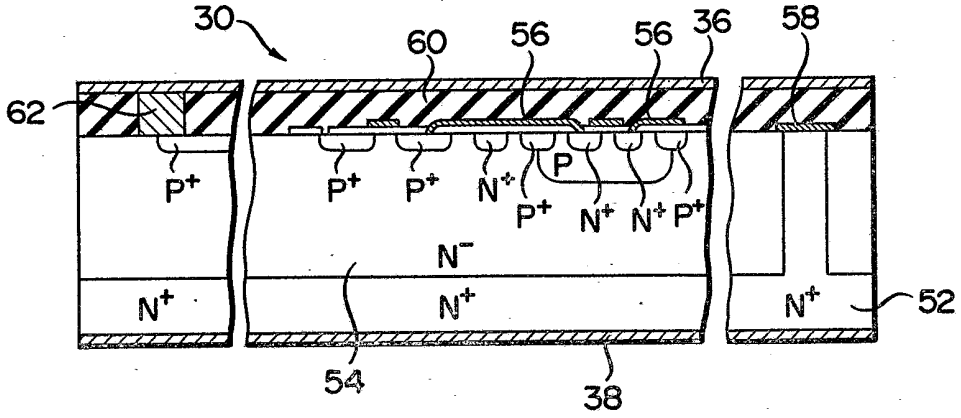


FIG. 4B

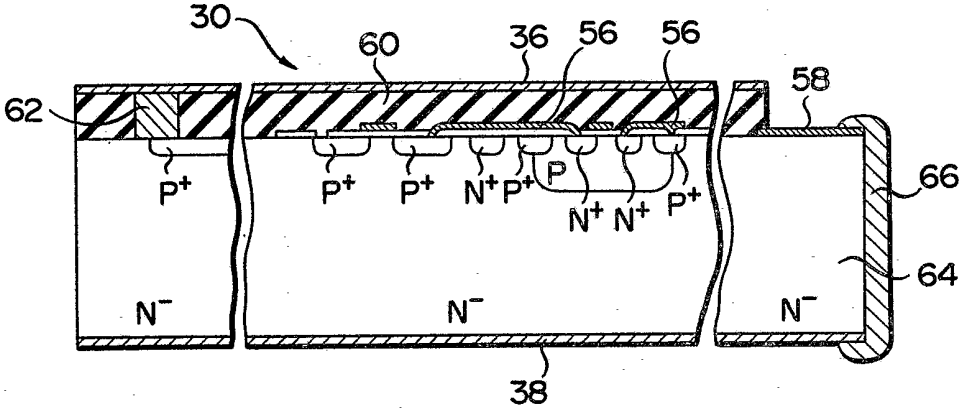


FIG. 5A

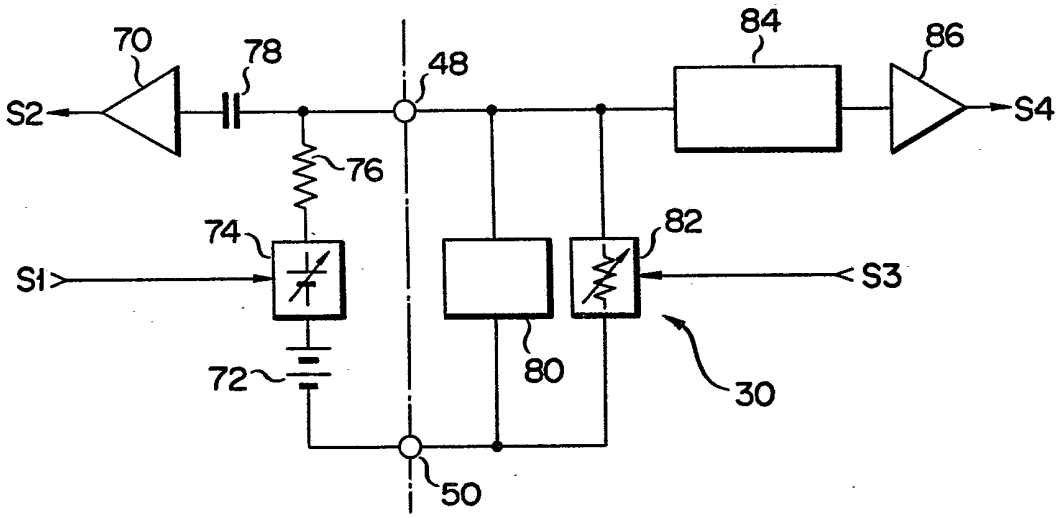

70
78
48
84
86
S2
S4
76
74
82
S1
S3
72
80
30
50

FIG. 5B

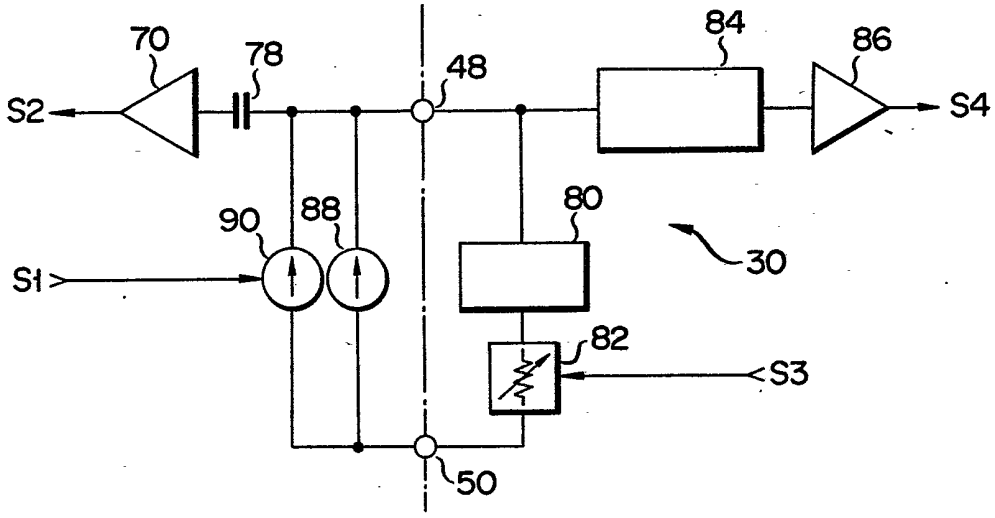

70
78
48
84
86
S2
S4
90
88
80
30
S1
82
S3
50

FIG. 6A

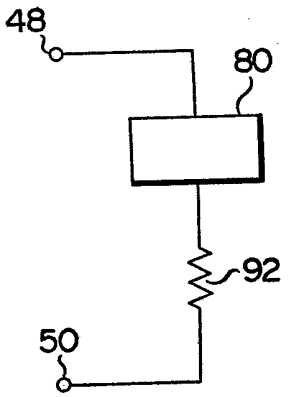


FIG. 6B

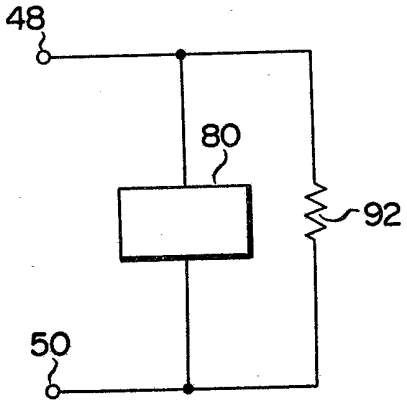


FIG. 6C

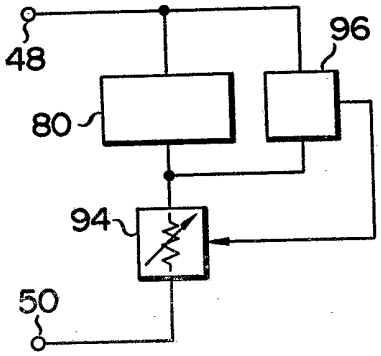


FIG. 6D

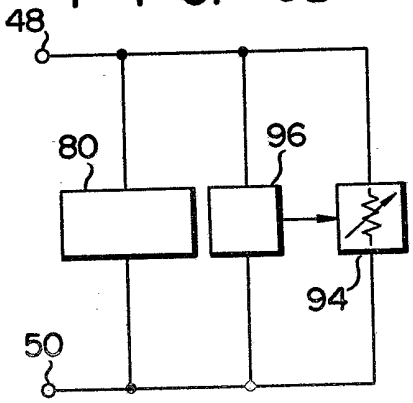


FIG. 7

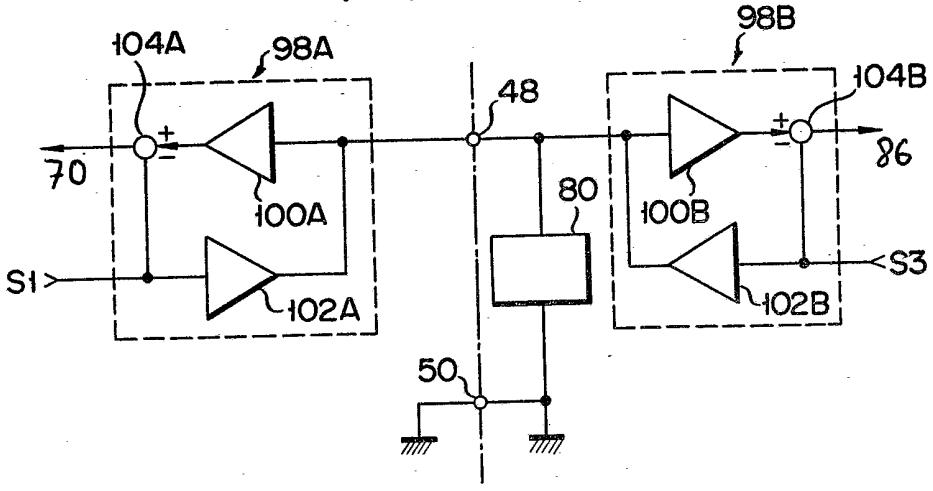


FIG. 8

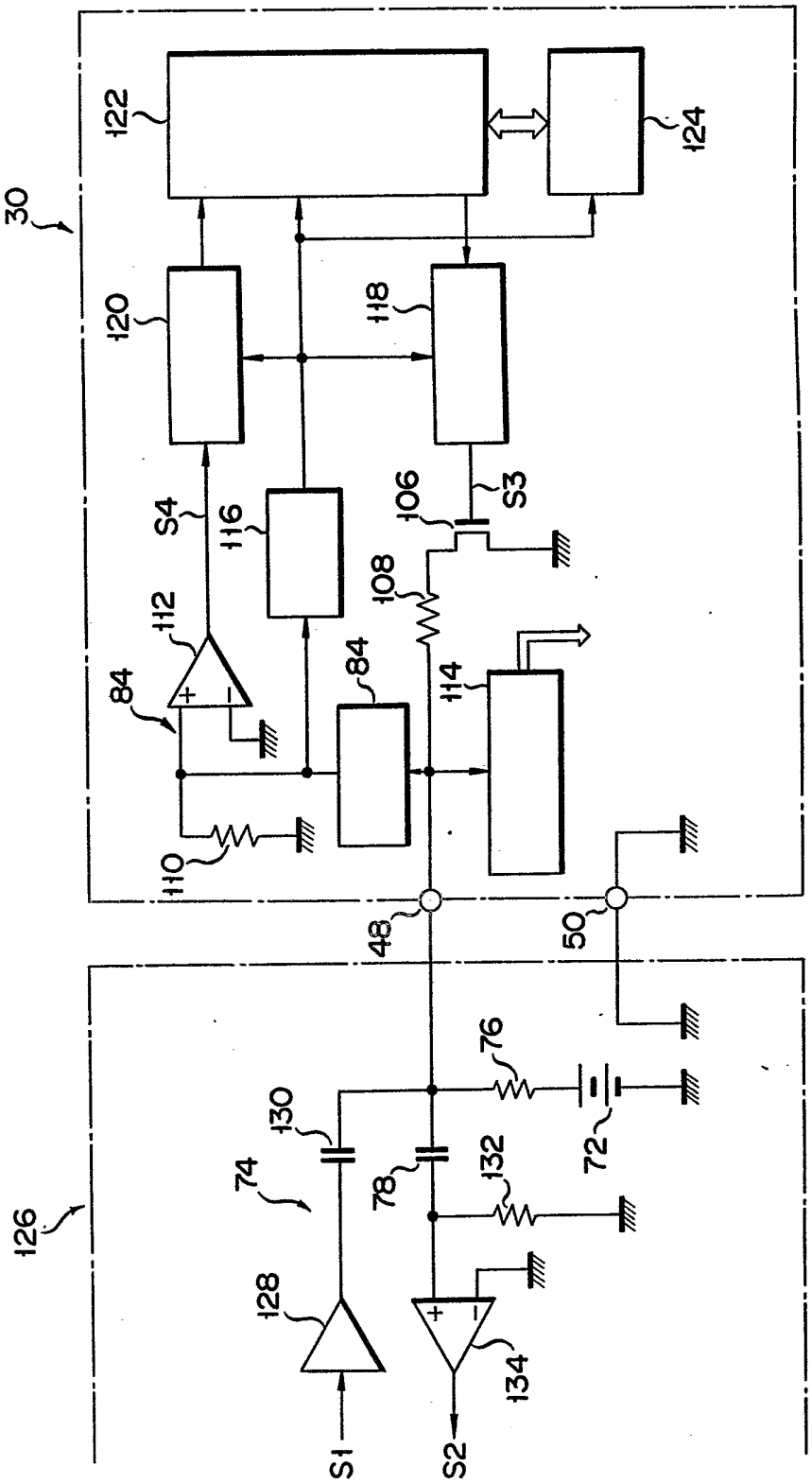

30
122
124
120
118
S4
116
106
S3
108
112
84
84
114
110
48
50
76
130
72
74
78
132
126
128
134
S1
S2

FIG. 9

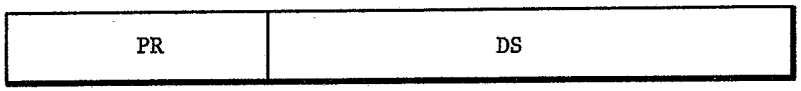


FIG. 10

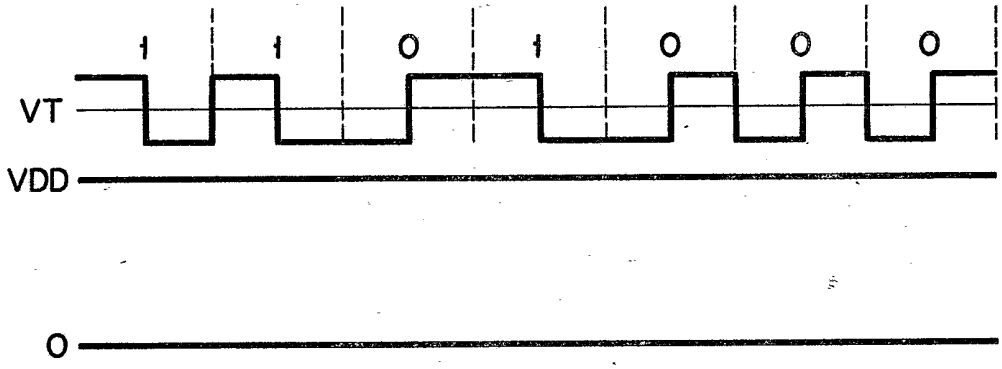
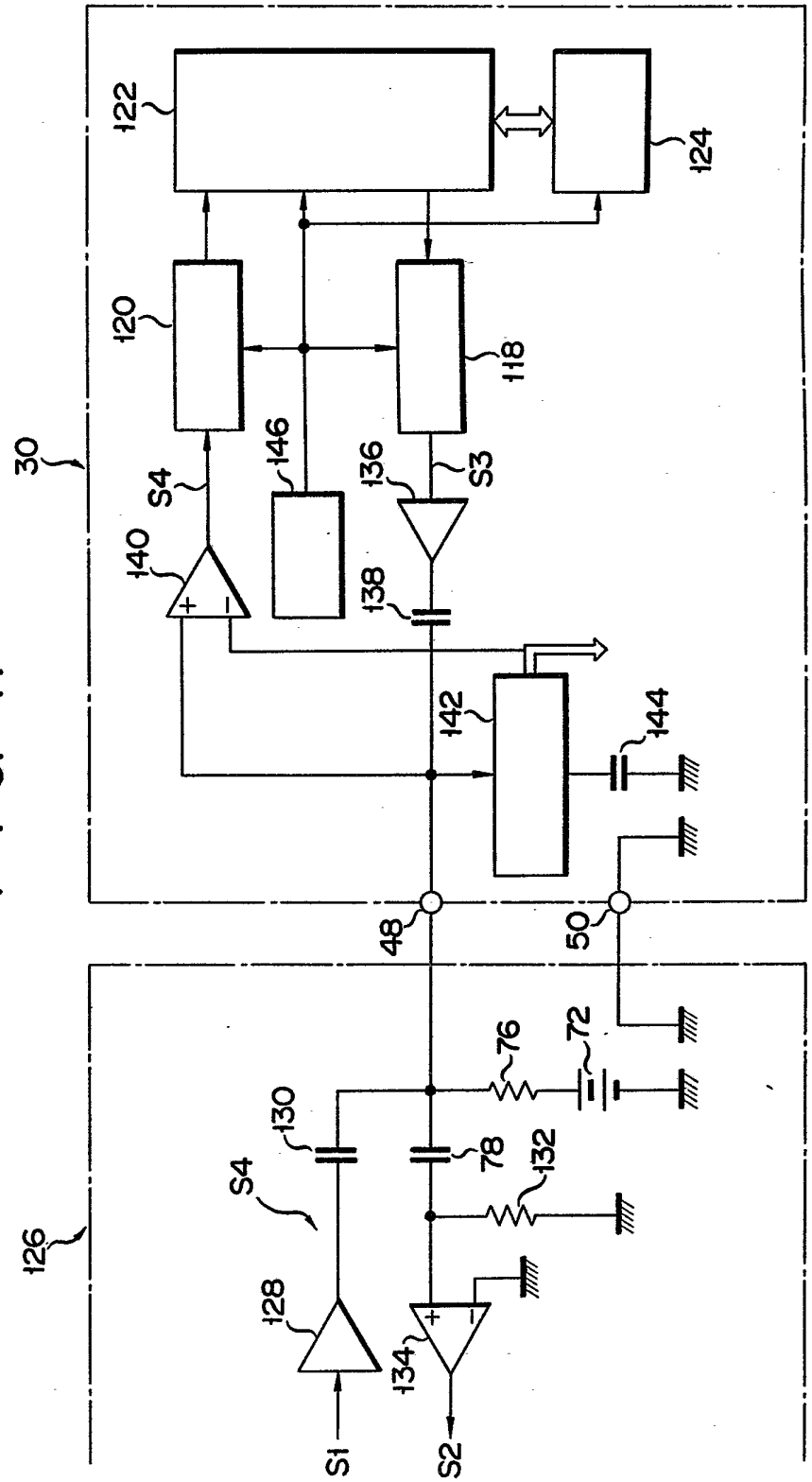
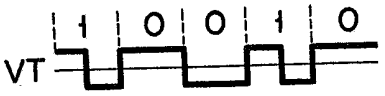


FIG. 11

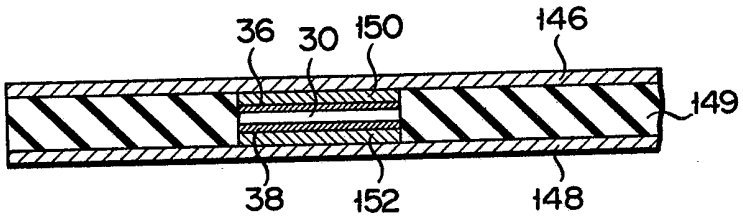

122
124
120
118
30
146
136
S4
S3
140
138
142
144
48
50
76
72
130
78
132
S4
126
128
134
S1
S2



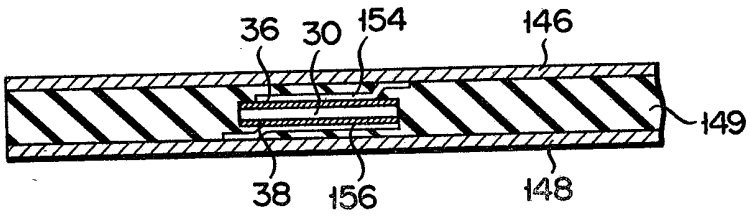
F I G. 12



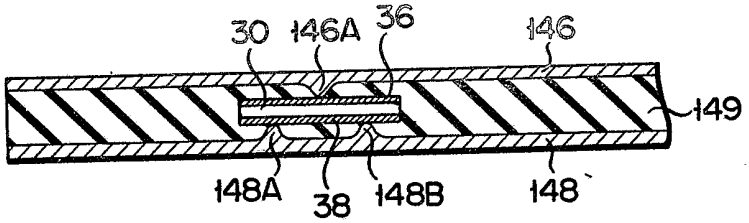
F I G. 13A



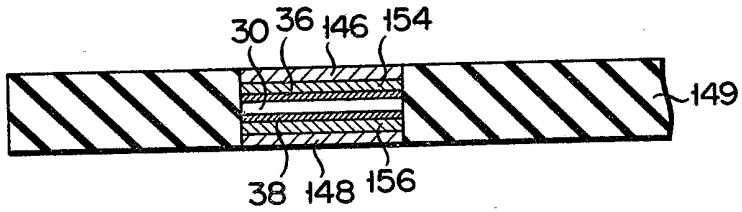
F I G. 13B



F I G. 13C



F I G. 13D



F I G. 13E

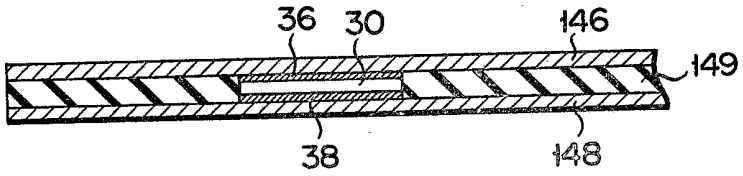


FIG. 14

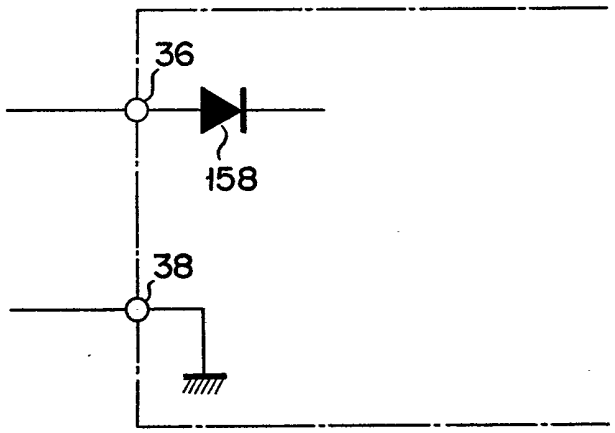


FIG. 15A

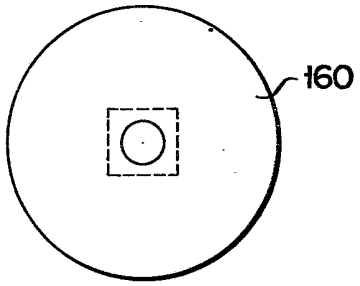


FIG. 15B

